

POLSKA
RZECZPOSPOLITA
LUDOWA



URZĄD
PATENTOWY
PRL

OPIS PATENTOWY

119 602

Patent dodatkowy
do patentu

Zgłoszono: 29.04.78 (P. 206470)

Pierwszeństwo:

Zgłoszenie ogłoszono: 25.02.80

Opis patentowy opublikowano: 15.06.1984

Int. Cl.
H03K 13/02

Twórca wynalazku: Leszek Mulka

Uprawniony z patentu: Instytut Komputerowych Systemów Automatyki i Pomiarów,
Wrocław (Polska)

Sposób i układ wielokanałowego, analogowo—cyfrowego przetwarzania wielkości fizycznych

Przedmiotem wynalazku jest sposób i układ wielokanałowego, analogowo—cyfrowego przetwarzania wielkości fizycznych mający zastosowanie w automatyce elektronicznej, systemach pomiarowych i rejestracji danych, szczególnie zaś jest wykorzystywany do pomiarów wielkości fizyko—chemicznych w procesach technologicznych.

Stan techniki. Znany jest z polskiego opisu patentowego nr 76 333 sposób i urządzenie do przetwarzania analogowo—cyfrowego wielkości fizycznych. Według przytoczonego opisu sposób polega na tym, że mierzoną analogową wielkość lub wielkości przetwarza się na dwa ciągi impulsów o różnych częstotliwościach zależnych od sygnałów wejściowych oraz od częstotliwości pracy przetworników i zlicza się liczbę impulsów otrzymywanych na wyjściu jednego przetwornika w czasie określonym przez częstotliwość pracy drugiego przetwornika.

Urządzenie realizujące sposób jest zaopatrzone w dwa przetworniki, elektryczną bramkę i licznik, przy czym przetworniki są z sobą połączone poprzez niezależne od siebie elementy, a mianowicie poprzez sprzęgający element i kompensacyjny element lub poprzez jeden element sprzęgająco—kompensacyjny, spełniający łączną funkcję sprzęgającego elementu i kompensacyjnego elementu.

Znany jest także z innego polskiego opisu patentowego nr 108 026 cyfrowy wielokanałowy system do pomiaru i rejestracji danych. System ten z zapisem magnetycznym ma na wejściu wzmacniacz sygnałów analogowych oraz dwa układy wejściowe kanałów licznikowych i cyfrowych, a na wyjściu odpowiednio układ zapisu magnetycznego i cyfrowy wskaźnik. Multiplexer połączony ze wzmacniaczem oraz oba wejściowe układy są dołączone do układu programowania szybkości pomiarów w poszczególnych kanałach i liczby czynnych kanałów.

Układ programowania szybkości pomiarów jest sprzężony z blokiem kontroli układu programowania i blokiem sterowania systemem. Przez układ programowania szybkości pomiarów w poszczególnych kanałach i liczby czynnych kanałów są adresowane multiplexer oraz oba wejściowe układy kanałów licznikowych i cyfrowych.

Według polskiego opisu patentowego nr 93 808 znany jest sposób i układ do przetwarzania przebiegów analogowych na wartości cyfrowe. Sposób polega na przyporządkowaniu wartości cyfrowych kolejnym nachyleniem przebiegu analogowego w przedziałach próbkowania. Układ zaś składa się z zespołu rezystorów, przez które w przypadku przebiegu narastającego ładuje się kondensator i z zespołu rezystorów, przez które w przy-

padku przebiegu opadającego rozładowuje się kondensator włączony równolegle do jednego z zespołów rezystorów, przy czym każdy z nich zostaje w odpowiednim czasie włączony za pomocą przełącznika sterowanego z dekodera w takt sygnałów cyfrowych doprowadzonych do wejścia dekodera.

Istota wynalazku. W sposobie według wynalazku, w procesie analogowo—cyfrowego przetwarzania wielkości fizycznych realizuje się funkcję $ax + b$ tak, że programuje się wartość współczynnika skali „a” przy pomocy skalującego wzmacniacza oraz wartość „b” przesunięcia w bloku pamięci wejściowej licznika, kolejno zaś wyjściowy sygnał analogowy ze skalującego wzmacniacza przetwarza się przy pomocy całkującego, analogowo—cyfrowego przetwornika na postać cyfrową, przy czym w momencie zakończenia całkowania tego sygnału wpisuje się wartość „b” przesunięcia z bloku pamięci wejściowej do licznika i dalej kontynuuje się przetwarzanie analogowo—cyfrowe aż do uzyskania w liczniku wartości mierzonej wielkości.

W układzie według wynalazku między multiplekserem, a analogowo—cyfrowym przetwornikiem jest usytuowany skalujący wzmacniacz, połączony z blokiem interface za pomocą programującej magistrali, zaś wspomniany multiplekser jest dodatkowo sprzężony ze skalującym wzmacniaczem i blokiem pamięci wejściowej łączącym blok interface i wejścia programujące licznika.

Zastosowanie w rozwiązaniu według wynalazku całkującego, analogowo—cyfrowego przetwornika z programowanym współczynnikiem skali „a” przesunięciem „b”, umożliwia dzięki realizacji funkcji $ax + b$ pomiary wielu różnych wielkości fizycznych.

Wykorzystanie tej funkcji ma tę zaletę, że wartość mierzonej wielkości uzyskuje się bezpośrednio bez potrzeby stosowania korekcji charakterystyk i dodatkowych przeliczeń w celu otrzymania wyniku pomiaru. Wprowadzenie zaś dodatkowego sprzężenia do wewnętrznego programowania współczynnika skali „a” i przesunięcia „b” umożliwia poza pracą systemową także pracę autonomiczną układu przetwarzania.

Objaśnienie rysunku. Przedmiot wynalazku jest uwidoczniony w przykładzie wykonania na rysunku przedstawiającym schemat blokowy układu.

Przykład realizacji wynalazku. W sposobie analogowo—cyfrowego przetwarzania wielkości fizycznych realizuje się funkcję $ax + b$ tak, że programuje się wartość współczynnika skali „a” przy pomocy skalującego wzmacniacza 5 oraz wartość „b” przesunięcia w bloku 8 pamięci wejściowej licznika 9, kolejno zaś wyjściowy sygnał analogowy ze skalującego wzmacniacza 5 przetwarza się przy pomocy całkującego analogowo—cyfrowego przetwornika 6 na postać cyfrową, przy czym w momencie zakończenia całkowania tego sygnału wpisuje się wartość „b” przesunięcia z bloku 8 pamięci wejściowej do licznika 9 i dalej kontynuuje się przetwarzanie analogowo—cyfrowe, aż do uzyskania w liczniku 9 wartości mierzonej wielkości.

Układ do wielokanałowego, analogowo—cyfrowego przetwarzania wielkości fizycznych, zawiera blok interface 1 współpracujący z urządzeniami programującymi i rejestrującymi 2, który z jednej strony jest połączony przez sterujący układ 3 z multiplekserem 4, skalującym wzmacniaczem 5 i analogowo—cyfrowym przetwornikiem 6, zaś z drugiej strony poprzez programującą magistralę 7 z multiplekserem 4 i skalującym wzmacniaczem 5. Między multiplekserem 4 a analogowo—cyfrowym przetwornikiem 6 jest usytuowany skalujący wzmacniacz 5, przy czym multiplekser 4 jest dodatkowo sprzężony ze skalującym wzmacniaczem 5 i z blokiem 8 pamięci wejściowej, łączącym blok interface 1 i wejścia programujące licznika 9.

Działanie układu. Mierzone wielkości fizyczne wybiera się przy pomocy multipleksa 4 sterowanego przez sterujący układ 3 oraz programowanego z zewnętrznych urządzeń programujących 2 za pomocą bloku interface 1 i magistrali 7. Równocześnie zostaje zaprogramowana wartość współczynnika skali „a” przy pomocy skalującego wzmacniacza 5 oraz wartość przesunięcia „b” w bloku 8 pamięci wejściowej, przy czym wartości „a” i „b” realizowanej funkcji $ax + b$ są przy pracy systemowej programowane zewnątrz, zaś przy pracy autonomicznej są programowane wewnątrz poprzez sprzężenie z multiplekserem. Otrzymany na wyjściu wzmacniacza 5 sygnał analogowy odpowiadający mierzonej wielkości fizycznej przetwarza się w całkującym przetworniku 6, przy czym w momencie zakończenia całkowania tego sygnału przepisuje się wartość przesunięcia „b” z bloku 8 pamięci wejściowej do licznika 9 i dalej kontynuuje się przetwarzanie analogowo—cyfrowe, aż do otrzymania w tym liczniku wyniku pomiaru, który przesyła się poprzez blok interface 1 do urządzeń rejestrujących.

Zastrzeżenia patentowe

1. Sposób wielokanałowego, analogowo—cyfrowego przetwarzania wielkości fizycznych, w którym każdorazowo kanały pomiarowe wybiera się przy pomocy multipleksa programowanego z bloku interface, z którego również programuje się skalujący wzmacniacz i licznik, przy czym multiplekser, skalujący wzmacniacz i całkujący przetwornik analogowo—cyfrowy steruje się za pomocą sterującego układu sprzężonego z blokiem interface, współpracującym z urządzeniami programującymi i rejestrującymi, z n a m i e n n y t y m, że w procesie analogowo—cyfrowego przetwarzania wielkości fizycznych realizuje się funkcję $ax + b$ tak, że programuje się

wartość współczynnika skali „a” przy pomocy skalującego wzmacniacza (5) oraz wartość „b” przesunięcia w bloku (8) pamięci wejściowej licznika (9), kolejno zaś wyjściowy sygnał analogowy ze skalującego wzmacniacza (5) przetwarza się przy pomocy całkującego, analogowo–cyfrowego przetwornika (6) na postać cyfrową, przy czym w momencie zakończenia całkowania tego sygnału wpisuje się wartość „b” przesunięcia z bloku (8) pamięci wejściowej do licznika (9) i dalej kontynuuje się przetwarzanie analogowo–cyfrowe aż do uzyskania w liczniku (9) wartości mierzonej wielkości.

2. Układ wielokanałowego, analogowo–cyfrowego przetwarzania wielkości fizycznych, zawierający blok interfejsu współpracujący z urządzeniami programującymi i rejestrującymi, który z jednej strony jest połączony poprzez sterujący układ z multiplekserem, wzmacniaczem skalującym, analogowo–cyfrowym przetwornikiem, zaś z drugiej strony poprzez magistralę programującą z multiplekserem, z n a m i e n n y t y m, że między multiplekserem (4) a analogowo–cyfrowym przetwornikiem (6) jest usytuowany skalujący wzmacniacz (5) połączony z blokiem interfejsu (1) za pomocą programującej magistrali (7), zaś wspomniany multiplekser (4) jest dodatkowo sprzężony ze skalującym wzmacniaczem (5) i blokiem (8) pamięci wejściowej łączącym blok interfejsu (1) i wejścia programujące licznika (9).

