(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2014 年 5 月 8 日(08.05.2014)

WIPO | PCT

(10) 国際公開番号
WO 2014/068634 A1

(51) 国際特許分類:
H01L 27/146 (2006.01) *H04N 5/374* (2011.01)

(21) 国際出願番号: PCT/JP2012/077855

(22) 国際出願日: 2012 年 10 月 29 日(29.10.2012)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(71) 出願人: ルネサスエレクトロニクス株式会社 (RENESAS ELECTRONICS CORPORATION) [JP/JP]; 〒2118668 神奈川県川崎市中原区下沼部１７５３番地 Kanagawa (JP).

(72) 発明者: 神野 健(KAMINO, Takeshi); 〒2118668 神奈川県川崎市中原区下沼部１７５３番地 ルネサスエレクトロニクス株式会社内 Kanagawa (JP). 冨松 孝宏(TOMIMATSU, Takahiro); 〒2118668 神奈川県川崎市中原区下沼部１７５３番地 ルネサスエレクトロニクス株式会社内 Kanagawa (JP).

(74) 代理人: 特許業務法人深見特許事務所(FUKAMI PATENT OFFICE, P.C.); 〒5300005 大阪府大阪市北区中之島二丁目２番７号 中之島セントラルタワー Osaka (JP).

(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

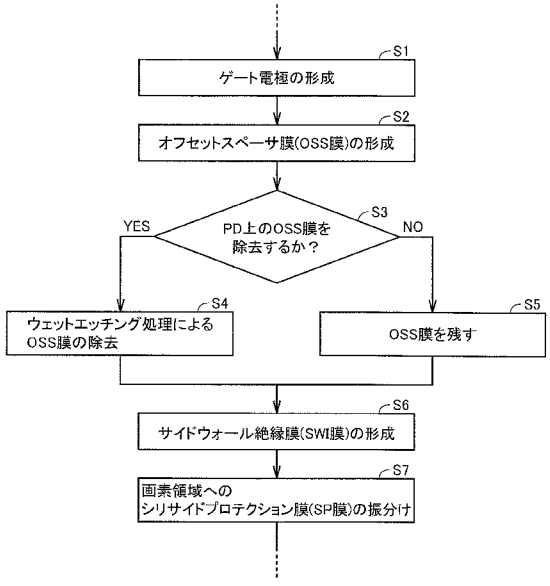
(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI

[続葉有]

(54) **Title**: METHOD FOR MANUFACTURING IMAGING DEVICE, AND IMAGING DEVICE

(54) 発明の名称 : 撮像装置の製造方法および撮像装置

FIG.6



S1 Form gate electrode
S2 Form offset spacer film (OSS film)
S3 Remove OSS film on PD?
S4 Remove OSS film by wet etching process
S5 Leave OSS film
S6 Form side wall insulation film (SWI film)
S7 Allocate silicide protection film (SP film) to pixel region

(57) **Abstract**: An offset spacer film (OSS) is formed on the side wall surface of a gate electrode (NGLE, PLGE) so as to cover the region in which a photodiode (PD) is arranged. Next, an extension region (LNLD, LPLD) is formed, with the offset spacer film or the like used as an implantation mask. Next, a process is performed to remove the offset spacer film that covers the region in which the photodiode is arranged. Next, a side wall insulation film (SWI) is formed on the side wall surface of the gate electrode. Next, source and drain regions (HPDF, LPDF, HNDF, LNDF) are formed, with the side wall insulation film or the like being used as an implantation mask.

(57) 要約: フォトダイオード（ＰＤ）が配置されている領域を覆う態様で、ゲート電極（ＮＬＧＥ、ＰＬＧＥ）の側壁面にオフセットスペーサ膜（ＯＳＳ）が形成される。次に、オフセットスペーサ膜等を注入マスクとして、エクステンション領域（ＬＮＬＤ、ＬＰＬＤ）が形成される。次に、フォトダイオードが配置されている領域を覆うオフセットスペーサ膜を除去する処理が施される。次に、ゲート電極の側壁面にサイドウォール絶縁膜（ＳＷＩ）が形成される。次に、サイドウォール絶縁膜等を注入マスクとしてソース・ドレイン領域（ＨＰＤＦ、ＬＰＤＦ、ＨＮＤＦ、ＬＮＤＦ）が形成される。

WO 2014/068634 A1

(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告（条約第 21 条(3)）

明　細　書

発明の名称 ： 撮像装置の製造方法および撮像装置

技術分野

[0001] 本発明は撮像装置の製造方法および撮像装置に関し、特に、イメージセンサー用のフォトダイオードを備えた撮像装置の製造方法に好適に利用できるものである。

背景技術

[0002] デジタルカメラ等には、たとえば、ＣＭＯＳ（Complementary Metal Oxide Semiconductor）イメージセンサーを備えた撮像装置が適用されている。そのような撮像装置では、入射する光を電荷に変換するフォトダイオードが配置された画素領域と、フォトダイオードによって変換された電荷を電気信号として処理等する周辺回路が配置された周辺回路領域とが形成されている。画素領域では、フォトダイオードにおいて発生した電荷は、転送用トランジスタによって浮遊拡散領域へ転送される。転送された電荷は、周辺回路領域において、増幅用トランジスタによって電気信号に変換されて、画像信号として出力される。撮像装置を開示した文献として、特開２０１０－５６５１５号公報（特許文献１）および特開２００６－３１９１５８号公報（特許文献２）がある。

[0003] 撮像装置においては、高感度化と低消費電力化に向けて微細化が進められている。微細化に伴い、電気信号を処理する電界効果型トランジスタのゲート電極のゲート長が１００ｎｍ以下になると、実効的なゲート長を確保してトランジスタ特性を改善するための方策が採られている。すなわち、サイドウォール絶縁膜を形成する前に、ゲート電極の側壁面にオフセットスペーサ膜が形成された状態で、エクステンション注入（ＬＤＤ（Lightly Doped Drain）注入）が行われる。これにより、電界効果型トランジスタの実効的なゲート長が確保されることになる。

先行技術文献

特許文献

[0004] 特許文献1：特開２０１０－５６５１５号公報

特許文献2：特開２００６－３１９１５８号公報

発明の概要

発明が解決しようとする課題

[0005] しかしながら、従来の撮像装置では、次のような問題点があった。オフセットスペーサ膜は、ゲート電極等を覆うように半導体基板の表面に形成された、サイドウォールスペーサ膜となる絶縁膜の全面に、異方性エッチング処理（エッチバック処理）を施すことによって形成される。このため、フォトダイオードには、フォトダイオードを覆う絶縁膜を除去する際のドライエッチング処理によって、ダメージ（プラズマダメージ）が生じてしまう。フォトダイオードにダメージが生じると、暗電流が増加し、フォトダイオードに光が入射しなくても電流が流れてしまうことになる。

[0006] その他の課題と新規な特徴は、本明細書の記述および添付の図面から明らかになるであろう。

課題を解決するための手段

[0007] 一実施の形態に係る撮像装置の製造方法では、素子形成領域およびゲート電極を覆うように、オフセットスペーサ膜となる第１絶縁膜を形成する。第１絶縁膜のうち光電変換部を覆う部分を残して、第１絶縁膜に異方性エッチング処理を施すことにより、ゲート電極の側壁面にオフセットスペーサ膜を形成する。ウェットエッチング処理を施すことにより、光電変換部を覆う第１絶縁膜の部分を除去する。

[0008] 他の実施の形態に係る撮像装置の製造方法では、素子形成領域およびゲート電極を覆うように、オフセットスペーサ膜となる第１絶縁膜を形成する。第１絶縁膜のうち光電変換部を覆う部分を残して、第１絶縁膜に異方性エッチング処理を施すことにより、ゲート電極部の側壁面にオフセットスペーサ膜を形成する。

[0009] さらに他の実施の形態に係る撮像装置では、転送ゲート電極を挟んで、一方の側に位置する画素領域の部分に光電変換部が形成されている。光電変換部が配置されている領域を除く態様で、ゲート電極の側壁面にオフセットスペーサ膜が形成されている。

発明の効果

[0010] 一実施の形態に係る撮像装置の製造方法によれば、暗電流が抑制される撮像装置を製造することができる。

[0011] 他の実施の形態に係る撮像装置の製造方法によれば、暗電流が抑制される撮像装置を製造することができる。

[0012] さらに他の実施の形態に係る撮像装置によれば、暗電流を抑制することができる。

図面の簡単な説明

[0013] [図1]各実施の形態に係る撮像装置における画素領域の回路を示すブロック図である。

[図2]各実施の形態に係る撮像装置の画素領域の等価回路を示す図である。

[図3]各実施の形態に係る撮像装置の一の画素領域の等価回路を示す図である。

[図4]各実施の形態に係る撮像装置の画素領域の下部の平面レイアウトの一例を示す部分平面図である。

[図5]各実施の形態に係る撮像装置の画素領域の上部の平面レイアウトの一例を示す部分平面図である。

[図6]各実施の形態に係る撮像装置の製造方法における主要部分を示す部分フローチャートである。

[図7A]実施の形態１に係る撮像装置の製造方法の一工程を示す画素領域等の断面図である。

[図7B]実施の形態１に係る撮像装置の製造方法の一工程を示す周辺領域の断面図である。

[図8A]同実施の形態において、図７Ａおよび図７Ｂに示す工程の後に行われ

る工程を示す画素領域等の断面図である。

[図8B]同実施の形態において、図７Ａおよび図７Ｂに示す工程の後に行われる工程を示す周辺領域の断面図である。

[図9A]同実施の形態において、図８Ａおよび図８Ｂに示す工程の後に行われる工程を示す画素領域等の断面図である。

[図9B]同実施の形態において、図８Ａおよび図８Ｂに示す工程の後に行われる工程を示す周辺領域の断面図である。

[図10A]同実施の形態において、図９Ａおよび図９Ｂに示す工程の後に行われる工程を示す画素領域等の断面図である。

[図10B]同実施の形態において、図９Ａおよび図９Ｂに示す工程の後に行われる工程を示す周辺領域の断面図である。

[図11A]同実施の形態において、図１０Ａおよび図１０Ｂに示す工程の後に行われる工程を示す画素領域等の断面図である。

[図11B]同実施の形態において、図１０Ａおよび図１０Ｂに示す工程の後に行われる工程を示す周辺領域の断面図である。

[図12A]同実施の形態において、図１１Ａおよび図１１Ｂに示す工程の後に行われる工程を示す画素領域等の断面図である。

[図12B]同実施の形態において、図１１Ａおよび図１１Ｂに示す工程の後に行われる工程を示す周辺領域の断面図である。

[図13A]同実施の形態において、図１２Ａおよび図１２Ｂに示す工程の後に行われる工程を示す画素領域等の断面図である。

[図13B]同実施の形態において、図１２Ａおよび図１２Ｂに示す工程の後に行われる工程を示す周辺領域の断面図である。

[図14A]同実施の形態において、図１３Ａおよび図１３Ｂに示す工程の後に行われる工程を示す画素領域等の断面図である。

[図14B]同実施の形態において、図１３Ａおよび図１３Ｂに示す工程の後に行われる工程を示す周辺領域の断面図である。

[図15A]同実施の形態において、図１４Ａおよび図１４Ｂに示す工程の後に行

われる工程を示す画素領域等の断面図である。

[図15B]同実施の形態において、図１４Ａおよび図１４Ｂに示す工程の後に行われる工程を示す周辺領域の断面図である。

[図16A]同実施の形態において、図１５Ａおよび図１５Ｂに示す工程の後に行われる工程を示す画素領域等の断面図である。

[図16B]同実施の形態において、図１５Ａおよび図１５Ｂに示す工程の後に行われる工程を示す周辺領域の断面図である。

[図17A]同実施の形態において、図１６Ａおよび図１６Ｂに示す工程の後に行われる工程を示す画素領域等の断面図である。

[図17B]同実施の形態において、図１６Ａおよび図１６Ｂに示す工程の後に行われる工程を示す周辺領域の断面図である。

[図18A]同実施の形態において、図１７Ａおよび図１７Ｂに示す工程の後に行われる工程を示す画素領域等の断面図である。

[図18B]同実施の形態において、図１７Ａおよび図１７Ｂに示す工程の後に行われる工程を示す周辺領域の断面図である。

[図19A]同実施の形態において、図１８Ａおよび図１８Ｂに示す工程の後に行われる工程を示す画素領域等の断面図である。

[図19B]同実施の形態において、図１８Ａおよび図１８Ｂに示す工程の後に行われる工程を示す周辺領域の断面図である。

[図20A]同実施の形態において、図１９Ａおよび図１９Ｂに示す工程の後に行われる工程を示す画素領域等の断面図である。

[図20B]同実施の形態において、図１９Ａおよび図１９Ｂに示す工程の後に行われる工程を示す周辺領域の断面図である。

[図21A]同実施の形態において、図２０Ａおよび図２０Ｂに示す工程の後に行われる工程を示す画素領域等の断面図である。

[図21B]同実施の形態において、図２０Ａおよび図２０Ｂに示す工程の後に行われる工程を示す周辺領域の断面図である。

[図21C]同実施の形態において、図２０Ａおよび図２０Ｂに示す工程の後に行

われる工程を示す画素領域ごとの断面図である。

[図22]同実施の形態において、図２１Ａ～図２１Ｃに示す工程の後に行われる工程を示す画素領域ごとの断面図である。

[図23A]同実施の形態において、図２２に示す工程の後に行われる工程を示す画素領域ごとの断面図である。

[図23B]同実施の形態において、図２２に示す工程の後に行われる工程を示す画素領域等の断面図である。

[図23C]同実施の形態において、図２２に示す工程の後に行われる工程を示す周辺領域の断面図である。

[図24A]同実施の形態において、図２３Ａ～図２３Ｃに示す工程の後に行われる工程を示す画素領域等の断面図である。

[図24B]同実施の形態において、図２３Ａ～図２３Ｃに示す工程の後に行われる工程を示す画素領域ごとの断面図である。

[図24C]同実施の形態において、図２３Ａ～図２３Ｃに示す工程の後に行われる工程を示す周辺領域の断面図である。

[図25A]同実施の形態において、図２４Ａ～図２４Ｃに示す工程の後に行われる工程を示す画素領域等の断面図である。

[図25B]同実施の形態において、図２４Ａ～図２４Ｃに示す工程の後に行われる工程を示す画素領域ごとの断面図である。

[図25C]同実施の形態において、図２４Ａ～図２４Ｃに示す工程の後に行われる工程を示す周辺領域の断面図である。

[図26A]同実施の形態において、図２５Ａ～図２５Ｃに示す工程の後に行われ工程を示す画素領域等の断面図である。

[図26B]同実施の形態において、図２５Ａ～図２５Ｃに示す工程の後に行われる工程を示す画素領域ごとの断面図である。

[図26C]同実施の形態において、図２５Ａ～図２５Ｃに示す工程の後に行われる工程を示す周辺領域の断面図である。

[図27A]比較例に係る撮像装置の製造方法の一工程を示す画素領域等の断面図

である。

[図27B]比較例に係る撮像装置の製造方法の一工程を示す周辺領域の断面図である。

[図28A]図２７Ａおよび図２７Ｂに示す工程の後に行われる工程を示す画素領域等の断面図である。

[図28B]図２７Ａおよび図２７Ｂに示す工程の後に行われる工程を示す周辺領域の断面図である。

[図29A]図２８Ａおよび図２８Ｂに示す工程の後に行われる工程を示す画素領域等の断面図である。

[図29B]図２８Ａおよび図２８Ｂに示す工程の後に行われる工程を示す周辺領域の断面図である。

[図30A]図２９Ａおよび図２９Ｂに示す工程の後に行われる工程を示す画素領域等の断面図である。

[図30B]図２９Ａおよび図２９Ｂに示す工程の後に行われる工程を示す周辺領域の断面図である。

[図31A]図３０Ａおよび図３０Ｂに示す工程の後に行われる工程を示す画素領域等の断面図である。

[図31B]図３０Ａおよび図３０Ｂに示す工程の後に行われる工程を示す周辺領域の断面図である。

[図32A]図３１Ａおよび図３１Ｂに示す工程の後に行われる工程を示す画素領域等の断面図である。

[図32B]図３１Ａおよび図３１Ｂに示す工程の後に行われる工程を示す周辺領域の断面図である。

[図33A]図３２Ａおよび図３２Ｂに示す工程の後に行われる工程を示す画素領域等の断面図である。

[図33B]図３２Ａおよび図３２Ｂに示す工程の後に行われる工程を示す周辺領域の断面図である。

[図34A]図３３Ａおよび図３３Ｂに示す工程の後に行われる工程を示す画素領

域等の断面図である。

[図34B]図３３Ａおよび図３３Ｂに示す工程の後に行われる工程を示す周辺領域の断面図である。

[図35A]図３４Ａおよび図３４Ｂに示す工程の後に行われる工程を示す画素領域等の断面図である。

[図35B]図３４Ａおよび図３４Ｂに示す工程の後に行われる工程を示す周辺領域の断面図である。

[図36A]図３５Ａおよび図３５Ｂに示す工程の後に行われる工程を示す画素領域等の断面図である。

[図36B]図３５Ａおよび図３５Ｂに示す工程の後に行われる工程を示す周辺領域の断面図である。

[図37A]図３６Ａおよび図３６Ｂに示す工程の後に行われる工程を示す画素領域等の断面図である。

[図37B]図３６Ａおよび図３６Ｂに示す工程の後に行われる工程を示す周辺領域の断面図である。

[図38A]図３７Ａおよび図３７Ｂに示す工程の後に行われる工程を示す画素領域等の断面図である。

[図38B]図３７Ａおよび図３７Ｂに示す工程の後に行われる工程を示す周辺領域の断面図である。

[図39A]実施の形態２に係る撮像装置の製造方法の一工程を示す画素領域等の断面図である。

[図39B]実施の形態２に係る撮像装置の製造方法の一工程を示す周辺領域の断面図である。

[図40A]同実施の形態において、図３９Ａおよび図３９Ｂに示す工程の後に行われる工程を示す画素領域等の断面図である。

[図40B]同実施の形態において、図３９Ａおよび図３９Ｂに示す工程の後に行われる工程を示す周辺領域の断面図である。

[図40C]同実施の形態において、図３９Ａおよび図３９Ｂに示す工程の後に行

われる工程を示す画素領域ごとの断面図である。

[図41]同実施の形態において、図４０Ａ～図４０Ｃに示す工程の後に行われる工程を示す画素領域ごとの断面図である。

[図42A]同実施の形態において、図４１に示す工程の後に行われる工程を示す画素領域ごとの断面図である。

[図42B]同実施の形態において、図４１に示す工程の後に行われる工程を示す画素領域等の断面図である。

[図43A]同実施の形態において、図４２Ａおよび図４２Ｂに示す工程の後に行われる工程を示す画素領域等の断面図である。

[図43B]同実施の形態において、図４２Ａおよび図４２Ｂに示す工程の後に行われる工程を示す周辺領域の断面図である。

[図43C]同実施の形態において、図４２Ａおよび図４２Ｂに示す工程の後に行われる工程を示す画素領域ごとの断面図である。

[図44A]同実施の形態において、図４３Ａ～図４３Ｃに示す工程の後に行われる工程を示す画素領域等の断面図である。

[図44B]同実施の形態において、図４３Ａ～図４３Ｃに示す工程の後に行われる工程を示す周辺領域の断面図である。

[図44C]同実施の形態において、図４３Ａ～図４３Ｃに示す工程の後に行われる工程を示す画素領域ごとの断面図である。

[図45]同実施の形態において、図４４Ａ～図４４Ｃに示す工程の後に行われる工程を示す画素領域ごとの断面図である。

[図46A]同実施の形態において、図４５に示す工程の後に行われる工程を示す画素領域ごとの断面図である。

[図46B]同実施の形態において、図４５に示す工程の後に行われる工程を示す画素領域等の断面図である。

[図46C]同実施の形態において、図４５に示す工程の後に行われる工程を示す周辺領域の断面図である。

[図47A]同実施の形態において、図４６Ａ～図４６Ｃに示す工程の後に行われ

る工程を示す画素領域等の断面図である。

[図47B]同実施の形態において、図４６Ａ～図４６Ｃに示す工程の後に行われる工程を示す画素領域ごとの断面図である。

[図47C]同実施の形態において、図４６Ａ～図４６Ｃに示す工程の後に行われる工程を示す周辺領域の断面図である。

[図48A]同実施の形態において、図４７Ａ～図４７Ｃに示す工程の後に行われる工程を示す画素領域等の断面図である。

[図48B]同実施の形態において、図４７Ａ～図４７Ｃに示す工程の後に行われる工程を示す画素領域ごとの断面図である。

[図48C]同実施の形態において、図４７Ａ～図４７Ｃに示す工程の後に行われる工程を示す周辺領域の断面図である。

[図49]実施の形態１または実施の形態２において、撮像装置の画素領域におけるシリサイドプロテクション膜等の作用効果を説明するための図である。

[図50A]実施の形態３に係る撮像装置の製造方法の一工程を示す画素領域等の断面図である。

[図50B]実施の形態３に係る撮像装置の製造方法の一工程を示す周辺領域の断面図である。

[図51A]同実施の形態において、図５０Ａおよび図５０Ｂに示す工程の後に行われる工程を示す画素領域等の断面図である。

[図51B]同実施の形態において、図５０Ａおよび図５０Ｂに示す工程の後に行われる工程を示す周辺領域の断面図である。

[図52A]同実施の形態において、図５１Ａおよび図５１Ｂに示す工程の後に行われる工程を示す画素領域等の断面図である。

[図52B]同実施の形態において、図５１Ａおよび図５１Ｂに示す工程の後に行われる工程を示す周辺領域の断面図である。

[図53A]同実施の形態において、図５２Ａおよび図５２Ｂに示す工程の後に行われる工程を示す画素領域等の断面図である。

[図53B]同実施の形態において、図５２Ａおよび図５２Ｂに示す工程の後に行

われる工程を示す周辺領域の断面図である。

[図54A]同実施の形態において、図５３Ａおよび図５３Ｂに示す工程の後に行われる工程を示す画素領域等の断面図である。

[図54B]同実施の形態において、図５３Ａおよび図５３Ｂに示す工程の後に行われる工程を示す周辺領域の断面図である。

[図55A]同実施の形態において、図５４Ａおよび図５４Ｂに示す工程の後に行われる工程を示す画素領域等の断面図である。

[図55B]同実施の形態において、図５４Ａおよび図５４Ｂに示す工程の後に行われる工程を示す周辺領域の断面図である。

[図56A]同実施の形態において、図５５Ａおよび図５５Ｂに示す工程の後に行われる工程を示す画素領域等の断面図である。

[図56B]同実施の形態において、図５５Ａおよび図５５Ｂに示す工程の後に行われる工程を示す周辺領域の断面図である。

[図57A]同実施の形態において、図５６Ａおよび図５６Ｂに示す工程の後に行われる工程を示す画素領域等の断面図である。

[図57B]同実施の形態において、図５６Ａおよび図５６Ｂに示す工程の後に行われる工程を示す周辺領域の断面図である。

[図58A]同実施の形態において、図５７Ａおよび図５７Ｂに示す工程の後に行われる工程を示す画素領域等の断面図である。

[図58B]同実施の形態において、図５７Ａおよび図５７Ｂに示す工程の後に行われる工程を示す周辺領域の断面図である。

[図59A]同実施の形態において、図５８Ａおよび図５８Ｂに示す工程の後に行われる工程を示す画素領域等の断面図である。

[図59B]同実施の形態において、図５８Ａおよび図５８Ｂに示す工程の後に行われる工程を示す画素領域ごとの断面図である。

[図59C]同実施の形態において、図５８Ａおよび図５８Ｂに示す工程の後に行われる工程を示す周辺領域の断面図である。

[図60A]同実施の形態において、図５９Ａ～図５９Ｃに示す工程の後に行われ

る工程を示す画素領域等の断面図である。

[図60B]同実施の形態において、図５９Ａ～図５９Ｃに示す工程の後に行われる工程を示す画素領域ごとの断面図である。

[図60C]同実施の形態において、図５９Ａ～図５９Ｃに示す工程の後に行われる工程を示す周辺領域の断面図である。

[図61A]同実施の形態において、図６０Ａ～図６０Ｃに示す工程の後に行われる工程を示す画素領域等の断面図である。

[図61B]同実施の形態において、図６０Ａ～図６０Ｃに示す工程の後に行われる工程を示す画素領域ごとの断面図である。

[図61C]同実施の形態において、図６０Ａ～図６０Ｃに示す工程の後に行われる工程を示す周辺領域の断面図である。

[図62A]実施の形態４に係る撮像装置の製造方法の一工程を示す画素領域等の断面図である。

[図62B]実施の形態４に係る撮像装置の製造方法の一工程を示す周辺領域の断面図である。

[図63A]同実施の形態において、図６２Ａおよび図６２Ｂに示す工程の後に行われる工程を示す画素領域等の断面図である。

[図63B]同実施の形態において、図６２Ａおよび図６２Ｂに示す工程の後に行われる工程を示す周辺領域の断面図である。

[図64]同実施の形態において、図６３Ａおよび図６３Ｂに示す工程の後に行われる工程を示す画素領域ごとの断面図である。

[図65A]同実施の形態において、図６４に示す工程の後に行われる工程を示す画素領域等の断面図である。

[図65B]同実施の形態において、図６４に示す工程の後に行われる工程を示す周辺領域の断面図である。

[図65C]同実施の形態において、図６４に示す工程の後に行われる工程を示す画素領域ごとの断面図である。

[図66A]同実施の形態において、図６５Ａ～図６５Ｃに示す工程の後に行われ

る工程を示す画素領域等の断面図である。

[図66B]同実施の形態において、図６５Ａ～図６５Ｃに示す工程の後に行われる工程を示す周辺領域の断面図である。

[図66C]同実施の形態において、図６５Ａ～図６５Ｃに示す工程の後に行われる工程を示す画素領域ごとの断面図である。

[図67A]同実施の形態において、図６６Ａ～図６６Ｃに示す工程の後に行われる工程を示す画素領域等の断面図である。

[図67B]同実施の形態において、図６６Ａ～図６６Ｃに示す工程の後に行われる工程を示す周辺領域の断面図である。

[図67C]同実施の形態において、図６６Ａ～図６６Ｃに示す工程の後に行われる工程を示す画素領域ごとの断面図である。

[図68A]同実施の形態において、図６７Ａ～図６７Ｃに示す工程の後に行われる工程を示す画素領域等の断面図である。

[図68B]同実施の形態において、図６７Ａ～図６７Ｃに示す工程の後に行われる工程を示す周辺領域の断面図である。

[図68C]同実施の形態において、図６７Ａ～図６７Ｃに示す工程の後に行われる工程を示す画素領域ごとの断面図である。

[図69A]同実施の形態において、図６８Ａ～図６８Ｃに示す工程の後に行われる工程を示す画素領域等の断面図である。

[図69B]同実施の形態において、図６８Ａ～図６８Ｃに示す工程の後に行われる工程を示す画素領域ごとの断面図である。

[図69C]同実施の形態において、図６８Ａ～図６８Ｃに示す工程の後に行われる工程を示す周辺領域の断面図である。

[図70A]同実施の形態において、図６９Ａ～図６９Ｃに示す工程の後に行われる工程を示す画素領域等の断面図である。

[図70B]同実施の形態において、図６９Ａ～図６９Ｃに示す工程の後に行われる工程を示す画素領域ごとの断面図である。

[図70C]同実施の形態において、図６９Ａ～図６９Ｃに示す工程の後に行われ

る工程を示す周辺領域の断面図である。

[図71]実施の形態３または実施の形態４において、撮像装置の画素領域におけるシリサイドプロテクション膜等の作用効果を説明するための図である。

[図72A]実施の形態５に係る撮像装置の製造方法の一工程を示す画素領域等の断面図である。

[図72B]実施の形態５に係る撮像装置の製造方法の一工程を示す周辺領域の断面図である。

[図73]同実施の形態において、図７２Ａおよび図７２Ｂに示す工程の後に行われる工程を示す画素領域等の断面図である。

[図74A]同実施の形態において、図７３に示す工程の後に行われる工程を示す画素領域等の断面図である。

[図74B]同実施の形態において、図７３に示す工程の後に行われる工程を示す周辺領域の断面図である。

[図75A]同実施の形態において、図７４Ａおよび図７４Ｂに示す工程の後に行われる工程を示す画素領域等の断面図である。

[図75B]同実施の形態において、図７４Ａおよび図７４Ｂに示す工程の後に行われる工程を示す周辺領域の断面図である。

[図76A]同実施の形態において、図７５Ａおよび図７５Ｂに示す工程の後に行われる工程を示す画素領域等の断面図である。

[図76B]同実施の形態において、図７５Ａおよび図７５Ｂに示す工程の後に行われる工程を示す周辺領域の断面図である。

[図77A]同実施の形態において、図７６Ａおよび図７６Ｂに示す工程の後に行われる工程を示す画素領域等の断面図である。

[図77B]同実施の形態において、図７６Ａおよび図７６Ｂに示す工程の後に行われる工程を示す画素領域ごとの断面図である。

[図77C]同実施の形態において、図７６Ａおよび図７６Ｂに示す工程の後に行われる工程を示す周辺領域の断面図である。

[図78A]同実施の形態において、図７７Ａ～図７７Ｃに示す工程の後に行われ

る工程を示す画素領域等の断面図である。

[図78B]同実施の形態において、図７７Ａ～図７７Ｃに示す工程の後に行われる工程を示す画素領域ごとの断面図である。

[図78C]同実施の形態において、図７７Ａ～図７７Ｃに示す工程の後に行われる工程を示す周辺領域の断面図である。

[図79A]実施の形態６に係る撮像装置の製造方法の一工程を示す画素領域等の断面図である。

[図79B]実施の形態６に係る撮像装置の製造方法の一工程を示す周辺領域の断面図である。

[図80A]同実施の形態において、図７９Ａおよび図７９Ｂに示す工程の後に行われる工程を示す画素領域等の断面図である。

[図80B]同実施の形態において、図７９Ａおよび図７９Ｂに示す工程の後に行われる工程を示す画素領域ごとの断面図である。

[図80C]同実施の形態において、図７９Ａおよび図７９Ｂに示す工程の後に行われる工程を示す周辺領域の断面図である。

[図81A]同実施の形態において、図８０Ａ～図８０Ｃに示す工程の後に行われる工程を示す画素領域等の断面図である。

[図81B]同実施の形態において、図８０Ａ～図８０Ｃに示す工程の後に行われる工程を示す画素領域ごとの断面図である。

[図81C]同実施の形態において、図８０Ａ～図８０Ｃに示す工程の後に行われる工程を示す周辺領域の断面図である。

[図82A]実施の形態７に係る撮像装置の製造方法の一工程を示す画素領域等の断面図である。

[図82B]実施の形態７に係る撮像装置の製造方法の一工程を示す周辺領域の断面図である。

[図83A]同実施の形態において、図８２Ａおよび図８２Ｂに示す工程の後に行われる工程を示す画素領域等の断面図である。

[図83B]同実施の形態において、図８２Ａおよび図８２Ｂに示す工程の後に行

われる工程を示す周辺領域の断面図である。

[図84A]同実施の形態において、図８３Ａおよび図８３Ｂに示す工程の後に行われる工程を示す画素領域等の断面図である。

[図84B]同実施の形態において、図８３Ａおよび図８３Ｂに示す工程の後に行われる工程を示す周辺領域の断面図である。

[図85A]同実施の形態において、図８４Ａおよび図８４Ｂに示す工程の後に行われる工程を示す画素領域等の断面図である。

[図85B]同実施の形態において、図８４Ａおよび図８４Ｂに示す工程の後に行われる工程を示す周辺領域の断面図である。

[図86A]同実施の形態において、図８５Ａおよび図８５Ｂに示す工程の後に行われる工程を示す画素領域等の断面図である。

[図86B]同実施の形態において、図８５Ａおよび図８５Ｂに示す工程の後に行われる工程を示す周辺領域の断面図である。

[図87A]同実施の形態において、図８６Ａおよび図８６Ｂに示す工程の後に行われる工程を示す画素領域等の断面図である。

[図87B]同実施の形態において、図８６Ａおよび図８６Ｂに示す工程の後に行われる工程を示す周辺領域の断面図である。

[図88A]同実施の形態において、図８７Ａおよび図８７Ｂに示す工程の後に行われる工程を示す画素領域等の断面図である。

[図88B]同実施の形態において、図８７Ａおよび図８７Ｂに示す工程の後に行われる工程を示す画素領域ごとの断面図である。

[図88C]同実施の形態において、図８７Ａおよび図８７Ｂに示す工程の後に行われる工程を示す周辺領域の断面図である。

[図89A]同実施の形態において、図８８Ａ～図８８Ｃに示す工程の後に行われる工程を示す画素領域等の断面図である。

[図89B]同実施の形態において、図８８Ａ～図８８Ｃに示す工程の後に行われる工程を示す画素領域ごとの断面図である。

[図89C]同実施の形態において、図８８Ａ～図８８Ｃに示す工程の後に行われ

る工程を示す周辺領域の断面図である。

[図90A]実施の形態８に係る撮像装置の製造方法の一工程を示す画素領域等の断面図である。

[図90B]実施の形態８に係る撮像装置の製造方法の一工程を示す周辺領域の断面図である。

[図91A]同実施の形態において、図９０Ａおよび図９０Ｂに示す工程の後に行われる工程を示す画素領域等の断面図である。

[図91B]同実施の形態において、図９０Ａおよび図９０Ｂに示す工程の後に行われる工程を示す画素領域ごとの断面図である。

[図91C]同実施の形態において、図９０Ａおよび図９０Ｂに示す工程の後に行われる工程を示す周辺領域の断面図である。

[図92A]同実施の形態において、図９１Ａ～図９１Ｃに示す工程の後に行われる工程を示す画素領域等の断面図である。

[図92B]同実施の形態において、図９１Ａ～図９１Ｃに示す工程の後に行われる工程を示す画素領域ごとの断面図である。

[図92C]同実施の形態において、図９１Ａ～図９１Ｃに示す工程の後に行われる工程を示す周辺領域の断面図である。

[図93A]実施の形態９に係る撮像装置の製造方法の一工程を示す画素領域等の断面図である。

[図93B]実施の形態９に係る撮像装置の製造方法の一工程を示す周辺領域の断面図である。

[図94A]同実施の形態において、図９３Ａおよび図９３Ｂに示す工程の後に行われる工程を示す画素領域等の断面図である。

[図94B]同実施の形態において、図９３Ａおよび図９３Ｂに示す工程の後に行われる工程を示す周辺領域の断面図である。

[図95A]同実施の形態において、図９４Ａおよび図９４Ｂに示す工程の後に行われる工程を示す画素領域等の断面図である。

[図95B]同実施の形態において、図９４Ａおよび図９４Ｂに示す工程の後に行

われる工程を示す周辺領域の断面図である。

[図96A]同実施の形態において、図９５Ａおよび図９５Ｂに示す工程の後に行われる工程を示す画素領域等の断面図である。

[図96B]同実施の形態において、図９５Ａおよび図９５Ｂに示す工程の後に行われる工程を示す周辺領域の断面図である。

[図97A]同実施の形態において、図９６Ａおよび図９６Ｂに示す工程の後に行われる工程を示す画素領域等の断面図である。

[図97B]同実施の形態において、図９６Ａおよび図９６Ｂに示す工程の後に行われる工程を示す周辺領域の断面図である。

[図98A]同実施の形態において、図９７Ａおよび図９７Ｂに示す工程の後に行われる工程を示す画素領域等の断面図である。

[図98B]同実施の形態において、図９７Ａおよび図９７Ｂに示す工程の後に行われる工程を示す周辺領域の断面図である。

[図99A]同実施の形態において、図９８Ａおよび図９８Ｂに示す工程の後に行われる工程を示す画素領域等の断面図である。

[図99B]同実施の形態において、図９８Ａおよび図９８Ｂに示す工程の後に行われる工程を示す周辺領域の断面図である。

[図100A]同実施の形態において、図９９Ａおよび図９９Ｂに示す工程の後に行われる工程を示す画素領域等の断面図である。

[図100B]同実施の形態において、図９９Ａおよび図９９Ｂに示す工程の後に行われる工程を示す周辺領域の断面図である。

[図101A]同実施の形態において、図１００Ａおよび図１００Ｂに示す工程の後に行われる工程を示す画素領域等の断面図である。

[図101B]同実施の形態において、図１００Ａおよび図１００Ｂに示す工程の後に行われる工程を示す周辺領域の断面図である。

[図102A]同実施の形態において、図１０１Ａおよび図１０１Ｂに示す工程の後に行われる工程を示す画素領域等の断面図である。

[図102B]同実施の形態において、図１０１Ａおよび図１０１Ｂに示す工程の

後に行われる工程を示す周辺領域の断面図である。

[図103A]同実施の形態において、図１０２Ａおよび図１０２Ｂに示す工程の後に行われる工程を示す画素領域等の断面図である。

[図103B]同実施の形態において、図１０２Ａおよび図１０２Ｂに示す工程の後に行われる工程を示す周辺領域の断面図である。

[図104A]同実施の形態において、図１０３Ａおよび図１０３Ｂに示す工程の後に行われる工程を示す画素領域等の断面図である。

[図104B]同実施の形態において、図１０３Ａおよび図１０３Ｂに示す工程の後に行われる工程を示す周辺領域の断面図である。

[図105]同実施の形態において、三層からなるサイドウォール絶縁膜による作用効果を説明するための図である。

発明を実施するための形態

[0014] はじめに、撮像装置の概要について説明する。図１および図２に示すように、撮像装置ＩＳは、マトリクス状に配置された複数の画素ＰＥによって構成される。画素ＰＥのそれぞれには、ｐｎ接合型のフォトダイオードＰＤが形成されている。フォトダイオードＰＤにおいて光電変換された電荷は、画素ごとに電圧変換回路ＶＴＣによって電圧に変換される。電圧に変換された信号は、信号線を通じて、水平走査回路ＨＳＣおよび垂直走査回路ＶＳＣに読み出される。水平走査回路ＨＶＣと電圧変換回路ＶＴＣとの間には、列回路ＲＣが接続されている。

[0015] 各画素では、図３に示すように、フォトダイオードＰＤ、転送用トランジスタＴＴ、増幅用トランジスタＡＴ、選択用トランジスタＳＴおよびリセット用トランジスタＲＴが互いに電気的に接続されている。フォトダイオードＰＤでは、被写体からの光が電荷として蓄積される。転送用トランジスタＴＴは、電荷を不純物領域（浮遊拡散領域）へ転送する。リセット用トランジスタＲＴは、電荷が浮遊拡散領域へ転送される前に、浮遊拡散領域の電荷をリセットする。

[0016] 浮遊拡散領域に転送された電荷は、増幅用トランジスタＡＴのゲート電極

に入力されて、電圧（Ｖｄｄ）に変換されて増幅される。画素の特定の行を選択する信号が選択用トランジスタＳＴのゲート電極に入力されると、電圧に変換された信号が画像信号（Ｖｓｉｇ）として読み出される。

[0017] 図４に示すように、フォトダイオードＰＤ、転送用トランジスタＴＴ、増幅用トランジスタＡＴ、選択用トランジスタＳＴおよびリセット用トランジスタＲＴは、半導体基板に素子分離絶縁膜を形成することによって規定された複数の素子形成領域における所定の素子形成領域ＥＦ１、ＥＦ２、ＥＦ３、ＥＦ４に配置されている。

[0018] 転送用トランジスタＴＴが素子形成領域ＥＦ１に形成されている。その素子形成領域ＥＦ１を横切るように転送用トランジスタＴＴのゲート電極ＴＧＥが形成されている。ゲート電極ＴＧＥを挟んで一方の側に位置する素子形成領域ＥＦ１の部分にフォトダイオードＰＤが形成され、他方の側に位置する素子形成領域ＥＦ１の部分に浮遊拡散領域ＦＤＲが形成されている。素子形成領域ＥＦ２には、ゲート電極ＡＧＥを含む増幅用トランジスタＡＴが形成されている。素子形成領域ＥＦ３には、ゲート電極ＳＧＥを含む選択用トランジスタＳＴが形成されている。素子形成領域ＥＦ４には、ゲート電極ＲＧＥを含むリセット用トランジスタＲＴが形成されている。

[0019] フォトダイオードＰＤ、転送用トランジスタＴＴ、増幅用トランジスタＡＴ、選択用トランジスタＳＴおよびリセット用トランジスタＲＴを覆うように、複数層の層間絶縁膜（図示せず）が形成されている。一の層間絶縁膜と他の層間絶縁膜との間に金属配線が形成されている。図５に示すように、第３配線Ｍ３を含む金属配線は、フォトダイオードＰＤが配置されている領域を覆わないように形成されている。フォトダイオードＰＤの直上には、光を集光するマイクロレンズＭＬが配置されている。

[0020] 次に、撮像装置の製造方法の概要について説明する。各実施の形態に係る撮像装置の製造方法では、オフセットスペーサ膜を形成する際のフォトダイオードへのエッチングダメージを防止するために、フォトダイオードが配置されている領域を覆う態様でオフセットスペーサ膜が形成され、その後、そ

のフォトダイオードを覆うオフセットスペーサ膜をウェットエッチング処理によって除去するか、そのオフセットスペーサ膜をそのまま残す処理が施される。

[0021] その主要工程のフローチャートを図６に示す。図６に示すように、転送用トランジスタを含む電界効果型トランジスタのゲート電極が形成される（ステップＳ１）。次に、フォトダイオードが配置されている領域を覆う態様で、ゲート電極の側壁面にオフセットスペーサ膜が形成される（ステップＳ２）。その後、オフセットスペーサ膜等を注入マスクとして、電界効果型トランジスタのエクステンション（ＬＤＤ）領域が形成される。

[0022] 次に、フォトダイオードが配置されている領域を覆うオフセットスペーサ膜を除去する場合には、ウェットエッチング処理によって除去される（ステップＳ３およびステップＳ４）。一方、フォトダイオードが配置されている領域を覆うオフセットスペーサ膜を除去しない場合には、オフセットスペーサ膜はそのまま残される（ステップＳ３およびステップＳ５）。

[0023] 次に、ゲート電極の側壁面にサイドウォール絶縁膜が形成される（ステップＳ６）。その後、サイドウォール絶縁膜等を注入マスクとして、電界効果型トランジスタのソース・ドレイン領域が形成される。次に、フォトダイオードへ入射する光の光量を上げるために、シリサイドプロテクション膜の振分けが行われる（ステップＳ７）。シリサイドプロテクション膜は、フォトダイオードを覆うオフセットスペーサ膜（絶縁膜）が残されている場合と、オフセットスペーサ膜（絶縁膜）が残されていない場合とについて、画素ごとに作り分けられることになる。

[0024] 以下、各実施の形態において、オフセットスペーサ膜とシリサイドプロテクション膜の形成態様のバリエーションについて、具体的に説明する。

[0025] 実施の形態１

[0026] ここでは、オフセットスペーサ膜を全面ウェットエッチング処理によって除去し、画素領域に対して、シリサイドプロテクション膜を形成する画素領域と、シリサイドプロテクション膜を形成しない画素領域とに振り分ける場

合について説明する。

[0027] 図７Ａおよび図７Ｂに示すように、半導体基板に素子分離絶縁膜ＥＩを形成することによって、素子形成領域として、画素領域ＲＰＥ、画素トランジスタ領域ＲＰＴ、第１周辺領域ＲＰＣＬおよび第２周辺領域ＲＰＣＡが規定される。画素領域ＲＰＥには、フォトダイオードおよび転送用トランジスタが形成されることになる。画素トランジスタ領域ＲＰＴには、リセット用トランジスタ、増幅用トランジスタおよび選択用トランジスタが形成されることになる。なお、工程図として、図面の簡略化のために、これらのトランジスタを一のトランジスタによって代表させる。

[0028] 第１周辺領域ＲＰＣＬでは、電界効果型トランジスタが形成される領域として、さらに、領域ＲＮＨ、ＲＰＨ、ＲＮＬ、ＲＰＬが規定される。領域ＲＮＨには、相対的に高い電圧（たとえば、３．３Ｖ程度）によって駆動するｎチャネル型の電界効果型トランジスタが形成されることになる。また、領域ＲＰＨには、相対的に高い電圧（たとえば、３．３Ｖ程度）によって駆動するｐチャネル型の電界効果型トランジスタが形成されることになる。領域ＲＮＬには、相対的に低い電圧（たとえば、１．５Ｖ程度）によって駆動するｎチャネル型の電界効果型トランジスタが形成されることになる。また、領域ＲＰＬには、相対的に低い電圧（たとえば、１．５Ｖ程度）によって駆動するｐチャネル型の電界効果型トランジスタが形成されることになる。

[0029] 第２周辺領域ＲＰＣＡでは、電界効果型トランジスタが形成される領域として、領域ＲＡＴが規定される。領域ＲＡＴには、相対的に高い電圧（たとえば、３．３Ｖ程度）によって駆動するｎチャネル型の電界効果型トランジスタが形成されることになる。領域ＲＡＴに形成される電界効果型トランジスタは、アナログ信号を処理する。

[0030] 次に、写真製版処理によって所定のレジストパターン（図示せず）を形成し、そのレジストパターンを注入マスクとして、所定導電型の不純物を注入する工程を順次行うことにより、所定導電型のウェルがそれぞれ形成される。図８Ａおよび図８Ｂに示すように、画素領域ＲＰＥおよび画素トランジス

タ領域ＲＰＴでは、ＰウェルＰＰＷＬとＰウェルＰＰＷＨが形成される。第１周辺領域ＲＰＣＬでは、ＰウェルＨＰＷ、ＬＰＷとＮウェルＨＮＷ、ＬＮＷが形成される。第２周辺領域ＲＰＣＡでは、ＰウェルＨＰＷが形成される。

[0031] ＰウェルＰＰＷＬの不純物濃度は、ＰウェルＰＰＷＨの不純物濃度よりも低い。ＰウェルＰＰＷＨは、半導体基板ＳＵＢの表面からＰウェルＰＰＷＬよりも浅い領域にわたり形成されている。ＰウェルＨＰＷ、ＬＰＷおよびＮウェルＨＮＷ、ＬＮＷは、半導体基板ＳＵＢの表面から所定の深さにわたりそれぞれ形成されている。

[0032] 次に、熱酸化処理と、熱酸化処理によって形成される絶縁膜を部分的に除去する処理とを組み合わせることによって、膜厚の異なるゲート絶縁膜が形成される。画素領域ＲＰＥおよび画素トランジスタ領域ＲＰＴでは、相対的に膜厚の厚いゲート絶縁膜ＧＩＣが形成される。第１周辺領域ＲＰＣＬの領域ＲＮＨ、ＲＰＨ、ＲＡＴでは、相対的に膜厚の厚いゲート絶縁膜ＧＩＣが形成される。第１周辺領域ＲＰＣＬの領域ＲＮＬ、ＲＰＬでは、相対的に膜厚の薄いゲート絶縁膜ＧＩＮが形成される。ゲート絶縁膜ＧＩＣの膜厚は、たとえば、約７ｎｍ程度とされる。

[0033] 次に、ゲート絶縁膜ＧＩＣ、ＧＩＮを覆うように、ゲート電極となるポリシリコン膜等の導電膜（図示せず）が形成される。次に、その導電膜に所定の写真製版処理とエッチング処理を施すことにより、ゲート電極が形成される。画素領域ＲＰＥには、転送用トランジスタのゲート電極ＴＧＥが形成される。画素トランジスタ領域ＲＰＴには、リセット用トランジスタ、増幅用トランジスタまたは選択用トランジスタのゲート電極ＰＥＧＥが形成される。

[0034] 第１周辺領域ＲＰＣＬの領域ＲＮＨには、ゲート電極ＮＨＧＥが形成される。領域ＲＰＨには、ゲート電極ＰＨＧＥが形成される。領域ＲＮＬには、ゲート電極ＮＬＧＥが形成される。領域ＲＰＬには、ゲート電極ＰＬＧＥが形成される。第２周辺領域ＲＰＣＡの領域ＲＡＴには、ゲート電極ＮＨＧＥ

が形成される。ゲート電極ＰＥＧＥ、ＮＨＧＥ、ＰＨＧＥは、それぞれのゲート長方向の長さが、ゲート電極ＮＬＧＥ、ＰＬＧＥのゲート長方向の長さよりも長くなるように形成される。

[0035] 次に、画素領域ＲＰＥにフォトダイオードが形成される。ゲート電極ＴＧＥを挟んで一方の側に位置するＰウェルＰＰＷＬの表面を露出し、他の領域を覆うレジストパターン（図示せず）が形成される。次に、そのレジストパターンを注入マスクとして、ｎ型の不純物を注入することにより、半導体基板ＳＵＢの表面（ＰウェルＰＰＷＬの表面）から所定の深さにわたり、ｎ型領域ＮＲが形成される。さらに、ｐ型の不純物を注入することにより、半導体基板ＳＵＢの表面から所定の深さよりも浅い深さにわたり、ｐ型領域ＰＲが形成される。ｎ型領域ＮＲとｐウェルＰＰＷＬとのｐｎ接合によって、フォトダイオードＰＤが形成される。

[0036] 次に、相対的に高い電圧で駆動する電界効果型トランジスタが形成される領域ＲＰＴ、ＲＮＨ、ＲＡＴ、ＲＰＨのそれぞれにエクステンション（ＬＤＤ）領域が形成される。図９Ａおよび図９Ｂに示すように、所定の写真製版処理を施すことにより、画素トランジスタ領域ＲＰＴ、領域ＲＮＨおよび領域ＲＡＴを露出し、他の領域を覆うレジストパターンＭＨＮＬが形成される。

[0037] 次に、レジストパターンＭＨＮＬおよびゲート電極ＰＥＧＥ、ＮＨＧＥ等を注入マスクとして、ｎ型の不純物を注入することにより、露出した画素トランジスタ領域ＲＰＴ、領域ＲＮＨおよび領域ＲＡＴのそれぞれに、ｎ型のエクステンション領域ＨＮＬＤが形成される。また、画素領域ＲＰＥでは、ゲート電極ＴＧＥを挟んで、フォトダイオードＰＤが形成されている側とは反対側のＰウェルＰＰＷＨの部分に、エクステンション領域ＨＮＬＤが形成される。その後、レジストパターンＭＨＮＬが除去される。

[0038] 次に、所定の写真製版処理を施すことにより、図１０Ａおよび図１０Ｂに示すように、領域ＲＰＨを露出し、他の領域を覆うレジストパターンＭＨＰＬが形成される。次に、そのレジストパターンＭＨＰＬおよびゲート電極Ｐ

ＨＧＥを注入マスクとして、ｐ型の不純物を注入することにより、露出した領域ＲＰＨにｐ型のエクステンション領域ＨＰＬＤが形成される。その後、レジストパターンＭＨＰＬが除去される。

[0039] 次に、図１１Ａおよび図１１Ｂに示すように、ゲート電極ＴＧＥ、ＰＥＧＥ、ＮＨＧＥ、ＰＨＧＥ、ＮＬＧＥ、ＰＬＧＥを覆うように、オフセットスペーサ膜となる絶縁膜ＯＳＳＦが形成される。この絶縁膜ＯＳＳＦは、たとえば、ＴＥＯＳ（Tetra Ethyl Ortho Silicate glass）系のシリコン酸化膜等からなる。また、絶縁膜ＯＳＳＦの膜厚は、たとえば、１５ｎｍ程度とされる。

[0040] 次に、所定の写真製版処理を施すことにより、フォトダイオードＰＤが配置されている領域を覆い、他の領域を露出するレジストパターンＭＯＳＥ（図１２Ａ参照）が形成される。次に、図１２Ａおよび図１２Ｂに示すように、レジストパターンＭＯＳＥをエッチングマスクとして、露出している絶縁膜ＯＳＳＦに異方性エッチング処理が施される。これにより、ゲート電極ＴＧＥ、ＰＥＧＥ、ＮＨＧＥ、ＰＨＧＥ、ＮＬＧＥ、ＰＬＧＥの上面上に位置する絶縁膜ＯＳＳＦの部分が除去されて、ゲート電極ＴＧＥ、ＰＥＧＥ、ＮＨＧＥ、ＰＨＧＥ、ＮＬＧＥ、ＰＬＧＥの側壁面上に残される絶縁膜ＯＳＳＦの部分により、オフセットスペーサ膜ＯＳＳが形成される。その後、レジストパターンＭＯＳＥが除去される。

[0041] 次に、相対的に低い電圧で駆動する電界効果型トランジスタが形成される領域ＲＮＬ、ＲＰＬのそれぞれにエクステンション（ＬＤＤ）領域が形成される。図１３Ａおよび図１３Ｂに示すように、所定の写真製版処理を施すことにより、領域ＲＮＬを露出し、他の領域を覆うレジストパターンＭＬＮＬが形成される。次に、レジストパターンＭＬＮＬ、オフセットスペーサ膜ＯＳＳおよびゲート電極ＮＬＧＥを注入マスクとして、ｎ型の不純物を注入することにより、露出した領域ＲＮＬにエクステンション領域ＬＮＬＤが形成される。その後、レジストパターンＭＬＮＬが除去される。

[0042] 次に、所定の写真製版処理を施すことにより、図１４Ａおよび図１４Ｂに

示すように、領域ＲＰＬを露出し、他の領域を覆うレジストパターンＭＬＰＬが形成される。次に、そのレジストパターンＭＬＰＬ、オフセットスペーサ膜ＯＳＳおよびゲート電極ＰＬＧＥを注入マスクとして、ｐ型の不純物を注入することにより、露出した領域ＲＰＬにエクステンション領域ＬＰＬＤが形成される。その後、レジストパターンＭＬＰＬが除去される。

[0043] 次に、図１５Ａおよび図１５Ｂに示すように、半導体基板ＳＵＢの全面にウェットエッチング処理（二重矢印参照）を施すことにより、フォトダイオードＰＤを覆うオフセットスペーサ膜ＯＳＳ（絶縁膜ＯＳＳＦ）およびゲート電極ＴＧＥ、ＰＥＧＥ、ＮＨＧＥ、ＰＨＧＥ、ＮＬＧＥ、ＰＬＧＥの側壁面に形成されたオフセットスペーサ膜ＯＳＳが除去される。このとき、フォトダイオードＰＤでは、ウェットエッチング処理によってオフセットスペーサ膜ＯＳＳ（絶縁膜ＯＳＳＦ）が除去されることで、ドライエッチング処理によってオフセットスペーサ膜を除去する場合と比べて、ダメージが及ぶことはない。

[0044] 次に、図１６Ａおよび図１６Ｂに示すように、ゲート電極ＴＧＥ、ＰＥＧＥ、ＮＨＧＥ、ＰＨＧＥ、ＮＬＧＥ、ＰＬＧＥを覆うように、サイドウォール絶縁膜となる絶縁膜ＳＷＦが形成される。絶縁膜ＳＷＦとして、酸化膜の上に窒化膜を積層させた二層からなる絶縁膜が形成される。なお、各図では、図面の簡略化のために絶縁膜ＳＷＦは単層として示す。

[0045] 次に、フォトダイオードＰＤが配置されている領域を覆い、他の領域を露出するレジストパターンＭＳＷ（図１７Ａ参照）が形成される。次に、図１７Ａおよび図１７Ｂに示すように、レジストパターンＭＳＷをエッチングマスクとして、露出している絶縁膜ＳＷＦに異方性エッチング処理が施される。これにより、ゲート電極ＴＧＥ、ＰＥＧＥ、ＮＨＧＥ、ＰＨＧＥ、ＮＬＧＥ、ＰＬＧＥの上面上に位置する絶縁膜ＳＷＦの部分が除去されて、ゲート電極ＴＧＥ、ＰＥＧＥ、ＮＨＧＥ、ＰＨＧＥ、ＮＬＧＥ、ＰＬＧＥの側壁面上に残される絶縁膜ＳＷＦの部分により、サイドウォール絶縁膜ＳＷＩが形成される。その後、レジストパターンＭＳＷが除去される。

[0046] 次に、ｐチャネル型の電界効果型トランジスタが形成される領域ＲＰＨ、ＲＰＬのそれぞれにソース・ドレイン領域が形成される。図１８Ａおよび図１８Ｂに示すように、所定の写真製版処理を施すことにより、領域ＲＰＨ、ＲＰＬを露出し、他の領域を覆うレジストパターンＭＰＤＦが形成される。次に、レジストパターンＭＰＤＦ、サイドウォール絶縁膜ＳＷＩおよびゲート電極ＰＨＧＥ、ＰＬＧＥを注入マスクとして、ｐ型の不純物を注入することにより、領域ＲＰＨにはソース・ドレイン領域ＨＰＤＦが形成され、領域ＲＰＬにはソース・ドレイン領域ＬＰＤＦが形成される。その後、レジストパターンＭＰＤＦが除去される。

[0047] 次に、ｎチャネル型の電界効果型トランジスタが形成される領域ＲＰＴ、ＲＮＨ、ＲＮＬ、ＲＡＴのそれぞれにソース・ドレイン領域が形成される。図１９Ａおよび図１９Ｂに示すように、所定の写真製版処理を施すことにより、領域ＲＰＴ、ＲＮＨ、ＲＮＬ、ＲＡＴを露出し、他の領域を覆うレジストパターンＭＮＤＦが形成される。次に、レジストパターンＭＮＤＦ、サイドウォール絶縁膜ＳＷＩおよびゲート電極ＴＧＥ、ＰＥＧＥ、ＮＨＧＥ、ＮＬＧＥを注入マスクとして、ｎ型の不純物を注入することにより、領域ＲＰＴ、ＲＮＨ、ＲＡＴのそれぞれには、ソース・ドレイン領域ＨＮＤＦが形成され、領域ＲＮＬにはソース・ドレイン領域ＬＮＤＦが形成される。また、このとき、画素領域ＲＰＥでは、浮遊拡散領域ＦＤＲが形成される。その後、レジストパターンＭＮＤＦが除去される。

[0048] これまでの工程により、画素領域ＲＰＥでは転送用トランジスタＴＴが形成される。画素トランジスタ領域ＲＰＴでは、ｎチャネル型の電界効果型トランジスタＮＨＴが形成される。第１周辺領域ＲＰＣＬの領域ＲＮＨでは、ｎチャネル型の電界効果型トランジスタＮＨＴが形成される。領域ＲＰＨでは、ｐチャネル型の電界効果型トランジスタＰＨＴが形成される。領域ＲＮＬでは、ｎチャネル型の電界効果型トランジスタＮＬＴが形成される。領域ＲＰＬでは、ｐチャネル型の電界効果型トランジスタＰＬＴが形成される。第２周辺領域ＲＰＣＡの領域ＲＡＴでは、ｎチャネル型の電界効果型トラン

ジスタＮＨＡＴが形成される。

[0049] 次に、電界効果型トランジスタＮＨＴ、ＰＨＴ、ＮＬＴ、ＰＬＴ、ＮＨＡＴのうち、金属シリサイド膜を形成しない電界効果型トランジスタＮＨＡＴに対して、シリサイド化を阻止するシリサイドプロテクション膜が形成される。また、このシリサイドプロテクション膜は、画素領域ＲＰＥにおいて反射防止膜として利用され、シリサイドプロテクション膜が形成される画素領域と形成されない画素領域とに振り分けられる。

[0050] 図２０Ａおよび図２０Ｂに示すように、ゲート電極ＴＧＥ、ＰＥＧＥ、ＮＨＧＥ、ＰＨＧＥ、ＮＬＧＥ、ＰＬＧＥ等を覆うように、シリサイド化を阻止するシリサイドプロテクション膜ＳＰ１が形成される。シリサイドプロテクション膜ＳＰ１として、たとえば、シリコン酸化膜等が形成される。次に、図２１Ａおよび図２１Ｂに示すように、領域ＲＡＴと所定の画素領域ＲＰＥを覆い、他の領域を露出するレジストパターンＭＳＰ１が形成される。画素領域ＲＰＥでは、赤色、緑色および青色のそれぞれに対応する画素領域が複数形成されている。

[0051] ここで、図２１Ｃに示すように、画素領域ＲＰＥでは、３つの色のうち、所定の一色に対応する画素領域ＲＰＥＣに対してシリサイドプロテクション膜を形成するために、レジストパターンＭＳＰ１は、画素領域ＲＰＥＣを覆い、残りの二色に対応する画素領域ＲＰＥＡ、ＲＰＥＢを露出するように形成される。

[0052] 次に、図２２に示すように、レジストパターンＭＳＰ１をエッチングマスクとして、ウェットエッチング処理を施すことにより、露出したシリサイドプロテクション膜ＳＰ１が除去される。次に、レジストパターンＭＳＰ１を除去することにより、図２３Ａに示すように、画素領域ＲＰＥＣに残されたシリサイドプロテクション膜ＳＰ１が露出する。このとき、図２３Ｂおよび図２３Ｃに示すように、第２周辺領域ＲＰＣＡの領域ＲＡＴでは、残されたシリサイドプロテクション膜ＳＰ１が露出する。一方、画素トランジスタ領域ＲＰＴ、第１周辺領域ＲＰＣＬでは、シリサイドプロテクション膜ＳＰ１

が除去される。

[0053] 次に、サリサイド（SALICIDE：Self ALIgned siliCIDE）法により、金属シリサイド膜が形成される。まず、ゲート電極ＴＧＥ、ＰＥＧＥ、ＮＨＧＥ、ＰＨＧＥ、ＮＬＧＥ、ＰＬＧＥを覆うように、コバルト等の所定の金属膜（図示せず）が形成される。次に、所定の熱処理を施して金属とシリコンとを反応させることによって、金属シリサイド膜ＭＳ（図２４Ａ～図２４Ｃ参照）が形成される。その後、未反応の金属が除去される。こうして、図２４Ａおよび図２４Ｂに示すように、画素領域ＲＰＥでは、画素領域ＲＰＥＡ、ＲＰＥＢ、ＲＰＥＣのそれぞれの転送用トランジスタＴＴのゲート電極ＴＧＥの上面の一部および浮遊拡散領域ＦＤＲの表面に金属シリサイド膜ＭＳが形成される。画素トランジスタＲＴＰでは、電界効果型トランジスタのゲート電極ＰＥＧＥの上面およびソース・ドレイン領域ＨＮＤＦの表面に金属シリサイド膜ＭＳが形成される。

[0054] 図２４Ｃに示すように、第１周辺領域ＲＰＣＬでは、電界効果型トランジスタＮＨＴのゲート電極ＮＨＧＥの上面およびソース・ドレイン領域ＨＮＤＦの表面に金属シリサイド膜ＭＳが形成される。電界効果型トランジスタＰＨＴのゲート電極ＰＨＧＥの上面およびソース・ドレイン領域ＨＰＤＦの表面に金属シリサイド膜ＭＳが形成される。電界効果型トランジスタＮＬＴのゲート電極ＮＬＧＥの上面およびソース・ドレイン領域ＬＮＤＦの表面に金属シリサイド膜ＭＳが形成される。電界効果型トランジスタＰＬＴのゲート電極ＰＬＧＥの上面およびソース・ドレイン領域ＬＰＤＦの表面に金属シリサイド膜ＭＳが形成される。一方、第２周辺領域ＲＰＣＡでは、シリサイドプロテクション膜ＳＰ１が形成されていることによって、金属シリサイド膜は形成されない。

[0055] 次に、図２５Ａ、図２５Ｂおよび図２５Ｃに示すように、転送用トランジスタＴＴおよび電界効果型トランジスタＮＨＴ、ＰＨＴ、ＮＬＴ、ＰＬＴ、ＮＨＡＴ等を覆うように、ストレスライナー膜ＳＬが形成される。ストレスライナー膜ＳＬとして、たとえば、シリコン酸化膜の上にシリコン窒化膜を

積層させた積層膜が形成される。次に、そのストレスライナー膜ＳＬを覆うように、コンタクト層間膜として第１層間絶縁膜ＩＦ１が形成される。次に、所定の写真製版処理を施すことにより、コンタクトホールを形成するためのレジストパターン（図示せず）が形成される。

[0056] 次に、そのレジストパターンをエッチングマスクとして、第１層間絶縁膜ＩＦ１等に異方性エッチング処理を施すことにより、画素領域ＲＰＥでは、浮遊拡散領域ＦＤＲに形成された金属シリサイド膜ＭＳの表面を露出するコンタクトホールＣＨが形成される。画素トランジスタ領域ＲＰＴでは、ソース・ドレイン領域ＨＮＤＦに形成された金属シリサイド膜ＭＳの表面を露出するコンタクトホールＣＨが形成される。

[0057] 第１周辺領域ＲＰＣＬでは、ソース・ドレイン領域ＨＮＤＦ、ＨＰＤＦ、ＬＮＤＦ、ＬＰＤＦのそれぞれに形成された金属シリサイド膜ＭＳの表面を露出するコンタクトホールＣＨが形成される。第２周辺領域ＲＰＣＡでは、ソース・ドレイン領域ＨＮＤＦの表面を露出するコンタクトホールＣＨが形成される。その後、レジストパターンが除去される。

[0058] 次に、図２６Ａ、図２６Ｂおよび図２６Ｃに示すように、コンタクトホールＣＨのそれぞれにコンタクトプラグＣＰが形成される。次に、第１層間絶縁膜ＩＦ１の表面に接するように第１配線Ｍ１が形成される。その第１配線Ｍ１を覆うように、第２層間絶縁膜ＩＦ２が形成される。次に、第２層間絶縁膜ＩＦを貫通するように、対応する第１配線Ｍ１に電気的に接続される第１ヴィアＶ１がそれぞれ形成される。次に、第２層間絶縁膜ＩＦ２の表面に接するように、第２配線Ｍ２が形成される。第２配線Ｍ２のそれぞれは、対応する第１ヴィアＶ１に電気的に接続される。

[0059] 次に、第２配線Ｍ２を覆うように第３層間絶縁膜ＩＦ３が形成される。次に、第３層間絶縁膜ＩＦ３を貫通するように、対応する第２配線Ｍ２に電気的に接続される第２ヴィアＶ２がそれぞれ形成される。次に、第３層間絶縁膜ＩＦ３の表面に接するように、第３配線Ｍ３が形成される。第３配線Ｍ３のそれぞれは、対応する第２ヴィアＶ２に電気的に接続される。次に、第３

配線Ｍ３を覆うように第４層間絶縁膜ＩＦ４が形成される。次に、第４層間絶縁膜ＩＦ４の表面に接するように、たとえば、シリコン窒化膜等の絶縁膜ＳＮＩが形成される。次に、画素領域ＲＰＥでは、赤色、緑色および青色のいずれかに対応する所定のカラーフィルターＣＦが形成される。その後、画素領域ＲＰＥでは、光を集光させるマイクロレンズＭＬが配置される。こうして、撮像装置の主要部分が完成する。

[0060] 上述した撮像装置では、ウェットエッチング処理を施すことにより、オフセットスペーサ膜を除去することで、ドライエッチング処理を施すことにより、オフセットスペーサ膜を除去する場合と比べて、フォトダイオードに対するエッチングダメージをなくすことができる。このことについて、比較例に係る撮像装置の製造方法との関係で説明する。なお、比較例に係る撮像装置において、実施の形態に係る撮像装置と同一部材については、その実施の形態に係る撮像装置の部材の参照符号の頭に符号「Ｃ」を付した参照符号を使用し、必要な場合を除き、その説明を繰り返さないこととする。

[0061] まず、図７Ａおよび図７Ｂ～図１０Ａおよび図１０Ｂに示す工程と同様の工程を経て、図２７Ａおよび図２７Ｂに示すように、ゲート電極ＣＴＧＥ、ＣＰＥＧＥ、ＣＮＨＧＥ、ＣＰＨＧＥ、ＣＮＬＧＥ、ＣＰＬＧＥを覆うように、オフセットスペーサ膜となる絶縁膜ＣＯＳＳＦが形成される。次に、図２８Ａおよび図２８Ｂに示すように、絶縁膜ＣＯＳＳＦの全面に異方性エッチング処理を施すことにより、ゲート電極ＣＴＧＥ、ＣＰＥＧＥ、ＣＮＨＧＥ、ＣＰＨＧＥ、ＣＮＬＧＥ、ＣＰＬＧＥの側壁面上にオフセットスペーサ膜ＣＯＳＳが形成される。このとき、フォトダイオードＣＰＤにはダメージ（プラズマダメージ）が生じることになる

[0062] 次に、図２９Ａおよび図２９Ｂに示すように、レジストパターンＣＭＬＮＬ、オフセットスペーサ膜ＣＯＳＳおよびゲート電極ＣＮＬＧＥを注入マスクとして、ｎ型の不純物を注入することにより、露出した領域ＣＲＮＬにエクステンション領域ＣＬＮＬＤが形成される。その後、レジストパターンＣＭＬＮＬが除去される。次に、図３０Ａおよび図３０Ｂに示すように、レジ

ストパターンＣＭＬＰＬ、オフセットスペーサ膜ＣＯＳＳおよびゲート電極ＣＰＬＧＥを注入マスクとして、ｐ型の不純物を注入することにより、露出した領域ＣＲＰＬにエクステンション領域ＣＬＰＬＤが形成される。その後、レジストパターンＣＭＬＰＬが除去される。

[0063] 次に、図３１Ａおよび図３１Ｂに示すように、ゲート電極ＣＴＧＥ、ＣＰＥＧＥ、ＣＮＨＧＥ、ＣＰＨＧＥ、ＣＮＬＧＥ、ＣＰＬＧＥを覆うように、サイドウォール絶縁膜となる絶縁膜ＣＳＷＦが形成される。次に、図３２Ａおよび図３２Ｂに示すように、フォトダイオードＣＰＤを覆うレジストパターンＣＭＳＷをエッチングマスクとして、露出している絶縁膜ＣＳＷＦに異方性エッチング処理を施すことにより、ゲート電極ＣＴＧＥ、ＣＰＥＧＥ、ＣＮＨＧＥ、ＣＰＨＧＥ、ＣＮＬＧＥ、ＣＰＬＧＥの側壁面上にサイドウォール絶縁膜ＣＳＷＩが形成される。サイドウォール絶縁膜ＣＳＷＩは、ゲート電極ＣＴＧＥ、ＣＰＥＧＥ、ＣＮＨＧＥ、ＣＰＨＧＥ、ＣＮＬＧＥ、ＣＰＬＧＥの側壁面上に位置するオフセットスペーサ膜ＣＯＳＳを覆うように形成される。その後、レジストパターンＣＭＳＷが除去される。

[0064] 次に、図３３Ａおよび図３３Ｂに示すように、レジストパターンＣＭＰＤＦ、サイドウォール絶縁膜ＣＳＷＩ、オフセットスペーサ膜ＣＯＳＳおよびゲート電極ＣＰＨＧＥ、ＣＰＬＧＥを注入マスクとして、ｐ型の不純物を注入することにより、領域ＣＲＰＨにはソース・ドレイン領域ＣＨＰＤＦが形成され、領域ＣＲＰＬにはソース・ドレイン領域ＣＬＰＤＦが形成される。その後、レジストパターンＣＭＰＤＦが除去される。

[0065] 次に、図３４Ａおよび図３４Ｂに示すように、レジストパターンＣＭＮＤＦ、サイドウォール絶縁膜ＣＳＷＩ、オフセットスペーサ膜ＣＯＳＳおよびゲート電極ＣＴＧＥ、ＣＰＥＧＥ、ＣＮＨＧＥ、ＣＮＬＧＥを注入マスクとして、ｎ型の不純物を注入することにより、領域ＣＲＰＴ、ＣＲＮＨ、ＣＲＡＴのそれぞれには、ソース・ドレイン領域ＣＨＮＤＦが形成され、領域ＣＲＮＬにはソース・ドレイン領域ＣＬＮＤＦが形成される。また、このとき、画素領域ＣＲＰＥでは、浮遊拡散領域ＣＦＤＲが形成される。その後、レ

ジストパターンＣＭＮＤＦが除去される。

[0066] 次に、図３５Ａおよび図３５Ｂに示すように、ゲート電極ＣＴＧＥ、ＣＰＥＧＥ、ＣＮＨＧＥ、ＣＰＨＧＥ、ＣＮＬＧＥ、ＣＰＬＧＥ等を覆うように、シリサイドプロテクション膜ＣＳＰが形成される。次に、領域ＣＲＡＴを覆い、他の領域を露出するレジストパターンＣＭＳＰ（図３６Ｂ参照）が形成される。次に、図３６Ａおよび図３６Ｂに示すように、レジストパターンＣＭＳＰをエッチングマスクとして、ウェットエッチング処理を施すことにより、露出したシリサイドプロテクション膜ＣＳＰが除去される。その後、レジストパターンＣＭＳＰが除去される。

[0067] 次に、図３７Ａおよび図３７Ｂに示すように、サリサイド法によって、領域ＣＲＡＴを除いて、金属シリサイド膜ＣＭＳが形成される。その後、図２５Ａおよび図２５Ｃに示す工程と同様の工程と、図２６Ａおよび図２６Ｃに示す工程と同様の工程を経て、図３８Ａおよび図３８Ｂに示すように、比較例に係る撮像装置の主要部分が完成する。

[0068] 比較例に係る撮像装置では、図２８Ａおよび図２８Ｂに示すように、オフセットスペーサ膜ＣＯＳＳは、絶縁膜ＣＯＳＳＦの全面に異方性エッチング処理を施すことによって形成される。このため、画素領域ＣＲＰＥでは、異方性エッチング処理に伴って、フォトダイオードＣＰＤにダメージ（プラズマダメージ）が生じることになる。フォトダイオードＣＰＤにダメージが生じると、暗電流が増加し、フォトダイオードＣＰＤに光が入射しなくても電流が流れてしまう不具合が生じる。

[0069] 比較例に対して実施の形態１に係る撮像装置の製造方法では、絶縁膜ＯＳＳＦに異方性エッチング処理を施すことにより、オフセットスペーサ膜ＯＳＳを形成する際には、フォトダイオードＰＤはレジストパターンＭＯＳＥによって覆われている（図１２Ａおよび図１２Ｂ参照）。これにより、異方性エッチング処理に伴うダメージ（プラズマダメージ）がフォトダイオードＰＤに生じることはない。

[0070] また、フォトダイオードＰＤを覆う絶縁膜ＯＳＳＦは、オフセットスペー

サ膜等を注入マスクとしてエクステンション領域ＬＮＬＤ、ＬＰＬＤを形成した後に、オフセットスペーサ膜ＯＳＳとともに、ウェットエッチング処理を施すことによって除去される（図１５Ａおよび図１５Ｂ参照）。このウェットエッチング処理によって、フォトダイオードＰＤにダメージが生じることもない。その結果、撮像装置では、ダメージに起因する暗電流を低減することができる。

[0071] さらに、画素領域ＲＰＥでは、反射防止膜として機能するサイドウォール絶縁膜ＳＷＩを形成する前に、フォトダイオードＰＤを覆う絶縁膜ＯＳＳＦが除去される（図１５Ａ、図１５Ｂ、図１６Ａおよび図１６Ｂ参照）。これにより、フォトダイオードＰＤに入射する光量が低減するのを抑制することができ、撮像装置の感度の劣化を防止することができる。

[0072] また、図２６Ｂに示すように、画素領域ＲＰＥでは、反射防止膜として機能するシリサイドプロテクション膜が形成される画素領域ＲＰＥＣと、シリサイドプロテクション膜が形成されない画素領域ＲＰＥＡ、ＲＰＥＢとが配置されている。これにより、光の色（波長）に応じて、フォトダイオードＰＤを覆う膜を透過してフォトダイオードに入射する光の強度（集光率）を調整することができて、画素の感度を所望の感度に合わせることができる。これについては、実施の形態２において、具体的に説明する。

[0073] 実施の形態２

[0074] 実施の形態１では、撮像装置の画素領域において、シリサイドプロテクション膜を形成する画素領域と、シリサイドプロテクション膜を形成しない画素領域とに振り分ける場合について説明した。ここでは、オフセットスペーサ膜を全面ウェットエッチング処理によって除去し、シリサイドプロテクション膜の膜厚を振り分ける場合について説明する。なお、実施の形態１において説明した撮像装置と同一部材については同一符号を付し、必要である場合を除いてその説明を繰り返さないこととする。

[0075] まず、図７Ａおよび図７Ｂに示す工程から図１４Ａおよび図１４Ｂに示す工程と同様の工程を経た後、図１５Ａおよび図１５Ｂに示す工程と同様の工

程により、画素領域ＲＰＥを覆う絶縁膜ＯＳＳＦが、オフセットスペーサ膜ＯＳＳとともに、ウェットエッチング処理によって除去される。その後、図１６Ａおよび図１６Ｂに示す工程から図１９Ａおよび図１９Ｂに示す工程と同様の工程を経た後、画素領域に対してシリサイドプロテクション膜の膜厚の振分けが行われる。

[0076] まず、図３９Ａおよび図３９Ｂに示すように、ゲート電極ＴＧＥ、ＰＥＧＥ、ＮＨＧＥ、ＰＨＧＥ、ＮＬＧＥ、ＰＬＧＥ等を覆うように、一層目のシリサイドプロテクション膜ＳＰ１が形成される。次に、図４０Ａおよび図４０Ｂに示すように、所定の画素領域ＲＰＥを覆い、他の領域を露出するレジストパターンＭＳＰ１が形成される。すでに述べたように、画素領域ＲＰＥでは、赤色、緑色および青色のそれぞれに対応する画素領域が複数形成されている。ここで、図４０Ｃに示すように、画素領域ＲＰＥでは、３つの色のうち、所定の一色に対応する画素領域ＲＰＥＢに対して一層目のシリサイドプロテクション膜を形成するために、レジストパターンＭＳＰ１は、画素領域ＲＰＥＢを覆い、残りの二色に対応する画素領域ＲＰＥＡ、ＲＰＥＣを露出するように形成される。

[0077] 次に、図４１に示すように、レジストパターンＭＳＰ１をエッチングマスクとして、ウェットエッチング処理を施すことにより、露出したシリサイドプロテクション膜ＳＰ１が除去される。その後、レジストパターンＭＳＰ１を除去することにより、図４２Ａに示すように、画素領域ＲＰＥＢに残されたシリサイドプロテクション膜ＳＰ１が露出する。このとき、図４２Ｂに示すように、第１周辺領域ＲＰＣＬを覆うシリサイドプロテクション膜ＳＰ１が除去されるとともに、第２周辺領域ＲＰＣＡの領域ＲＡＴを覆うシリサイドプロテクション膜ＳＰ１も除去されることになる。

[0078] 次に、図４３Ａおよび図４３Ｂに示すように、ゲート電極ＴＧＥ、ＰＥＧＥ、ＮＨＧＥ、ＰＨＧＥ、ＮＬＧＥ、ＰＬＧＥ等を覆うように、二層目のシリサイドプロテクション膜ＳＰ２が形成される。このとき、図４３Ｃに示すように、画素領域ＲＰＥにおいて、一層目のシリサイドプロテクション膜Ｓ

Ｐ１が形成された画素領域ＲＰＥＢでは、そのシリサイドプロテクション膜ＳＰ１とゲート電極ＴＧＥ等を覆うように、シリサイドプロテクション膜ＳＰ２が形成される。シリサイドプロテクション膜ＳＰ１が形成されていない画素領域ＲＰＥＡ、ＲＰＥＣでは、絶縁膜ＳＷＦおよびゲート電極ＴＧＥを覆うように、シリサイドプロテクション膜ＳＰ２が形成される。

[0079] 次に、図４４Ａおよび図４４Ｂに示すように、所定の画素領域ＲＰＥと第２周辺領域ＲＰＣＡの領域ＲＡＴを覆い、他の領域を露出するレジストパターンＭＳＰ２が形成される。ここで、図４４Ｃに示すように、画素領域ＲＰＥでは、所定の一色に対応する画素領域ＲＰＥＢに対して二層目のシリサイドプロテクション膜を形成し、他の所定の一色に対応する画素領域ＲＰＥＣに対して一層目のシリサイドプロテクション膜を形成するために、レジストパターンＭＳＰ２は、画素領域ＲＰＥＢ、ＲＰＥＣを覆い、画素領域ＲＰＥＡを露出するように形成される。

[0080] 次に、図４５に示すように、レジストパターンＭＳＰ２をエッチングマスクとして、ウェットエッチング処理を施すことにより、露出したシリサイドプロテクション膜ＳＰ２が除去される。その後、レジストパターンＭＳＰ２を除去することにより、図４６Ａに示すように、画素領域ＲＰＥＢ、ＲＰＥＣに残されたシリサイドプロテクション膜ＳＰ２がそれぞれ露出する。これにより、画素領域ＲＰＥＢでは、二層のシリサイドプロテクション膜ＳＰ１、ＳＰ２が形成され、画素領域ＲＰＥＣでは、一層のシリサイドプロテクション膜ＳＰ２が形成される。また、画素領域ＲＰＥＡでは、シリサイドプロテクション膜は形成されない。こうして、画素領域ＲＰＥに対して、シリサイドプロテクション膜の膜厚が振り分けられることになる。

[0081] 一方、図４６Ｂおよび図４６Ｃに示すように、画素トランジスタ領域ＲＰＴおよび第１周辺領域ＲＰＣＬでは、シリサイドプロテクション膜ＳＰ２が除去される。第２周辺領域ＲＰＣＡの領域ＲＡＴでは、残されたシリサイドプロテクション膜ＳＰ２が露出する。

[0082] 次に、サリサイド法により、金属シリサイド膜が形成される。図４７Ａお

よび図４７Ｂに示すように、画素領域ＲＰＥでは、転送用トランジスタＴＴのゲート電極ＴＧＥの上面の一部および浮遊拡散領域ＦＤＲの表面に金属シリサイド膜ＭＳが形成される。画素トランジスタＲＴＰでは、電界効果型トランジスタのゲート電極ＰＥＧＥの上面およびソース・ドレイン領域ＨＮＤＦの表面に金属シリサイド膜ＭＳが形成される。図４７Ｃに示すように、第１周辺領域ＲＰＣＬでは、ゲート電極ＮＨＧＥ、ＰＨＧＥ、ＮＬＧＥ、ＰＬＧＥの上面およびソース・ドレイン領域ＨＮＤＦ、ＨＰＤＦ、ＬＮＤＦ、ＬＰＤＦの表面に金属シリサイド膜ＭＳが形成される。一方、第２周辺領域ＲＰＣＡでは、シリサイドプロテクション膜ＳＰ２が形成されていることによって、金属シリサイド膜は形成されない。

[0083] その後、図２５Ａ、図２５Ｂおよび図２５Ｃに示す工程と同様の工程を経た後、図２６Ａ、図２６Ｂおよび図２６Ｃに示す工程と同様の工程を経て、図４８Ａ、図４８Ｂおよび図４８Ｃに示すように、撮像装置の主要部分が完成する。

[0084] 実施の形態２に係る撮像装置の製造方法では、実施の形態１に係る撮像装置の製造方法と同様に、オフセットスペーサ膜ＯＳＳを形成する際には、フォトダイオードＰＤはレジストパターンＭＯＳＥによって覆われている。そして、そのフォトダイオードＰＤを覆う絶縁膜ＯＳＳＦは、エクステンション領域ＬＮＬＤ、ＬＰＬＤを形成した後に、オフセットスペーサ膜ＯＳＳとともに、ウェットエッチング処理を施すことによって除去される。これにより、実施の形態１において説明したように、フォトダイオードＰＤにダメージが生じることがなく、その結果、撮像装置では、ダメージに起因する暗電流を低減することができる。

[0085] また、実施の形態２に係る撮像装置の画素領域ＲＰＥでは、オフセットスペーサ膜となる絶縁膜が除去されて、反射防止膜として機能するシリサイドプロテクション膜の膜厚が振り分けられている。具体的には、画素領域ＲＰＥでは、相対的に膜厚の厚いシリサイドプロテクション膜ＳＰ１、ＳＰ２が形成された画素領域ＲＰＥＢと、相対的に膜厚の薄いシリサイドプロテクシ

ョン膜ＳＰ２が形成された画素領域ＲＰＥＣと、シリサイドプロテクション膜が形成されていない画素領域ＲＰＥＡとが配置されている（図５１Ｂ参照）。

[0086] 一方、実施の形態１に係る撮像装置の画素領域ＰＲＥでは、オフセットスペーサ膜となる絶縁膜が除去されて、シリサイドプロテクション膜ＳＰ１が形成されている画素領域ＲＰＥＣと、シリサイドプロテクション膜が形成されていない画素領域ＲＰＥＡ、ＲＰＥＢとが配置されている（図２６Ｂ参照）。

[0087] これにより、光の色（波長）に応じて、フォトダイオードＰＤを覆う膜（積層膜）を透過してフォトダイオードに入射する光の強度（集光率）を上げることができる。このことについて、赤色、緑色および青色のうちの一の光を例に挙げ、フォトダイオードを覆う積層膜の透過率とシリサイドプロテクション膜等の膜厚との関係について説明する。

[0088] 図４９に示すように、まず、フォトダイオードを覆うサイドウォール絶縁膜ＳＷＩを酸化膜と窒化膜との２層とする。シリサイドプロテクション膜ＳＰを酸化膜とする。ストレスライナー膜ＳＬを酸化膜と窒化膜との２層とする。

[0089] このとき、発明者らによって評価された、フォトダイオードを覆う積層膜の透過率と、シリサイドプロテクション膜（酸化膜）とストレスライナー膜の酸化膜とを合わせた膜厚との関係をグラフに示す。グラフに示すように、シリサイドプロテクション膜等の膜厚に依存して、透過率が変動していることがわかる。

[0090] この結果は、赤色、緑色または青色に分光した光の一例に対するグラフであるが、一例以外の光についても、透過率がシリサイドプロテクション膜等の膜厚に依存して変動することが、発明者らによって確認されている。このことから、シリサイドプロテクション膜を形成する画素領域と、シリサイドプロテクション膜を形成しない画素領域とに振り分けること、また、シリサイドプロテクション膜が形成される画素領域では、その膜厚を振り分けるこ

とで、たとえば、デジタルカメラ等に求められるスペックに応じた、最適の画素領域を備えた撮像装置を製造することができる。すなわち、シリサイドプロテクション膜の膜厚を調整することによって、画素の感度を上げたり、あるいは、画素の感度が上がり過ぎないように感度を抑えることができ、画素の感度を所望の感度に精度よく合わせることが可能になる。

[0091] 実施の形態３

[0092] ここでは、オフセットスペーサ膜を残し、画素領域では、シリサイドプロテクション膜を形成する画素領域と、シリサイドプロテクション膜を形成しない画素領域とに振り分ける場合について説明する。なお、実施の形態１において説明した撮像装置と同一部材については同一符号を付し、必要である場合を除いてその説明を繰り返さないこととする。

[0093] まず、図７Ａおよび図７Ｂに示す工程から図１２Ａおよび図１２Ｂに示す工程と同様の工程を経た後、レジストパターンＭＬＰＬを除去することにより、図５０Ａおよび図５０Ｂに示すように、フォトダイオードＰＤを覆う絶縁膜ＯＳＳＦおよびゲート電極ＴＧＥ、ＰＥＧＥ、ＮＨＧＥ、ＰＨＧＥ、ＮＬＧＥ、ＰＬＧＥの側壁面上に形成されたオフセットスペーサ膜ＯＳＳが露出する。

[0094] 次に、図５１Ａおよび図５１Ｂに示すように、所定の写真製版処理を施すことにより、領域ＲＮＬを露出し、他の領域を覆うレジストパターンＭＬＮＬが形成される。次に、レジストパターンＭＬＮＬ、オフセットスペーサ膜ＯＳＳおよびゲート電極ＮＬＧＥを注入マスクとして、ｎ型の不純物を注入することにより、露出した領域ＲＮＬにエクステンション領域ＬＮＬＤが形成される。その後、レジストパターンＭＬＮＬが除去される。

[0095] 次に、所定の写真製版処理を施すことにより、図５２Ａおよび図５２Ｂに示すように、領域ＲＰＬを露出し、他の領域を覆うレジストパターンＭＬＰＬが形成される。次に、そのレジストパターンＭＬＰＬ、オフセットスペーサ膜ＯＳＳおよびゲート電極ＰＬＧＥを注入マスクとして、ｐ型の不純物を注入することにより、露出した領域ＲＰＬにエクステンション領域ＬＰＬＤ

が形成される。その後、レジストパターンＭＬＰＬが除去される。

[0096] 次に、図５３Ａおよび図５３Ｂに示すように、ゲート電極ＴＧＥ、ＰＥＧＥ、ＮＨＧＥ、ＰＨＧＥ、ＮＬＧＥ、ＰＬＧＥおよびオフセットスペーサ膜ＯＳＳを覆うように、サイドウォール絶縁膜となる絶縁膜ＳＷＦが形成される。次に、所定の写真製版処理を施すことにより、フォトダイオードＰＤが配置されている領域を覆い、他の領域を露出するレジストパターンＭＳＷ（図５４Ａ参照）が形成される。次に、図５４Ａおよび図５４Ｂに示すように、レジストパターンＭＳＷをエッチングマスクとして、露出している絶縁膜ＳＷＦに異方性エッチング処理が施される。

[0097] これにより、ゲート電極ＴＧＥ、ＰＥＧＥ、ＮＨＧＥ、ＰＨＧＥ、ＮＬＧＥ、ＰＬＧＥの上面上に位置する絶縁膜ＳＷＦの部分が除去されて、ゲート電極ＴＧＥ、ＰＥＧＥ、ＮＨＧＥ、ＰＨＧＥ、ＮＬＧＥ、ＰＬＧＥの側壁面上に残される絶縁膜ＳＷＦの部分により、サイドウォール絶縁膜ＳＷＩが形成される。サイドウォール絶縁膜ＳＷＩはオフセットスペーサ膜ＯＳＳを覆うように形成される。その後、レジストパターンＭＳＷが除去される。

[0098] 次に、図５５Ａおよび図５５Ｂに示すように、所定の写真製版処理を施すことにより、領域ＲＰＨ、ＲＰＬを露出し、他の領域を覆うレジストパターンＭＰＤＦが形成される。次に、レジストパターンＭＰＤＦ、サイドウォール絶縁膜ＳＷＩ、オフセットスペーサ膜ＯＳＳおよびゲート電極ＰＨＧＥ、ＰＬＧＥを注入マスクとして、ｐ型の不純物を注入することにより、領域ＲＰＨにはソース・ドレイン領域ＨＰＤＦが形成され、領域ＲＰＬにはソース・ドレイン領域ＬＰＤＦが形成される。その後、レジストパターンＭＰＤＦが除去される。

[0099] 次に、図５６Ａおよび図５６Ｂに示すように、所定の写真製版処理を施すことにより、領域ＲＰＴ、ＲＮＨ、ＲＮＬ、ＲＡＴを露出し、他の領域を覆うレジストパターンＭＮＤＦが形成される。次に、レジストパターンＭＮＤＦ、サイドウォール絶縁膜ＳＷＩ、オフセットスペーサ膜ＯＳＳおよびゲート電極ＴＧＥ、ＰＥＧＥ、ＮＨＧＥ、ＮＬＧＥを注入マスクとして、ｎ型の

不純物を注入することにより、領域ＲＰＴ、ＲＮＨ、ＲＡＴのそれぞれには、ソース・ドレイン領域ＨＮＤＦが形成され、領域ＲＮＬにはソース・ドレイン領域ＬＮＤＦが形成される。また、このとき、画素領域ＲＰＥでは、浮遊拡散領域ＦＤＲが形成される。その後、レジストパターンＭＮＤＦが除去される。

[0100] 次に、図５７Ａおよび図５７Ｂに示すように、ゲート電極ＴＧＥ、ＰＥＧＥ、ＮＨＧＥ、ＰＨＧＥ、ＮＬＧＥ、ＰＬＧＥ等を覆うように、シリサイド化を阻止するシリサイドプロテクション膜ＳＰ１が形成される。次に、図２１Ａ～図２１Ｃに示す工程と同様の態様で、図５８Ａおよび図５８Ｂに示すように、領域ＲＡＴと所定の一色に対応する画素領域ＲＰＥ（ＲＰＥＣ）を覆い、他の領域を露出するレジストパターンＭＳＰ１が形成される。次に、レジストパターンＭＳＰ１をエッチングマスクとして、ウェットエッチング処理を施すことにより、露出したシリサイドプロテクション膜ＳＰ１が除去される。その後、レジストパターンＭＳＰ１を除去することにより、図５９Ａ、図５９Ｂおよび図５９Ｃに示すように、画素領域ＲＰＥのうち、画素領域ＲＰＥＣに残されたシリサイドプロテクション膜ＳＰ１が露出する。また、第２周辺領域ＲＰＣＡの領域ＲＡＴに残されたシリサイドプロテクション膜ＳＰ１が露出する。

[0101] 次に、サリサイド法により、金属シリサイド膜が形成される。図６０Ａおよび図６０Ｂに示すように、画素領域ＲＰＥでは、転送用トランジスタＴＴのゲート電極ＴＧＥの上面の一部および浮遊拡散領域ＦＤＲの表面に金属シリサイド膜ＭＳが形成される。画素トランジスタＲＴＰでは、電界効果型トランジスタＮＨＴのゲート電極ＰＥＧＥの上面およびソース・ドレイン領域ＨＮＤＦの表面に金属シリサイド膜ＭＳが形成される。図６０Ｃに示すように、第１周辺領域ＲＰＣＬでは、ゲート電極ＮＨＧＥ、ＰＨＧＥ、ＮＬＧＥ、ＰＬＧＥの上面およびソース・ドレイン領域ＨＮＤＦ、ＨＰＤＦ、ＬＮＤＦ、ＬＰＤＦの表面に金属シリサイド膜ＭＳが形成される。一方、第２周辺領域ＲＰＣＡでは、シリサイドプロテクション膜ＳＰ１が形成されているこ

とによって、金属シリサイド膜は形成されない。

[0102] その後、図２５Ａ、図２５Ｂおよび図２５Ｃに示す工程と同様の工程を経た後、図２６Ａ、図２６Ｂおよび図２６Ｃに示す工程と同様の工程を経て、図６１Ａ、図６１Ｂおよび図６１Ｃに示すように、撮像装置の主要部分が完成する。

[0103] 実施の形態３に係る撮像装置の製造方法では、オフセットスペーサ膜ＯＳＳを形成する際には、フォトダイオードＰＤはレジストパターンＭＯＳＥによって覆われている。そして、そのフォトダイオードＰＤを覆う絶縁膜ＯＳＳＦは、除去されることなく残される。これにより、ドライエッチング処理を施すことによってオフセットスペーサ膜が除去される比較例に係る撮像装置と比べて、フォトダイオードＰＤにダメージが生じることがなく、その結果、撮像装置では、ダメージに起因する暗電流を低減することができる。

[0104] また、図６１Ｂに示すように、画素領域ＲＰＥでは、オフセットスペーサ膜ＯＳＳ（ＯＳＳＦ）が残されて、反射防止膜として機能するシリサイドプロテクション膜が形成される画素領域ＲＰＥＣと、シリサイドプロテクション膜が形成されない画素領域ＲＰＥＡ、ＲＰＥＢとが配置されている。これにより、光の色（波長）に応じて、フォトダイオードＰＤを覆う膜を透過してフォトダイオードに入射する光の強度（集光率）を調整することができて、画素の感度を所望の感度に合わせることができる。これについては、実施の形態４において、具体的に説明する。

[0105] さらに、実施の形態３に係る撮像装置では、電界効果型トランジスタＮＨＴ、ＰＨＴ、ＮＬＴ、ＰＬＴ、ＮＨＡＴのソース・ドレイン領域ＨＮＤＦ、ＨＰＤＦ、ＬＮＤＦ、ＬＰＤＦは、ゲート電極ＰＥＧＥ、ＮＨＧＥ、ＰＨＧＥ、ＮＬＧＥ、ＰＬＧＥと、そのゲート電極の側壁面に形成されたオフセットスペーサ膜ＯＳＳおよびサイドウォール絶縁膜ＳＷＩを注入マスクとして形成される（図５５Ｂおよび図５６Ｂ参照）。

[0106] その電界効果型トランジスタＮＨＴ、ＰＨＴ、ＮＬＴ、ＰＬＴ、ＮＨＡＴでは、低電圧により駆動する電界効果型トランジスタＮＬＴ、ＰＬＴのゲー

ト電極ＮＬＧＥ、ＰＬＧＥのゲート長方向の長さは、高電圧により駆動する電界効果型トランジスタＮＨＴ、ＰＨＴ、ＮＨＡＴのゲート電極ＮＨＧＥ、ＰＨＧＥのゲート長方向の長さよりも短く設定されている。このため、電界効果型トランジスタＮＬＴ、ＰＬＴのソース・ドレイン領域ＬＮＤＦ、ＬＰＤＦでは、オフセットスペーサ膜がゲート電極の側壁面に形成されていない場合と比較すると、ゲート長方向の距離が確保されて、電界効果型トランジスタとしての特性変動を抑制することができる。

[0107] 実施の形態４

[0108] 実施の形態３に係る撮像装置の画素領域では、シリサイドプロテクション膜を形成する画素領域と、シリサイドプロテクション膜を形成しない画素領域とに振り分ける場合について説明した。ここでは、オフセットスペーサ膜を残し、シリサイドプロテクション膜の膜厚を振り分ける場合について説明する。なお、実施の形態１において説明した撮像装置と同一部材については同一符号を付し、必要である場合を除いてその説明を繰り返さないこととする。

[0109] 図５０Ａおよび図５０Ｂに示す工程から図５６Ａおよび図５６Ｂに示す工程と同様の工程を経た後、画素領域に対してシリサイドプロテクション膜の膜厚の振分けが行われる。図６２Ａおよび図６２Ｂに示すように、ゲート電極ＴＧＥ、ＰＥＧＥ、ＮＨＧＥ、ＰＨＧＥ、ＮＬＧＥ、ＰＬＧＥ等を覆うように、一層目のシリサイドプロテクション膜ＳＰ１が形成される。次に、所定の写真製版処理を施すことにより、図６３Ａおよび図６３Ｂに示すように、所定の画素領域ＲＰＥを覆い、他の領域を露出するレジストパターンＭＳＰ１が形成される。

[0110] ここで、実施の形態２の場合と同様に、画素領域ＲＰＥでは、３つの色のうち、所定の一色に対応する画素領域ＲＰＥＢ（図６４参照）に対して一層目のシリサイドプロテクション膜を形成するために、レジストパターンＭＳＰ１は、画素領域ＲＰＥＢを覆い、残りの二色に対応する画素領域ＲＰＥＡ、ＲＰＥＣを露出するように形成される。

[0111] 次に、図６４に示すように、レジストパターンＭＳＰ１をエッチングマスクとして、ウェットエッチング処理を施すことにより、露出したシリサイドプロテクション膜ＳＰ１が除去される。このとき、第２周辺領域ＲＰＣＡの領域ＲＡＴを覆うシリサイドプロテクション膜ＳＰ１も除去されることになる。その後、レジストパターンＭＳＰ１を除去される。次に、図６５Ａおよび図６５Ｂに示すように、ゲート電極ＴＧＥ、ＰＥＧＥ、ＮＨＧＥ、ＰＨＧＥ、ＮＬＧＥ、ＰＬＧＥ等を覆うように、二層目のシリサイドプロテクション膜ＳＰ２が形成される。

[0112] このとき、図６５Ｃに示すように、画素領域ＲＰＥにおいて、一層目のシリサイドプロテクション膜ＳＰ１が形成された画素領域ＲＰＥＢでは、そのシリサイドプロテクション膜ＳＰ１とゲート電極ＴＧＥ等を覆うように、シリサイドプロテクション膜ＳＰ２が形成される。シリサイドプロテクション膜ＳＰ１が形成されていない画素領域ＲＰＥＡ、ＲＰＥＣでは、絶縁膜ＳＷＦおよびゲート電極ＴＧＥを覆うように、シリサイドプロテクション膜ＳＰ２が形成される。

[0113] 次に、所定の写真製版処理を施すことにより、図６６Ａおよび図６６Ｂに示すように、所定の画素領域ＲＰＥと第２周辺領域ＲＰＣＡの領域ＲＡＴを覆い、他の領域を露出するレジストパターンＭＳＰ２が形成される。ここで、図６６Ｃに示すように、画素領域ＲＰＥでは、所定の一色に対応する画素領域ＲＰＥＢに対して二層目のシリサイドプロテクション膜を形成し、他の所定の一色に対応する画素領域ＲＰＥＣに対して一層目のシリサイドプロテクション膜を形成するために、レジストパターンＭＳＰ２は、画素領域ＲＰＥＢ、ＲＰＥＣを覆い、画素領域ＲＰＥＡを露出するように形成される。

[0114] 次に、図６７Ａ、図６７Ｂおよび図６７Ｃに示すように、レジストパターンＭＳＰ２をエッチングマスクとして、ウェットエッチング処理を施すことにより、露出したシリサイドプロテクション膜ＳＰ２が除去される。その後、レジストパターンＭＳＰ２を除去することにより、図６８Ａおよび図６８Ｂに示すように、画素領域ＲＰＥおよび領域ＲＡＴに残されたシリサイドプ

ロテクション膜ＳＰ２が露出する。これにより、図６８Ｃに示すように、画素領域ＲＰＥＢでは、二層のシリサイドプロテクション膜ＳＰ１、ＳＰ２が形成され、画素領域ＲＰＥＣでは、一層のシリサイドプロテクション膜ＳＰ２が形成される。また、画素領域ＲＰＥＡでは、シリサイドプロテクション膜は形成されない。こうして、画素領域ＲＰＥに対して、シリサイドプロテクション膜の膜厚が振り分けられることになる。

[0115] 次に、サリサイド法により、金属シリサイド膜が形成される。図６９Ａおよび図６９Ｂに示すように、画素領域ＲＰＥでは、転送用トランジスタＴＴのゲート電極ＴＧＥの上面の一部および浮遊拡散領域ＦＤＲの表面に金属シリサイド膜ＭＳが形成される。画素トランジスタＲＴＰでは、電界効果型トランジスタのゲート電極ＰＥＧＥの上面およびソース・ドレイン領域ＨＮＤＦの表面に金属シリサイド膜ＭＳが形成される。図６９Ｃに示すように、第１周辺領域ＲＰＣＬでは、ゲート電極ＮＨＧＥ、ＰＨＧＥ、ＮＬＧＥ、ＰＬＧＥの上面およびソース・ドレイン領域ＨＮＤＦ、ＨＰＤＦ、ＬＮＤＦ、ＬＰＤＦの表面に金属シリサイド膜ＭＳが形成される。一方、第２周辺領域ＲＰＣＡでは、シリサイドプロテクション膜ＳＰ２が形成されていることによって、金属シリサイド膜は形成されない。

[0116] その後、図２５Ａ、図２５Ｂおよび図２５Ｃに示す工程と同様の工程を経た後、図２６Ａ、図２６Ｂおよび図２６Ｃに示す工程と同様の工程を経て、図７０Ａ、図７０Ｂおよび図７０Ｃに示すように、撮像装置の主要部分が完成する。

[0117] 実施の形態４に係る撮像装置の製造方法では、実施の形態３に係る撮像地の製造方法と同様に、オフセットスペーサ膜ＯＳＳを形成する際には、フォトダイオードＰＤはレジストパターンＭＯＳＥによって覆われている。そして、そのフォトダイオードＰＤを覆う絶縁膜ＯＳＳＦは、除去されることなく残される。これにより、ドライエッチング処理を施すことによってオフセットスペーサ膜が除去される比較例に係る撮像装置と比べて、フォトダイオードＰＤにダメージが生じることがなく、その結果、撮像装置では、ダメー

ジに起因する暗電流を低減することができる。

[0118] また、実施の形態４に係る撮像装置の画素領域ＲＰＥでは、オフセットスペーサ膜となる絶縁膜は除去されず残されて、その残された絶縁膜を覆うように反射防止膜として機能するシリサイドプロテクション膜の膜厚が振り分けられている。具体的には、画素領域ＲＰＥでは、相対的に膜厚の厚いシリサイドプロテクション膜ＳＰ１、ＳＰ２が形成された画素領域ＲＰＥＢと、相対的に膜厚の薄いシリサイドプロテクション膜ＳＰ２が形成された画素領域ＲＰＥＣと、シリサイドプロテクション膜が形成されていない画素領域ＲＰＥＡとが配置されている（図７０Ｂ参照）。

[0119] 一方、実施の形態３に係る撮像装置の画素領域ＰＲＥでは、オフセットスペーサ膜となる絶縁膜は除去されず残されて、シリサイドプロテクション膜ＳＰ１が形成されている画素領域ＲＰＥＣと、シリサイドプロテクション膜が形成されていない画素領域ＲＰＥＡ、ＲＰＥＢとが配置されている（図６１Ｂ参照）。

[0120] これにより、光の色（波長）に応じて、フォトダイオードＰＤを覆う膜を透過してフォトダイオードに入射する光の強度（集光率）を上げることができる。このことについて、赤色、緑色および青色のうち、一の光を例に挙げ、フォトダイオードを覆う積層膜の透過率とシリサイドプロテクション膜等の膜厚との関係について説明する。

[0121] 図７１に示すように、まず、オフセットスペーサ膜ＯＳＳを酸化膜とする。フォトダイオードを覆うサイドウォール絶縁膜ＳＷＩを酸化膜と窒化膜との２層とする。シリサイドプロテクション膜ＳＰを酸化膜とする。ストレスライナー膜ＳＬを酸化膜と窒化膜との２層とする。

[0122] このとき、発明者らによって評価された、フォトダイオードを覆う積層膜の透過率と、シリサイドプロテクション膜（酸化膜）とストレスライナー膜の酸化膜とを合わせた膜厚との関係をグラフに示す。グラフに示すように、シリサイドプロテクション膜等の膜厚に依存して、透過率が変動していることがわかる。

[0123] この結果は、赤色、緑色または青色に分光した光の一例に対するグラフであるが、一例以外の光についても、透過率がシリサイドプロテクション膜等の膜厚に依存して変動することが、発明者らによって確認されている。このことから、シリサイドプロテクション膜を形成する画素領域と、シリサイドプロテクション膜を形成しない画素領域とに振り分けること、また、シリサイドプロテクション膜が形成される画素領域では、その膜厚を振り分けることで、たとえば、デジタルカメラ等に求められるスペックに応じた、最適の画素領域を備えた撮像装置を製造することができる。すなわち、シリサイドプロテクション膜の膜厚を調整することによって、画素の感度を上げたり、あるいは、画素の感度が上がり過ぎないように感度を抑えることができ、画素の感度を所望の感度に精度よく合わせることが可能になる。

[0124] さらに、実施の形態４に係る撮像装置では、実施の形態３の場合と同様に、相対的にゲート長方向の長さが短いゲート電極ＮＬＧＥ、ＰＬＧＥを有する電界効果型トランジスタＮＬＴ、ＰＬＴのソース・ドレイン領域ＬＮＤＦ、ＬＰＤＦは、ゲート電極ＮＬＧＥ、ＰＬＧＥと、そのゲート電極の側壁面に形成されたオフセットスペーサ膜ＯＳＳおよびサイドウォール絶縁膜ＳＷＩを注入マスクとして形成される。これにより、電界効果型トランジスタＮＬＴ、ＰＬＴのソース・ドレイン領域ＬＮＤＦ、ＬＰＤＦでは、オフセットスペーサ膜がゲート電極の側壁面に形成されていない場合と比較すると、ゲート長方向の距離が確保されて、電界効果型トランジスタとしての特性変動を抑制することができる。

[0125] 実施の形態５

[0126] ここでは、エッチングマスクを用いてオフセットスペーサ膜を除去し、画素領域では、シリサイドプロテクション膜を形成する画素領域と、シリサイドプロテクション膜を形成しない画素領域とに振り分ける場合について説明する。なお、実施の形態１において説明した撮像装置と同一部材については同一符号を付し、必要である場合を除いてその説明を繰り返さないこととする。

[0127] まず、図７Ａおよび図７Ｂに示す工程から図１４Ａおよび図１４Ｂに示す工程と同様の工程を経た後、図７２Ａおよび図７２Ｂに示すように、所定の写真製版処理を施すことにより、フォトダイオードＰＤを覆うオフセットスペーサ膜ＯＳＳとなる絶縁膜ＯＳＳＦを露出し、他の領域を覆うレジストパターンＭＯＳＳが形成される。次に、図７３に示すように、そのレジストパターンＭＯＳＳをエッチングマスクとして、ウェットエッチング処理を施すことにより、フォトダイオードＰＤを覆うオフセットスペーサ膜ＯＳＳとなる絶縁膜ＯＳＳＦが除去される。その後、レジストパターンＭＯＳＳが除去される。

[0128] 次に、図７４Ａおよび図７４Ｂに示すように、ゲート電極ＴＧＥ、ＰＥＧＥ、ＮＨＧＥ、ＰＨＧＥ、ＮＬＧＥ、ＰＬＧＥおよびオフセットスペーサ膜ＯＳＳを覆うように、サイドウォール絶縁膜となる絶縁膜ＳＷＦが形成される。次に、フォトダイオードＰＤが配置されている領域を覆い、他の領域を露出するレジストパターンＭＳＷ（図７５Ａ参照）が形成される。次に、図７５Ａおよび図７５Ｂに示すように、レジストパターンＭＳＷをエッチングマスクとして、露出している絶縁膜ＳＷＦに異方性エッチング処理が施される。

[0129] これにより、ゲート電極ＴＧＥ、ＰＥＧＥ、ＮＨＧＥ、ＰＨＧＥ、ＮＬＧＥ、ＰＬＧＥの上面上に位置する絶縁膜ＳＷＦの部分が除去されて、ゲート電極ＴＧＥ、ＰＥＧＥ、ＮＨＧＥ、ＰＨＧＥ、ＮＬＧＥ、ＰＬＧＥの側壁面上に残される絶縁膜ＳＷＦの部分により、サイドウォール絶縁膜ＳＷＩが形成される。サイドウォール絶縁膜ＳＷＩはオフセットスペーサ膜を覆うように形成される。その後、レジストパターンＭＳＷが除去される。

[0130] 次に、図１８Ａおよび図１８Ｂ（図５５Ａおよび図５５Ｂ）に示す工程と同様の工程により、ソース・ドレイン領域ＨＰＤＦ、ＬＰＤＦ（図７６Ｂ参照）が形成される。次に、図１９Ａおよび図１９Ｂ（図５６Ａおよび図５６Ｂ）に示す工程と同様の工程により、ソース・ドレイン領域ＨＮＤＦ、ＬＮＤＦ（図７６Ａおよび図７６Ｂ参照）が形成される。次に、図７６Ａおよび

図７６Ｂに示すように、ゲート電極ＴＧＥ、ＰＥＧＥ、ＮＨＧＥ、ＰＨＧＥ、ＮＬＧＥ、ＰＬＧＥ等を覆うように、シリサイド化を阻止するシリコン酸化膜等のシリサイドプロテクション膜ＳＰ１が形成される。

[0131] 次に、図２１Ａ、図２１Ｂおよび図２１Ｃに示す工程から図２３Ａ、図２３Ｂおよび図２３Ｃに示す工程と同様の工程を経て、図７７Ａ、図７７Ｂおよび図７７Ｃに示すように、画素領域ＲＰＥのうち、画素領域ＲＰＥＣにシリサイドプロテクション膜ＳＰ１が形成される。また、第２周辺領域ＲＰＣＡの領域ＲＡＴにシリサイドプロテクション膜ＳＰ１が形成される。次に、図２４Ａ、図２４Ｂおよび図２４Ｃに示す工程と同様の工程を経て、金属シリサイド膜ＭＳ（図７８Ａ等参照）が形成される。このとき、第２周辺領域ＲＰＣＡでは、シリサイドプロテクション膜ＳＰ１が形成されていることによって、金属シリサイド膜は形成されない。

[0132] その後、図２５Ａ、図２５Ｂおよび図２５Ｃに示す工程と同様の工程を経た後、図２６Ａ、図２６Ｂおよび図２６Ｃに示す工程と同様の工程を経て、図７８Ａ、図７８Ｂおよび図７８Ｃに示すように、撮像装置の主要部分が完成する。

[0133] 実施の形態５に係る撮像装置の製造方法では、フォトダイオードＰＤを覆うオフセットスペーサ膜となる絶縁膜ＯＳＳＦは、レジストパターンＭＯＳＳをエッチングマスクとして、ウェットエッチング処理を施すことによって除去される。これにより、実施の形態１において説明したように、フォトダイオードＰＤにダメージが生じることがなく、その結果、撮像装置では、ダメージに起因する暗電流を低減することができる。

[0134] また、実施の形態５に係る撮像装置の画素領域ＲＰＥでは、オフセットスペーサ膜となる絶縁膜が除去されて、反射防止膜として機能するシリサイドプロテクション膜が形成される画素領域ＲＰＥＣと、シリサイドプロテクション膜が形成されない画素領域ＲＰＥＡ、ＲＰＥＢとが配置されている。これにより、主として実施の形態２において説明したように、シリサイドプロテクション膜を形成する画素領域と、シリサイドプロテクション膜を形成し

ない画素領域とに振り分けることで、画素の感度を上げたり、あるいは、画素の感度が上がり過ぎないように感度を抑えることができ、画素の感度を所望の感度に精度よく合わせることが可能になる。

[0135] さらに、実施の形態５に係る撮像装置では、実施の形態３の場合と同様に、相対的にゲート長方向の長さが短いゲート電極ＮＬＧＥ、ＰＬＧＥを有する電界効果型トランジスタＮＬＴ、ＰＬＴのソース・ドレイン領域ＬＮＤＦ、ＬＰＤＦは、ゲート電極ＮＬＧＥ、ＰＬＧＥと、そのゲート電極の側壁面に形成されたオフセットスペーサ膜ＯＳＳおよびサイドウォール絶縁膜ＳＷＩを注入マスクとして形成される。これにより、電界効果型トランジスタＮＬＴ、ＰＬＴのソース・ドレイン領域ＬＮＤＦ、ＬＰＤＦでは、オフセットスペーサ膜がゲート電極の側壁面に形成されていない場合と比較すると、ゲート長方向の距離が確保されて、電界効果型トランジスタとしての特性変動を抑制することができる。

[0136] 実施の形態６

[0137] 実施の形態５に係る撮像装置の画素領域では、シリサイドプロテクション膜を形成する画素領域と、シリサイドプロテクション膜を形成しない画素領域とに振り分ける場合について説明した。ここでは、エッチングマスクを用いてオフセットスペーサ膜を除去し、画素領域では、シリサイドプロテクション膜の膜厚を振り分ける場合について説明する。なお、実施の形態１において説明した撮像装置と同一部材については同一符号を付し、必要である場合を除いてその説明を繰り返さないこととする。

[0138] 図７２Ａおよび図７２Ｂに示す工程から図７５Ａおよび図７５Ｂに示す工程と同様の工程を経た後、画素領域に対してシリサイドプロテクション膜の膜厚の振分けが行われる。図７９Ａおよび図７９Ｂに示すように、ゲート電極ＴＧＥ、ＰＥＧＥ、ＮＨＧＥ、ＰＨＧＥ、ＮＬＧＥ、ＰＬＧＥ等を覆うように、一層目のシリサイドプロテクション膜ＳＰ１が形成される。

[0139] 次に、図４０Ａおよび図４０Ｂに示す工程から図４６Ｂおよび図４６Ｃに示す工程と同様の工程を経て、図８０Ａ、図８０Ｂおよび図８０Ｃに示すよ

うに、画素領域ＲＰＥＢでは、二層のシリサイドプロテクション膜ＳＰ１、ＳＰ２が形成され、画素領域ＲＰＥＣでは、一層のシリサイドプロテクション膜ＳＰ２が形成される。また、画素領域ＲＰＥＡでは、シリサイドプロテクション膜は形成されない。また、第２周辺領域ＲＰＣＡでは、シリサイドプロテクション膜ＳＰ２が形成される。こうして、画素領域ＲＰＥに対して、シリサイドプロテクション膜の膜厚が振り分けられることになる。

[0140] 次に、図２４Ａ、図２４Ｂおよび図２４Ｃに示す工程と同様の工程を経て、金属シリサイド膜ＭＳ（図８１Ａ等参照）が形成される。このとき、第２周辺領域ＲＰＣＡでは、シリサイドプロテクション膜ＳＰ２が形成されていることによって、金属シリサイド膜は形成されない。

[0141] その後、図２５Ａ、図２５Ｂおよび図２５Ｃに示す工程と同様の工程を経た後、図２６Ａ、図２６Ｂおよび図２６Ｃに示す工程と同様の工程を経て、図８１Ａ、図８１Ｂおよび図８１Ｃに示すように、撮像装置の主要部分が完成する。

[0142] 実施の形態６に係る撮像装置の製造方法では、実施の形態５の場合と同様に、フォトダイオードＰＤを覆うオフセットスペーサ膜となる絶縁膜ＯＳＳＦは、レジストパターンＭＯＳＳをエッチングマスクとして、ウェットエッチング処理を施すことによって除去される。これにより、実施の形態１において説明したように、フォトダイオードＰＤにダメージが生じることがなく、その結果、撮像装置では、ダメージに起因する暗電流を低減することができる。

[0143] また、実施の形態６に係る撮像装置の画素領域ＲＰＥでは、オフセットスペーサ膜となる絶縁膜が除去されて、反射防止膜として機能するシリサイドプロテクション膜の膜厚が振り分けられている。これにより、主として実施の形態２において説明したように、シリサイドプロテクション膜が形成される画素領域では、その膜厚を振り分けることで、画素の感度を上げたり、あるいは、画素の感度が上がり過ぎないように感度を抑えることができ、画素の感度を所望の感度に精度よく合わせることが可能になる。

[0144] さらに、実施の形態６に係る撮像装置では、実施の形態３の場合と同様に、相対的にゲート長方向の長さが短いゲート電極ＮＬＧＥ、ＰＬＧＥを有する電界効果型トランジスタＮＬＴ、ＰＬＴのソース・ドレイン領域ＬＮＤＦ、ＬＰＤＦは、ゲート電極ＮＬＧＥ、ＰＬＧＥと、そのゲート電極の側壁面に形成されたオフセットスペーサ膜ＯＳＳおよびサイドウォール絶縁膜ＳＷＩを注入マスクとして形成される。これにより、電界効果型トランジスタＮＬＴ、ＰＬＴのソース・ドレイン領域ＬＮＤＦ、ＬＰＤＦでは、オフセットスペーサ膜がゲート電極の側壁面に形成されていない場合と比較すると、ゲート長方向の距離が確保されて、電界効果型トランジスタとしての特性変動を抑制することができる。

[0145] 実施の形態７

[0146] ここでは、画素領域等にオフセットスペーサ膜を残し、その残されたオフセットスペーサ膜を全面ウェットエッチング処理によって除去し、画素領域では、シリサイドプロテクション膜を形成する画素領域と、シリサイドプロテクション膜を形成しない画素領域とに振り分ける場合について説明する。なお、実施の形態１において説明した撮像装置と同一部材については同一符号を付し、必要である場合を除いてその説明を繰り返さないこととする。

[0147] 図７Ａおよび図７Ｂに示す工程から図１１Ａおよび図１１Ｂに示す工程と同様の工程を経て、図８２Ａおよび図８２Ｂに示すように、ゲート電極ＴＧＥ、ＰＥＧＥ、ＮＨＧＥ、ＰＨＧＥ、ＮＬＧＥ、ＰＬＧＥを覆うように、オフセットスペーサ膜となる絶縁膜ＯＳＳＦが形成される。

[0148] 次に、所定の写真製版処理を施すことにより、画素領域ＲＰＥおよび画素トランジスタ領域ＲＰＴを覆い、他の領域を露出するレジストパターンＭＯＳＥ（図８３Ａ参照）が形成される。次に、図８３Ａおよび図８３Ｂに示すように、レジストパターンＭＯＳＥをエッチングマスクとして、露出している絶縁膜ＯＳＳＦに異方性エッチング処理が施される。これにより、ゲート電極ＮＨＧＥ、ＰＨＧＥ、ＮＬＧＥ、ＰＬＧＥの上面上に位置する絶縁膜ＯＳＳＦの部分が除去されて、ゲート電極ＮＨＧＥ、ＰＨＧＥ、ＮＬＧＥ、Ｐ

ＬＧＥの側壁面上に残される絶縁膜ＯＳＳＦの部分により、オフセットスペーサ膜ＯＳＳが形成される。その後、レジストパターンＭＯＳＥが除去される。

[0149] 次に、図８４Ａおよび図８４Ｂに示すように、所定の写真製版処理を施すことにより、領域ＲＮＬを露出し、他の領域を覆うレジストパターンＭＬＮＬが形成される。次に、レジストパターンＭＬＮＬ、オフセットスペーサ膜ＯＳＳおよびゲート電極ＮＬＧＥを注入マスクとして、ｎ型の不純物を注入することにより、露出した領域ＲＮＬにエクステンション領域ＬＮＬＤが形成される。その後、レジストパターンＭＬＮＬが除去される。

[0150] 次に、所定の写真製版処理を施すことにより、図８５Ａおよび図８５Ｂに示すように、領域ＲＰＬを露出し、他の領域を覆うレジストパターンＭＬＰＬが形成される。次に、そのレジストパターンＭＬＰＬ、オフセットスペーサ膜ＯＳＳおよびゲート電極ＰＬＧＥを注入マスクとして、ｐ型の不純物を注入することにより、露出した領域ＲＰＬにエクステンション領域ＬＰＬＤが形成される。その後、レジストパターンＭＬＰＬが除去される。

[0151] 次に、図８６Ａおよび図８６Ｂに示すように、半導体基板ＳＵＢの全面にウェットエッチング処理を施すことにより、画素領域ＲＰＥおよび画素トランジスタ領域ＲＰＴを覆うオフセットスペーサ膜ＯＳＳ（絶縁膜ＯＳＳＦ）およびゲート電極ＴＧＥ、ＰＥＧＥ、ＮＨＧＥ、ＰＨＧＥ、ＮＬＧＥ、ＰＬＧＥの側壁面に形成されたオフセットスペーサ膜ＯＳＳが除去される。

[0152] 次に、図１６Ａおよび図１６Ｂに示す工程から図１９Ａおよび図１９Ｂに示す工程と同様の工程を経た後、図８７Ａおよび図８７Ｂに示すように、ゲート電極ＴＧＥ、ＰＥＧＥ、ＮＨＧＥ、ＰＨＧＥ、ＮＬＧＥ、ＰＬＧＥ等を覆うように、シリサイドプロテクション膜ＳＰ１が形成される。

[0153] 次に、図２１Ａ、図２１Ｂおよび図２１Ｃに示す工程から図２３Ａ、図２３Ｂおよび図２３Ｃに示す工程と同様の工程を経て、図８８Ａ、図８８Ｂおよび図８８Ｃに示すように、画素領域ＲＰＥのうち、画素領域ＲＰＥＣにシリサイドプロテクション膜ＳＰ１が形成される。また、第２周辺領域ＲＰＣ

Ａの領域ＲＡＴにシリサイドプロテクション膜ＳＰ１が形成される。次に、図２４Ａ、図２４Ｂおよび図２４Ｃに示す工程と同様の工程を経て、金属シリサイド膜ＭＳ（図８９Ａ等参照）が形成される。このとき、第２周辺領域ＲＰＣＡでは、シリサイドプロテクション膜ＳＰ１が形成されていることによって、金属シリサイド膜は形成されない。

[0154] その後、図２５Ａ、図２５Ｂおよび図２５Ｃに示す工程と同様の工程を経た後、図２６Ａ、図２６Ｂおよび図２６Ｃに示す工程と同様の工程を経て、図８９Ａ、図８９Ｂおよび図８９Ｃに示すように、撮像装置の主要部分が完成する。

[0155] 実施の形態７に係る撮像装置の製造方法では、画素領域ＲＰＥおよび画素トランジスタ領域ＲＰＴを覆うオフセットスペーサ膜となる絶縁膜ＯＳＳＦは、オフセットスペーサ膜ＯＳＳとともに、全面ウェットエッチング処理を施すことによって除去される（図８７Ａおよび図８７Ｂ参照）。これにより、実施の形態１において説明したように、フォトダイオードＰＤにダメージが生じることがなく、その結果、撮像装置では、ダメージに起因する暗電流を低減することができる。

[0156] また、実施の形態７に係る撮像装置の画素領域ＲＰＥでは、オフセットスペーサ膜となる絶縁膜が除去されて、反射防止膜として機能するシリサイドプロテクション膜が形成される画素領域ＲＰＥＣと、シリサイドプロテクション膜が形成されない画素領域ＲＰＥＡ、ＲＰＥＢとが配置されている。これにより、主として実施の形態２において説明したように、シリサイドプロテクション膜を形成する画素領域と、シリサイドプロテクション膜を形成しない画素領域とに振り分けることで、画素の感度を上げたり、あるいは、画素の感度が上がり過ぎないように感度を抑えることができ、画素の感度を所望の感度に精度よく合わせることが可能になる。

[0157] 実施の形態８

[0158] 実施の形態７に係る撮像装置の画素領域では、シリサイドプロテクション膜を形成する画素領域と、シリサイドプロテクション膜を形成しない画素領

域とに振り分ける場合について説明した。ここでは、画素領域等にオフセットスペーサ膜を残し、その残されたオフセットスペーサ膜を全面ウェットエッチング処理によって除去し、画素領域では、画素領域では、シリサイドプロテクション膜の膜厚を振り分ける場合について説明する。なお、実施の形態１において説明した撮像装置と同一部材については同一符号を付し、必要である場合を除いてその説明を繰り返さないこととする。

[0159] 図８２Ａおよび図８２Ｂに示す工程から図８６Ａおよび図８６Ｂに示す工程と同様の工程を経た後、画素領域に対してシリサイドプロテクション膜の膜厚の振分けが行われる。図９０Ａおよび図９０Ｂに示すように、ゲート電極ＴＧＥ、ＰＥＧＥ、ＮＨＧＥ、ＰＨＧＥ、ＮＬＧＥ、ＰＬＧＥ等を覆うように、一層目のシリサイドプロテクション膜ＳＰ１が形成される。

[0160] 次に、図４０Ａおよび図４０Ｂに示す工程から図４６Ｂおよび図４６Ｃに示す工程と同様の工程を経て、図９１Ａ、図９１Ｂおよび図９１Ｃに示すように、画素領域ＲＰＥＢでは、二層のシリサイドプロテクション膜ＳＰ１、ＳＰ２が形成され、画素領域ＲＰＥＣでは、一層のシリサイドプロテクション膜ＳＰ２が形成される。また、画素領域ＲＰＥＡでは、シリサイドプロテクション膜は形成されない。また、第２周辺領域ＲＰＣＡでは、シリサイドプロテクション膜ＳＰ２が形成される。こうして、画素領域ＲＰＥに対して、シリサイドプロテクション膜の膜厚が振り分けられることになる。

[0161] 次に、図２４Ａ、図２４Ｂおよび図２４Ｃに示す工程と同様の工程を経て、金属シリサイド膜ＭＳ（図９２Ａ等参照）が形成される。このとき、第２周辺領域ＲＰＣＡでは、シリサイドプロテクション膜ＳＰ２が形成されていることによって、金属シリサイド膜は形成されない。

[0162] その後、図２５Ａ、図２５Ｂおよび図２５Ｃに示す工程と同様の工程を経た後、図２６Ａ、図２６Ｂおよび図２６Ｃに示す工程と同様の工程を経て、図９２Ａ、図９２Ｂおよび図９２Ｃに示すように、撮像装置の主要部分が完成する。

[0163] 実施の形態８に係る撮像装置の製造方法では、実施の形態７の場合と同様

に、画素領域ＲＰＥおよび画素トランジスタ領域ＲＰＴを覆うオフセットスペーサ膜となる絶縁膜ＯＳＳＦは、オフセットスペーサ膜ＯＳＳとともに、全面ウェットエッチング処理を施すことによって除去される（図８６Ａおよび図８６Ｂ参照）。これにより、実施の形態１において説明したように、フォトダイオードＰＤにダメージが生じることがなく、その結果、撮像装置では、ダメージに起因する暗電流を低減することができる。

[0164] また、実施の形態８に係る撮像装置の画素領域ＲＰＥでは、オフセットスペーサ膜となる絶縁膜が除去されて、反射防止膜として機能するシリサイドプロテクション膜の膜厚が振り分けられている。これにより、主として実施の形態２において説明したように、シリサイドプロテクション膜が形成される画素領域では、その膜厚を振り分けることで、画素の感度を上げたり、あるいは、画素の感度が上がり過ぎないように感度を抑えることができ、画素の感度を所望の感度に精度よく合わせることが可能になる。

[0165] 実施の形態９

[0166] 各実施の形態では、サイドウォール絶縁膜として、二層からなるサイドウォール絶縁膜を例に挙げて説明した。ここでは、実施の形態１に係る撮像装置の製造方法において、サイドウォール絶縁膜として、三層からなるサイドウォール絶縁膜を形成する場合について説明する。なお、実施の形態１において説明した撮像装置と同一部材については同一符号を付し、必要である場合を除いてその説明を繰り返さないこととする。

[0167] 図７Ａおよび図７Ｂに示す工程から図１１Ａおよび図１１Ｂに示す工程と同様の工程を経て、図９３Ａおよび図９３Ｂに示すように、ゲート電極ＴＧＥ、ＰＥＧＥ、ＮＨＧＥ、ＰＨＧＥ、ＮＬＧＥ、ＰＬＧＥを覆うように、オフセットスペーサ膜となる絶縁膜ＯＳＳＦが形成される。次に、所定の写真製版処理を施すことにより、フォトダイオードＰＤが配置されている領域を覆い、他の領域を露出するレジストパターンＭＯＳＥ（図９４Ａ参照）が形成される。次に、図９４Ａおよび図９４Ｂに示すように、レジストパターンＭＯＳＥをエッチングマスクとして、露出している絶縁膜ＯＳＳＦに異方性

エッチング処理を施すことにより、オフセットスペーサ膜ＯＳＳが形成される。その後、レジストパターンＭＯＳＥが除去される。

[0168] 次に、図９５Ａおよび図９５Ｂに示すように、所定の写真製版処理を施すことにより、領域ＲＮＬを露出し、他の領域を覆うレジストパターンＭＬＮＬが形成される。次に、レジストパターンＭＬＮＬ、オフセットスペーサ膜ＯＳＳおよびゲート電極ＮＬＧＥを注入マスクとして、ｎ型の不純物を注入することにより、露出した領域ＲＮＬにエクステンション領域ＬＮＬＤが形成される。その後、レジストパターンＭＬＮＬが除去される。

[0169] 次に、所定の写真製版処理を施すことにより、図９６Ａおよび図９６Ｂに示すように、領域ＲＰＬを露出し、他の領域を覆うレジストパターンＭＬＰＬが形成される。次に、そのレジストパターンＭＬＰＬ、オフセットスペーサ膜ＯＳＳおよびゲート電極ＰＬＧＥを注入マスクとして、ｐ型の不純物を注入することにより、露出した領域ＲＰＬにエクステンション領域ＬＰＬＤが形成される。その後、レジストパターンＭＬＰＬが除去される。

[0170] 次に、図９７Ａおよび図９７Ｂに示すように、半導体基板ＳＵＢの全面にウェットエッチング処理を施すことにより、フォトダイオードＰＤを覆うオフセットスペーサ膜ＯＳＳ（絶縁膜ＯＳＳＦ）およびゲート電極ＴＧＥ、ＰＥＧＥ、ＮＨＧＥ、ＰＨＧＥ、ＮＬＧＥ、ＰＬＧＥの側壁面に形成されたオフセットスペーサ膜ＯＳＳが除去される。

[0171] 次に、図９８Ａおよび図９８Ｂに示すように、ゲート電極ＴＧＥ、ＰＥＧＥ、ＮＨＧＥ、ＰＨＧＥ、ＮＬＧＥ、ＰＬＧＥを覆うように、サイドウォール絶縁膜となる絶縁膜が形成される。その絶縁膜として、酸化膜ＳＷＦ１、窒化膜ＳＷＦ２および酸化膜ＳＷＦ３を順次積層させた三層からなる絶縁膜が形成される。次に、フォトダイオードＰＤが配置されている領域を覆い、他の領域を露出するレジストパターンＭＳＷ（図９９Ａ参照）が形成される。

[0172] 次に、図９９Ａおよび図９９Ｂに示すように、レジストパターンＭＳＷをエッチングマスクとして、露出している絶縁膜ＳＷＦ３、ＳＷＦ２、ＳＷＦ

１に異方性エッチング処理を施すことにより、ゲート電極ＴＧＥ、ＰＥＧＥ、ＮＨＧＥ、ＰＨＧＥ、ＮＬＧＥ、ＰＬＧＥの側壁面上に、サイドウォール絶縁膜ＳＷＩ１、ＳＷＩ２、ＳＷＩ３が形成される。その後、レジストパターンＭＳＷが除去される。

[0173] 次に、図１００Ａおよび図１００Ｂに示すように、所定の写真製版処理を施すことにより、領域ＲＰＨ、ＲＰＬを露出し、他の領域を覆うレジストパターンＭＰＤＦが形成される。次に、レジストパターンＭＰＤＦ、サイドウォール絶縁膜ＳＷＩ１～ＳＷＩ３およびゲート電極ＰＨＧＥ、ＰＬＧＥを注入マスクとして、ｐ型の不純物を注入することにより、領域ＲＰＨにはソース・ドレイン領域ＨＰＤＦが形成され、領域ＲＰＬにはソース・ドレイン領域ＬＰＤＦが形成される。その後、レジストパターンＭＰＤＦが除去される。

[0174] 次に、図１０１Ａおよび図１０１Ｂに示すように、所定の写真製版処理を施すことにより、領域ＲＰＴ、ＲＮＨ、ＲＮＬ、ＲＡＴを露出し、他の領域を覆うレジストパターンＭＮＤＦが形成される。次に、レジストパターンＭＮＤＦ、サイドウォール絶縁膜ＳＷＩ１～ＳＷＩ３およびゲート電極ＴＧＥ、ＰＥＧＥ、ＮＨＧＥ、ＮＬＧＥを注入マスクとして、ｎ型の不純物を注入することにより、領域ＲＰＴ、ＲＮＨ、ＲＡＴのそれぞれには、ソース・ドレイン領域ＨＮＤＦが形成され、領域ＲＮＬにはソース・ドレイン領域ＬＮＤＦが形成される。また、このとき、画素領域ＲＰＥでは、浮遊拡散領域ＦＤＲが形成される。その後、レジストパターンＭＮＤＦが除去される。

[0175] 次に、半導体基板ＳＵＢの全面にウェットエッチング処理が施される。これにより、図１０２Ａおよび図１０２Ｂに示すように、三層からなるサイドウォール絶縁膜ＳＷＩ１～ＳＷＩ３のうち、最上層に位置するサイドウォール絶縁膜ＳＷＩ３が除去される。ここで、最上層のサイドウォール絶縁膜ＳＷＩ３を除去することで、二層からなるサイドウォール絶縁膜を形成した場合と実質的に同じ構造になる。

[0176] 次に、図１０３Ａおよび図１０３Ｂに示すように、ゲート電極ＴＧＥ、Ｐ

ＥＧＥ、ＮＨＧＥ、ＰＨＧＥ、ＮＬＧＥ、ＰＬＧＥ等を覆うように、シリサイド化を阻止するシリコン酸化膜等のシリサイドプロテクション膜ＳＰ１が形成される。次に、図２１Ａ、図２１Ｂおよび図２１Ｃに示す工程から図２６Ａ、図２６Ｂおよび図２６Ｃに示す工程と同様の工程を経て、図１０４Ａおよび図１０４Ｂに示すように、撮像装置の主要部分が完成する。

[0177] 実施の形態９に係る撮像装置の製造方法では、実施の形態１において説明したダメージに起因する暗電流を低減することができる効果と、最適の画素領域を備えた撮像装置を製造することができる効果に加えて、次のような効果が得られる。

[0178] まず、図１０５の上段に示すように、比較例に係る撮像装置における、たとえば、転送用トランジスタＣＴＴでは、ゲート電極ＣＴＧＥの側壁面にオフセットスペーサ膜ＣＯＳＳが残される。そのオフセットスペーサ膜ＣＯＳＳを覆うように、ゲート電極ＣＴＧＥの側壁面にサイドウォール絶縁膜ＣＳＷＩが形成されている。サイドウォール絶縁膜ＣＳＷＩは、サイドウォール絶縁膜ＣＳＷＩ１とサイドウォール絶縁膜ＣＳＷＩ２の二層からなる。

[0179] 転送用トランジスタＣＴＴの浮遊拡散領域ＣＦＤＲは、ゲート電極ＣＴＧＥ、オフセットスペーサ膜ＣＯＳＳおよびサイドウォール絶縁膜ＣＳＷＩを注入マスクとして形成される。このとき、ゲート電極ＣＴＧＥの側壁面の直下の位置から浮遊拡散領域ＣＦＤＲまでの距離（長さ）を距離ＤＣとする。

[0180] 次に、図１０５の中段に示すように、実施の形態１に係る撮像装置における転送用トランジスタＴＴでは、ゲート電極ＴＧＥの側壁面には、オフセットスペーサ膜は残されず、サイドウォール絶縁膜ＳＷＩが形成される。サイドウォール絶縁膜ＳＷＩは、サイドウォール絶縁膜ＳＷＩ１とサイドウォール絶縁膜ＳＷＩ２の二層からなる。転送用トランジスタＴＴの浮遊拡散領域ＦＤＲは、ゲート電極ＴＧＥおよびサイドウォール絶縁膜ＳＷＩを注入マスクとして形成される。このとき、ゲート電極ＴＧＥの側壁面の直下の位置から浮遊拡散領域ＦＤＲまでの距離（長さ）を距離Ｄ１とする。

[0181] 次に、図１０５の下段に示すように、実施の形態９に係る撮像装置におけ

る転送用トランジスタＴＴでは、ゲート電極ＴＧＥの側壁面には、オフセットスペーサ膜は残されず、サイドウォール絶縁膜ＳＷＩが形成される。サイドウォール絶縁膜ＳＷＩは、サイドウォール絶縁膜ＳＷＩ１、サイドウォール絶縁膜ＳＷＩ２およびサイドウォール絶縁膜ＳＷＩ３の三層からなる。転送用トランジスタＴＴの浮遊拡散領域ＦＤＲは、ゲート電極ＴＧＥおよびサイドウォール絶縁膜ＳＷＩを注入マスクとして形成される。このとき、ゲート電極ＴＧＥの側壁面の直下の位置から浮遊拡散領域ＦＤＲまでの距離（長さ）を距離Ｄ２とする。

[0182] そうすると、距離Ｄ１は、オフセットスペーサ膜が除去されている分、比較例における距離ＤＣよりも短くなる。一方、距離Ｄ２は、オフセットスペーサ膜が除去されているものの、サイドウォール絶縁膜ＳＷＩが三層からなることで、距離Ｄ１よりも長くなる。これにより、実施の形態９に係る撮像装置では、ゲート電極ＴＧＥの側壁面の直下の位置から浮遊拡散領域ＦＤＲまでの距離（長さ）が確保されて、転送用トランジスタＴＴのトランジスタ特性の変動を抑制することができる。

[0183] なお、ここでは、転送用ゲート電極を例に挙げて説明したが、オフセットスペーサ膜が除去される他の電界効果型トランジスタについても、同様に、トランジスタ特性の変動を抑制することができる。また、実施の形態１の製造方法をベースとして説明したが、当該製造方法に限られず、オフセットスペーサ膜が除去される撮像装置の製造方法に適用することができる。

[0184] 以上、本発明者によってなされた発明を実施の形態に基づき具体的に説明したが、本発明は前記実施の形態に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることはいうまでもない。

符号の説明

[0185] ＩＳ　撮像装置、ＰＥ　画素、ＰＥＡ　画素Ａ、ＰＥＢ　画素Ｂ、ＰＥＣ　画素Ｃ、ＶＳＣ　垂直走査回路、ＨＳＣ　水平走査回路、ＰＤ　フォトダイオード、ＮＲ　ｎ型領域、ＰＲ　ｐ型領域、ＶＴＣ　電圧変換回路、ＲＣ　列回路、ＴＴ　転送用トランジスタ、ＴＧＥ　ゲート電極、ＦＤＲ　浮遊

拡散領域、ＲＴ　リセット用トランジスタ、ＲＧＥ　ゲート電極、ＡＴ　増幅用トランジスタ、ＡＧＥ　ゲート電極、ＳＴ　選択用トランジスタ、ＳＧＥ　ゲート電極、ＰＥＧＥ　ゲート電極、ＳＵＢ　半導体基板、ＥＩ　素子分離絶縁膜、ＥＦ１、ＥＦ２、ＥＦ３、ＥＦ４　素子形成領域、ＲＰＥ、ＲＰＥＡ、ＲＰＥＢ、ＲＰＥＣ　画素領域、ＲＰＴ　画素トランジスタ領域、ＲＰＣＬ　第１周辺領域、ＲＰＣＡ　第２周辺領域、ＲＮＨ、ＲＰＨ、ＲＮＬ、ＲＰＬ、ＲＡＴ　領域、ＮＨＴ、ＰＨＴ、ＮＬＴ、ＰＬＴ、ＮＨＡＴ　電界効果型トランジスタ、ＰＰＷＬ、ＰＰＷＨ　Ｐウェル、ＨＰＷ　Ｐウェル、ＨＮＷ　Ｎウェル、ＬＰＷ　Ｐウェル、ＬＮＷ　Ｎウェル、ＧＩＣ、ＧＩＮ　ゲート絶縁膜、ＮＨＧＥ、ＰＨＧＥ、ＮＬＧＥ、ＰＬＧＥ、ＰＥＧＥ　ゲート電極、ＨＮＬＤ、ＨＰＬＤ　エクステンション領域、ＯＳＳ　オフセットスペーサ膜、ＬＮＬＤ、ＬＰＬＤ　エクステンション領域、ＳＷＦ　絶縁膜、ＳＷＩ　サイドウォール絶縁膜、ＳＷＦ１、ＳＷＦ２、ＳＷＦ３　絶縁膜、ＳＷＩ１、ＳＷＩ２、ＳＷＩ３　サイドウォール絶縁膜、ＨＰＤＦ、ＬＰＤＦ、ＨＮＤＦ、ＬＮＤＦ　ソース・ドレイン領域、ＳＰ１、ＳＰ２　シリサイドプロテクション膜、ＭＳ　金属シリサイド膜、ＳＬ　ストレスライナー膜、ＩＦ１　第１層間絶縁膜、ＣＨ　コンタクトホール、ＣＰ　コンタクトプラグ、Ｍ１　第１配線、ＩＦ２　第２層間絶縁膜、Ｖ１　第１ヴィア、Ｍ２　第２配線、ＩＦ３　第３層間絶縁膜、Ｖ２　第２ヴィア、Ｍ３　第３配線、ＩＦ４　第４層間絶縁膜、ＳＮＩ　絶縁膜、ＣＦ　カラーフィルター、ＭＬ　マイクロレンズ、ＭＨＮＬ、ＭＨＰＬ、ＭＯＳＥ、ＭＯＳＳ、ＭＬＮＬ、ＭＬＰＬ、ＭＳＷ、ＭＰＤＦ、ＭＮＤＦ、ＭＳＰ１、ＭＳＰ２　レジストパターン。

請求の範囲

[請求項1] 光電変換部、前記光電変換部において生成された電荷を転送する転送用トランジスタおよび前記電荷を信号として処理する第１周辺トランジスタを有する撮像装置の製造方法であって、

半導体基板に素子分離絶縁膜を形成することにより、前記光電変換部および前記転送用トランジスタが形成される画素領域、ならびに、前記第１周辺トランジスタが形成される第１周辺領域を含む、素子形成領域を規定する工程と、

前記画素領域に前記転送用トランジスタの転送ゲート電極を形成するとともに、前記第１周辺領域に前記第１周辺トランジスタの第１周辺ゲート電極を形成する工程を含む、ゲート電極を形成する工程と、

前記転送ゲート電極を挟んで、一方の側に位置する前記画素領域の部分に光電変換部を形成する工程と、

前記素子形成領域および前記ゲート電極を覆うように、オフセットスペーサ膜となる第１絶縁膜を形成する工程と、

前記第１絶縁膜のうち前記光電変換部を覆う部分を残して、前記第１絶縁膜に異方性エッチング処理を施すことにより、前記ゲート電極の側壁面に前記オフセットスペーサ膜を形成する工程と、

ウェットエッチング処理を施すことにより、前記光電変換部を覆う前記第１絶縁膜の部分を除去する工程と、

前記第１絶縁膜の部分が除去された後、前記ゲート電極の側壁面にサイドウォール絶縁膜を形成する工程と、

を備えた、撮像装置の製造方法。

[請求項2] 前記光電変換部を覆う前記第１絶縁膜の部分を除去する工程は、前記半導体基板の全面にウェットエッチング処理を施すことにより、残された前記第１絶縁膜を除去する工程を含む、請求項１記載の撮像装置の製造方法。

[請求項3] 前記光電変換部を覆う前記第１絶縁膜の部分を除去する工程は、

前記第１絶縁膜のうち、前記光電変換部を覆う部分を露出し、他の部分を覆うレジストパターンを形成する工程と、

前記レジストパターンをマスクとしてウェットエッチング処理を施すことにより、露出した前記第１絶縁膜の部分を除去する工程と

を含む、請求項１記載の撮像装置の製造方法。

［請求項4］ 前記素子形成領域を規定する工程は、

第２周辺トランジスタが形成される第２周辺領域を規定する工程と、

前記画素領域として、赤色、緑色および青色にそれぞれ対応する第１画素領域、第２画素領域および第３画素領域を規定する工程と

を含み、

前記光電変換部を形成する工程は、前記光電変換部として、前記第１画素領域に第１光電変換部を形成し、前記第２画素領域に第２光電変換部を形成し、前記第３画素領域に第３光電変換部を形成する工程を含み、

前記第１光電変換部、前記第２光電変換部および前記第３光電変換部を含む前記画素領域、前記第１周辺領域ならびに前記第２周辺領域を覆うように、シリサイド化阻止膜を形成する工程と、

前記シリサイド化阻止膜に所定の加工を施すことにより、前記シリサイド化阻止膜のうち、前記第２周辺トランジスタを覆う部分を残して、前記第１周辺トランジスタを覆う部分を除去する工程と、

前記第１周辺トランジスタに対して金属シリサイド膜を形成する工程と

を有し、

前記シリサイド化阻止膜に所定の加工を施す工程では、前記第１光電変換部、前記第２光電変換部および前記第３光電変換部のうち、少なくともいずれか一の光電変換部を覆う前記シリサイド化阻止膜の部分が残される、請求項１記載の撮像装置の製造方法。

[請求項5] 前記シリサイド化阻止膜に所定の加工を施す工程では、前記第１光電変換部、前記第２光電変換部および前記第３光電変換部のうち、二つの光電変換部を覆う前記シリサイド化阻止膜の部分が残され、

前記二つの光電変換部のうち一方の光電変換部に残される前記シリサイド化阻止膜の膜厚と、他方の光電変換部に残される前記シリサイド化阻止膜の膜厚とは異なるように形成される、請求項４記載の撮像装置の製造方法。

[請求項6] 前記サイドウォール絶縁膜を形成する工程では、少なくとも二層からなるサイドウォール絶縁膜が形成され、

前記サイドウォール絶縁膜を形成する工程の前に、前記ゲート電極の側壁面に形成された前記オフセットスペーサ膜が除去される場合には、前記サイドウォール絶縁膜を形成する工程では、前記オフセットスペーサ膜が除去された前記ゲート電極の側壁面に、前記サイドウォール絶縁膜として、三層からなるサイドウォール絶縁膜が形成され、

前記ゲート電極および前記サイドウォール絶縁膜を注入マスクとして、所定導電型の不純物を注入することにより、ソース・ドレイン領域を形成する工程を備えた、請求項１記載の撮像装置の製造方法。

[請求項7] 前記ソース・ドレイン領域を形成した後、三層からなる前記サイドウォール絶縁膜のうち、三層目のサイドウォール絶縁膜を、ウェットエッチング処理を施すことにより除去する工程を備えた、請求項６記載の撮像装置の製造方法。

[請求項8] 光電変換部、前記光電変換部において生成された電荷を転送する転送用トランジスタおよび前記電荷を信号として処理する第１周辺トランジスタを有する撮像装置の製造方法であって、

半導体基板に素子分離絶縁膜を形成することにより、前記光電変換部および前記転送用トランジスタが形成される画素領域、ならびに、前記第１周辺トランジスタが形成される第１周辺領域を含む、素子形成領域を規定する工程と、

前記画素領域に前記転送用トランジスタの転送ゲート電極を形成するとともに、前記第１周辺領域に前記第１周辺トランジスタの第１周辺ゲート電極を形成する工程を含む、ゲート電極を形成する工程と、

前記転送ゲート電極を挟んで、一方の側に位置する前記画素領域の部分に光電変換部を形成する工程と、

前記素子形成領域および前記ゲート電極を覆うように、オフセットスペーサ膜となる第１絶縁膜を形成する工程と、

前記第１絶縁膜のうち前記光電変換部を覆う部分を残して、前記第１絶縁膜に異方性エッチング処理を施すことにより、前記ゲート電極部の側壁面に前記オフセットスペーサ膜を形成する工程と、

前記光電変換部を覆う前記第１絶縁膜の部分および前記ゲート電極の側壁面に形成された前記オフセットスペーサ膜を覆うように、サイドウォール絶縁膜となる第２絶縁膜を形成する工程と、

前記光電変換部を覆う前記第２絶縁膜の部分を残して、前記第２絶縁膜に異方性エッチングを施すことにより、前記ゲート電極の側壁面に前記サイドウォール絶縁膜を形成する工程と

を備えた、撮像装置の製造方法。

［請求項9］ 前記素子形成領域を規定する工程は、

第２周辺トランジスタが形成される第２周辺領域を規定する工程と、

前記画素領域として、赤色、緑色および青色にそれぞれ対応する第１画素領域、第２画素領域および第３画素領域を規定する工程と

を含み、

前記光電変換部を形成する工程は、前記光電変換部として、前記第１画素領域に第１光電変換部を形成し、前記第２画素領域に第２光電変換部を形成し、前記第３画素領域に第３光電変換部を形成する工程を含み、

前記第１光電変換部、前記第２光電変換部および前記第３光電変換

部を含む前記画素領域、前記第１周辺領域ならびに前記第２周辺領域を覆うように、シリサイド化阻止膜を形成する工程と、

前記シリサイド化阻止膜に所定の加工を施すことにより、前記シリサイド化阻止膜のうち、前記第２周辺トランジスタを覆う部分を残して、前記第１周辺トランジスタを覆う部分を除去する工程と、

前記第１周辺トランジスタに対して金属シリサイド膜を形成する工程と

を有し、

前記シリサイド化阻止膜に所定の加工を施す工程では、前記第１光電変換部、前記第２光電変換部および前記第３光電変換部のうち、少なくともいずれか一の光電変換部を覆う前記シリサイド化阻止膜の部分が残される、請求項８記載の撮像装置の製造方法。

［請求項10］ 前記シリサイド化阻止膜に所定の加工を施す工程では、前記第１光電変換部、前記第２光電変換部および前記第３光電変換部のうち、二つの光電変換部を覆う前記シリサイド化阻止膜の部分が残され、

前記二つの光電変換部のうち一方の光電変換部に残される前記シリサイド化阻止膜の膜厚と、他方の光電変換部に残される前記シリサイド化阻止膜の膜厚とは異なるように形成される、請求項８記載の撮像装置の製造方法。

［請求項11］ 光電変換部、前記光電変換部において生成された電荷を転送する転送用トランジスタ、前記電荷を信号として処理する第１周辺トランジスタを有する撮像装置であって、

半導体基板に形成された素子分離絶縁膜によってそれぞれ規定され、画素領域および第１周辺領域を含む、素子形成領域と、

前記画素領域に形成された前記転送用トランジスタの転送ゲート電極、および、前記第１周辺領域に形成された前記第１周辺トランジスタの第１周辺ゲート電極を含む、前記素子形成領域に形成されたゲート電極と、

前記転送ゲート電極を挟んで、一方の側に位置する前記画素領域の部分に形成された光電変換部と、

前記転送ゲート電極を挟んで、他方の側に位置する前記画素領域の部分に形成された浮遊拡散領域と、

前記光電変換部が配置されている領域を除く態様で、前記ゲート電極の側壁面に形成されたオフセットスペーサ膜と、

前記オフセットスペーサ膜を覆うように、前記ゲート電極の側壁面に形成されたサイドウォール絶縁膜と

を備え、

前記オフセットスペーサ膜は、前記転送ゲート電極において、前記光電変換部が配置されている側に位置する側壁面には形成されず、前記浮遊拡散領域が配置されている側に位置する側壁面に形成された、撮像装置。

[請求項12] 前記素子形成領域は、

第２周辺トランジスタが形成される第２周辺領域と、

前記画素領域として規定される、赤色、緑色および青色にそれぞれ対応する第１画素領域、第２画素領域および第３画素領域と

を含み、

前記光電変換部は、

前記第１画素領域に形成された第１光電変換部と、

前記第２画素領域に形成された第２光電変換部と、

前記第３画素領域に形成された第３光電変換部と

を含み、

前記第１周辺トランジスタを覆わず、前記第２周辺トランジスタを覆うように形成されたシリサイド化阻止膜と、

前記第２周辺トランジスタに対して形成されず、前記第１周辺トランジスタに対して形成された金属シリサイド膜と

を備え、

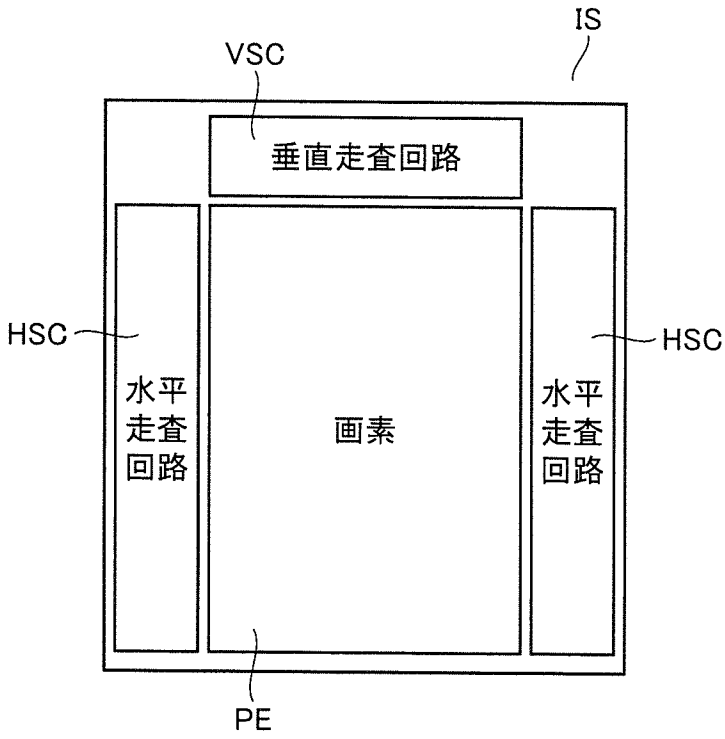
前記シリサイド化阻止膜は、前記第１光電変換部、前記第２光電変換部および前記第３光電変換部のうち、少なくともいずれか一の光電変換部を覆うように形成された、請求項１１記載の撮像装置。

［請求項13］ 前記シリサイド化阻止膜は、前記第１光電変換部、前記第２光電変換部および前記第３光電変換部のうち、二つの光電変換部を覆うように形成され、

前記二つの光電変換部のうち一方の光電変換部に残される前記シリサイド化阻止膜の膜厚と、他方の光電変換部に残される前記シリサイド化阻止膜の膜厚とは異なる、請求項１２記載の撮像装置。

[図1]

FIG.1



[図2]

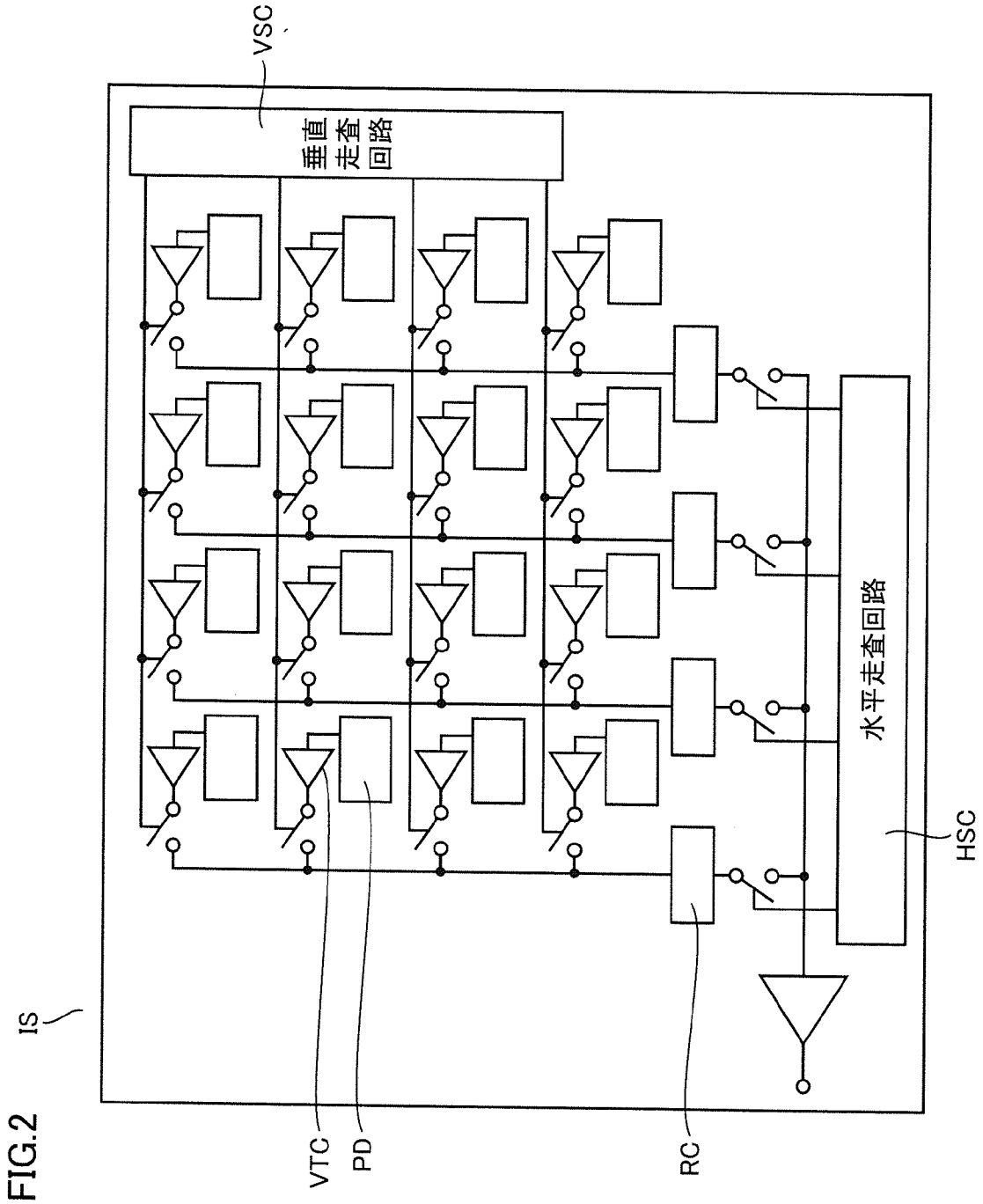
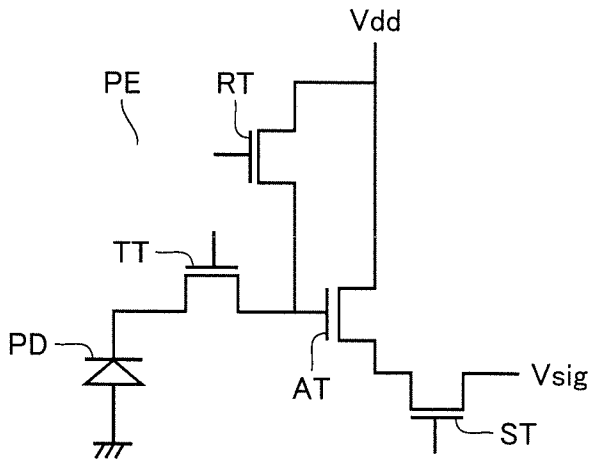


FIG.2

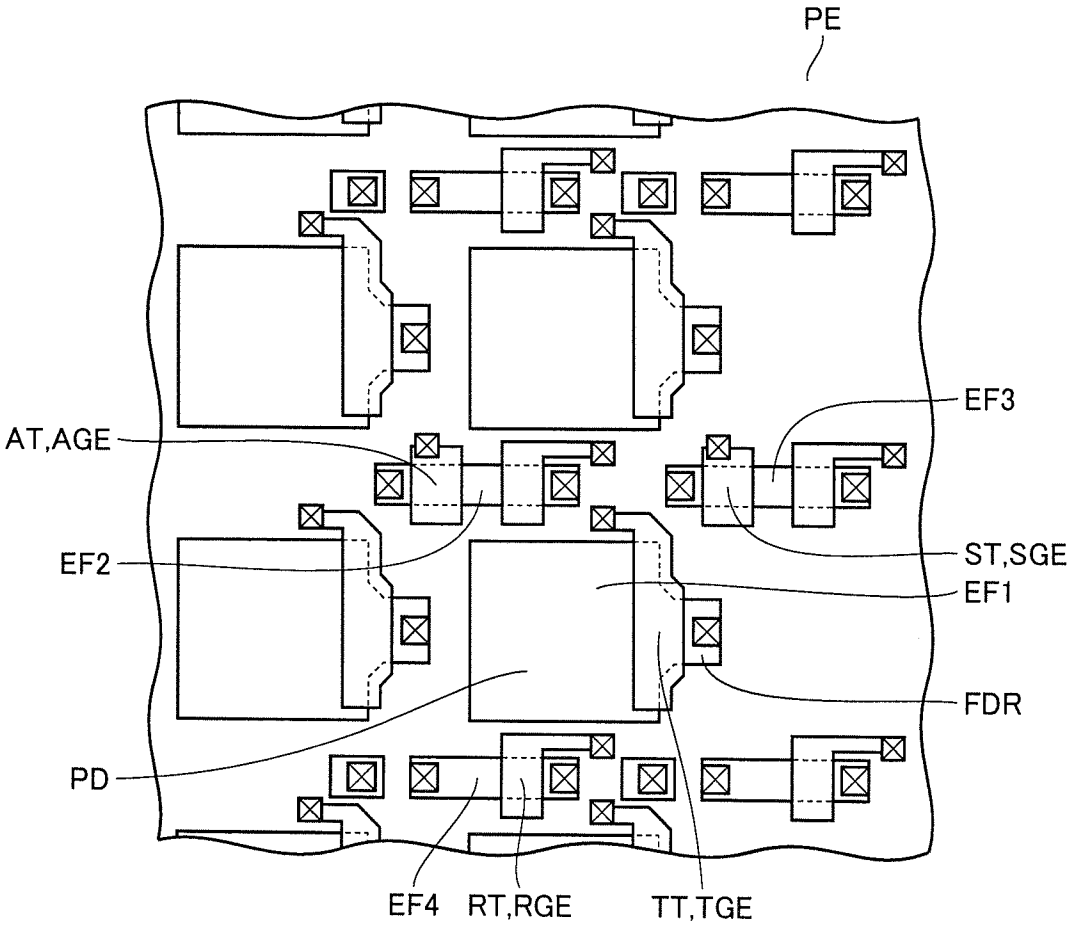
[図3]

FIG.3



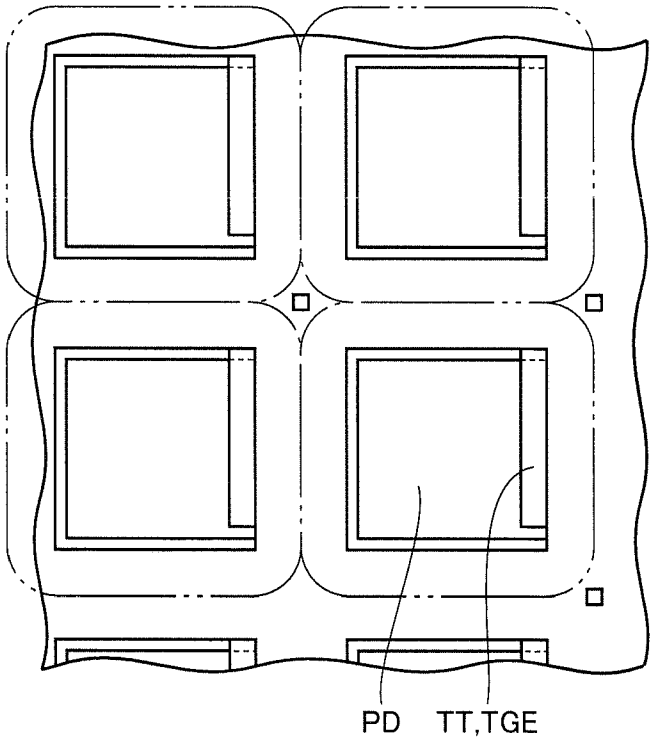
[図4]

FIG.4



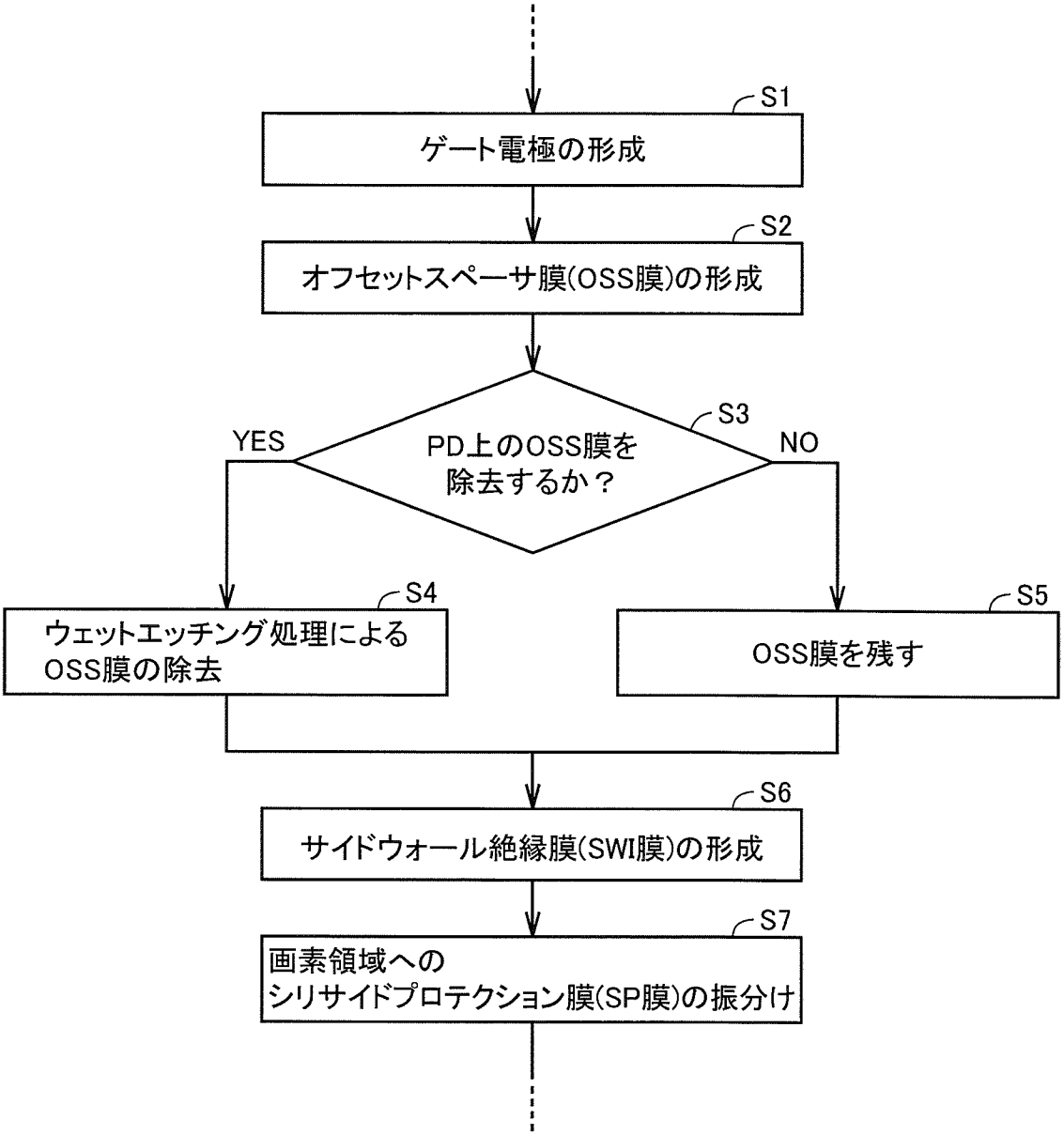
[図5]

FIG.5



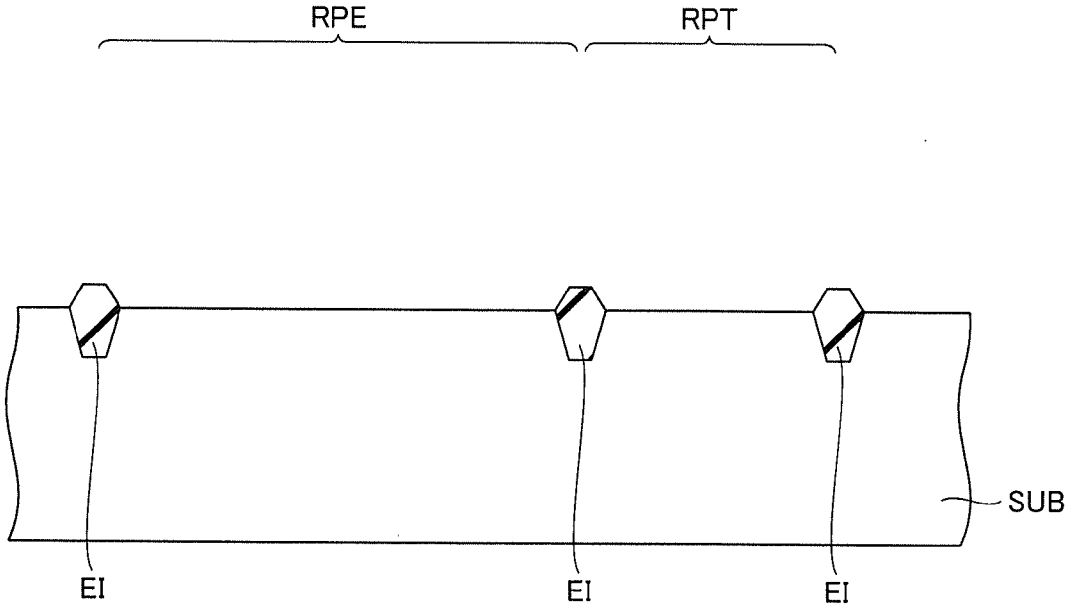
[図6]

FIG.6


S1
ゲート電極の形成
S2
オフセットスペーサ膜(OSS膜)の形成
S3
PD上のOSS膜を
除去するか？
YES
NO
S4
ウェットエッチング処理による
OSS膜の除去
S5
OSS膜を残す
S6
サイドウォール絶縁膜(SWI膜)の形成
S7
画素領域への
シリサイドプロテクション膜(SP膜)の振分け

[図7A]

FIG.7A



[図7B]

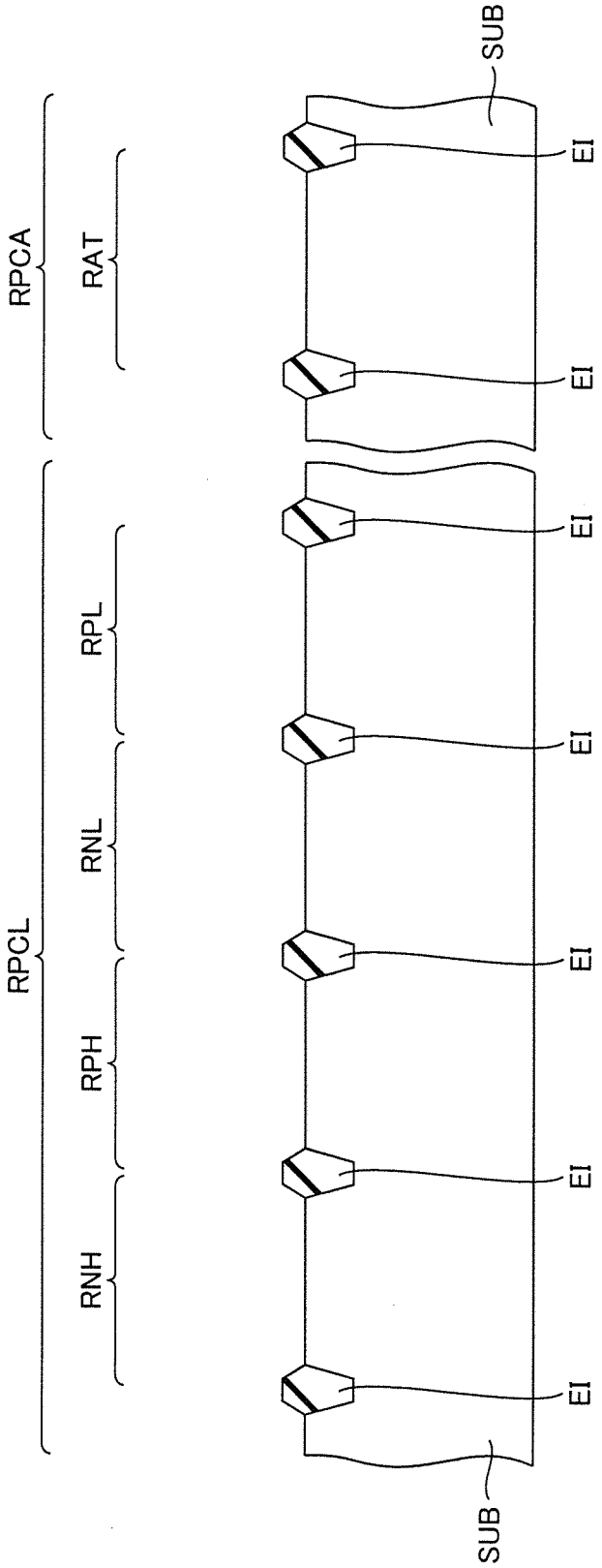
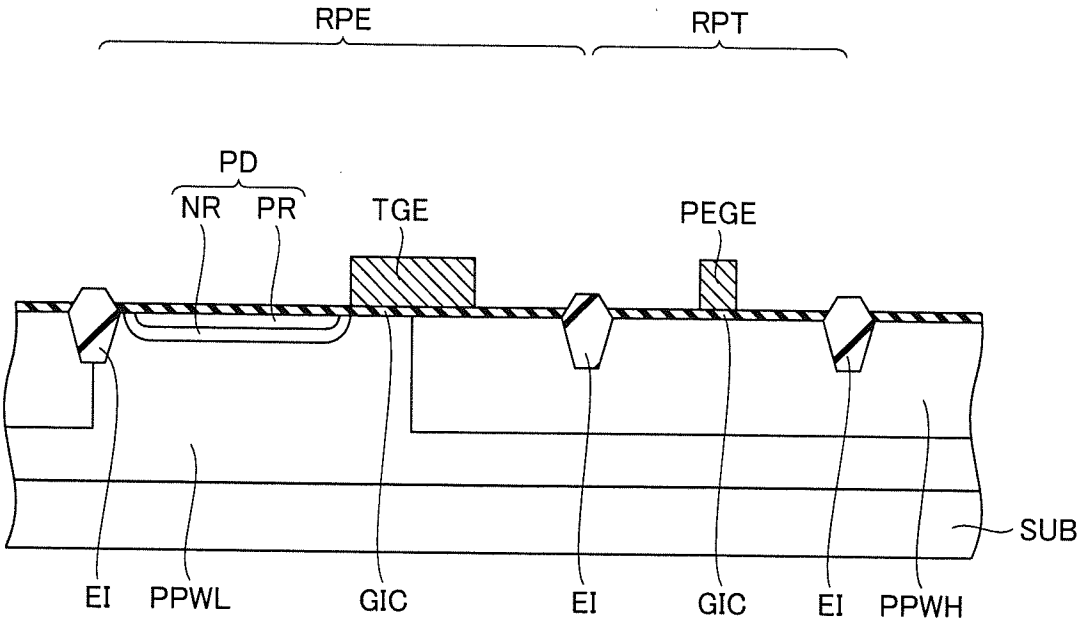


FIG.7B

[図8A]

FIG.8A



[図8B]

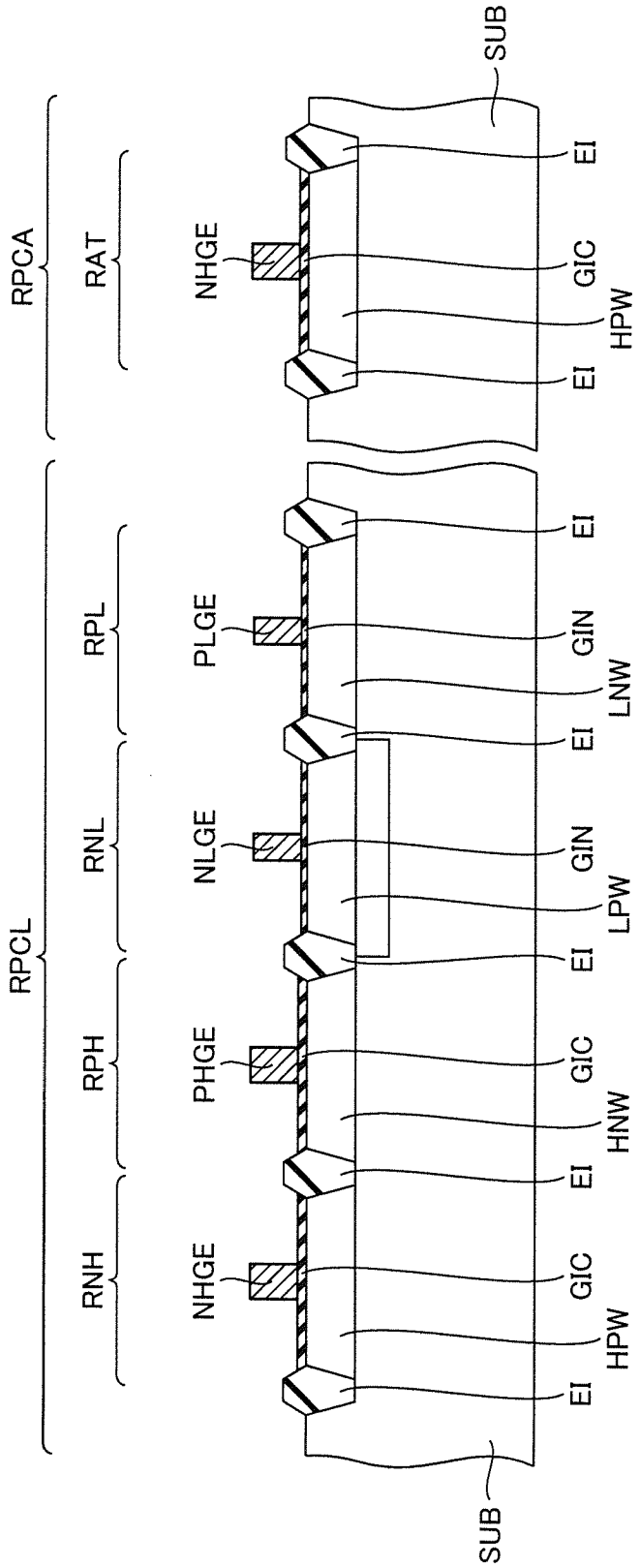
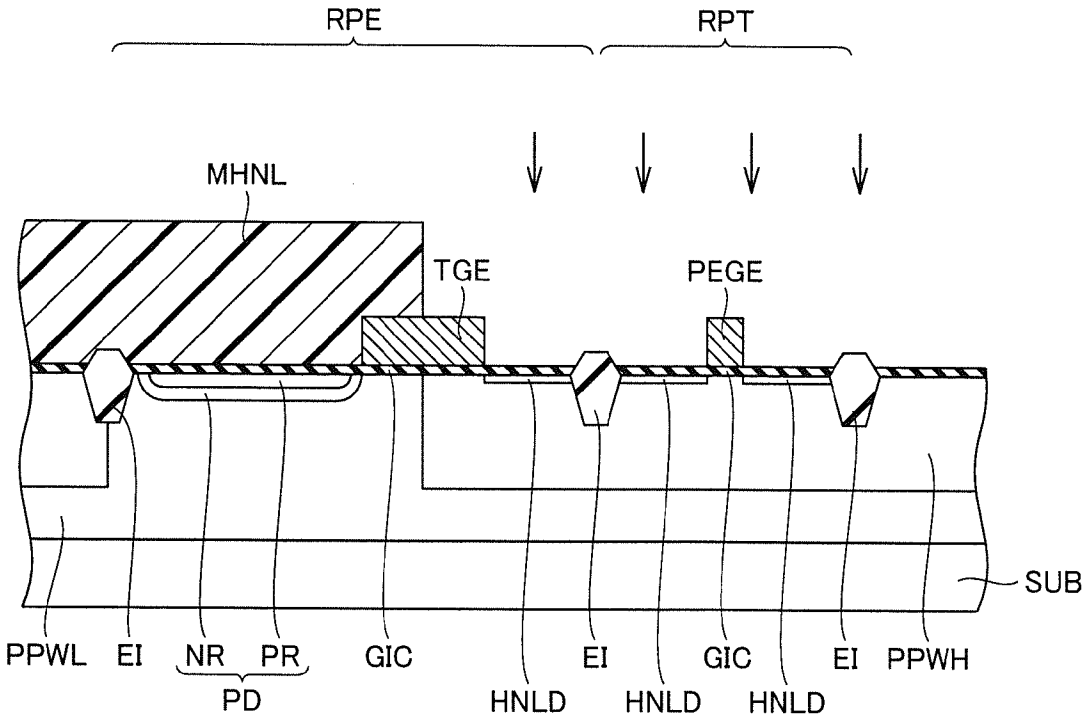

SUB
RPCA
RAT
NHGE
EI
GIC
HPW
EI
RPCL
RPL
PLGE
EI
GIN
LNW
EI
RNL
NLGE
GIN
LPW
EI
RPH
PHGE
GIC
HNW
EI
RNH
NHGE
GIC
HPW
EI
SUB

FIG.8B

[図9A]

FIG.9A


RPE
RPT
MHNL
TGE
PEGE
SUB
PPWL
EI
NR
PR
PD
GIC
HNLD
EI
HNLD
GIC
HNLD
EI
PPWH

[図9B]

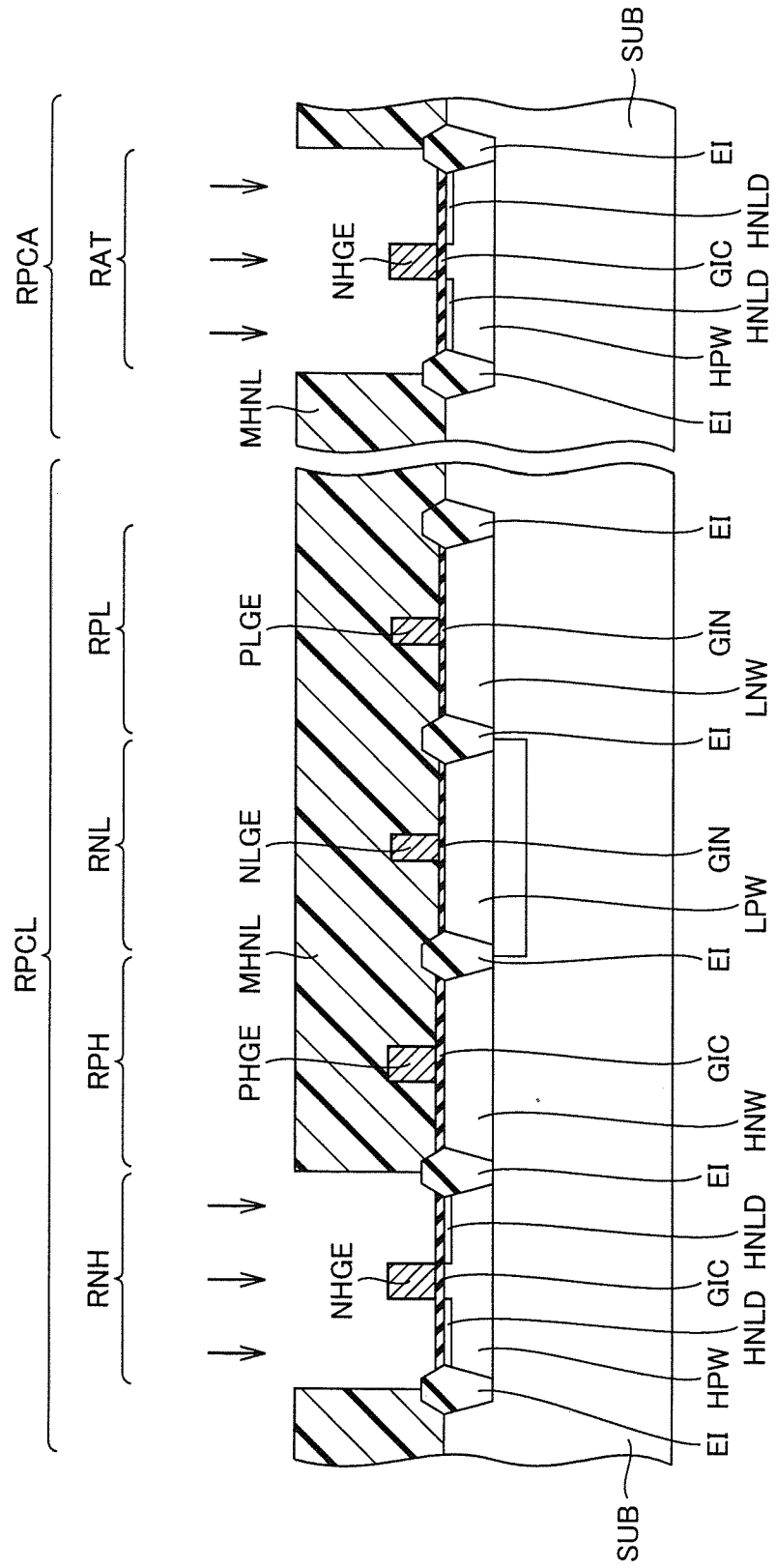
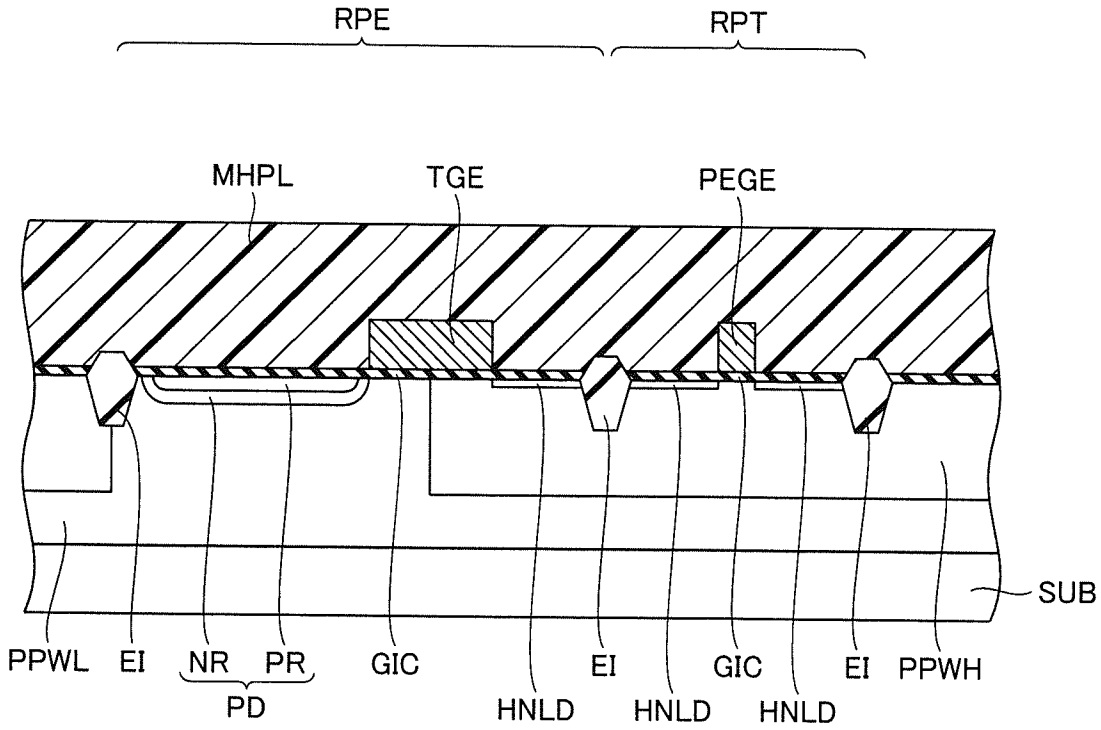

SUB
EI
HNLD
GIC
HNLD
HPW
EI
MHNL
NHGE
RPCA
RAT
RPCL
RPL
RNL
RPH
RNH
PLGE
NLGE
MHNL
PHGE
NHGE
EI
GIN
LNW
EI
GIN
LPW
EI
GIC
HNW
EI
HNLD
GIC
HNLD
HPW
EI
SUB

FIG.9B

[図10A]

FIG.10A


RPE
RPT
MHPL
TGE
PEGE
SUB
PPWL
EI
NR
PR
PD
GIC
HNLD
EI
HNLD
GIC
HNLD
EI
PPWH

[図10B]

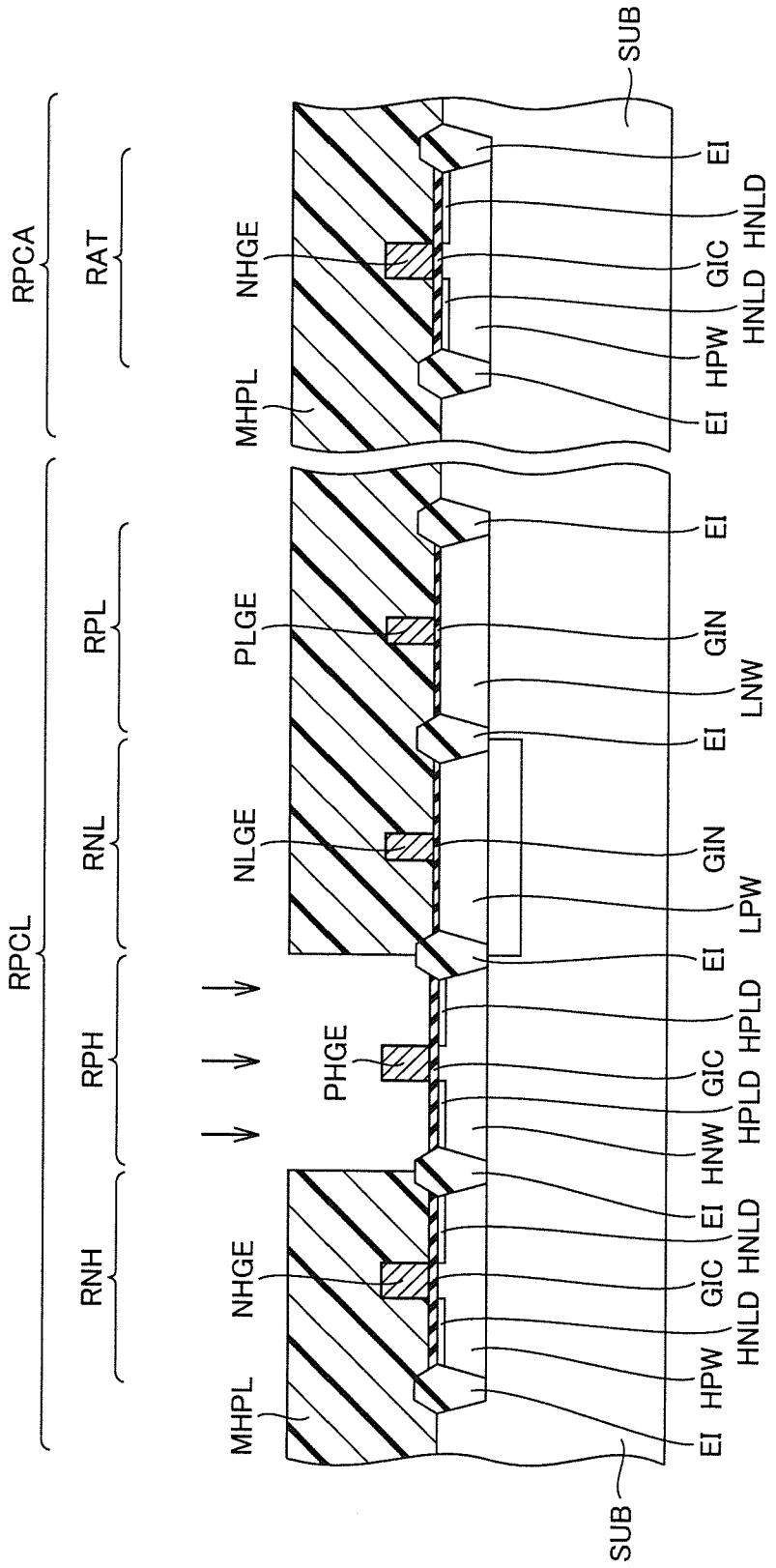

RPCA
RAT
RPCL
RPL
RNL
RPH
RNH
MHPL
NHGE
PLGE
NLGE
PHGE
SUB
EI
GIC
HNLD
HPW
GIN
LNW
LPW
HPLD
HNW

FIG.10B

[図11A]

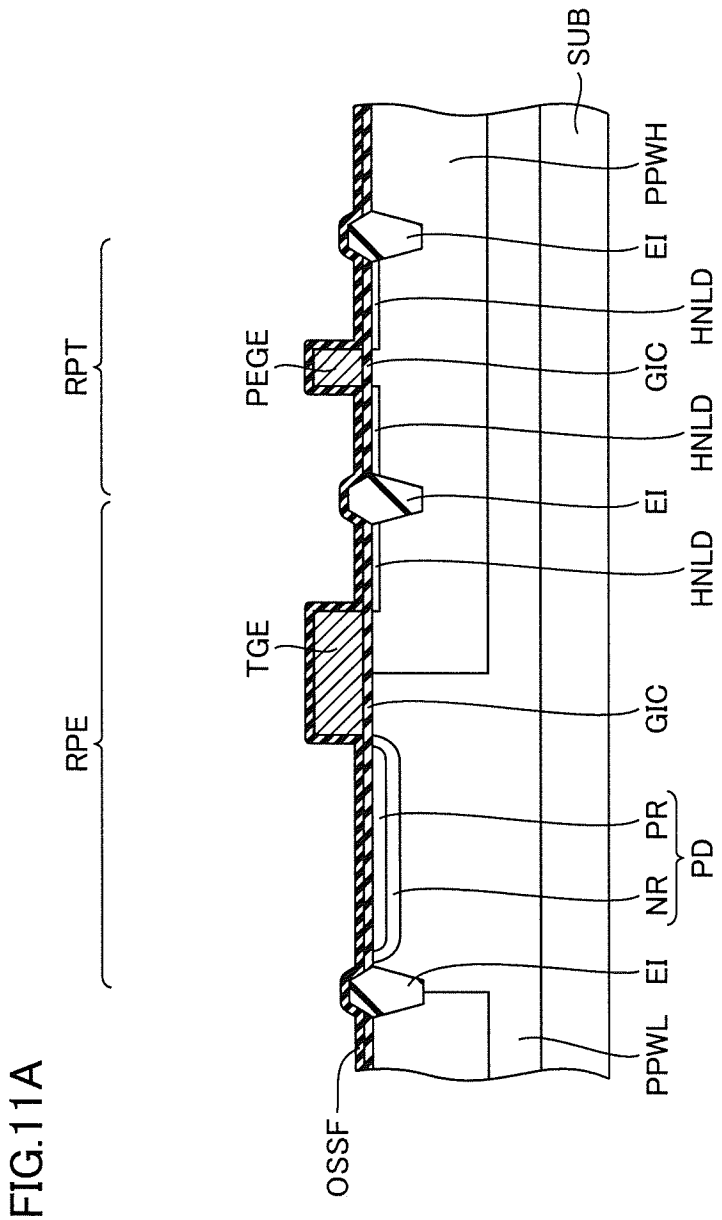

SUB
PPWH
EI
HNLD
GIC
HNLD
EI
HNLD
GIC
PR
NR
PD
EI
PPWL
OSSF
PEGE
TGE
RPT
RPE

FIG.11A

[図11B]

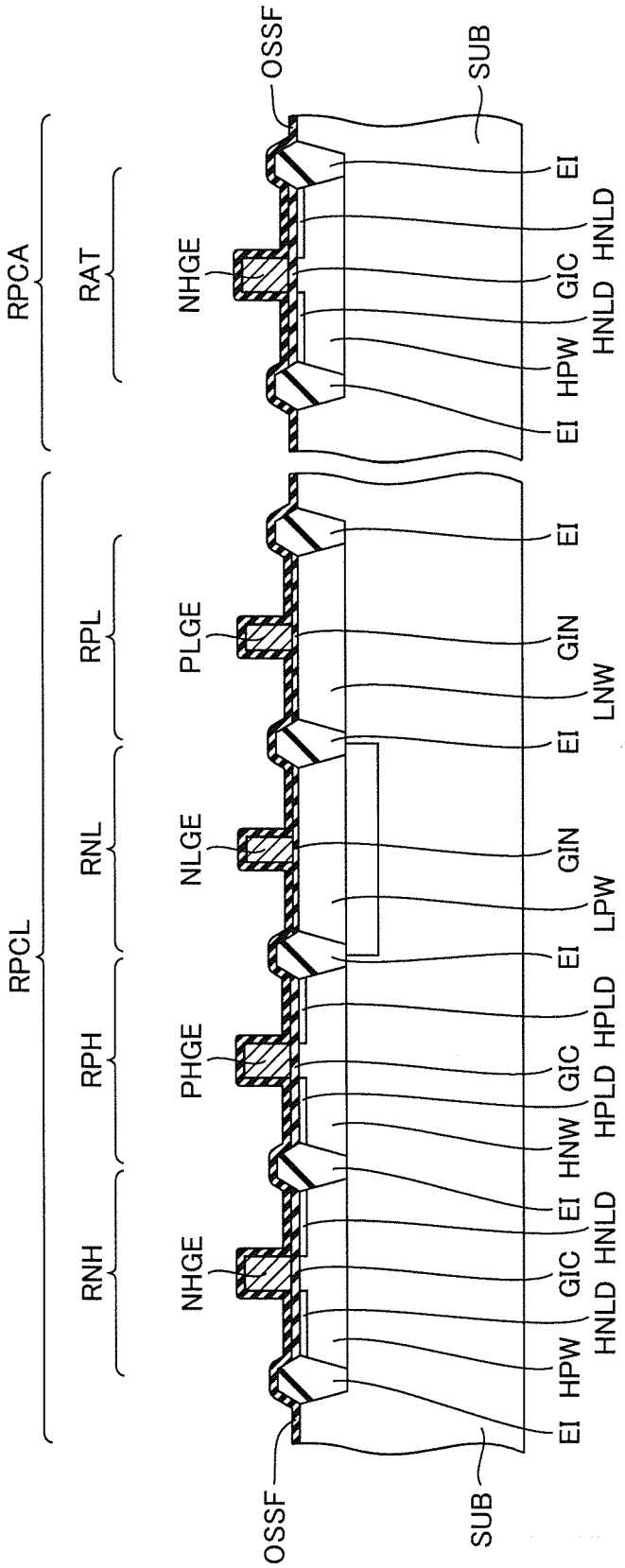
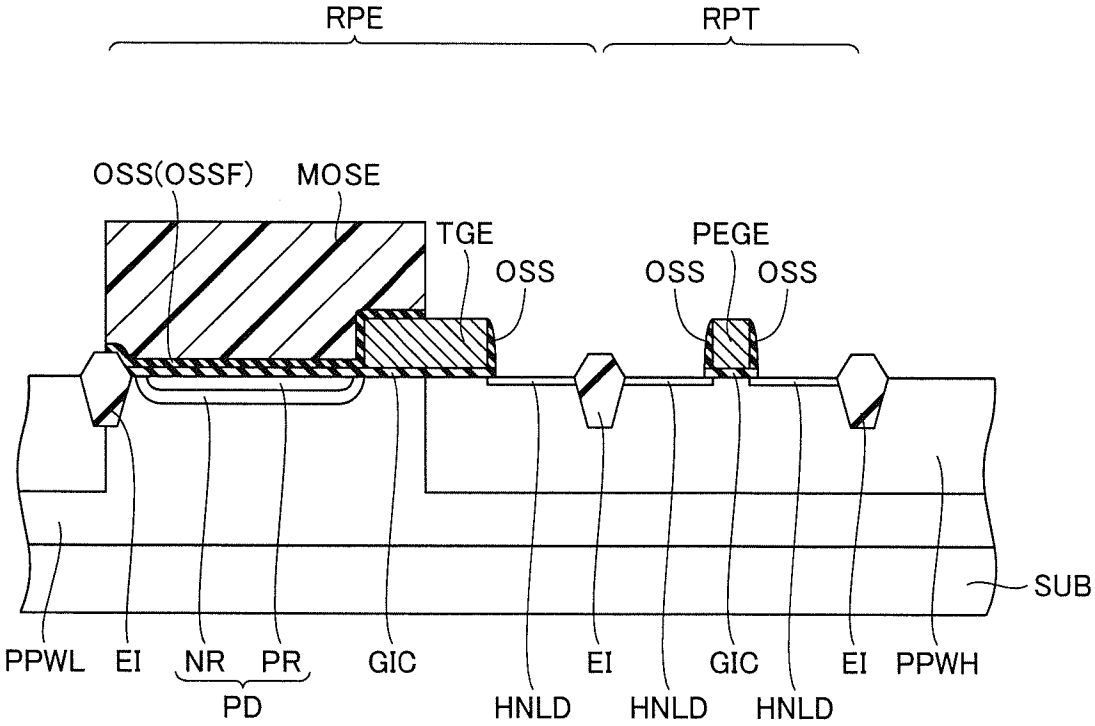

RPCA
RAT
RPCL
RPL
RNL
RPH
RNH
NHGE
PLGE
NLGE
PHGE
NHGE
OSSF
SUB
EI
GIC
HNLD
HPW
GIN
LNW
LPW
HPLD
HNW

FIG.11B

[図12A]

FIG.12A


RPE
RPT
OSS(OSSF)
MOSE
TGE
OSS
PEGE
OSS
OSS
SUB
PPWL
EI
NR
PR
PD
GIC
HNLD
EI
HNLD
GIC
HNLD
EI
PPWH

[図12B]

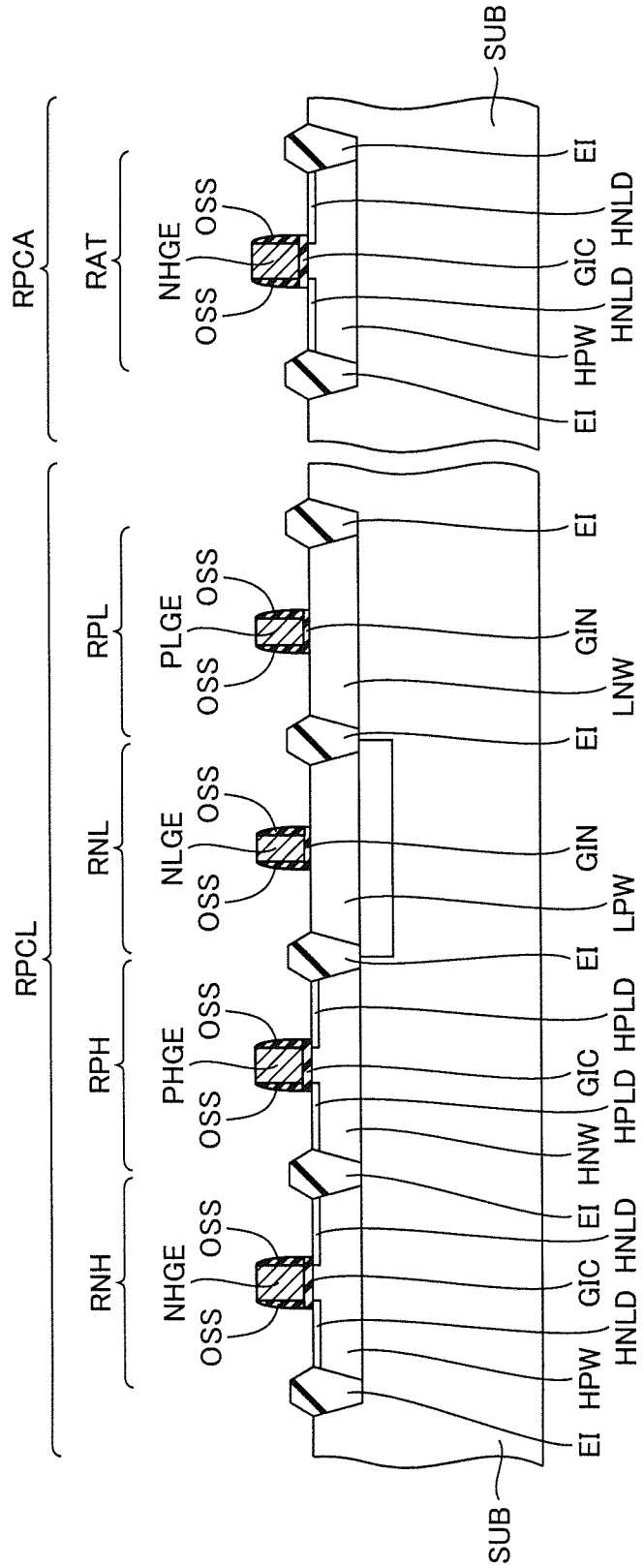
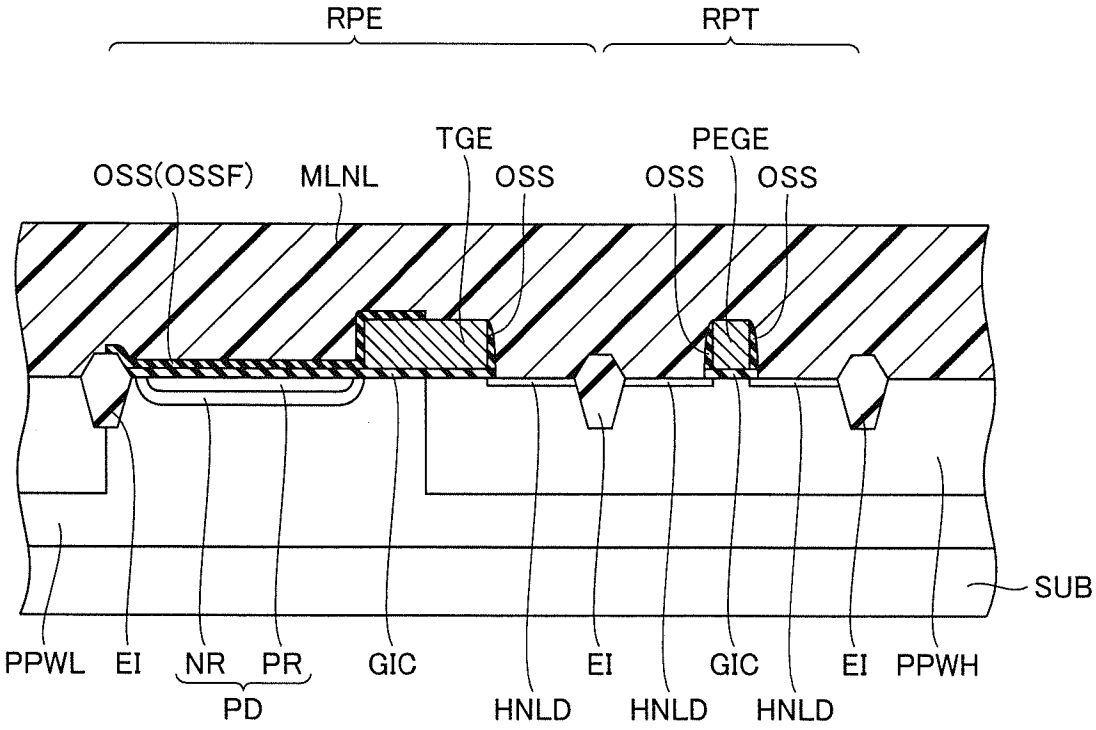

SUB
EI
HNLD
GIC
HNLD
HPW
EI
RPCA
RAT
NHGE
OSS
OSS
RPCL
RPL
PLGE
OSS
OSS
EI
GIN
LNW
EI
RNL
NLGE
OSS
OSS
GIN
LPW
EI
RPH
PHGE
OSS
OSS
HPLD
GIC
HPLD
HNW
EI
RNH
NHGE
OSS
OSS
HNLD
GIC
HNLD
HPW
EI
SUB

FIG.12B

[図13A]

FIG.13A


RPE
RPT
TGE
PEGE
OSS(OSSF)
MLNL
OSS
OSS
OSS
SUB
PPWL
EI
NR
PR
GIC
EI
GIC
EI
PPWH
PD
HNLD
HNLD
HNLD

[図13B]

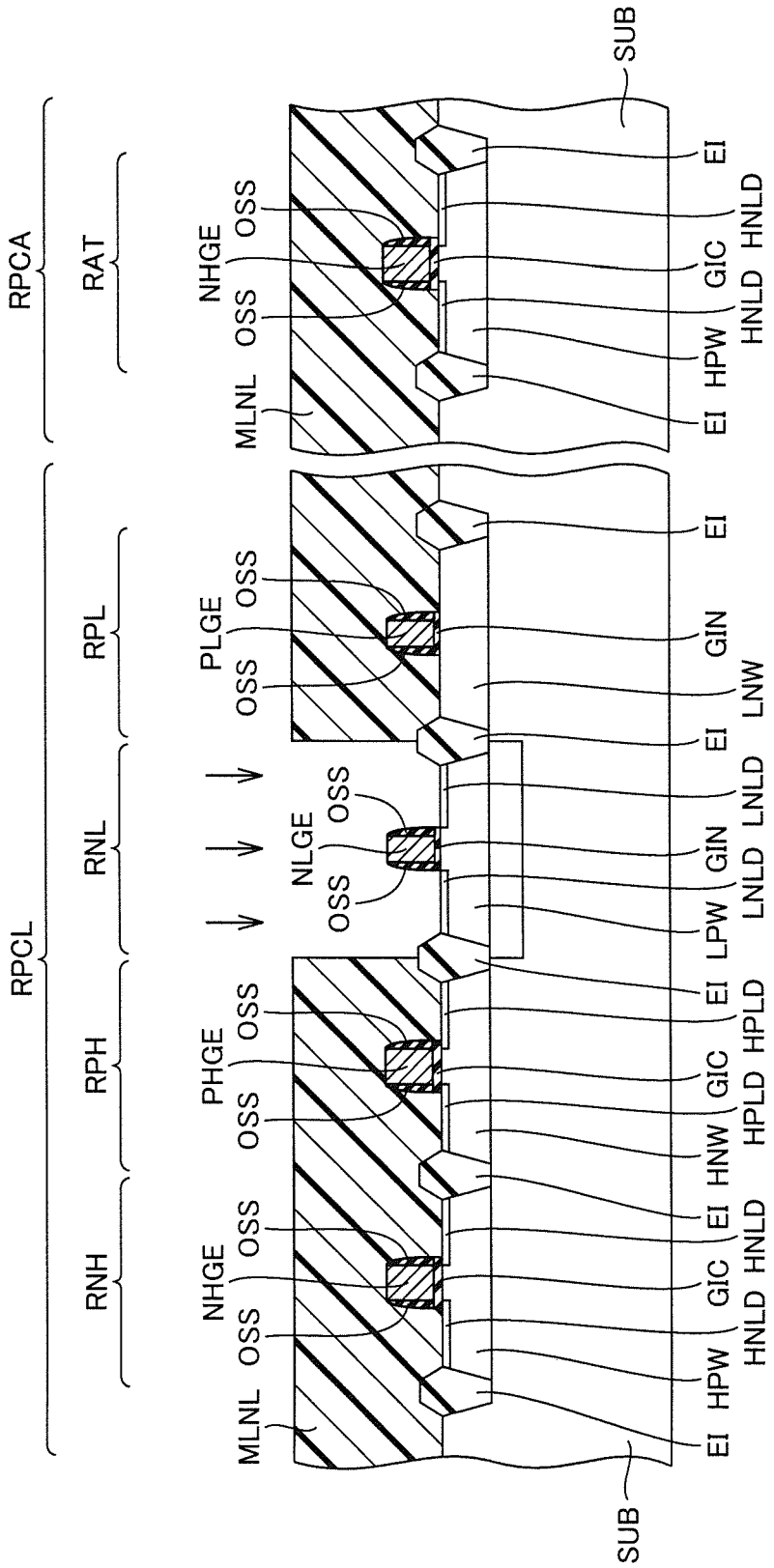
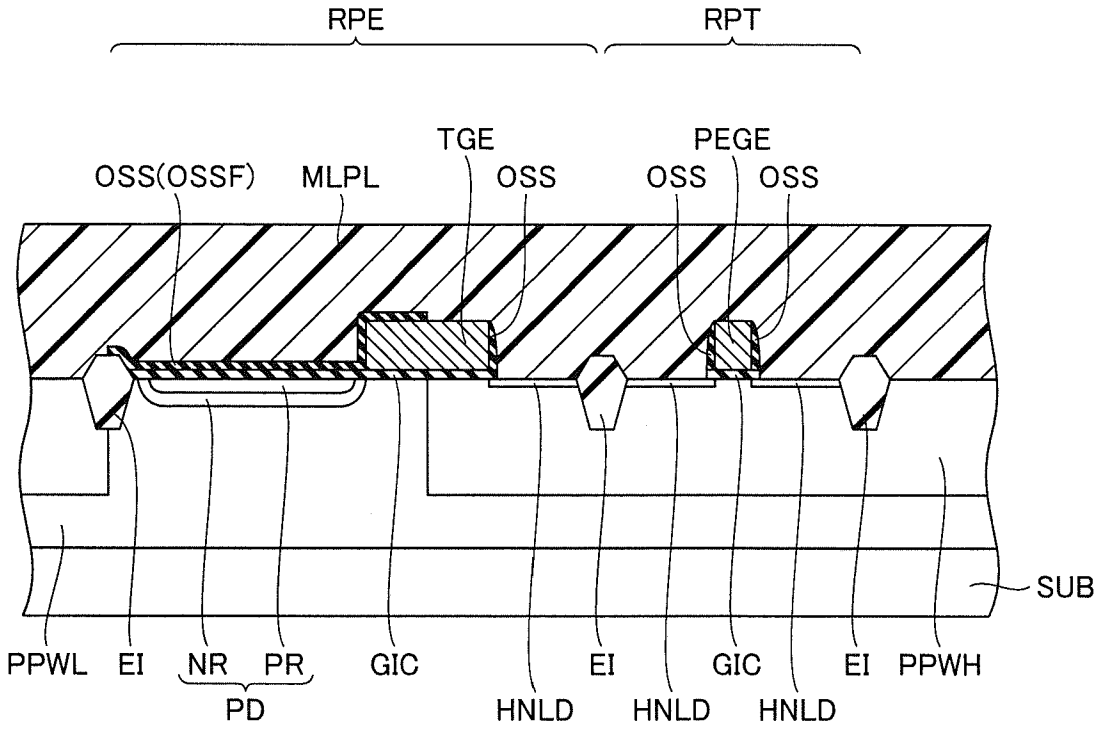

RPCA
RAT
RPCL
RPL
RNL
RPH
RNH
NHGE
PLGE
NLGE
PHGE
OSS
MLNL
SUB
EI
GIC
HNLD
HPW
GIN
LNW
LNLD
LPW
HPLD
HNW

FIG.13B

[図14A]

FIG.14A


RPE
RPT
TGE
PEGE
OSS(OSSF)
MLPL
OSS
OSS
OSS
SUB
PPWL
EI
NR
PR
GIC
EI
GIC
EI
PPWH
PD
HNLD
HNLD
HNLD

[図14B]

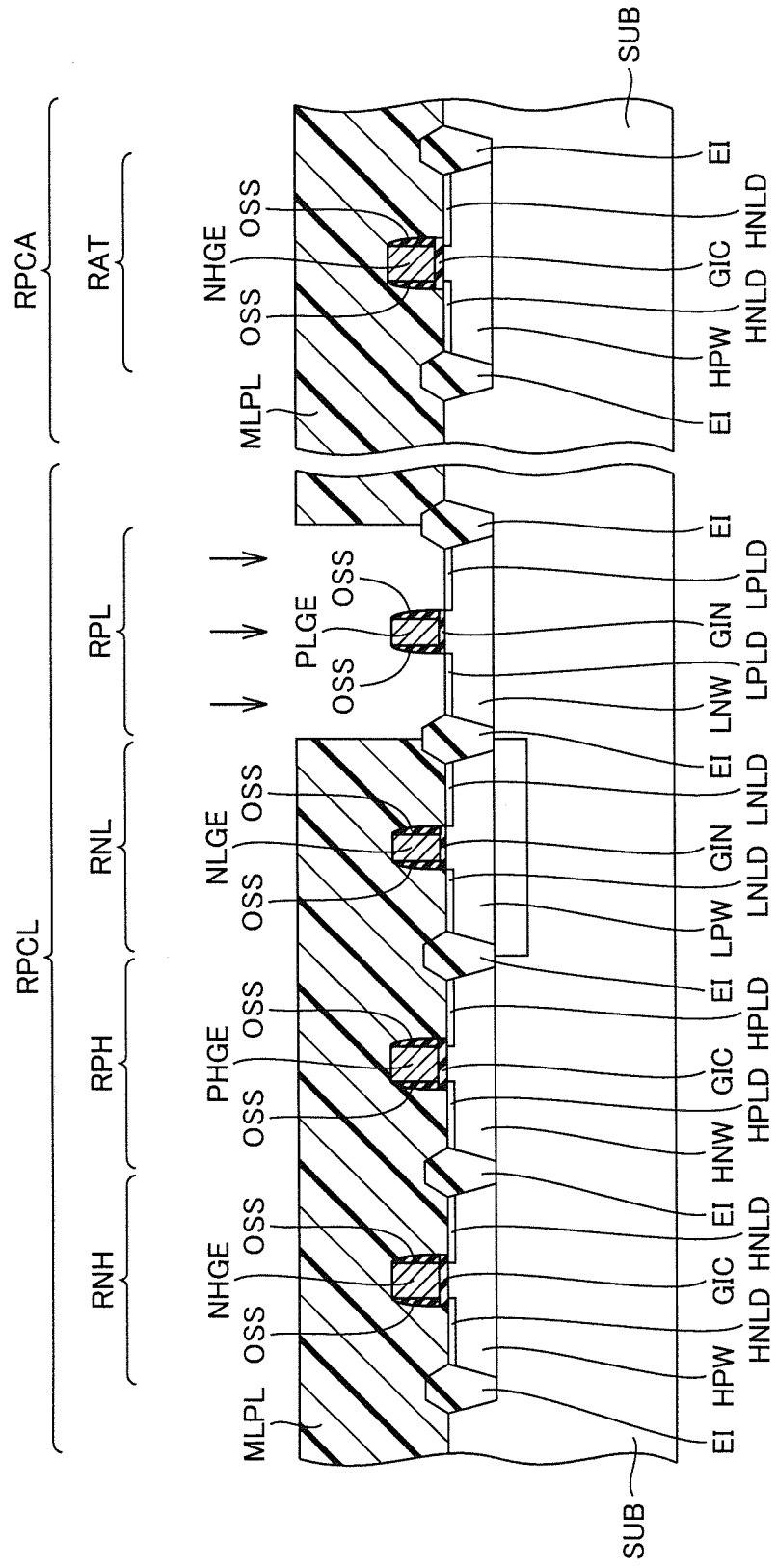
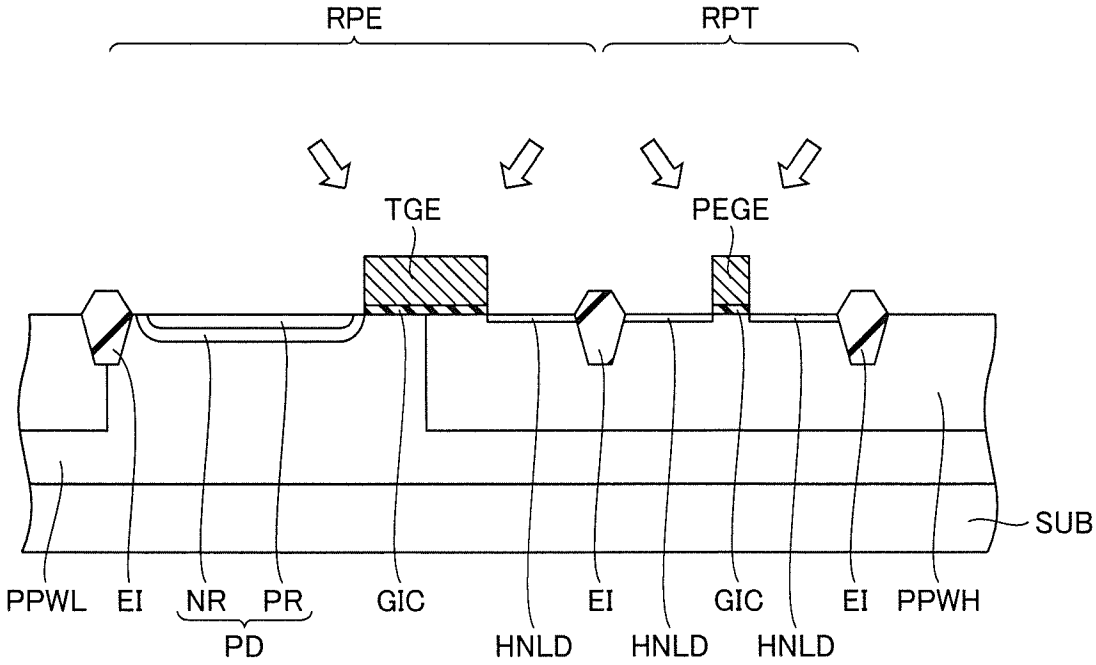

RPCA
RAT
RPCL
RPL
RNL
RPH
RNH
NHGE
OSS
MLPL
PLGE
NLGE
PHGE
SUB
EI
GIC
HNLD
HPW
GIN
LPLD
LNW
LNLD
LPW
HPLD
HNW

FIG.14B

[図15A]

FIG.15A


RPE
RPT
TGE
PEGE
SUB
PPWL
EI
NR
PR
PD
GIC
HNLD
EI
HNLD
GIC
HNLD
EI
PPWH

[図15B]

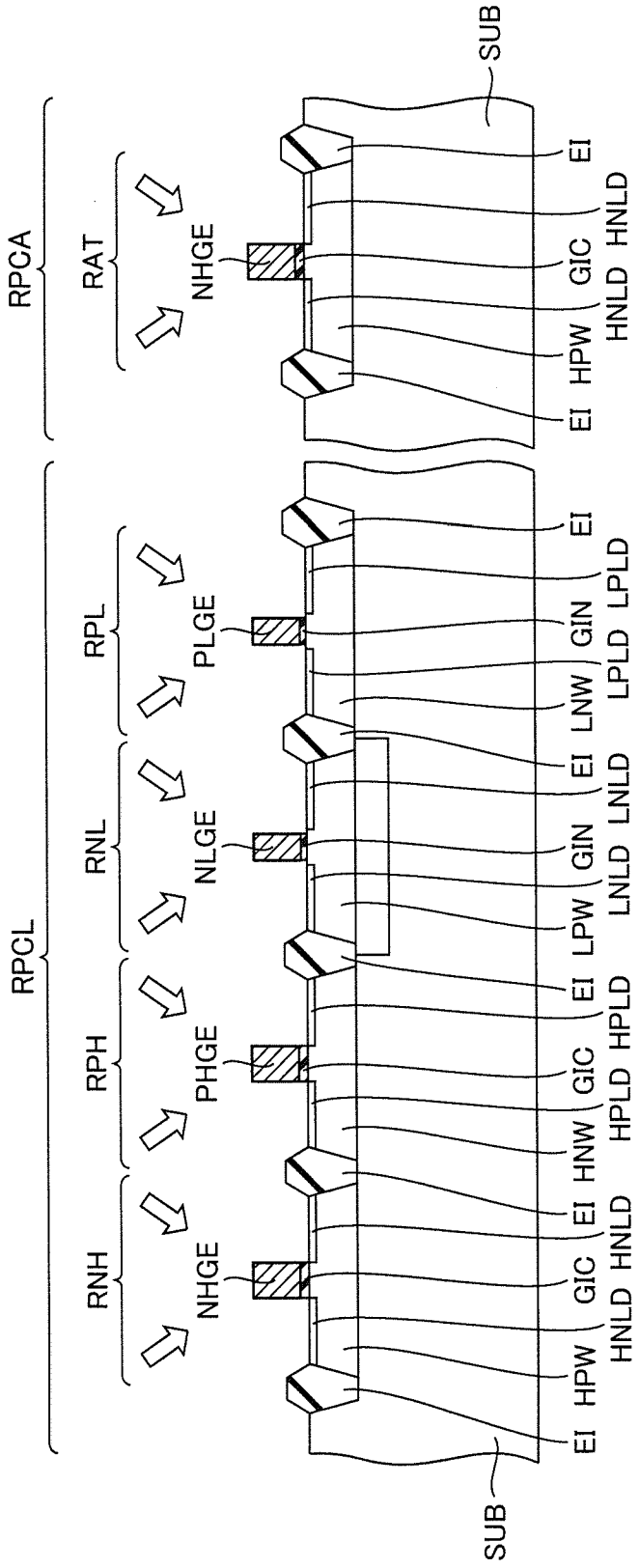

SUB
RPCA
RAT
NHGE
EI
GIC
HNLD
HPW
EI
RPCL
RPL
PLGE
EI
GIN
LPLD
LNW
EI
RNL
NLGE
GIN
LNLD
LPW
EI
RPH
PHGE
GIC
HPLD
HNW
EI
RNH
NHGE
GIC
HNLD
HPW
EI
SUB

FIG.15B

[図16A]

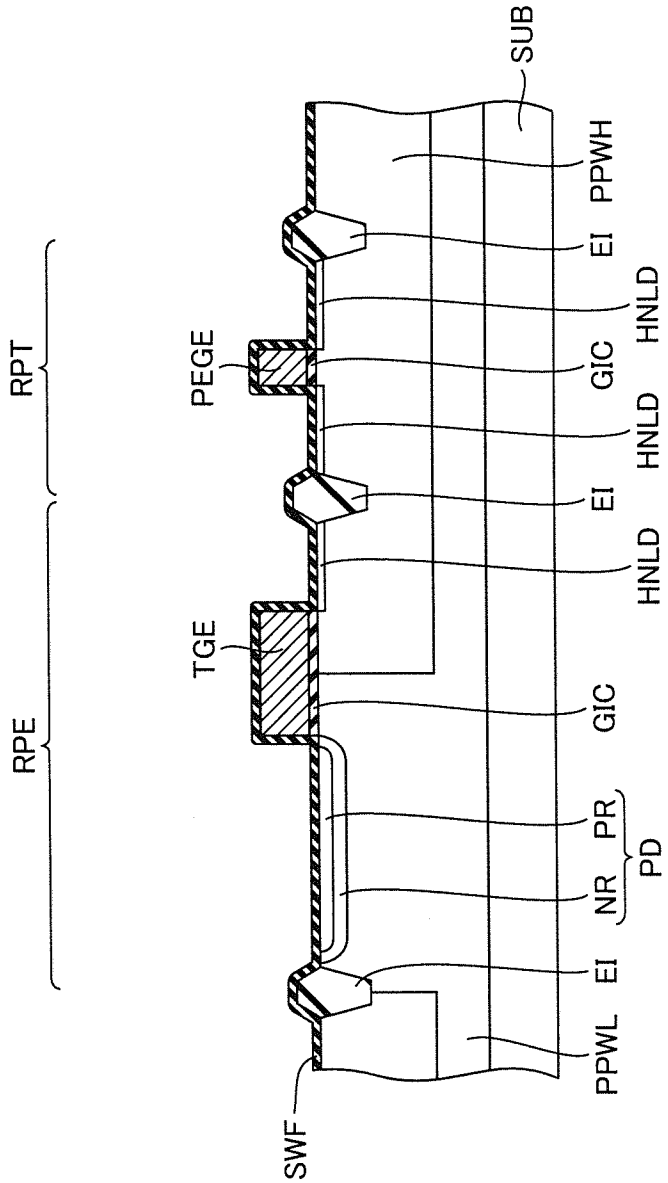

SUB
PPWH
EI
HNLD
GIC
HNLD
EI
HNLD
GIC
PR
NR
PD
EI
PPWL
SWF
PEGE
TGE
RPT
RPE

FIG.16A

[図16B]

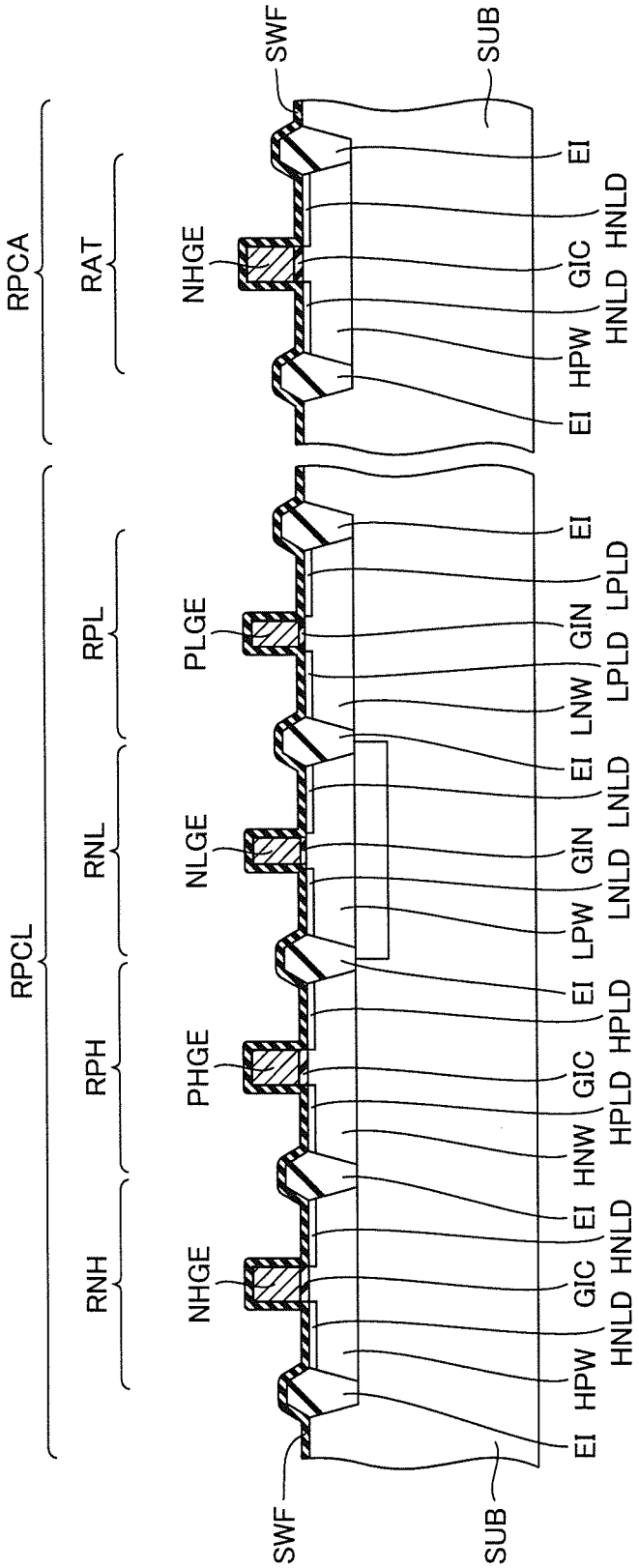
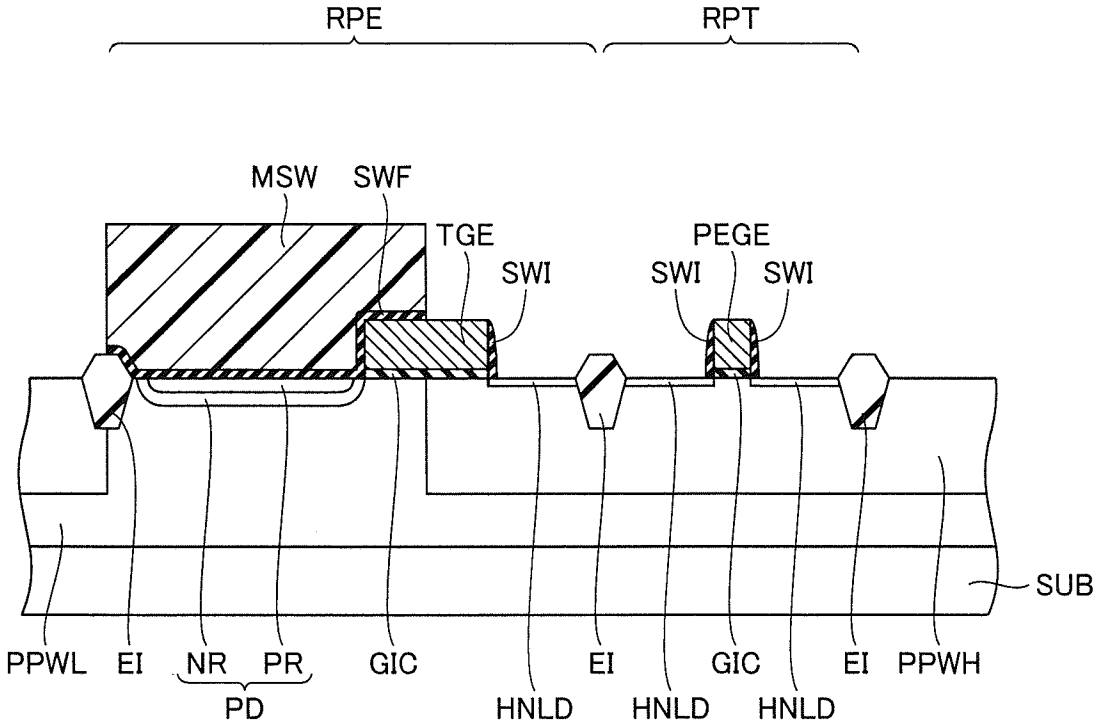

RPCA
RAT
RPCL
RPL
RNL
RPH
RNH
NHGE
PLGE
NLGE
PHGE
NHGE
SWF
SUB
EI
GIC
HNLD
HPW
EI
EI
GIN
LPLD
LNW
EI
GIN
LNLD
LPW
EI
GIC
HPLD
HNW
EI
GIC
HNLD
HPW
EI
SWF
SUB

FIG.16B

[図17A]

FIG.17A


RPE
RPT
MSW
SWF
TGE
SWI
PEGE
SWI
SWI
SUB
PPWL
EI
NR
PR
PD
GIC
HNLD
EI
HNLD
GIC
HNLD
EI
PPWH

[図17B]

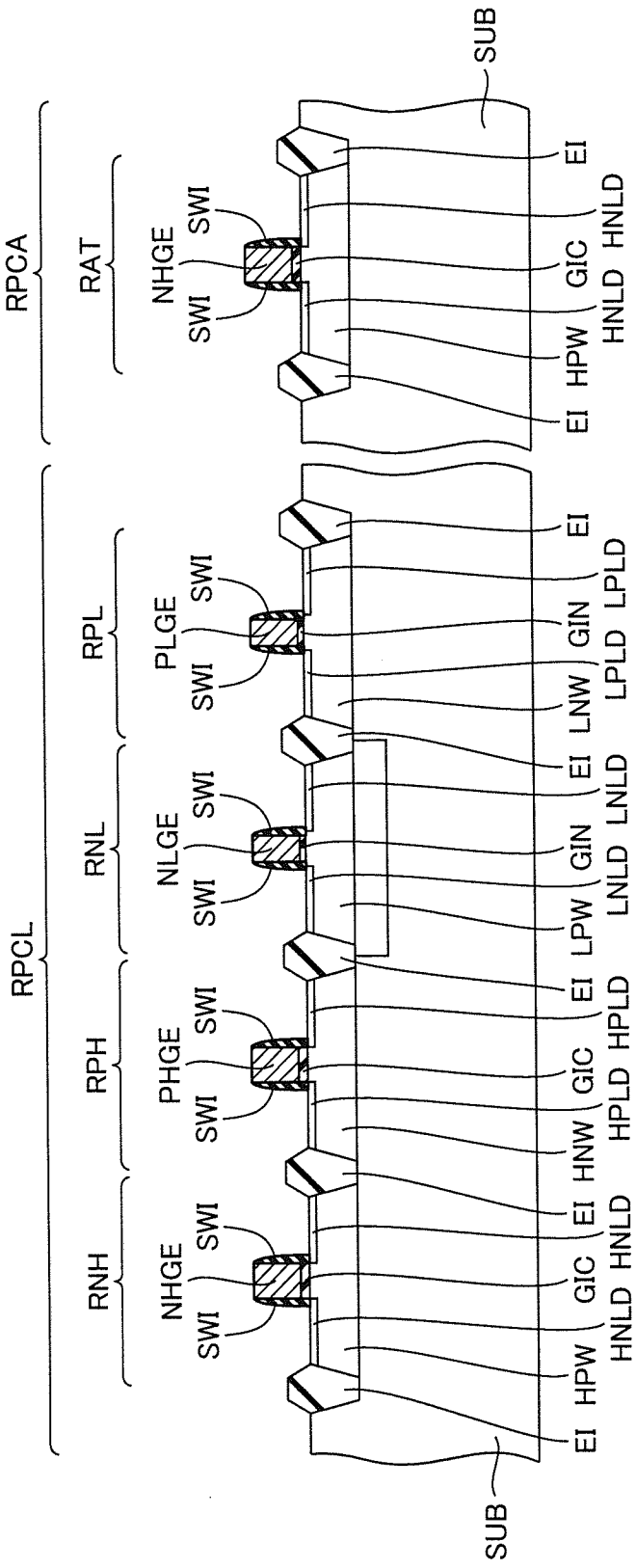
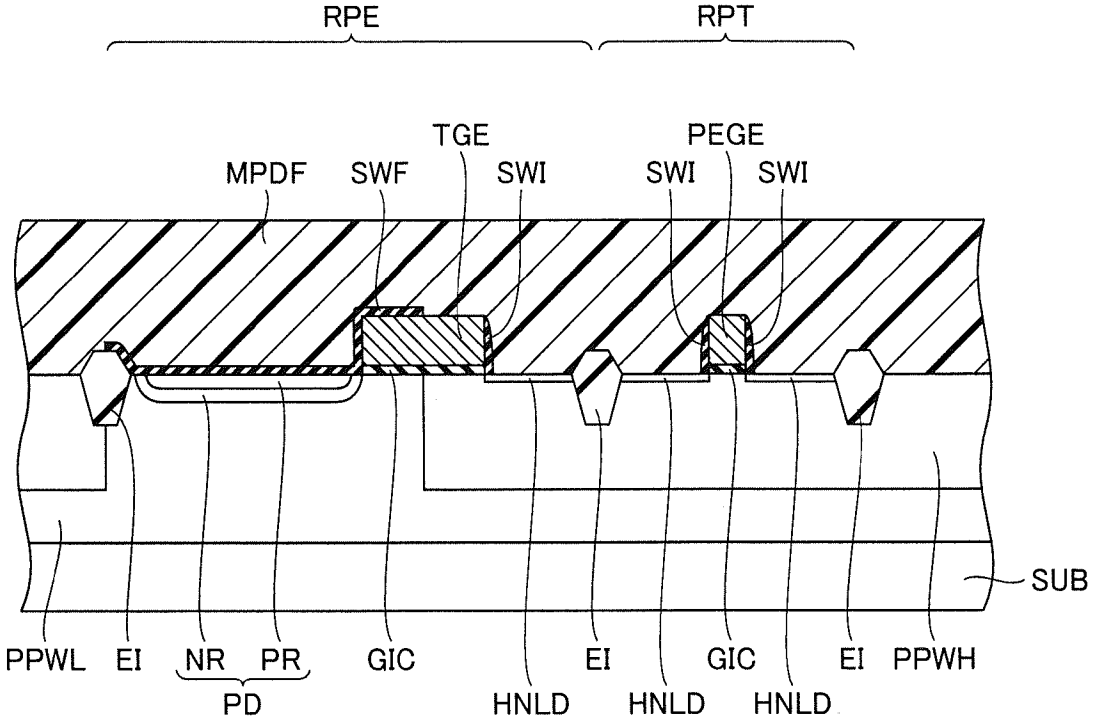

RPCA
RAT
NHGE
SWI
SWI
SUB
EI
HNLD
GIC
HNLD
HPW
EI
RPCL
RPL
PLGE
SWI
SWI
EI
GIN
LPLD
LNW
LPLD
RNL
NLGE
SWI
SWI
EI
GIN
LNLD
LPW
LNLD
RPH
PHGE
SWI
SWI
EI
GIC
HPLD
HNW
HPLD
RNH
NHGE
SWI
SWI
EI
GIC
HNLD
HPW
HNLD
SUB

FIG.17B

[図18A]

FIG.18A


RPE
RPT
TGE
PEGE
MPDF
SWF
SWI
SWI
SWI
SUB
PPWL
EI
NR
PR
PD
GIC
HNLD
EI
HNLD
GIC
HNLD
EI
PPWH

[図18B]

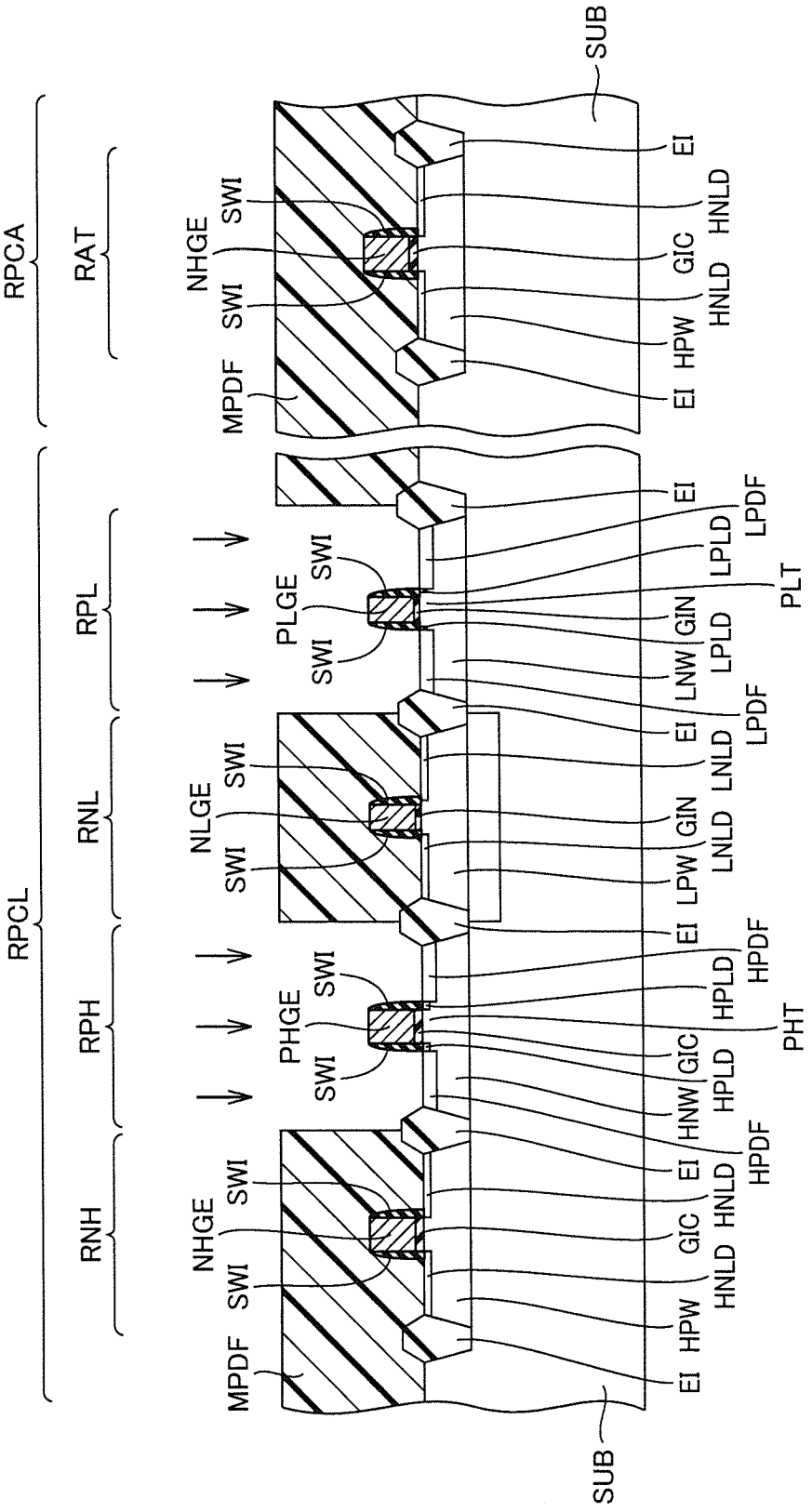
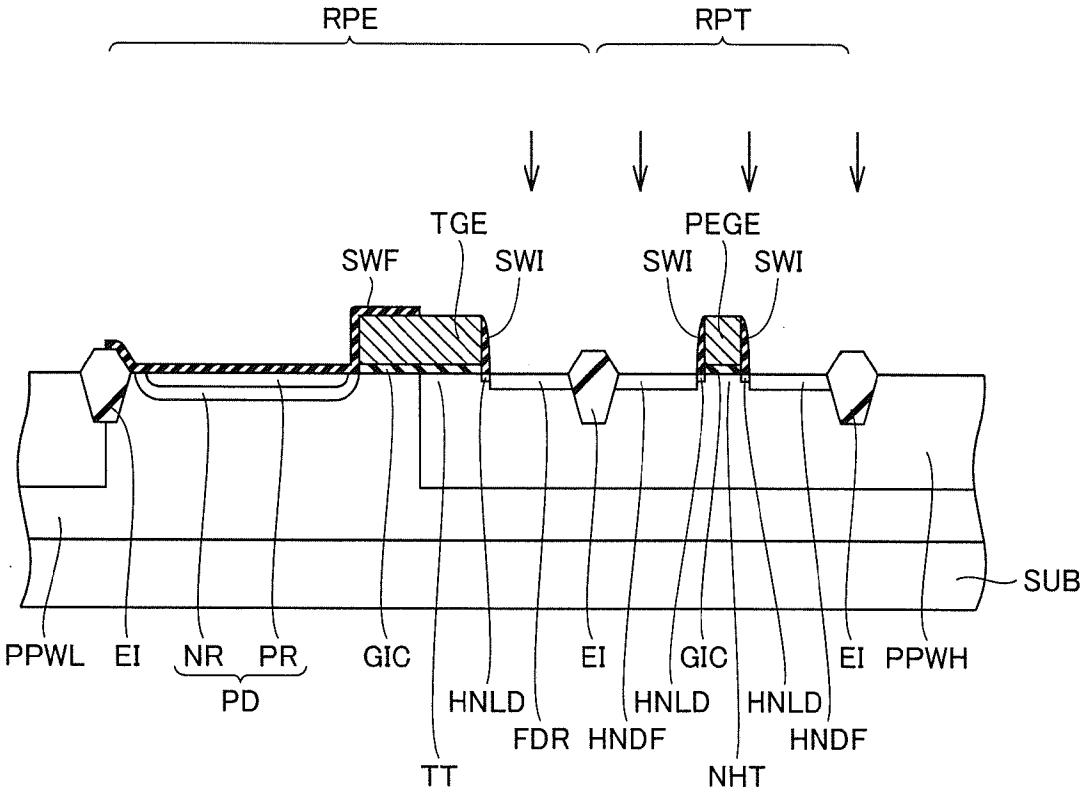

RPCA
RAT
RPCL
RPL
RNL
RPH
RNH
NHGE
NLGE
PHGE
PLGE
SWI
MPDF
EI
HPW
HNLD
GIC
HPLD
HNW
HPDF
PHT
LNW
LNLD
GIN
LPW
LPLD
LPDF
PLT
SUB

FIG.18B

[図19A]

FIG.19A


RPE
RPT
TGE
PEGE
SWF
SWI
SWI
SWI
SUB
PPWL
EI
NR
PR
PD
GIC
HNLD
FDR
TT
EI
HNLD
HNDF
GIC
HNLD
NHT
EI
HNDF
PPWH

[図19B]

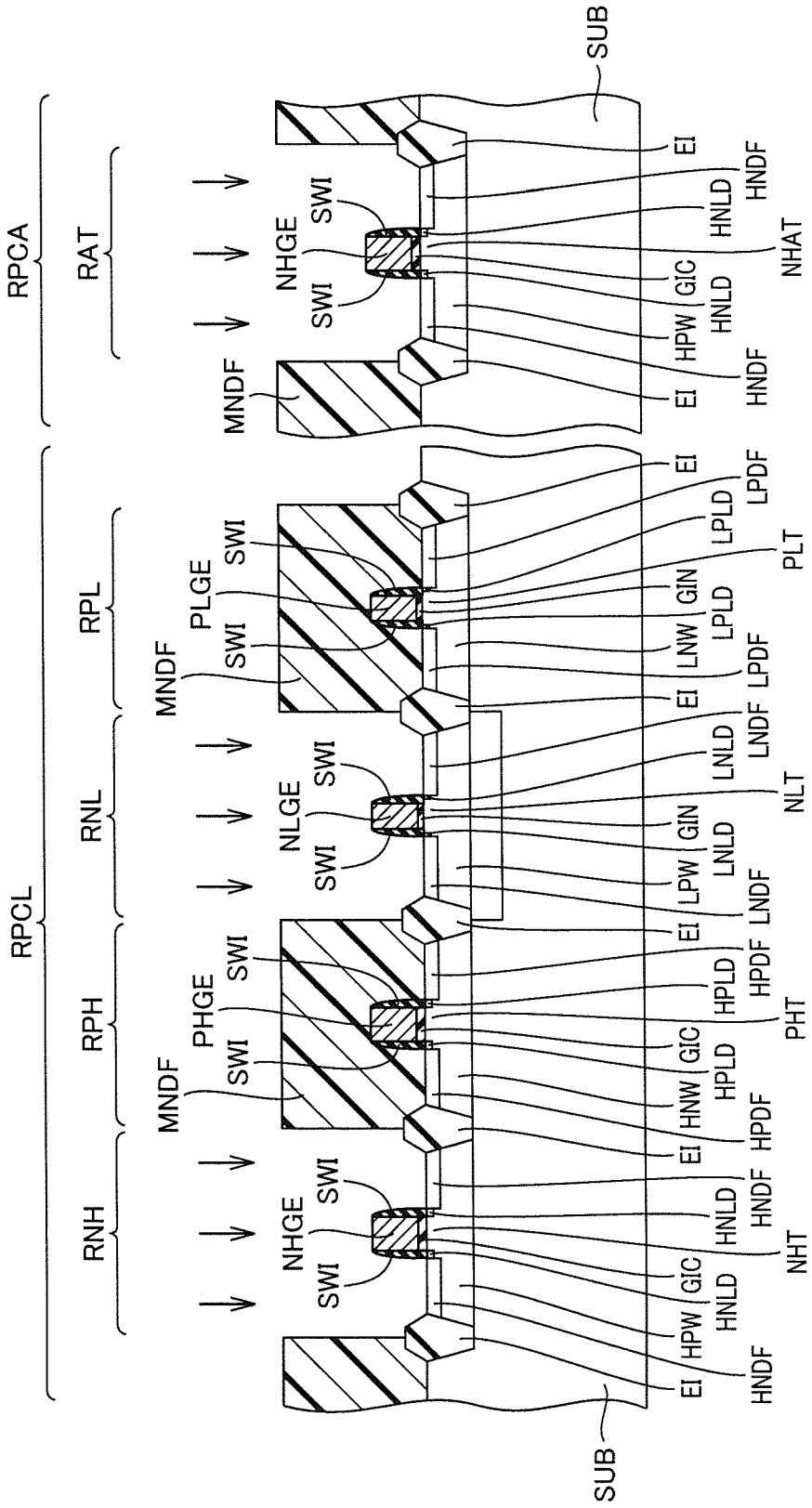

RPCA
RAT
RPCL
RPL
RNL
RPH
RNH
SUB
MNDF
NHGE
PLGE
NLGE
PHGE
SWI
EI
HNDF
HNLD
NHAT
GIC
HPW
HNW
LNW
LPW
GIN
LPDF
LPLD
PLT
LNDF
LNLD
NLT
HPDF
HPLD
PHT
NHT

FIG.19B

[図20A]

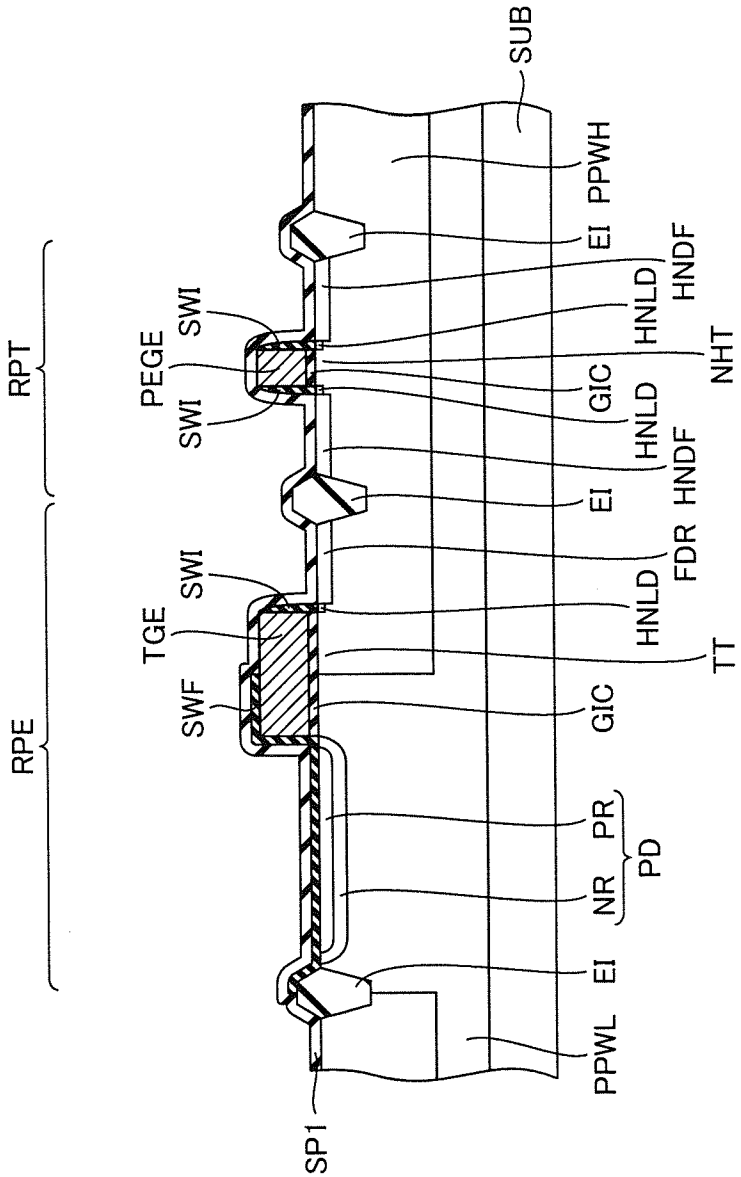

SUB
PPWH
EI
HNDF
HNLD
NHT
GIC
HNLD
HNDF
EI
FDR
HNLD
TT
GIC
PR
NR
PD
EI
PPWL
SP1
RPT
RPE
PEGE
SWI
SWI
SWI
TGE
SWF

FIG.20A

[図20B]

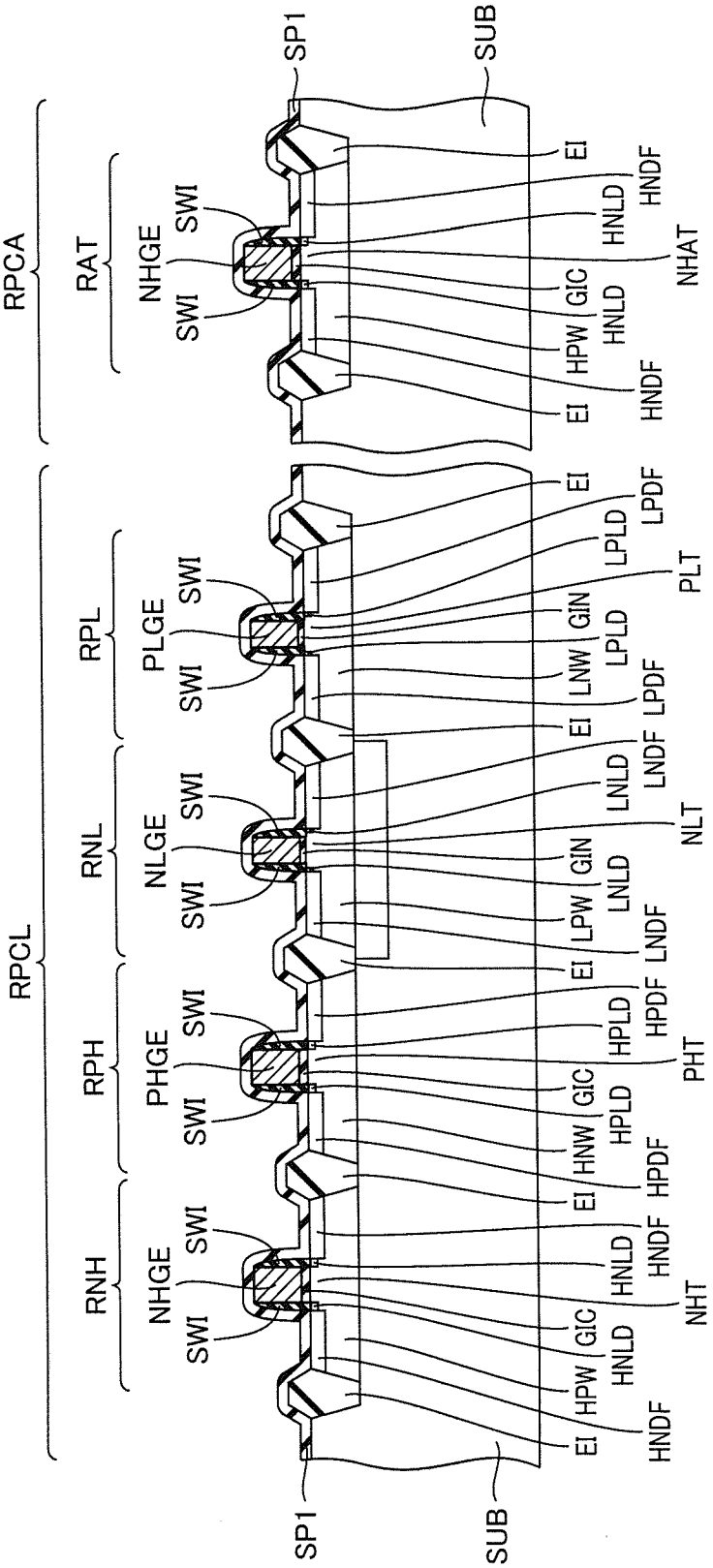

RPCA
RAT
NHGE
SWI
RPCL
RPL
PLGE
RNL
NLGE
RPH
PHGE
RNH
SP1
SUB
EI
HNDF
HNLD
NHAT
GIC
HPW
LPDF
LPLD
PLT
GIN
LNW
LNDF
LNLD
NLT
LPW
HPDF
HPLD
PHT
HNW
NHT

FIG.20B

[図21A]

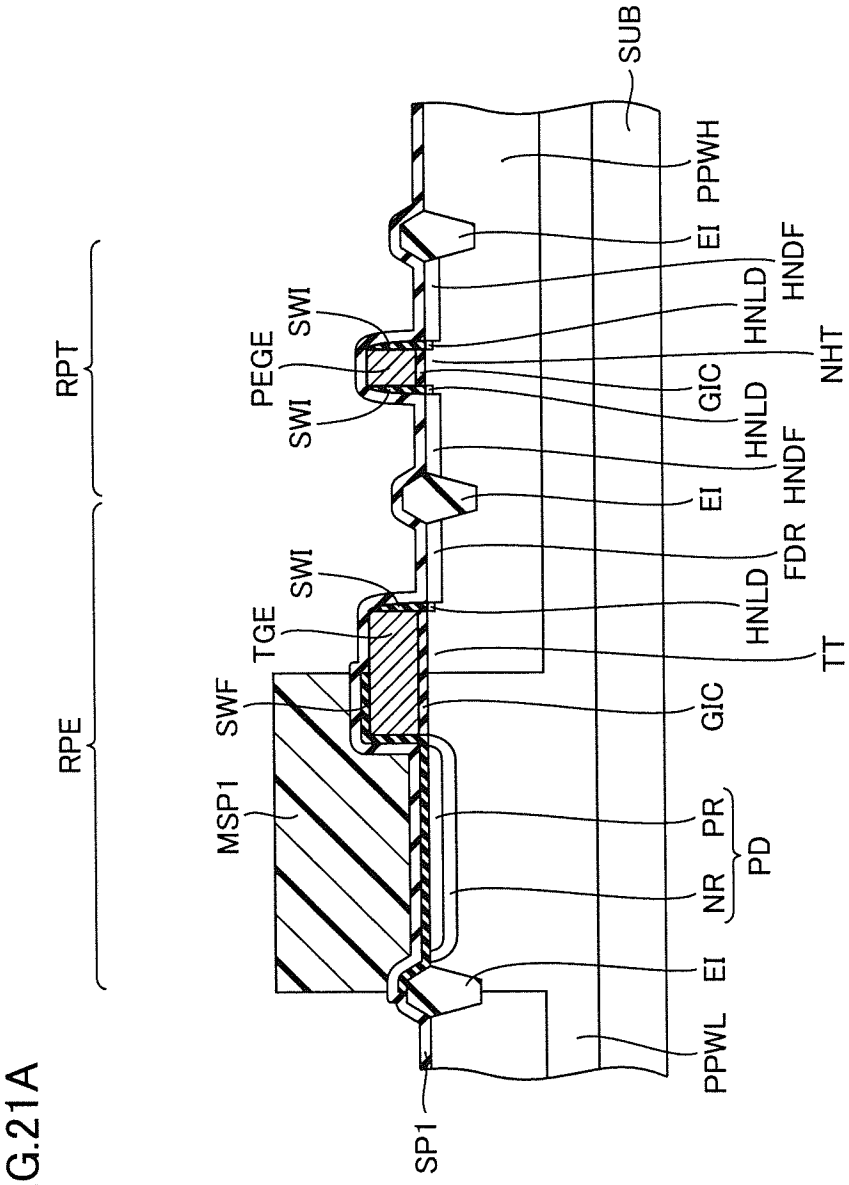
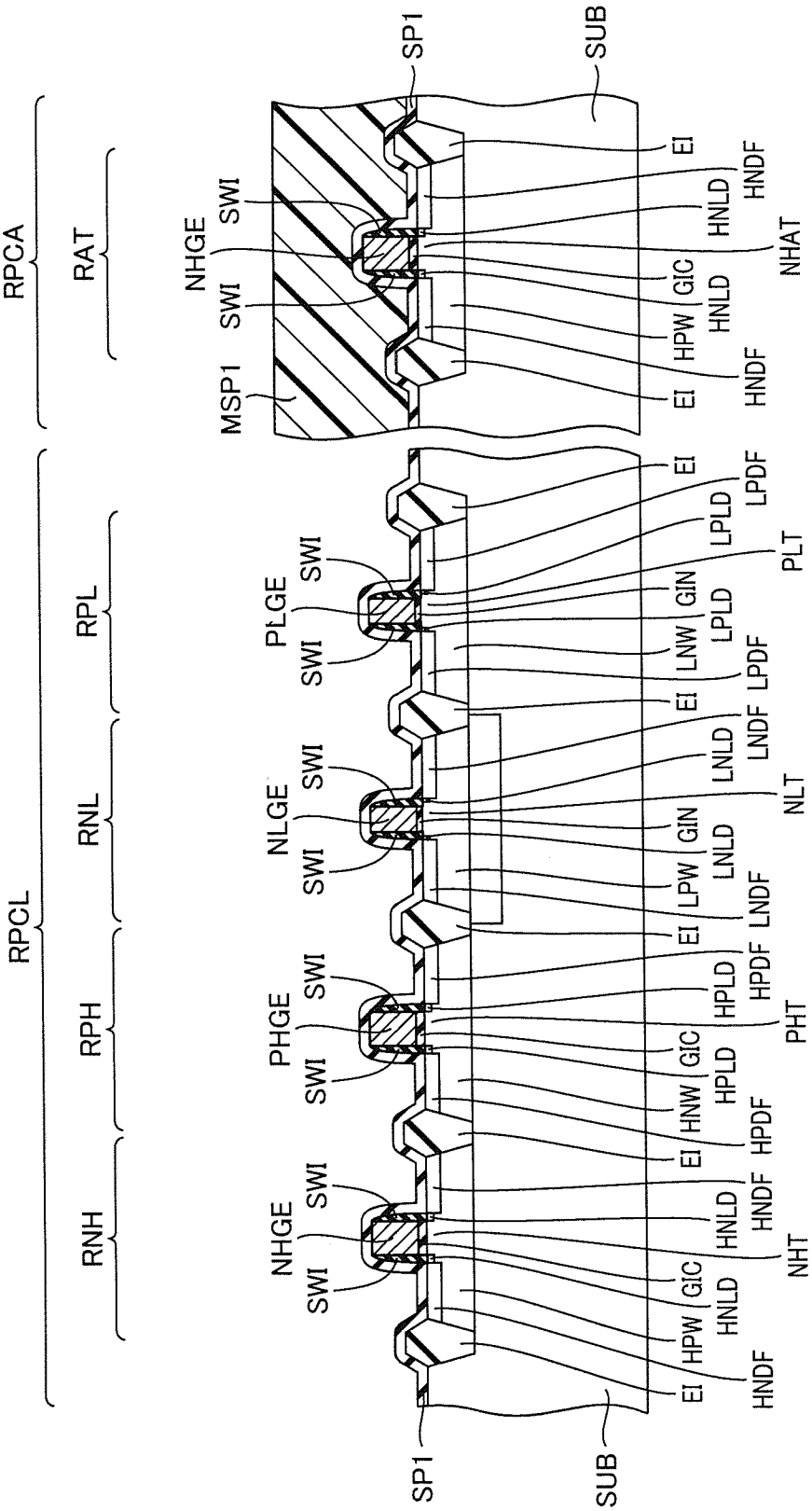

SUB
PPWH
EI
HNDF
HNLD
NHT
GIC
HNLD
HNDF
EI
FDR
HNLD
TT
GIC
PR
NR
PD
EI
PPWL
SP1
RPT
RPE
SWI
PEGE
SWI
SWI
TGE
SWF
MSP1

FIG.21A

[図21B]

FIG.21B


RPCA
RAT
RPCL
RPL
RNL
RPH
RNH
SP1
SUB
MSP1
NHGE
PLGE
NLGE
PHGE
SWI
EI
HNDF
HNLD
NHAT
GIC
HPW
LPDF
LPLD
PLT
GIN
LNW
LNDF
LNLD
NLT
LPW
HPDF
HPLD
PHT
HNW
NHT

[図21C]

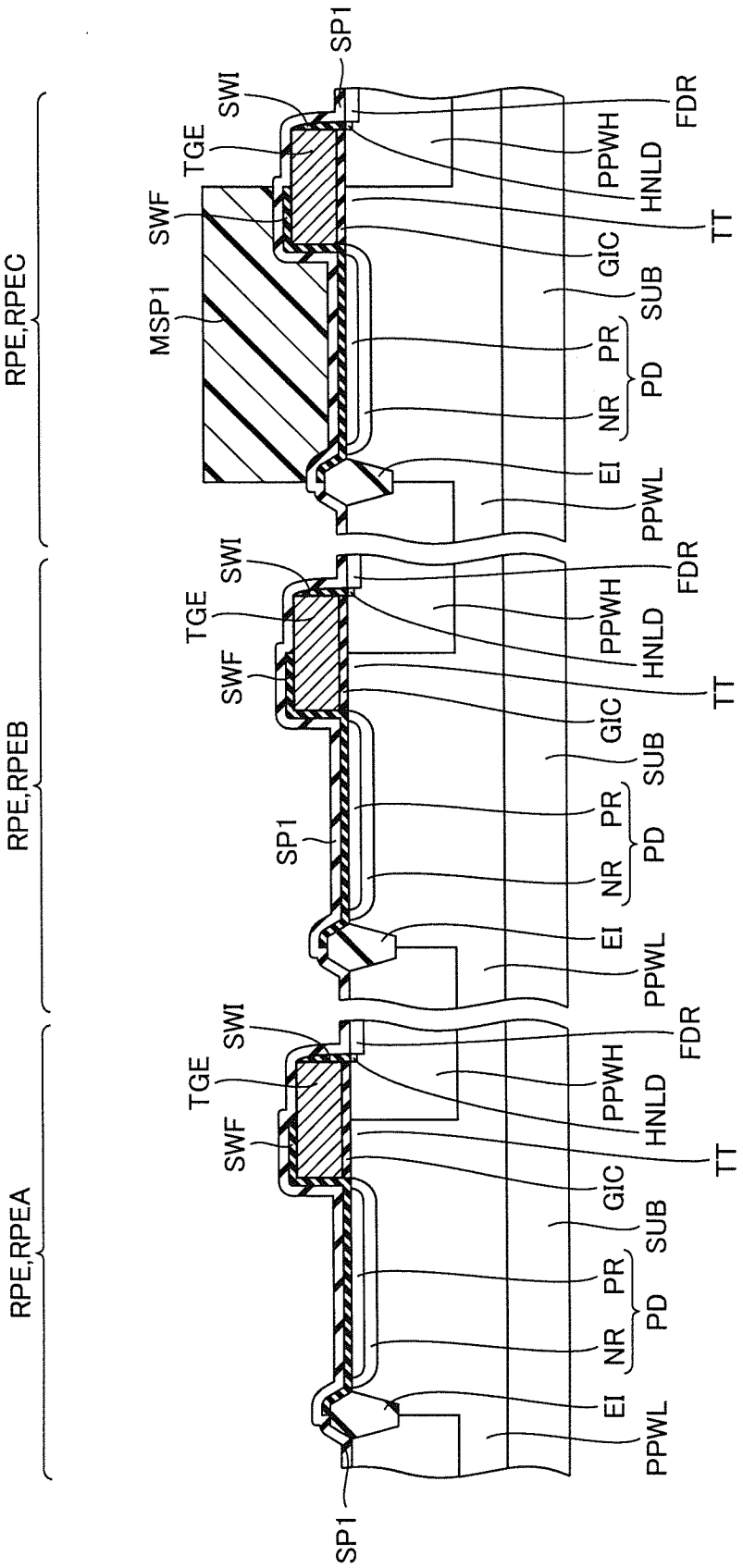

RPE,RPEC
RPE,RPEB
RPE,RPEA
SP1
SWI
TGE
SWF
MSP1
FDR
PPWH
HNLD
TT
GIC
SUB
PR
NR
PD
EI
PPWL

FIG.21C

[図22]

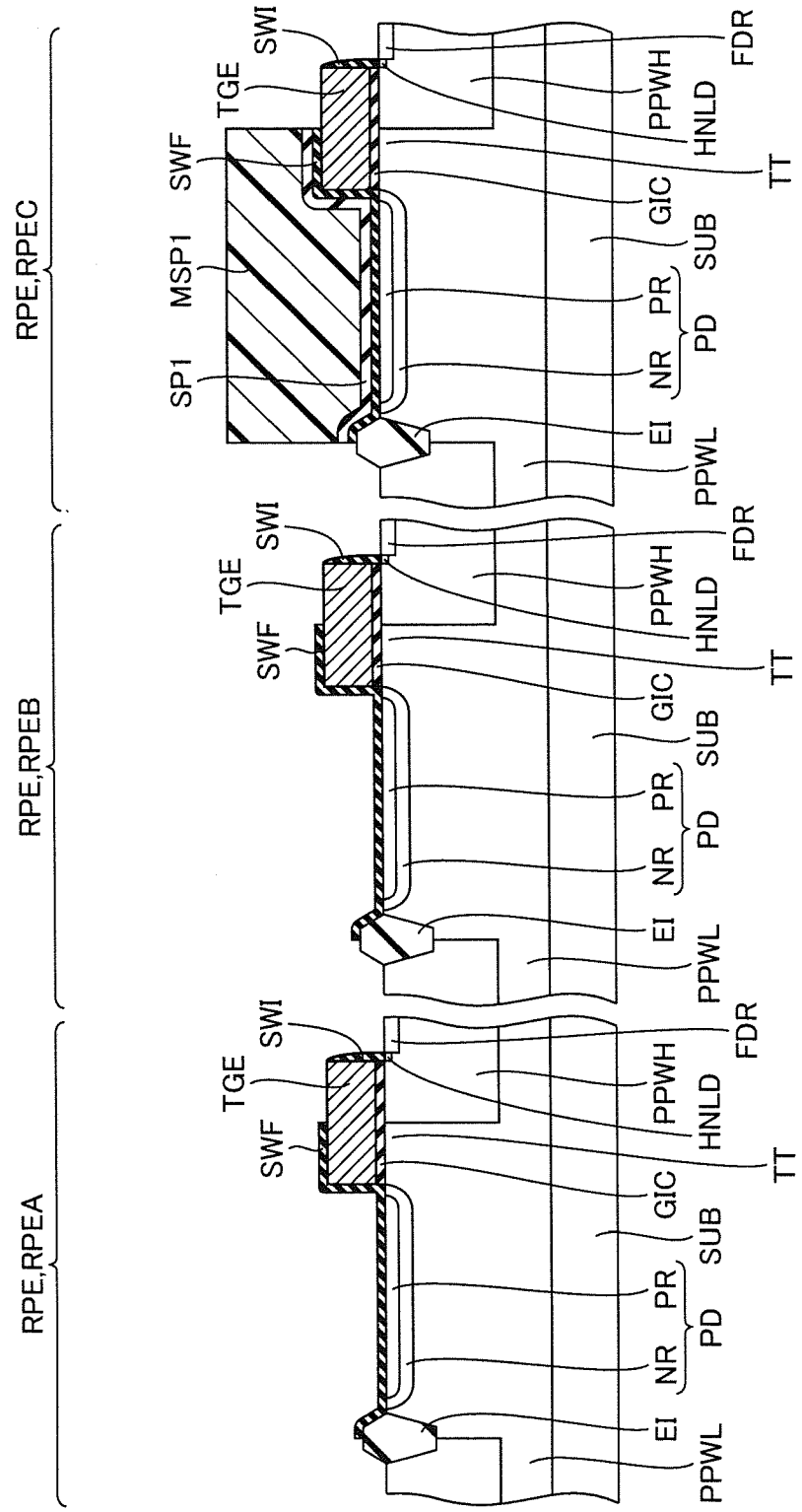

RPE,RPEC
RPE,RPEB
RPE,RPEA
SWI
TGE
SWF
MSP1
SP1
FDR
PPWH
HNLD
TT
GIC
SUB
PR
NR
PD
EI
PPWL

FIG.22

[図23A]

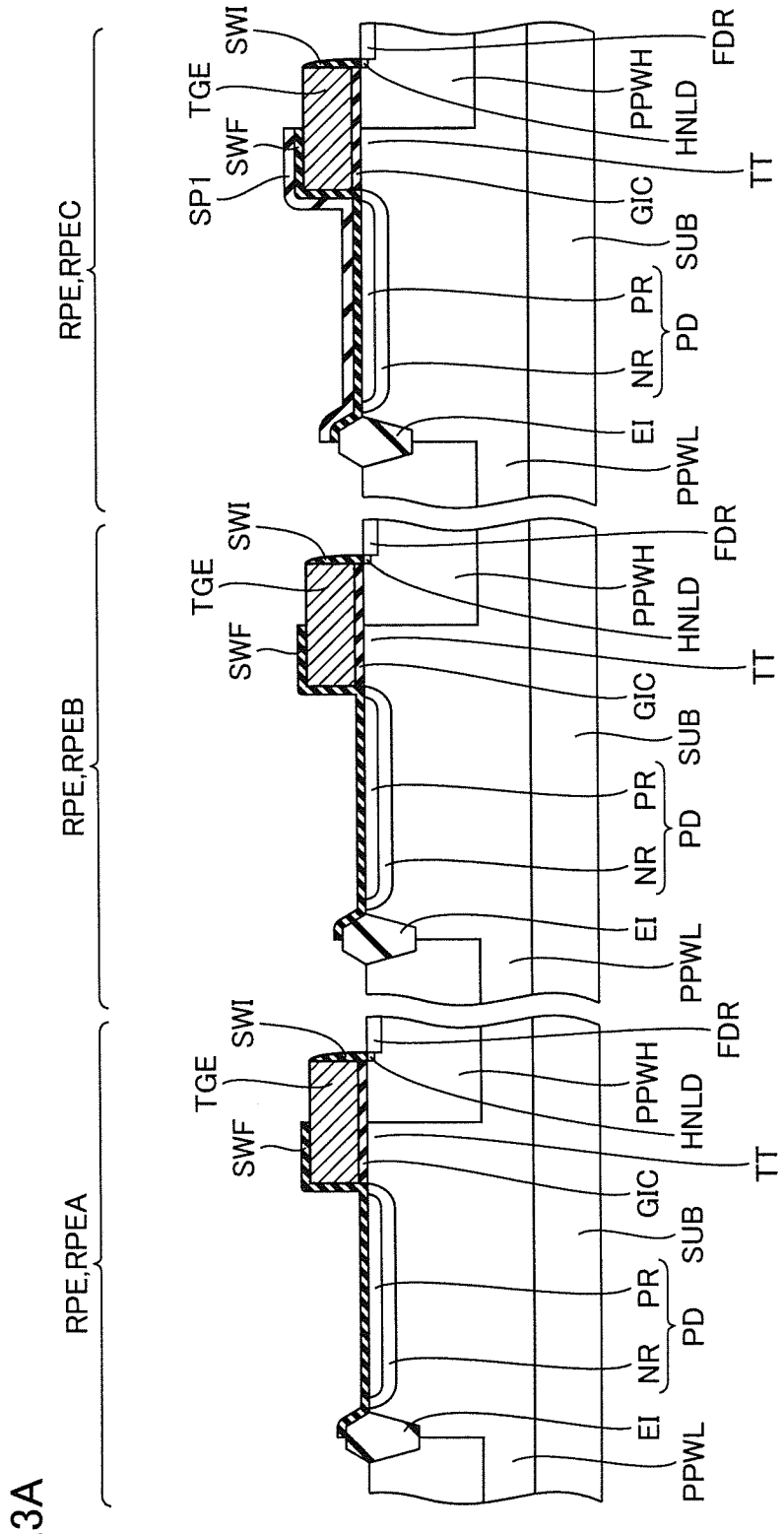
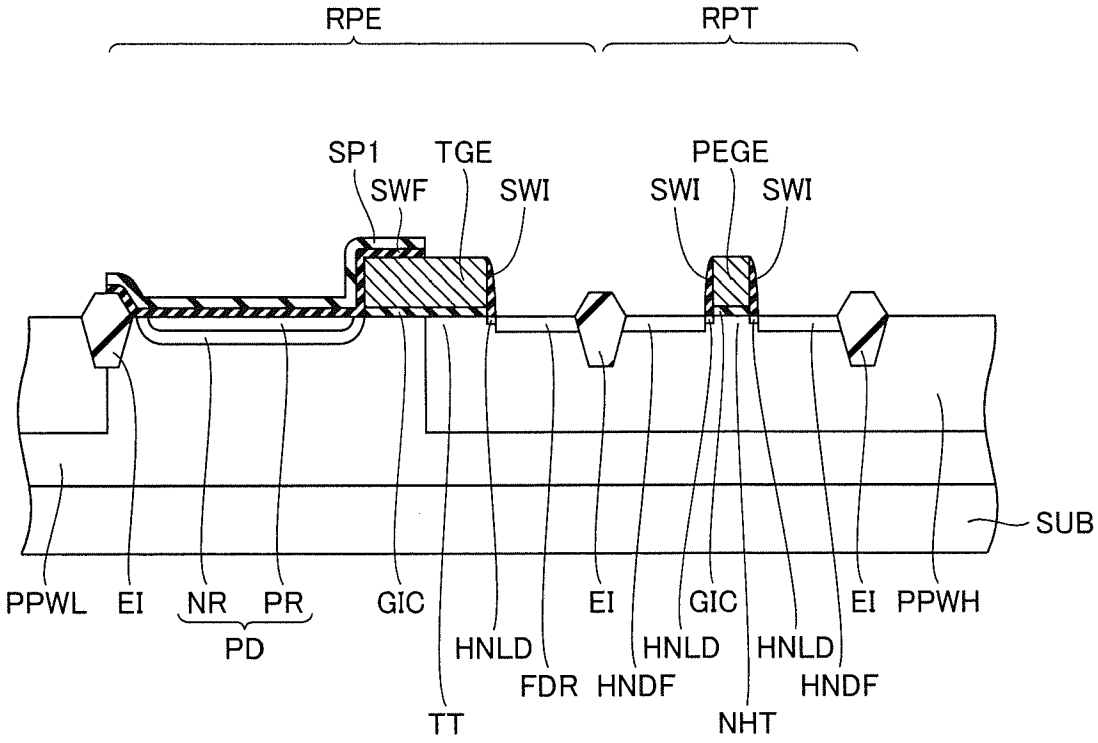

RPE,RPEC
RPE,RPEB
RPE,RPEA
SWI
TGE
SWF
SP1
FDR
PPWH
HNLD
TT
GIC
SUB
PR
PD
NR
EI
PPWL

FIG.23A

[図23B]

FIG.23B


RPE
RPT
SP1
SWF
TGE
SWI
PEGE
SWI
SWI
SUB
PPWL
EI
NR
PR
PD
GIC
TT
HNLD
FDR
EI
HNDF
HNLD
GIC
NHT
HNLD
HNDF
EI
PPWH

[図23C]

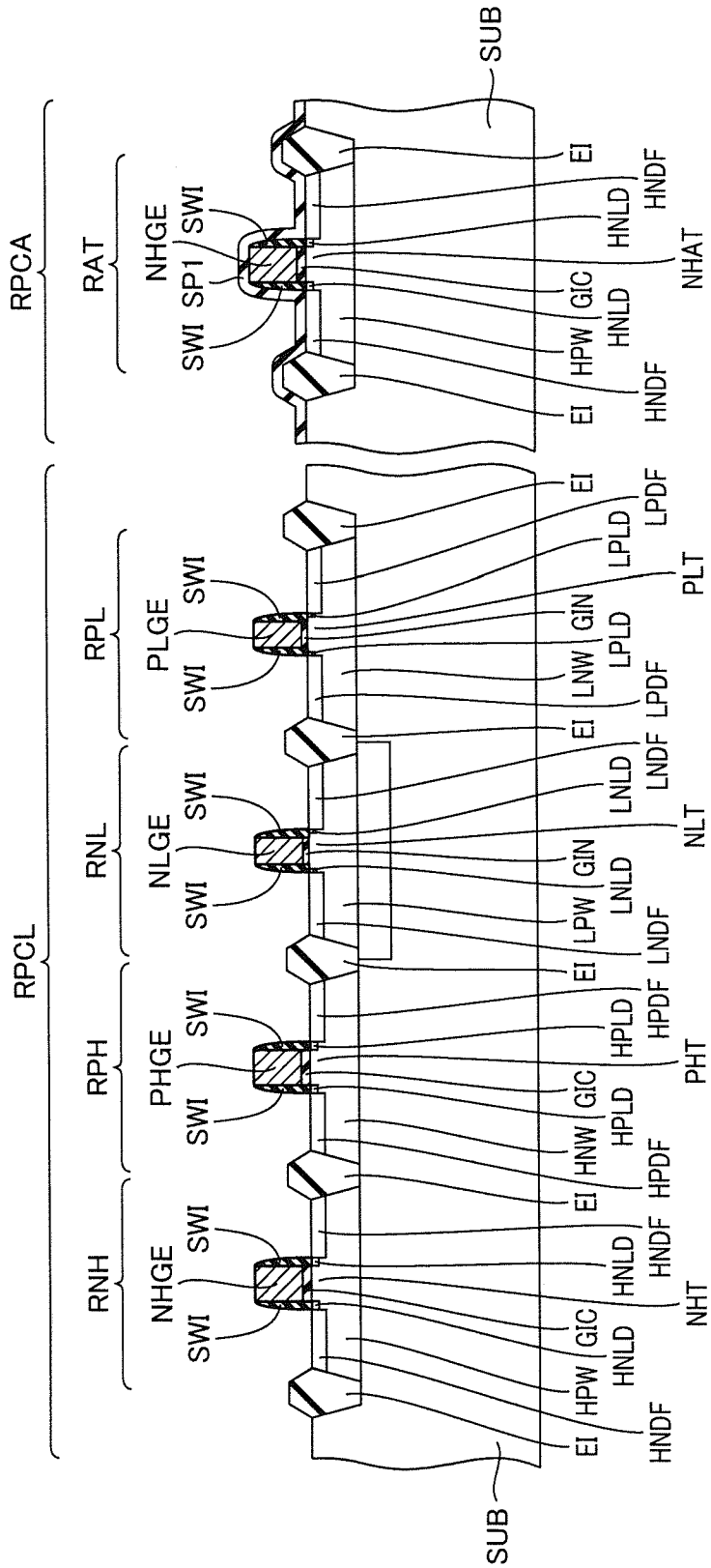
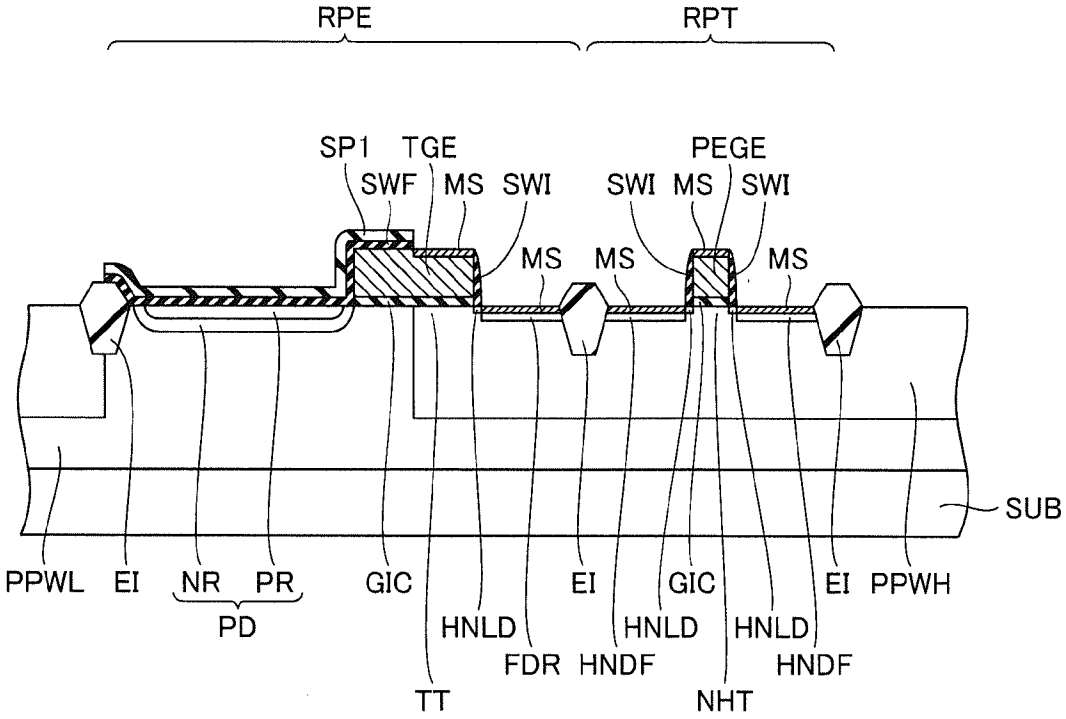

SUB
RPCA
RAT
NHGE
SWI
SP1
SWI
EI
HNLD
HNDF
NHAT
GIC
HNLD
HPW
HNDF
EI
RPCL
RPL
PLGE
SWI
SWI
EI
LPLD
LPDF
PLT
GIN
LPLD
LNW
LPDF
EI
RNL
NLGE
SWI
SWI
LNLD
LNDF
NLT
GIN
LNLD
LPW
LNDF
EI
RPH
PHGE
SWI
SWI
HPLD
HPDF
PHT
GIC
HPLD
HNW
HPDF
EI
RNH
NHGE
SWI
SWI
HNLD
HNDF
NHT
GIC
HNLD
HPW
HNDF
EI
SUB

FIG.23C

[図24A]

FIG.24A


RPE
RPT
SP1
TGE
PEGE
SWF
MS
SWI
SWI
MS
SWI
MS
MS
MS
SUB
PPWL
EI
NR
PR
PD
GIC
HNLD
FDR
TT
EI
HNLD
HNDF
GIC
NHT
HNLD
HNDF
EI
PPWH

[図24B]

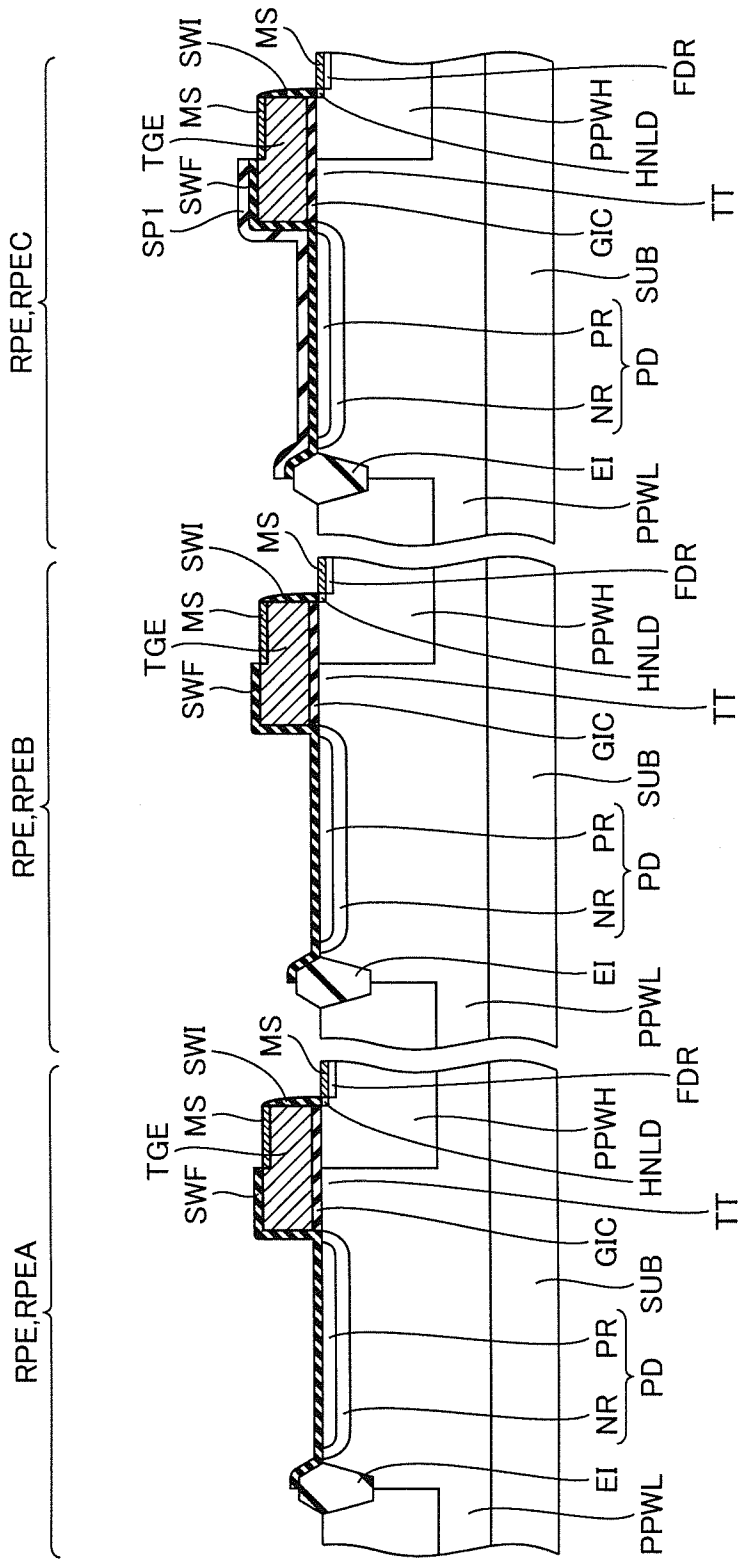

RPE,RPEA
RPE,RPEB
RPE,RPEC
SP1
TGE
SWF
SWI
MS
PPWH
HNLD
FDR
TT
GIC
SUB
PR
PD
NR
EI
PPWL

FIG.24B

[図24C]

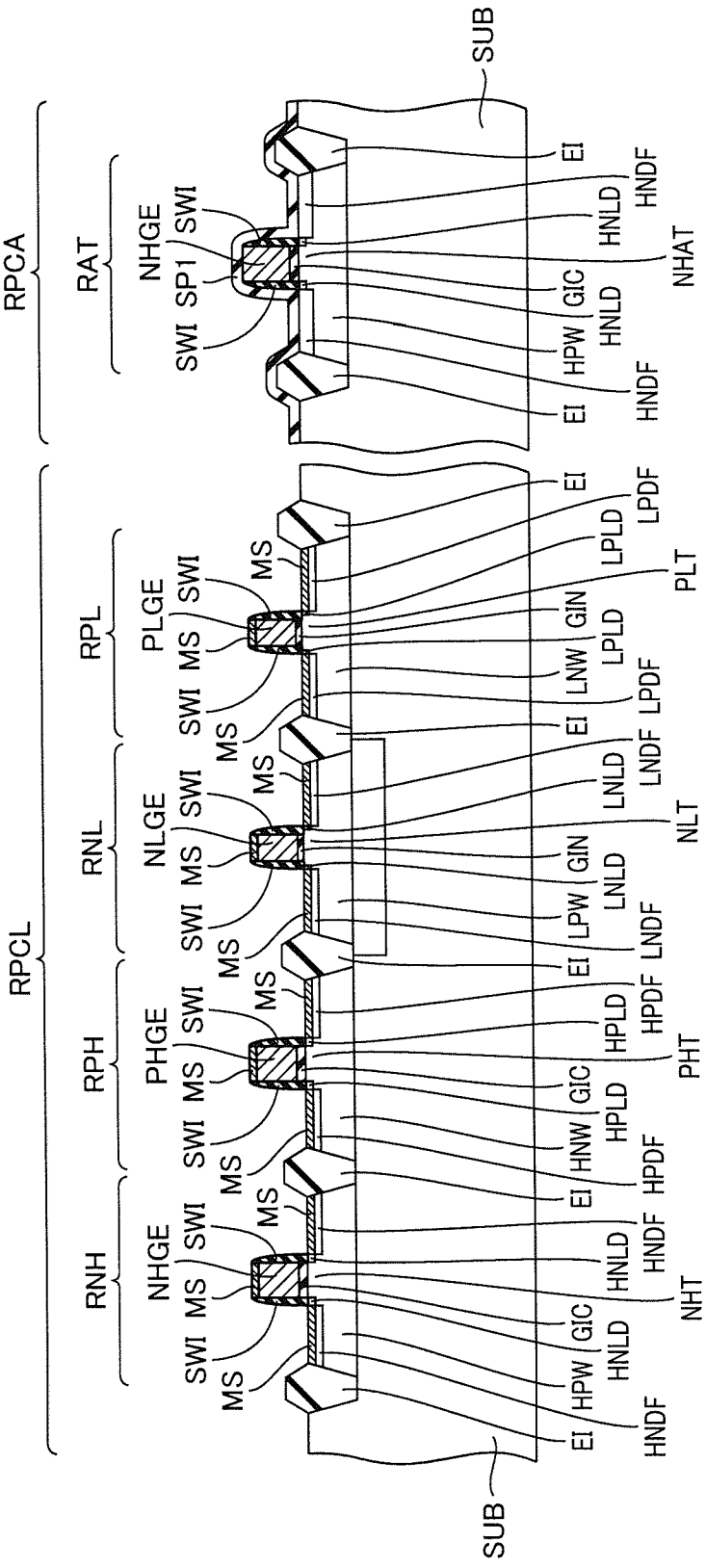

SUB
RPCA
RAT
NHGE
SWI
SP1
SWI
EI
HNDF
HNLD
NHAT
GIC
HPW
HNLD
HNDF
EI
SUB
RPCL
RPL
PLGE
SWI
MS
EI
LPDF
LPLD
PLT
GIN
LPLD
LNW
LPDF
EI
LNDF
LNLD
RNL
NLGE
SWI
MS
NLT
GIN
LNLD
LPW
LNDF
EI
HPDF
HPLD
RPH
PHGE
SWI
MS
PHT
GIC
HPLD
HNW
HPDF
EI
HNDF
HNLD
RNH
NHGE
SWI
MS
NHT
GIC
HNLD
HPW
HNDF
EI

FIG.24C

[図25A]

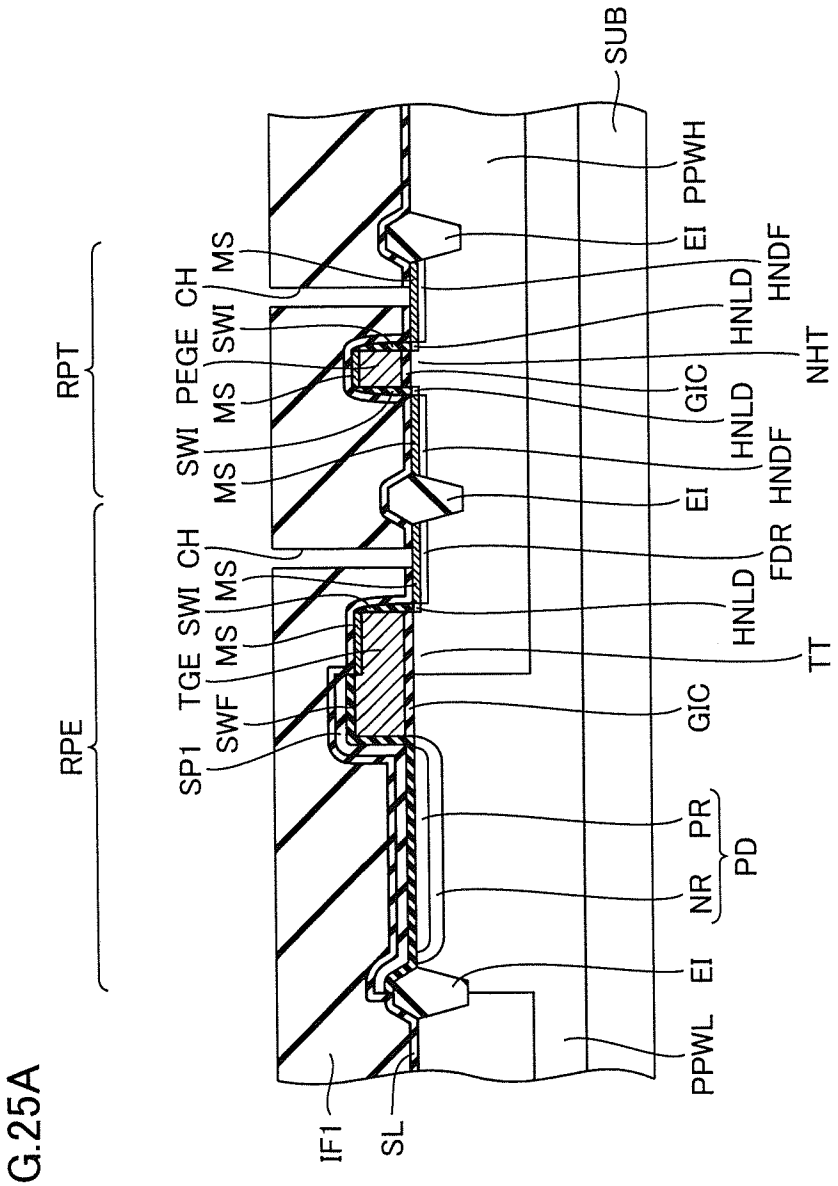

SUB
EI
PPWH
HNDF
HNLD
NHT
GIC
HNLD
EI
HNDF
FDR
HNLD
TT
GIC
PR
NR
PD
EI
PPWL
IF1
SL
RPT
RPE
MS
CH
SWI
PEGE
MS
SWI
MS
CH
MS
SWI
TGE
MS
SP1
SWF

FIG.25A

[図25B]

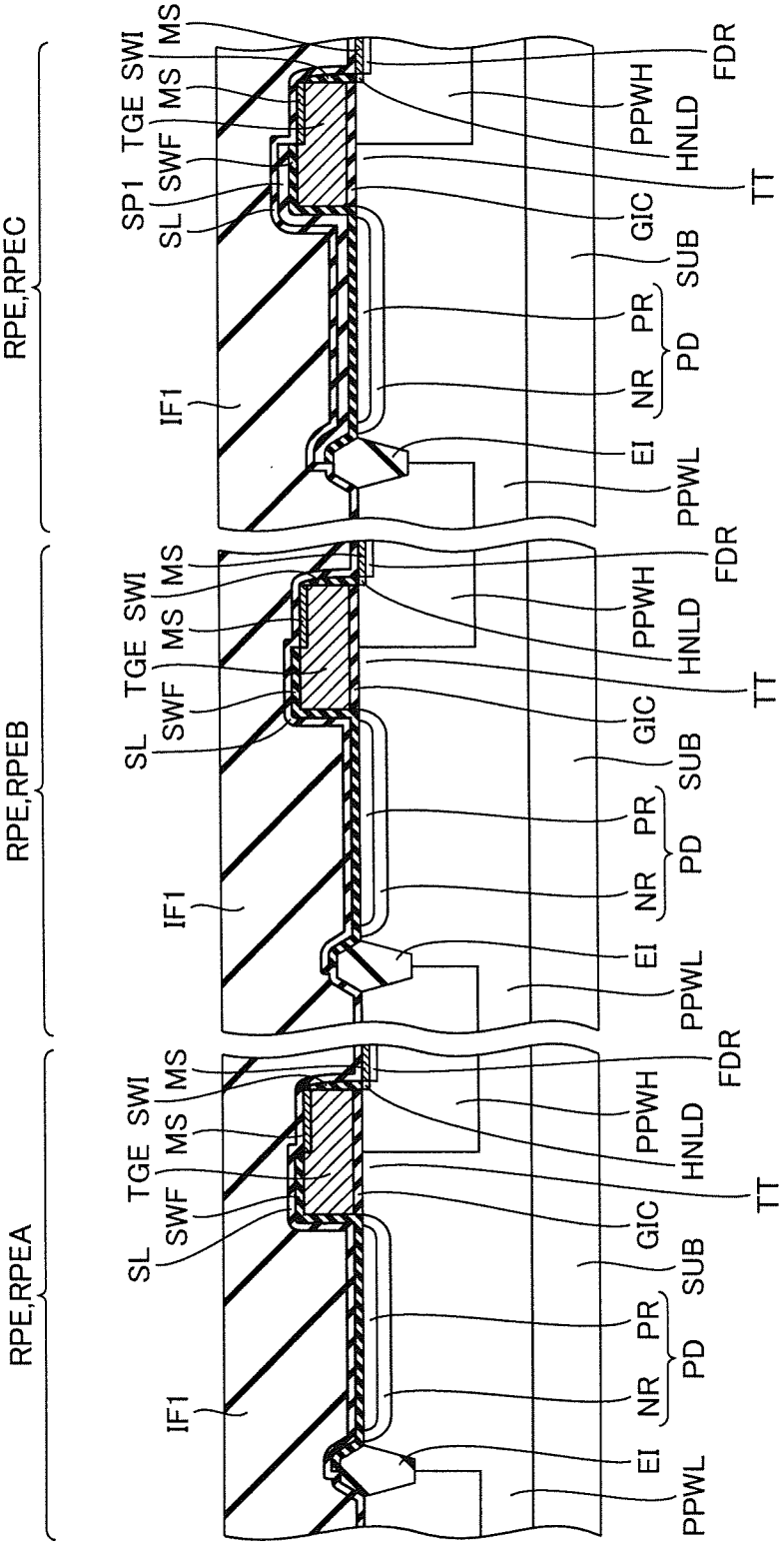

RPE,RPEC
RPE,RPEB
RPE,RPEA
SP1
SL
TGE
SWF
SWI
MS
IF1
NR
PR
PD
EI
PPWL
SUB
GIC
PPWH
HNLD
FDR
TT

FIG.25B

[図25C]

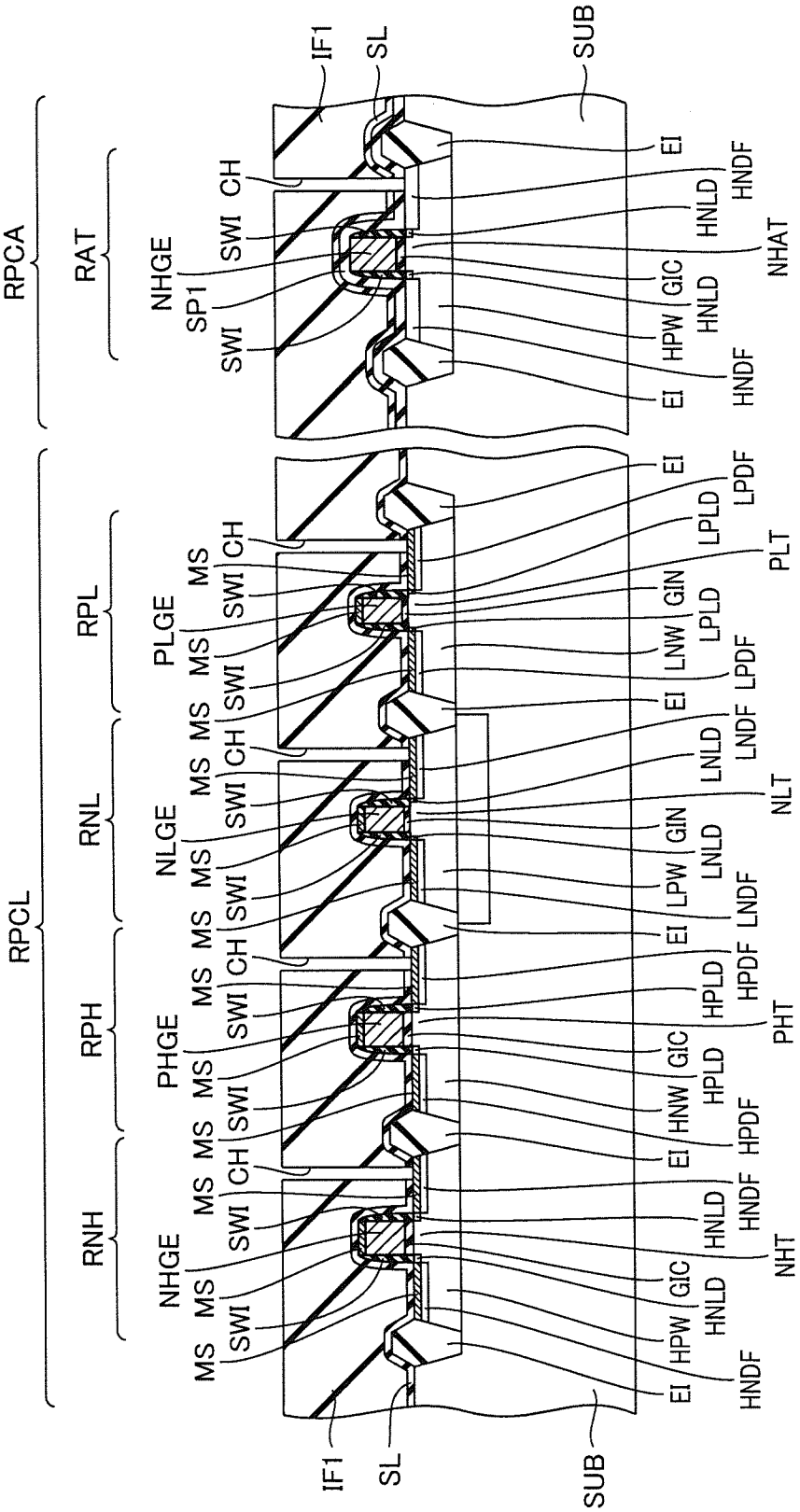

RPCA
RAT
RPCL
RPL
RNL
RPH
RNH
NHGE
PLGE
NLGE
PHGE
SP1
SWI
CH
MS
EI
HNDF
HNLD
NHAT
GIC
HPW
HNW
LNW
GIN
LPW
LPLD
LPDF
PLT
LNLD
LNDF
NLT
HPLD
HPDF
PHT
NHT
IF1
SL
SUB

FIG.25C

[図26A]

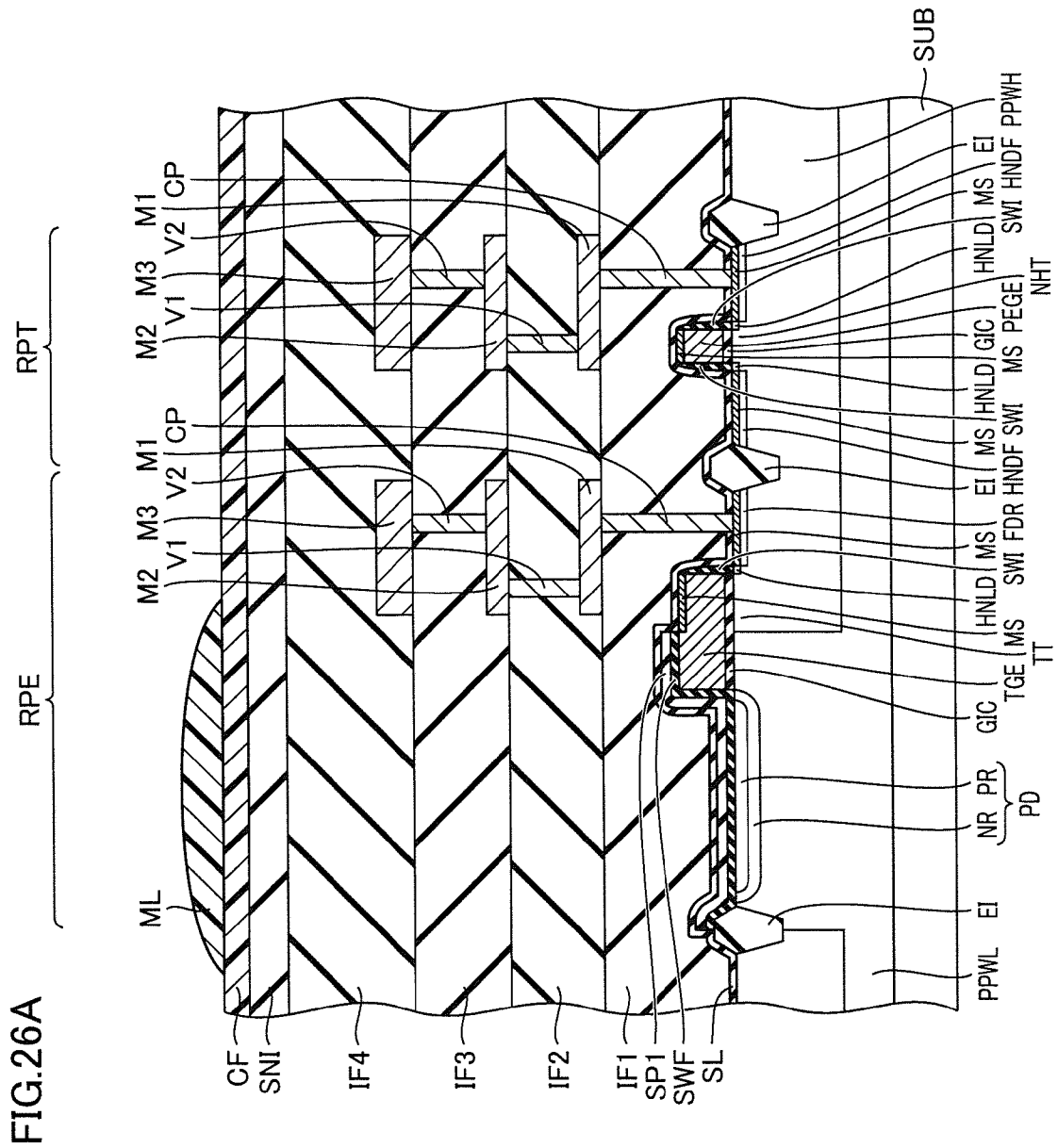

SUB
RPT
RPE
M1
V2
M3
V1
M2
CP
ML
CF
SNI
IF4
IF3
IF2
IF1
SP1
SWF
SL
PPWH
HNDF
SWI
MS
EI
HNLD
GIC
PEGE
NHT
FDR
TGE
TT
PR
NR
PD
PPWL

FIG.26A

[図26B]

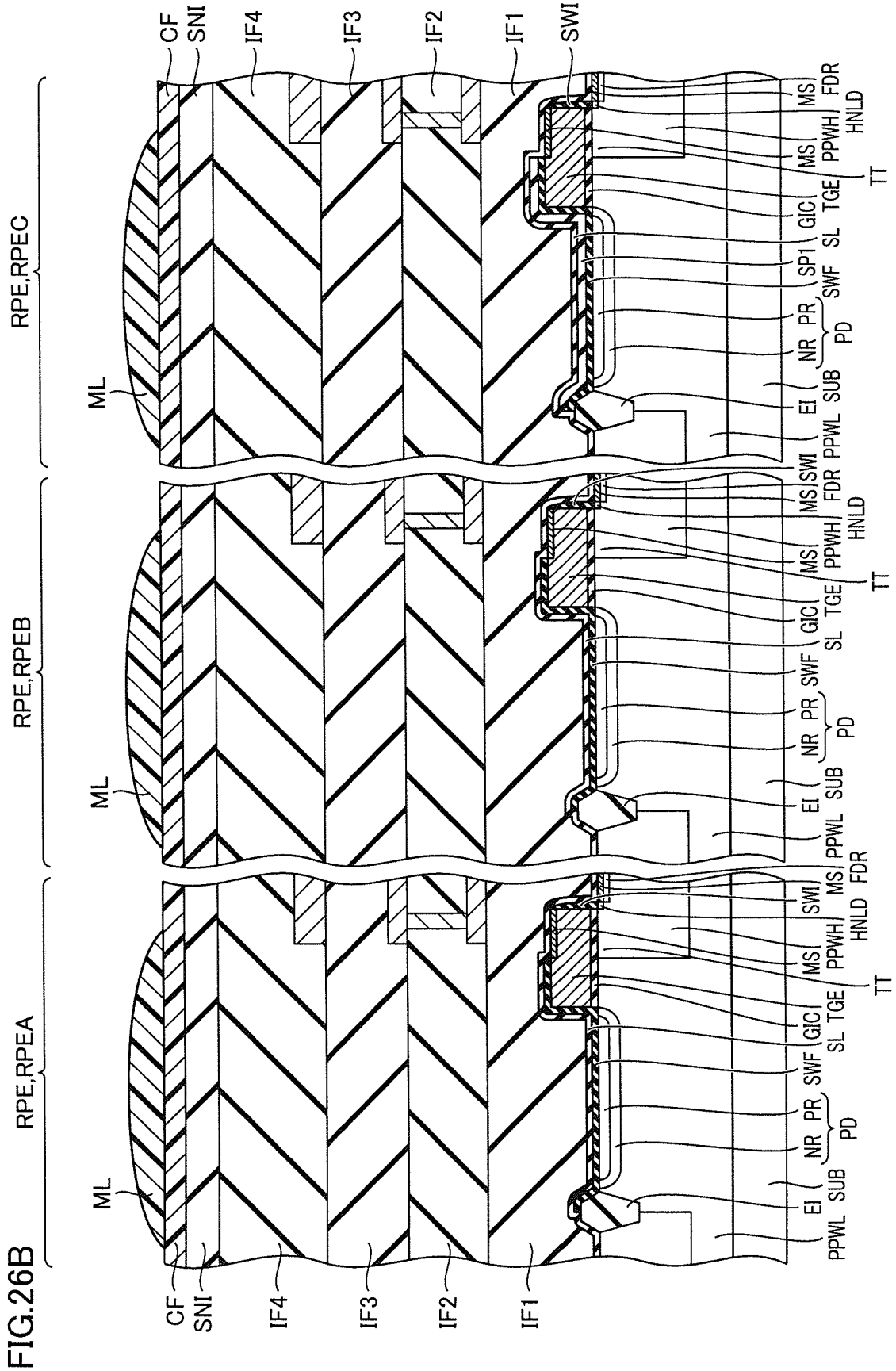

RPE,RPEA
RPE,RPEB
RPE,RPEC
ML
CF
SNI
IF4
IF3
IF2
IF1
SWI
FDR
HNLD
MS
PPWH
TT
GIC
TGE
SL
SP1
SWF
PR
NR
PD
EI
SUB
PPWL

FIG.26B

[図26C]

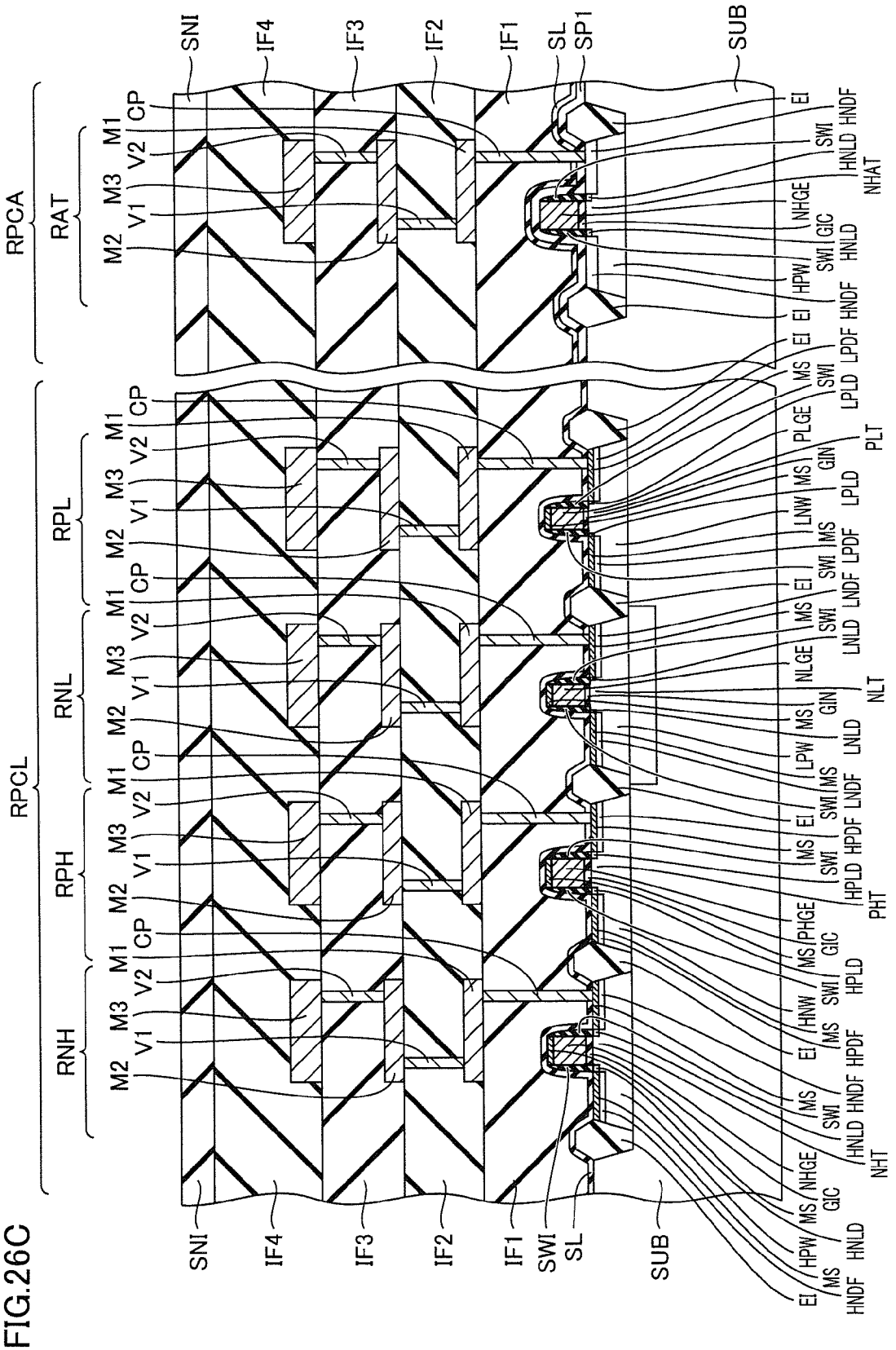

RPCA
RAT
M2
V1
M3
V2
M1
CP
RPCL
RNH
RPH
RNL
RPL
SNI
IF4
IF3
IF2
IF1
SL
SP1
SUB
SWI
EI
HNDF
HNLD
NHAT
NHGE
GIC
HPW
MS
SWI
LPDF
LPLD
PLGE
PLT
GIN
LNW
LNDF
LNLD
NLGE
NLT
LPW
HPDF
HPLD
PHGE
PHT
HNW
HPDF
HNLD
NHT

FIG.26C

[図27A]

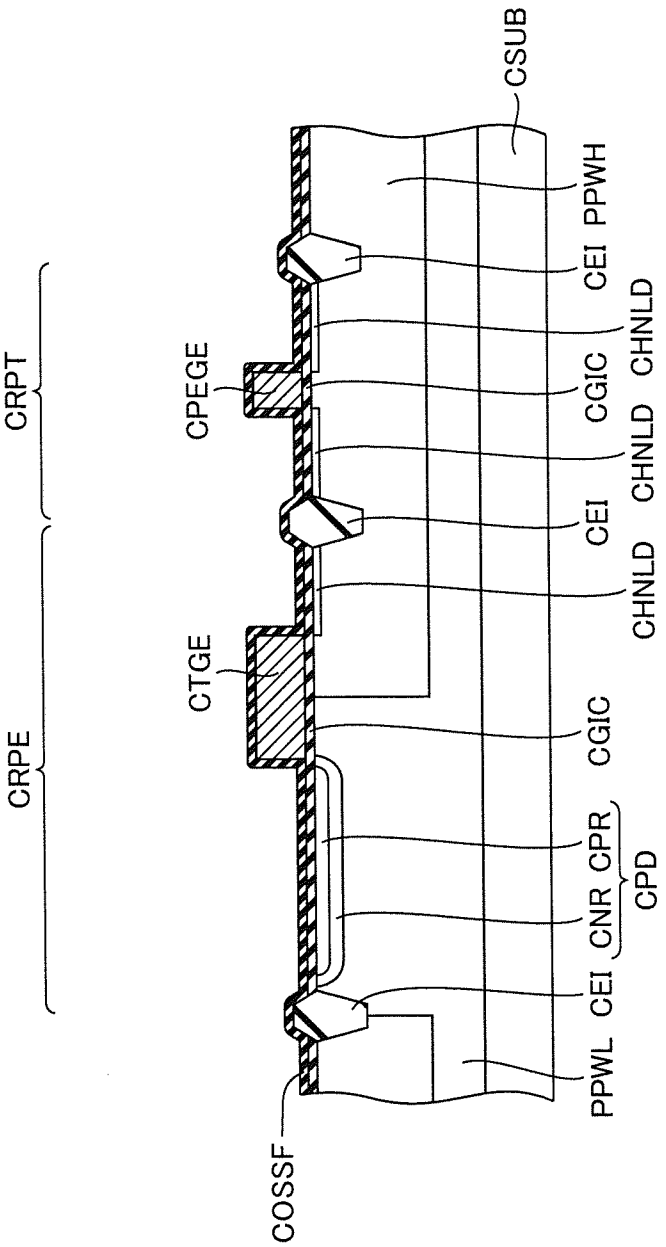

CSUB
PPWH
CEI
CHNLD
CGIC
CHNLD
CHNLD
CEI
CHNLD
CGIC
CPR
CNR
CPD
CEI
PPWL
COSSF
CRPT
CRPE
CPEGE
CTGE

FIG.27A

[図27B]

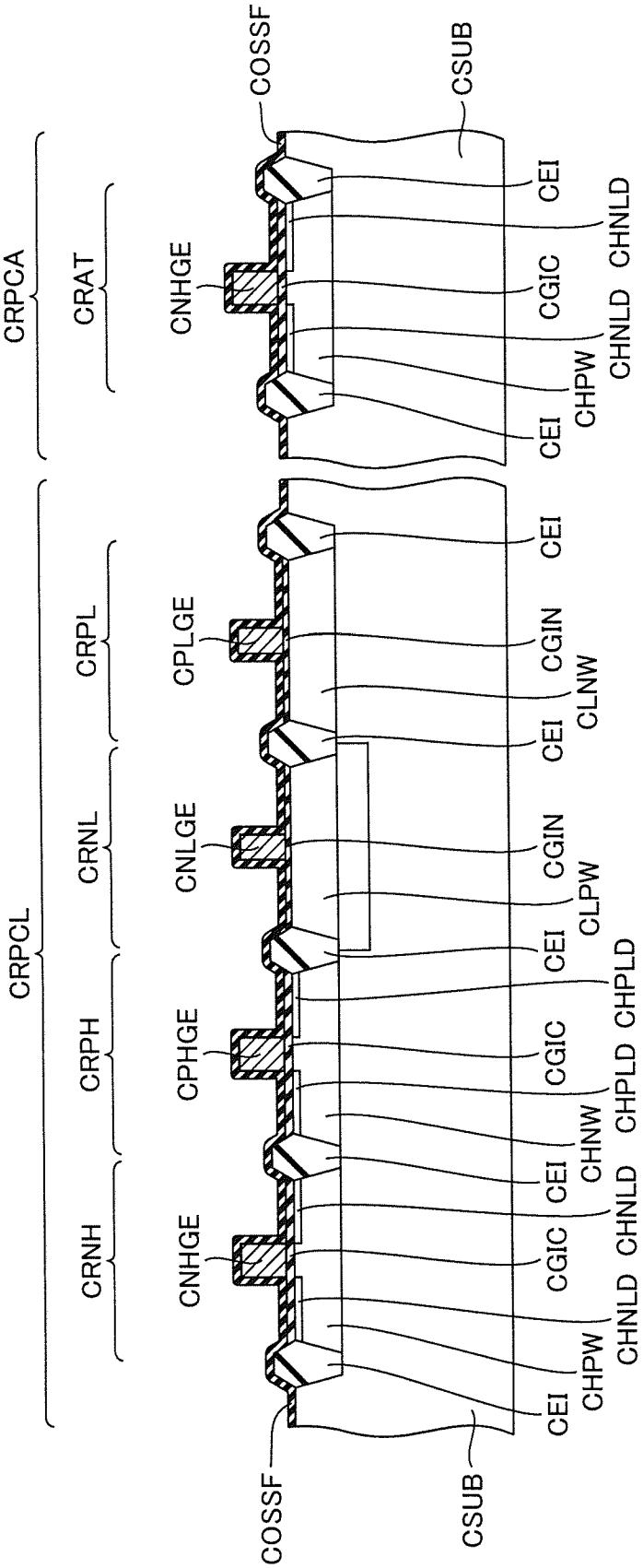
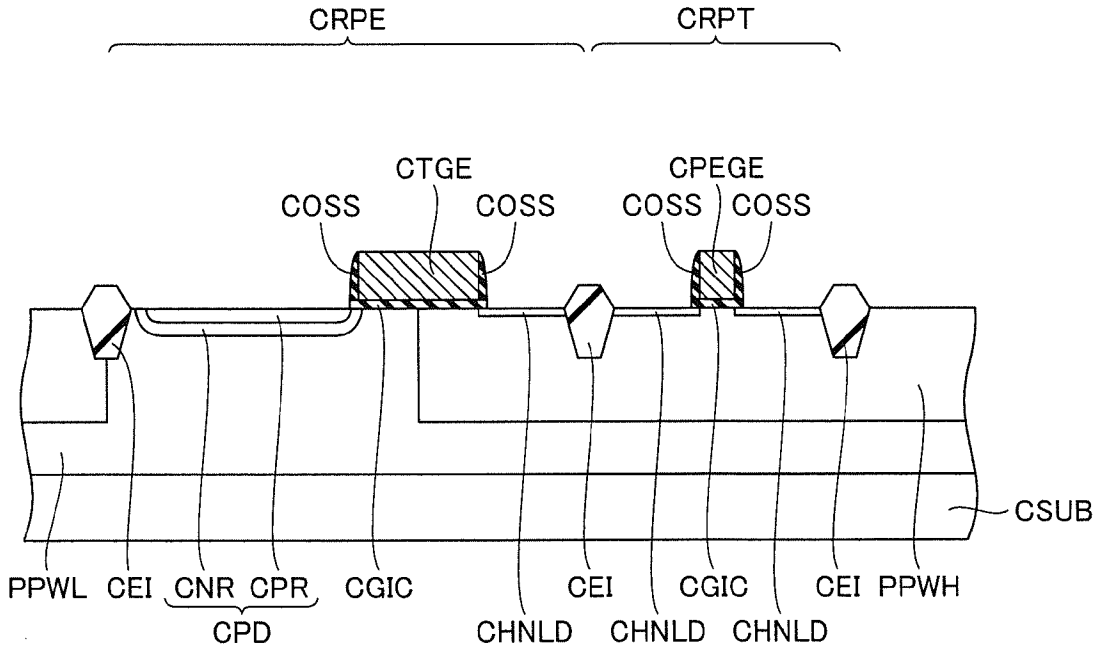

COSSF
CSUB
CRPCA
CRAT
CNHGE
CEI
CHNLD
CGIC
CHNLD
CHPW
CEI
CRPCL
CRPL
CPLGE
CEI
CGIN
CLNW
CEI
CRNL
CNLGE
CGIN
CLPW
CEI
CRPH
CPHGE
CHPLD
CGIC
CHPLD
CHNW
CEI
CRNH
CNHGE
CHNLD
CGIC
CHNLD
CHPW
CEI
COSSF
CSUB

FIG.27B

[図28A]

FIG.28A


CRPE
CRPT
CTGE
CPEGE
COSS
COSS
COSS
COSS
CSUB
PPWL
CEI
CNR
CPR
CPD
CGIC
CHNLD
CEI
CHNLD
CGIC
CHNLD
CEI
PPWH

[図28B]

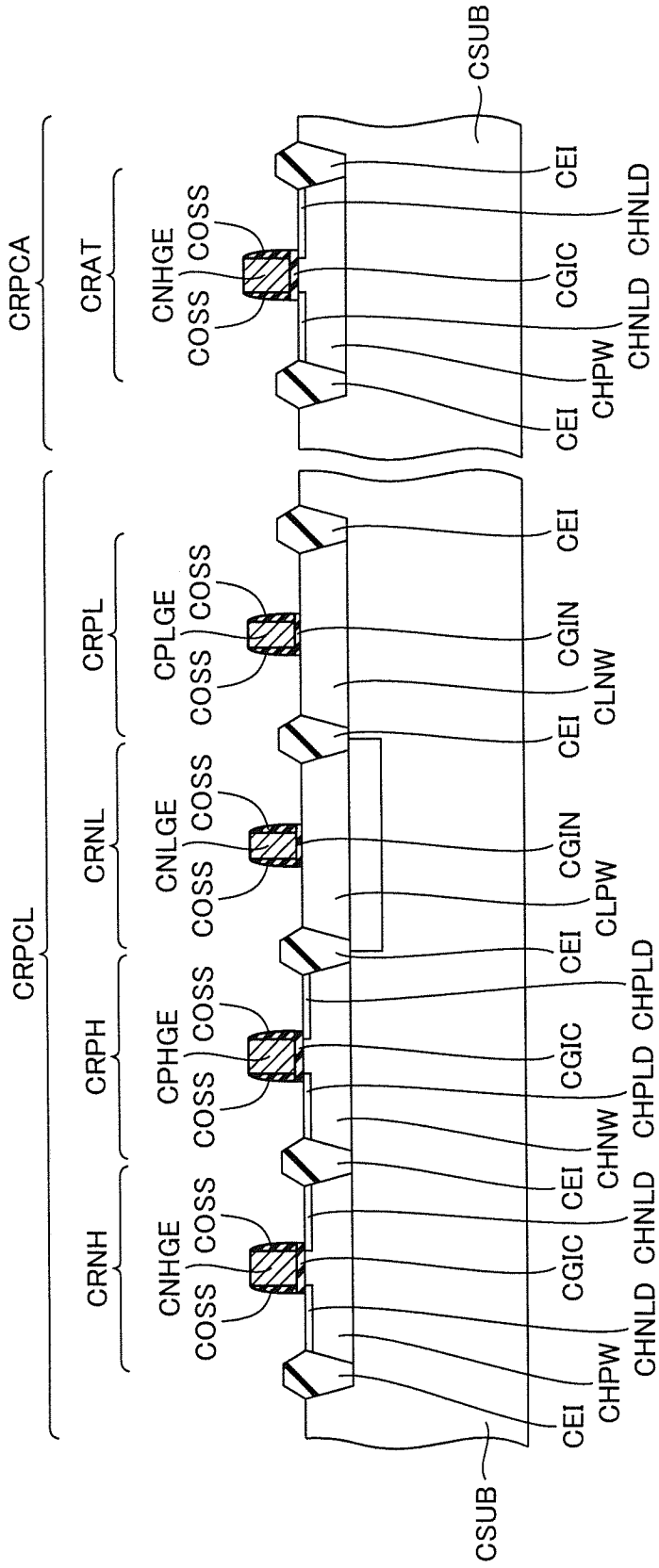
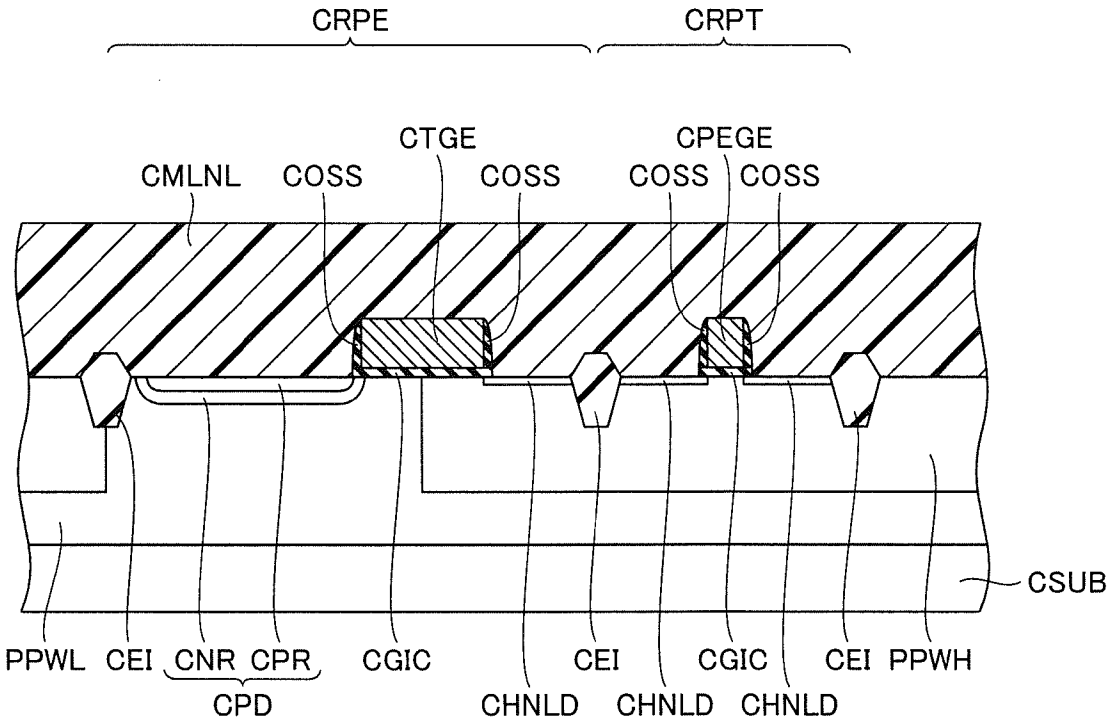

CSUB
CRPCA
CRAT
CNHGE
COSS
COSS
CEI
CHNLD
CGIC
CHPW
CRPCL
CRPL
CPLGE
CGIN
CLNW
CRNL
CNLGE
CLPW
CRPH
CPHGE
CHPLD
CHNW
CRNH

FIG.28B

[図29A]

FIG.29A


CRPE
CRPT
CTGE
CPEGE
CMLNL
COSS
COSS
COSS
COSS
CSUB
PPWL
CEI
CNR
CPR
CPD
CGIC
CHNLD
CEI
CHNLD
CGIC
CHNLD
CEI
PPWH

[図29B]

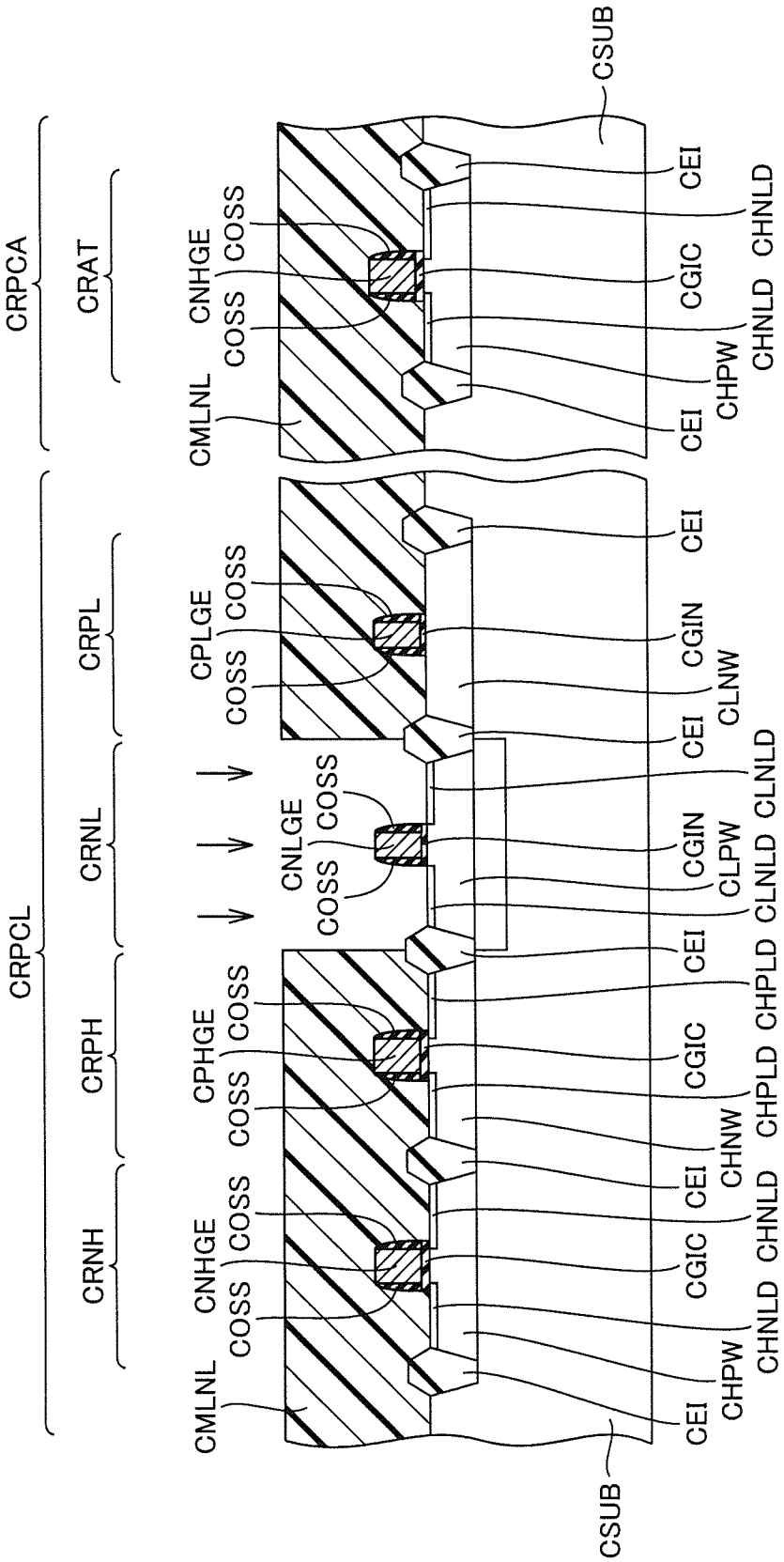
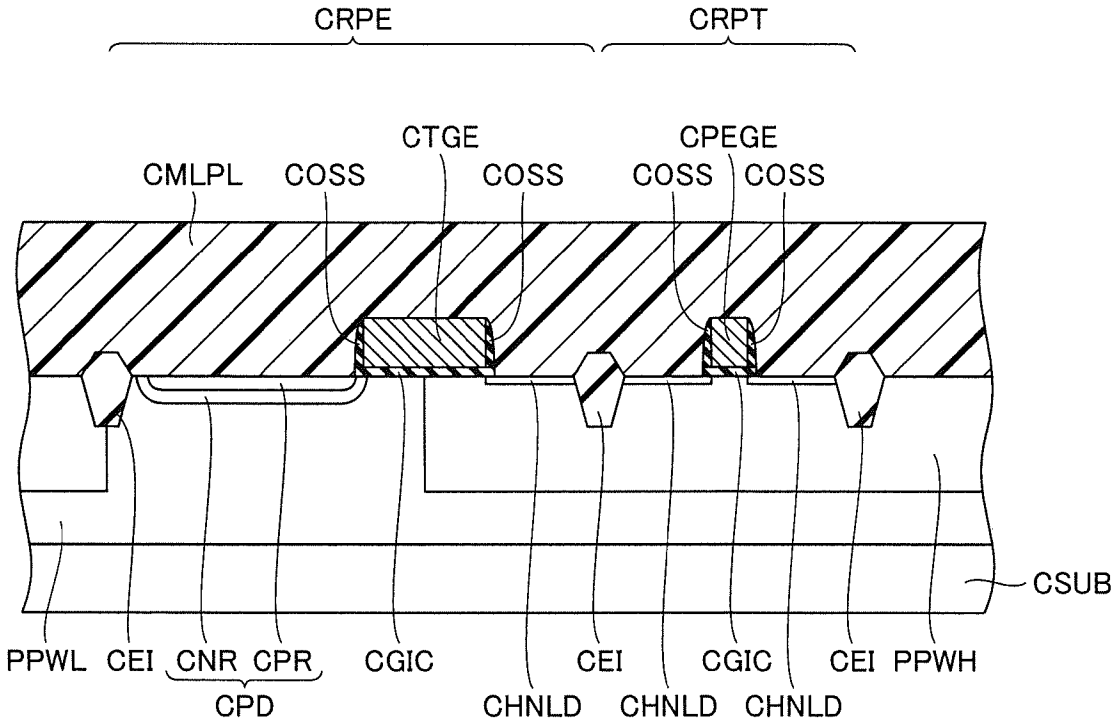

CRPCA
CRAT
CRPCL
CRPL
CRNL
CRPH
CRNH
CSUB
CMLNL
CNHGE
CPHGE
CPLGE
CNLGE
COSS
CEI
CGIC
CHNLD
CHPW
CGIN
CLNW
CLPW
CLNLD
CHPLD
CHNW

FIG.29B

[図30A]

FIG.30A


CRPE
CRPT
CTGE
CPEGE
CMLPL
COSS
COSS
COSS
COSS
CSUB
PPWL
CEI
CNR
CPR
CPD
CGIC
CHNLD
CEI
CHNLD
CGIC
CHNLD
CEI
PPWH

[図30B]

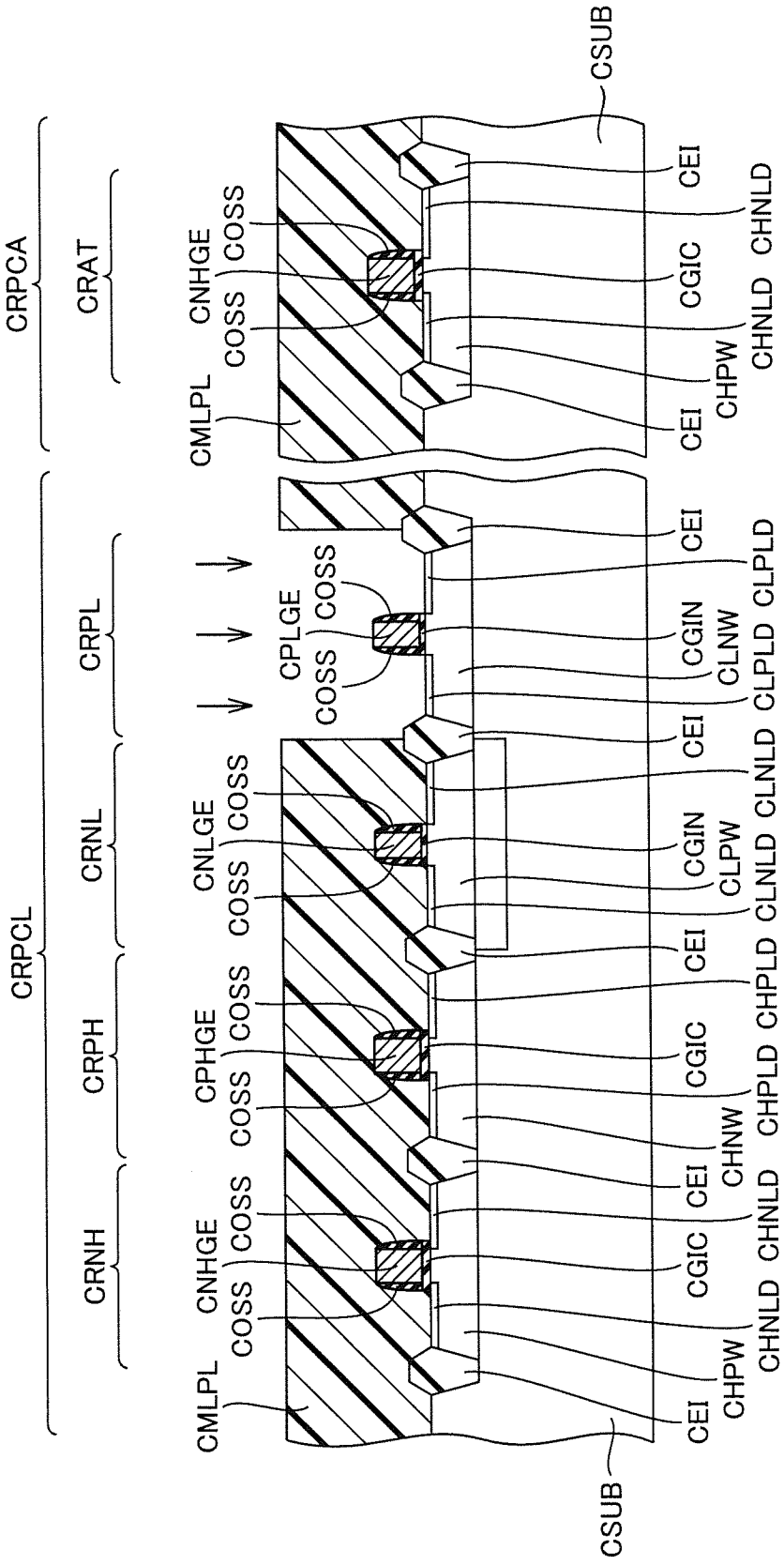

CRPCA
CRAT
CRPCL
CRPL
CRNL
CRPH
CRNH
CMLPL
CNHGE
CPHGE
CNLGE
CPLGE
COSS
CEI
CGIC
CHPW
CHNLD
CHNW
CGIN
CLNW
CLPW
CLPLD
CLNLD
CHPLD
CSUB

FIG.30B

[図31A]

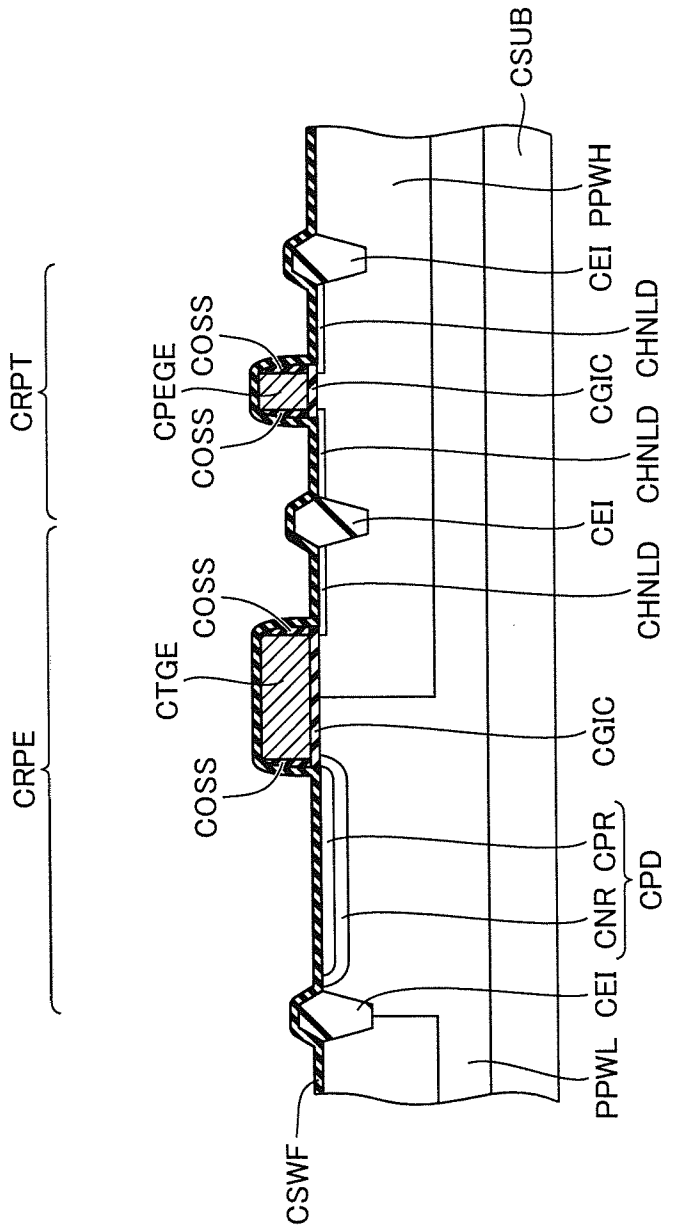

CSUB
PPWH
CEI
CHNLD
CGIC
CHNLD
CHNLD
CEI
CHNLD
CGIC
CPR
CNR
CPD
CEI
PPWL
CSWF
CRPT
CRPE
CPEGE
COSS
COSS
COSS
CTGE
COSS
COSS

FIG.31A

[図31B]

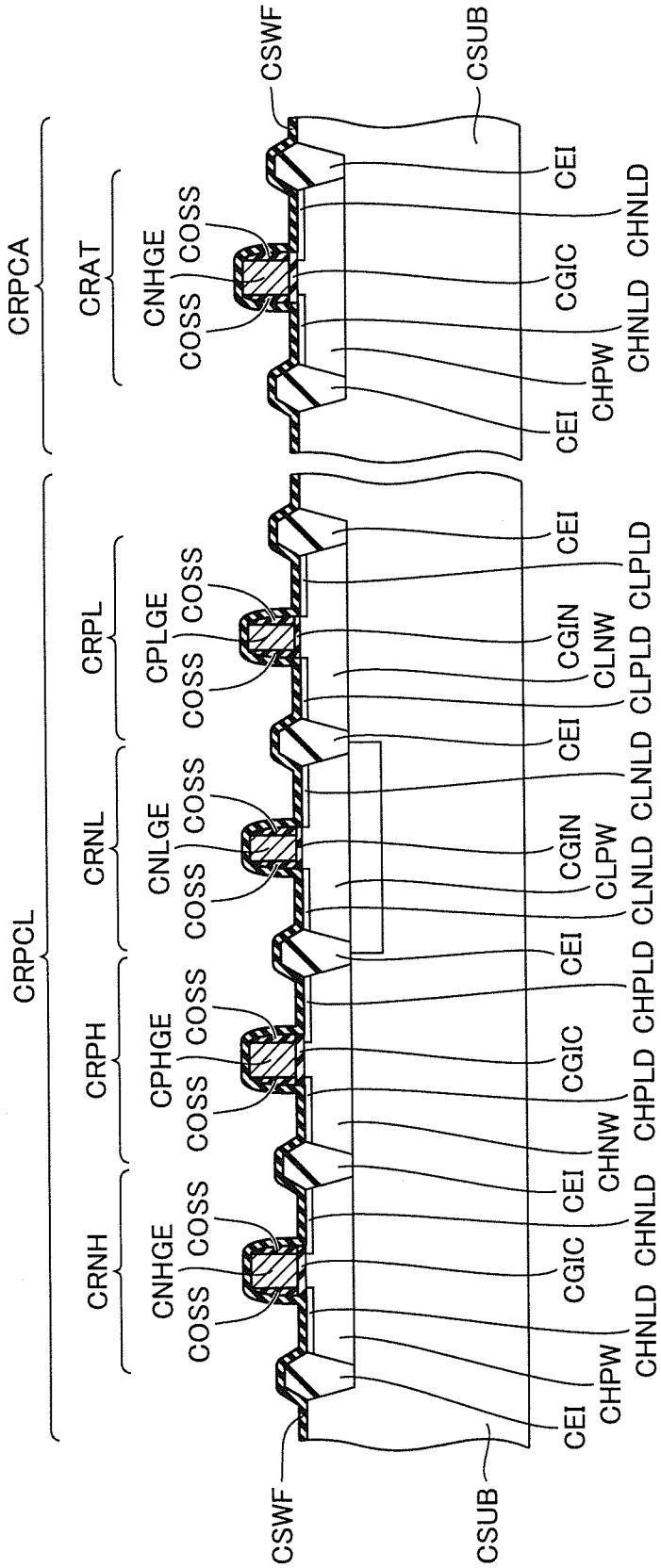
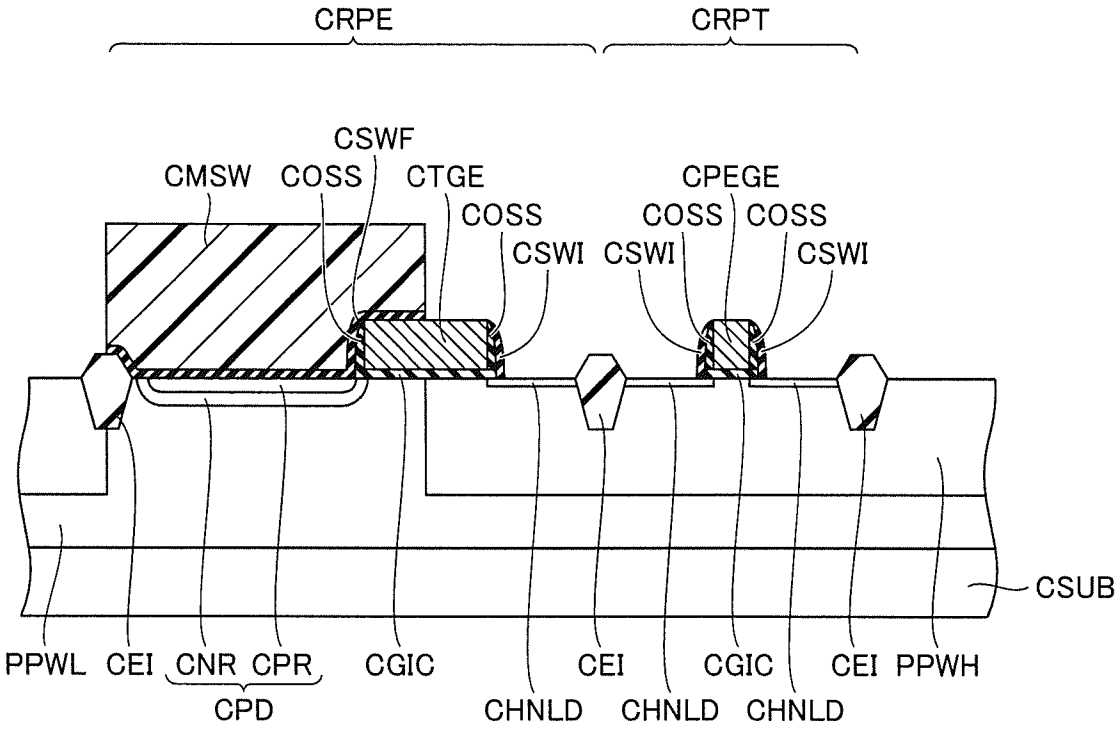

CRPCA
CRAT
CNHGE
COSS
CSWF
CSUB
CEI
CGIC
CHNLD
CHPW
CRPCL
CRPL
CPLGE
CGIN
CLNW
CLPLD
CRNL
CNLGE
CLPW
CLNLD
CRPH
CPHGE
CHPLD
CRNH
CHNW

FIG.31B

[図32A]

FIG.32A


CRPE
CRPT
CSWF
CMSW
COSS
CTGE
COSS
CSWI
CPEGE
COSS
COSS
CSWI
CSWI
CSUB
PPWL
CEI
CNR
CPR
CPD
CGIC
CHNLD
CEI
CHNLD
CGIC
CHNLD
CEI
PPWH

[図32B]

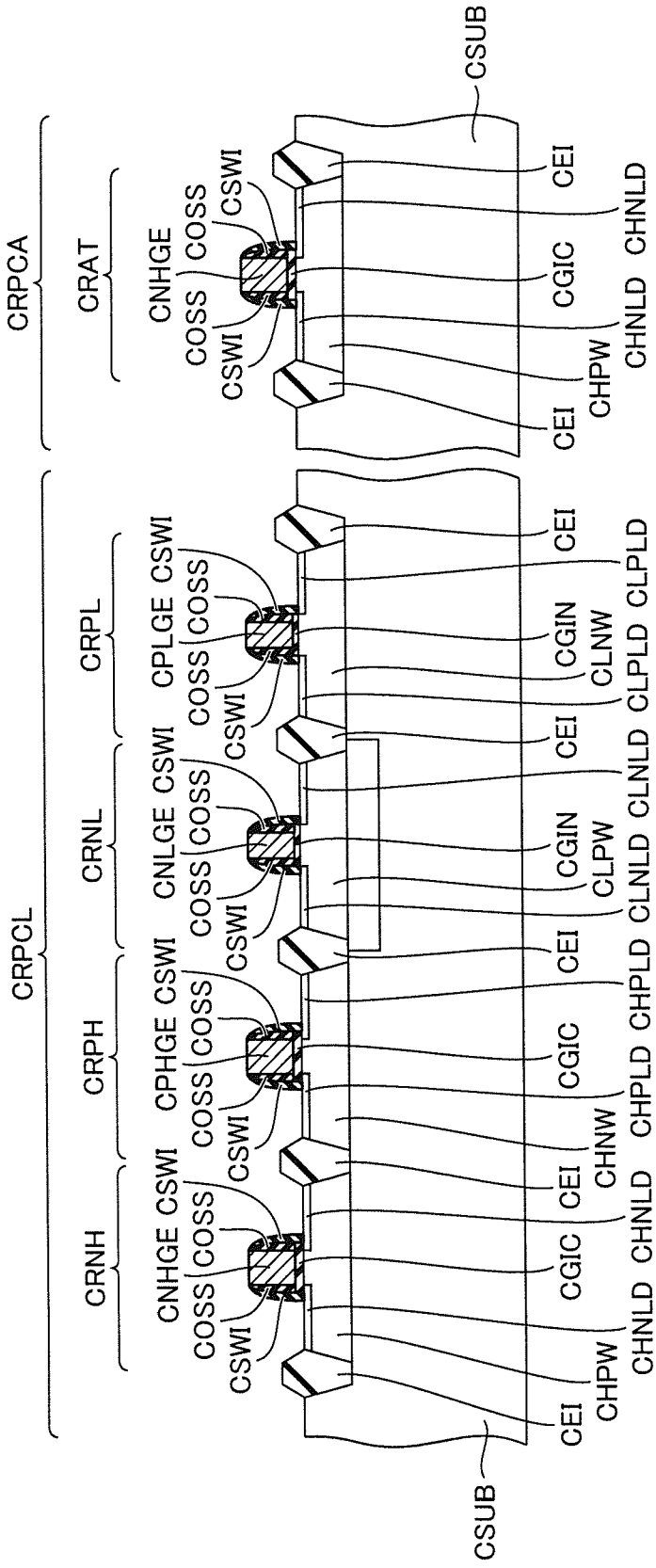
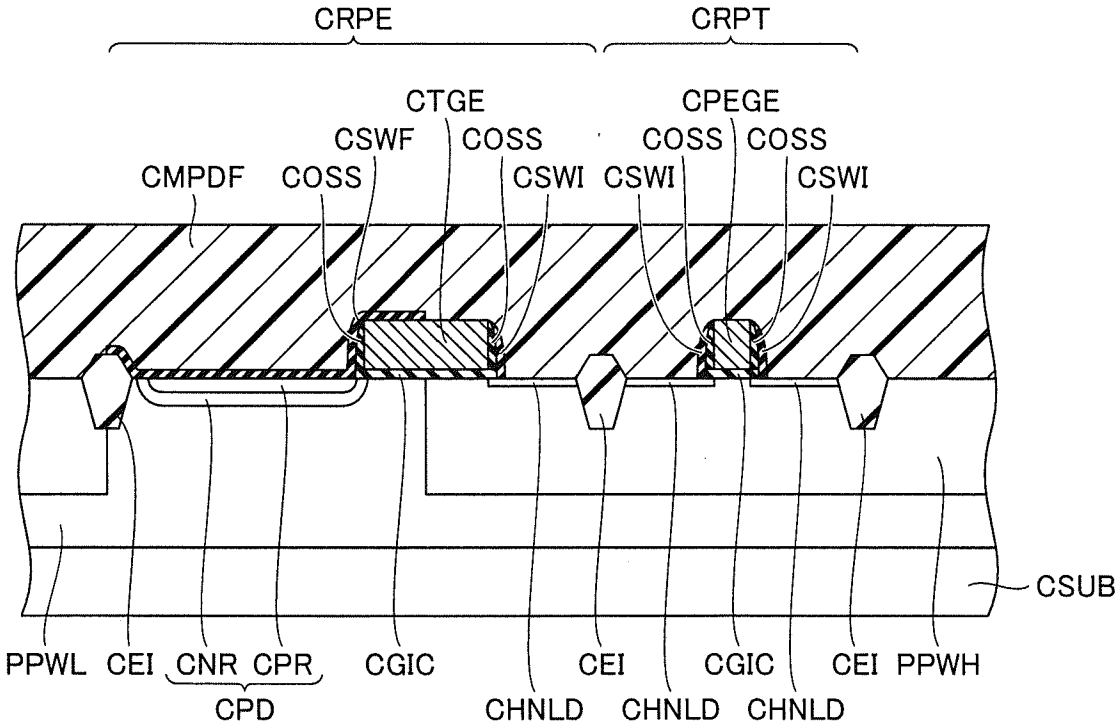

CRPCA
CRAT
CNHGE
COSS
CSWI
CSUB
CEI
CGIC
CHNLD
CHPW
CRPCL
CRNH
CRPH
CRNL
CRPL
CPHGE
CNLGE
CPLGE
CGIN
CLNW
CLPW
CLPLD
CLNLD
CHPLD
CHNW

FIG.32B

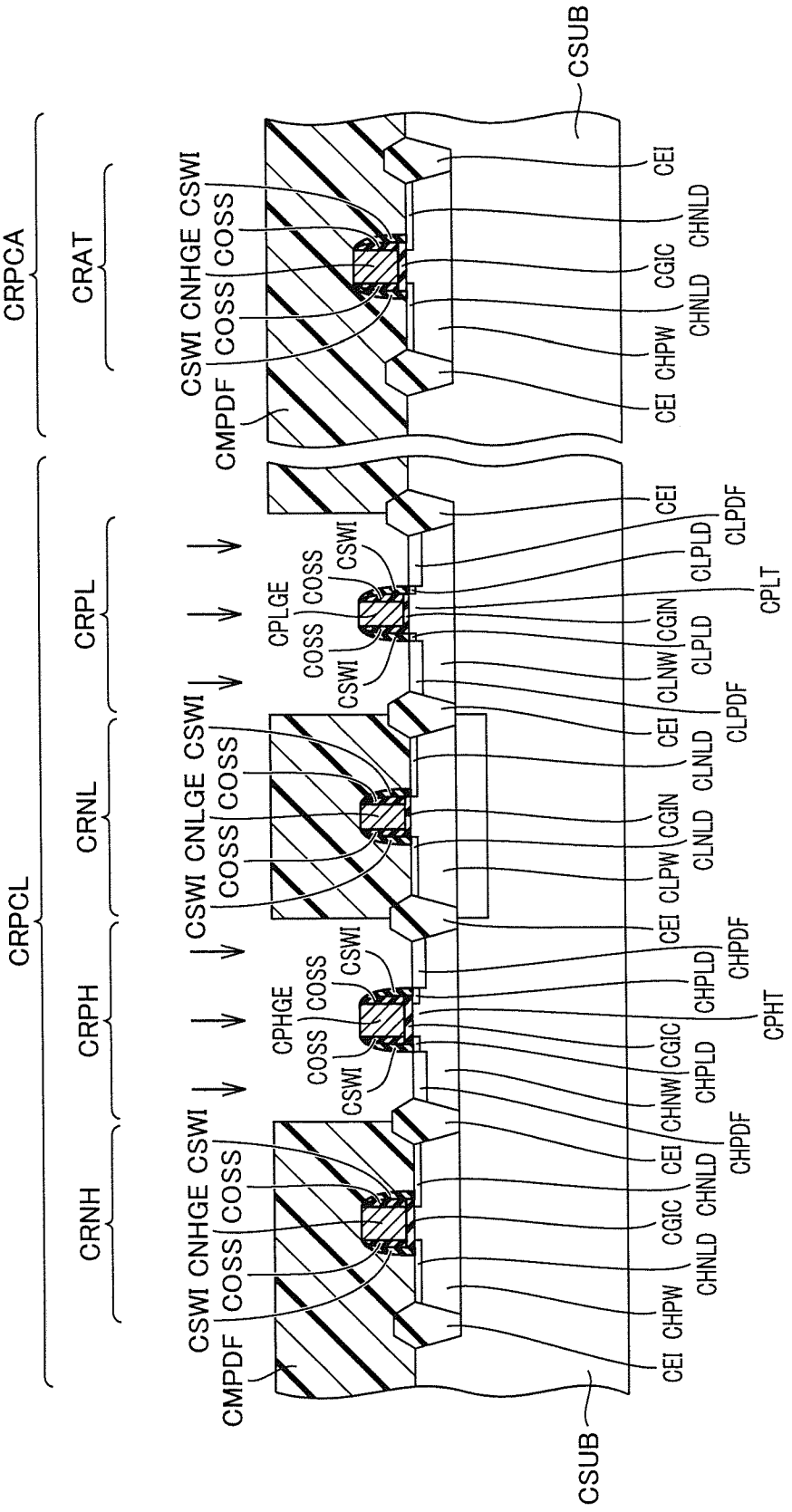
[図33A]

FIG.33A


CRPE
CRPT
CTGE
CPEGE
CSWF
COSS
COSS
COSS
CMPDF
COSS
CSWI
CSWI
CSWI
CSUB
PPWL
CEI
CNR
CPR
CPD
CGIC
CHNLD
CEI
CHNLD
CGIC
CHNLD
CEI
PPWH

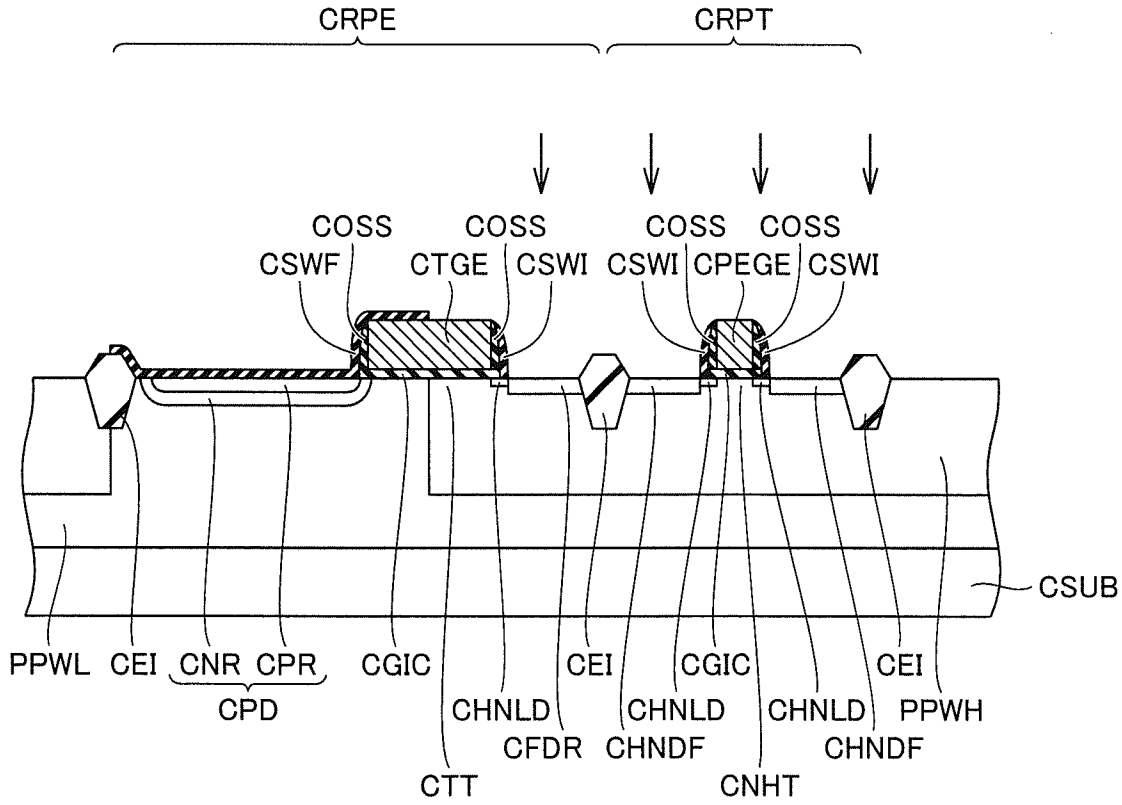
[図33B]

FIG.33B


CRPCA
CRAT
CRPCL
CRPL
CRNL
CRPH
CRNH
CSUB
CSWI CNHGE CSWI
COSS COSS
CMPDF
CEI
CHNLD
CGIC
CHPW
CPLGE
CSWI
COSS
CGIN
CLPLD
CLPDF
CPLT
CSWI CNLGE CSWI
CLNW
CLNLD
CLPW
CPHGE
CHPLD
CHPDF
CPHT
CHNW
CHPLD
CHPDF

[図34A]

FIG.34A


CRPE
CRPT
COSS
COSS
COSS
COSS
CSWF
CTGE
CSWI
CSWI
CPEGE
CSWI
CSUB
PPWL
CEI
CNR
CPR
CPD
CGIC
CHNLD
CFDR
CTT
CEI
CHNLD
CHNDF
CGIC
CNHT
CHNLD
CHNDF
CEI
PPWH

[図34B]

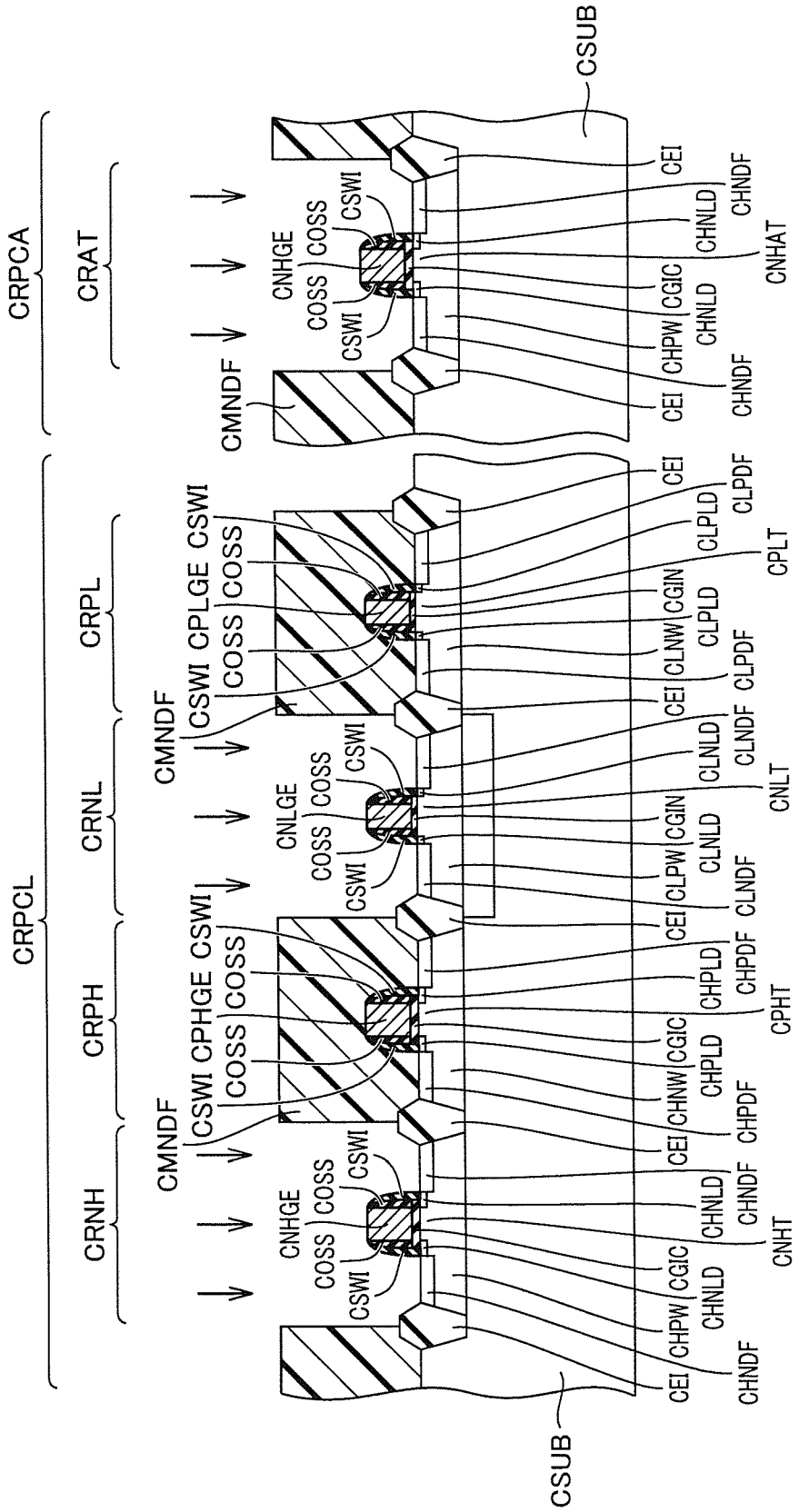

CRPCA
CRAT
CRPCL
CRPL
CRNL
CRPH
CRNH
CMNDF
CSWI
COSS
CPLGE
CNLGE
CPHGE
CNHGE
CSUB
CEI
CHNDF
CHNLD
CNHAT
CGIC
CHPW
CLPW
CLNW
CGIN
CLPLD
CLPDF
CPLT
CLNLD
CLNDF
CNLT
CHPLD
CHPDF
CPHT
CNHT

FIG.34B

[図35A]

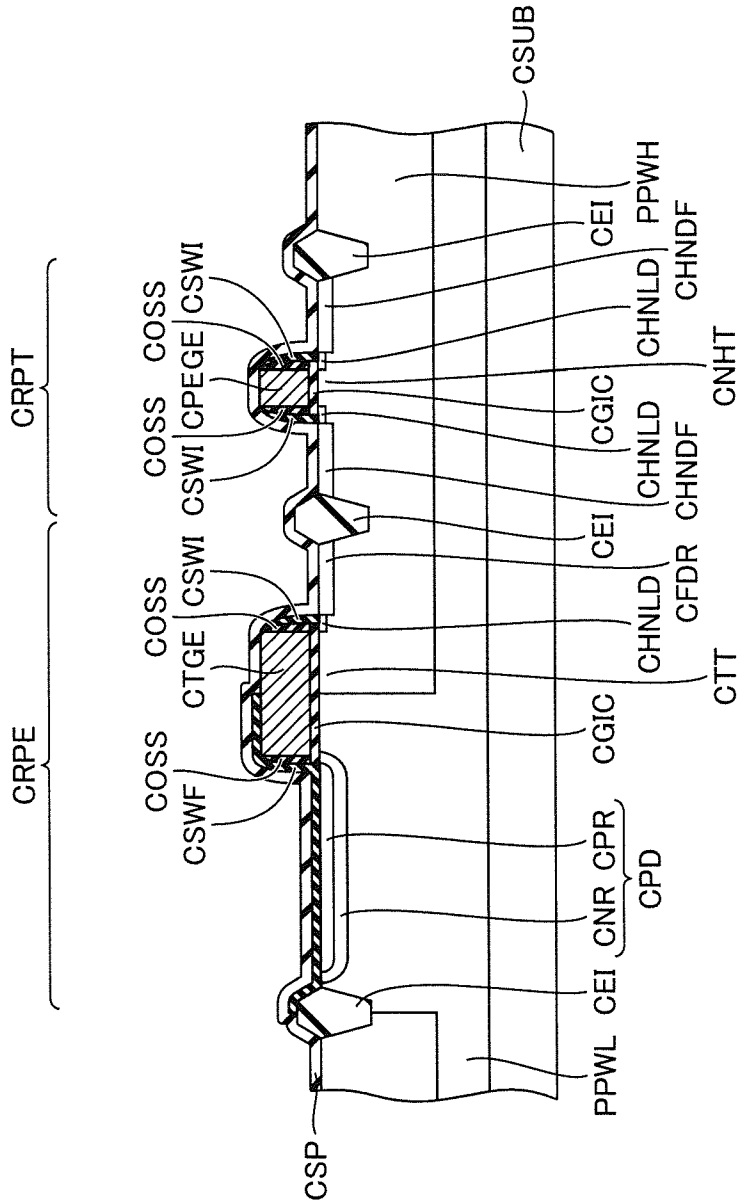

CSUB
CRPT
CRPE
COSS
CSWI
CPEGE
CTGE
CSWF
CEI
PPWH
CHNDF
CHNLD
CNHT
CGIC
CFDR
CTT
CPR
CNR
CPD
PPWL
CSP

FIG.35A

[図35B]

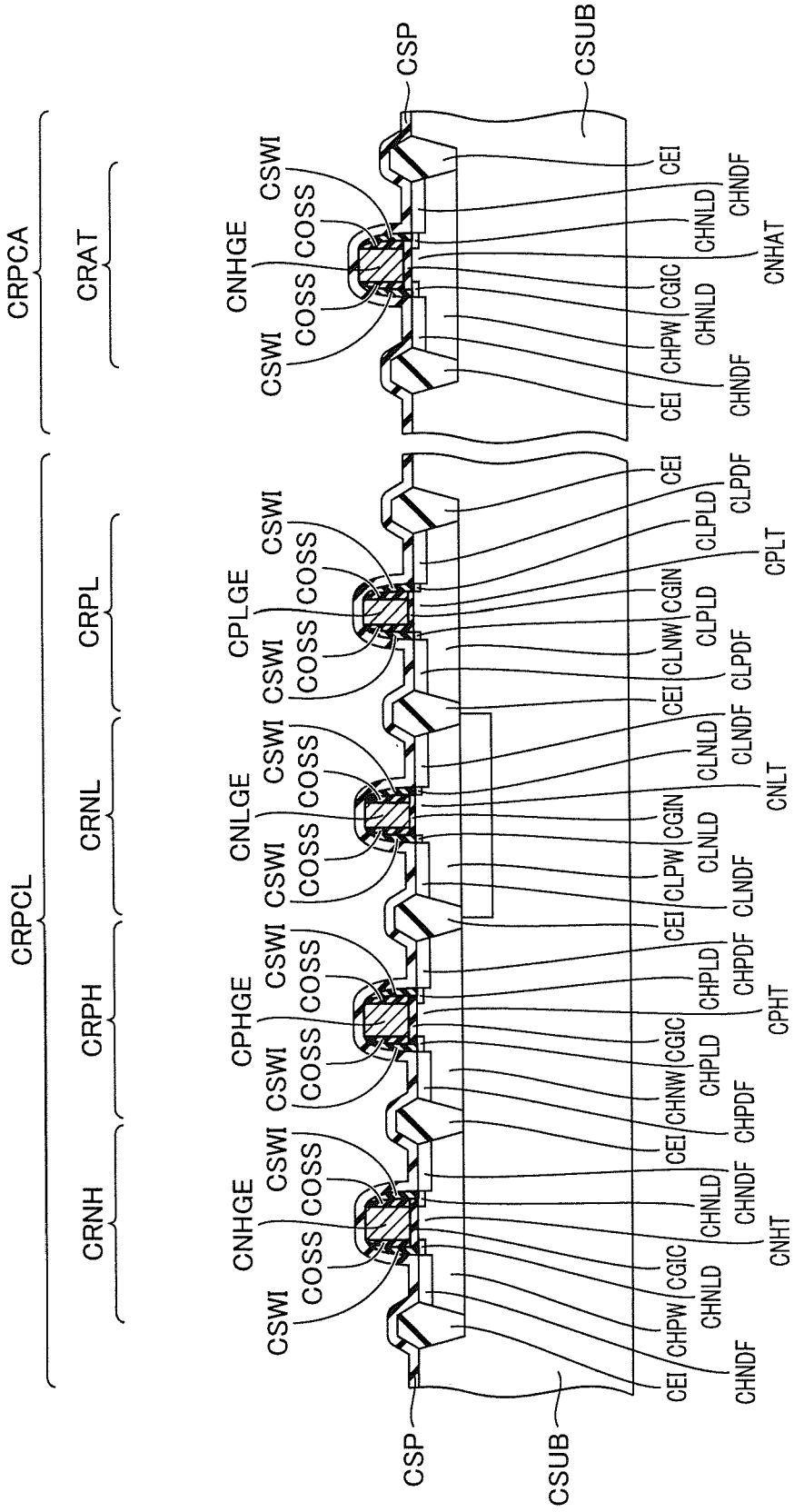
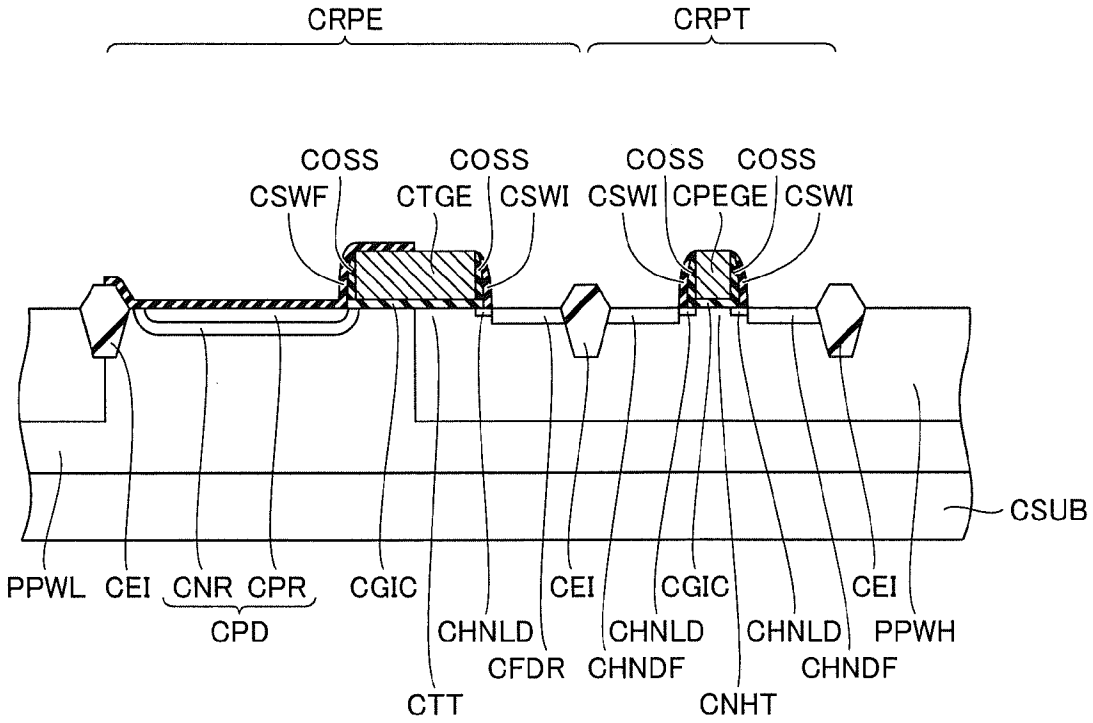

CRPCA
CRAT
CRPCL
CRNH
CRPH
CRNL
CRPL
CSP
CSUB
CNHGE
CPHGE
CNLGE
CPLGE
CSWI
COSS
CEI
CHPW
CGIC
CHNW
CGIN
CLPW
CLNW
CHNLD
CHPLD
CLNLD
CLPLD
CHNDF
CHPDF
CLNDF
CLPDF
CNHT
CPHT
CNLT
CPLT
CNHAT

FIG.35B

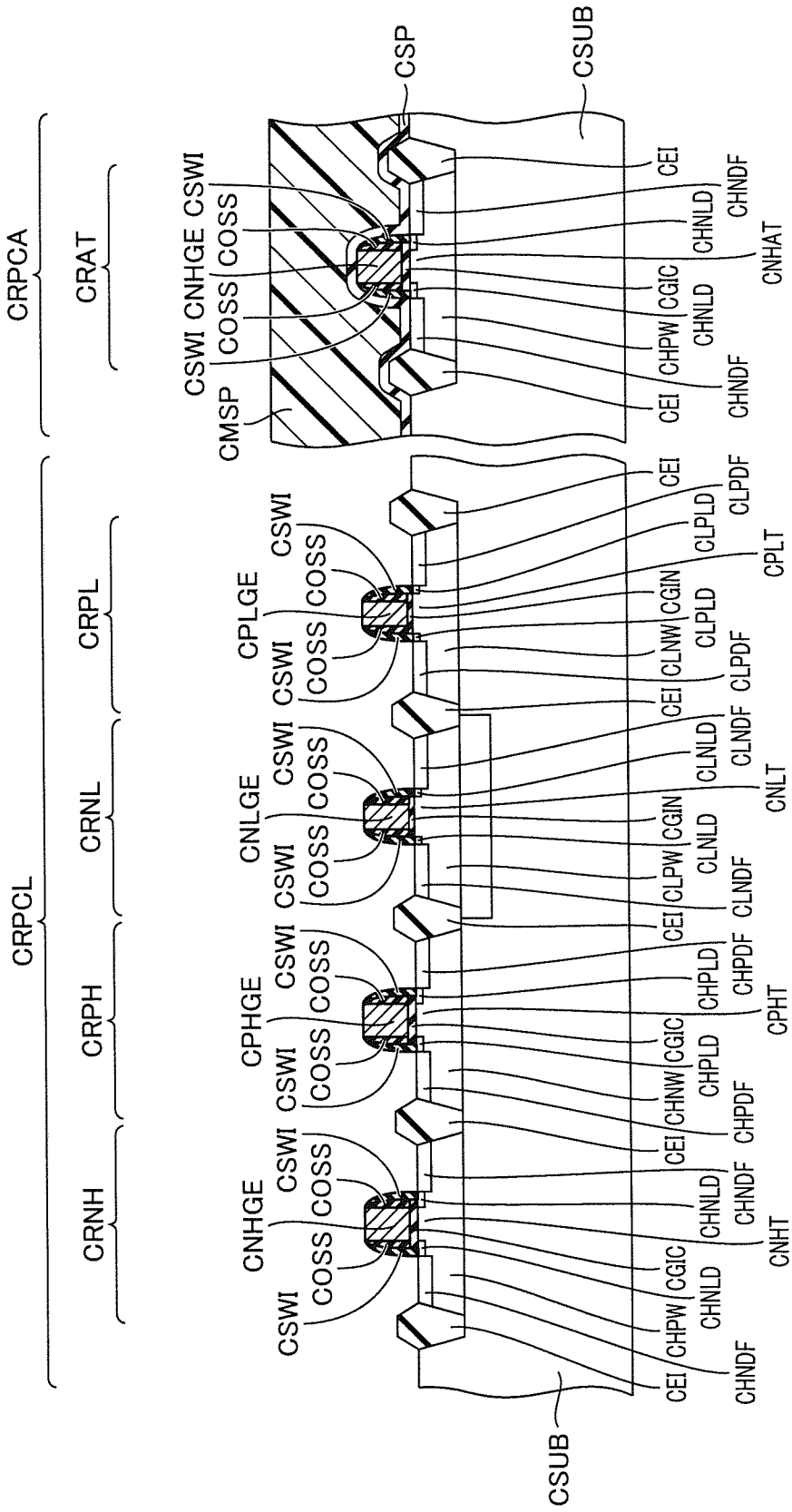
[図36A]

FIG.36A


CRPE
CRPT
COSS
COSS
COSS
COSS
CSWF
CTGE
CSWI
CSWI
CPEGE
CSWI
CSUB
PPWL
CEI
CNR
CPR
CPD
CGIC
CTT
CHNLD
CFDR
CEI
CHNDF
CHNLD
CGIC
CNHT
CHNLD
CHNDF
CEI
PPWH

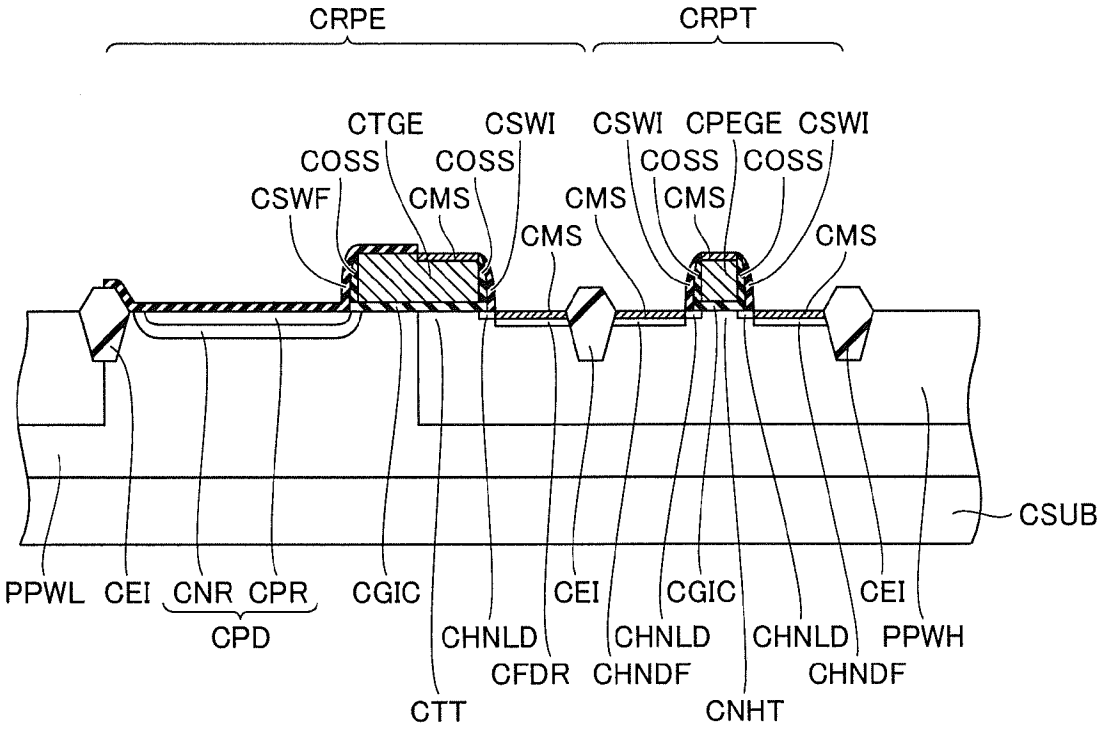
[図36B]

FIG.36B


CRPCA
CRAT
CRPCL
CRPL
CRNL
CRPH
CRNH
CSP
CSUB
CMSP
CSWI
CNHGE
COSS
CPLGE
CNLGE
CPHGE
CEI
CHNDF
CHNLD
CGIC
CHPW
CNHAT
CLPDF
CLPLD
CGIN
CLNW
CPLT
CLNDF
CLNLD
CLPW
CNLT
CHPDF
CHPLD
CHNW
CPHT
CNHT

[図37A]

FIG.37A


CRPE
CRPT
CTGE
CSWI
CSWI
CPEGE
CSWI
COSS
COSS
COSS
COSS
CSWF
CMS
CMS
CMS
CMS
CMS
CSUB
PPWL
CEI
CNR
CPR
CPD
CGIC
CEI
CGIC
CEI
CHNLD
CFDR
CHNLD
CHNDF
CHNLD
CHNDF
PPWH
CTT
CNHT

[図37B]

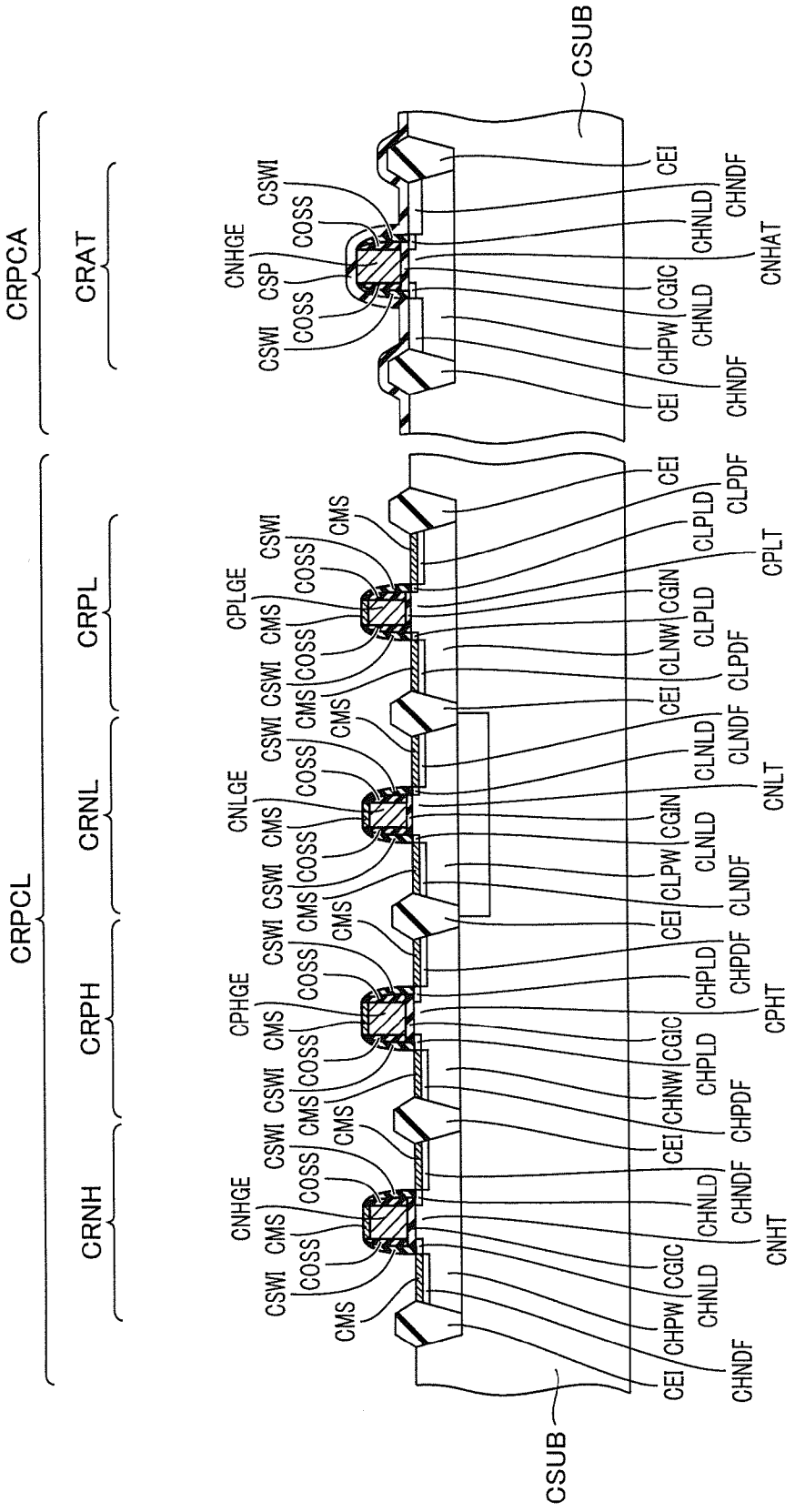

CRPCA
CRAT
CRPCL
CRPL
CRNL
CRPH
CRNH
CSUB
CSUB
CNHGE
CPHGE
CNLGE
CPLGE
CSWI
COSS
CMS
CSP
CEI
CHPW
CGIC
CHNLD
CHNDF
CNHAT
CLPDF
CPLT
CGIN
CLNW
CLNLD
CLNDF
CNLT
CLPW
CHPLD
CHPDF
CPHT
CNHT

FIG.37B

[図38A]

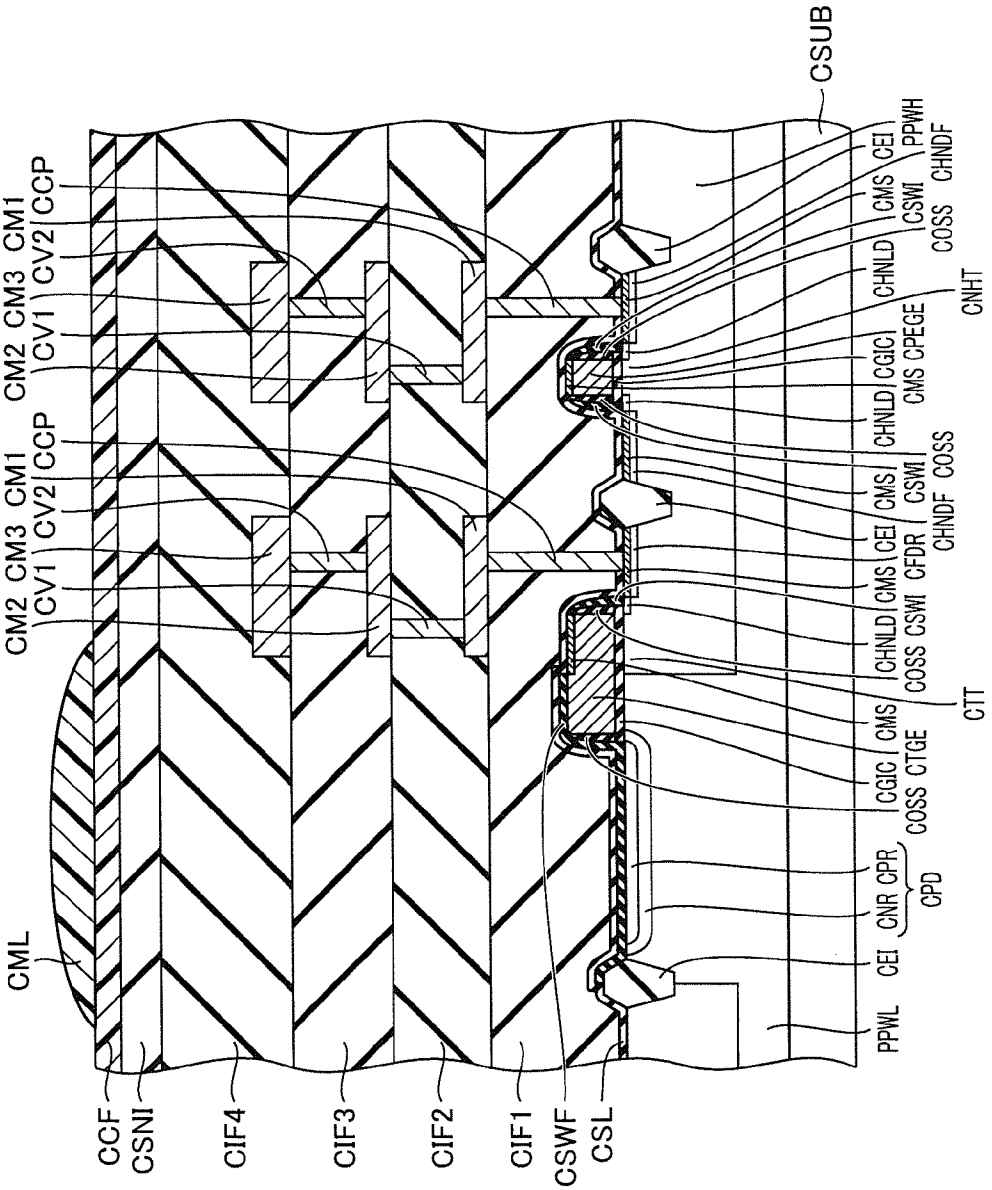

CSUB
CRPT
CRPE
CM1
CM3
CM2
CV2
CV1
CCP
CML
CCF
CSNI
CIF4
CIF3
CIF2
CIF1
CSWF
CSL
PPWL
CEI
CNR
CPR
CPD
CGIC
CMS
COSS
CTGE
CHNLD
CSWI
CFDR
CHNDF
CTT
CPEGE
CNHT
PPWH

FIG.38A

[図38B]

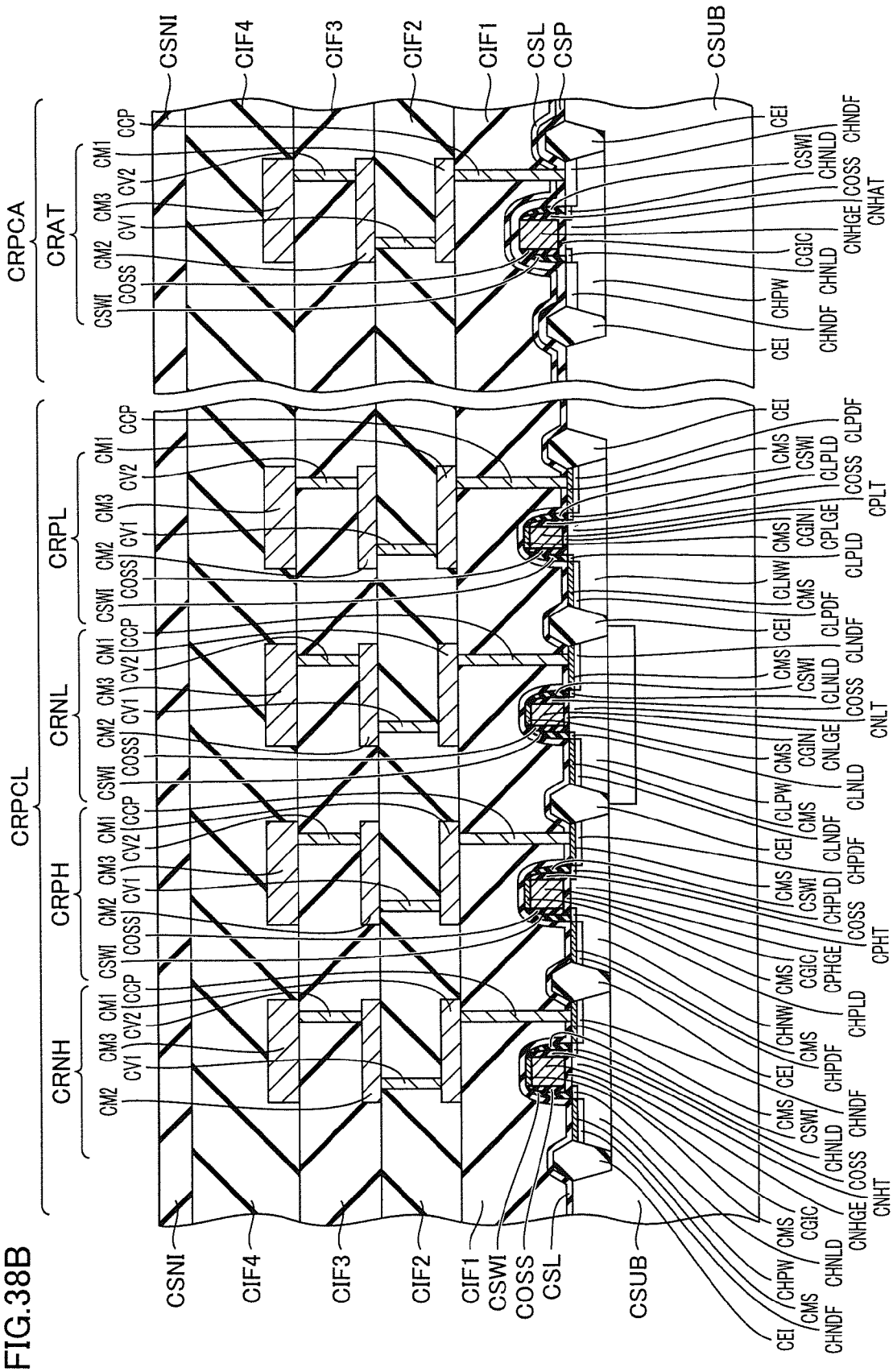

CRPCA
CRAT
CRPCL
CRNH
CRPH
CRNL
CRPL
CSNI
CIF4
CIF3
CIF2
CIF1
CSL
CSP
CSUB
CSWI
COSS
CCP
CM1
CM2
CM3
CV1
CV2
CEI
CHNDF
CHPW
CGIC
CHNLD
CNHGE
COSS
CHNDF
CNHAT
CSWI
CHNLD
CMS
CEI
CHNW
CHPDF
CHPLD
CPHGE
CGIC
CMS
CSWI
CHPLD
CHNDF
COSS
CNHT
CPHT
CEI
CLNDF
CLPW
CMS
CGIN
CNLGE
CLNLD
COSS
CNLT
CEI
CLPDF
CLNW
CMS
CGIN
CPLGE
CLPLD
COSS
CPLT
CEI
CLPDF
CMS
CSWI
CLPLD
COSS

FIG.38B

[図39A]

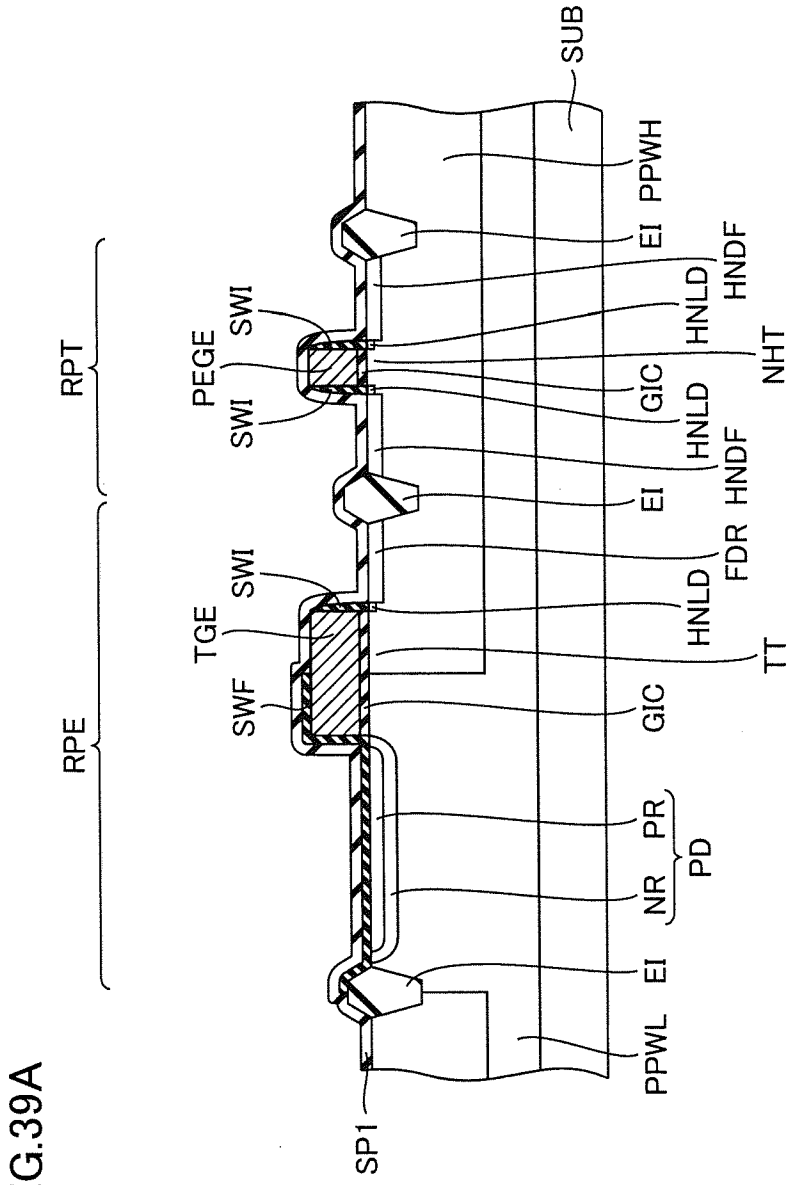

SUB
PPWH
EI
HNDF
HNLD
NHT
GIC
HNLD
EI
HNDF
FDR
HNLD
TT
GIC
PR
NR
PD
EI
PPWL
SP1
RPT
RPE
PEGE
SWI
SWI
TGE
SWI
SWF

FIG.39A

[図39B]

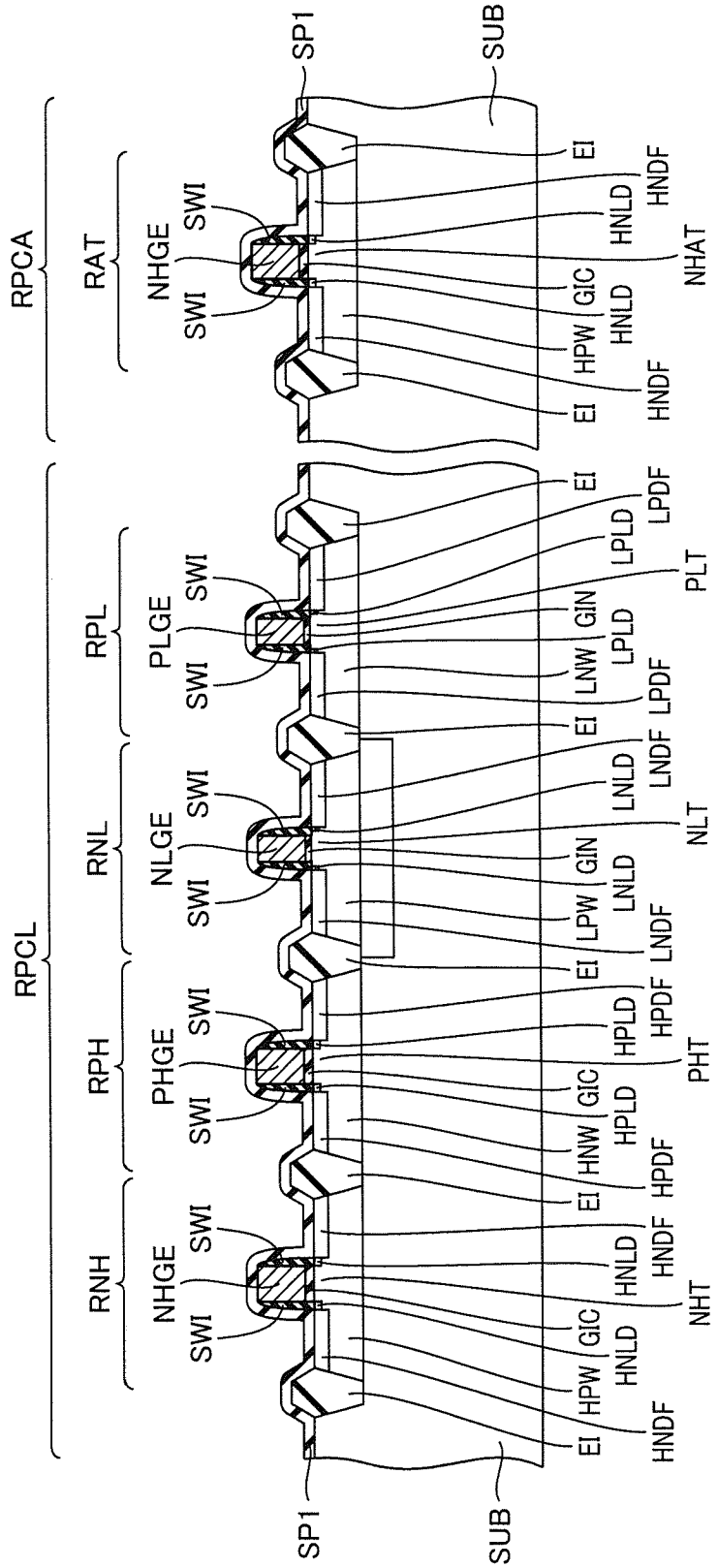

RPCA
RAT
NHGE
SWI
RPCL
RPL
PLGE
RNL
NLGE
RPH
PHGE
RNH
SP1
SUB
EI
HNDF
HNLD
NHAT
GIC
HPW
LPDF
LPLD
PLT
GIN
LNW
LNDF
LNLD
NLT
LPW
HPDF
HPLD
PHT
HNW
NHT

FIG.39B

[図40A]

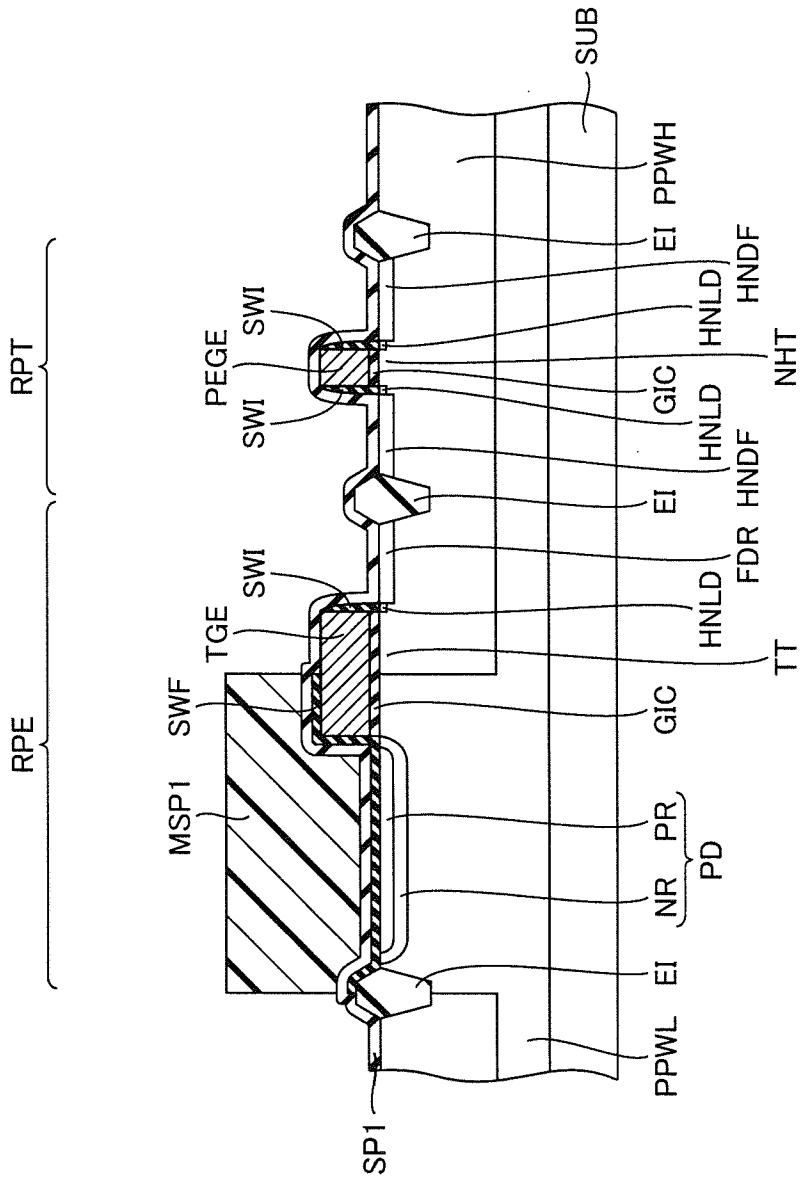

SUB
PPWH
EI
HNDF
HNLD
NHT
GIC
HNLD
HNDF
EI
FDR
HNLD
TT
GIC
PR
NR
PD
EI
PPWL
SP1
SWI
PEGE
SWI
SWI
TGE
SWF
MSP1
RPT
RPE

FIG.40A

[図40B]

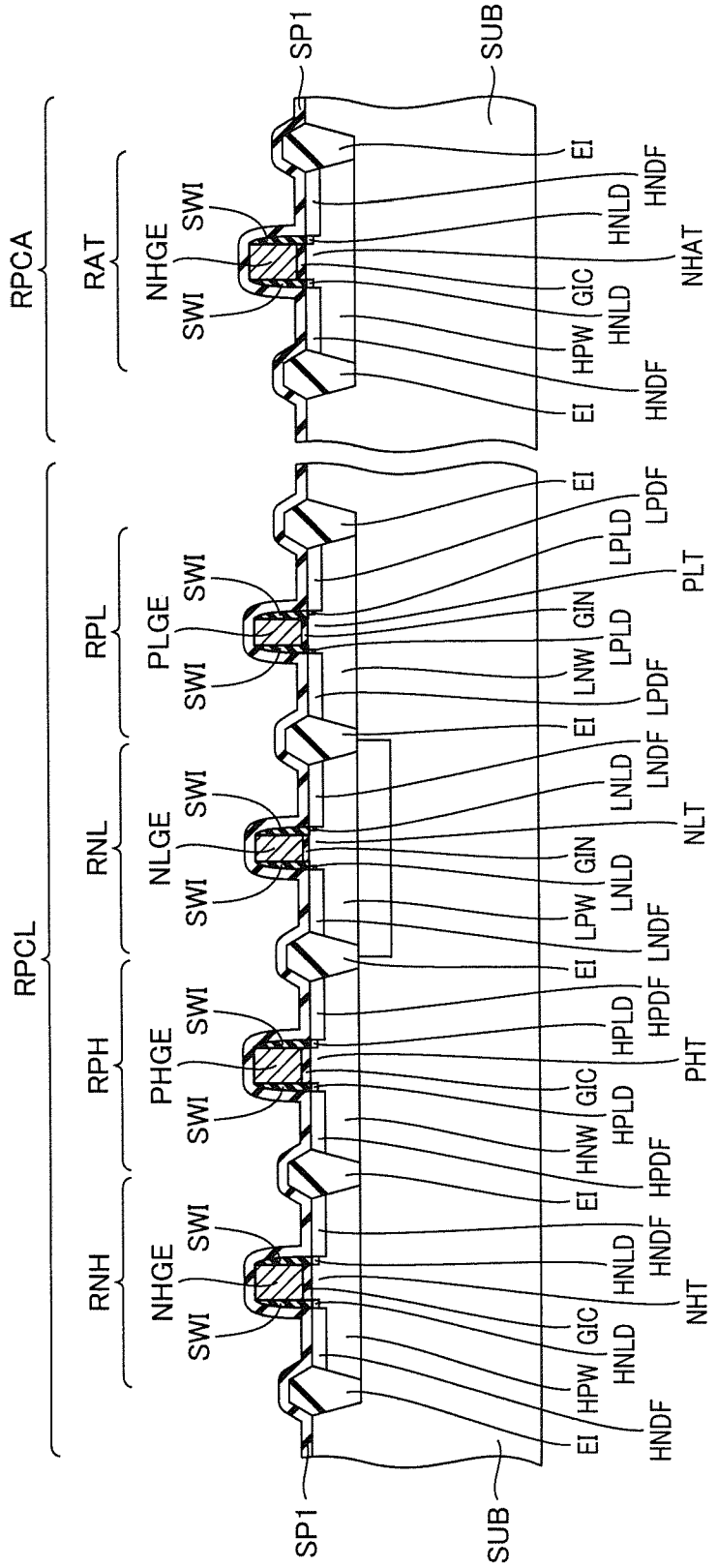

RPCA
RAT
NHGE
SWI
RPCL
RPL
PLGE
RNL
NLGE
RPH
PHGE
RNH
SP1
SUB
EI
HNDF
HNLD
NHAT
GIC
HPW
LPDF
LPLD
PLT
GIN
LNW
LNDF
LNLD
NLT
LPW
HPDF
HPLD
PHT
HNW
NHT

FIG.40B

[図40C]

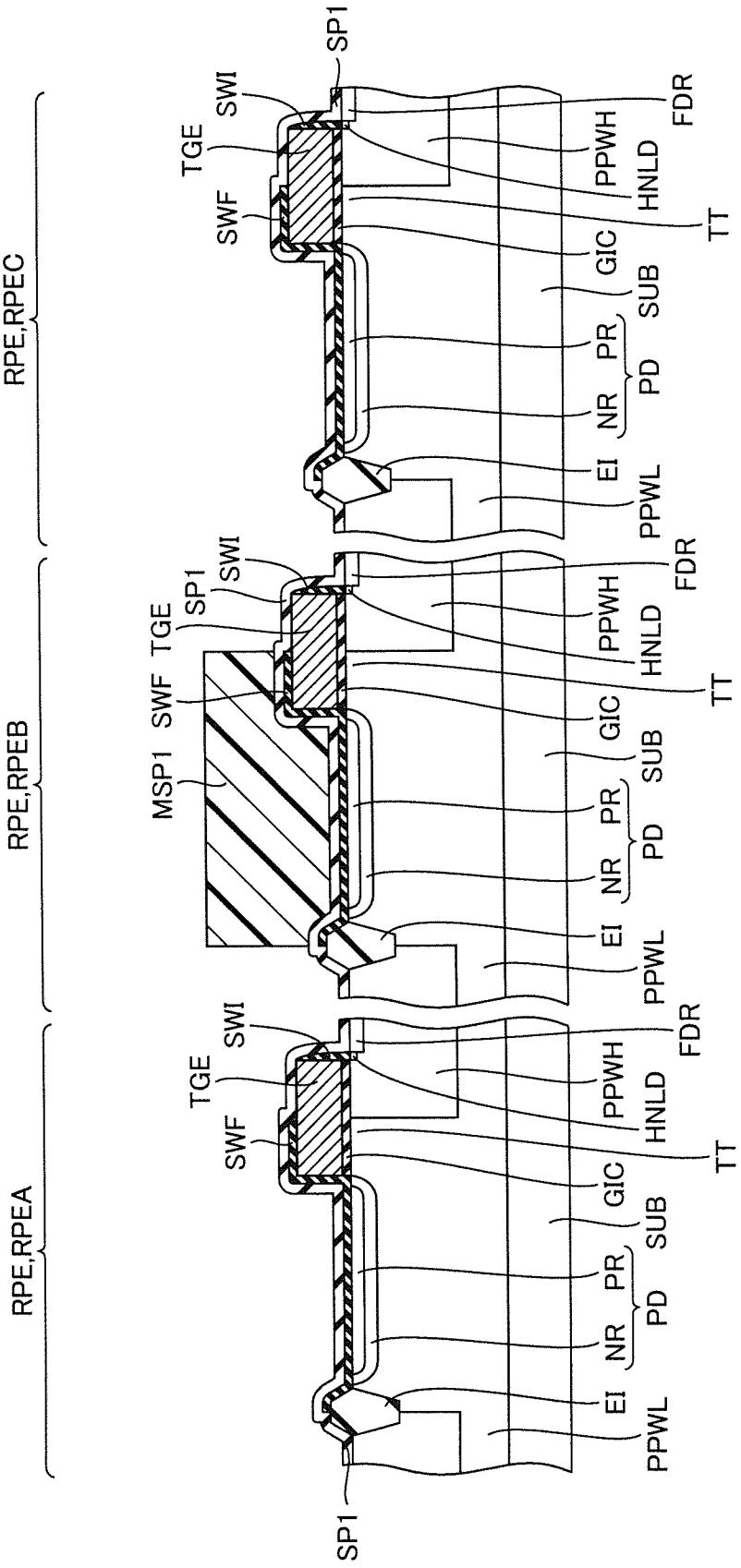

RPE,RPEA
RPE,RPEB
RPE,RPEC
SP1
SWI
TGE
SWF
MSP1
FDR
PPWH
HNLD
TT
GIC
SUB
PR
NR
PD
EI
PPWL

FIG.40C

[図41]

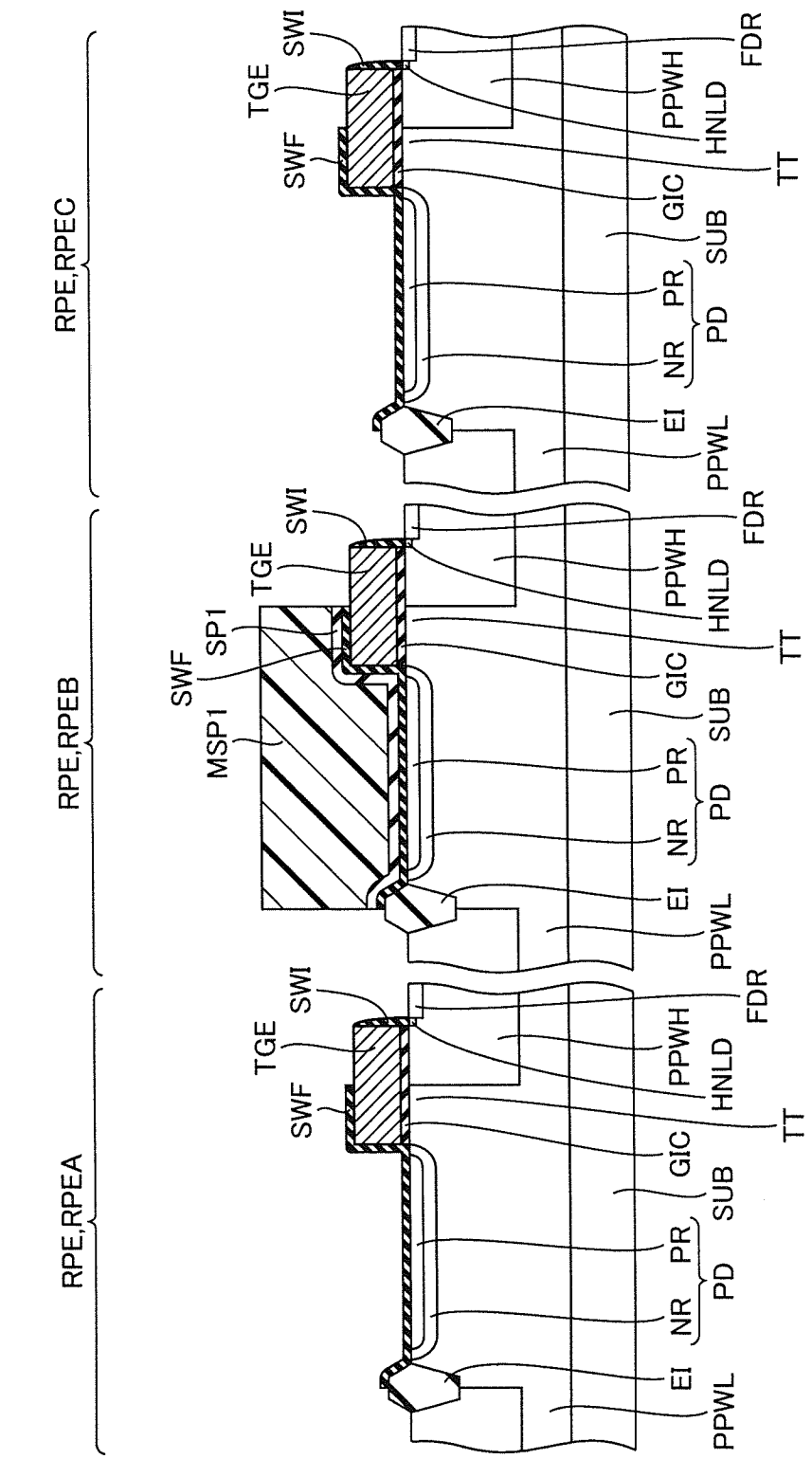

RPE,RPEA
RPE,RPEB
RPE,RPEC
TGE
SWI
SWF
SP1
MSP1
FDR
PPWH
HNLD
TT
GIC
SUB
PR
PD
NR
EI
PPWL

FIG.41

[図42A]

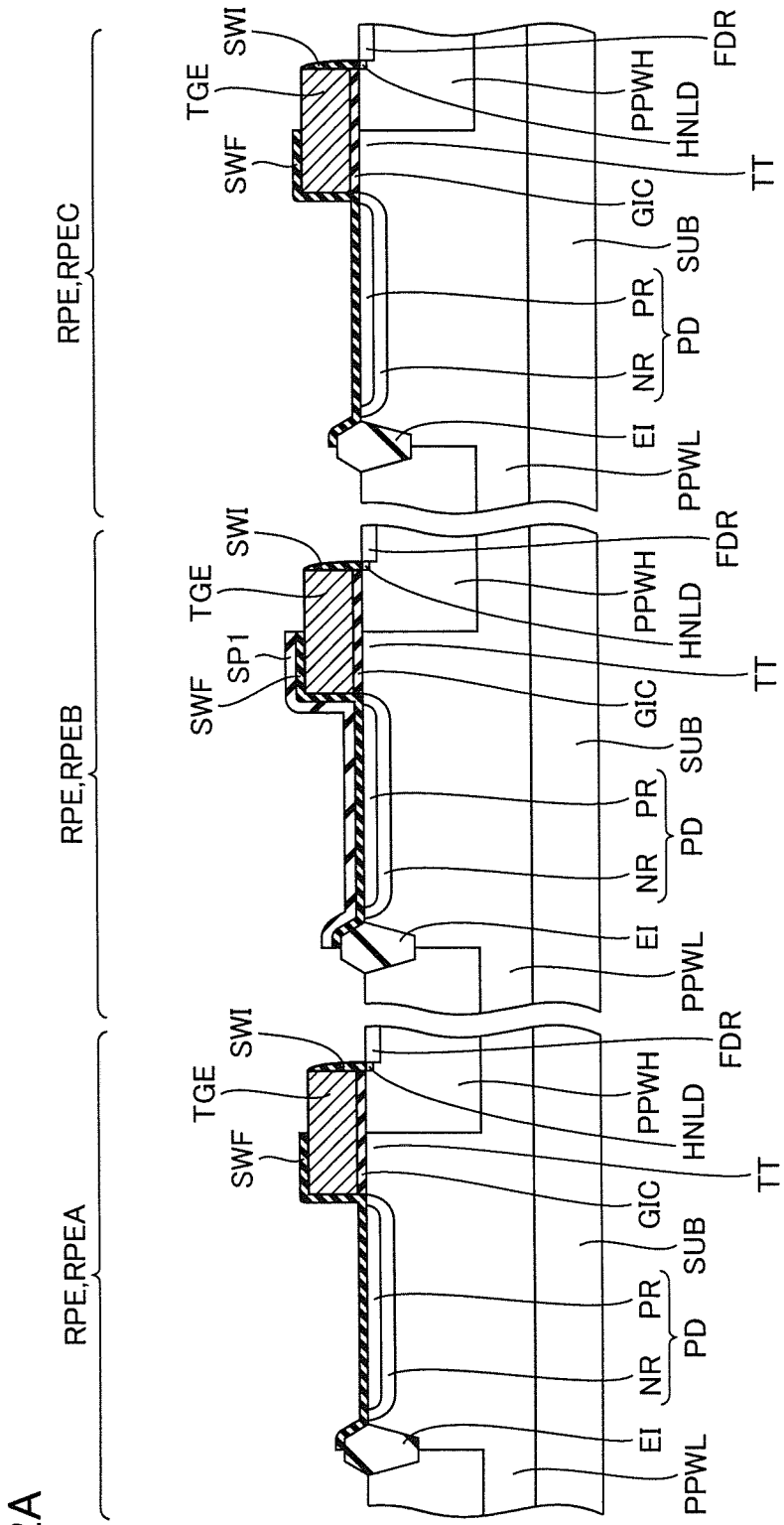

RPE,RPEC
RPE,RPEB
RPE,RPEA
SWI
TGE
SWF
SP1
FDR
PPWH
HNLD
TT
GIC
SUB
PR
NR
PD
EI
PPWL

FIG.42A

[図42B]

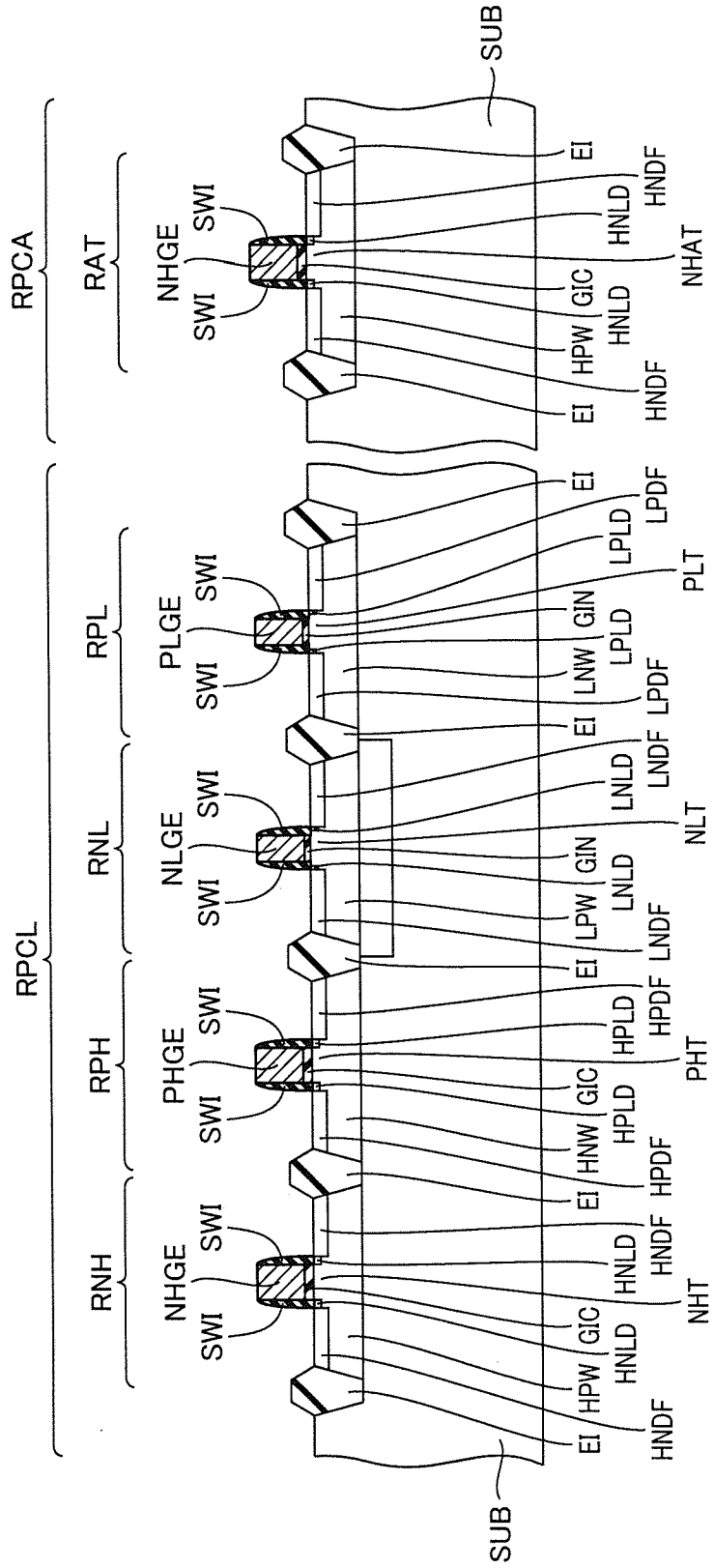

RPCA
RAT
NHGE
SWI
SWI
SUB
EI
HNDF
HNLD
GIC
NHAT
HPW
HNLD
HNDF
EI
RPCL
RPL
PLGE
SWI
SWI
EI
LPDF
LPLD
GIN
PLT
LNW
LPLD
LPDF
EI
RNL
NLGE
SWI
SWI
LNDF
LNLD
NLT
GIN
LNLD
LPW
LNDF
EI
RPH
PHGE
SWI
SWI
HPDF
HPLD
PHT
GIC
HPLD
HNW
HPDF
EI
RNH
NHGE
SWI
SWI
HNDF
HNLD
NHT
GIC
HNLD
HPW
HNDF
EI
SUB

FIG.42B

[図43A]

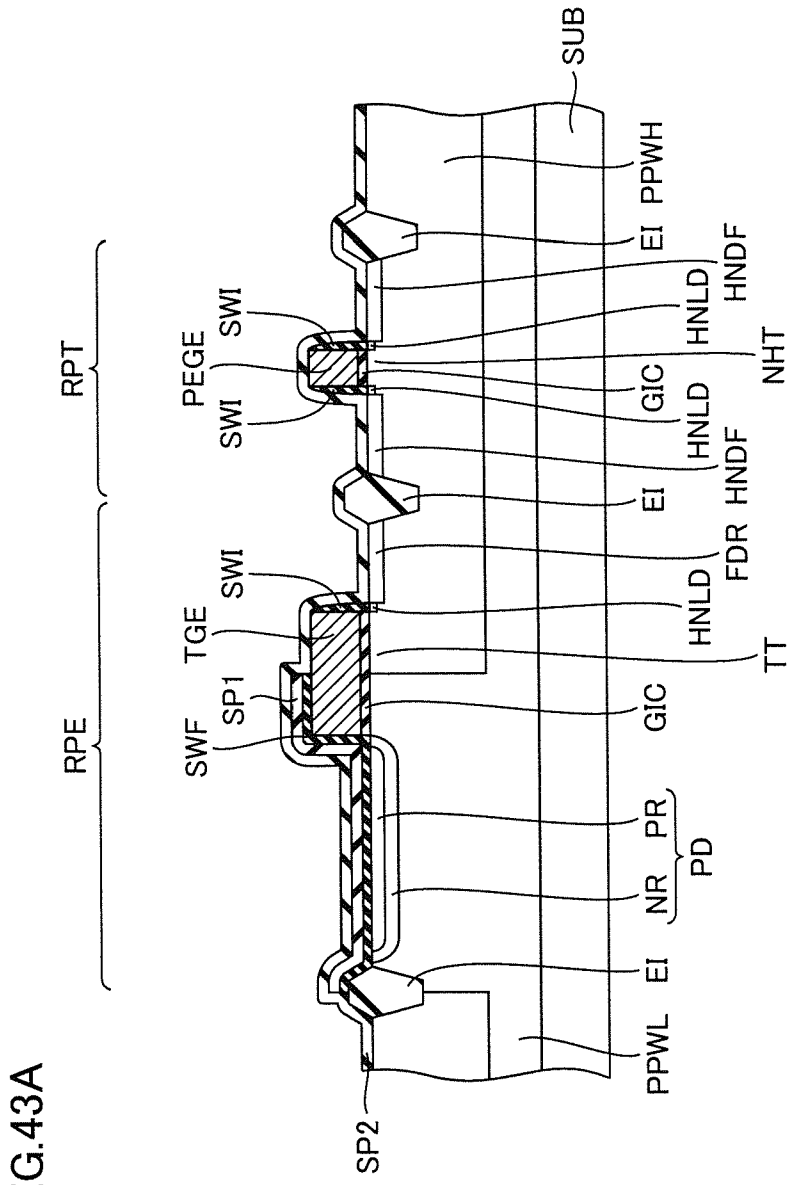

SUB
PPWH
EI
HNDF
HNLD
NHT
GIC
HNLD
HNDF
EI
FDR
HNLD
TT
GIC
PR
NR
PD
EI
PPWL
SP2
RPT
RPE
PEGE
SWI
SWI
SWI
TGE
SP1
SWF

FIG.43A

[図43B]

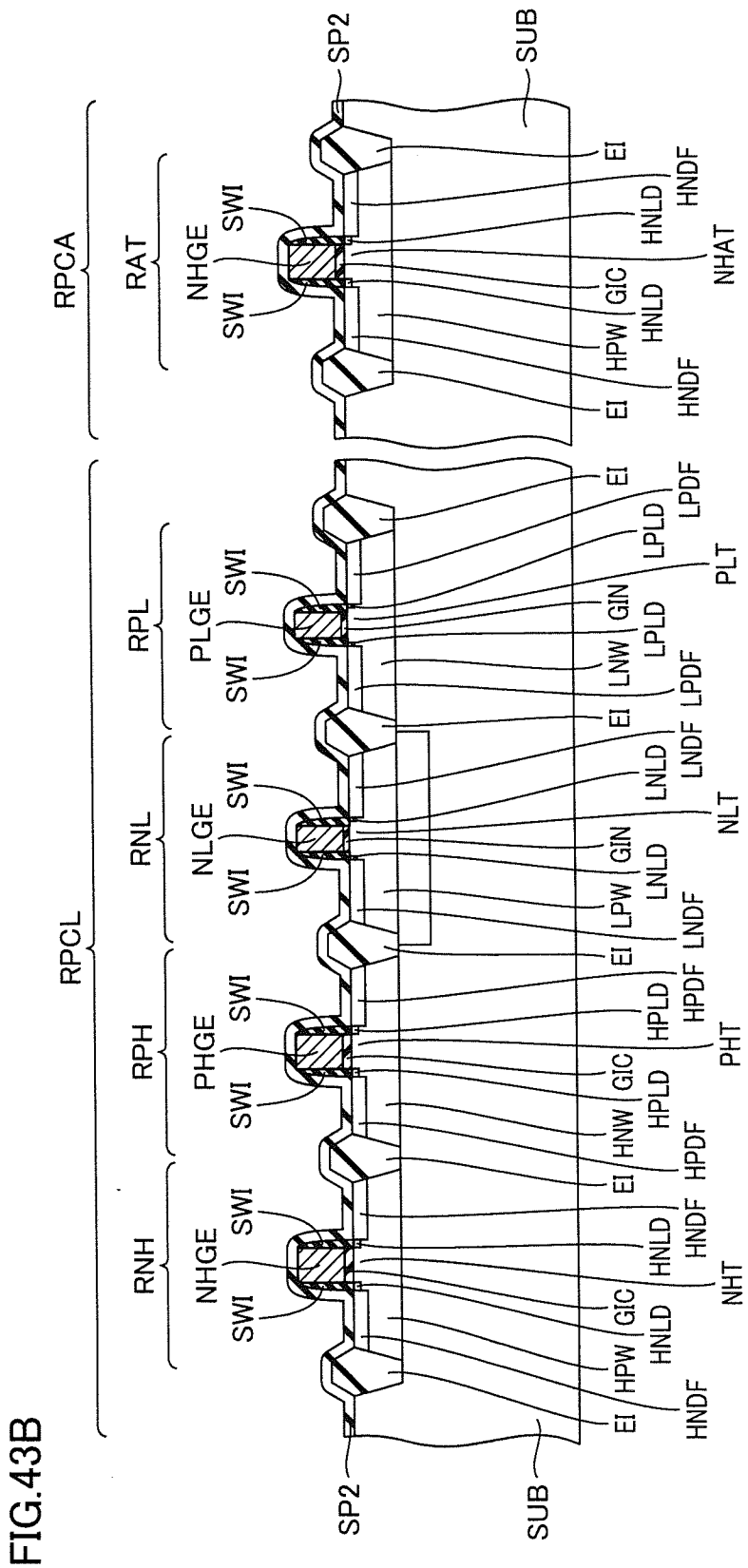

RPCA
RAT
NHGE
SWI
RPCL
RPL
PLGE
RNL
NLGE
RPH
PHGE
RNH
NHGE
SP2
SUB
EI
HNDF
HNLD
GIC
HPW
NHAT
LPDF
LPLD
GIN
LNW
PLT
LNDF
LNLD
NLT
LPW
HPDF
HPLD
PHT
HNW
NHT

FIG.43B

[図43C]

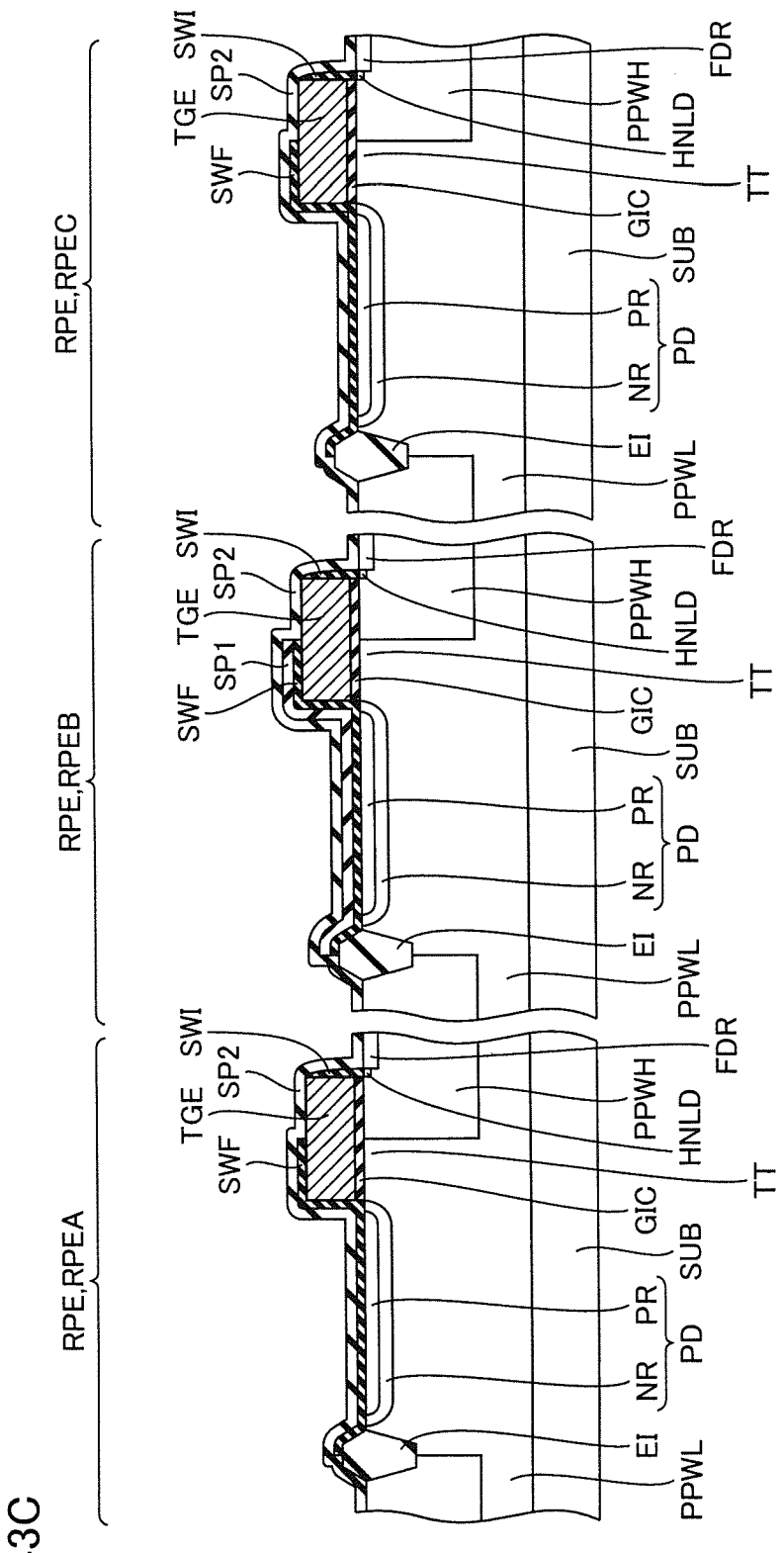

RPE,RPEC
RPE,RPEB
RPE,RPEA
SWI
SP2
TGE
SWF
SP1
FDR
PPWH
HNLD
TT
GIC
SUB
PR
NR
PD
EI
PPWL

FIG.43C

[図44A]

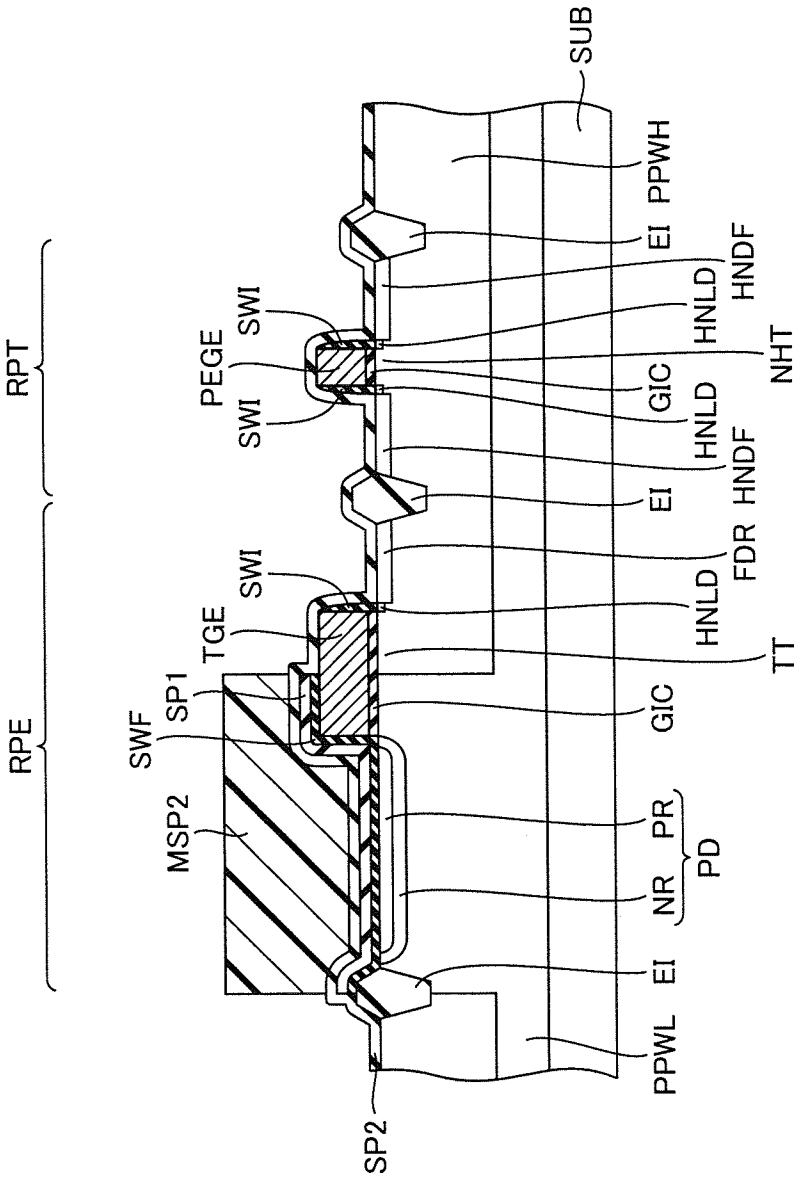

SUB
PPWH
EI
HNDF
HNLD
NHT
GIC
HNLD
HNDF
EI
FDR
HNLD
TT
GIC
PR
NR
PD
EI
PPWL
SP2
SWI
PEGE
SWI
SWI
TGE
SP1
SWF
MSP2
RPT
RPE

FIG.44A

[図44B]

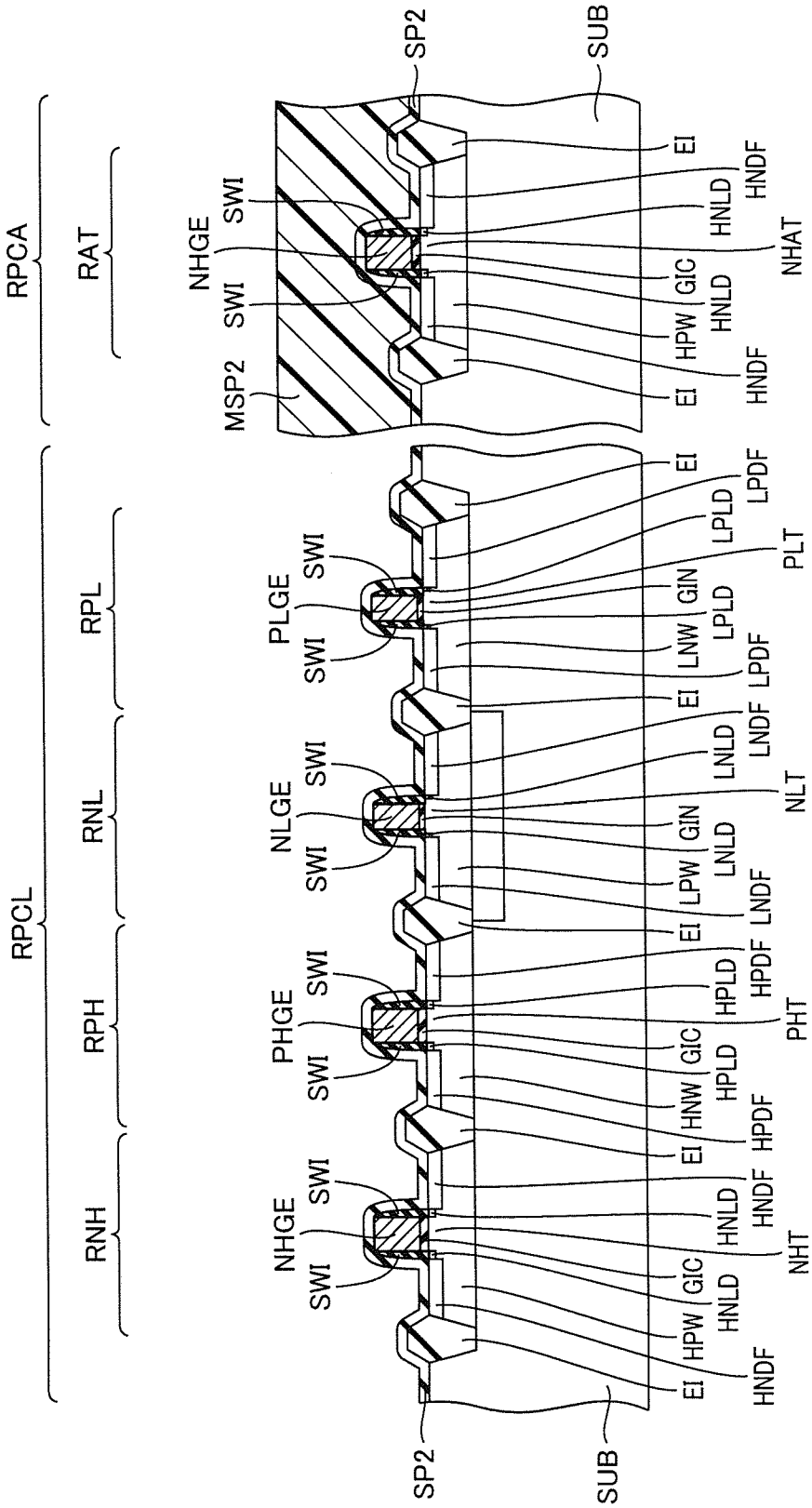

RPCA
RAT
RPCL
RPL
RNL
RPH
RNH
SP2
SUB
MSP2
NHGE
PLGE
NLGE
PHGE
SWI
EI
HNDF
HNLD
NHAT
GIC
HPW
LPDF
LPLD
PLT
GIN
LNW
LNDF
NLT
LPW
HPDF
HPLD
PHT
HNW
NHT

FIG.44B

[図44C]

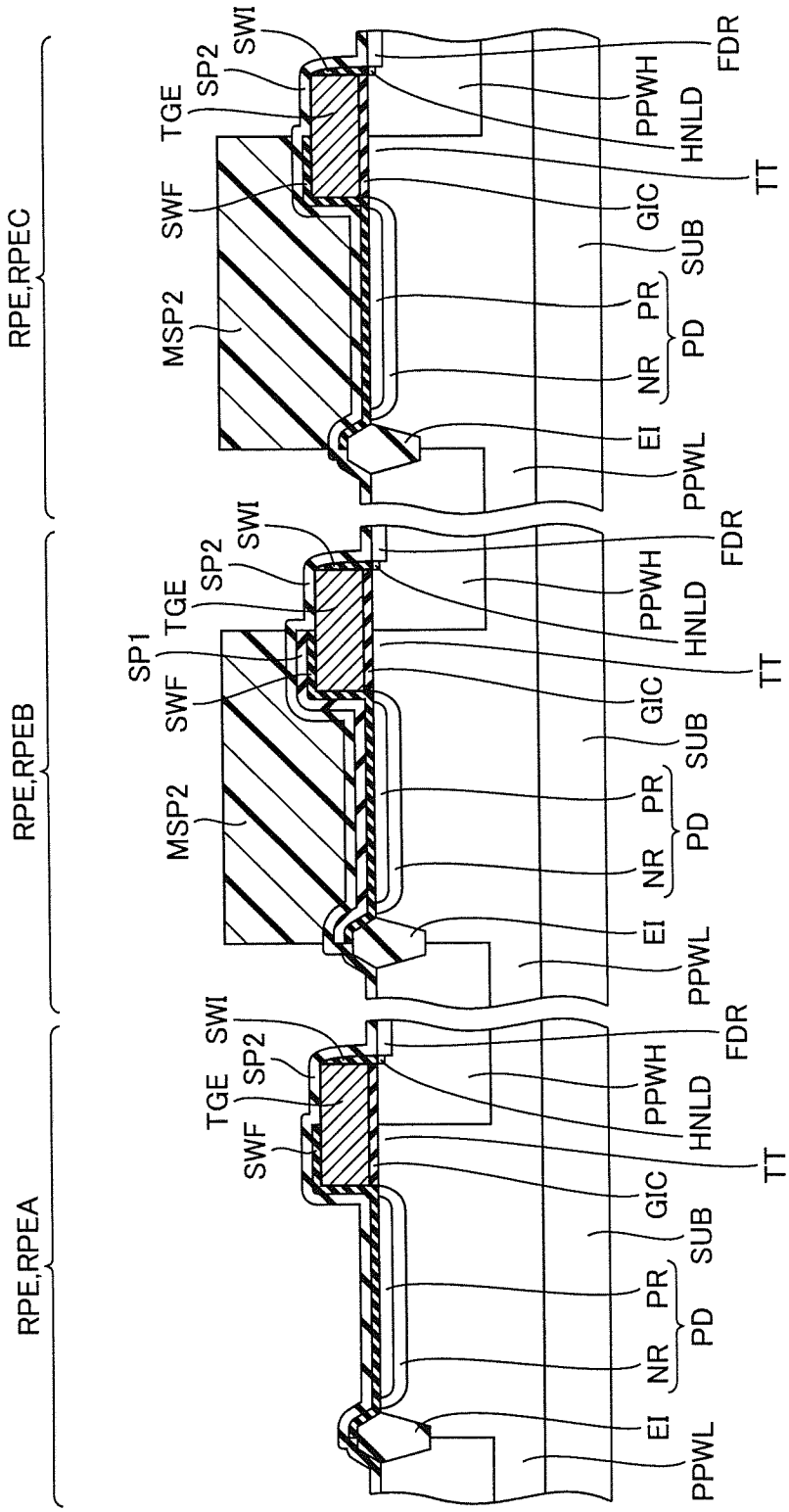

RPE,RPEA
RPE,RPEB
RPE,RPEC
SWI
SP2
TGE
SWF
MSP2
SP1
FDR
PPWH
HNLD
TT
GIC
SUB
PR
PD
NR
EI
PPWL

FIG.44C

[図45]

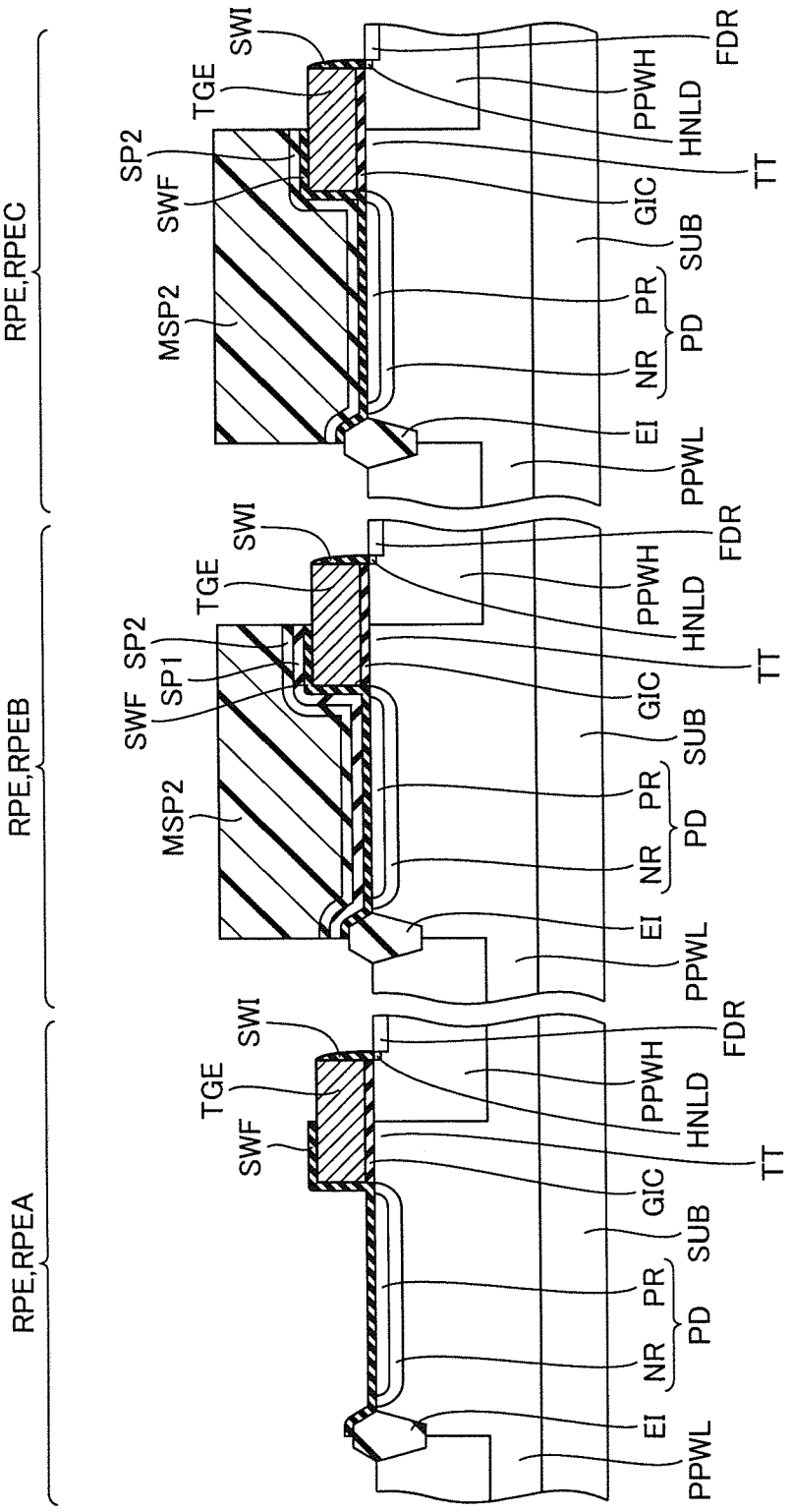

RPE,RPEA
RPE,RPEB
RPE,RPEC
SWI
TGE
SWF
SP2
SP1
MSP2
FDR
PPWH
HNLD
TT
GIC
SUB
PR
PD
NR
EI
PPWL

FIG.45

[図46A]

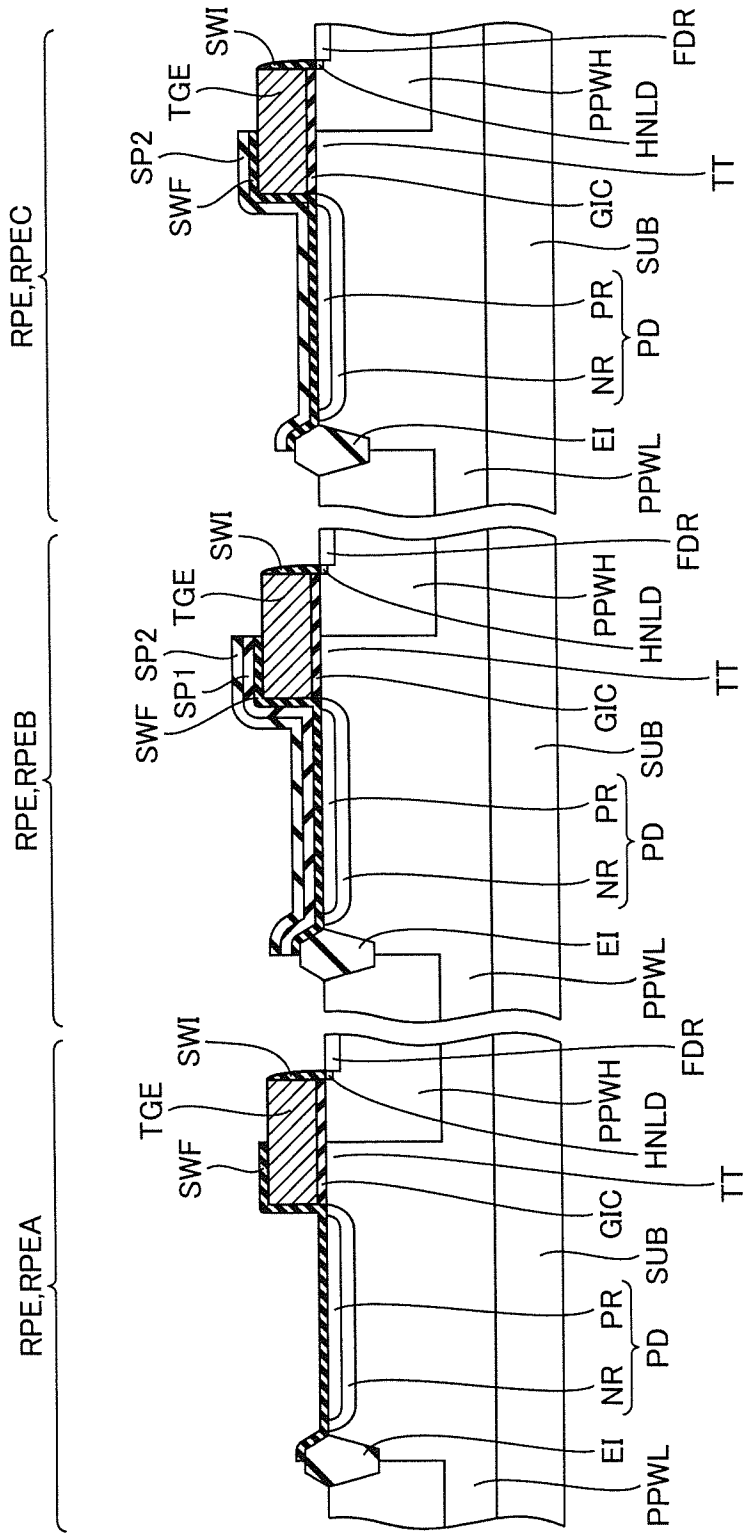
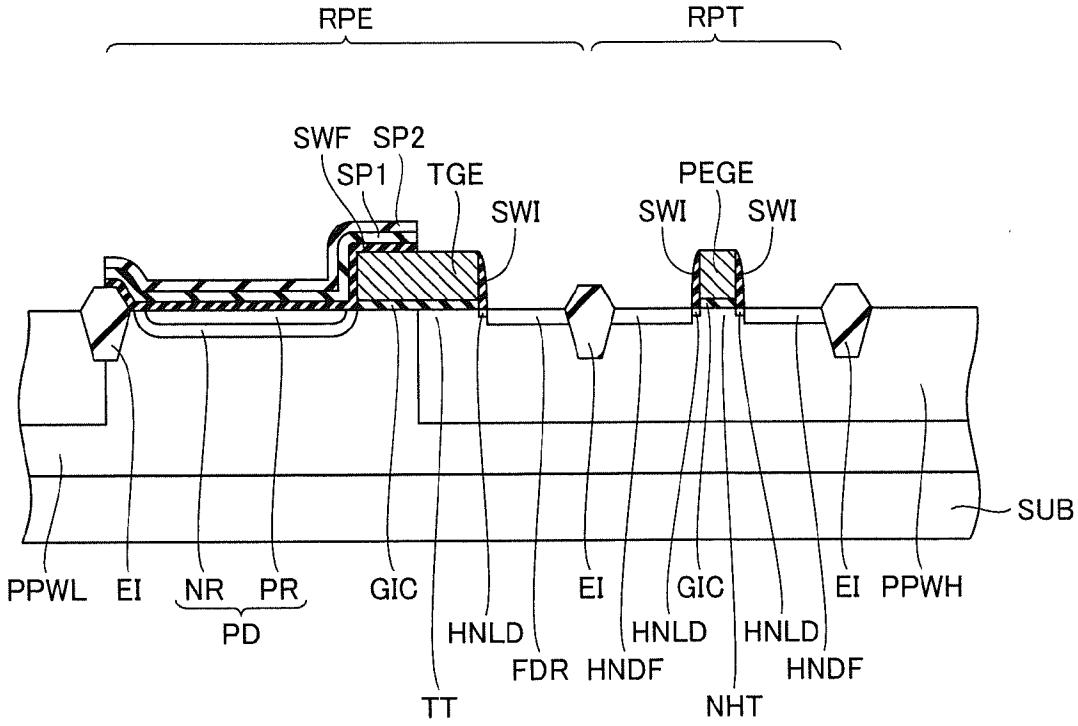

RPE,RPEC
RPE,RPEB
RPE,RPEA
SWI
TGE
SP2
SWF
SP1
FDR
PPWH
HNLD
TT
GIC
SUB
PR
PD
NR
EI
PPWL

FIG.46A

[図46B]

FIG.46B


RPE
RPT
SWF
SP2
SP1
TGE
SWI
PEGE
SWI
SWI
SUB
PPWL
EI
NR
PR
PD
GIC
HNLD
FDR
TT
EI
HNDF
HNLD
GIC
NHT
HNLD
HNDF
EI
PPWH

[図46C]

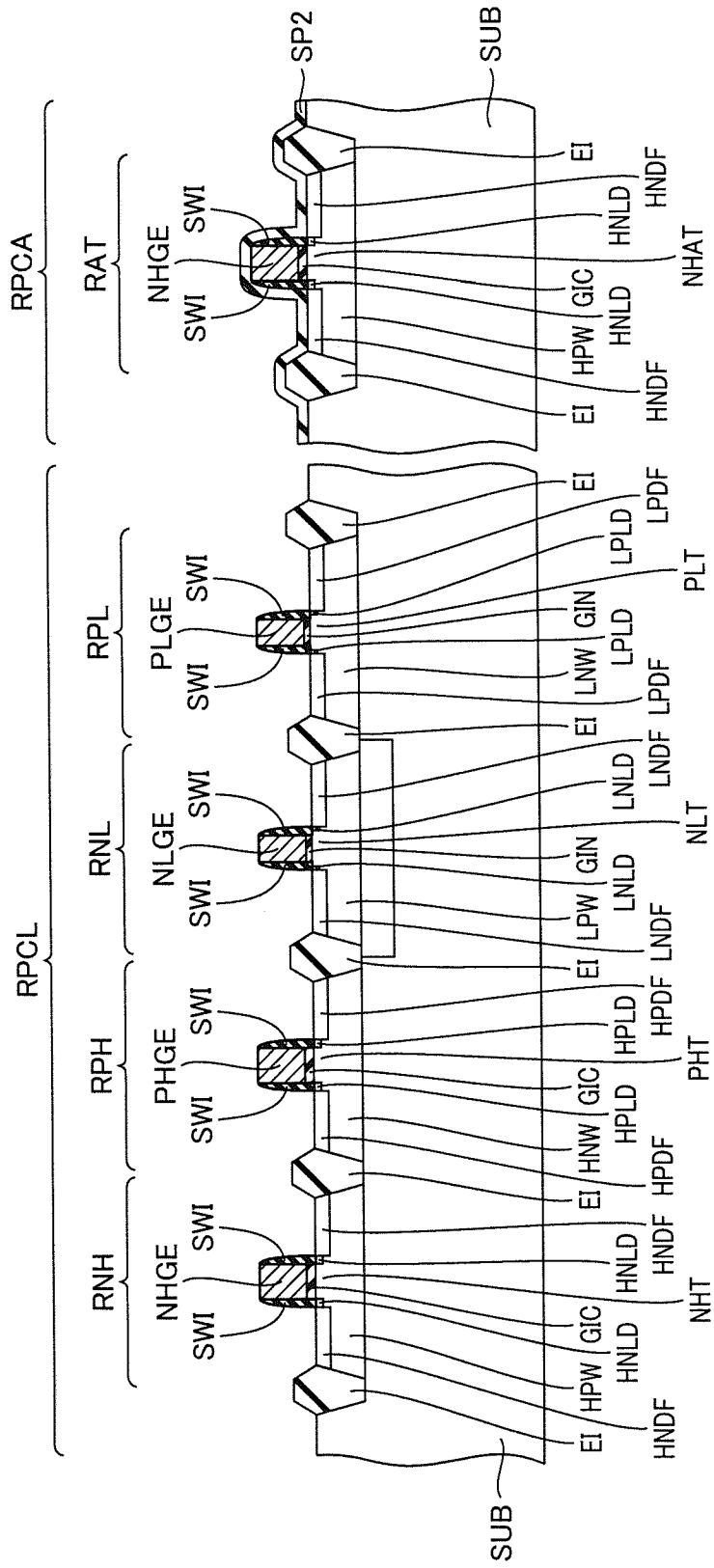
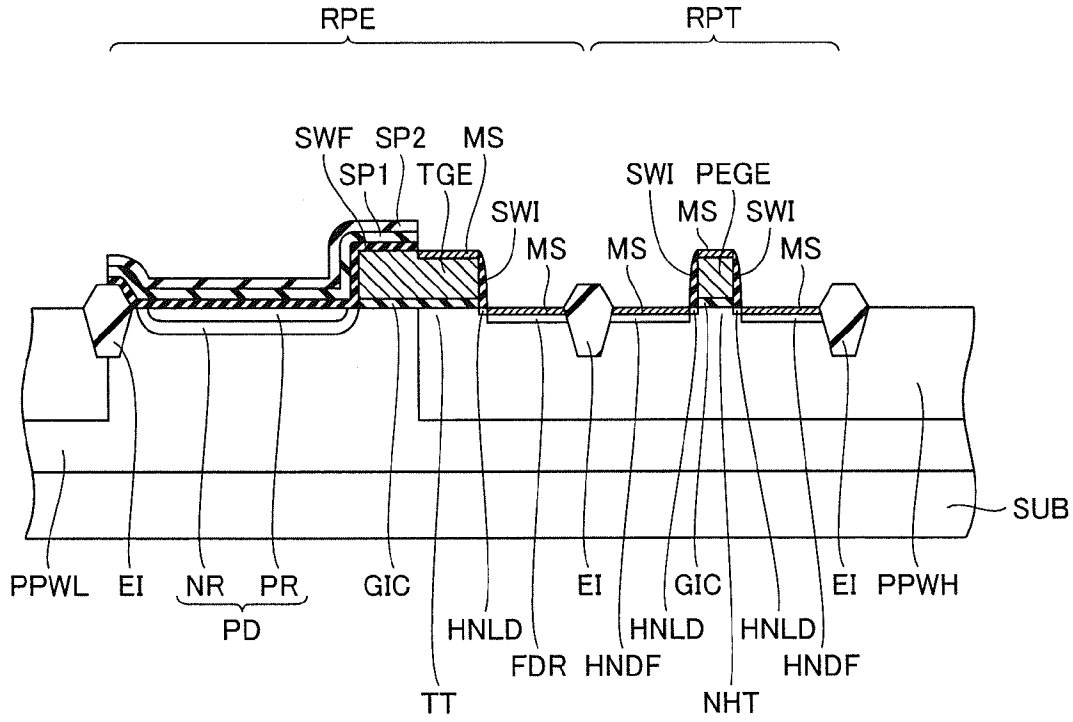

RPCA
RAT
NHGE
SWI
SWI
SP2
SUB
EI
HNDF
HNLD
GIC
HPW
HNDF
EI
NHAT
RPCL
RPL
PLGE
SWI
SWI
EI
LPDF
LPLD
GIN
LNW
LPLD
LPDF
PLT
RNL
NLGE
SWI
SWI
EI
LNDF
LNLD
GIN
LPW
LNLD
LNDF
NLT
RPH
PHGE
SWI
SWI
EI
HPDF
HPLD
GIC
HNW
HPLD
HPDF
PHT
RNH
NHGE
SWI
SWI
EI
HNDF
HNLD
GIC
HPW
HNLD
HNDF
NHT
SUB

FIG.46C

[図47A]

FIG.47A


RPE
RPT
SWF
SP2
MS
SP1
TGE
SWI
MS
SWI
PEGE
MS
SWI
MS
MS
MS
SUB
PPWL
EI
NR
PR
PD
GIC
HNLD
FDR
TT
EI
HNLD
HNDF
GIC
HNLD
NHT
EI
HNDF
PPWH

[図47B]

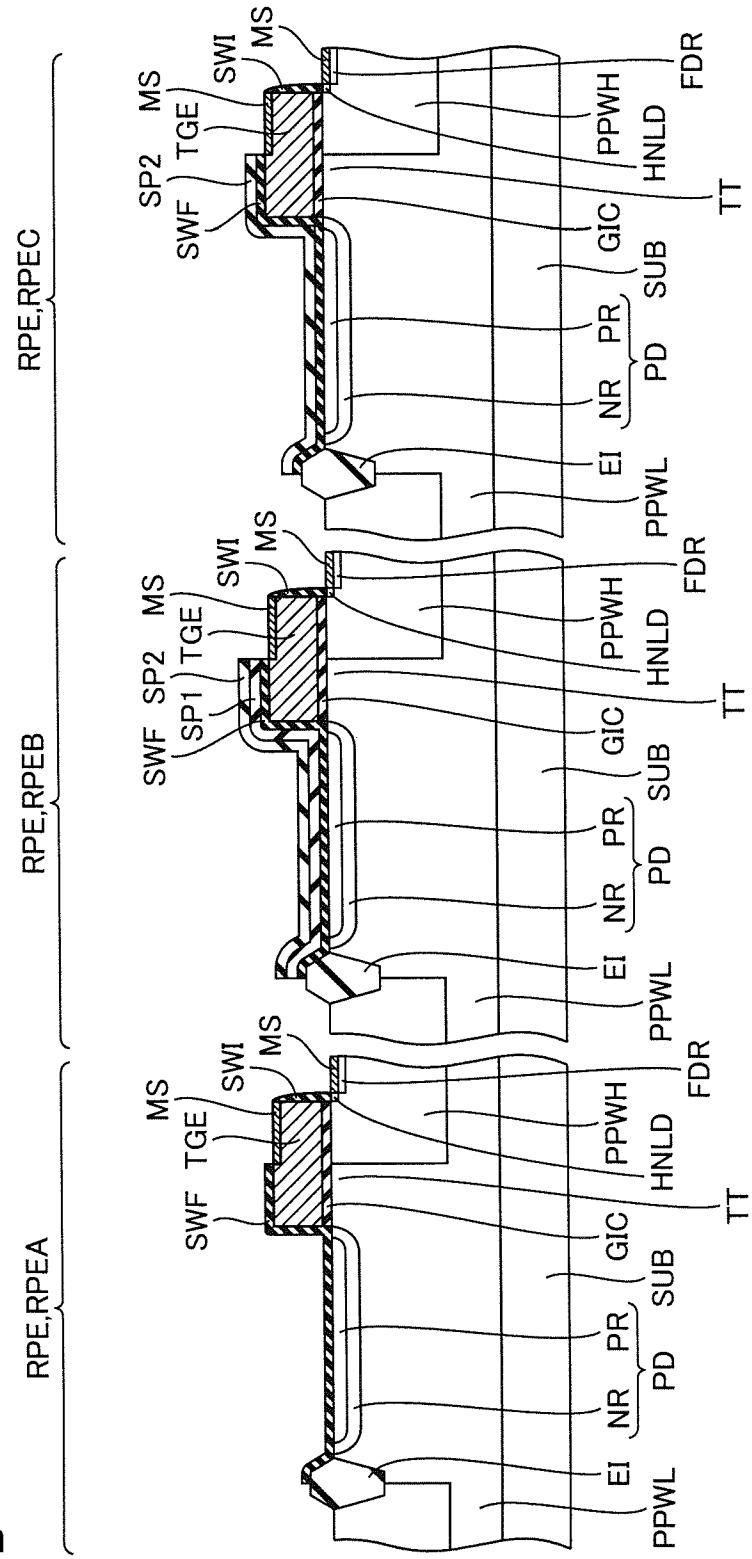

RPE,RPEC
RPE,RPEB
RPE,RPEA
MS
SWI
SP2
TGE
SWF
SP1
FDR
PPWH
HNLD
TT
GIC
SUB
PR
NR
PD
EI
PPWL

FIG.47B

[図47C]

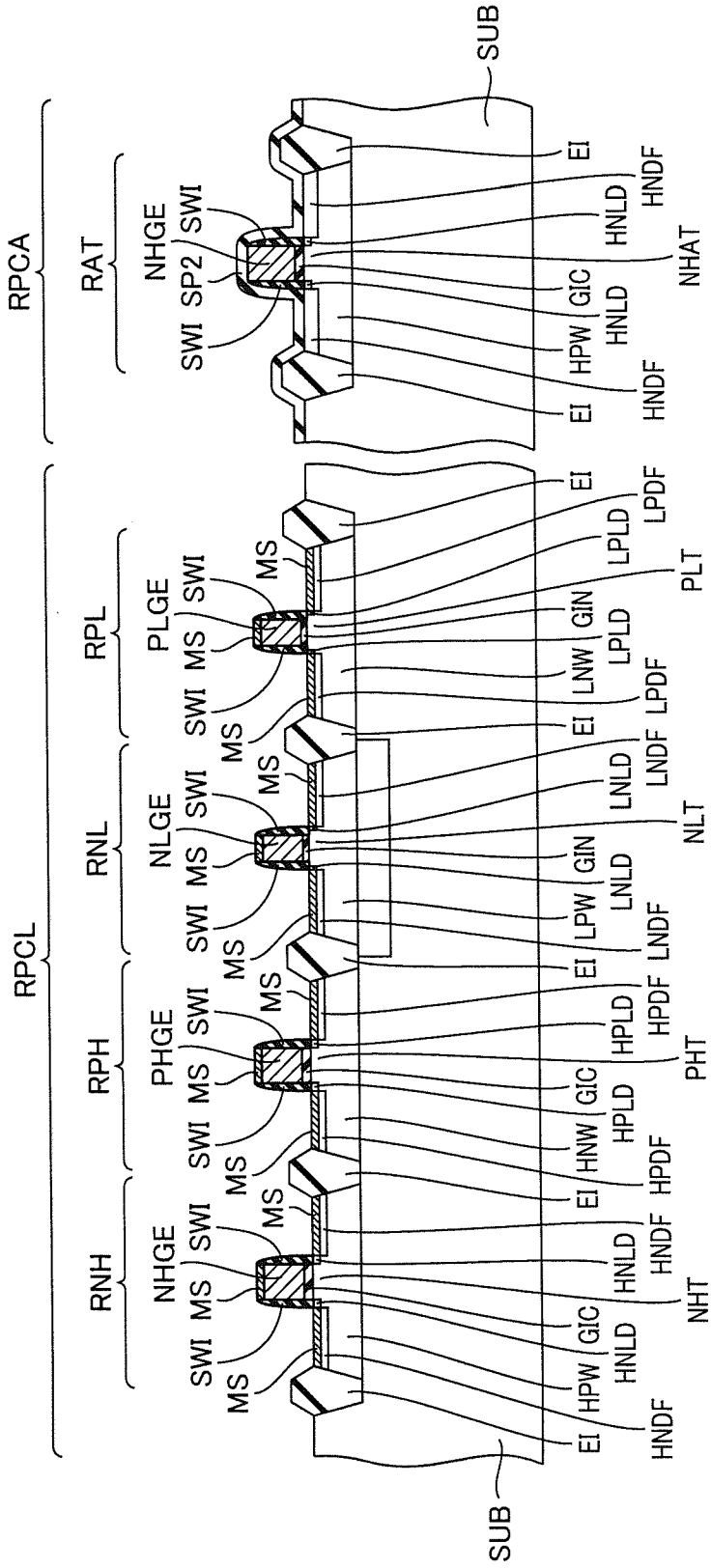

RPCA
RAT
NHGE
SWI
SP2
SWI
SUB
EI
HNDF
HNLD
NHAT
GIC
HPW
HNLD
EI
HNDF
RPCL
RPL
PLGE
SWI
MS
EI
LPDF
LPLD
PLT
GIN
LNW
LPLD
SWI
MS
MS
EI
LPDF
RNL
NLGE
SWI
MS
LNDF
LNLD
NLT
GIN
LPW
LNLD
SWI
MS
MS
EI
LNDF
RPH
PHGE
SWI
MS
HPDF
HPLD
PHT
GIC
HNW
HPLD
SWI
MS
MS
EI
HPDF
RNH
NHGE
SWI
MS
HNDF
HNLD
NHT
GIC
HPW
HNLD
SWI
MS
MS
EI
HNDF
SUB

FIG.47C

[図48A]

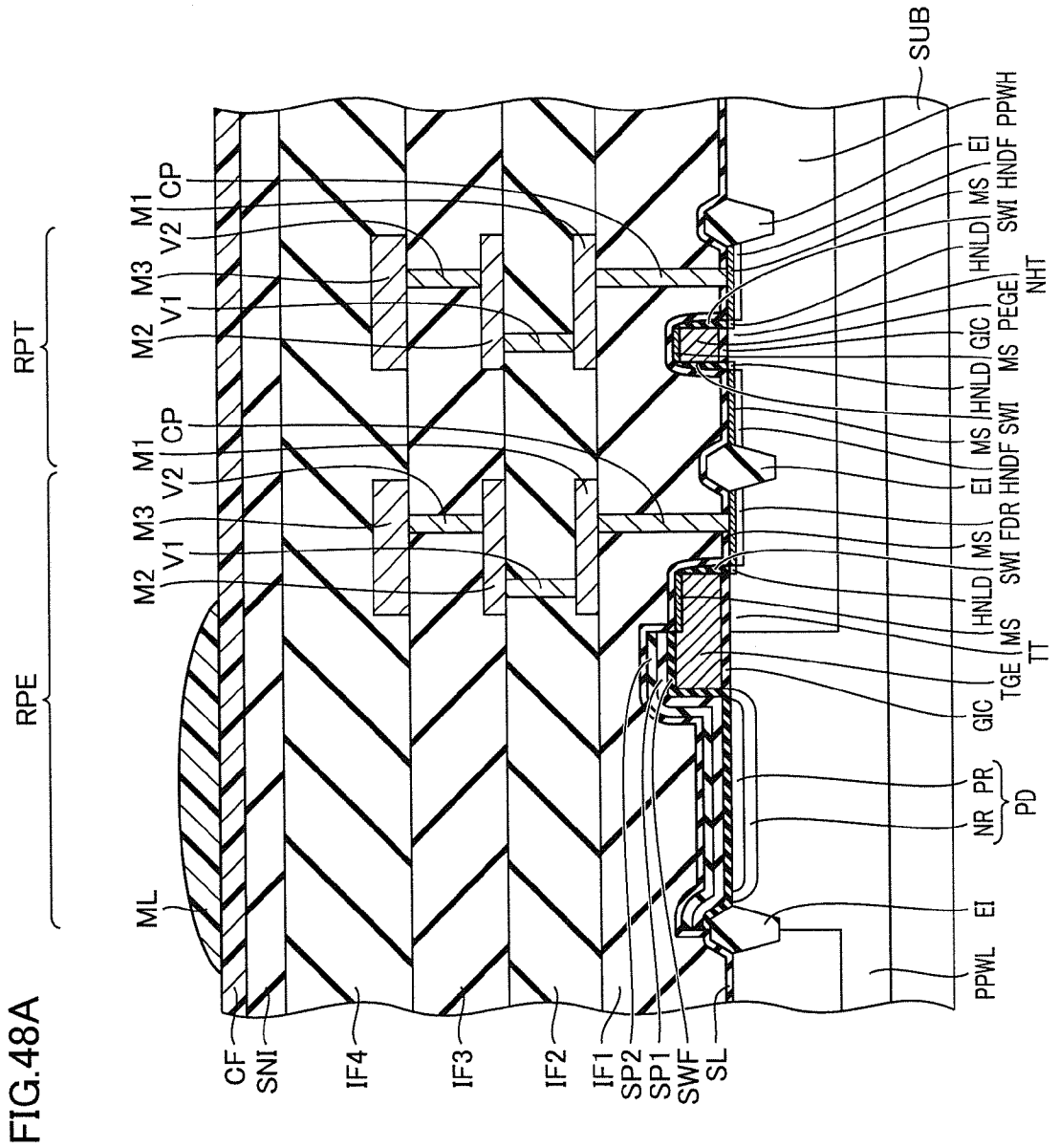

SUB
RPT
RPE
M1
CP
V2
M3
V1
M2
ML
CF
SNI
IF4
IF3
IF2
IF1
SP2
SP1
SWF
SL
PPWL
EI
NR
PR
PD
GIC
TGE
MS
HNLD
TT
SWI
FDR
HNDF
PEGE
NHT
PPWH

FIG.48A

[図48B]

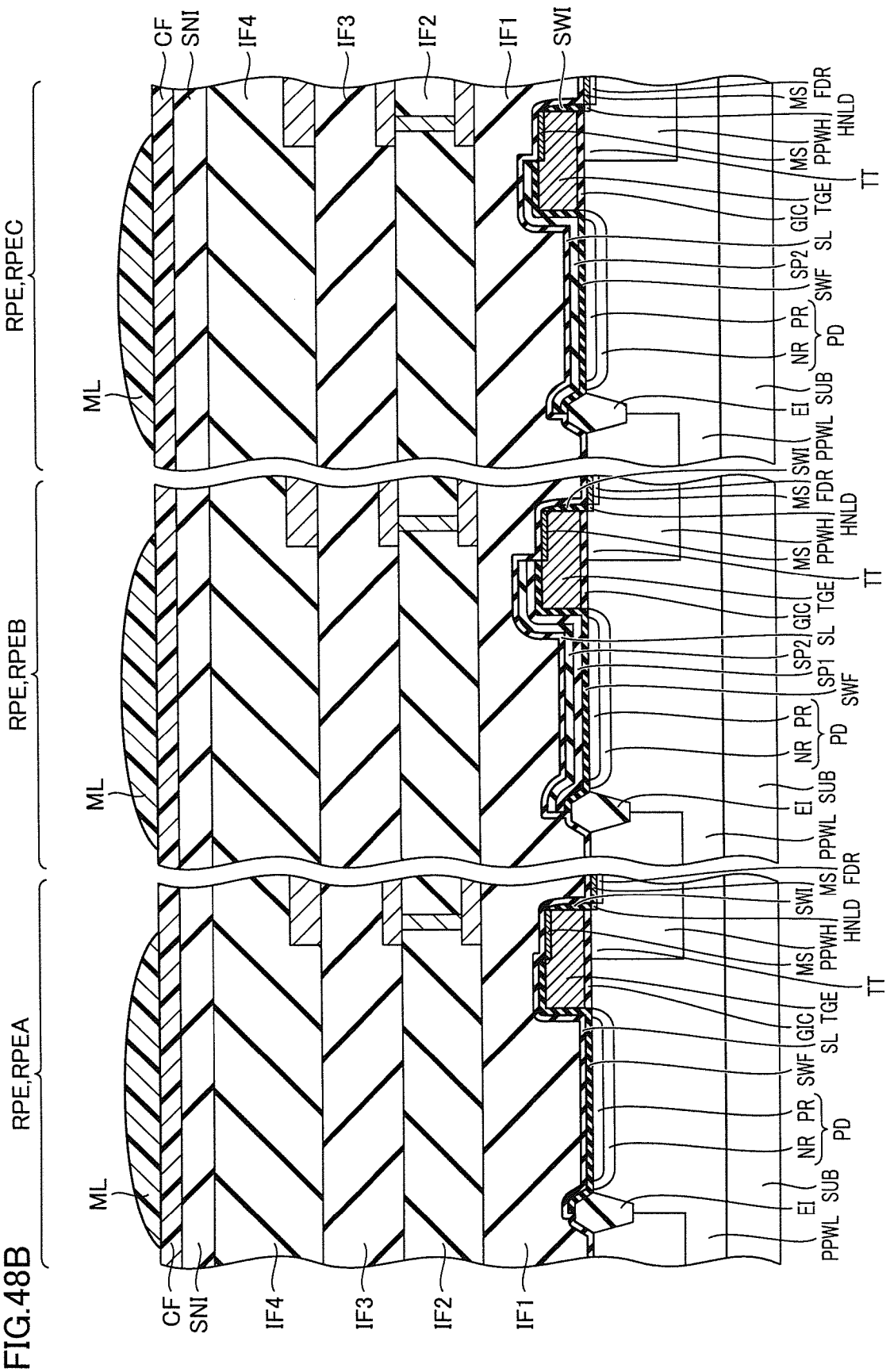

RPE,RPEA
RPE,RPEB
RPE,RPEC
ML
CF
SNI
IF4
IF3
IF2
IF1
SWI
EI
PPWL
SUB
NR
PR
PD
SWF
SP1
SP2
GIC
SL
TGE
MS
PPWH
HNLD
FDR
TT

FIG.48B

[図48C]

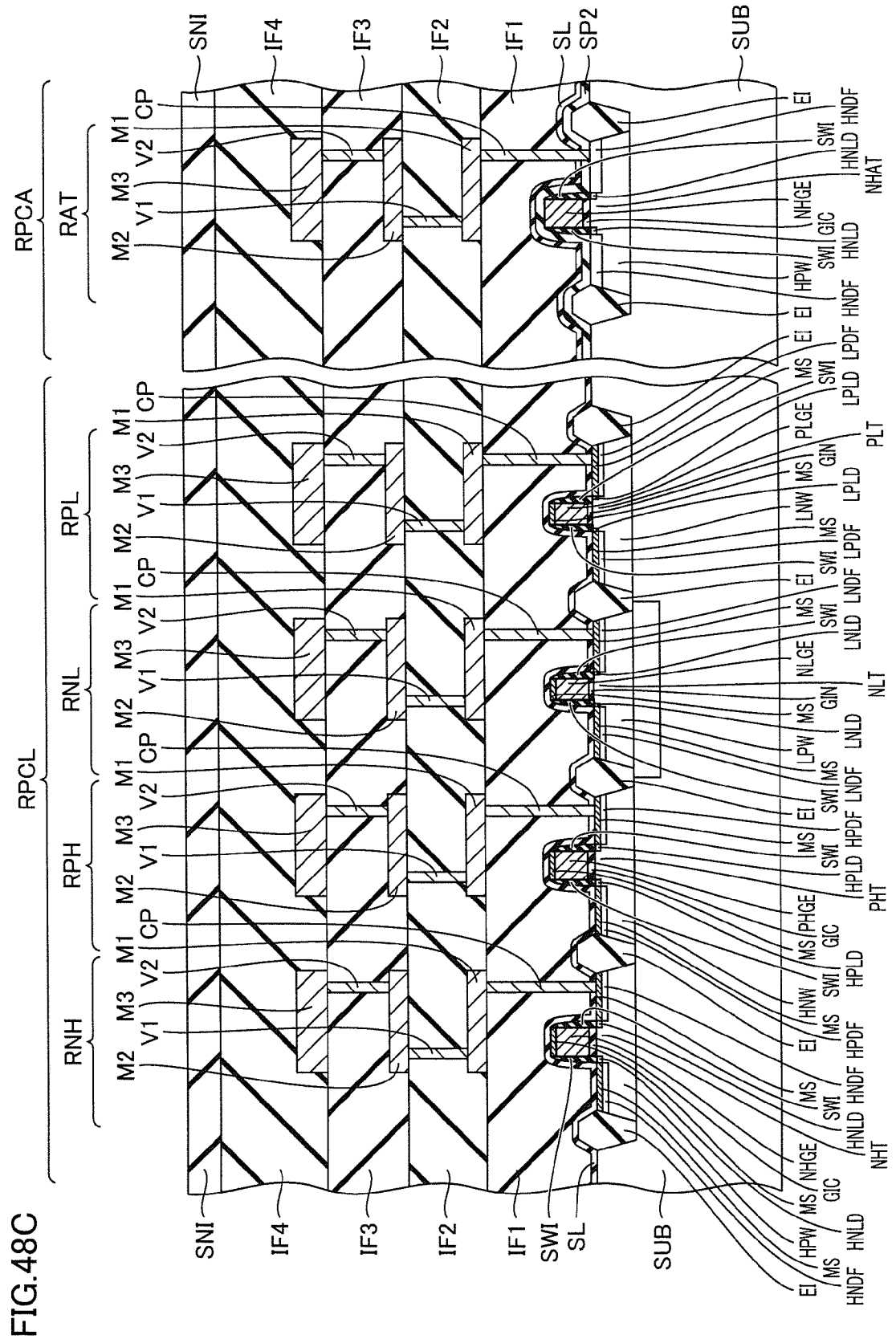
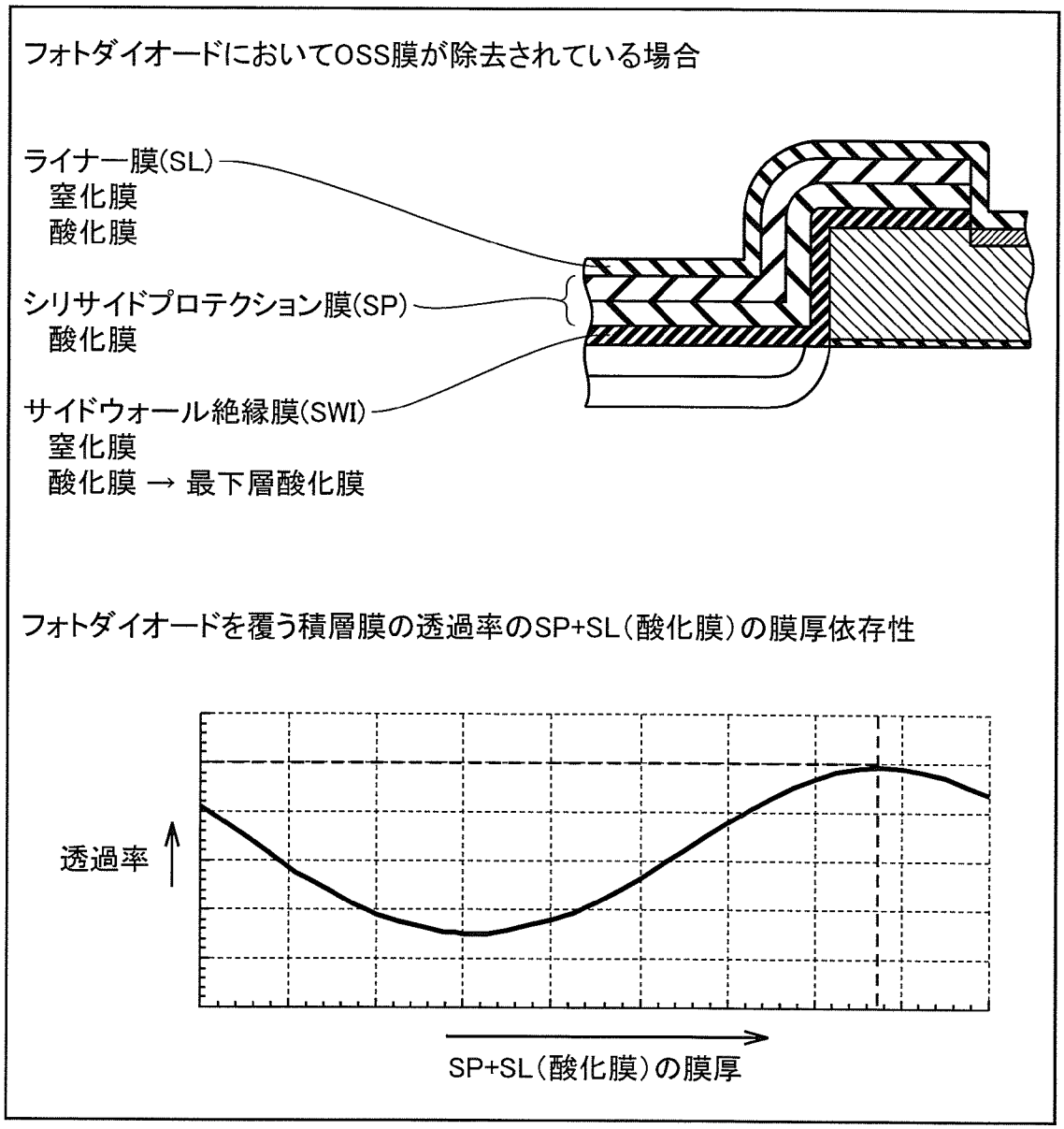

RPCA
RAT
RPCL
RNH
RPH
RNL
RPL
M2
M3
M1
V1
V2
CP
SNI
IF4
IF3
IF2
IF1
SL
SP2
SUB
SWI
EI
MS
HNDF
HNLD
HPW
GIC
NHGE
NHAT
HPDF
HNW
HPLD
PHGE
PHT
LNDF
LPW
LNLD
GIN
NLGE
NLT
LPDF
LNW
LPLD
PLGE
PLT

FIG.48C

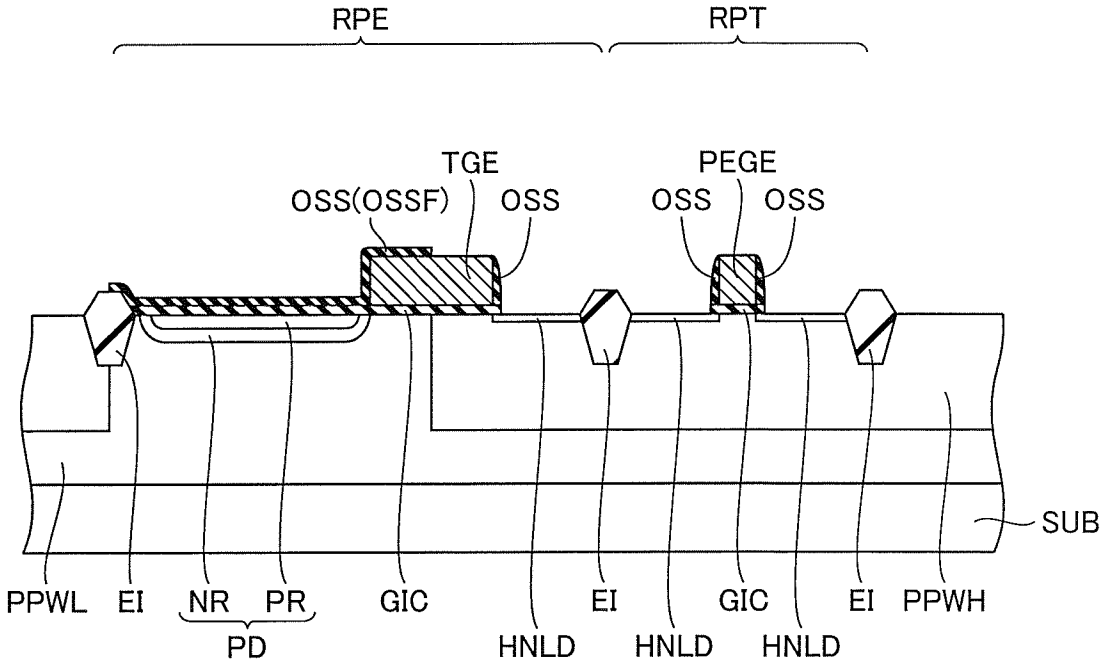
[図49]

FIG.49


フォトダイオードにおいてOSS膜が除去されている場合
ライナー膜(SL)
窒化膜
酸化膜
シリサイドプロテクション膜(SP)
酸化膜
サイドウォール絶縁膜(SWI)
窒化膜
酸化膜 → 最下層酸化膜
フォトダイオードを覆う積層膜の透過率のSP+SL(酸化膜)の膜厚依存性
透過率
SP+SL(酸化膜)の膜厚

[図50A]

FIG.50A


RPE
RPT
TGE
PEGE
OSS(OSSF)
OSS
OSS
OSS
SUB
PPWL
EI
NR
PR
GIC
EI
GIC
EI
PPWH
PD
HNLD
HNLD
HNLD

[図50B]

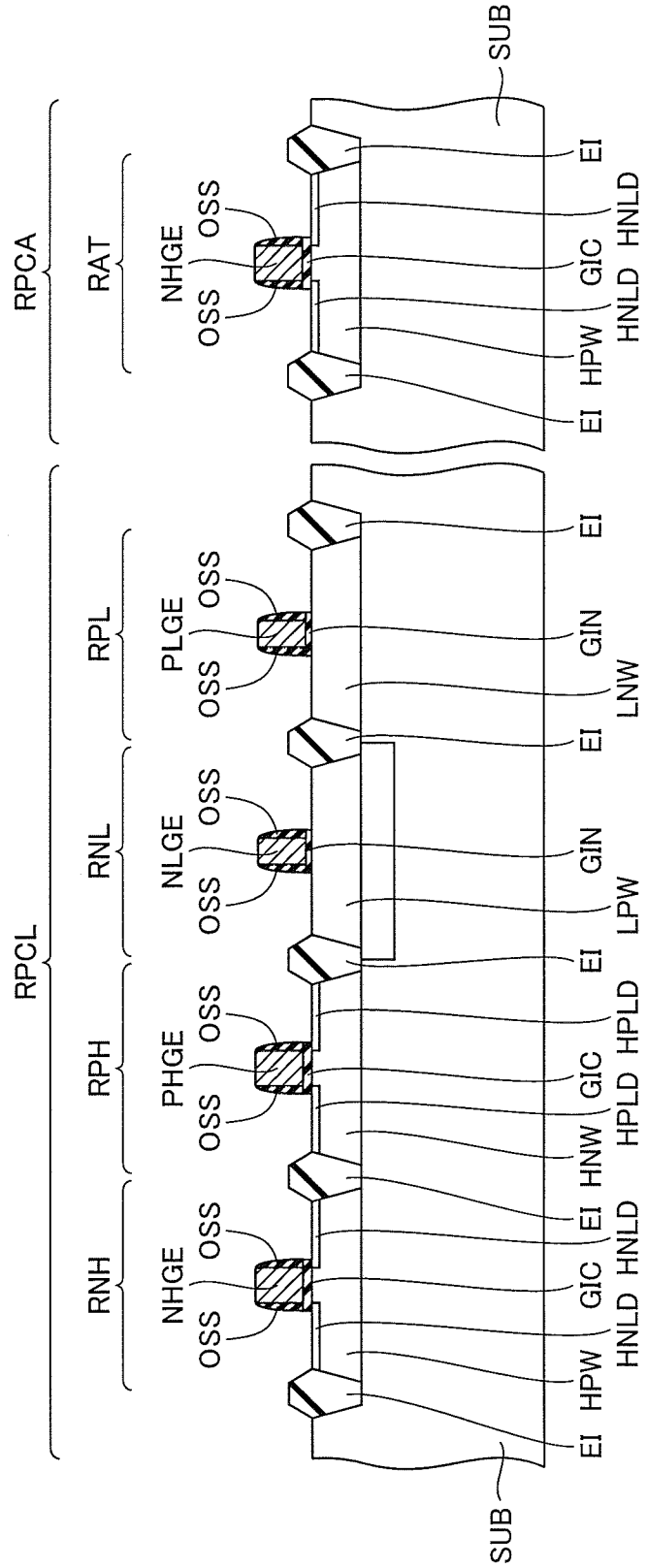
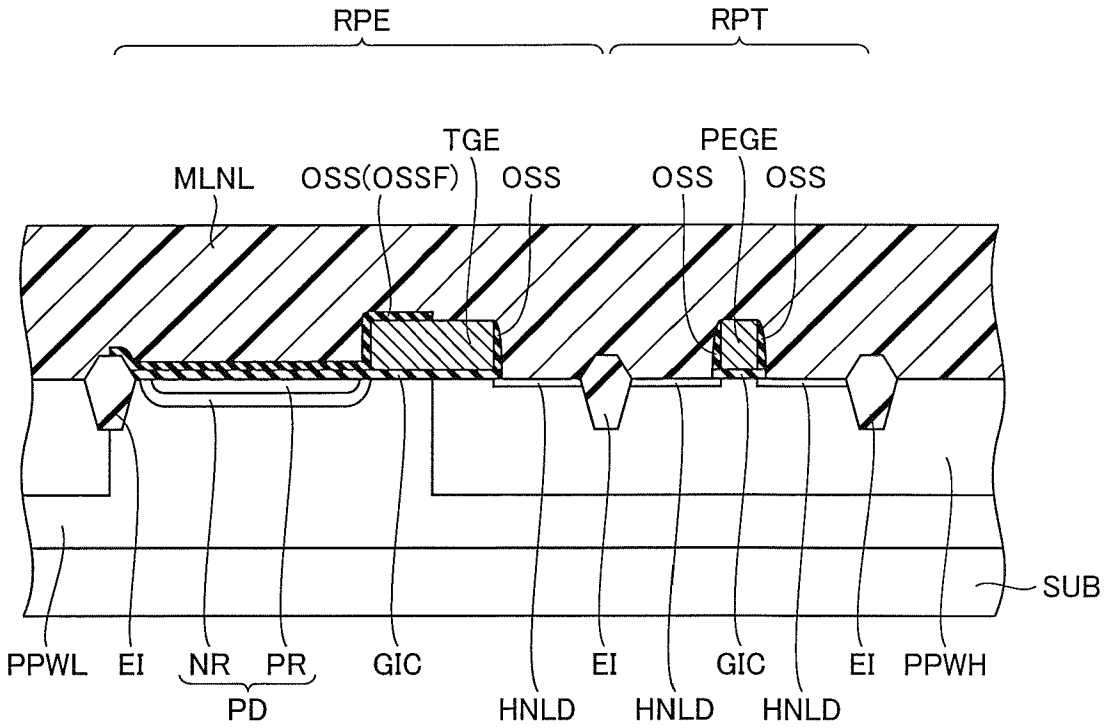

SUB
RPCA
RAT
NHGE
OSS
OSS
EI
HNLD
GIC
HNLD
HPW
EI
RPCL
RPL
PLGE
OSS
OSS
EI
GIN
LNW
RNL
NLGE
OSS
OSS
EI
GIN
LPW
RPH
PHGE
OSS
OSS
EI
HPLD
GIC
HPLD
HNW
RNH
NHGE
OSS
OSS
EI
HNLD
GIC
HNLD
HPW
EI
SUB

FIG.50B

[図51A]

FIG.51A


RPE
RPT
TGE
PEGE
MLNL
OSS(OSSF)
OSS
OSS
OSS
SUB
PPWL
EI
NR
PR
PD
GIC
HNLD
EI
HNLD
GIC
HNLD
EI
PPWH

[図51B]

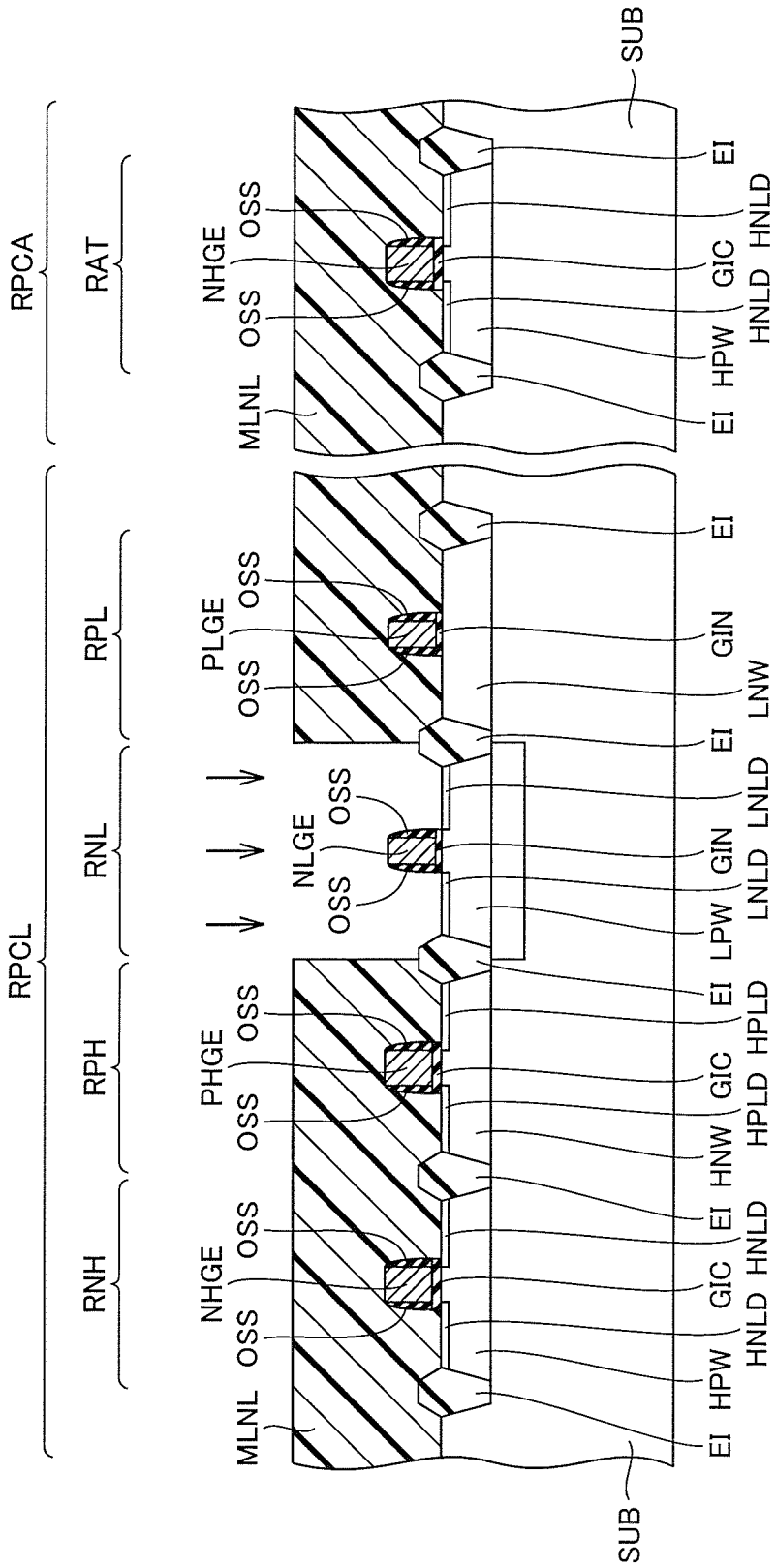
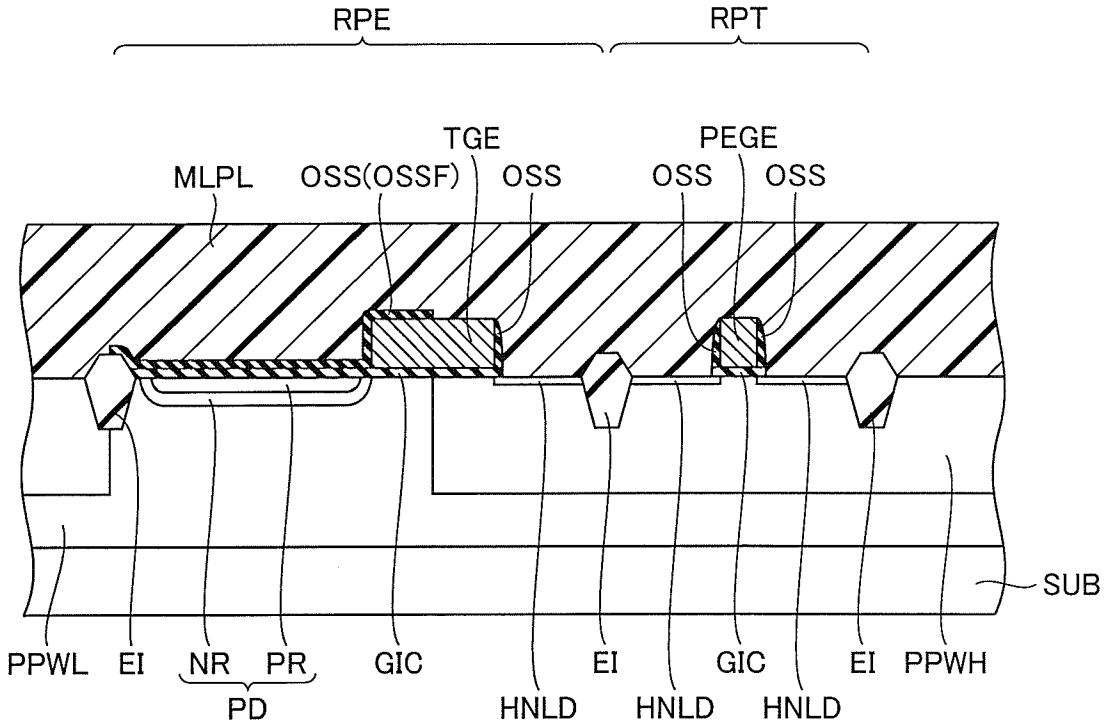

RPCA
RAT
RPCL
RPL
RNL
RPH
RNH
NHGE
PLGE
PHGE
NLGE
OSS
MLNL
SUB
EI
GIC
HPW
HNLD
GIN
LNW
LNLD
LPW
HPLD
HNW

FIG.51B

[図52A]

FIG.52A


RPE
RPT
TGE
PEGE
MLPL
OSS(OSSF)
OSS
OSS
OSS
SUB
PPWL
EI
NR
PR
PD
GIC
HNLD
EI
HNLD
GIC
HNLD
EI
PPWH

[図52B]

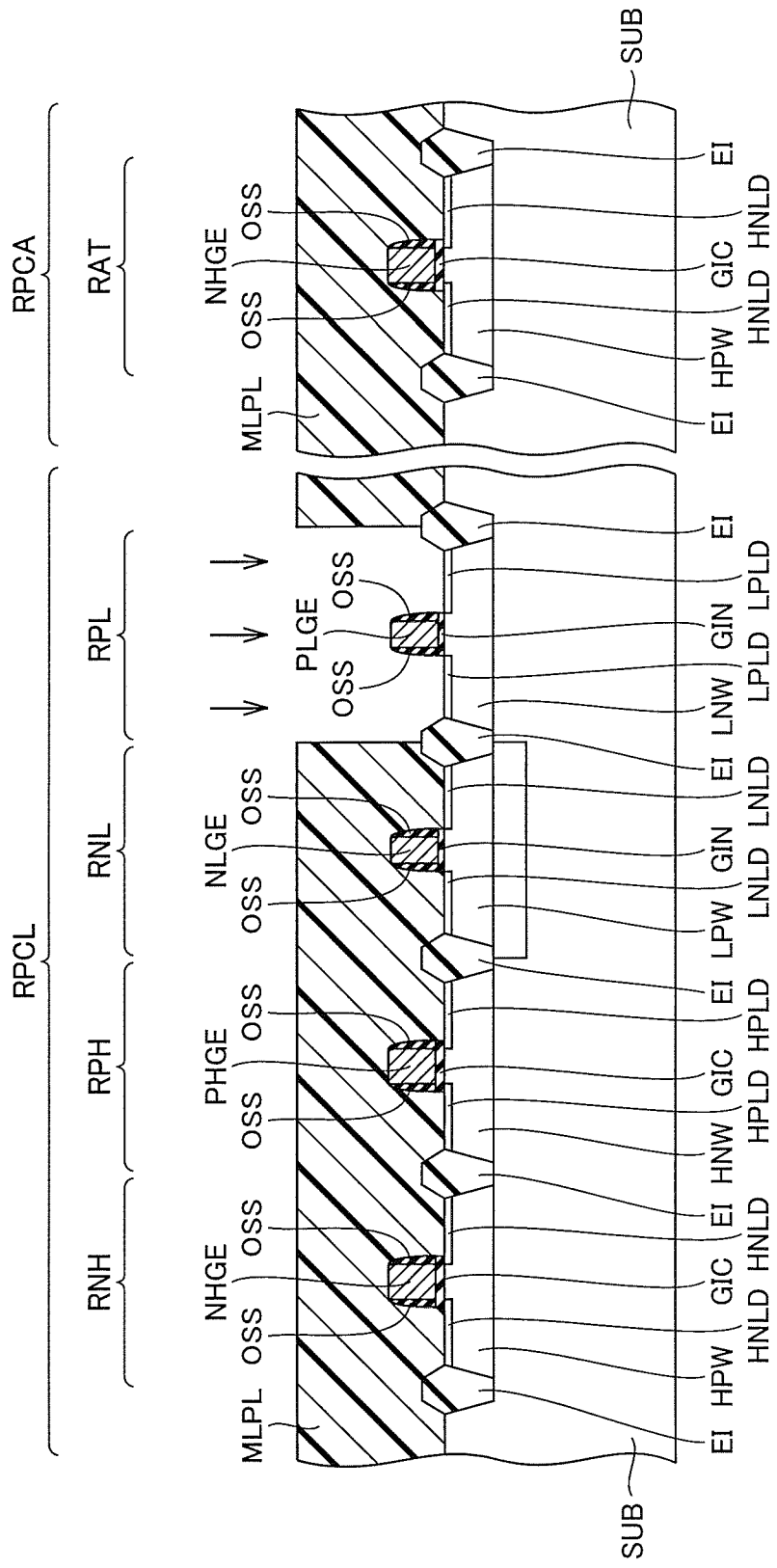

RPCA
RAT
RPCL
RPL
RNL
RPH
RNH
NHGE
PLGE
NLGE
PHGE
OSS
MLPL
SUB
EI
HNLD
GIC
HPW
LPLD
GIN
LNW
LNLD
LPW
HPLD
HNW

FIG.52B

[図53A]

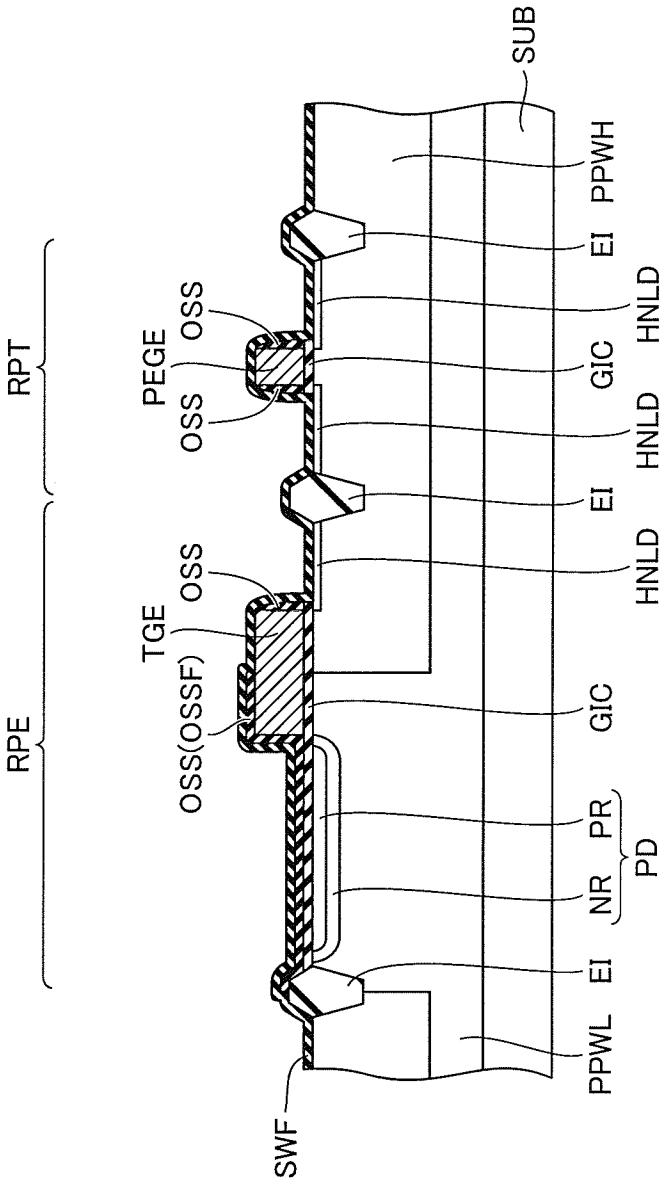

SUB
EI
PPWH
HNLD
GIC
OSS
PEGE
OSS
HNLD
EI
HNLD
OSS
TGE
OSS(OSSF)
GIC
PR
NR
PD
EI
PPWL
SWF
RPT
RPE

FIG.53A

[図53B]

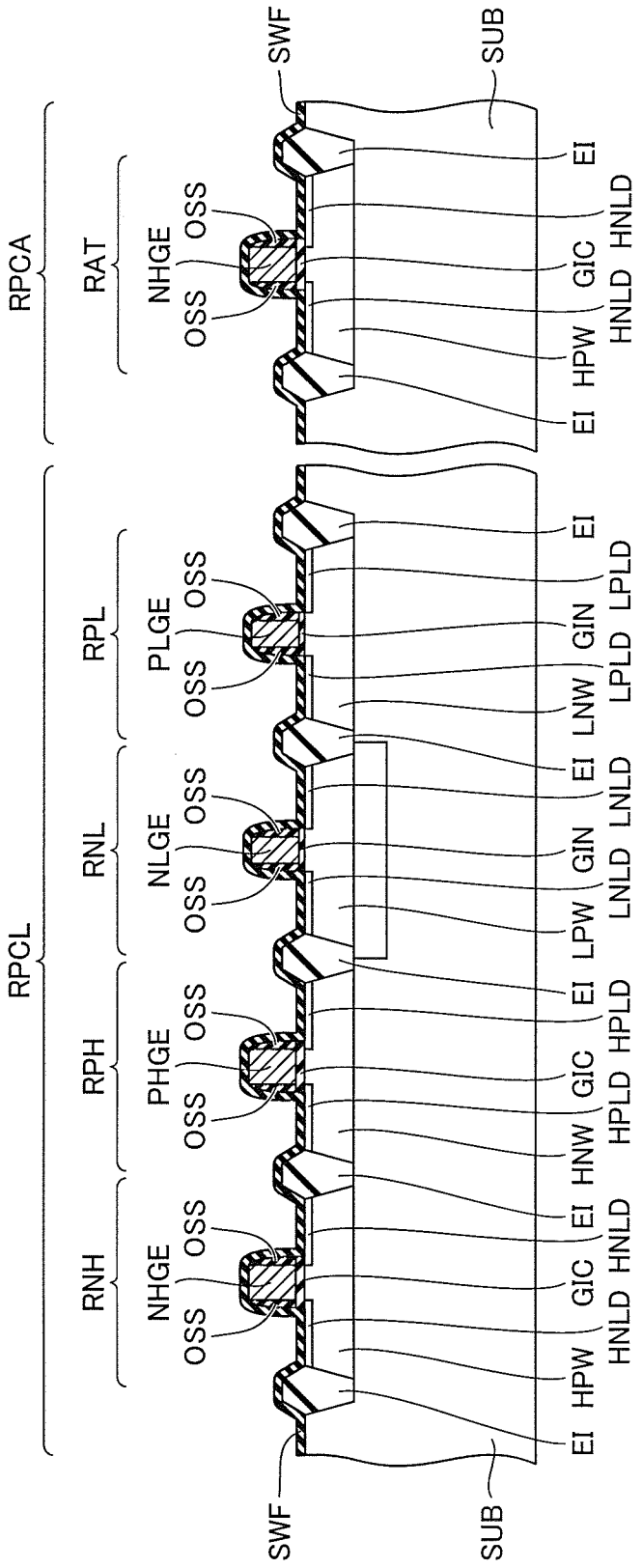
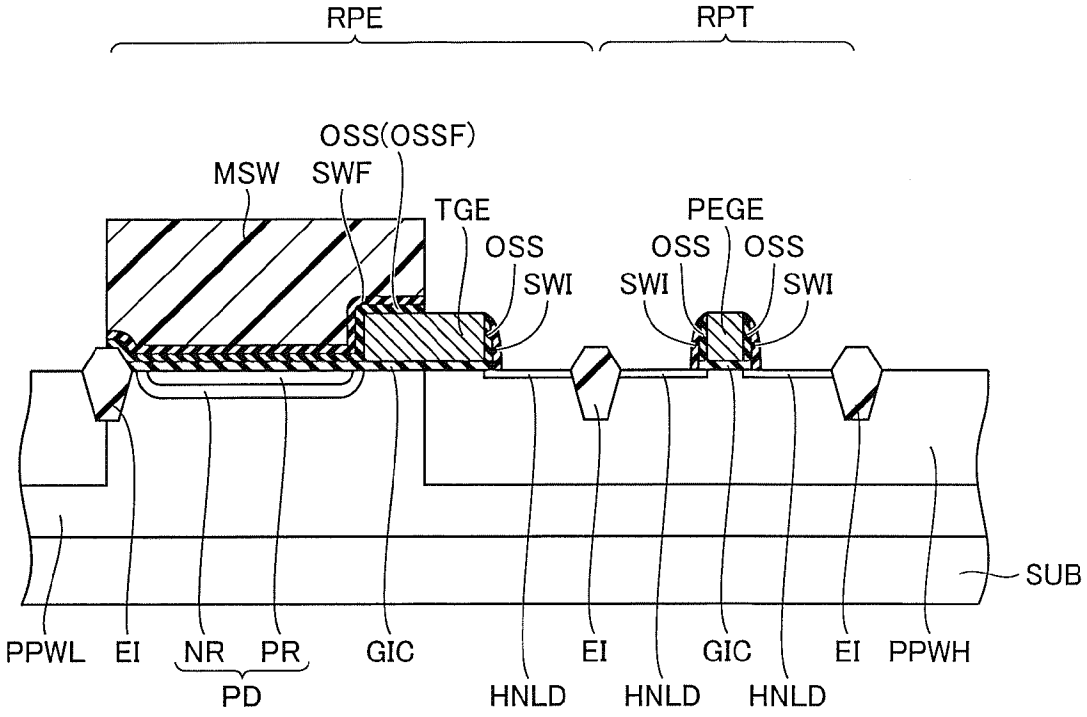

SWF
SUB
RPCA
RAT
NHGE
OSS
OSS
EI
HNLD
GIC
HNLD
HPW
EI
RPCL
RPL
PLGE
OSS
OSS
EI
LPLD
GIN
LPLD
LNW
EI
RNL
NLGE
OSS
OSS
LNLD
GIN
LNLD
LPW
EI
RPH
PHGE
OSS
OSS
HPLD
GIC
HPLD
HNW
EI
RNH
NHGE
OSS
OSS
HNLD
GIC
HNLD
HPW
EI
SWF
SUB

FIG.53B

[図54A]

FIG.54A


RPE
RPT
OSS(OSSF)
MSW
SWF
TGE
OSS
SWI
PEGE
OSS
OSS
SWI
SWI
SUB
PPWL
EI
NR
PR
PD
GIC
HNLD
EI
HNLD
GIC
HNLD
EI
PPWH

[図54B]

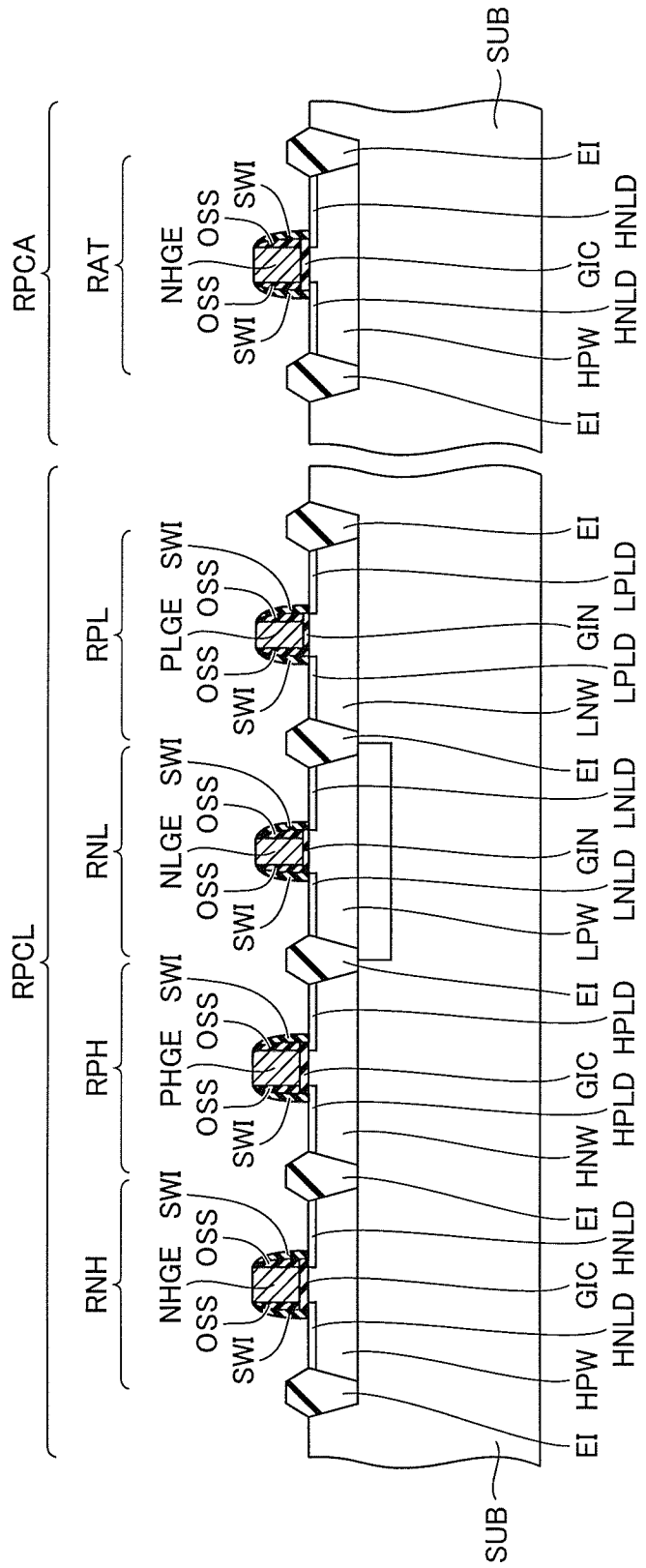
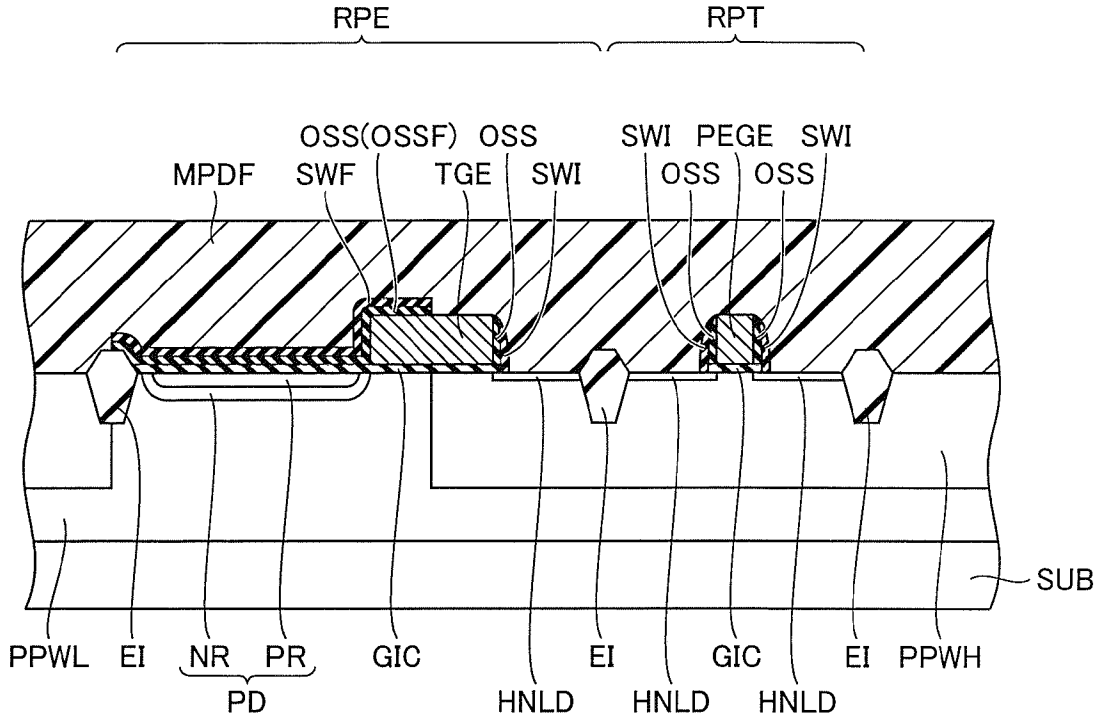

SUB
RPCA
RAT
NHGE
OSS
SWI
EI
HNLD
GIC
HPW
RPCL
RPL
PLGE
LPLD
GIN
LNW
LPLD
RNL
NLGE
LNLD
LPW
RPH
PHGE
HPLD
HNW
RNH
SUB

FIG.54B

[図55A]

FIG.55A


RPE
RPT
OSS(OSSF)
OSS
SWI
PEGE
SWI
MPDF
SWF
TGE
SWI
OSS
OSS
SUB
PPWL
EI
NR
PR
GIC
EI
GIC
EI
PPWH
PD
HNLD
HNLD
HNLD

[図55B]

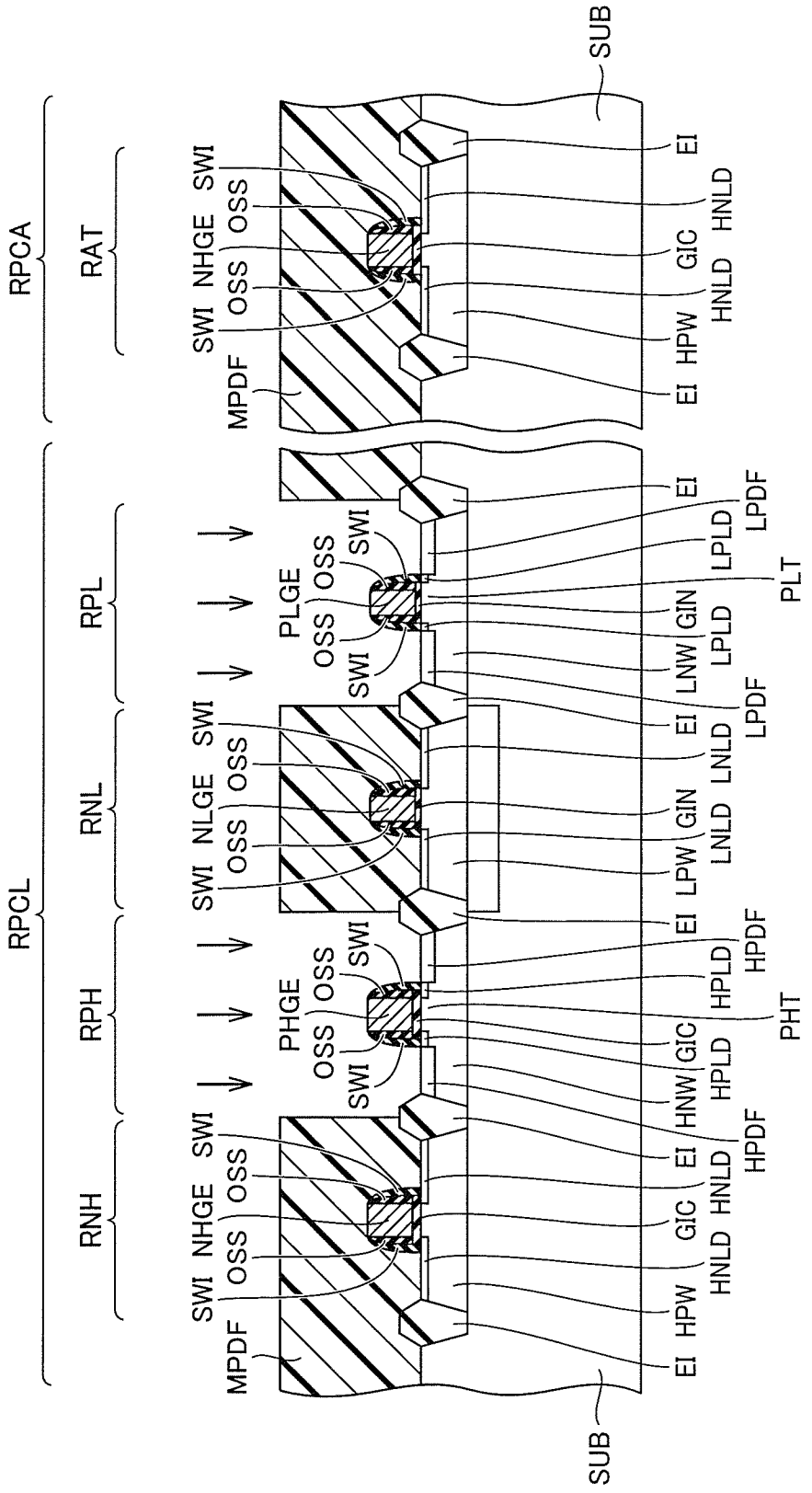
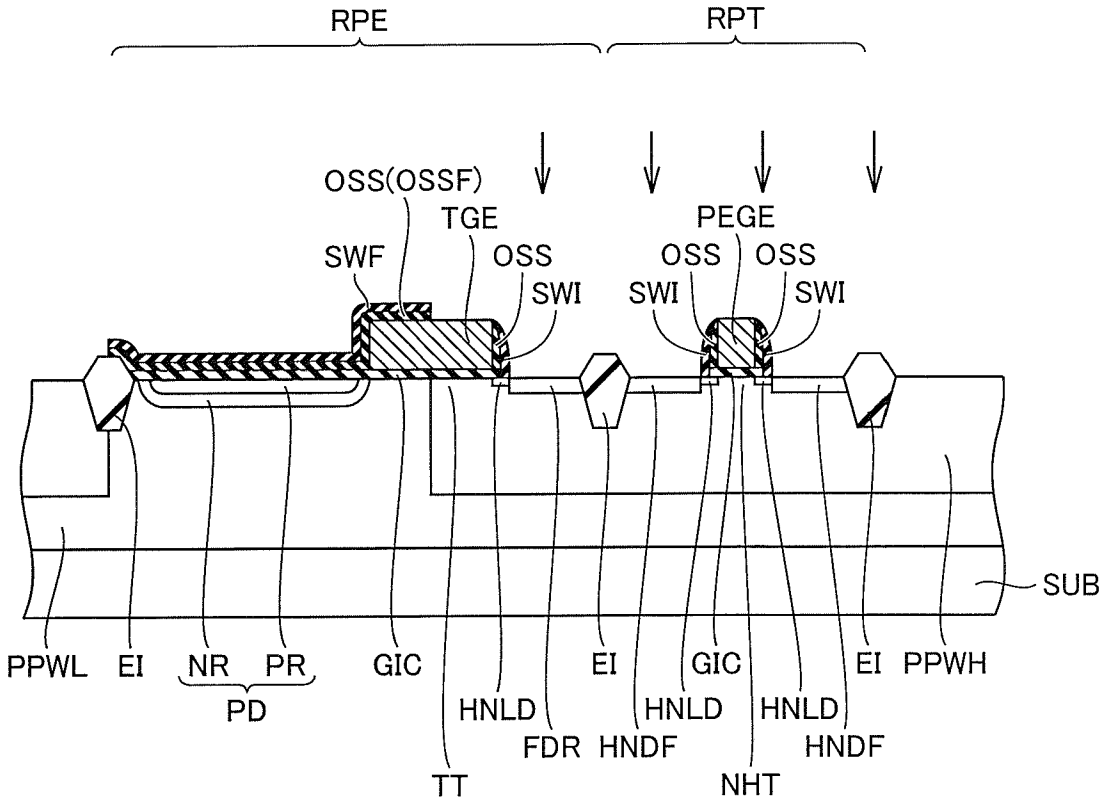

RPCA
RAT
RPCL
RPL
RNL
RPH
RNH
SUB
MPDF
SWI
NHGE
OSS
PLGE
PHGE
NLGE
EI
HPW
HNLD
GIC
HNW
HPLD
HPDF
PHT
LNW
LNLD
GIN
LPW
LPLD
LPDF
PLT

FIG.55B

[図56A]

FIG.56A


RPE
RPT
OSS(OSSF)
TGE
PEGE
SWF
OSS
OSS
OSS
SWI
SWI
SWI
SUB
PPWL
EI
NR
PR
PD
GIC
HNLD
FDR
TT
EI
HNLD
HNDF
GIC
NHT
HNLD
HNDF
EI
PPWH

[図56B]

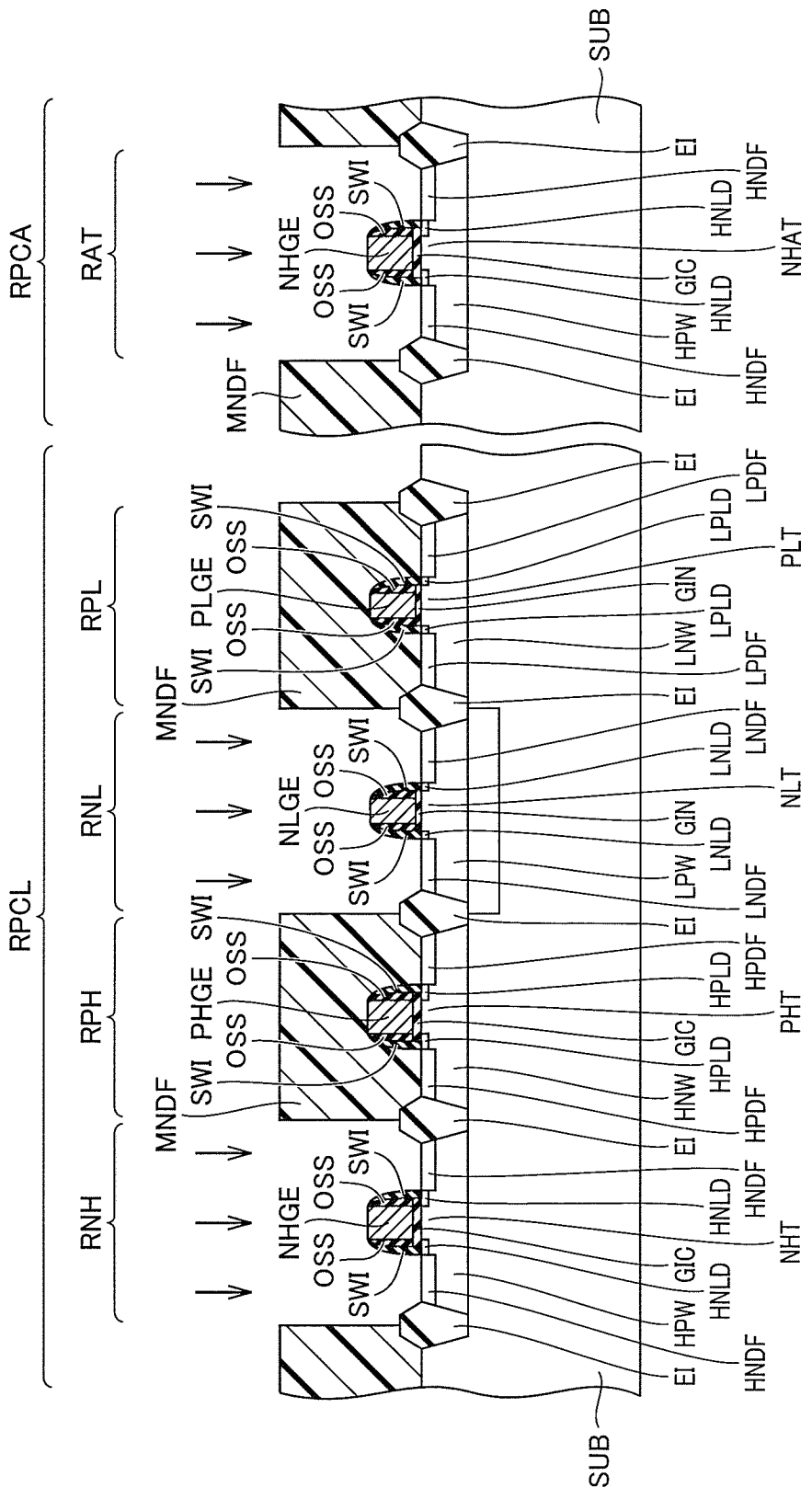

RPCA
RAT
RPCL
RPL
RNL
RPH
RNH
SUB
MNDF
NHGE
NLGE
PLGE
PHGE
SWI
OSS
GIC
GIN
GIP
HNW
LNW
LPW
HPW
HNLD
LNLD
LPLD
HPLD
HNDF
LNDF
LPDF
HPDF
EI
NHAT
PLT
NLT
PHT
NHT

FIG.56B

[図57A]

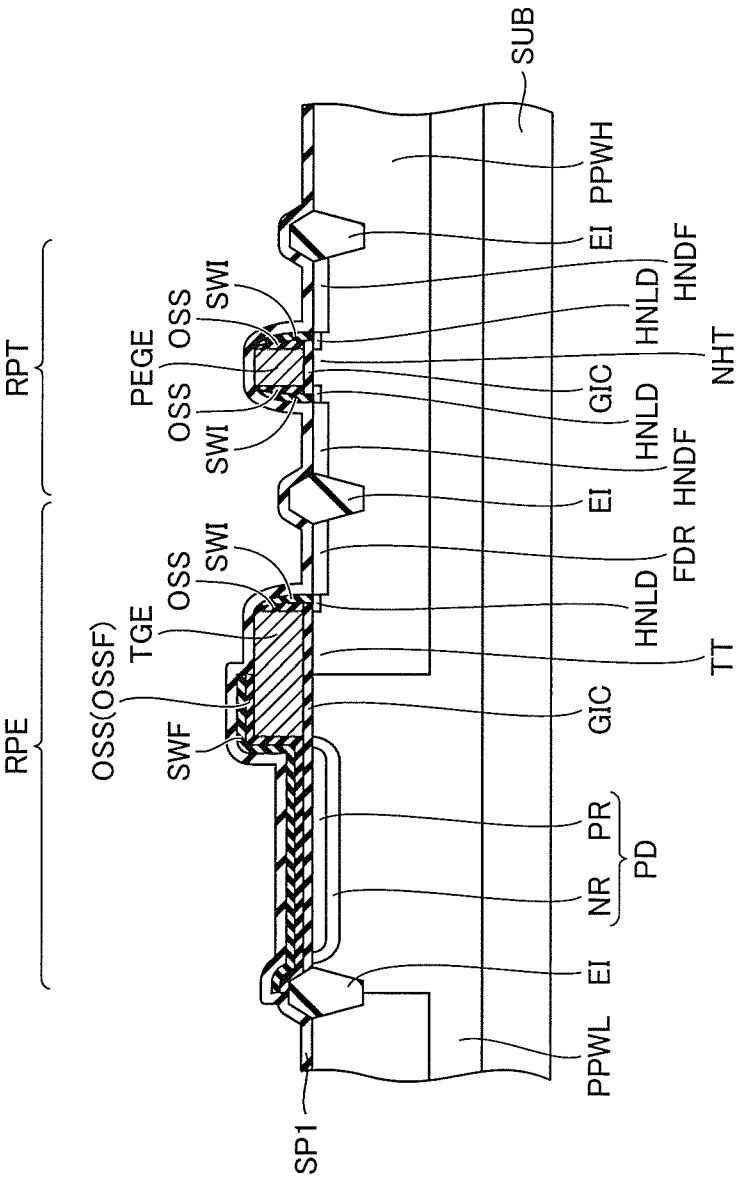

SUB
PPWH
EI
HNDF
HNLD
NHT
GIC
HNLD
HNDF
EI
FDR
HNLD
TT
GIC
PR
NR
PD
EI
PPWL
SP1
RPT
RPE
PEGE
OSS
SWI
OSS
SWI
OSS
SWI
TGE
OSS(OSSF)
SWF

FIG.57A

[図57B]

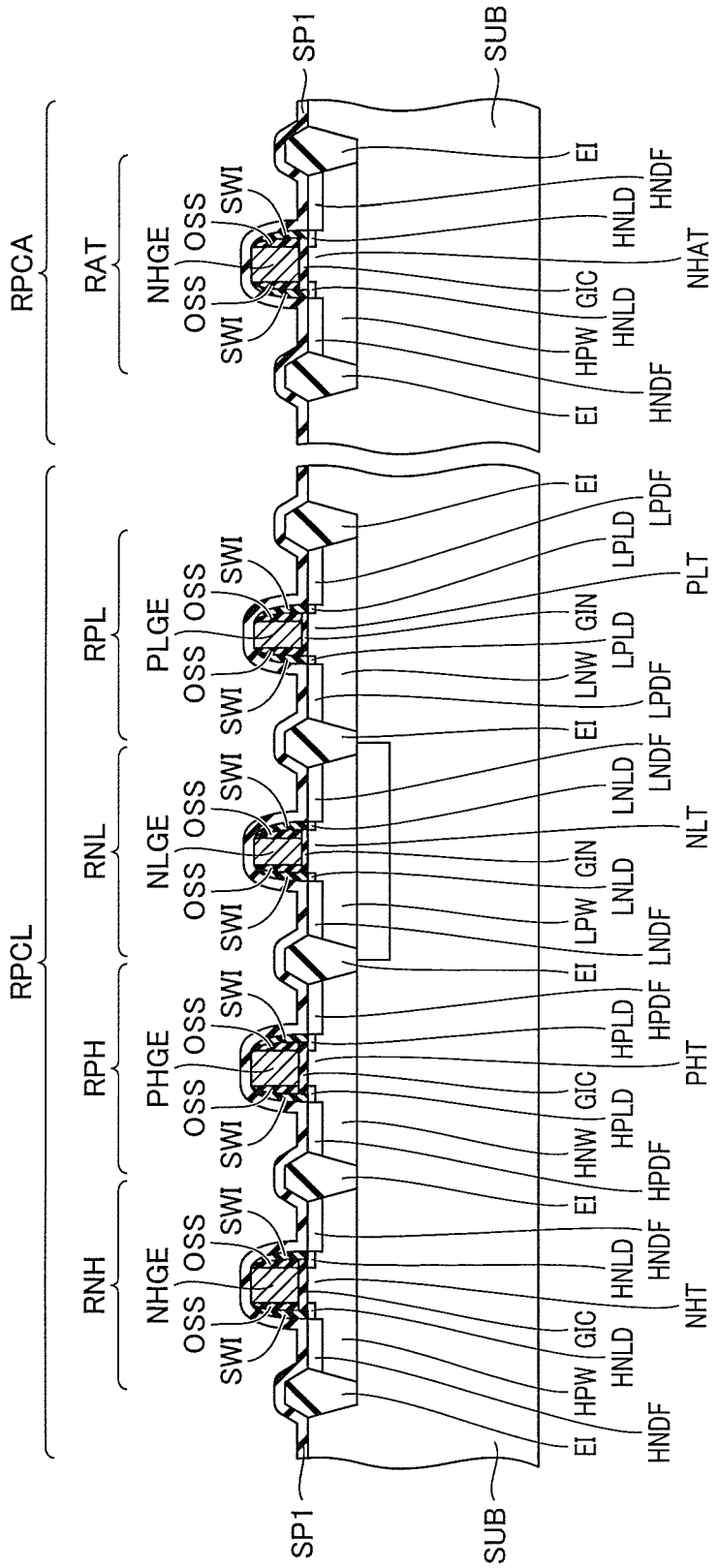

RPCA
RAT
NHGE
OSS
SWI
HNLD
HNDF
NHAT
GIC
HPW
EI
SP1
SUB
RPCL
RPL
PLGE
LPDF
LPLD
PLT
GIN
LNW
LPLD
RNL
NLGE
LNDF
LNLD
NLT
LPW
LNDF
RPH
PHGE
HPDF
HPLD
PHT
HNW
HPDF
RNH
NHT

FIG.57B

[図58A]

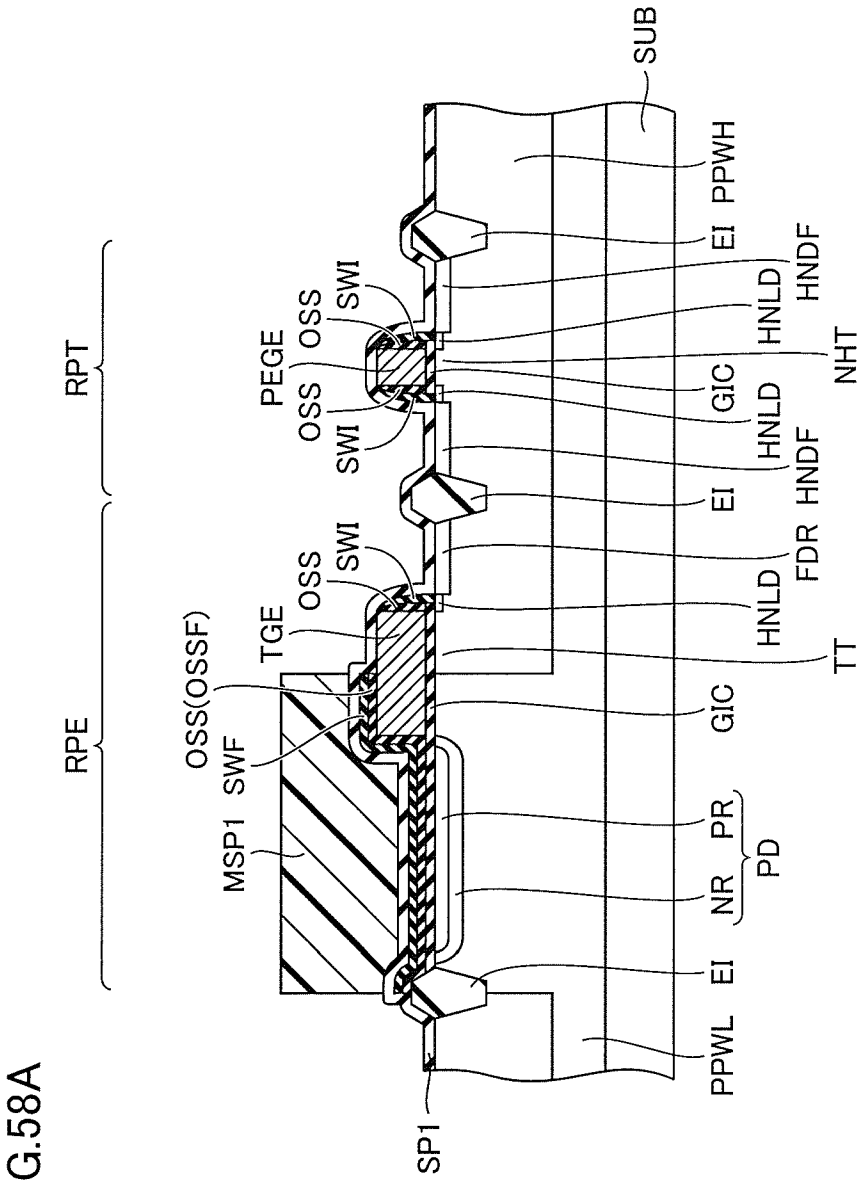

SUB
PPWH
EI
HNDF
HNLD
NHT
GIC
HNLD
HNDF
EI
FDR
HNLD
TT
GIC
PR
NR
PD
EI
PPWL
SP1
RPT
RPE
SWI
OSS
PEGE
OSS
SWI
SWI
OSS
TGE
OSS(OSSF)
SWF
MSP1

FIG.58A

[図58B]

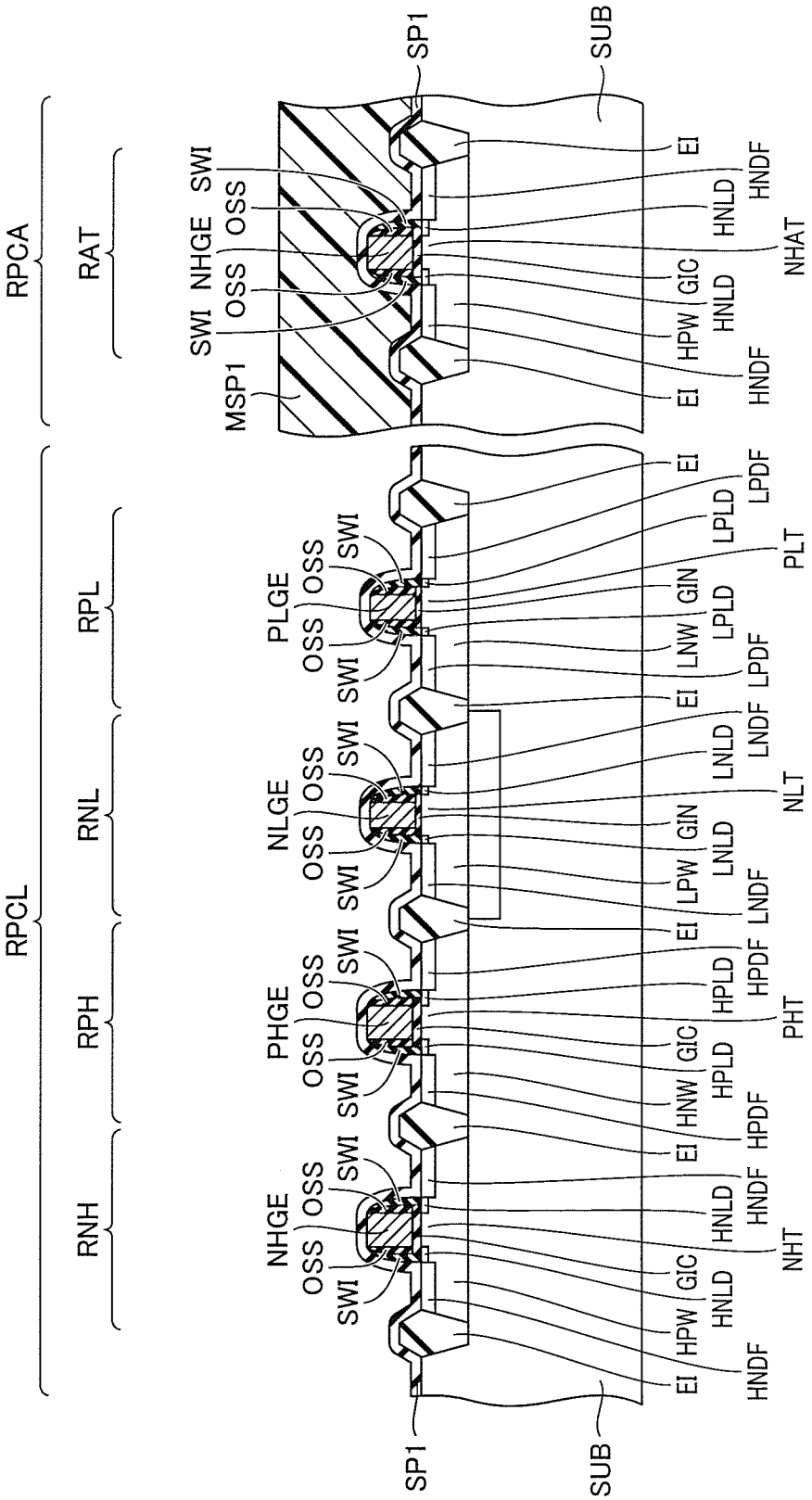
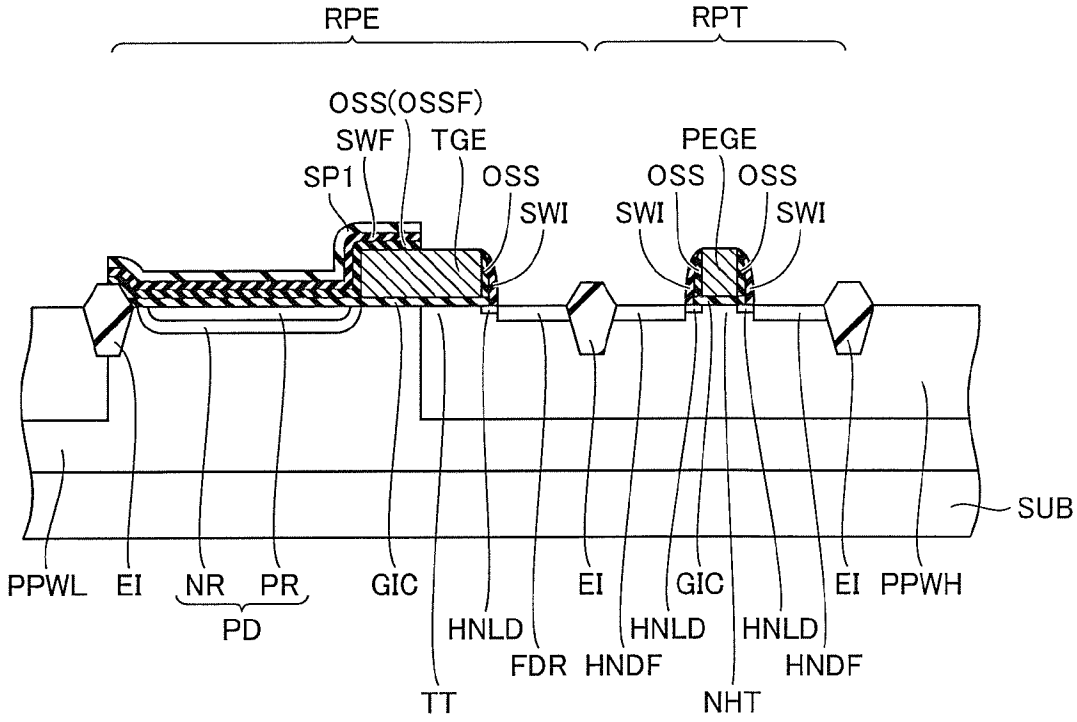

RPCA
RAT
RPCL
RPL
RNL
RPH
RNH
SP1
SUB
MSP1
SWI
NHGE
OSS
PLGE
NLGE
PHGE
EI
HNDF
HNLD
NHAT
GIC
HPW
LNW
GIN
LPLD
LPDF
PLT
LNDF
LNLD
NLT
LPW
HPDF
HPLD
PHT
HNW
NHT

FIG.58B

[図59A]

FIG.59A


RPE
RPT
OSS(OSSF)
SWF
TGE
PEGE
SP1
OSS
OSS
OSS
SWI
SWI
SWI
SUB
PPWL
EI
NR
PR
PD
GIC
HNLD
FDR
TT
EI
HNDF
GIC
HNLD
NHT
HNLD
EI
HNDF
PPWH

[図59B]

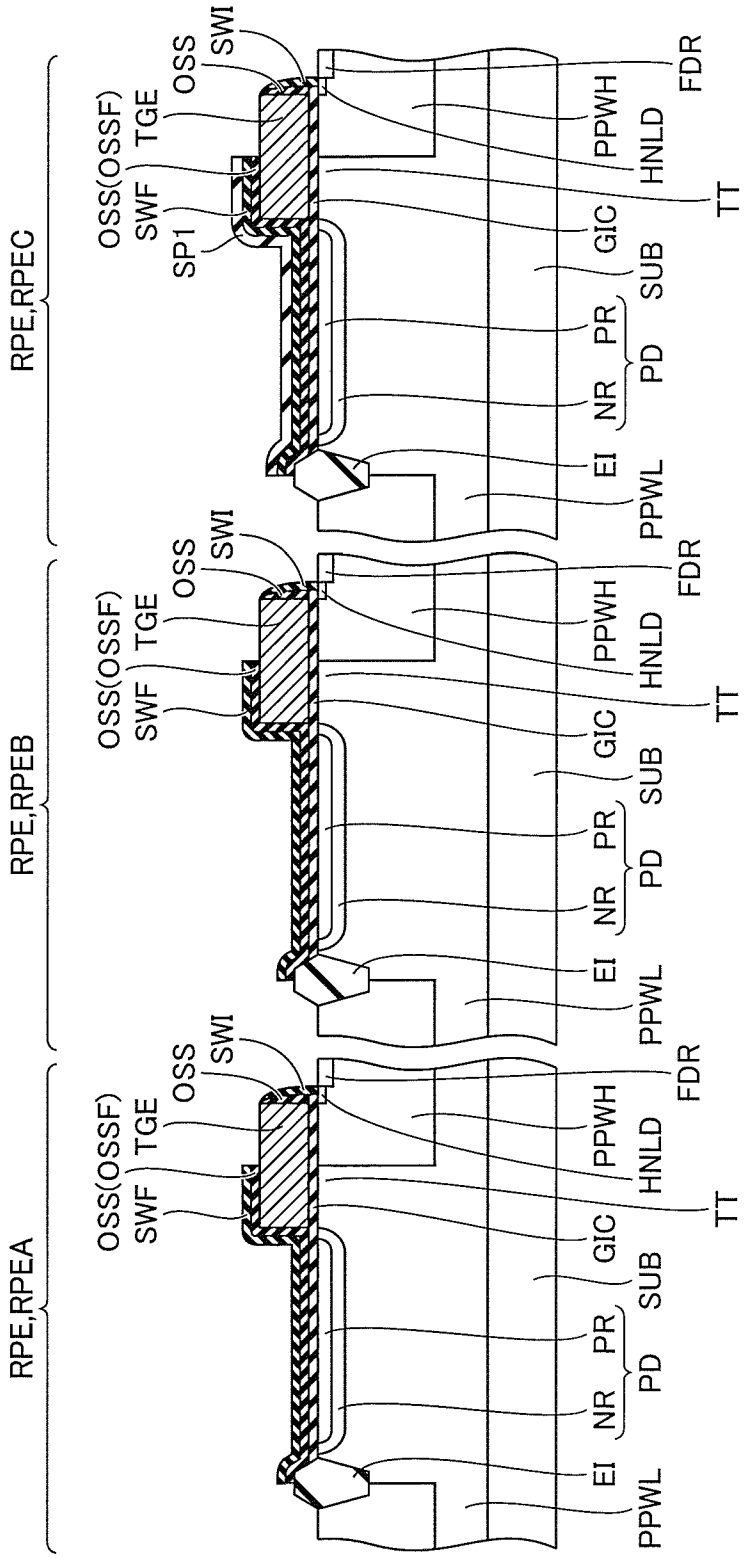

RPE,RPEA
RPE,RPEB
RPE,RPEC
OSS(OSSF)
SWF
TGE
OSS
SWI
SP1
FDR
HNLD
PPWH
TT
GIC
SUB
PD
PR
NR
EI
PPWL

FIG.59B

[図59C]

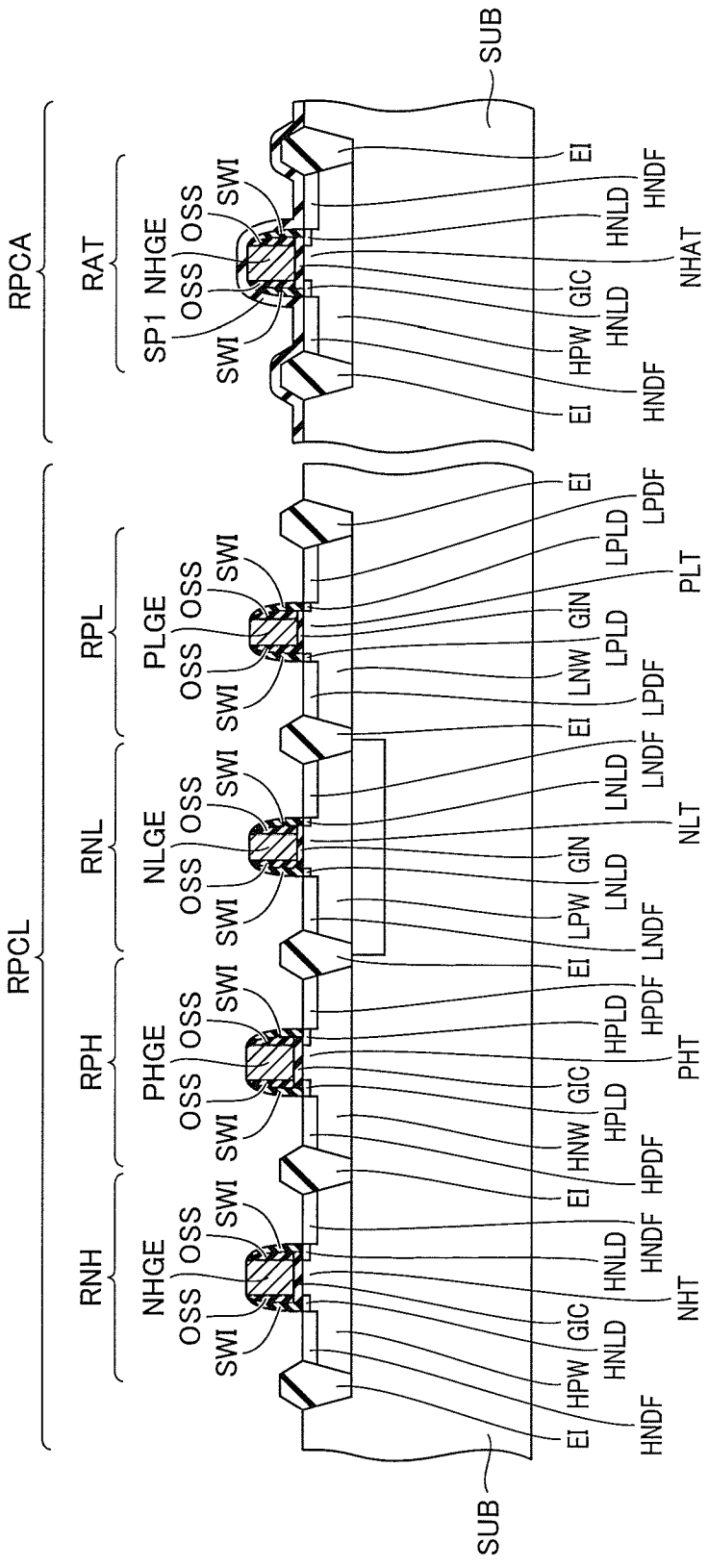
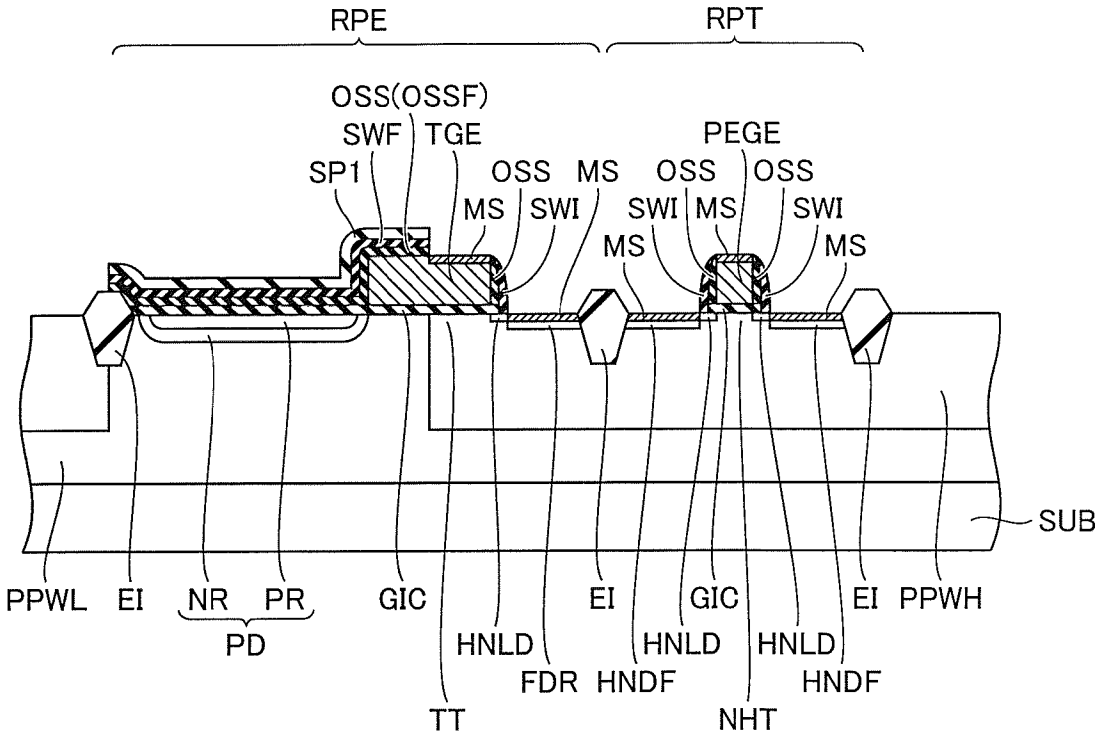

SUB
RPCA
RAT
SP1
NHGE
OSS
SWI
EI
HNLD
HNDF
NHAT
GIC
HPW
HNLD
HNDF
RPCL
RPL
PLGE
LPDF
PLT
LPLD
GIN
LNW
LPDF
RNL
NLGE
LNDF
NLT
LNLD
LPW
LNDF
RPH
PHGE
HPDF
PHT
HPLD
HNW
HPDF
RNH
NHGE
HNDF
NHT
HNLD
SUB

FIG.59C

[図60A]

FIG.60A


RPE
RPT
OSS(OSSF)
SWF
TGE
PEGE
SP1
OSS
MS
OSS
MS
OSS
MS
SWI
SWI
MS
SWI
MS
MS
SUB
PPWL
EI
NR
PR
PD
GIC
HNLD
FDR
TT
EI
HNDF
GIC
HNLD
NHT
HNLD
EI
PPWH
HNDF

[図60B]

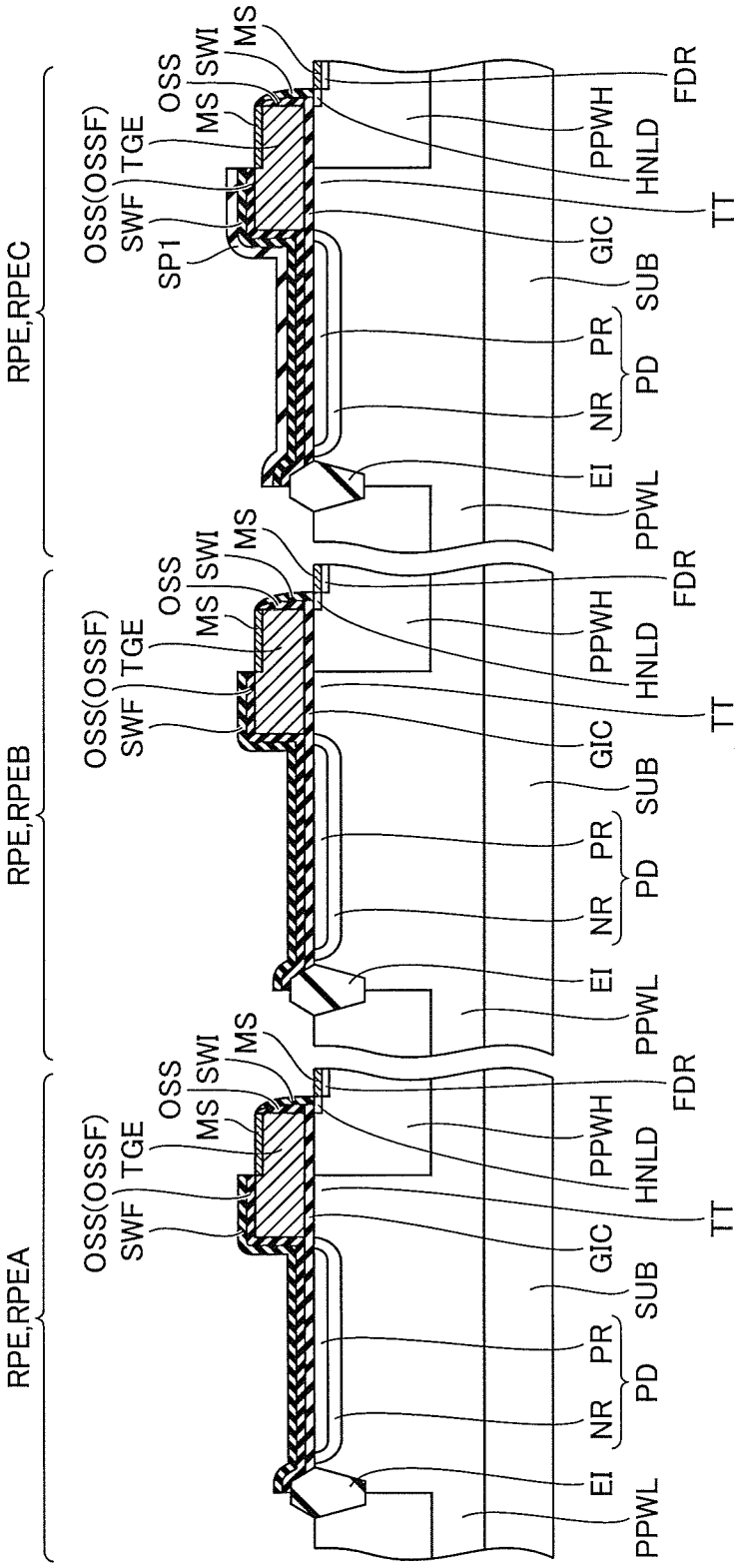

RPE,RPEA
RPE,RPEB
RPE,RPEC
OSS(OSSF)
SWF
TGE
OSS
MS
SWI
MS
SP1
FDR
PPWH
HNLD
TT
GIC
SUB
PR
PD
NR
EI
PPWL

FIG.60B

[図60C]

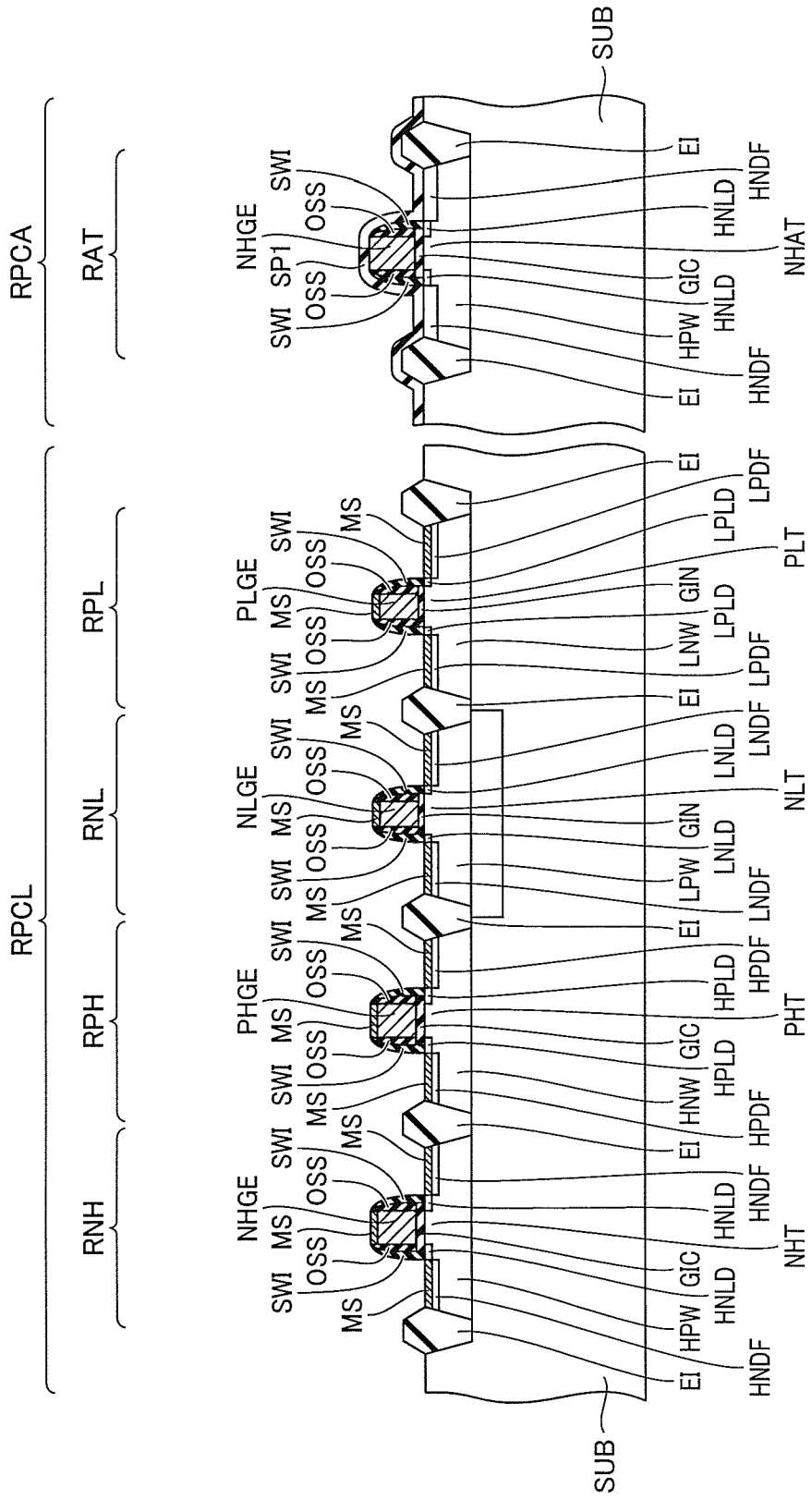

RPCA
RAT
RPCL
RPL
RNL
RPH
RNH
SUB
NHGE
PHGE
NLGE
PLGE
SWI
OSS
MS
SP1
GIC
GIN
HPW
LPW
HNW
LNW
EI
HNDF
HNLD
NHAT
HPDF
HPLD
PHT
LNDF
LNLD
NLT
LPDF
LPLD
PLT
NHT

FIG.60C

[図61A]

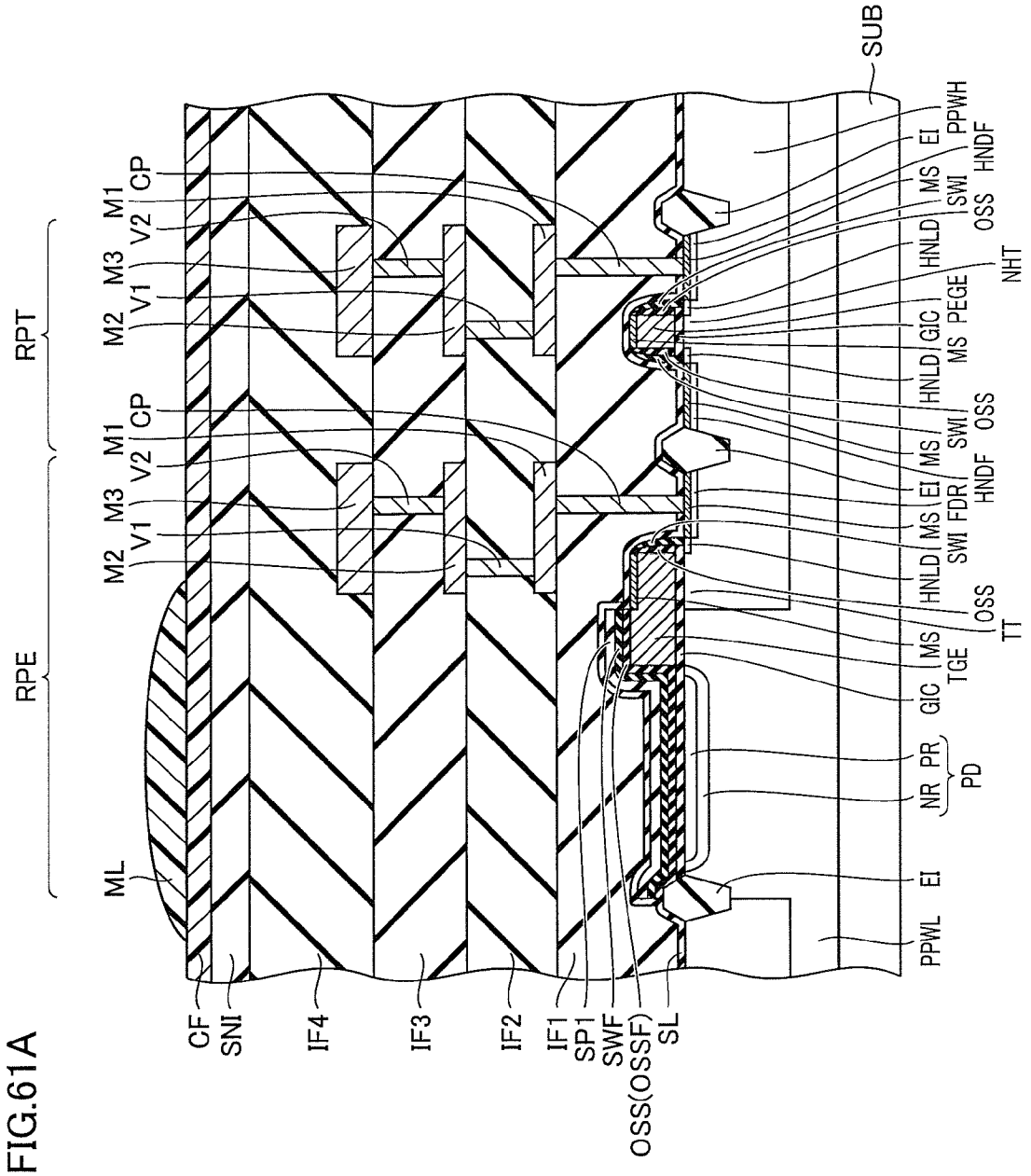
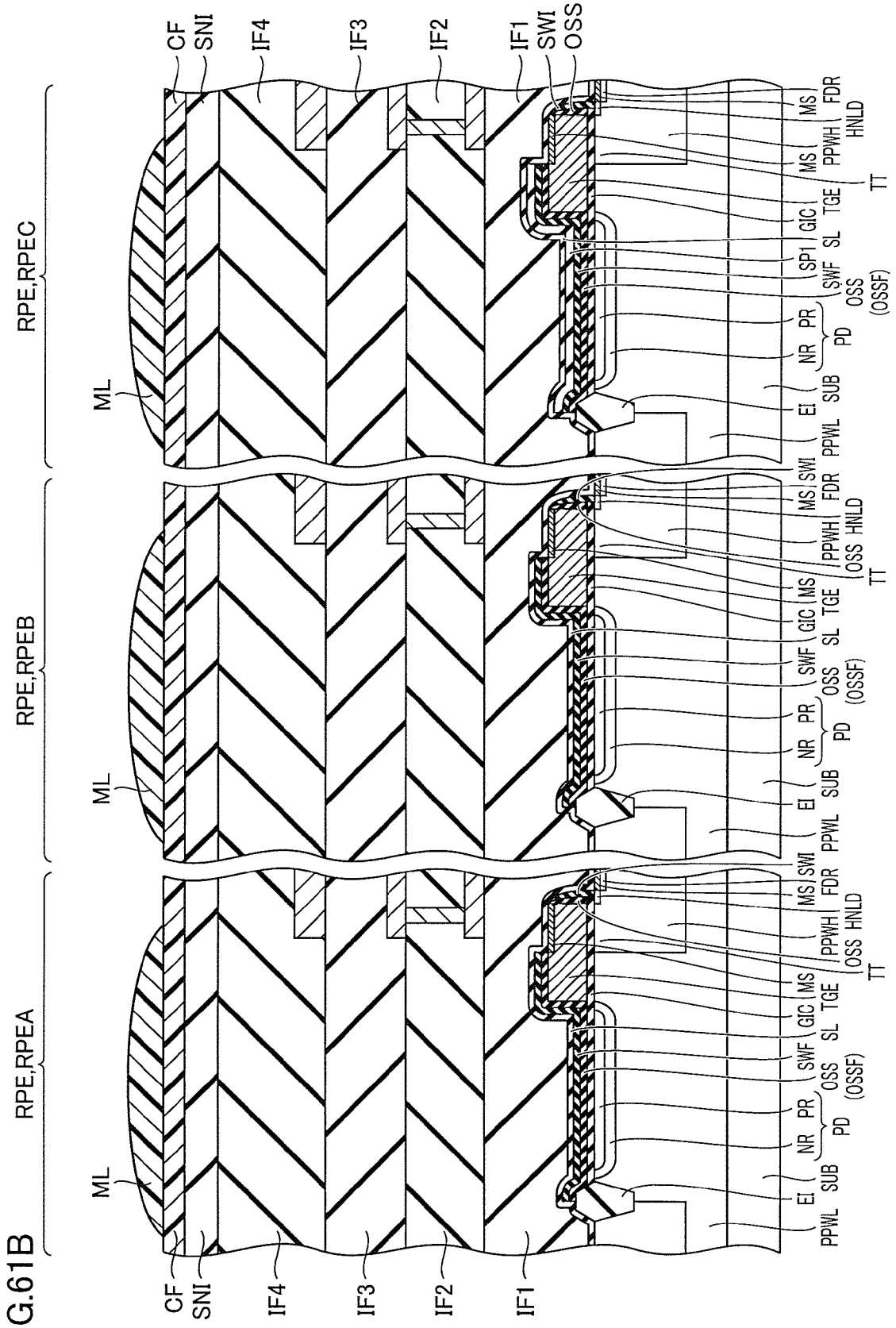

SUB
RPT
RPE
M1
V2
M3
V1
M2
CP
ML
CF
SNI
IF4
IF3
IF2
IF1
SP1
SWF
OSS(OSSF)
SL
PPWL
EI
NR
PR
PD
GIC
MS
TGE
OSS
TT
HNLD
SWI
FDR
HNDF
PEGE
NHT
PPWH
HNDF

FIG.61A

[図61B]

FIG.61B


RPE,RPEA
RPE,RPEB
RPE,RPEC
ML
CF
SNI
IF4
IF3
IF2
IF1
SWI
OSS
PPWL
SUB
EI
NR
PR
PD
OSS
(OSSF)
SWF
SL
TGE
GIC
MS
PPWH
HNLD
FDR
TT

[図61C]

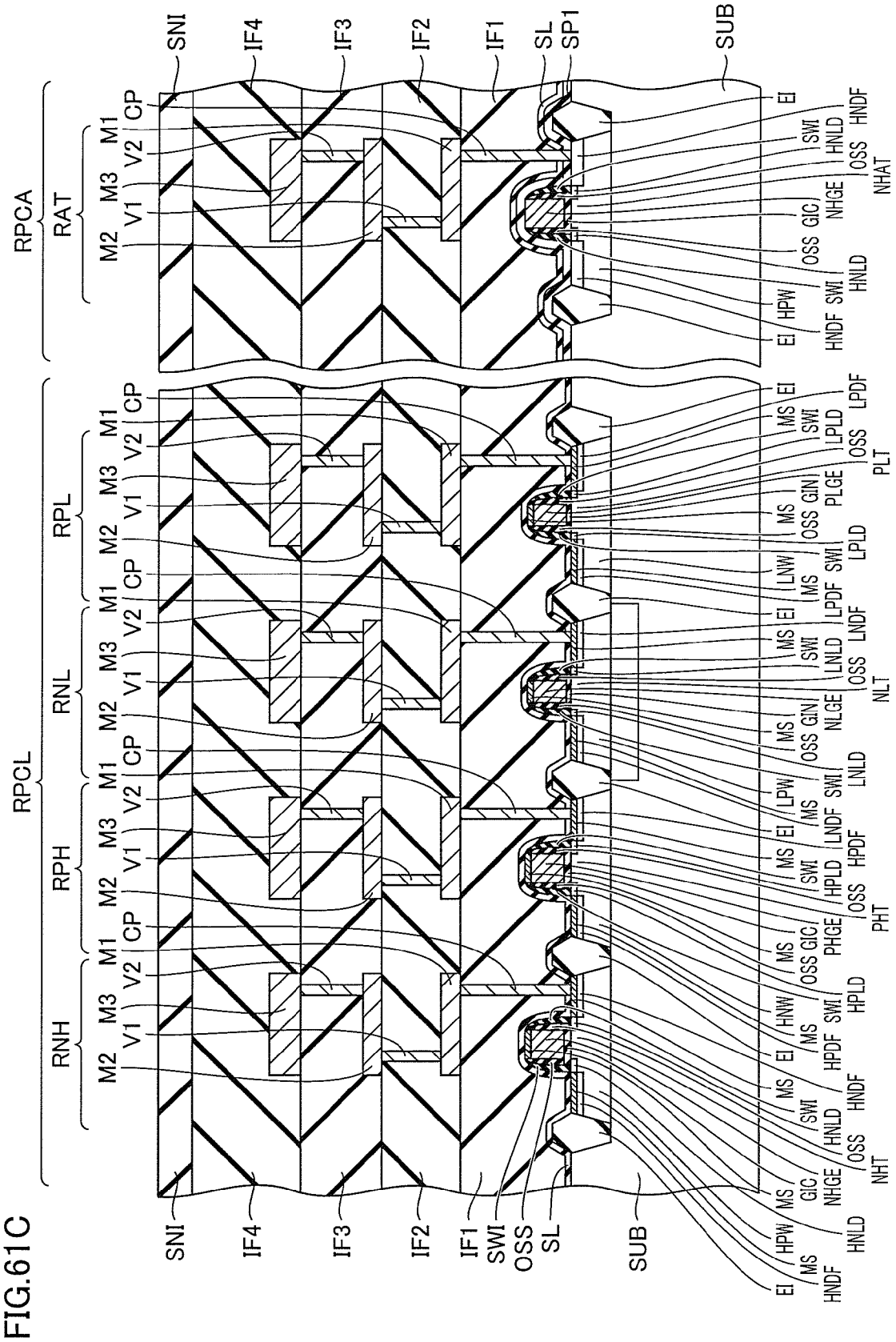

RPCA
RAT
M2
V1
M3
V2
M1
CP
SNI
IF4
IF3
IF2
IF1
SL
SP1
SUB
EI
SWI
HNLD
OSS
HNDF
NHAT
GIC
NHGE
HPW
RPCL
RNH
RPH
RNL
RPL
MS
HNW
HPDF
HPLD
PHGE
PHT
LNW
LNDF
LNLD
NLGE
NLT
LPW
LPDF
LPLD
PLGE
PLT
GIN
LNDF
LPDF
HNDF
NHT
SWI
OSS
SL
SUB

FIG.61C

[図62A]

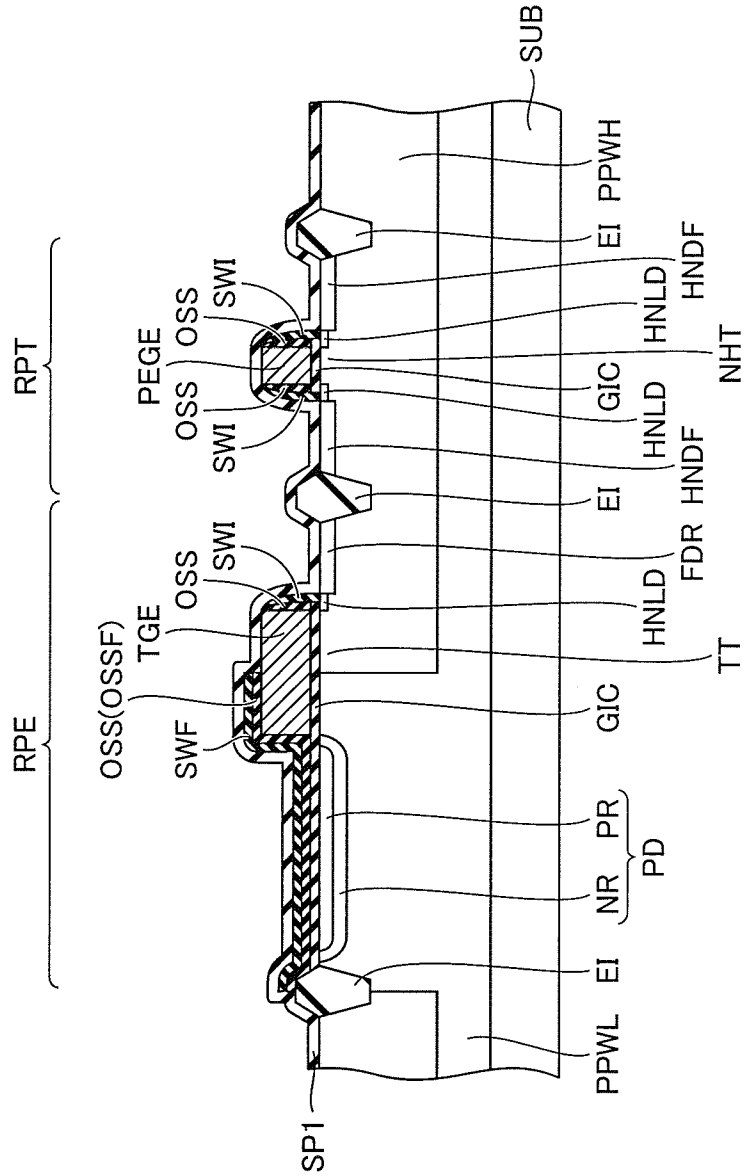

SUB
PPWH
EI
HNDF
HNLD
NHT
GIC
HNLD
HNDF
EI
FDR
HNLD
TT
GIC
PR
NR
PD
EI
PPWL
SP1
RPT
RPE
PEGE
OSS
SWI
OSS
SWI
OSS
SWI
TGE
OSS(OSSF)
SWF

FIG.62A

[図62B]

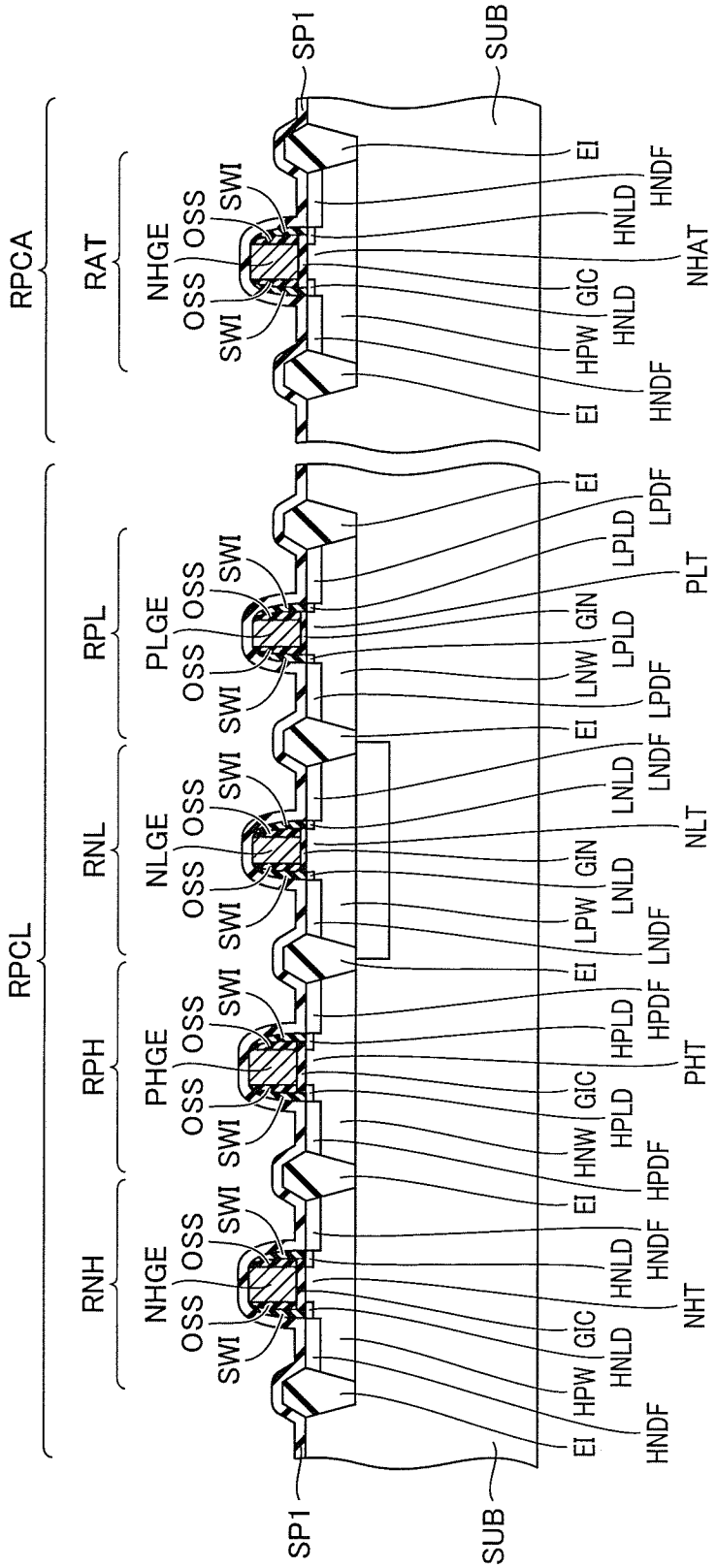

RPCA
RAT
NHGE
OSS
SWI
EI
HNDF
HNLD
GIC
HPW
NHAT
SP1
SUB
RPCL
RPL
PLGE
LPDF
LPLD
GIN
LPW
LNW
LPLD
PLT
RNL
NLGE
LNDF
LNLD
NLT
RPH
PHGE
HPDF
HPLD
PHT
HNW
RNH
NHT

FIG.62B

[図63A]

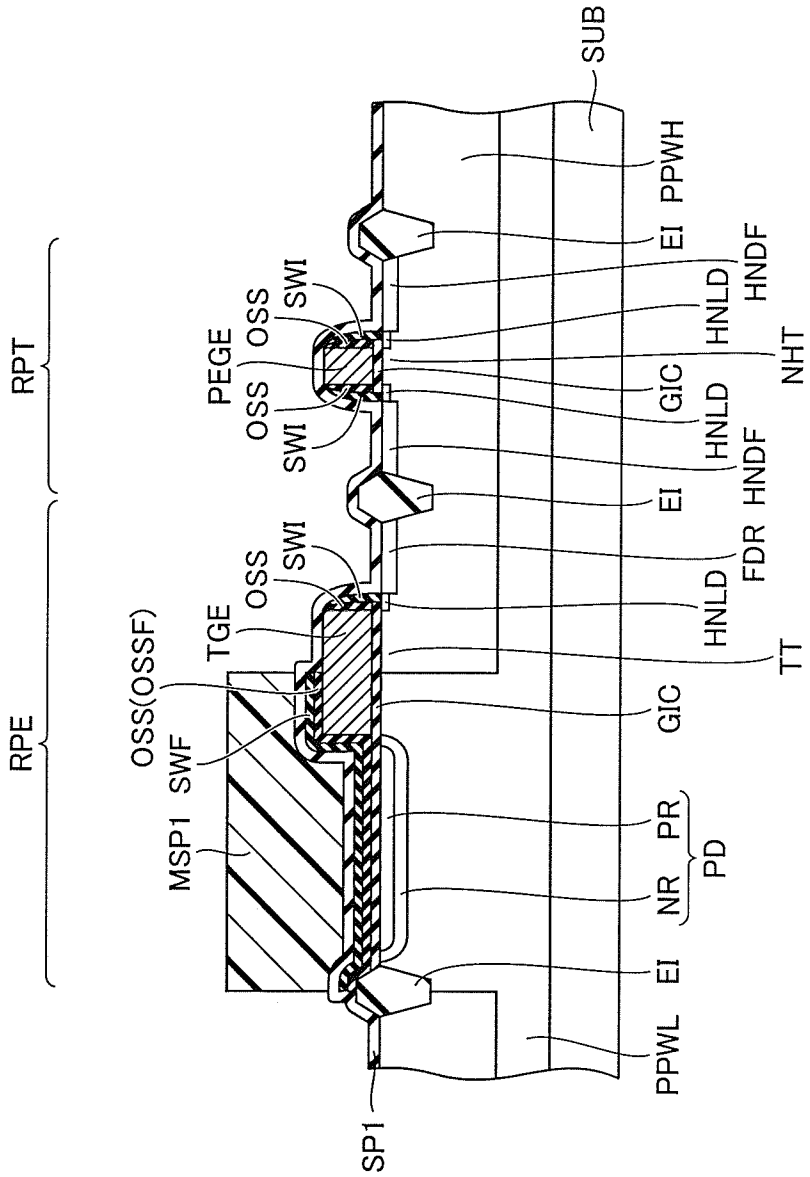

SUB
PPWH
EI
HNDF
HNLD
NHT
GIC
HNLD
HNDF
EI
FDR
HNLD
TT
GIC
PR
NR
PD
EI
PPWL
SP1
RPT
RPE
PEGE
OSS
SWI
OSS
SWI
OSS
SWI
TGE
OSS(OSSF)
SWF
MSP1

FIG.63A

[図63B]

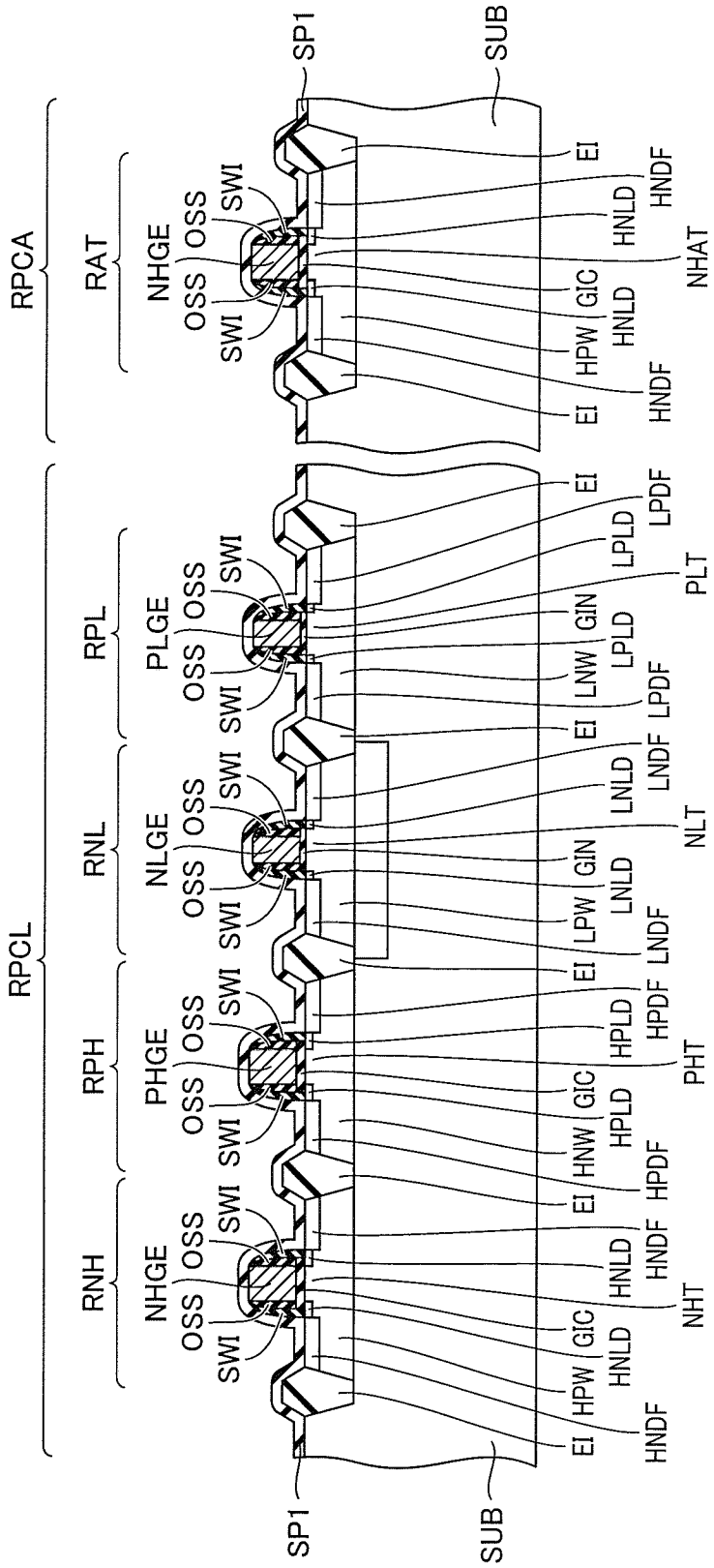

RPCA
RAT
NHGE
OSS
SWI
SP1
SUB
EI
HNDF
HNLD
NHAT
GIC
HPW
RPCL
RPL
PLGE
LPDF
LPLD
PLT
GIN
LNW
RNL
NLGE
LNDF
LNLD
NLT
LPW
RPH
PHGE
HPDF
HPLD
PHT
HNW
RNH
NHT

FIG.63B

[図64]

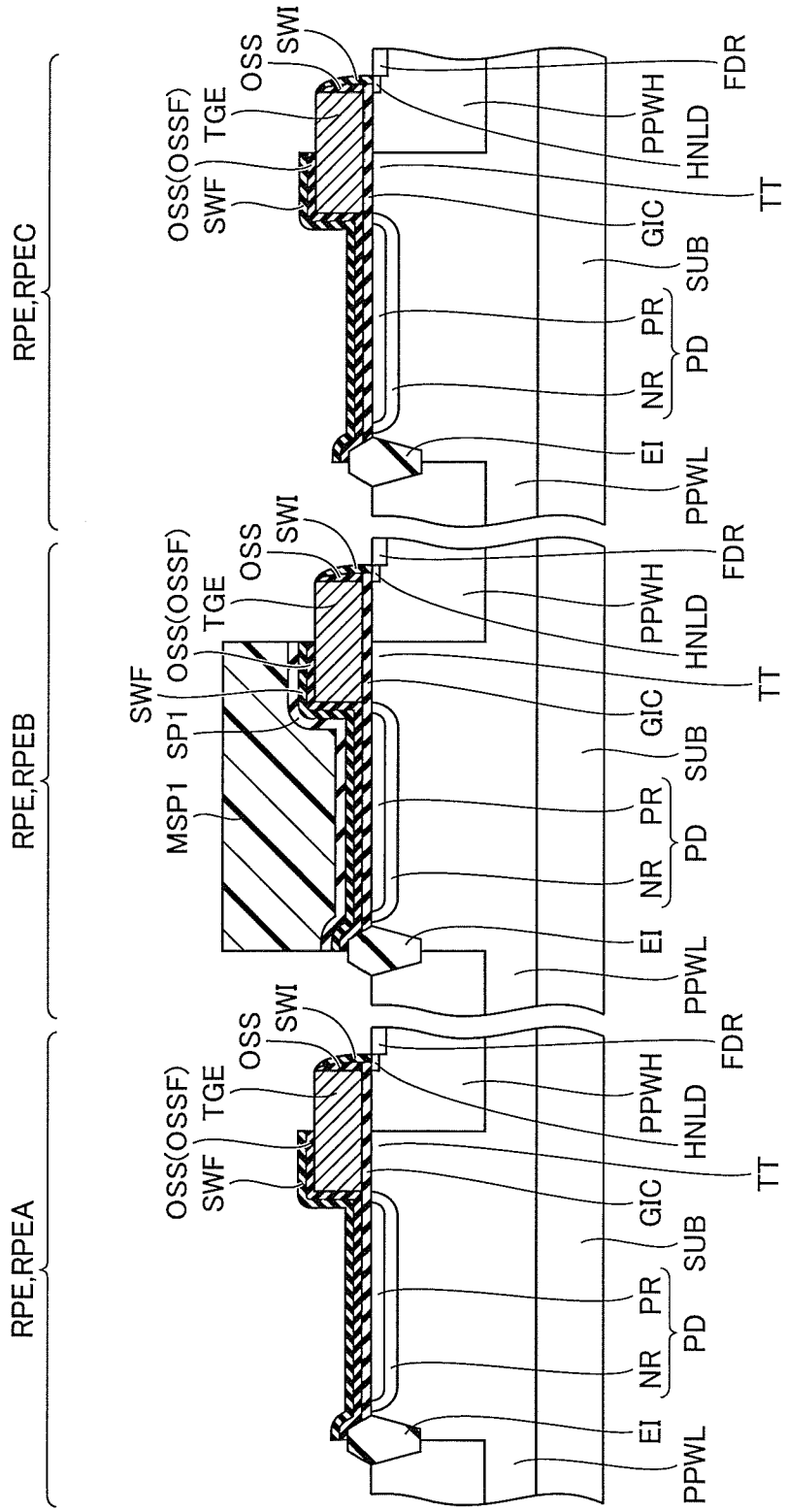

RPE,RPEA
RPE,RPEB
RPE,RPEC
OSS(OSSF)
SWF
TGE
OSS
SWI
MSP1
SP1
EI
NR
PR
PD
GIC
SUB
PPWL
PPWH
HNLD
FDR
TT

FIG.64

[図65A]

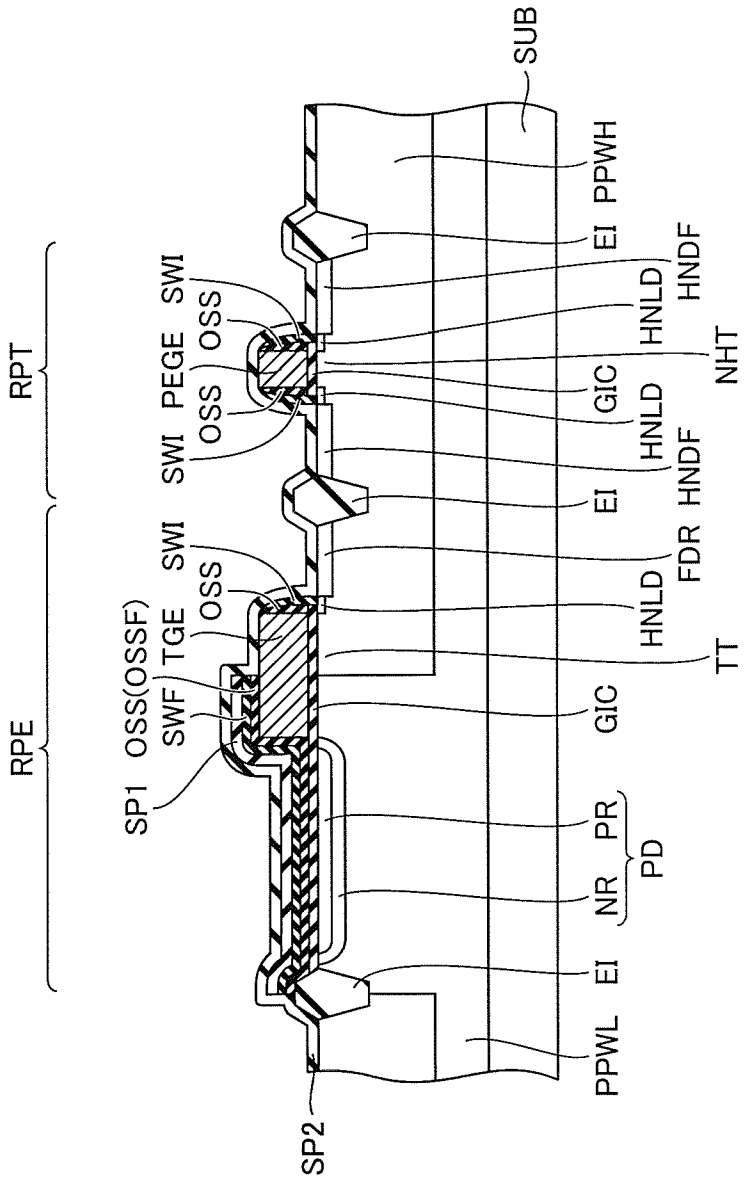

SUB
PPWH
EI
HNDF
HNLD
NHT
GIC
HNLD
HNDF
EI
FDR
HNLD
TT
GIC
PR
NR
PD
EI
PPWL
SP2
RPT
RPE
SWI
OSS
PEGE
SWI
OSS
SWI
OSS
TGE
OSS(OSSF)
SWF
SP1

FIG.65A

[図65B]

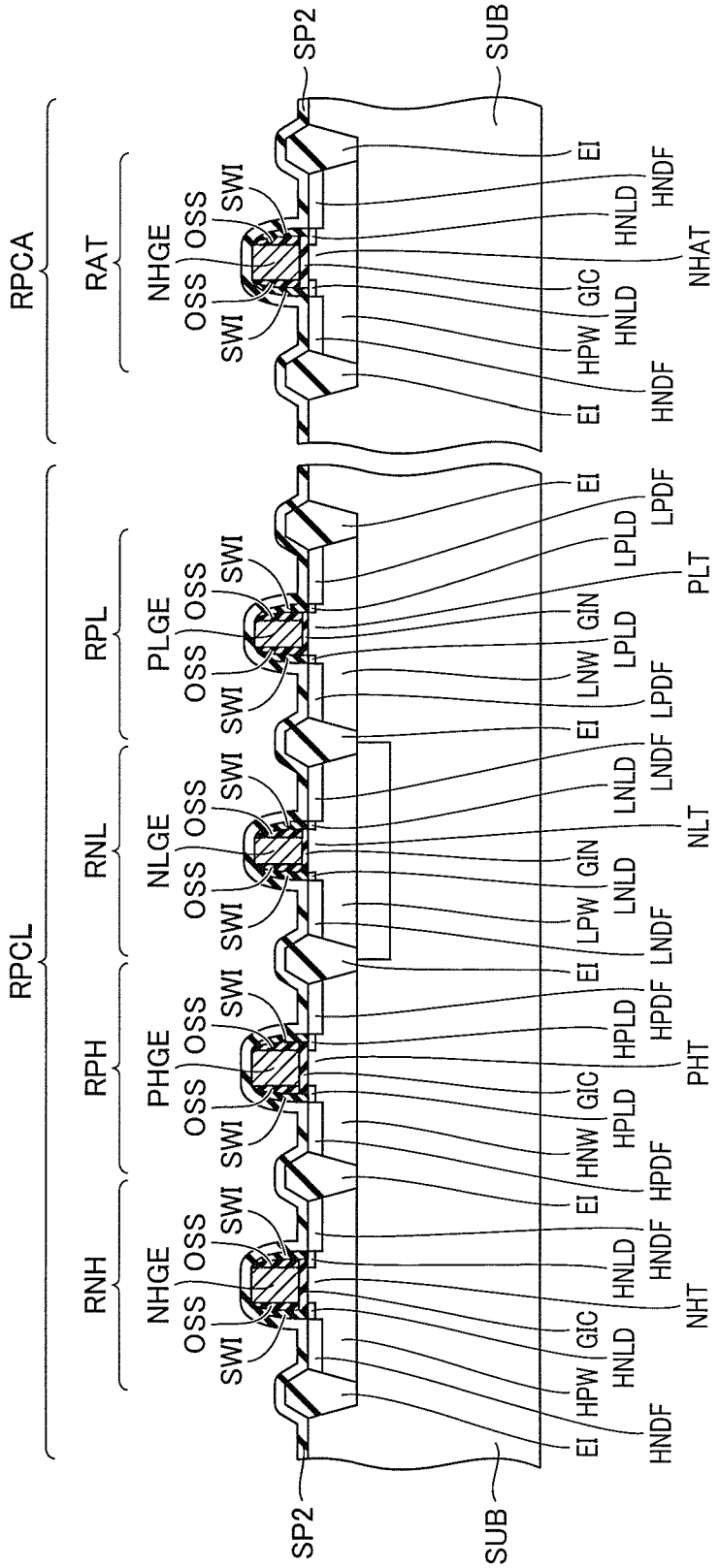

RPCA
RAT
NHGE
OSS
SWI
HNDF
HNLD
NHAT
GIC
HPW
EI
SP2
SUB
RPCL
RPL
PLGE
LPDF
LPLD
PLT
GIN
LNW
LPDF
RNL
NLGE
LNDF
LNLD
NLT
LPW
LNDF
RPH
PHGE
HPDF
HPLD
PHT
HNW
HPDF
RNH
NHT

FIG.65B

[図65C]

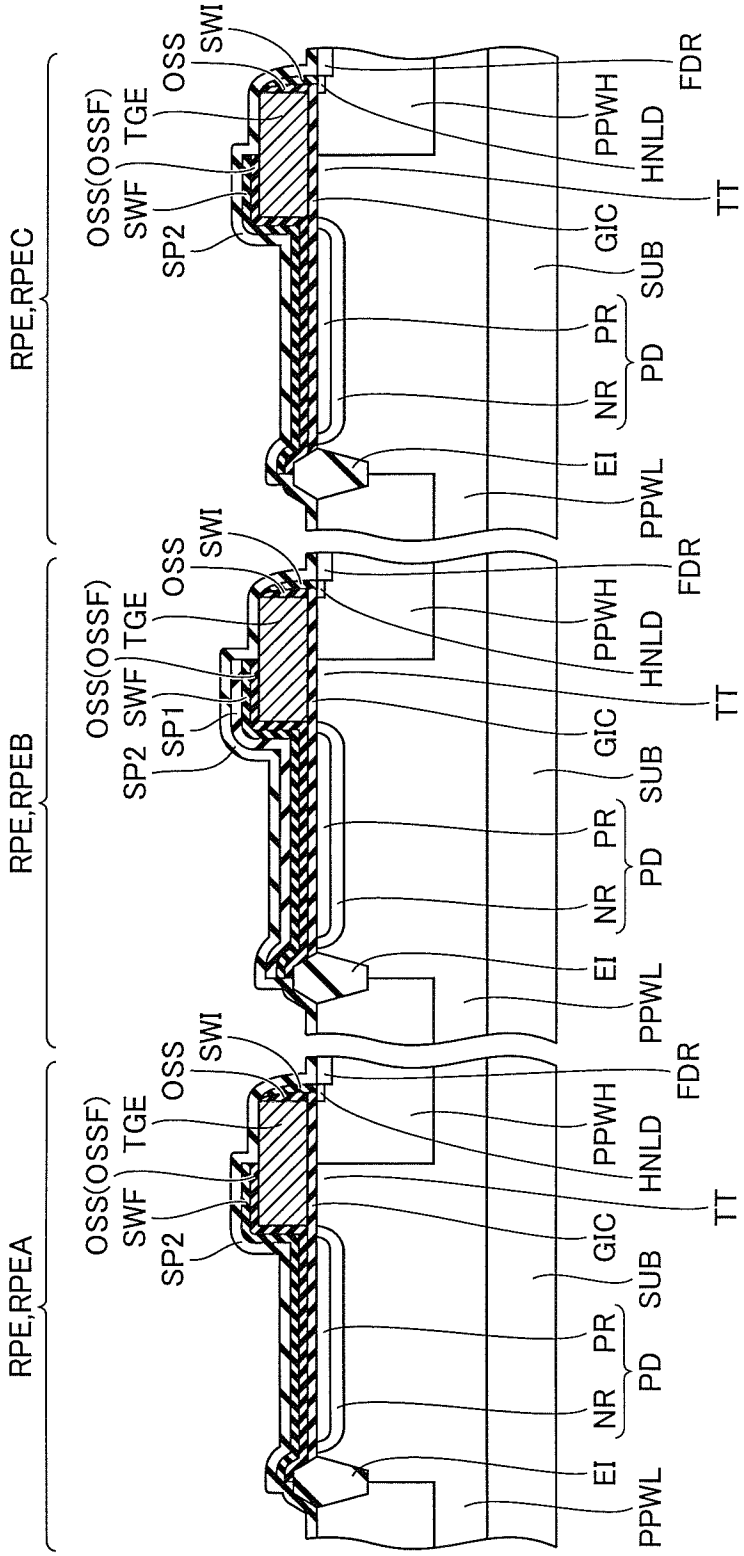

RPE,RPEA
RPE,RPEB
RPE,RPEC
OSS(OSSF)
SWF
TGE
OSS
SWI
SP2
SP1
PPWH
HNLD
FDR
TT
GIC
SUB
PR
NR
PD
EI
PPWL

FIG.65C

[図66A]

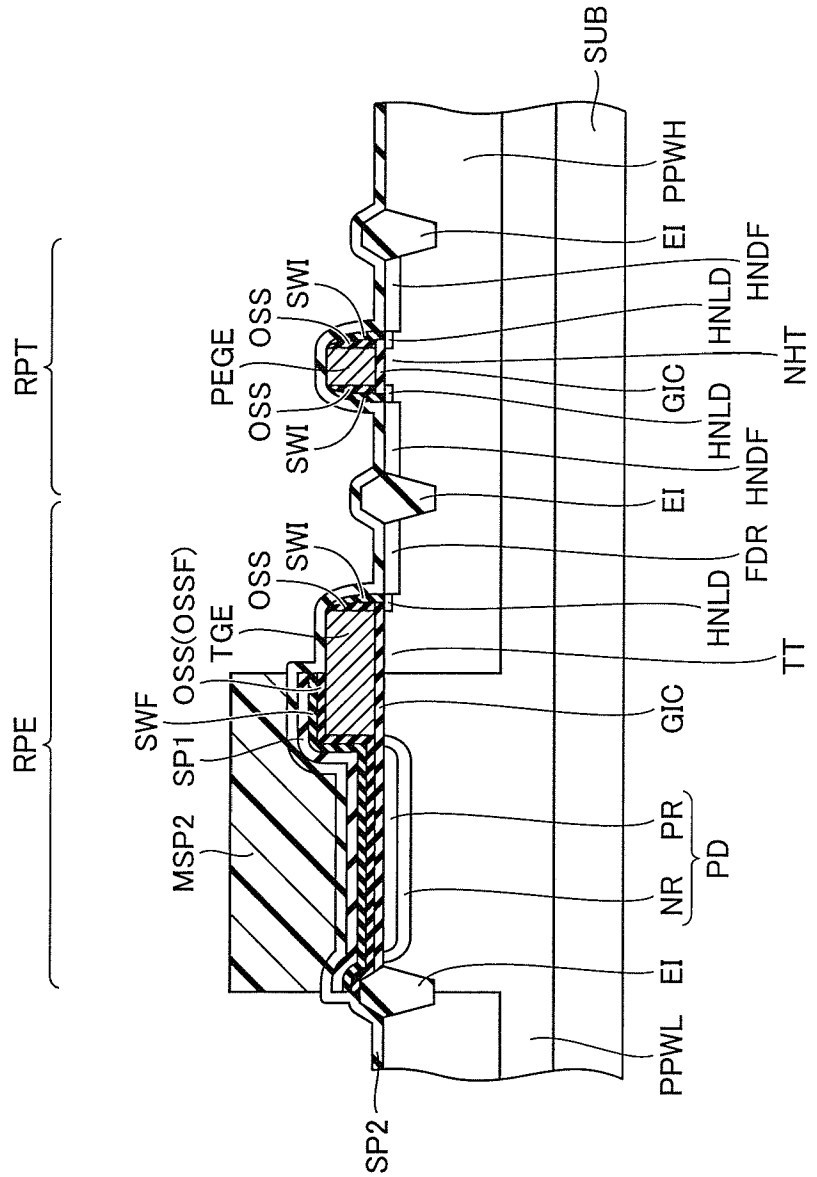

SUB
PPWH
EI
HNDF
HNLD
NHT
GIC
HNLD
EI
HNDF
FDR
HNLD
TT
GIC
PR
NR
PD
EI
PPWL
SP2
RPT
RPE
PEGE
OSS
SWI
OSS
SWI
OSS
SWI
TGE
OSS(OSSF)
SWF
SP1
MSP2

FIG.66A

[図66B]

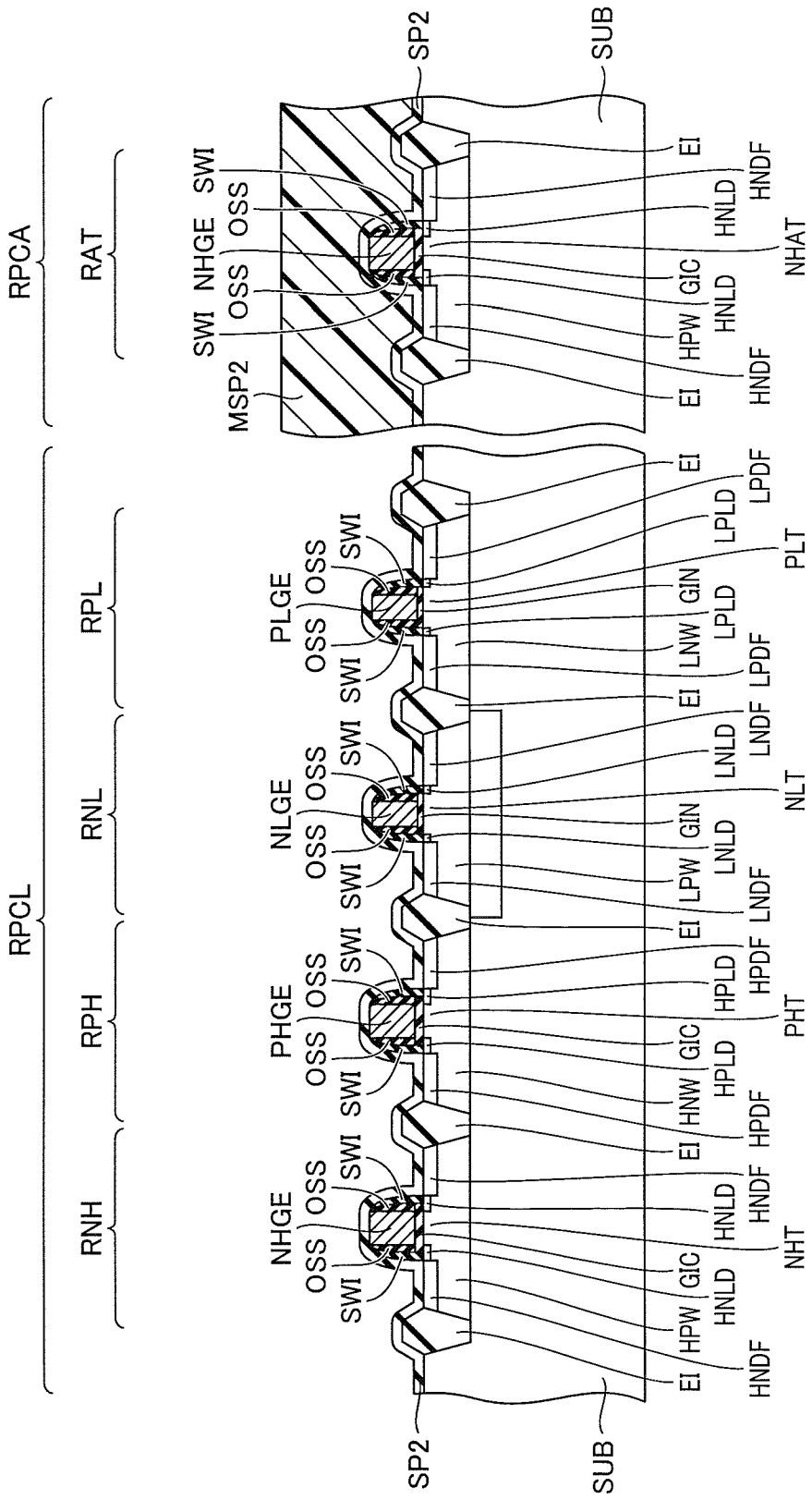

RPCA
RAT
RPCL
RPL
RNL
RPH
RNH
SP2
SUB
MSP2
SWI
NHGE
OSS
PLGE
NLGE
PHGE
EI
HNDF
HNLD
NHAT
HPW
GIC
HNLD
HNDF
LPDF
LPLD
PLT
LNW
GIN
LPLD
LPDF
LNDF
LNLD
NLT
LPW
GIN
LNLD
LNDF
HPDF
HPLD
PHT
HNW
GIC
HPLD
HPDF
HNDF
HNLD
NHT
HPW
GIC
HNLD
HNDF

FIG.66B

[図66C]

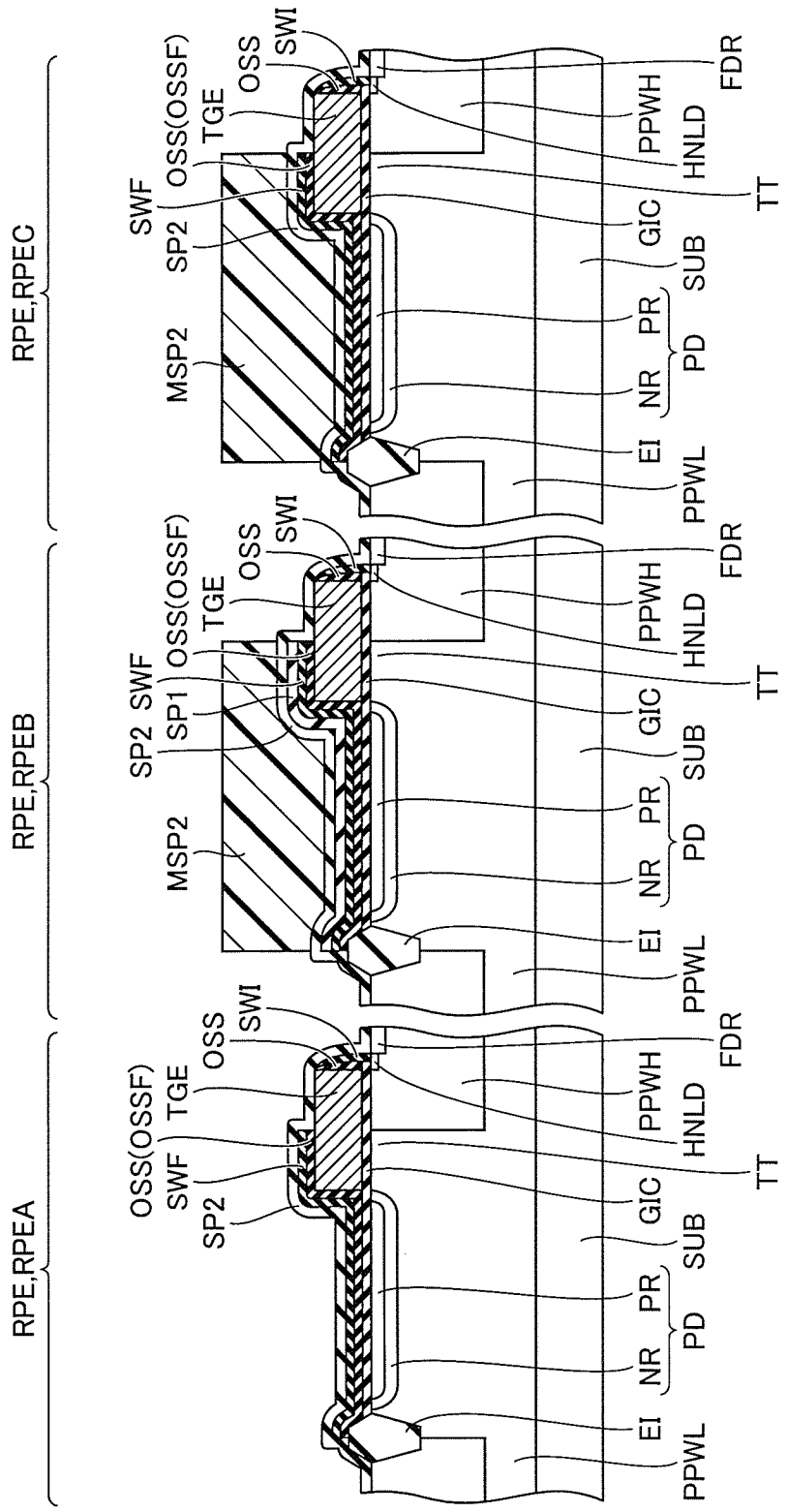
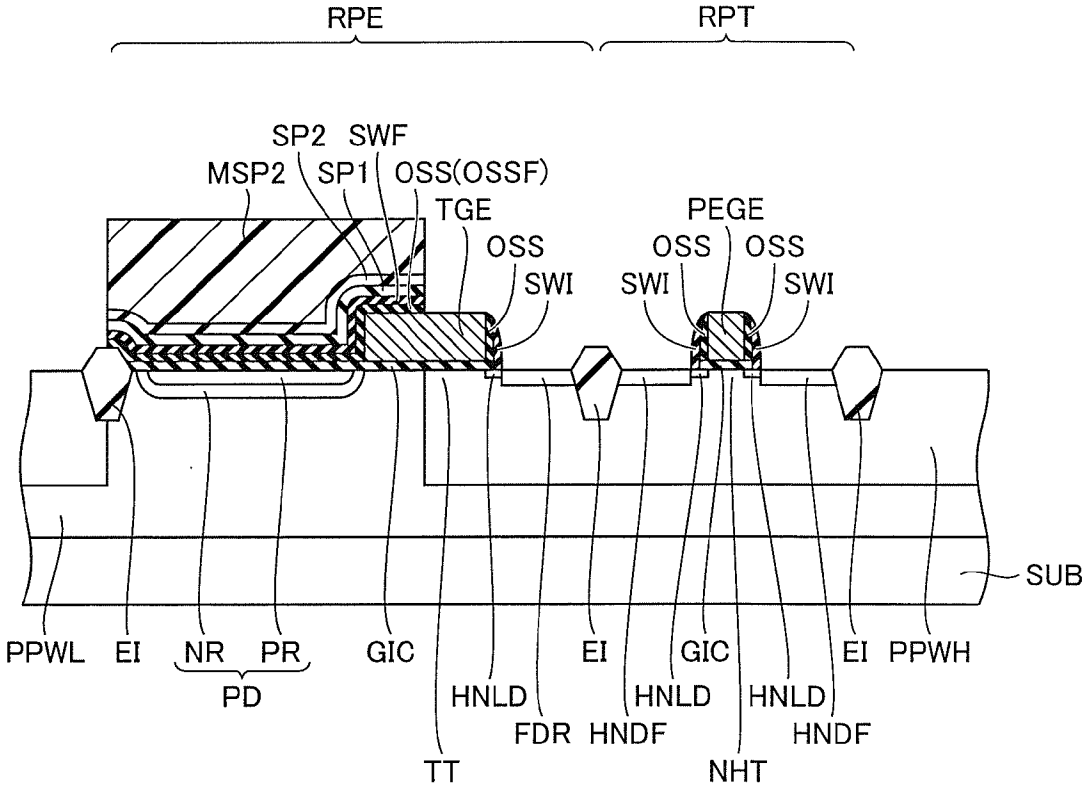

RPE,RPEA
RPE,RPEB
RPE,RPEC
PPWL
EI
NR
PR
PD
SUB
GIC
HNLD
PPWH
FDR
TT
MSP2
SP2
SP1
SWF
OSS(OSSF)
TGE
OSS
SWI

FIG.66C

[図67A]

FIG.67A


RPE
RPT
SP2
SWF
MSP2
SP1
OSS(OSSF)
TGE
PEGE
OSS
OSS
OSS
SWI
SWI
SWI
SUB
PPWL
EI
NR
PR
PD
GIC
EI
GIC
EI
PPWH
HNLD
HNLD
HNLD
FDR
HNDF
HNDF
TT
NHT

[図67B]

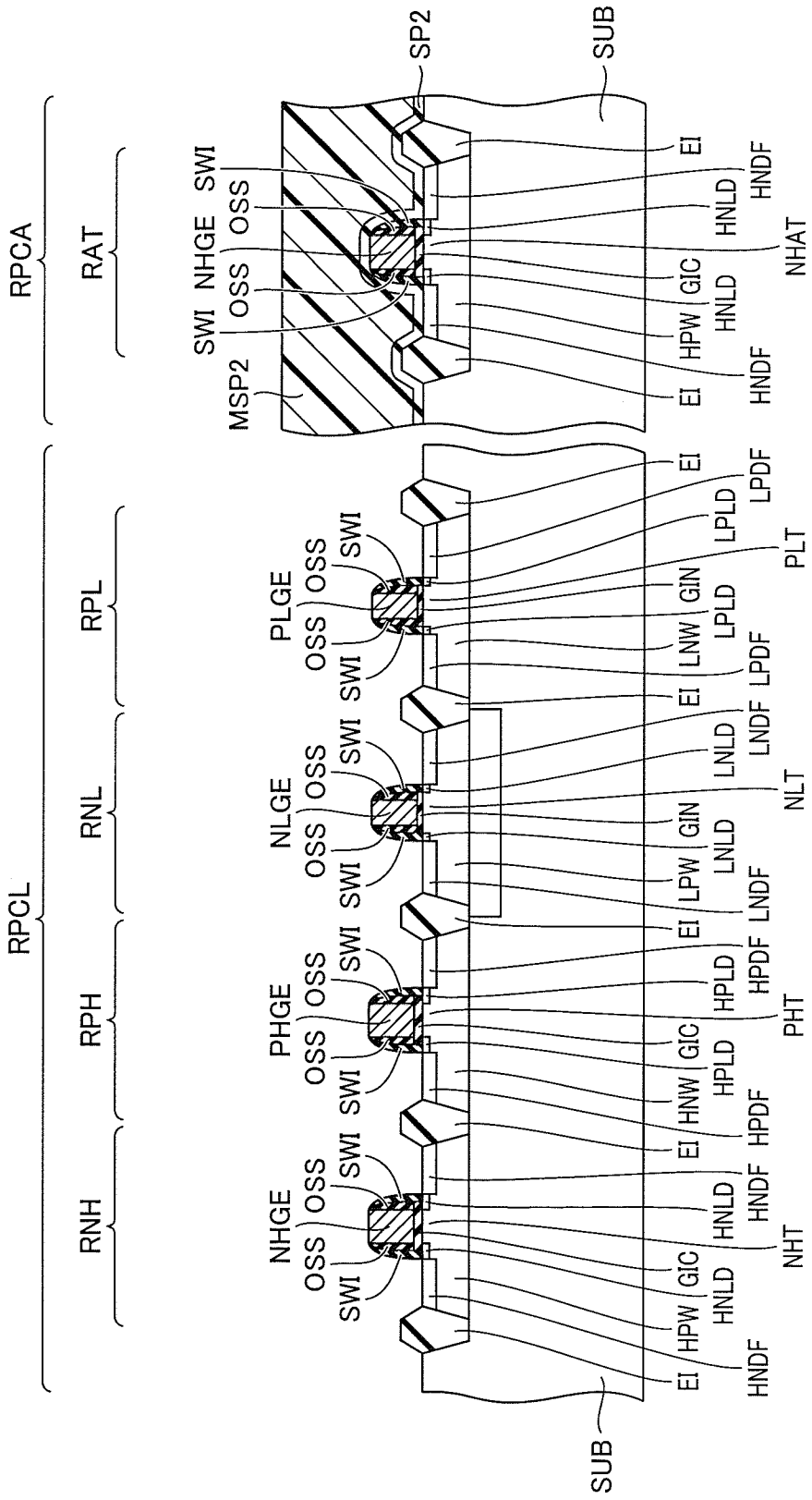

RPCA
RAT
RPCL
RPL
RNL
RPH
RNH
SP2
SUB
MSP2
SWI
NHGE
OSS
PLGE
NLGE
PHGE
GIC
GIN
LNW
LPW
HNW
HPW
EI
HNDF
HNLD
NHAT
LPDF
LPLD
PLT
LNDF
LNLD
NLT
HPDF
HPLD
PHT
NHT

FIG.67B

[図67C]

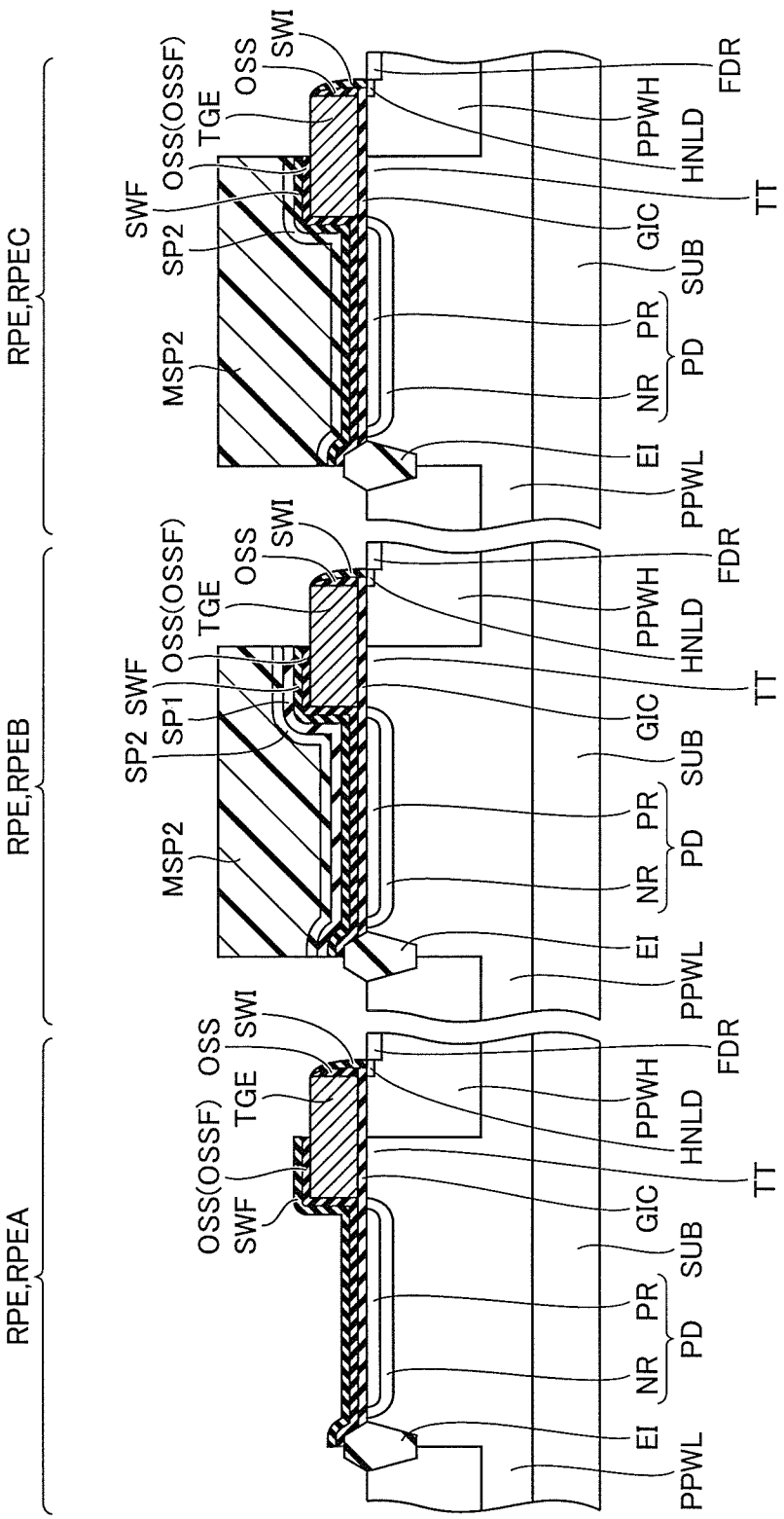
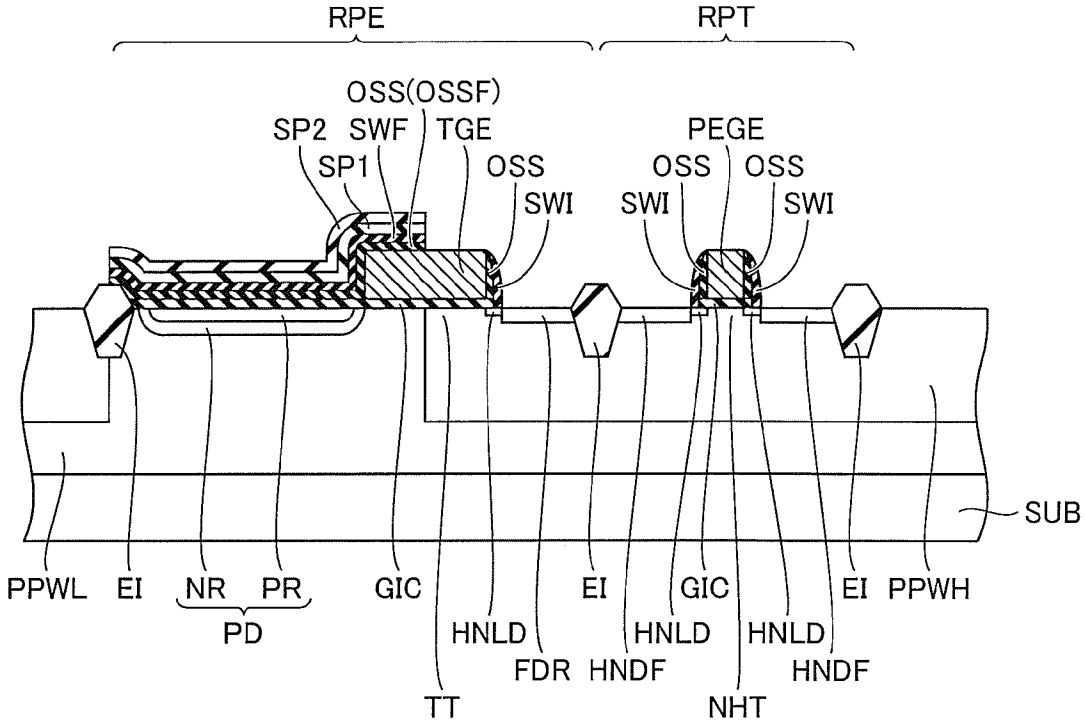

RPE,RPEC
RPE,RPEB
RPE,RPEA
SWF
SP2
MSP2
OSS(OSSF)
TGE
OSS
SWI
SP1
NR
PR
PD
SUB
GIC
EI
PPWL
PPWH
HNLD
FDR
TT

FIG.67C

[図68A]

FIG.68A


RPE
RPT
OSS(OSSF)
SP2
SWF
TGE
PEGE
SP1
OSS
OSS
OSS
SWI
SWI
SWI
SUB
PPWL
EI
NR
PR
PD
GIC
HNLD
FDR
TT
EI
HNDF
GIC
HNLD
NHT
HNLD
HNDF
EI
PPWH

[図68B]

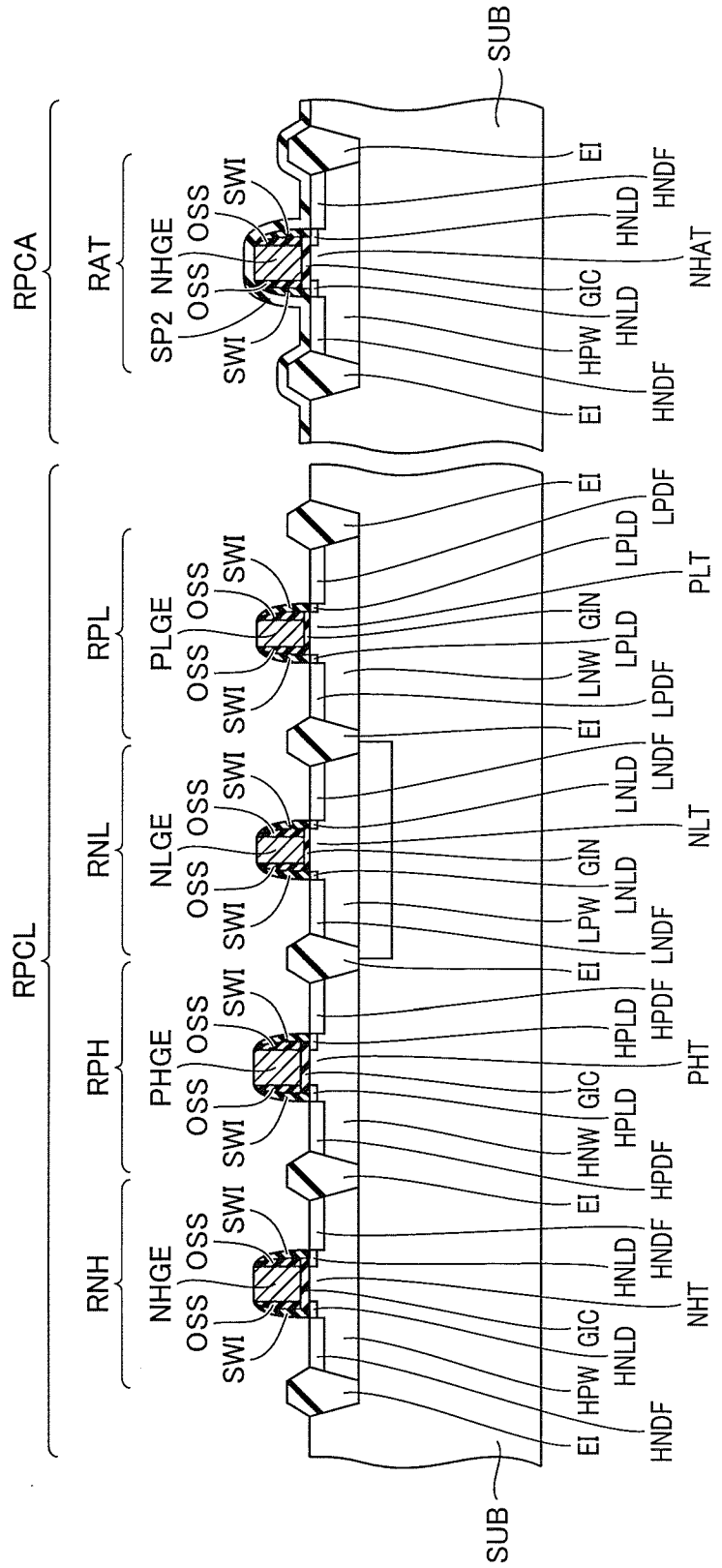

RPCA
RAT
SP2
NHGE
OSS
SWI
SUB
EI
HNLD
HNDF
NHAT
GIC
HPW
RPCL
RPL
PLGE
LPDF
LPLD
PLT
GIN
LNW
LPDF
RNL
NLGE
LNDF
LNLD
NLT
LPW
LNDF
RPH
PHGE
HPDF
HPLD
PHT
HNW
HPDF
RNH
NHGE
HNDF
HNLD
NHT

FIG.68B

[図68C]

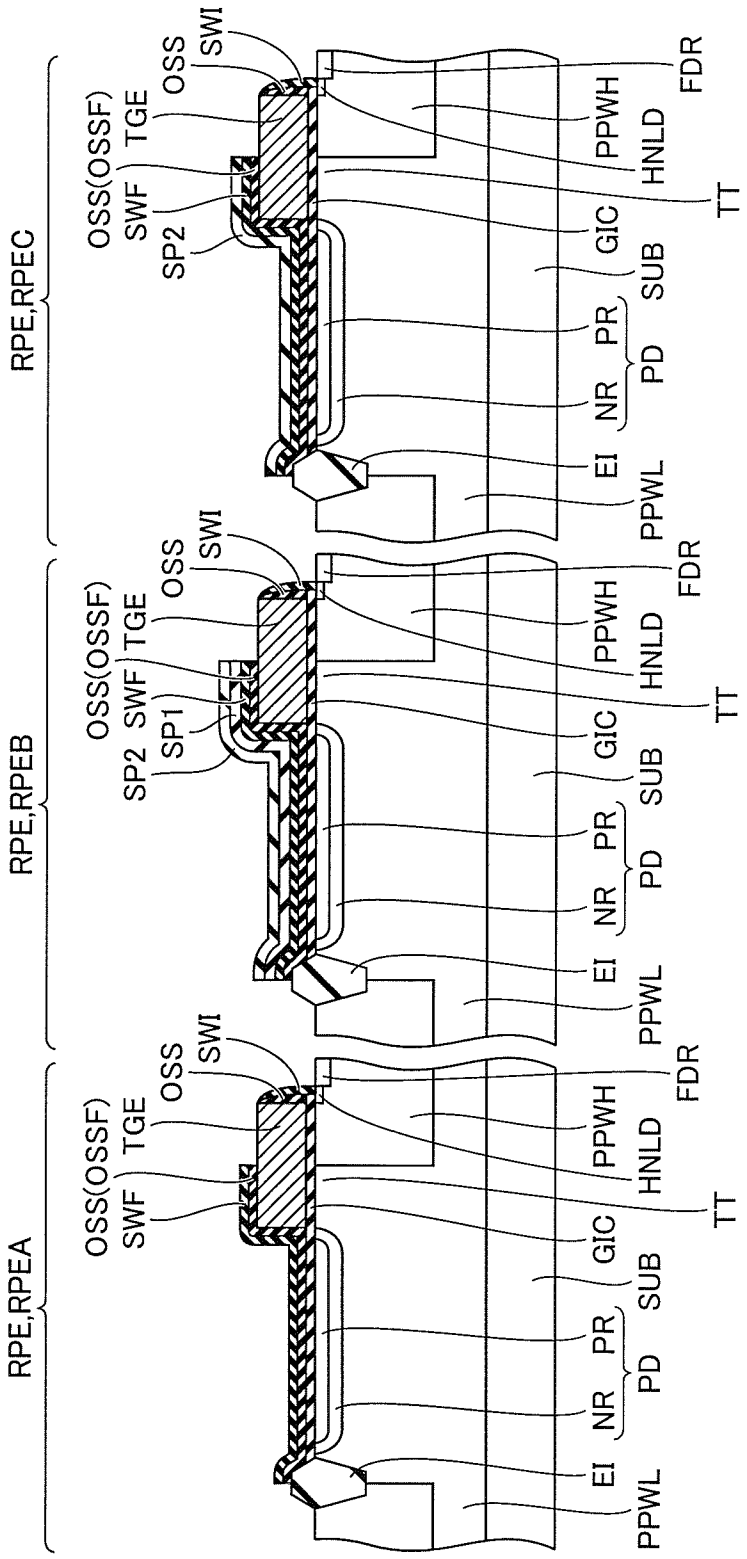
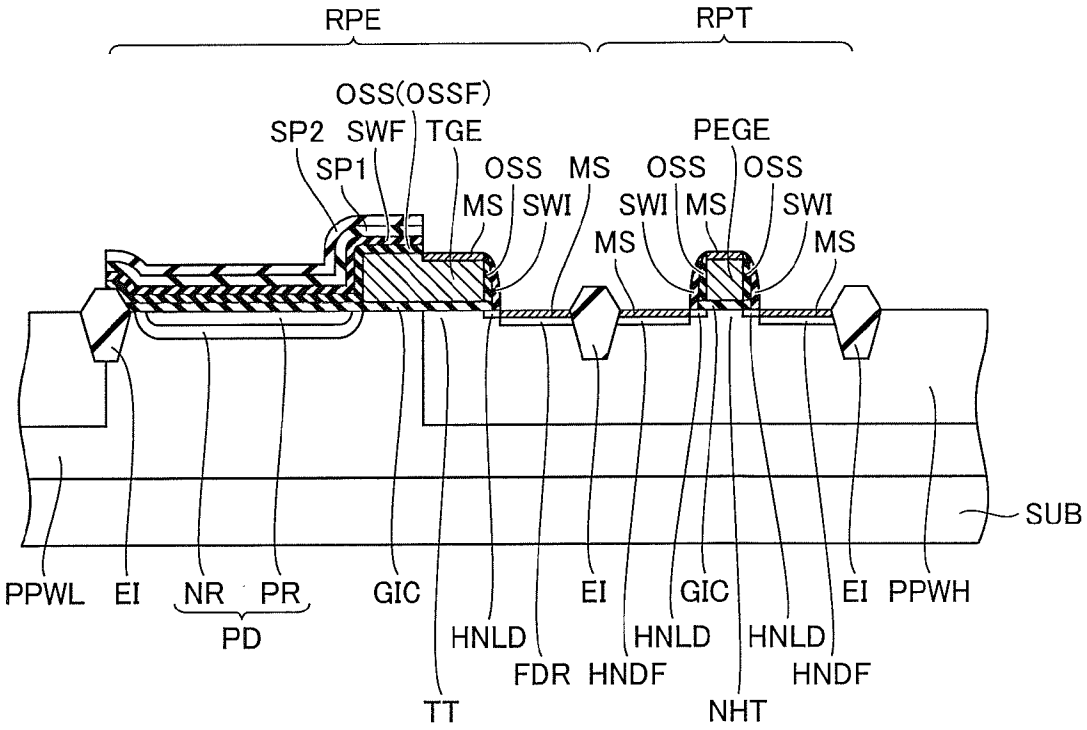

RPE,RPEC
RPE,RPEB
RPE,RPEA
OSS(OSSF)
SWF
TGE
OSS
SWI
SP2
SP1
FDR
PPWH
HNLD
TT
GIC
SUB
PR
NR
PD
EI
PPWL

FIG.68C

[図69A]

FIG.69A


RPE
RPT
OSS(OSSF)
SP2
SWF
TGE
PEGE
SP1
OSS
MS
OSS
MS
OSS
MS
SWI
SWI
MS
SWI
MS
MS
SUB
PPWL
EI
NR
PR
PD
GIC
HNLD
FDR
TT
EI
HNDF
GIC
HNLD
NHT
HNLD
EI
PPWH
HNDF

[図69B]

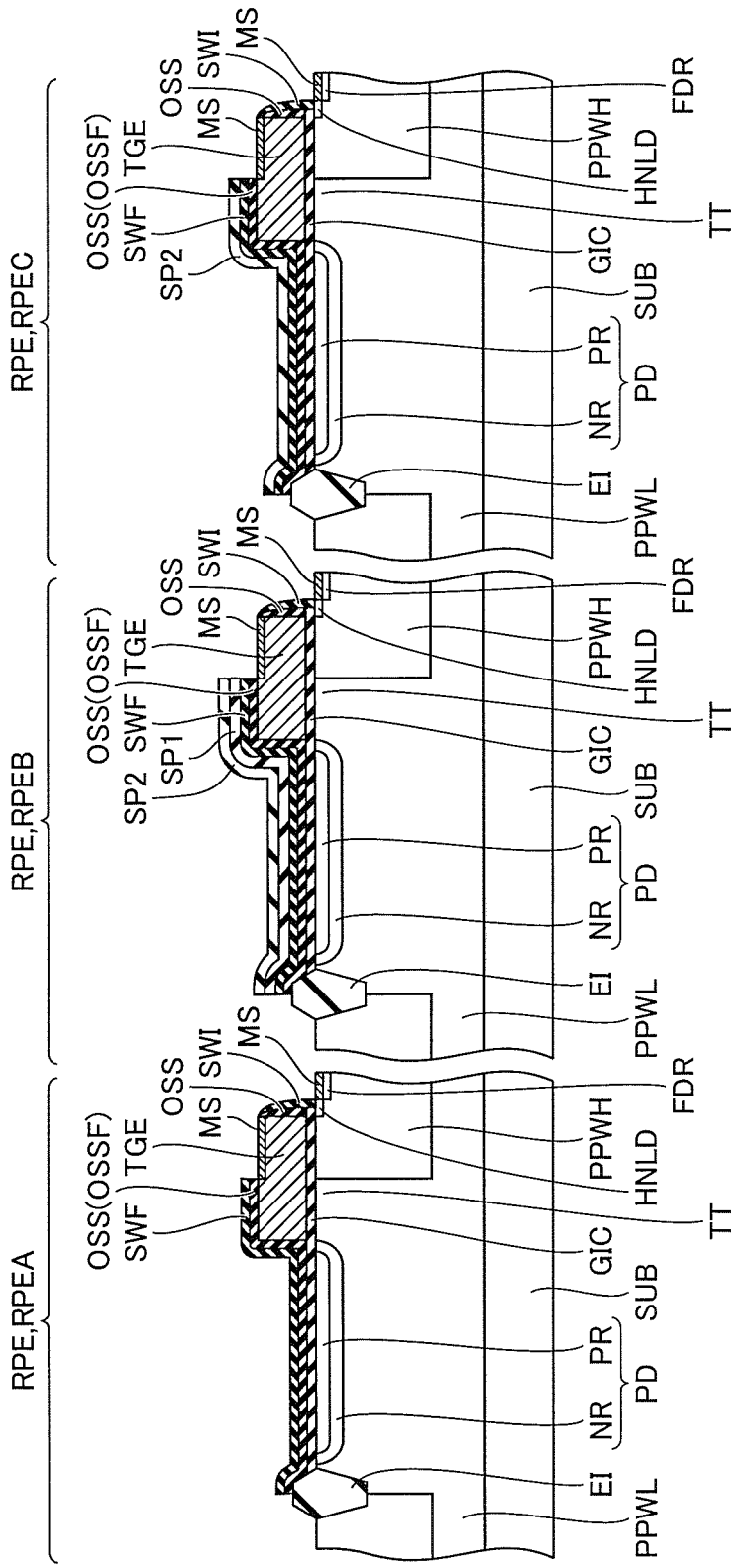

RPE,RPEA
RPE,RPEB
RPE,RPEC
OSS(OSSF)
SWF
TGE
OSS
SWI
MS
SP1
SP2
FDR
HNLD
PPWH
TT
GIC
SUB
PR
NR
PD
EI
PPWL

FIG.69B

[図69C]

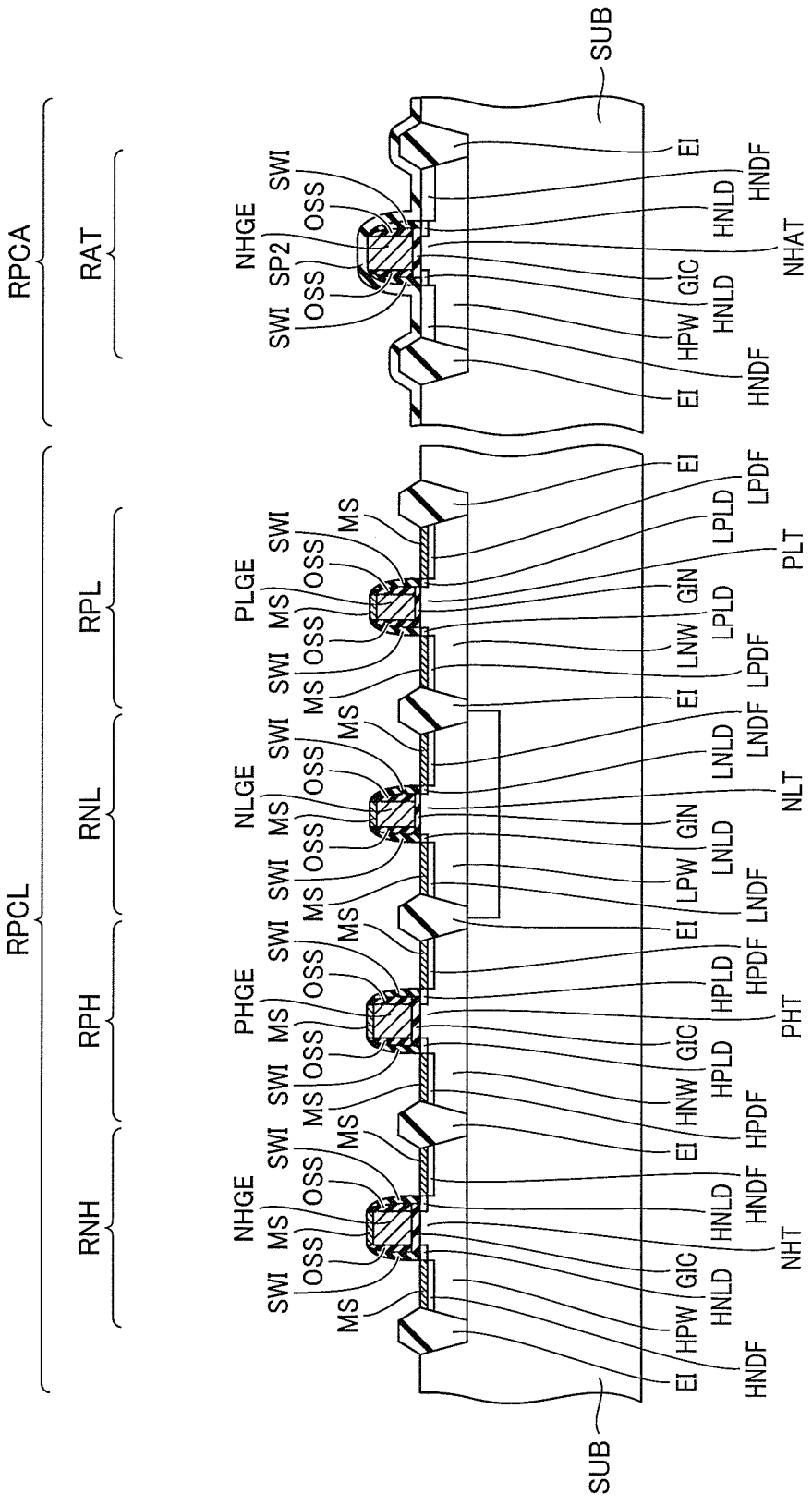

RPCA
RAT
RPCL
RPL
RNL
RPH
RNH
SUB
NHGE
PHGE
NLGE
PLGE
SWI
OSS
MS
SP2
EI
HNDF
HNLD
NHAT
GIC
HPW
HNW
LNW
LPW
GIN
LPDF
LPLD
PLT
LNDF
LNLD
NLT
HPDF
HPLD
PHT
NHT

FIG.69C

[図70A]

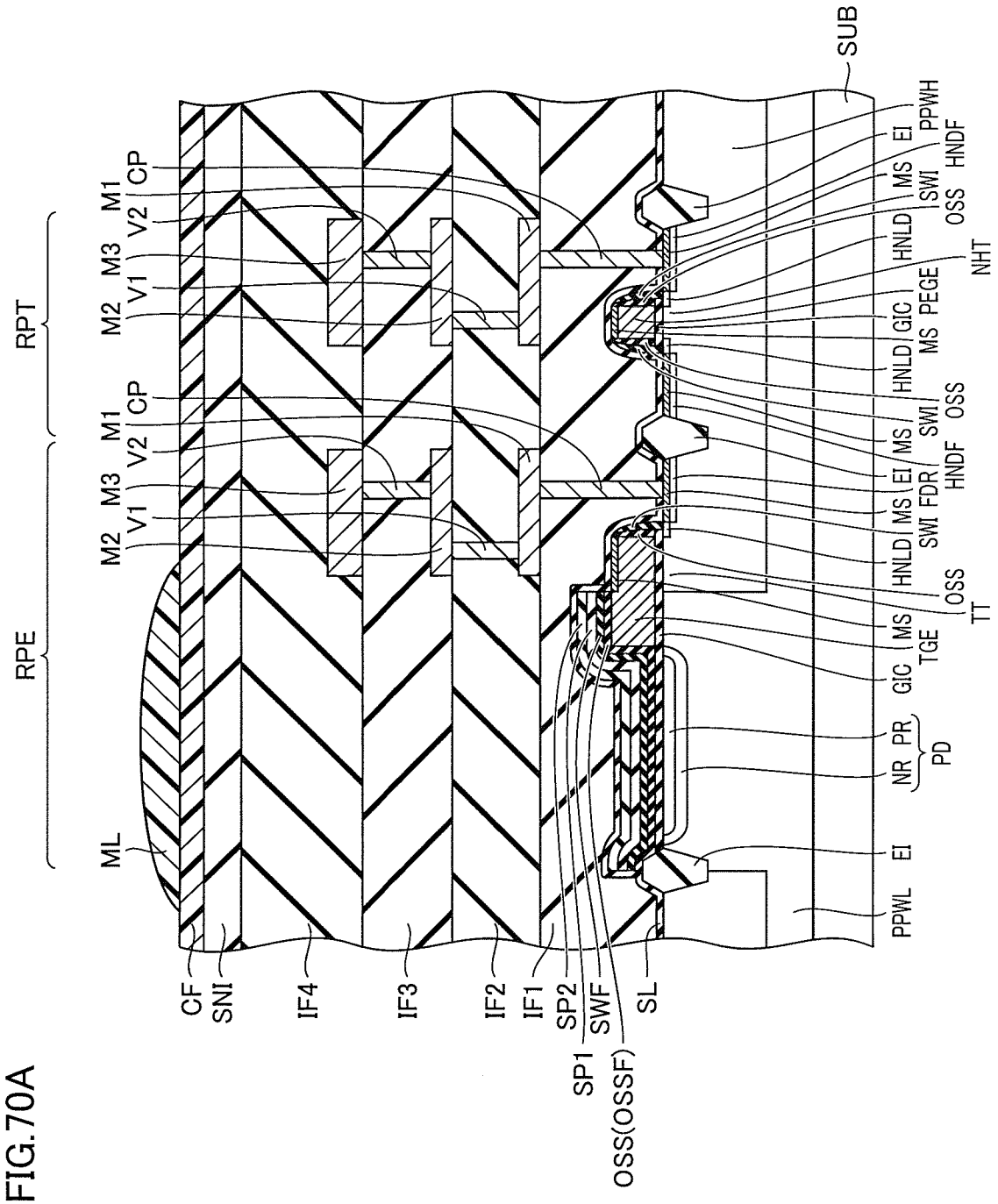

SUB
RPT
RPE
M1
V2
M3
V1
M2
CP
ML
CF
SNI
IF4
IF3
IF2
IF1
SP2
SWF
SL
SP1
OSS(OSSF)
PPWL
EI
NR
PR
PD
GIC
TGE
MS
HNLD
SWI
FDR
HNDF
OSS
TT
PEGE
NHT
PPWH

FIG.70A

[図70B]

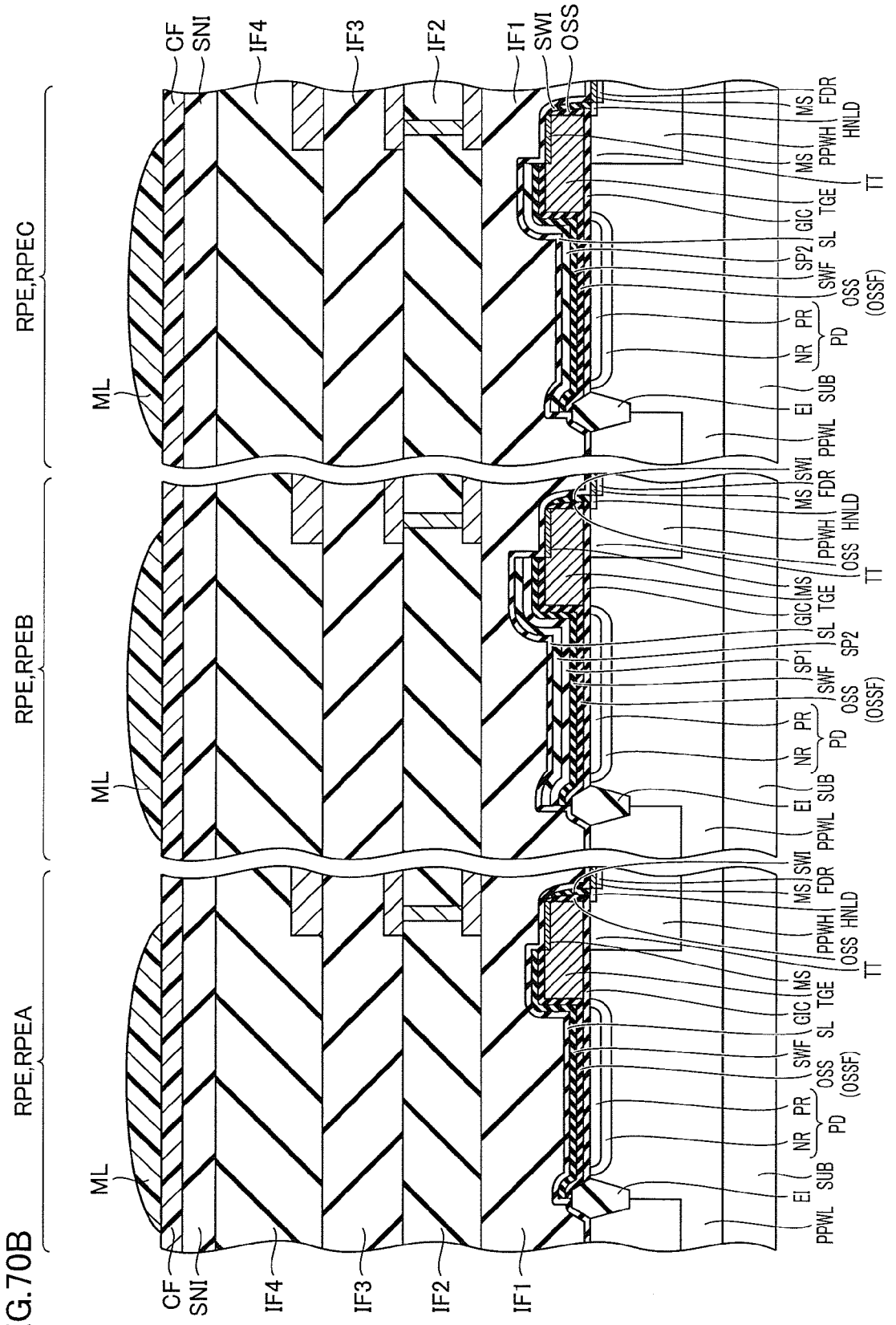

RPE,RPEA
RPE,RPEB
RPE,RPEC
ML
CF
SNI
IF4
IF3
IF2
IF1
SWI
OSS
EI
SUB
PPWL
NR
PR
PD
SWF
(OSSF)
SL
TGE
GIC
MS
PPWH
FDR
HNLD
TT
SP1
SP2

FIG.70B

[図70C]

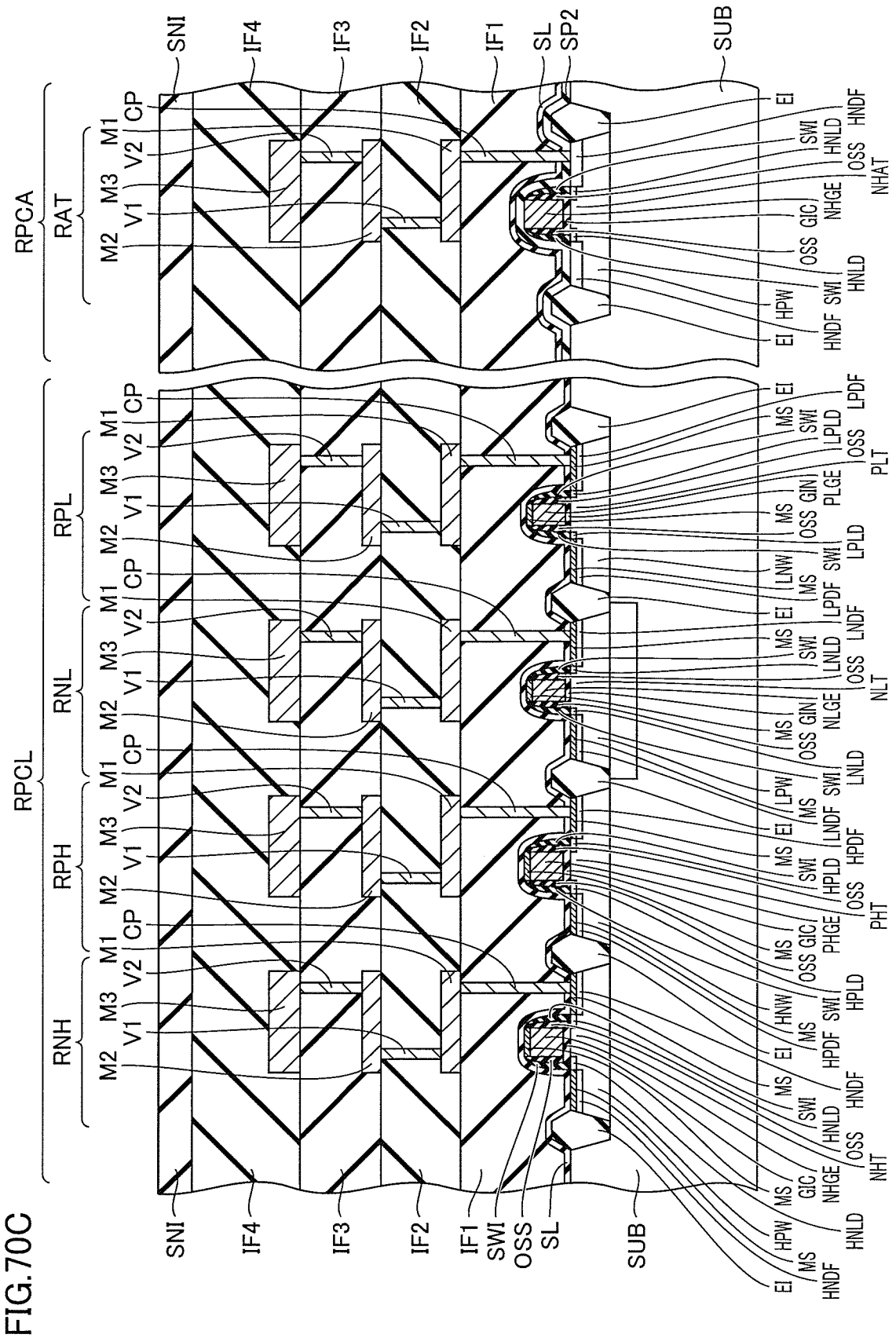
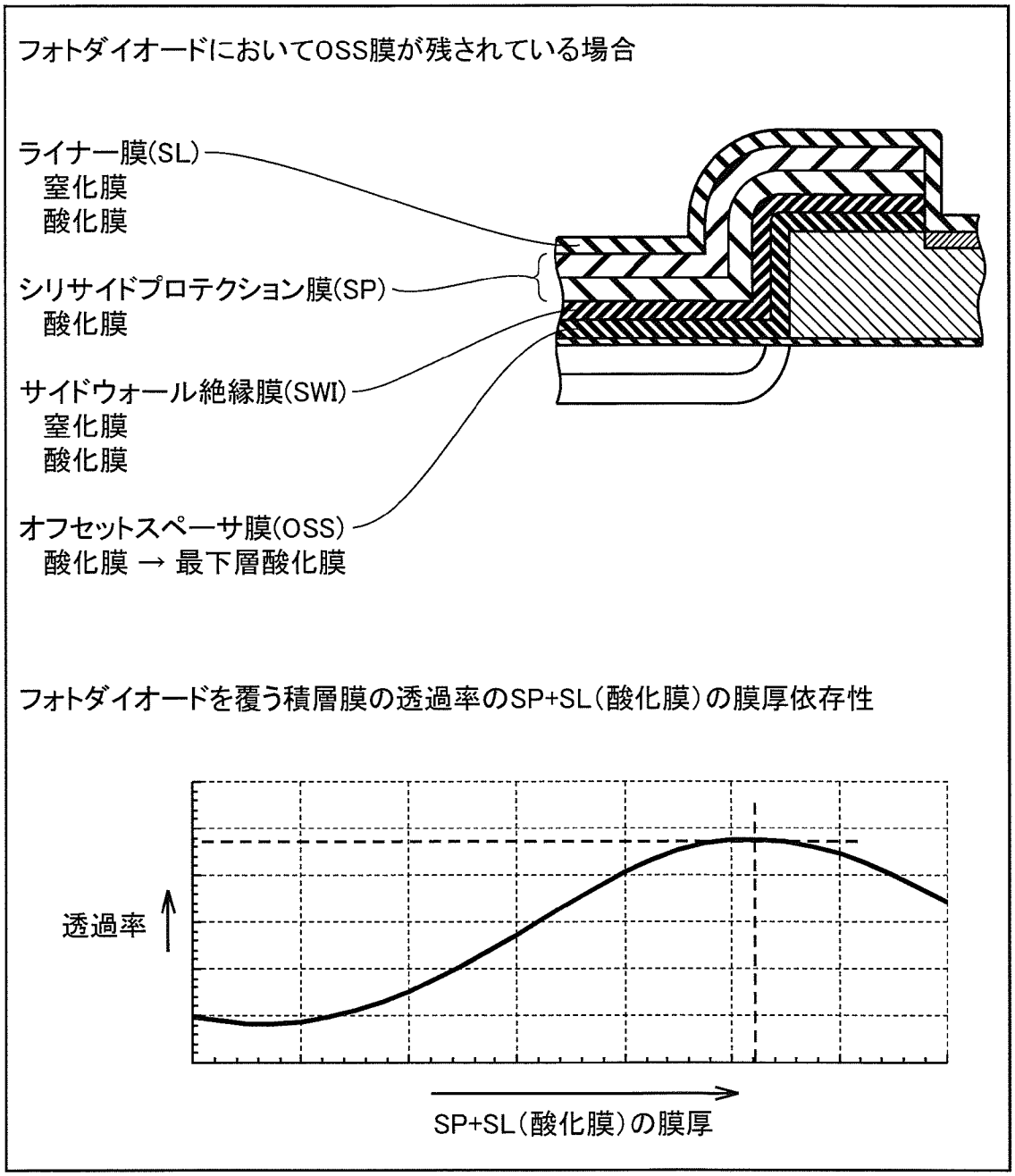

RPCA
RAT
RPCL
RNH
RPH
RNL
RPL
M1
V2
M3
V1
M2
CP
SNI
IF4
IF3
IF2
IF1
SWI
OSS
SL
SP2
SUB
EI
HPW
MS
GIC
NHGE
HNLD
HNDF
SWI
OSS
NHT
HPDF
HNW
HPLD
PHGE
PHT
LPW
LNDF
LNLD
NLGE
NLT
LNW
LPDF
LPLD
PLGE
PLT
LNDF
LNLD
NHAT
HNDF
HNLD

FIG.70C

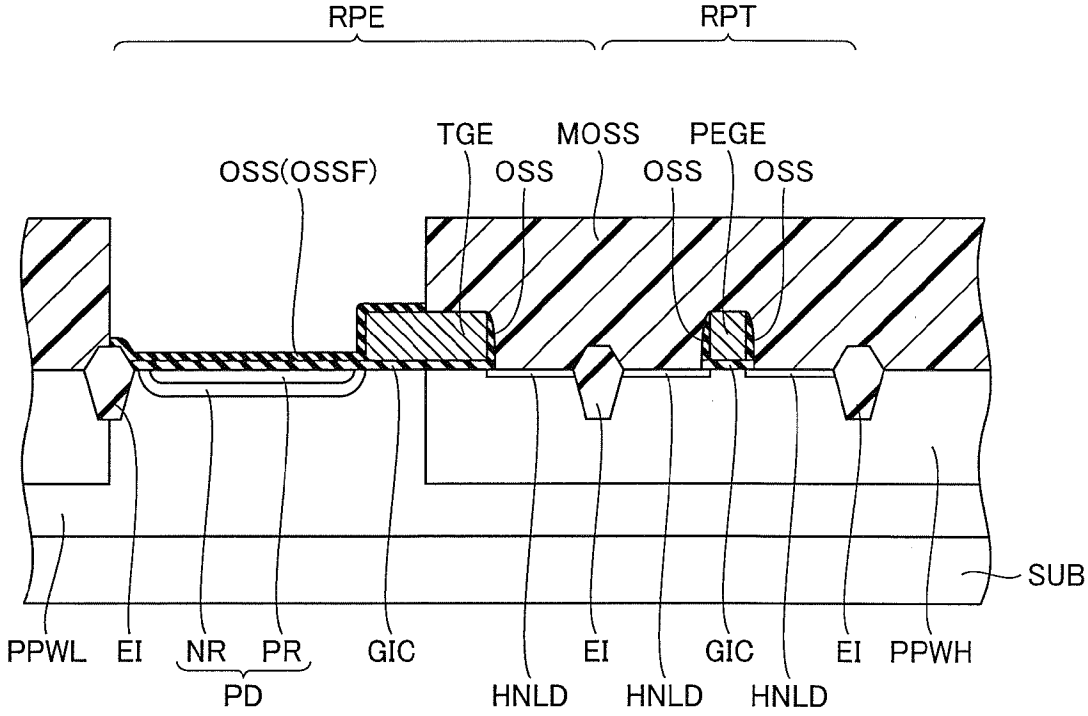
[図71]

FIG.71


フォトダイオードにおいてOSS膜が残されている場合
ライナー膜(SL)
窒化膜
酸化膜
シリサイドプロテクション膜(SP)
酸化膜
サイドウォール絶縁膜(SWI)
窒化膜
酸化膜
オフセットスペーサ膜(OSS)
酸化膜 → 最下層酸化膜
フォトダイオードを覆う積層膜の透過率のSP+SL(酸化膜)の膜厚依存性
透過率
SP+SL(酸化膜)の膜厚

[図72A]

FIG.72A


RPE
RPT
TGE
MOSS
PEGE
OSS(OSSF)
OSS
OSS
OSS
SUB
PPWL
EI
NR
PR
GIC
EI
GIC
EI
PPWH
PD
HNLD
HNLD
HNLD

[図72B]

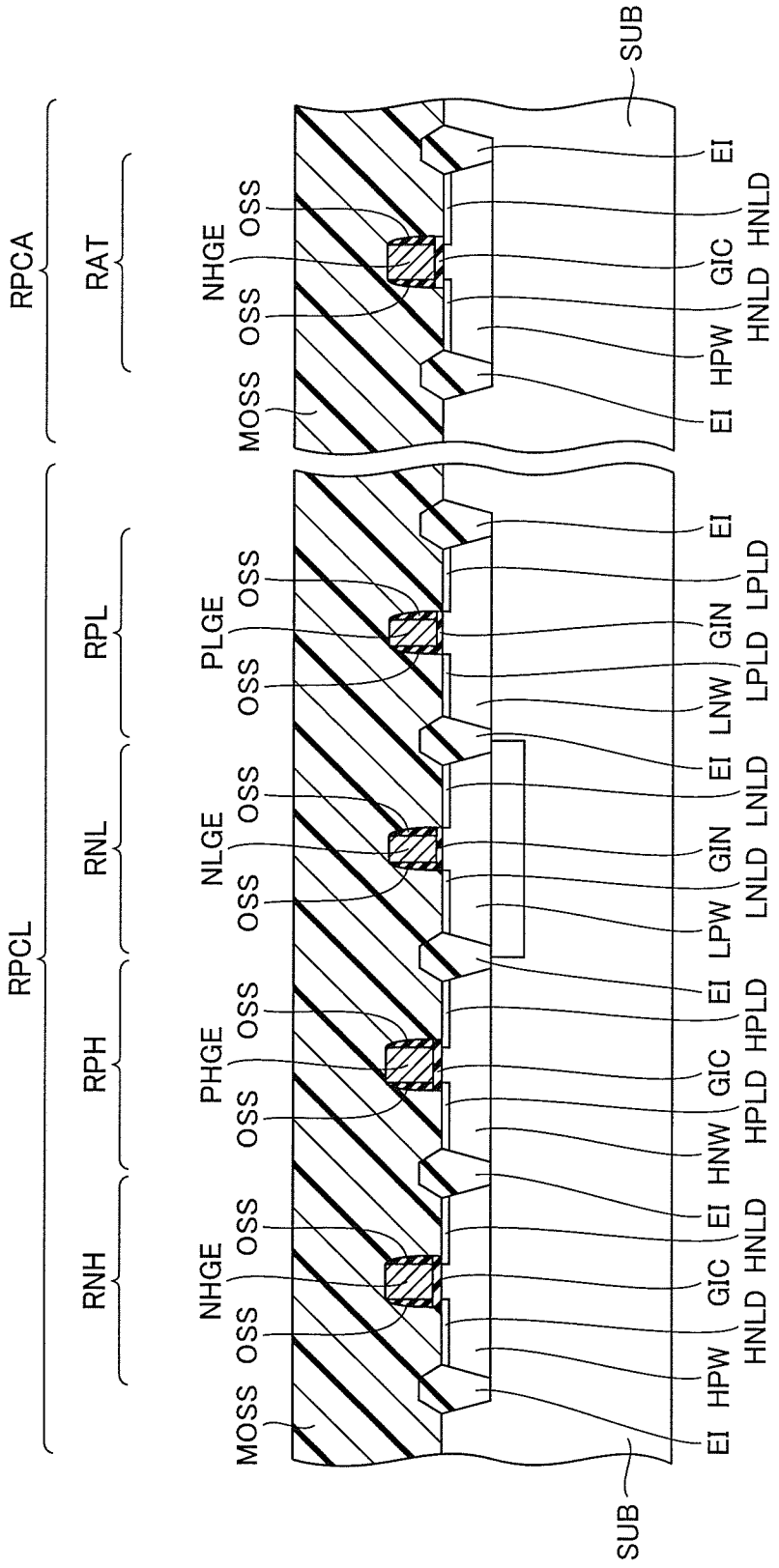
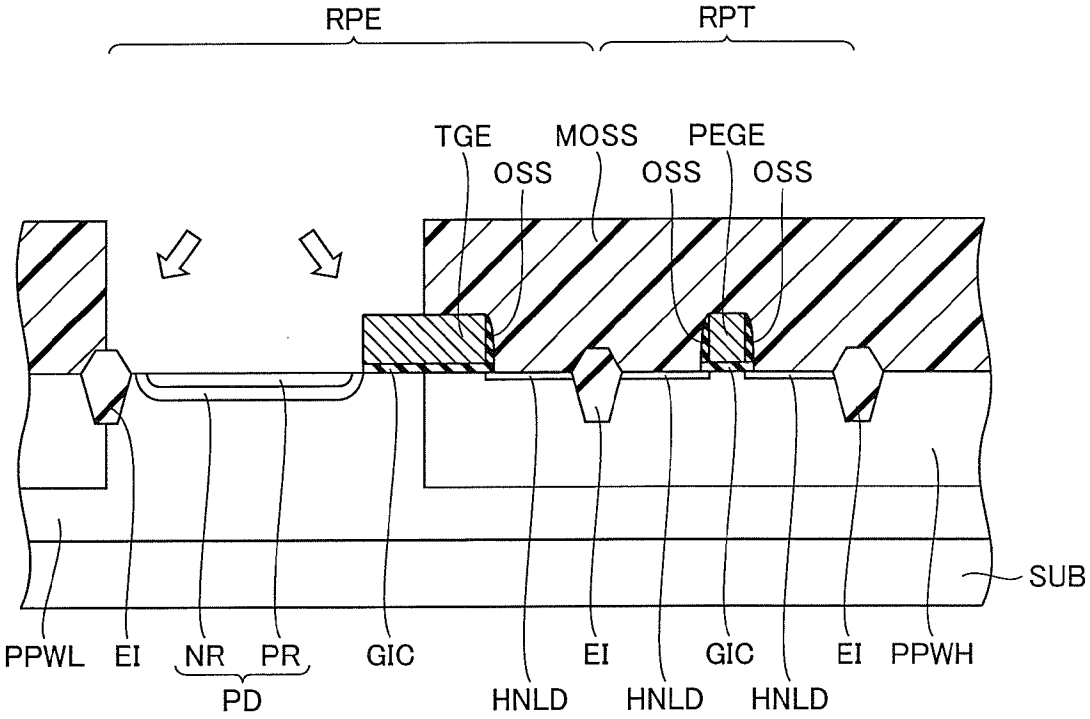

RPCA
RAT
RPCL
RPL
RNL
RPH
RNH
NHGE
PLGE
NLGE
PHGE
OSS
MOSS
SUB
EI
GIC
HPW
HNLD
GIN
LNW
LPLD
LPW
LNLD
HNW
HPLD

FIG.72B

[図73]

FIG.73


RPE
RPT
TGE
MOSS
PEGE
OSS
OSS
OSS
SUB
PPWL
EI
NR
PR
GIC
EI
GIC
EI
PPWH
PD
HNLD
HNLD
HNLD

[図74A]

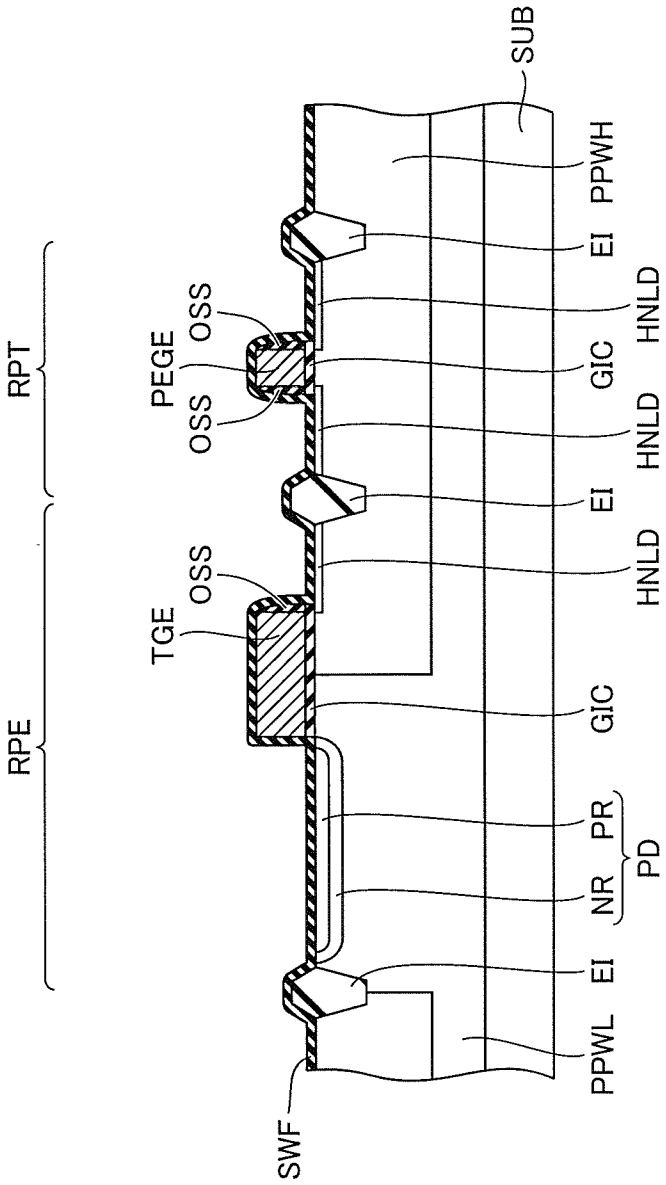

SUB
PPWH
EI
HNLD
GIC
HNLD
EI
HNLD
GIC
PR
NR
PD
EI
PPWL
SWF
RPT
RPE
PEGE
OSS
OSS
TGE
OSS

FIG.74A

[図74B]

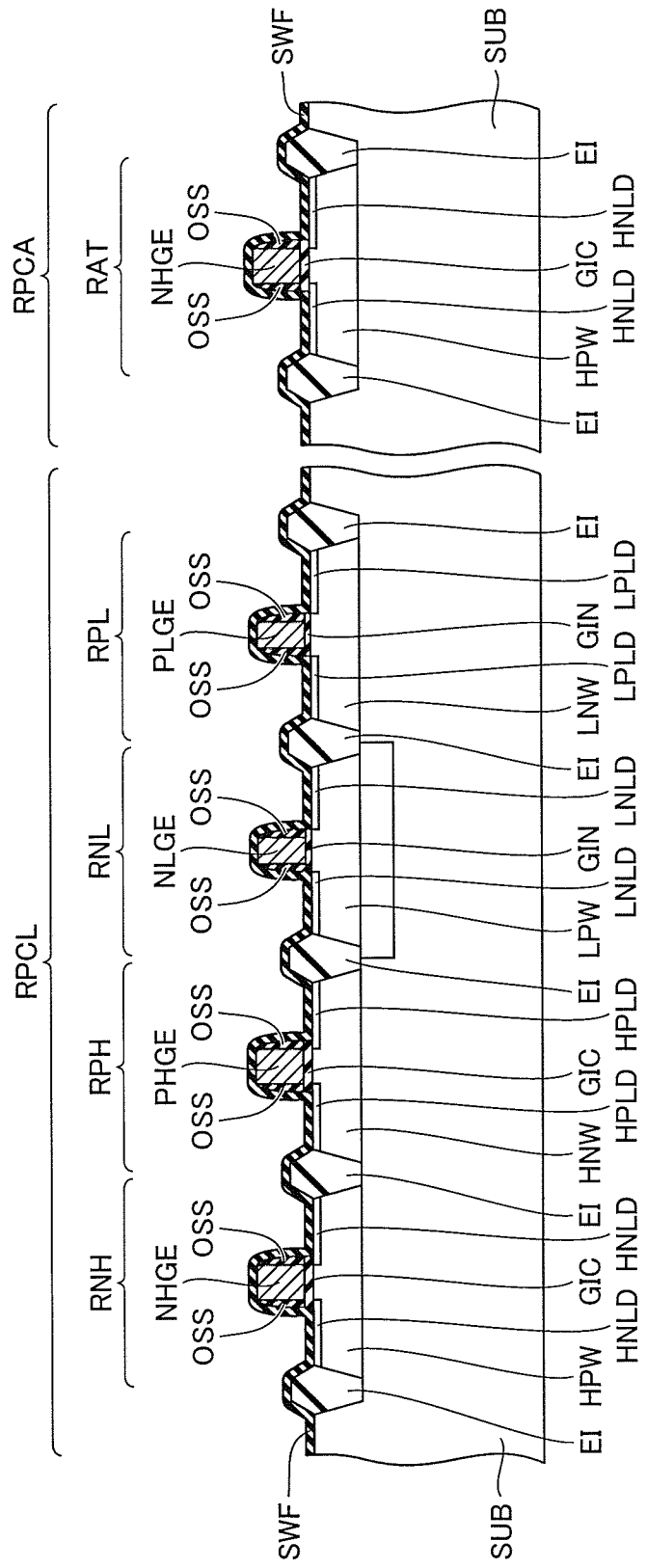
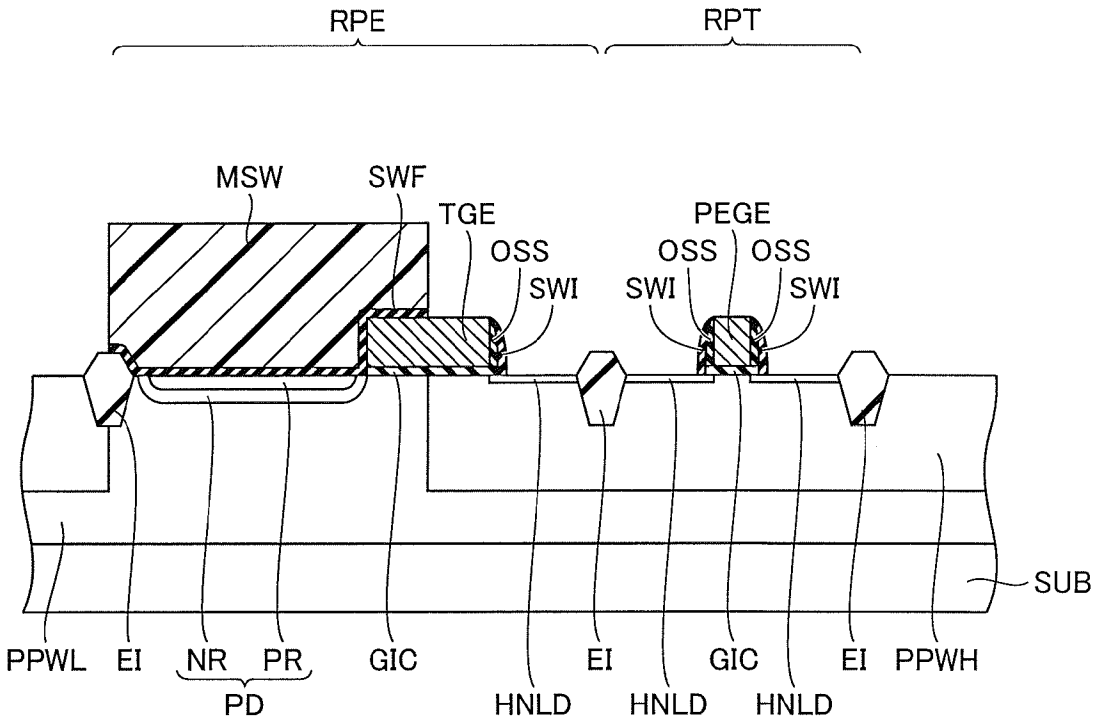

RPCA
RAT
NHGE
OSS
OSS
SWF
SUB
EI
HNLD
GIC
HNLD
HPW
EI
RPCL
RPL
PLGE
OSS
OSS
EI
GIN
LPLD
LNW
EI
LPLD
RNL
NLGE
OSS
OSS
GIN
LNLD
LPW
EI
LNLD
RPH
PHGE
OSS
OSS
GIC
HPLD
HNW
EI
HPLD
RNH
NHGE
OSS
OSS
GIC
HNLD
HPW
EI
HNLD
SWF
SUB

FIG.74B

[図75A]

FIG.75A


RPE
RPT
MSW
SWF
TGE
OSS
SWI
PEGE
OSS
OSS
SWI
SWI
SUB
PPWL
EI
NR
PR
PD
GIC
HNLD
EI
HNLD
GIC
HNLD
EI
PPWH

[図75B]

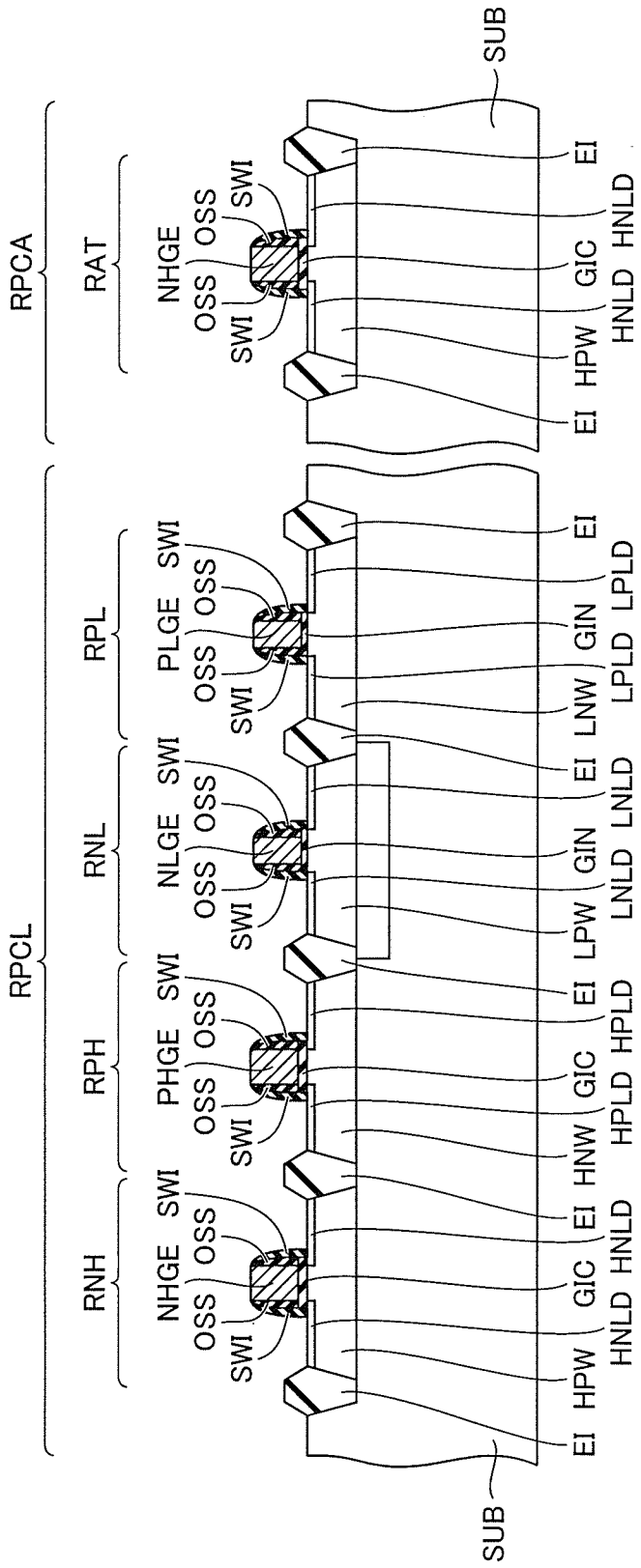

RPCA
RAT
NHGE
OSS
SWI
SUB
EI
HNLD
GIC
HPW
RPCL
RNH
RPH
RNL
RPL
PHGE
NLGE
PLGE
HPLD
LNLD
LPLD
GIN
LPW
LNW
HNW

FIG.75B

[図76A]

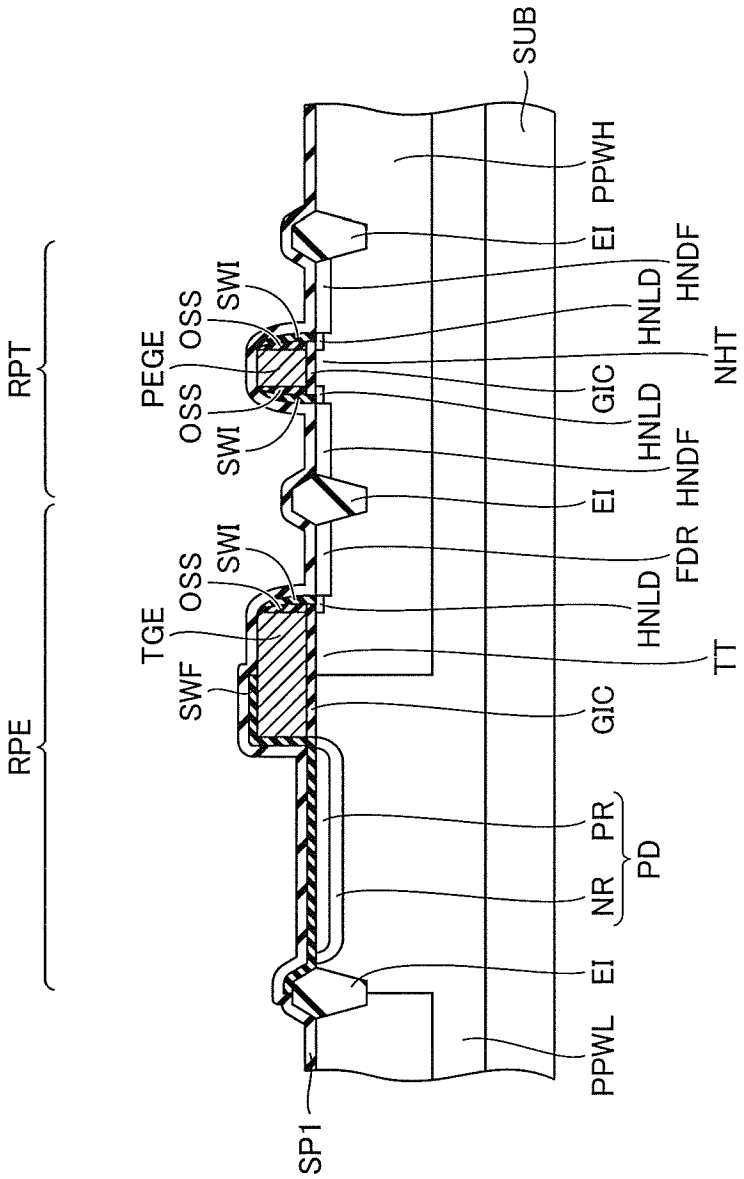
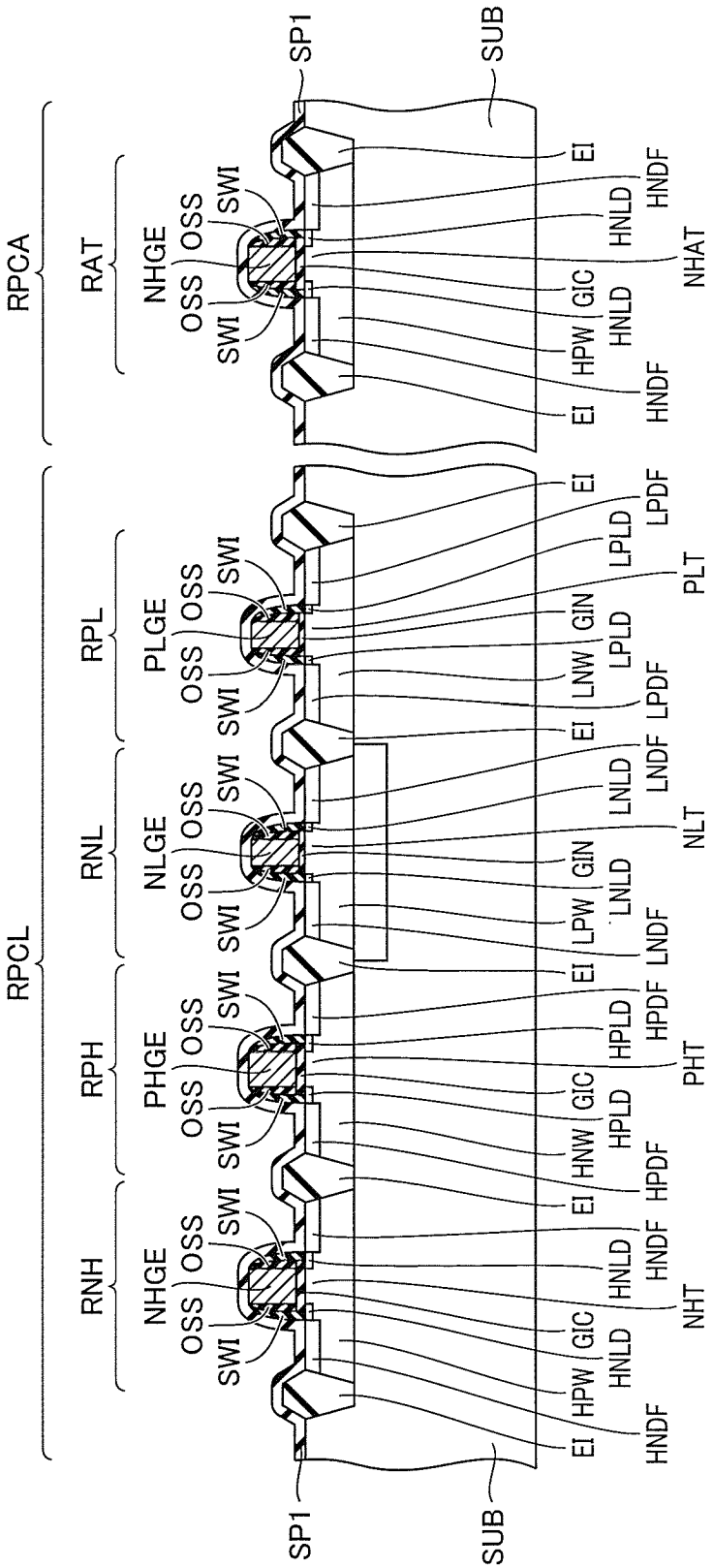

SUB
PPWH
EI
HNDF
HNLD
NHT
GIC
HNLD
HNDF
EI
FDR
HNLD
TT
GIC
PR
NR
PD
EI
PPWL
SP1
RPT
RPE
PEGE
OSS
SWI
OSS
SWI
TGE
OSS
SWI
SWF

FIG.76A

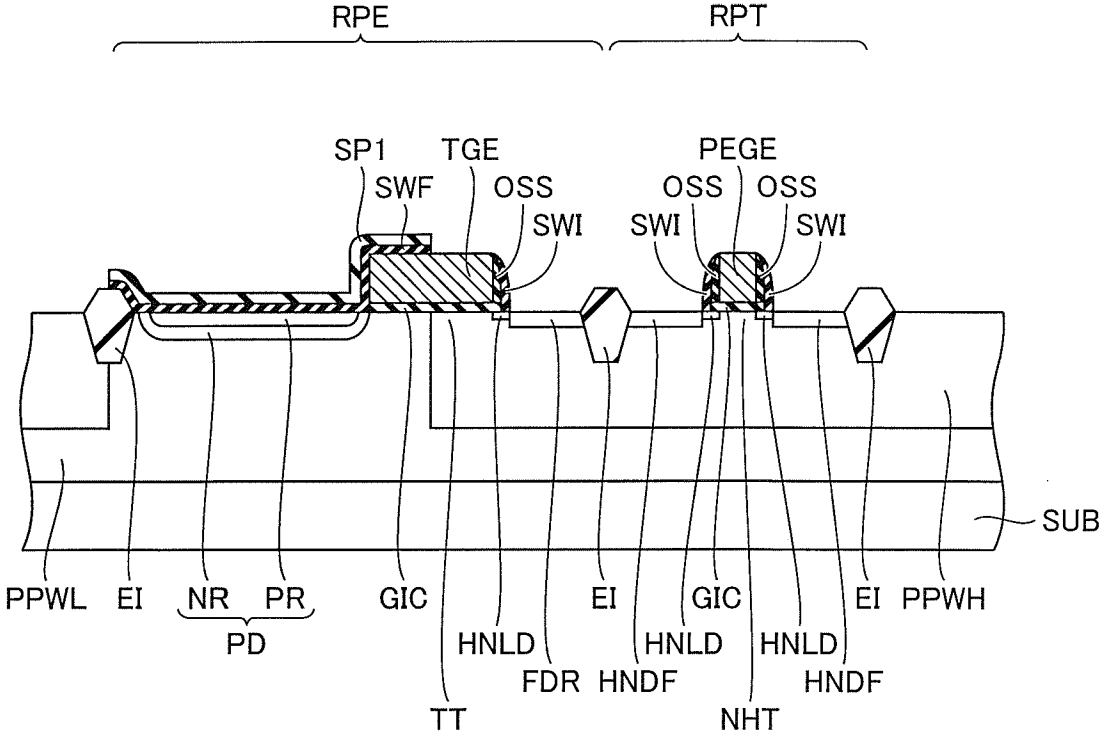
[図76B]

FIG.76B


RPCA
RAT
NHGE
OSS
SWI
RPCL
RNH
RPH
PHGE
RNL
NLGE
RPL
PLGE
SP1
SUB
EI
HNDF
HNLD
NHAT
GIC
HPW
NHT
HPDF
HPLD
PHT
HNW
LNDF
LNLD
NLT
GIN
LPW
LPDF
LPLD
PLT
LNW

[図77A]

FIG.77A


RPE
RPT
SP1
TGE
PEGE
SWF
OSS
OSS
OSS
SWI
SWI
SWI
SWI
SUB
PPWL
EI
NR
PR
PD
GIC
HNLD
FDR
TT
EI
HNDF
GIC
HNLD
NHT
HNLD
HNDF
EI
PPWH

[図77B]

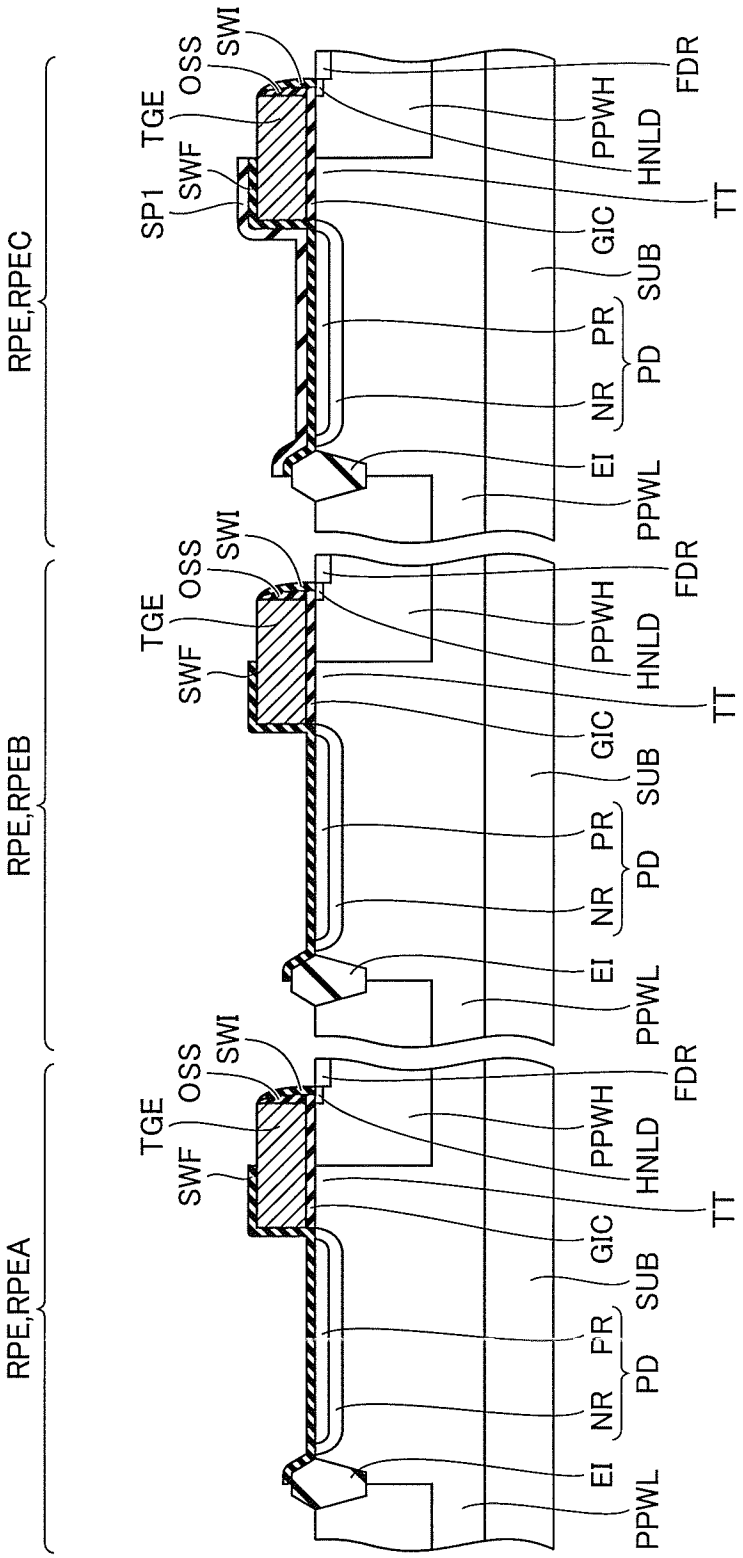

RPE,RPEC
RPE,RPEB
RPE,RPEA
SP1
TGE
OSS
SWI
SWF
FDR
PPWH
HNLD
TT
GIC
SUB
PR
PD
NR
EI
PPWL

FIG.77B

[図77C]

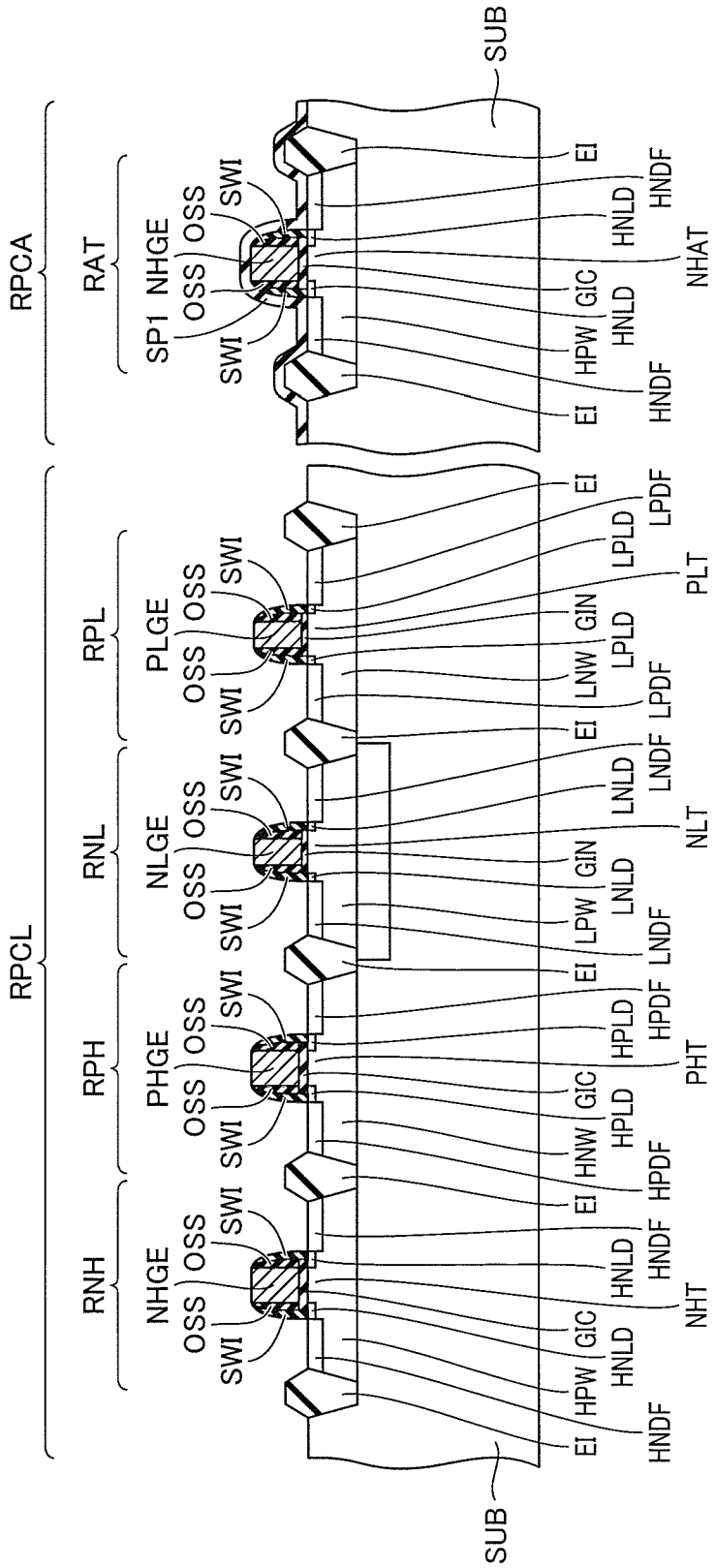

RPCA
RAT
SP1
NHGE
OSS
SWI
SUB
EI
HNDF
HNLD
NHAT
GIC
HPW
RPCL
RPL
PLGE
LPDF
LPLD
PLT
GIN
LNW
LPLD
RNL
NLGE
LNDF
LNLD
NLT
LPW
RPH
PHGE
HPDF
HPLD
PHT
HNW
RNH
NHGE
HNDF
HNLD
NHT

FIG.77C

[図78A]

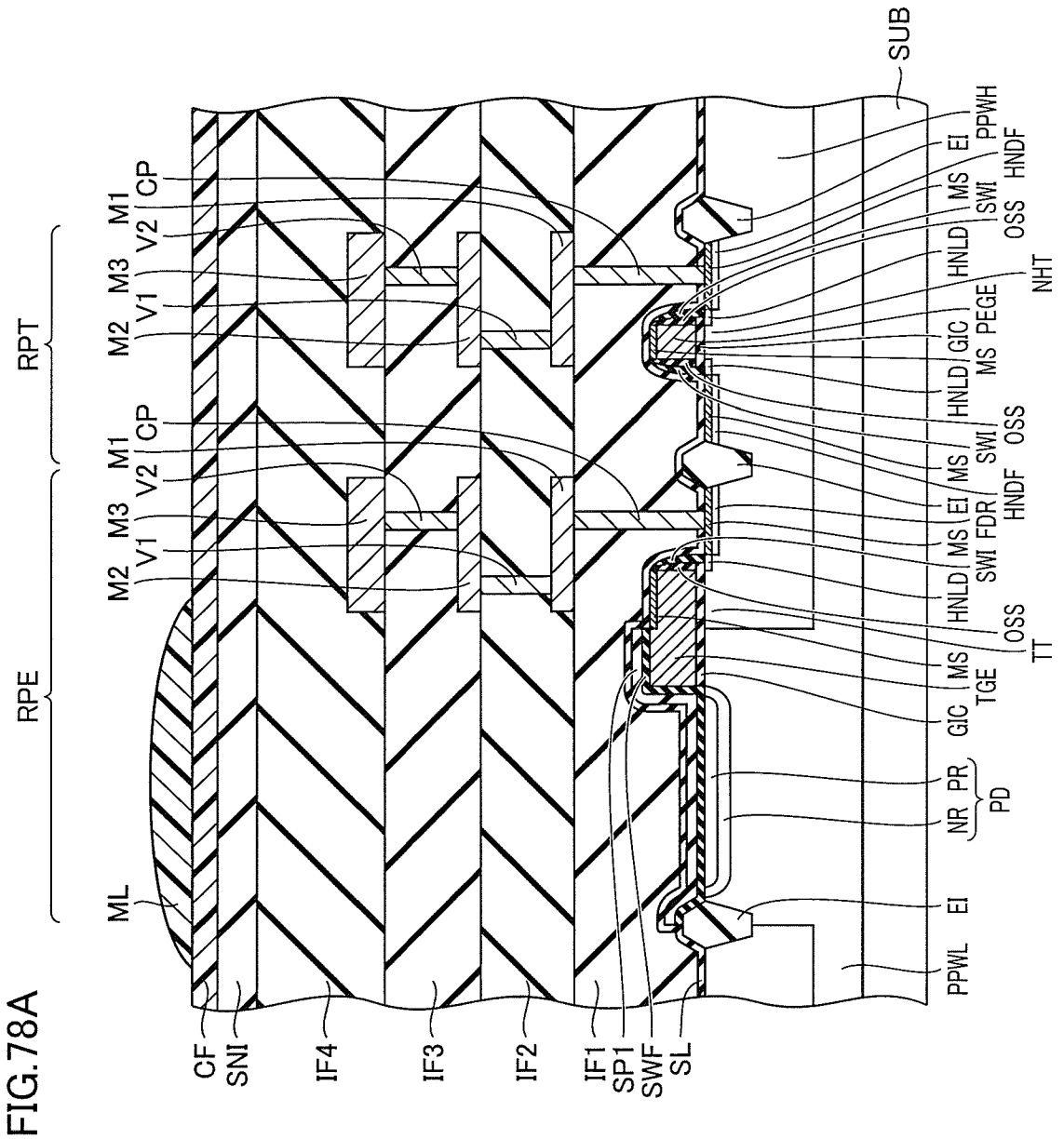

SUB
RPT
RPE
M1
CP
V2
M3
V1
M2
ML
CF
SNI
IF4
IF3
IF2
IF1
SP1
SWF
SL
PPWH
EI
HNDF
MS
SWI
OSS
HNLD
NHT
GIC
PEGE
FDR
TT
TGE
NR
PR
PD
PPWL

FIG.78A

[図78B]

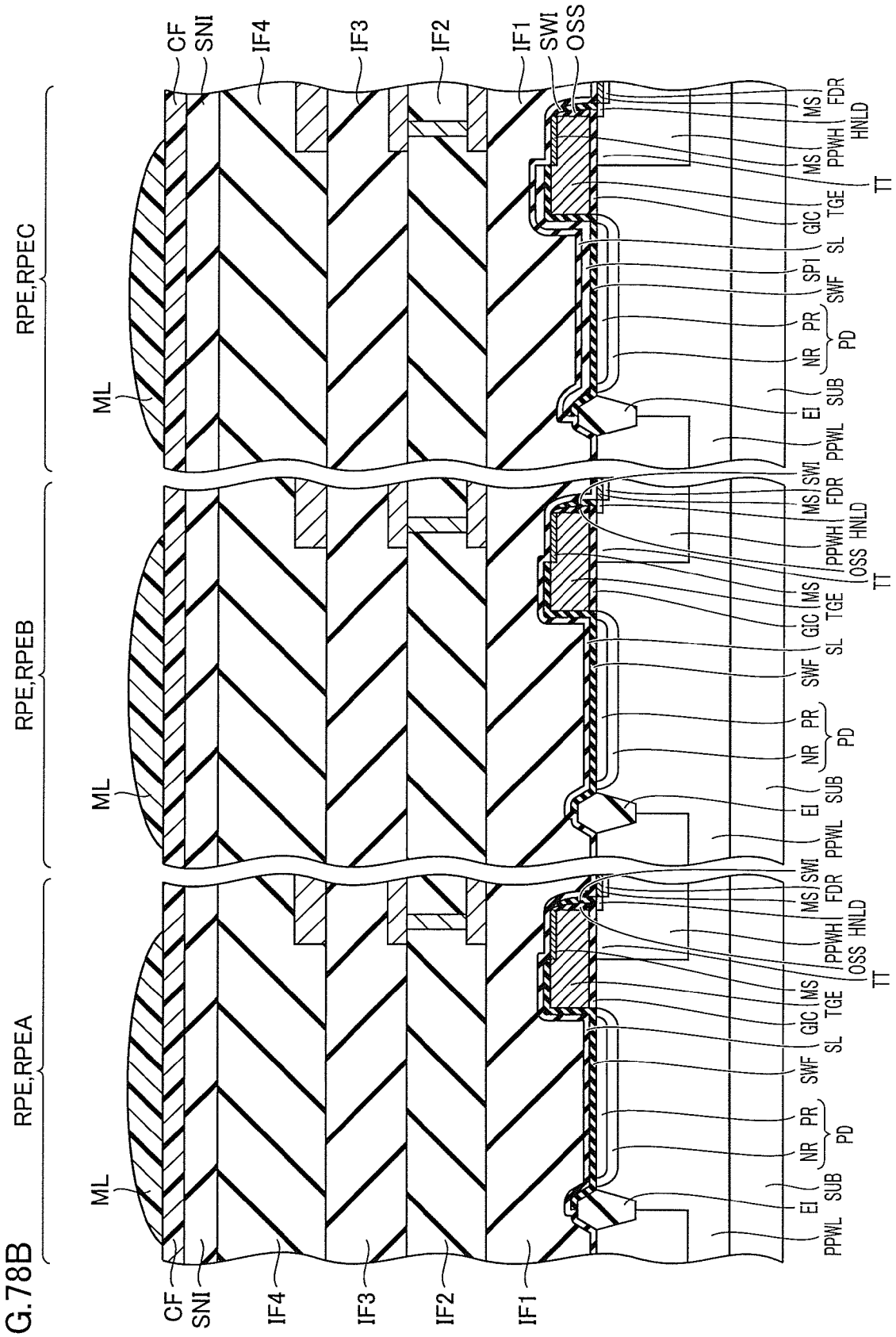

RPE,RPEA
RPE,RPEB
RPE,RPEC
ML
CF
SNI
IF4
IF3
IF2
IF1
SWI
OSS
HNLD
FDR
MS
PPWH
TGE
GIC
SL
SP1
SWF
PR
NR
PD
SUB
EI
PPWL
TT

FIG.78B

[図78C]

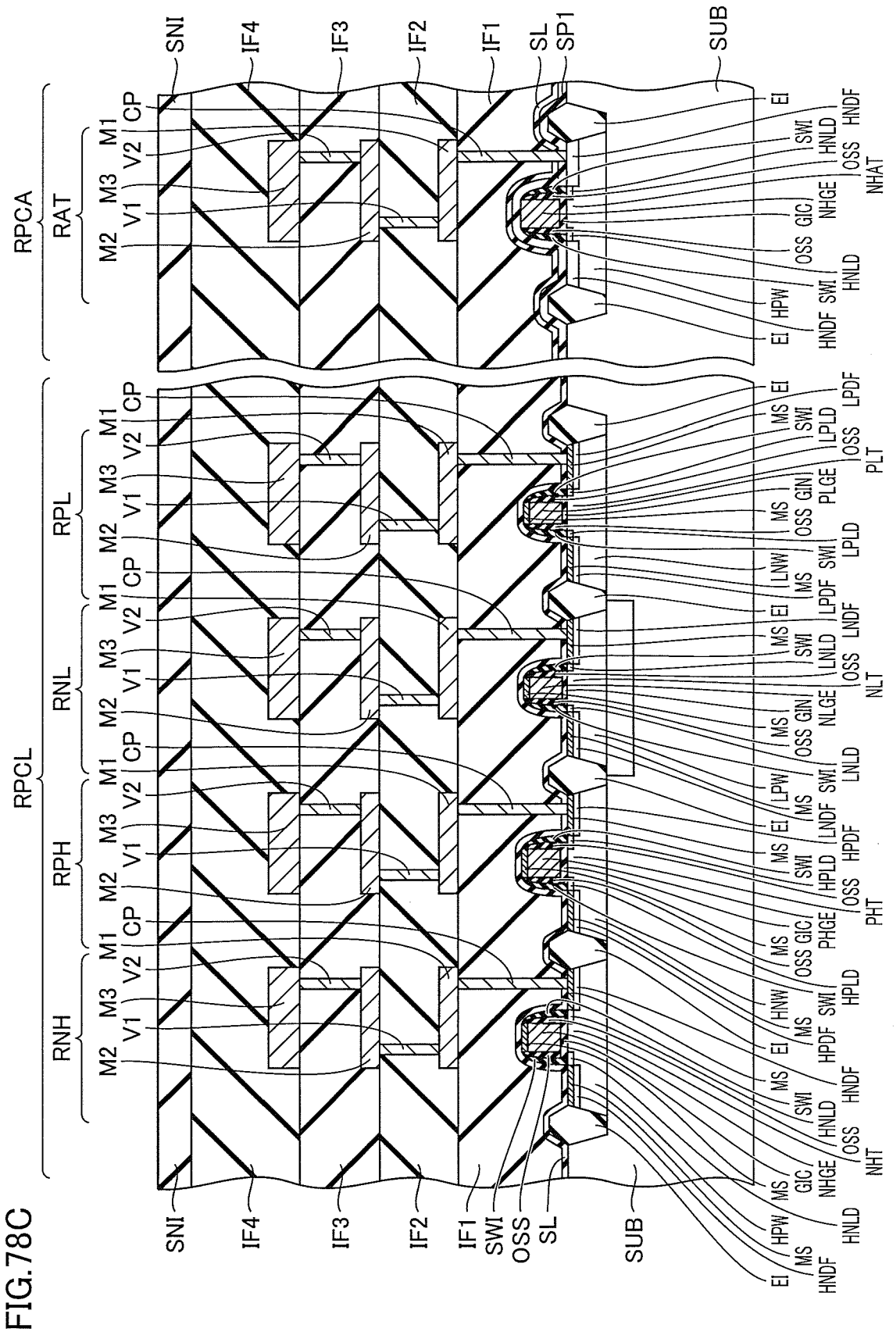

RPCA
RAT
M2
V1
M3
V2
M1
CP
RPCL
RNH
RPH
RNL
RPL
SNI
IF4
IF3
IF2
IF1
SL
SP1
SUB
SWI
OSS
HNDF
HNLD
NHGE
GIC
NHAT
NHT
PHGE
PHT
HPDF
HPLD
HPW
HNW
NLGE
NLT
LNDF
LNLD
LPW
LNW
PLGE
PLT
LPDF
LPLD
EI
MS
SWI
OSS
GIN

FIG.78C

[図79A]

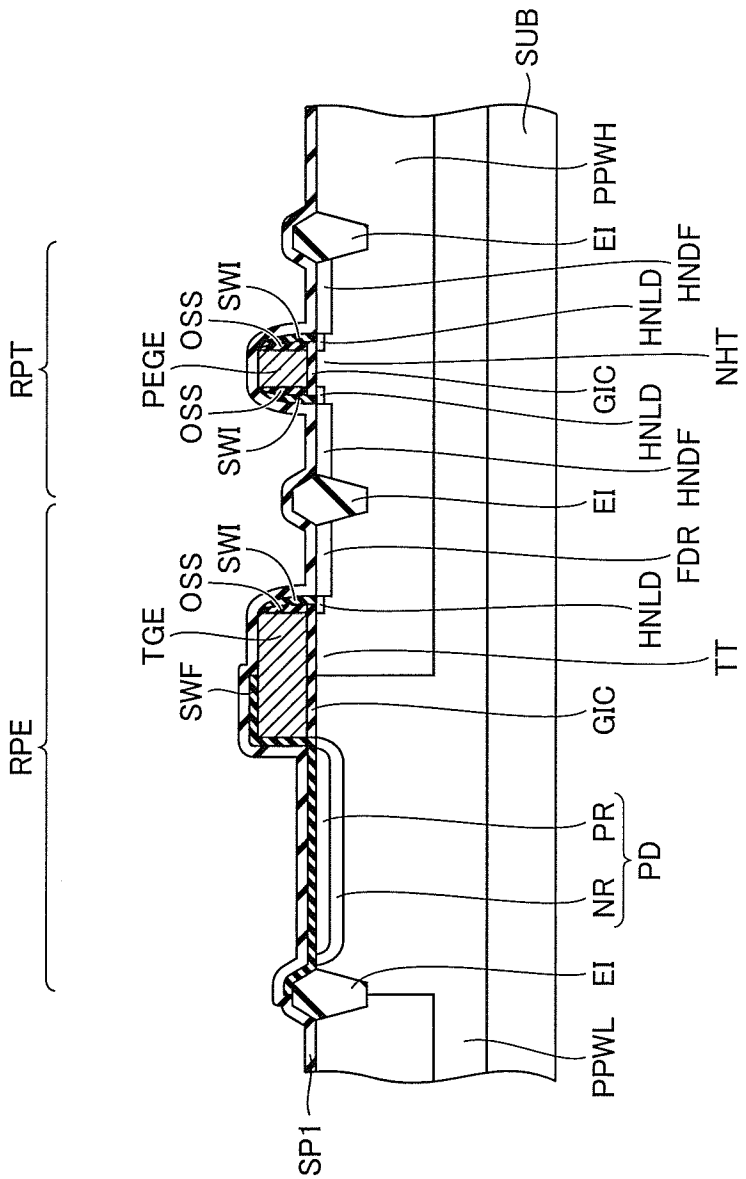

SUB
PPWH
EI
HNDF
HNLD
NHT
GIC
HNLD
HNDF
EI
FDR
HNLD
TT
GIC
PR
NR
PD
EI
PPWL
SP1
RPT
RPE
PEGE
OSS
SWI
OSS
SWI
TGE
OSS
SWI
SWF

FIG.79A

[図79B]

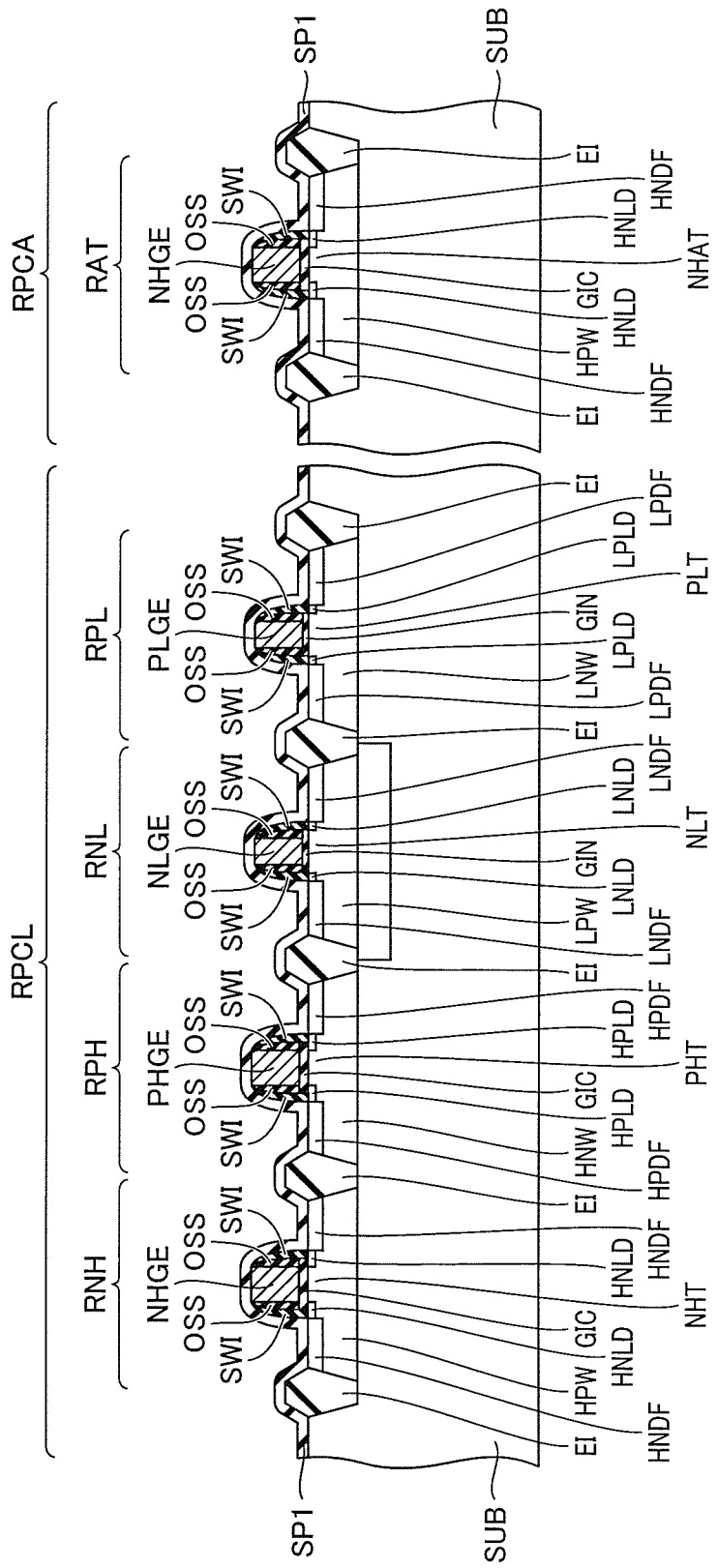
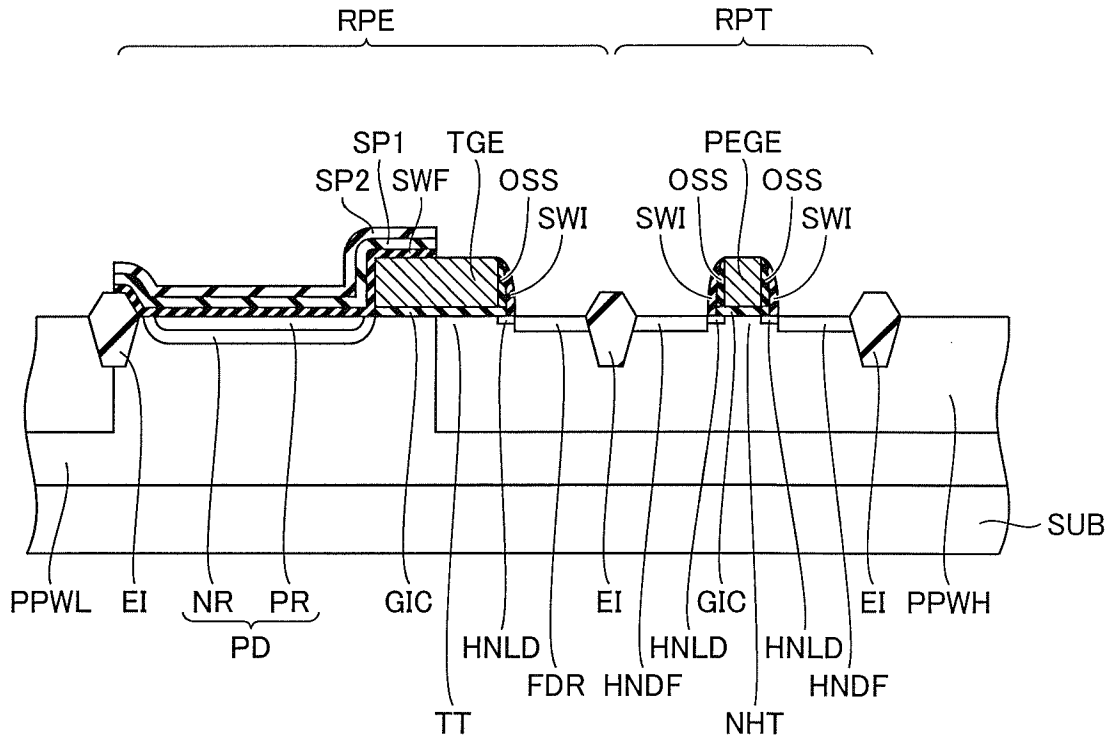

RPCA
RAT
NHGE
OSS
SWI
EI
HNDF
HNLD
GIC
HPW
NHAT
SP1
SUB
RPCL
RPL
PLGE
LPDF
LPLD
GIN
LNW
PLT
RNL
NLGE
LNDF
LNLD
LPW
NLT
RPH
PHGE
HPDF
HPLD
HNW
PHT
RNH
NHT

FIG.79B

[図80A]

FIG.80A


RPE
RPT
SP1
TGE
PEGE
SP2
SWF
OSS
OSS
OSS
SWI
SWI
SWI
SUB
PPWL
EI
NR
PR
PD
GIC
HNLD
FDR
TT
EI
HNLD
HNDF
GIC
NHT
HNLD
HNDF
EI
PPWH

[図80B]

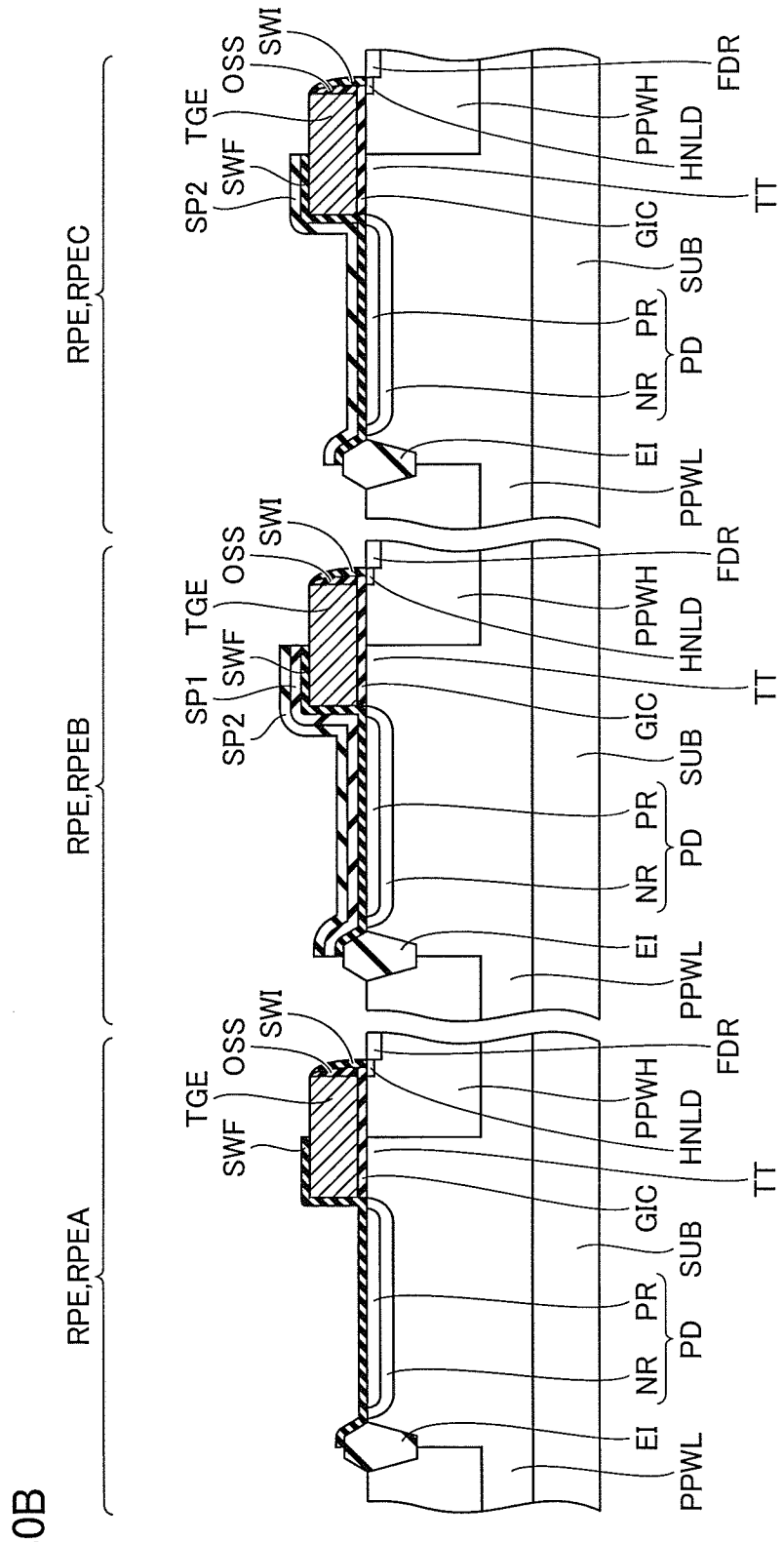

RPE,RPEC
RPE,RPEB
RPE,RPEA
SWI
OSS
TGE
SWF
SP2
SP1
PPWH
HNLD
FDR
TT
GIC
SUB
PR
NR
PD
EI
PPWL

FIG.80B

[図80C]

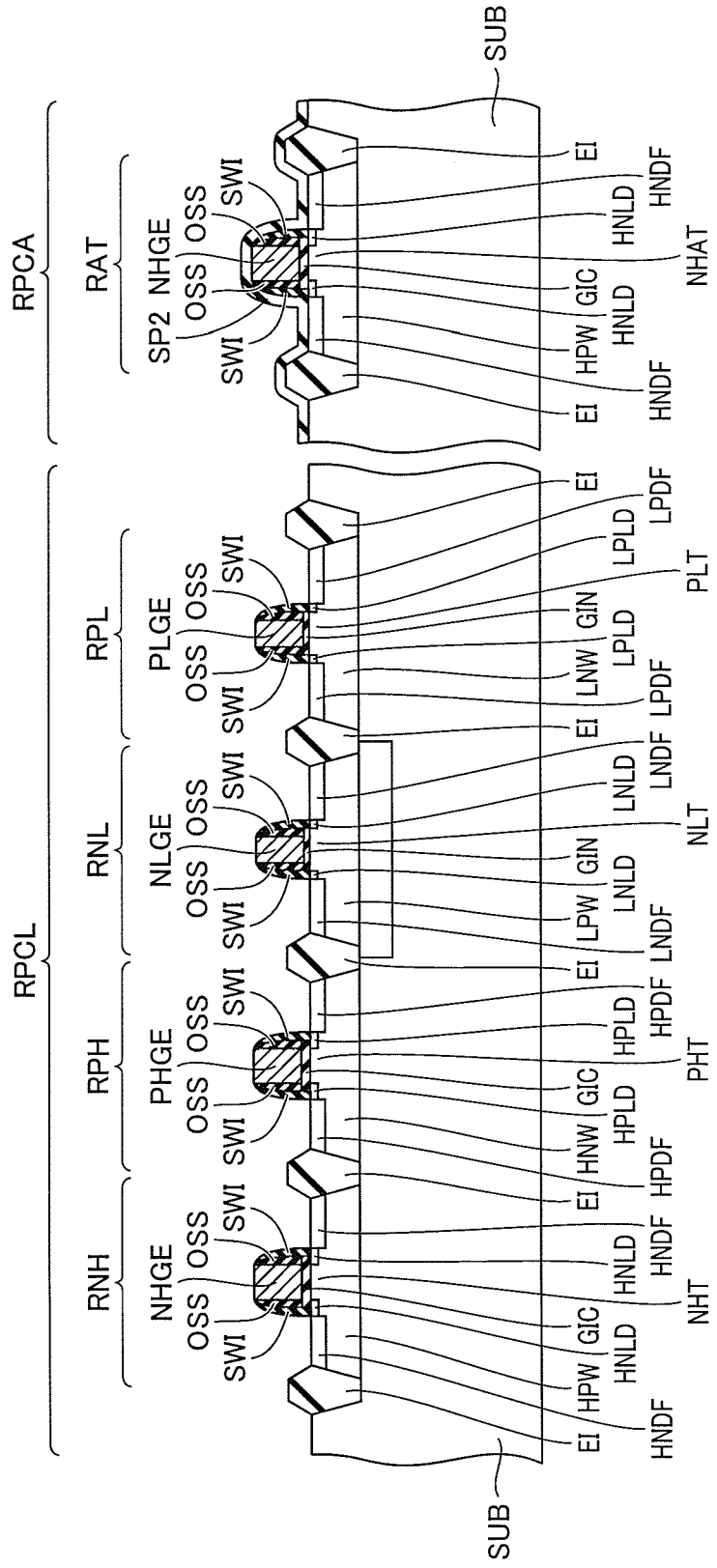

RPCA
RAT
SP2
NHGE
OSS
SWI
EI
HNDF
HNLD
NHAT
GIC
HPW
HNLD
HNDF
SUB
RPCL
RPL
PLGE
LPDF
LPLD
PLT
GIN
LNW
LPLD
LPDF
RNL
NLGE
LNDF
LNLD
NLT
GIN
LPW
LNLD
LNDF
RPH
PHGE
HPDF
HPLD
PHT
GIC
HNW
HPLD
HPDF
RNH
NHGE
HNDF
HNLD
NHT
GIC
HPW
HNLD
HNDF
SUB

FIG.80C

[図81A]

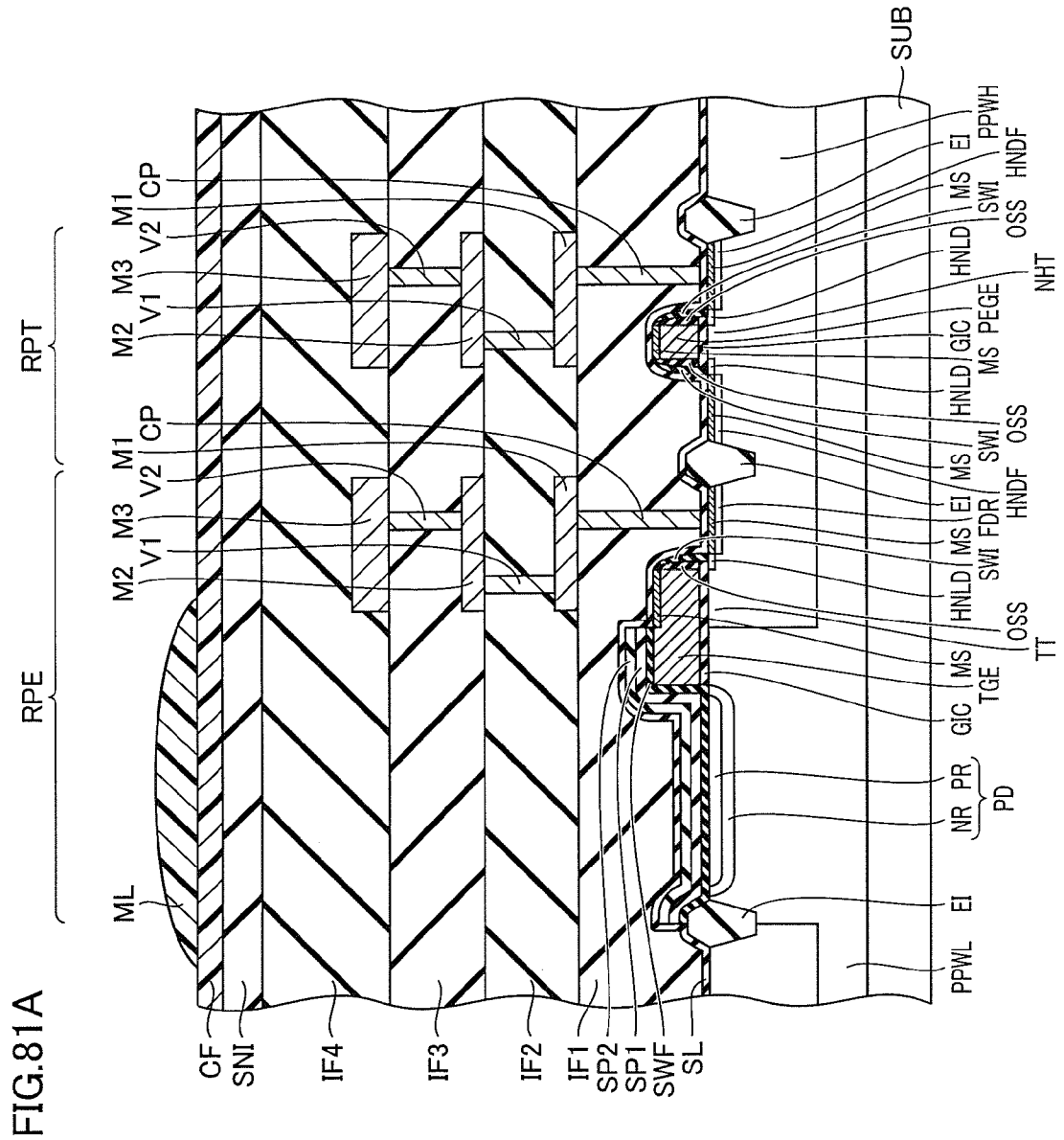

SUB
RPT
RPE
M1
CP
V2
M3
V1
M2
ML
EI
PPWH
MS
SWI
HNDF
OSS
HNLD
GIC
PEGE
NHT
FDR
TGE
TT
PR
NR
PD
PPWL
CF
SNI
IF4
IF3
IF2
IF1
SP2
SP1
SWF
SL

FIG.81A

[図81B]

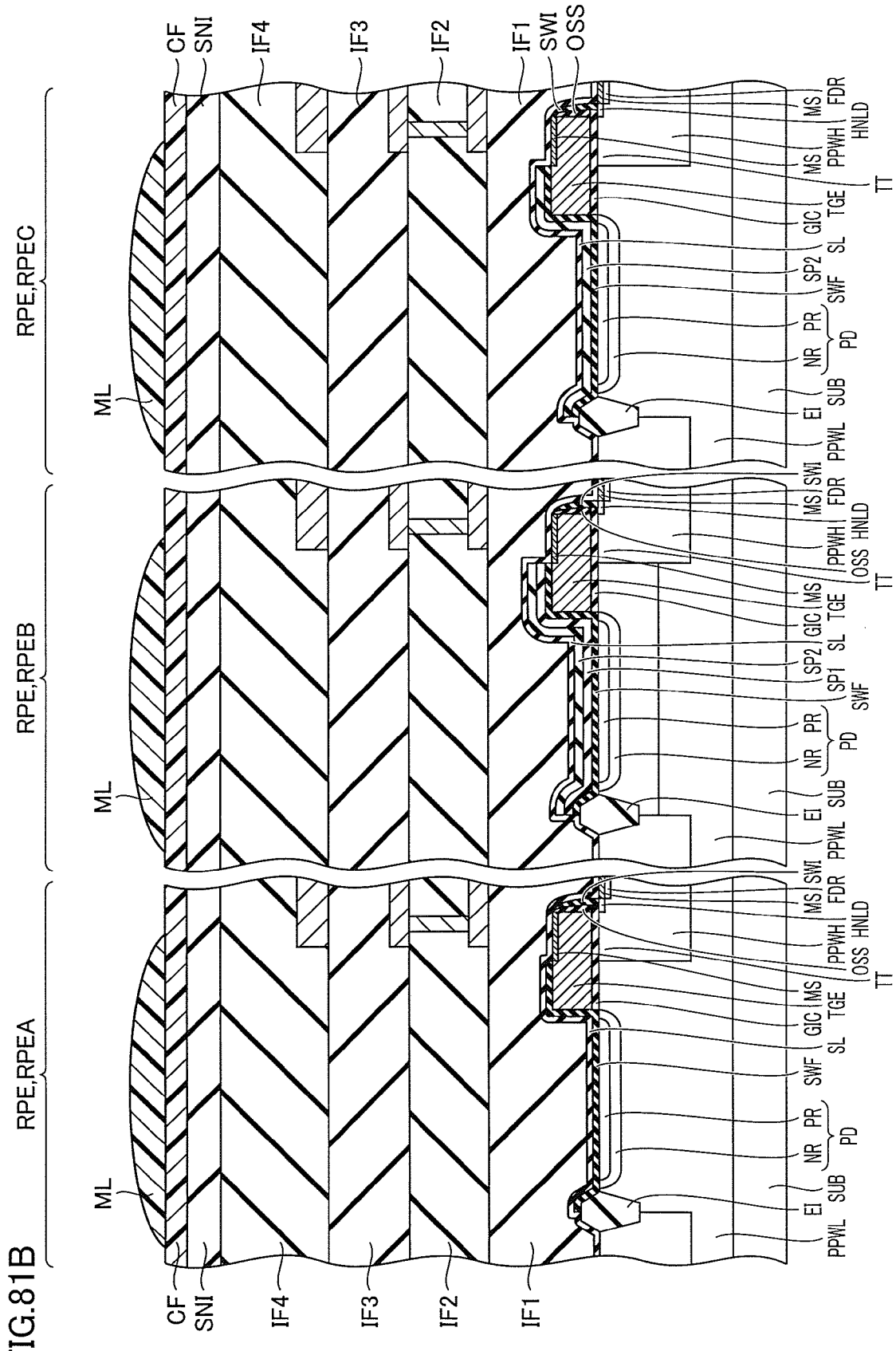

RPE,RPEA
RPE,RPEB
RPE,RPEC
ML
CF
SNI
IF4
IF3
IF2
IF1
SWI
OSS
TT
HNLD
FDR
MS
PPWH
GIC
TGE
SL
SP2
SP1
SWF
PR
NR
PD
SUB
EI
PPWL

FIG.81B

[図81C]

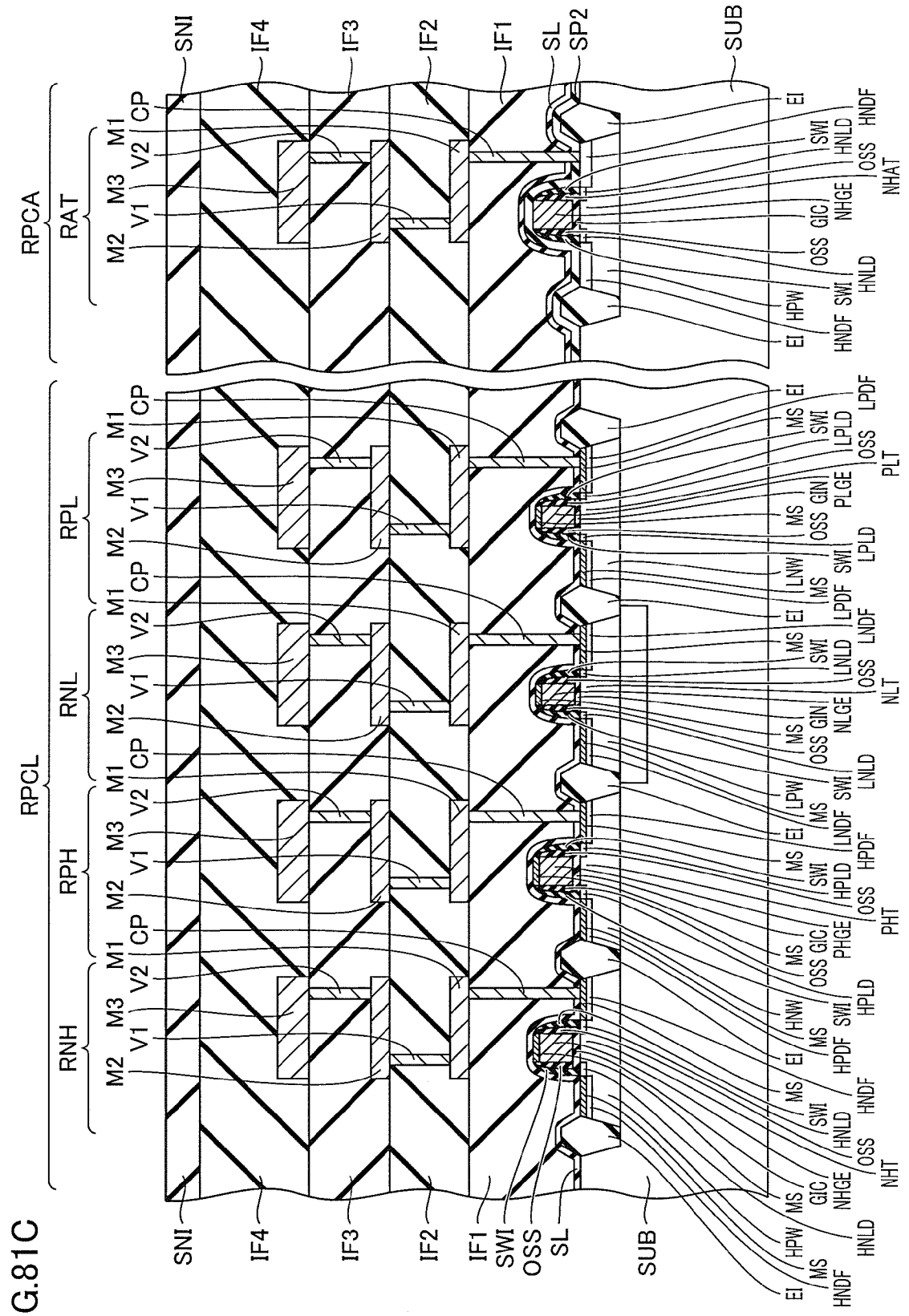

RPCA
RAT
M2
V1
M3
V2
M1
CP
RPCL
RNH
RPH
RNL
RPL
SNI
IF4
IF3
IF2
IF1
SL
SP2
SUB
SWI
OSS
EI
MS
GIC
HPW
HNDF
HNLD
NHGE
NHAT
SWI
OSS
HNLD
HNDF
LPDF
LPLD
PLGE
PLT
LNW
LPDF
LNDF
LNLD
NLGE
NLT
LPW
LNLD
HPDF
HPLD
PHGE
PHT
HNW
HPLD
HNDF
HNLD
NHGE
NHT

FIG.81C

[図82A]

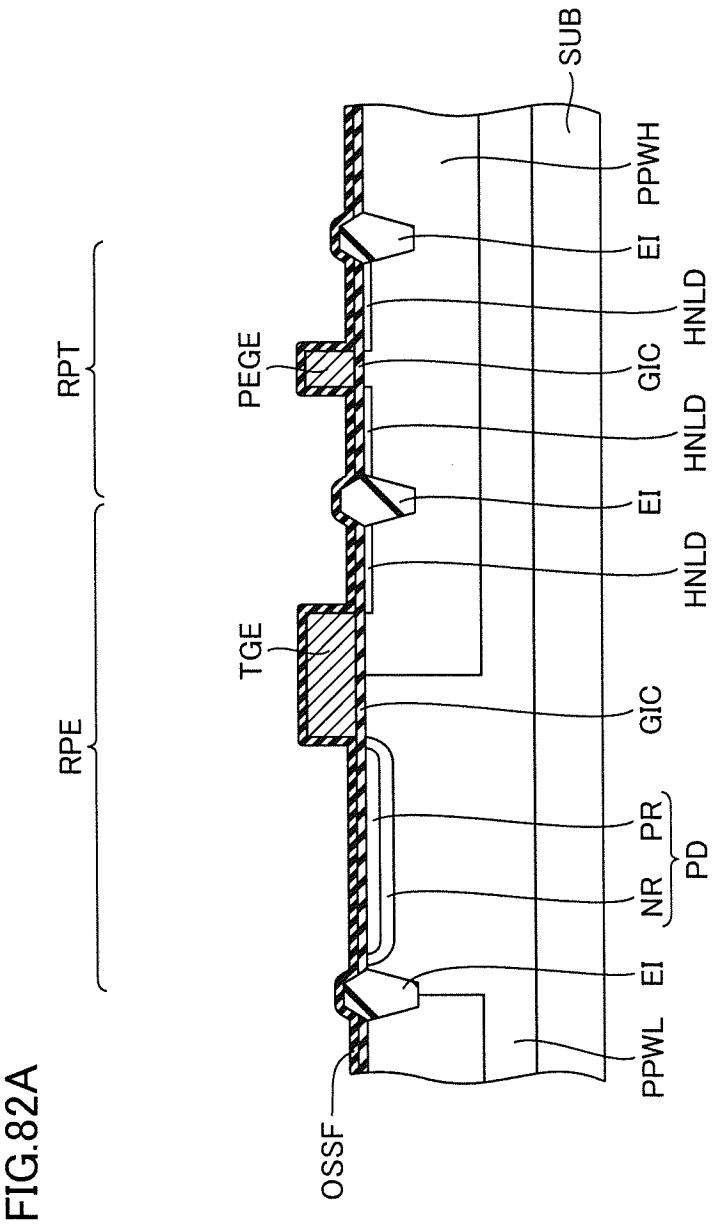

SUB
PPWH
EI
HNLD
GIC
HNLD
EI
HNLD
GIC
PR
NR
PD
EI
PPWL
OSSF
PEGE
TGE
RPT
RPE

FIG.82A

[図82B]

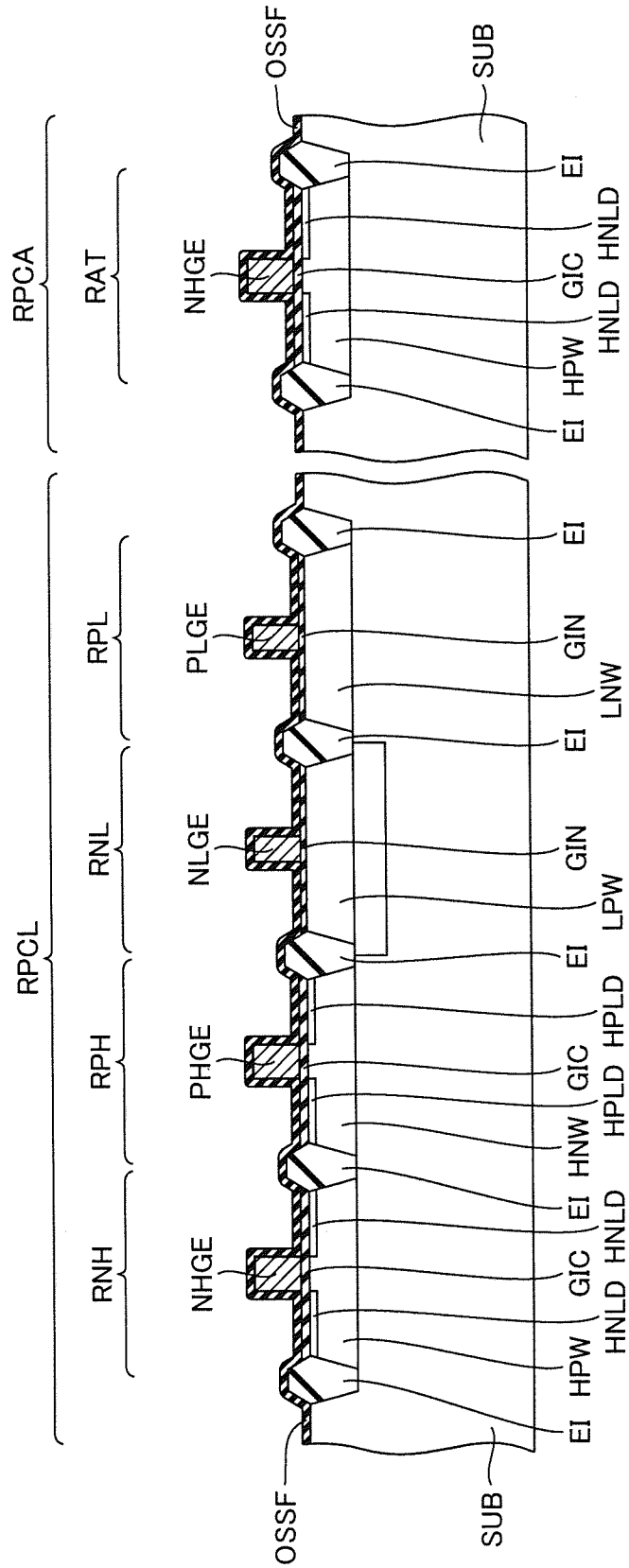
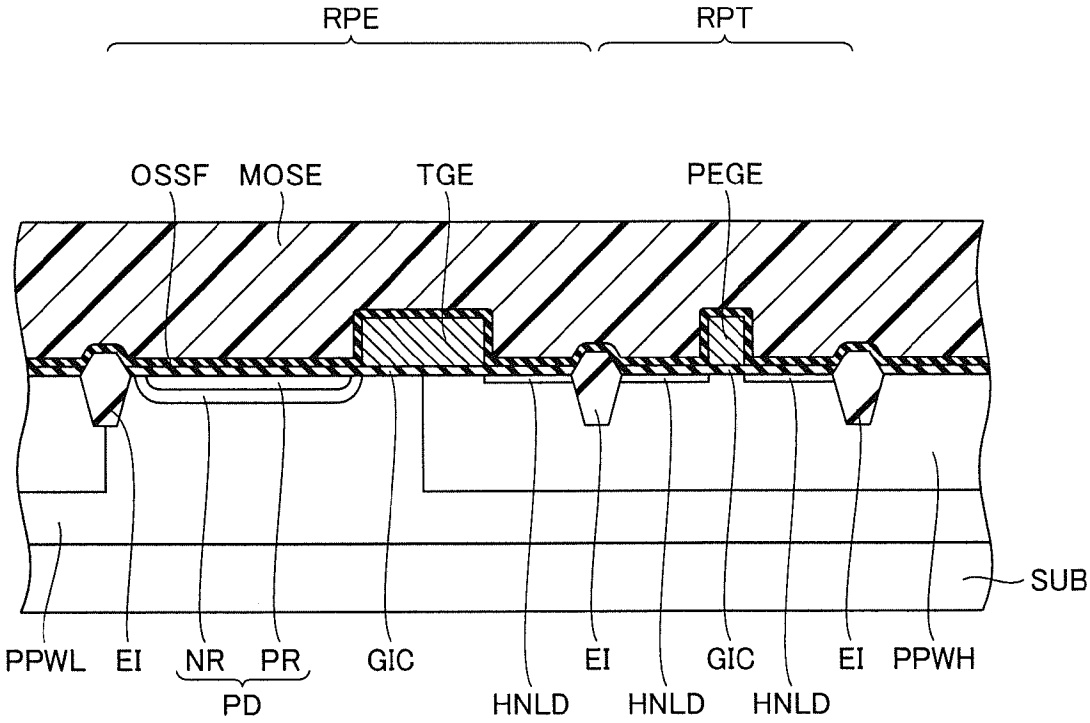

RPCA
RAT
RPCL
RPL
RNL
RPH
RNH
NHGE
PLGE
NLGE
PHGE
NHGE
OSSF
SUB
EI
GIC
HNLD
HPW
GIN
LNW
LPW
HPLD
HNW

FIG.82B

[図83A]

FIG.83A


RPE
RPT
OSSF
MOSE
TGE
PEGE
SUB
PPWL
EI
NR
PR
PD
GIC
HNLD
EI
HNLD
GIC
HNLD
EI
PPWH

[図83B]

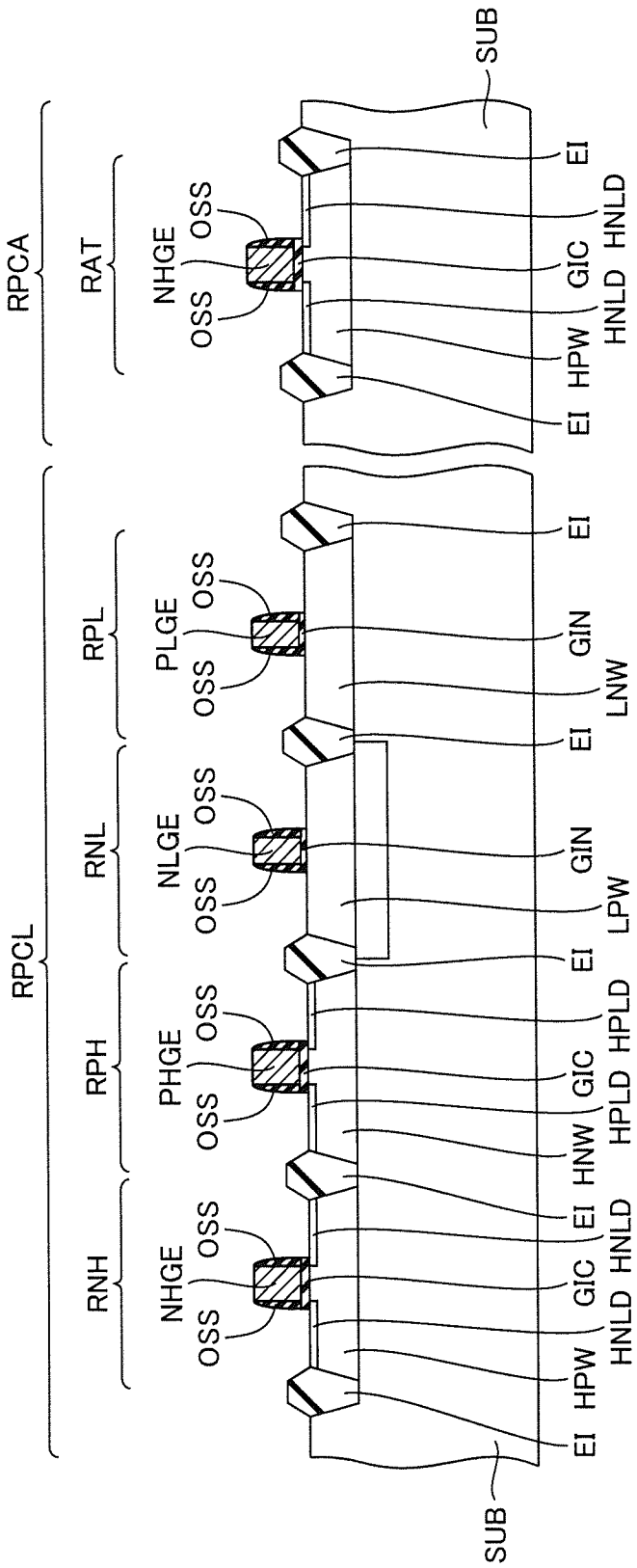
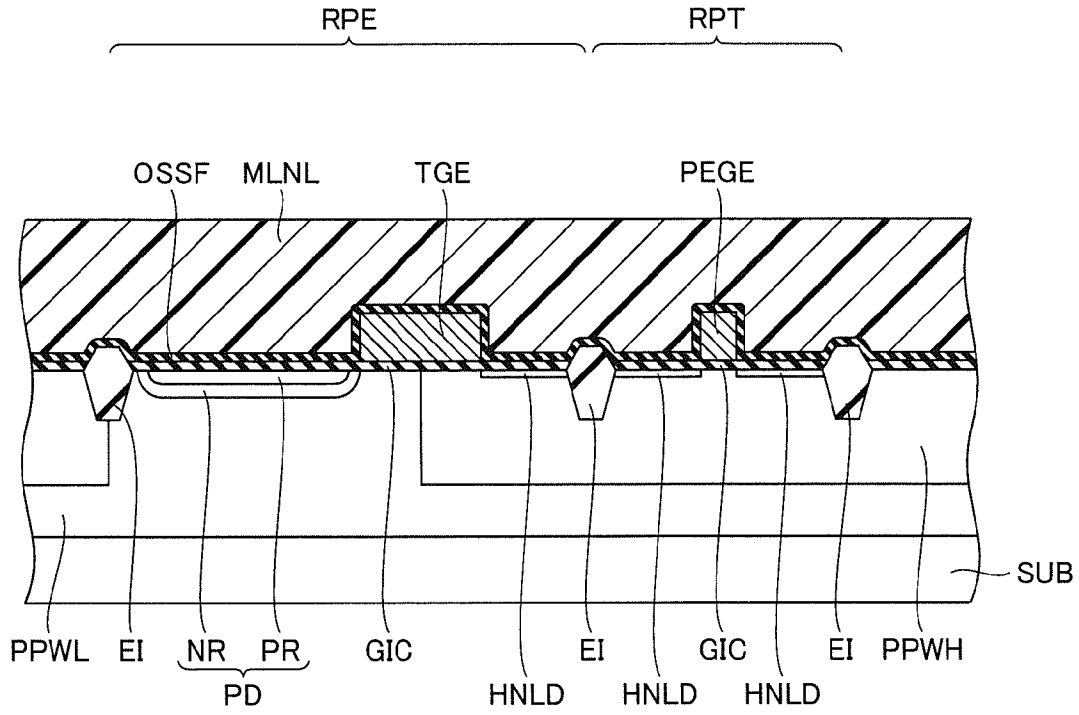

SUB
EI
HNLD
GIC
HNLD
HPW
EI
RPCA
RAT
NHGE
OSS
OSS
RPCL
RPL
PLGE
OSS
OSS
EI
GIN
LNW
RNL
NLGE
OSS
OSS
EI
GIN
LPW
RPH
PHGE
OSS
OSS
EI
GIC
HPLD
HNW
HPLD
RNH
NHGE
OSS
OSS
EI
GIC
HNLD
HPW
HNLD
EI
SUB

FIG.83B

[図84A]

FIG.84A


RPE
RPT
OSSF
MLNL
TGE
PEGE
SUB
PPWL
EI
NR
PR
PD
GIC
HNLD
EI
HNLD
GIC
HNLD
EI
PPWH

[図84B]

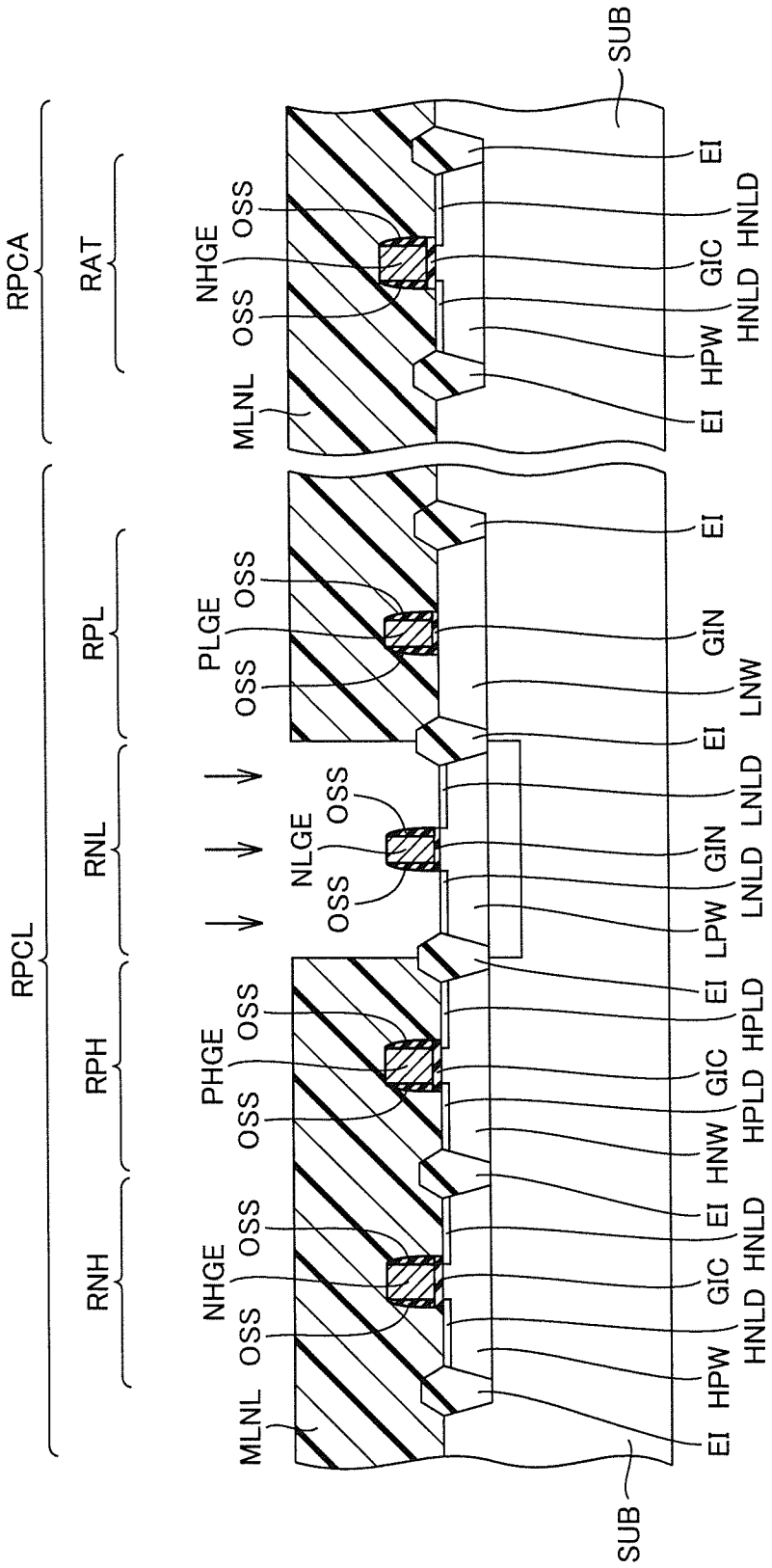
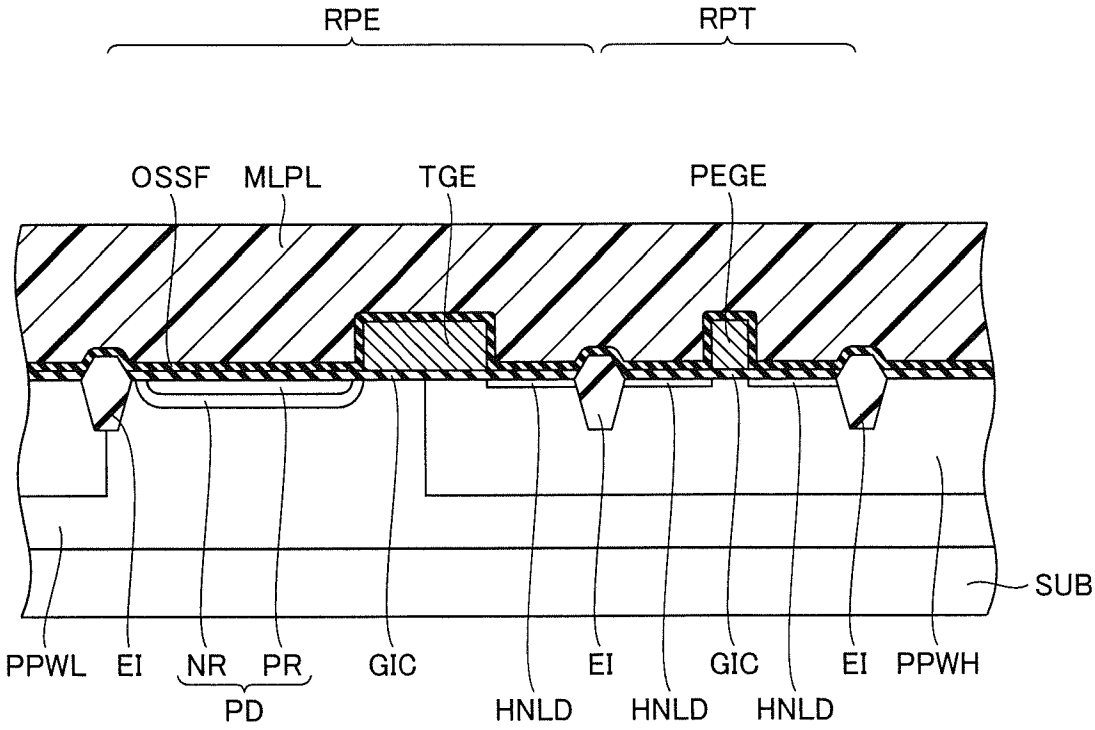

RPCA
RAT
RPCL
RPL
RNL
RPH
RNH
SUB
NHGE
PLGE
NLGE
PHGE
OSS
MLNL
EI
GIC
HNLD
HPW
GIN
LNW
LNLD
LPW
HPLD
HNW

FIG.84B

[図85A]

FIG.85A


RPE
RPT
OSSF
MLPL
TGE
PEGE
SUB
PPWL
EI
NR
PR
PD
GIC
HNLD
EI
HNLD
GIC
HNLD
EI
PPWH

[図85B]

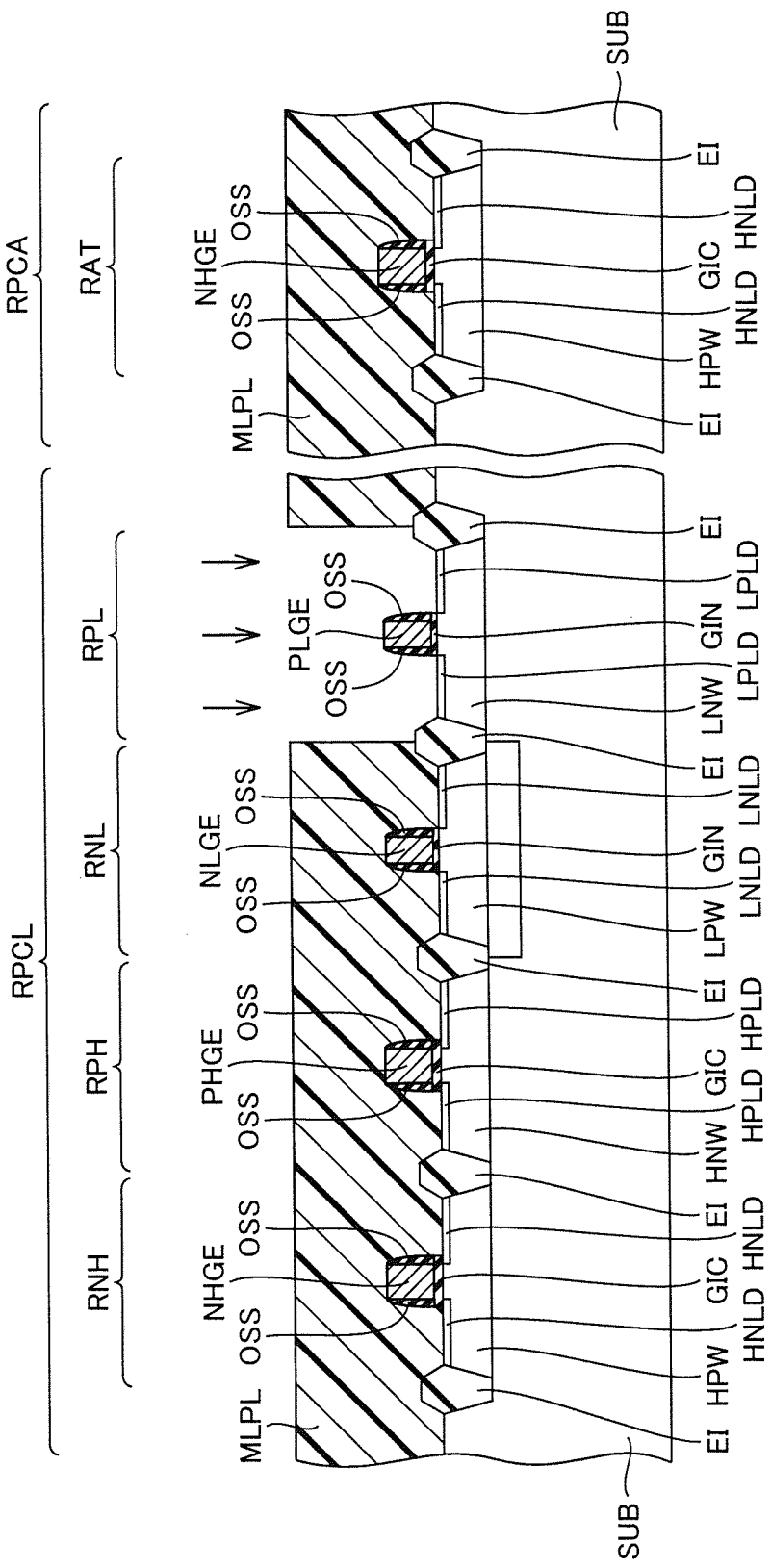
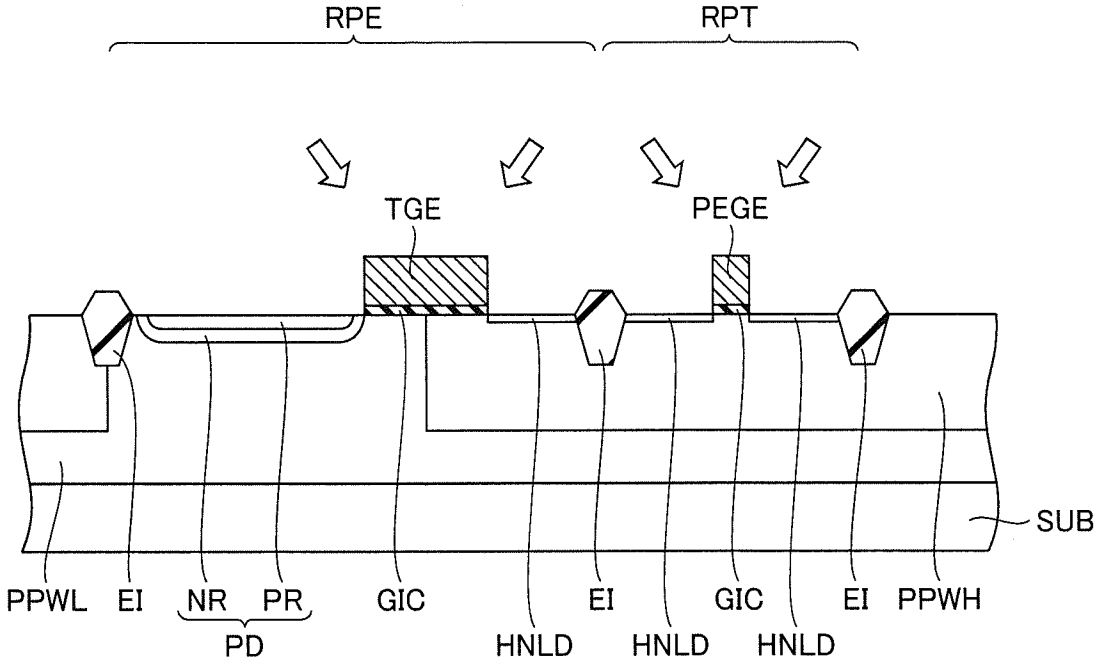

RPCA
RAT
RPCL
RPL
RNL
RPH
RNH
NHGE
PLGE
NLGE
PHGE
OSS
MLPL
SUB
EI
GIC
HPW
HNLD
GIN
LPLD
LNW
LNLD
LPW
HPLD
HNW

FIG.85B

[図86A]

FIG.86A


RPE
RPT
TGE
PEGE
SUB
PPWL
EI
NR
PR
PD
GIC
HNLD
EI
HNLD
GIC
HNLD
EI
PPWH

[図86B]

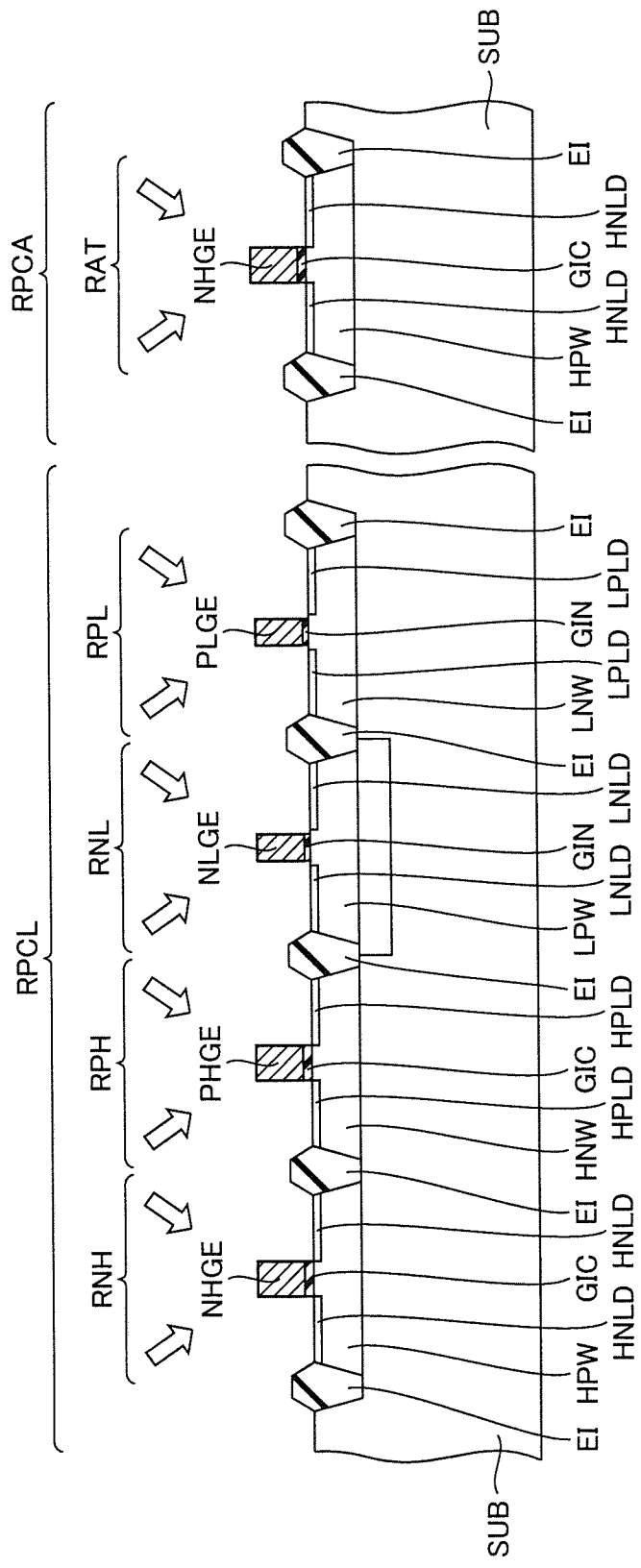

RPCA
RAT
NHGE
SUB
EI
GIC
HNLD
HPW
RPCL
RPL
PLGE
GIN
LPLD
LNW
RNL
NLGE
LNLD
LPW
RPH
PHGE
HPLD
HNW
RNH
NHGE
HNLD
HPW

FIG.86B

[図87A]

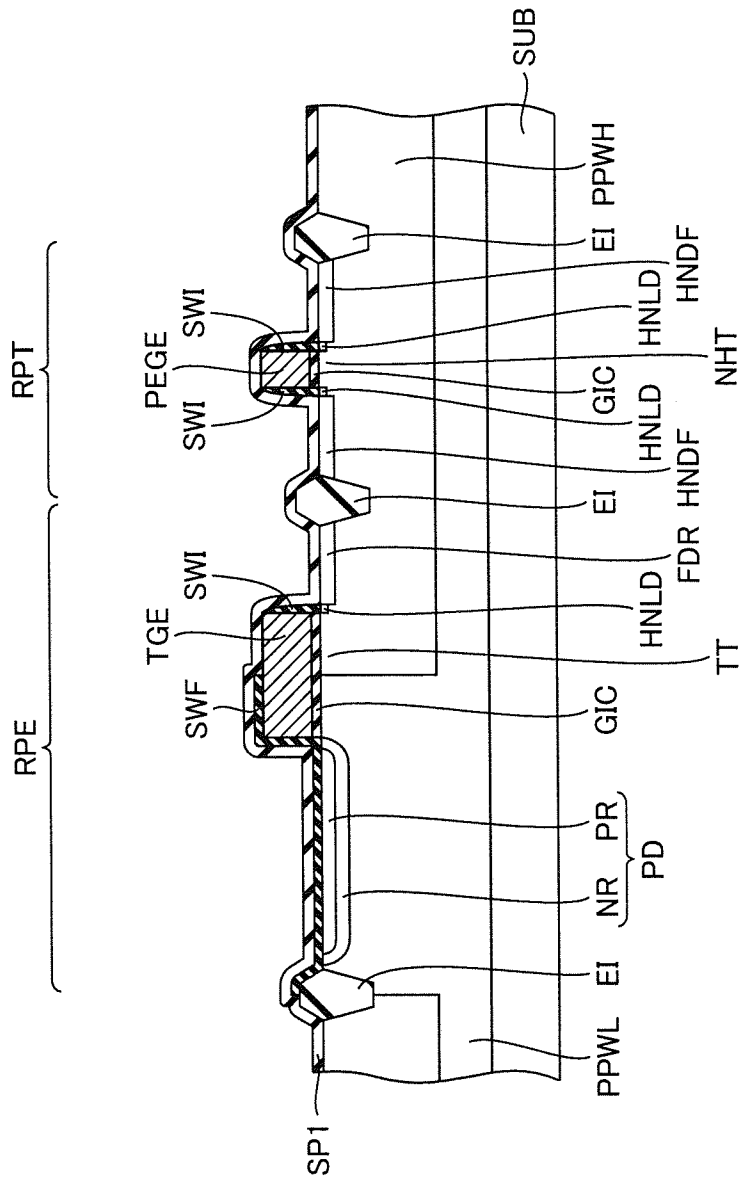

SUB
PPWH
EI
HNDF
HNLD
NHT
GIC
HNLD
HNDF
EI
FDR
HNLD
TT
GIC
PR
PD
NR
EI
PPWL
SP1
RPT
RPE
PEGE
SWI
SWI
TGE
SWI
SWF

FIG.87A

[図87B]

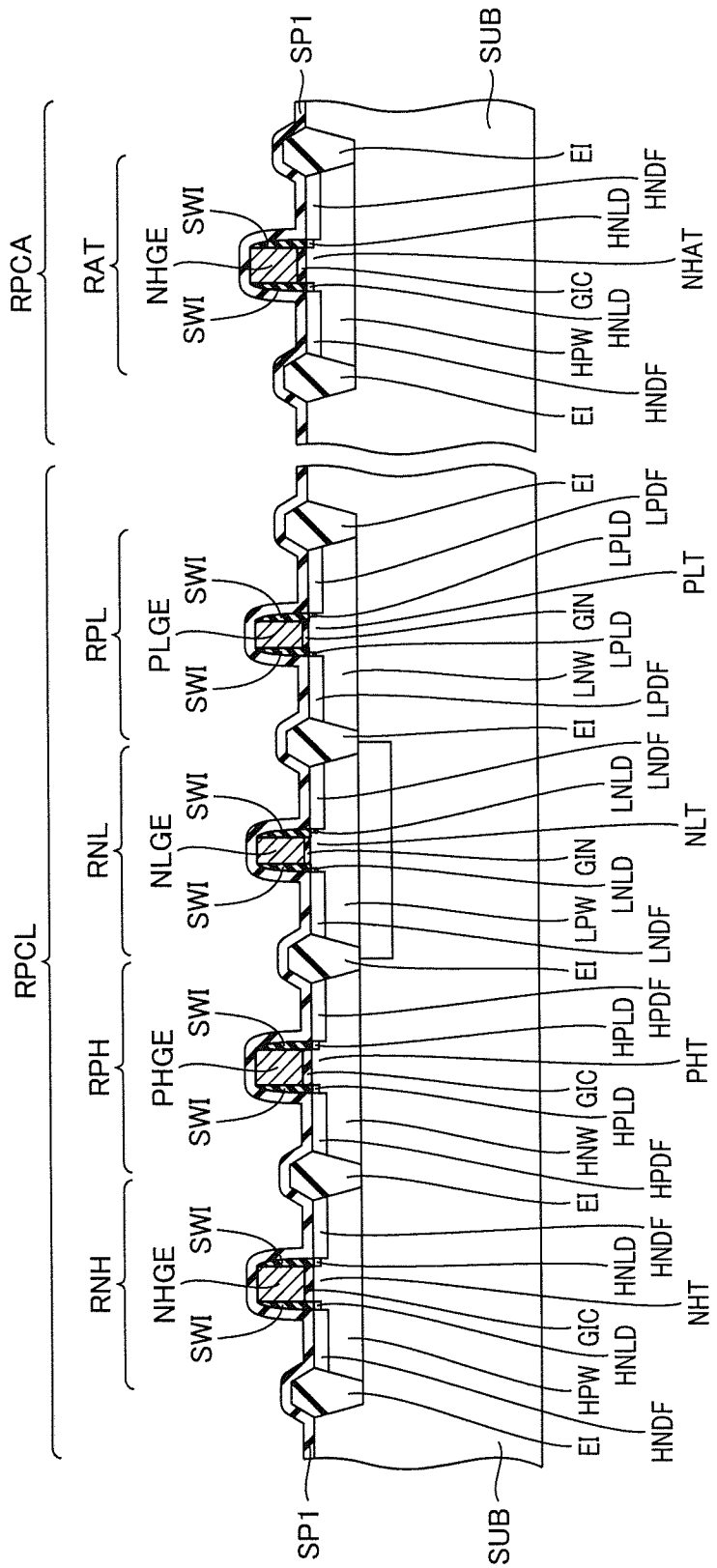
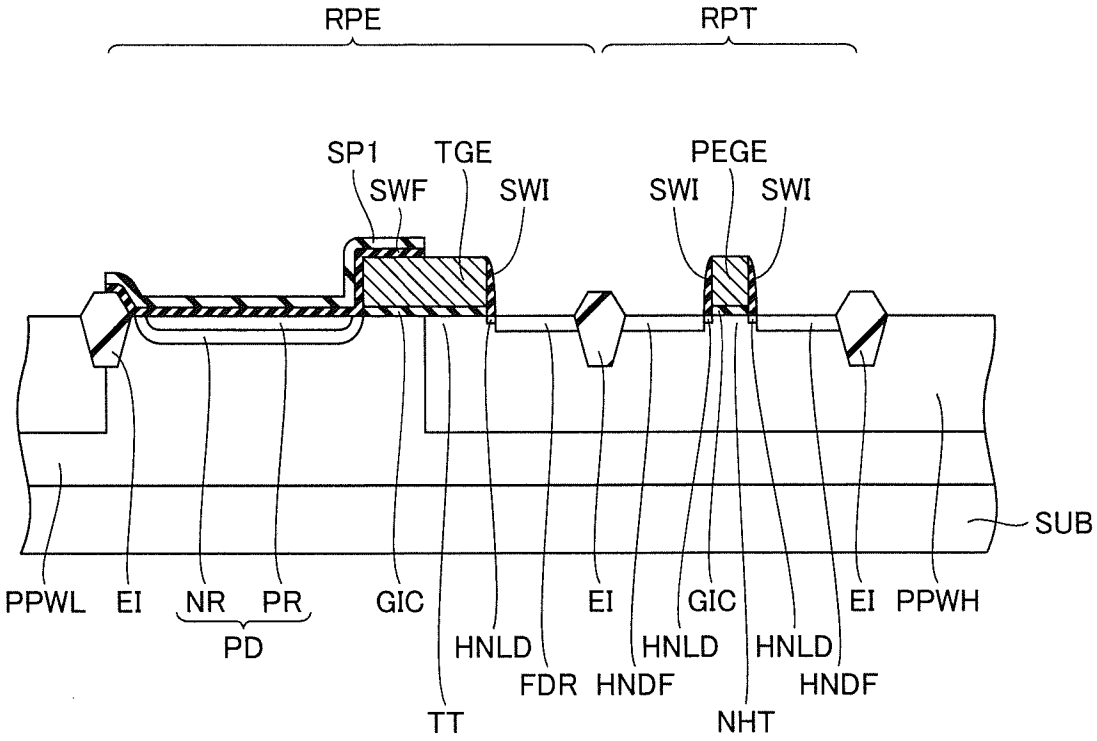

RPCA
RAT
NHGE
SWI
RPCL
RPL
PLGE
RNL
NLGE
RPH
PHGE
RNH
SP1
SUB
EI
HNDF
HNLD
NHAT
GIC
HPW
LPDF
LPLD
PLT
GIN
LNW
LNDF
NLT
LPW
HPDF
HPLD
PHT
HNW
NHT

FIG.87B

[図88A]

FIG.88A


RPE
RPT
SP1
TGE
PEGE
SWF
SWI
SWI
SWI
SUB
PPWL
EI
NR
PR
PD
GIC
HNLD
FDR
TT
EI
HNDF
HNLD
GIC
NHT
HNLD
HNDF
EI
PPWH

[図88B]

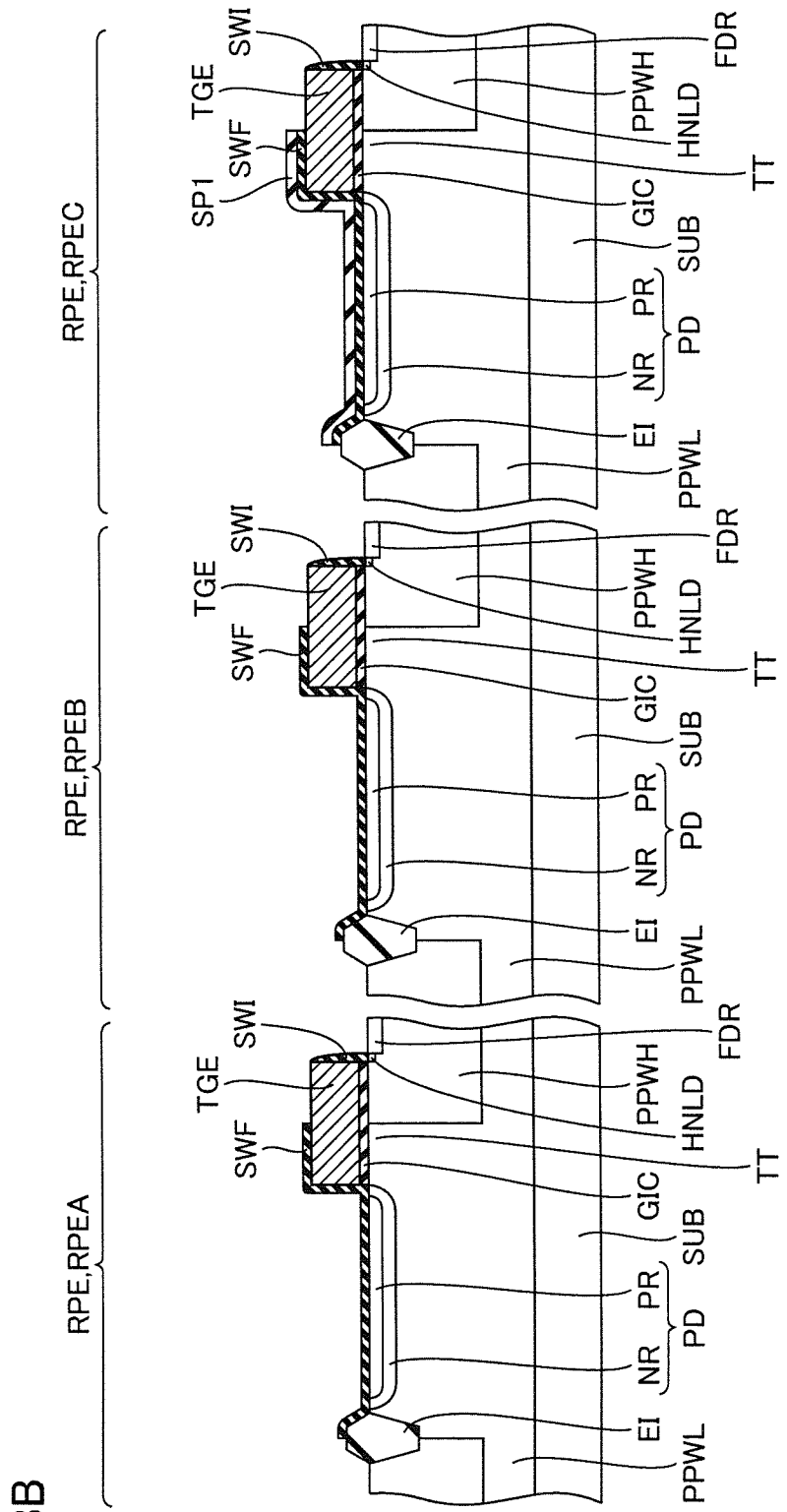

RPE,RPEC
RPE,RPEB
RPE,RPEA
SWI
TGE
SWF
SP1
FDR
PPWH
HNLD
TT
GIC
SUB
PR
NR
PD
EI
PPWL

FIG.88B

[図88C]

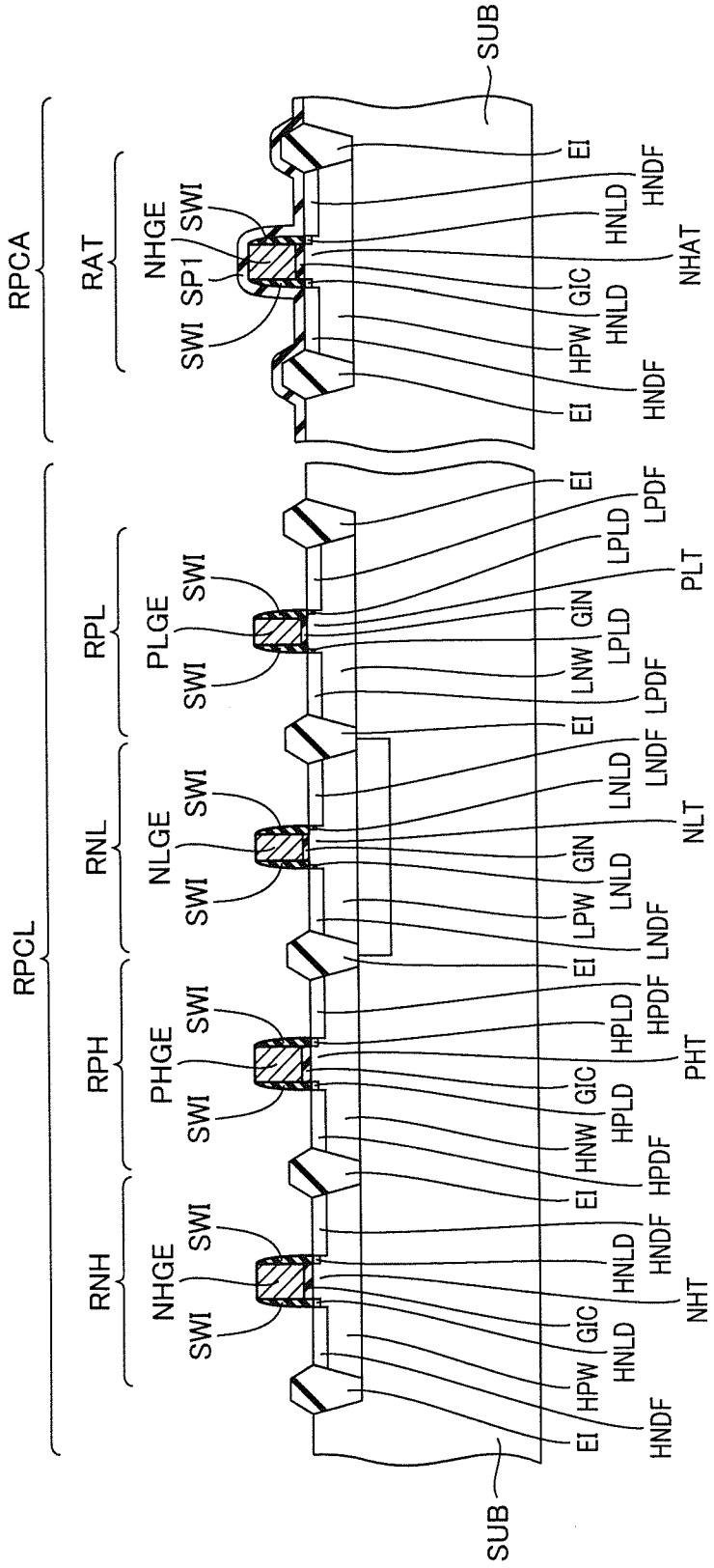

SUB
RPCA
RAT
NHGE
SWI
SP1
SWI
EI
HNLD
HNDF
NHAT
GIC
HPW
HNLD
EI
HNDF
RPCL
RPL
PLGE
SWI
SWI
EI
LPDF
LPLD
PLT
GIN
LNW
LPLD
EI
LPDF
RNL
NLGE
SWI
SWI
LNLD
LNDF
NLT
GIN
LPW
LNLD
EI
LNDF
RPH
PHGE
SWI
SWI
HPLD
HPDF
PHT
GIC
HNW
HPLD
EI
HPDF
RNH
NHGE
SWI
SWI
HNLD
HNDF
NHT
GIC
HPW
HNLD
EI
HNDF
SUB

FIG.88C

[図89A]

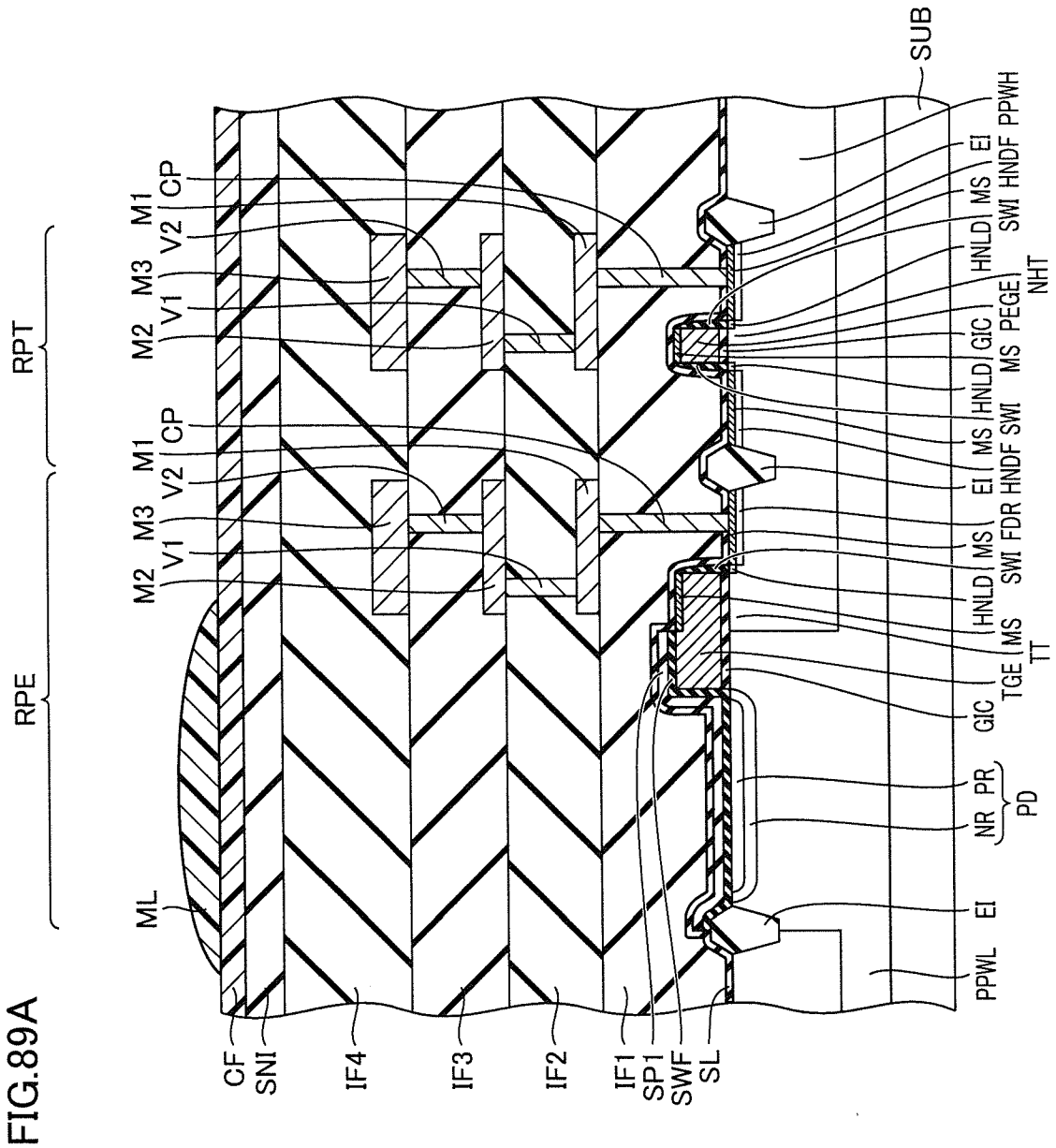

SUB
RPT
RPE
M1
V2
M3
V1
M2
CP
ML
CF
SNI
IF4
IF3
IF2
IF1
SP1
SWF
SL
PPWL
EI
NR
PR
PD
GIC
TGE
MS
HNLD
SWI
FDR
HNDF
PEGE
NHT
TT
PPWH

FIG.89A

[図89B]

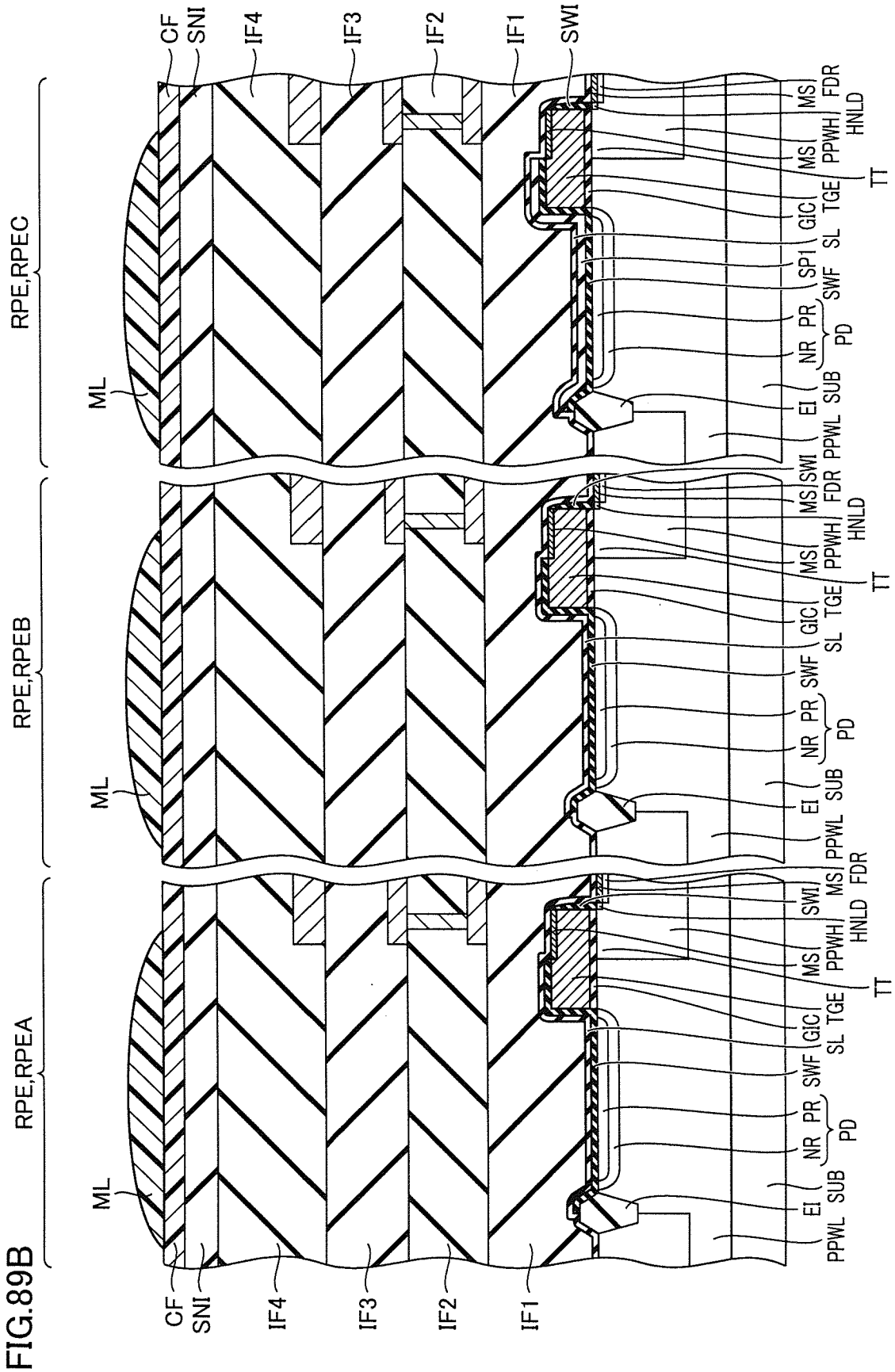

RPE,RPEA
RPE,RPEB
RPE,RPEC
ML
CF
SNI
IF4
IF3
IF2
IF1
SWI
EI
NR
PR
PD
SUB
PPWL
SWF
GIC
SL
TGE
MS
PPWH
HNLD
FDR
TT

FIG.89B

[図89C]

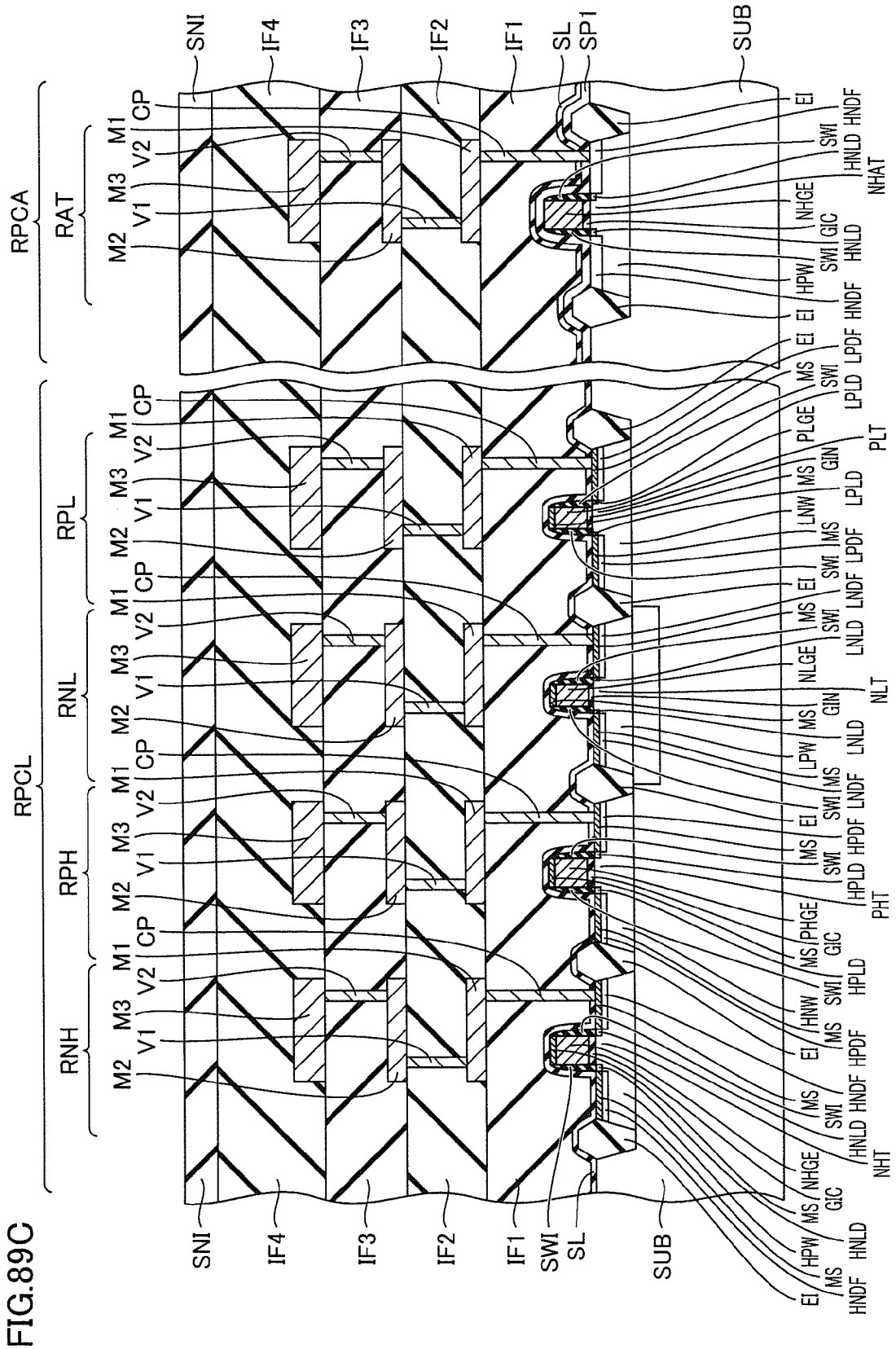

RPCA
RAT
RPCL
RPL
RNL
RPH
RNH
M1
V2
M3
V1
M2
CP
SNI
IF4
IF3
IF2
IF1
SL
SP1
SUB
SWI
EI
HNDF
HNLD
NHAT
NHGE
GIC
HPW
MS
LPDF
LPLD
PLT
PLGE
GIN
LNW
LNDF
NLT
NLGE
LPW
HPDF
HPLD
PHT
PHGE
HNW
NHT

FIG.89C

[図90A]

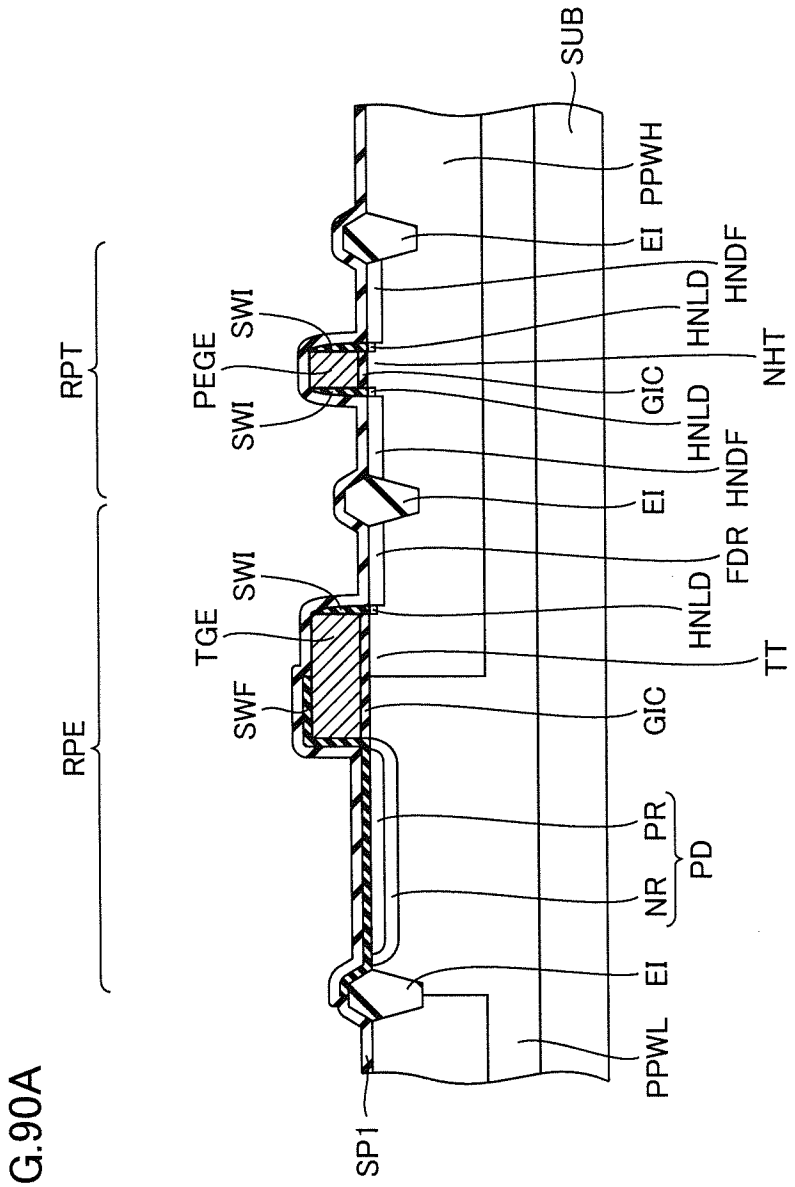

SUB
PPWH
EI
HNDF
HNLD
NHT
GIC
HNLD
HNDF
EI
FDR
HNLD
TT
GIC
PR
NR
PD
EI
PPWL
SP1
RPT
RPE
SWI
PEGE
SWI
SWI
TGE
SWF

FIG.90A

[図90B]

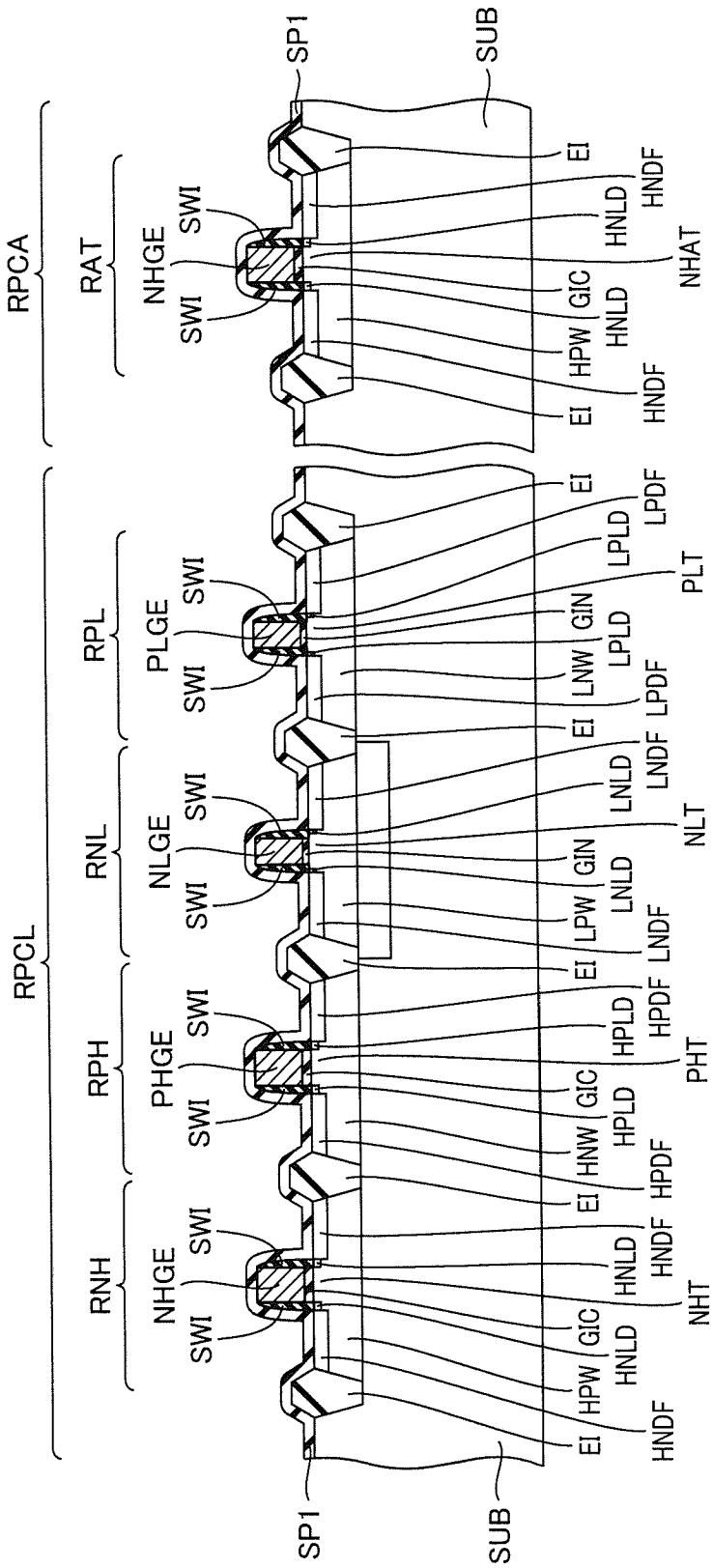
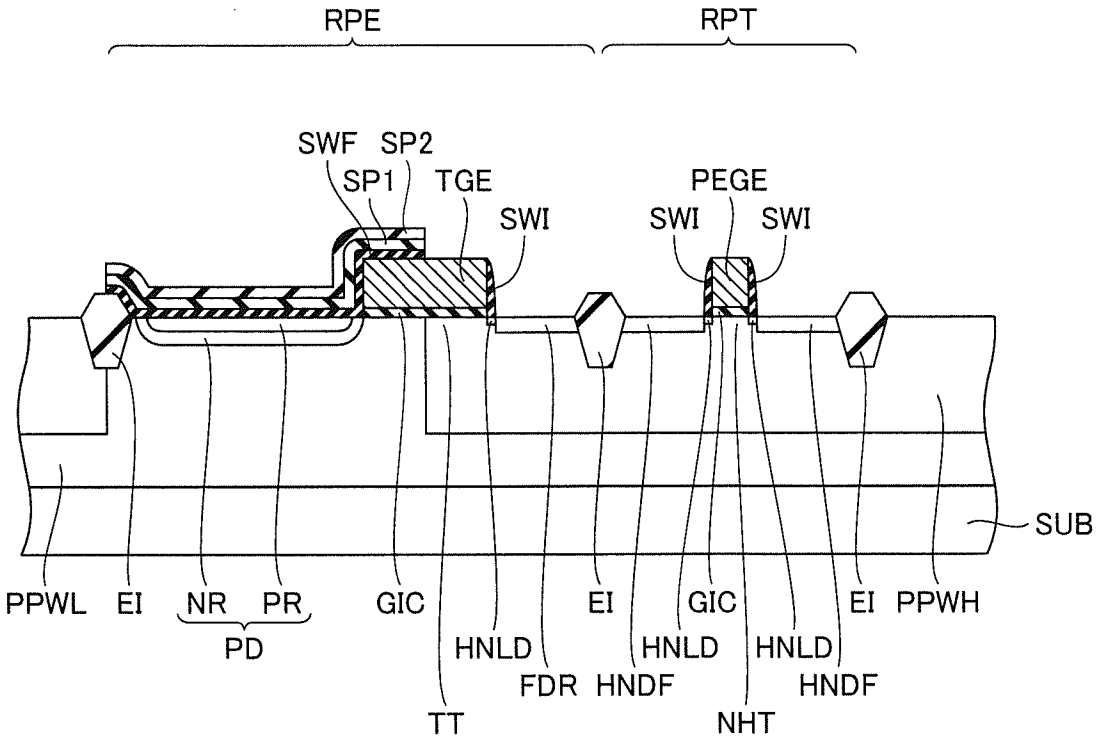

RPCA
RAT
NHGE
SWI
SWI
RPCL
RPL
PLGE
SWI
SWI
RNL
NLGE
SWI
SWI
RPH
PHGE
SWI
SWI
RNH
NHGE
SWI
SWI
SP1
SUB
EI
HNLD
HNDF
NHAT
GIC
HNLD
HPW
EI
HNDF
EI
LPDF
LPLD
GIN
PLT
LNW
LPLD
EI
LPDF
EI
LNDF
LNLD
GIN
NLT
LPW
LNLD
EI
LNDF
EI
HPDF
HPLD
PHT
GIC
HNW
HPLD
EI
HPDF
EI
HNDF
HNLD
NHT
GIC
HPW
HNLD
EI
HNDF
SP1
SUB

FIG.90B

[図91A]

FIG.91A


RPE
RPT
SWF
SP2
SP1
TGE
SWI
PEGE
SWI
SWI
SUB
PPWL
EI
NR
PR
PD
GIC
HNLD
FDR
TT
EI
HNDF
HNLD
GIC
NHT
HNLD
HNDF
EI
PPWH

[図91B]

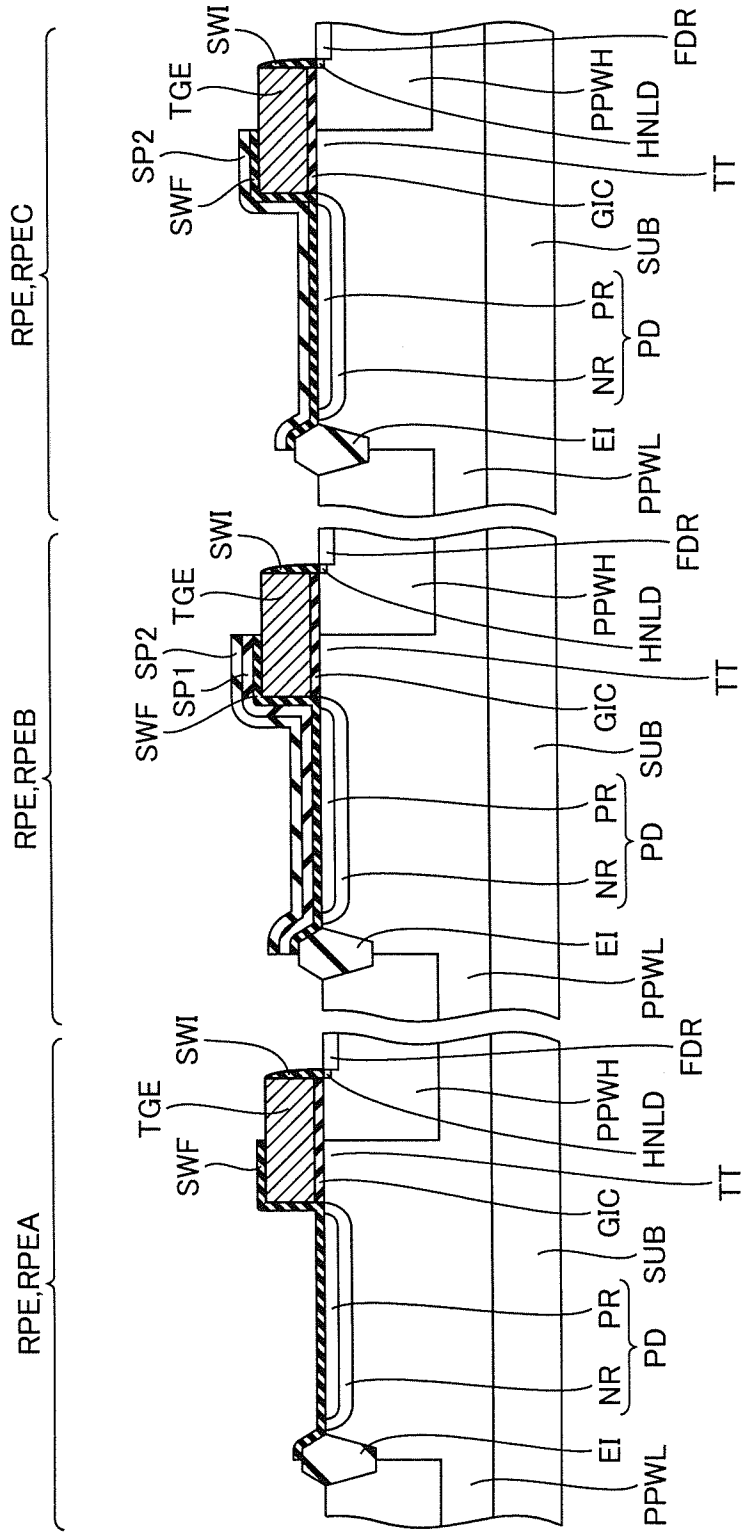

RPE,RPEA
RPE,RPEB
RPE,RPEC
SWI
TGE
SWF
SP2
SP1
FDR
PPWH
HNLD
TT
GIC
SUB
PR
NR
PD
EI
PPWL

FIG.91B

[図91C]

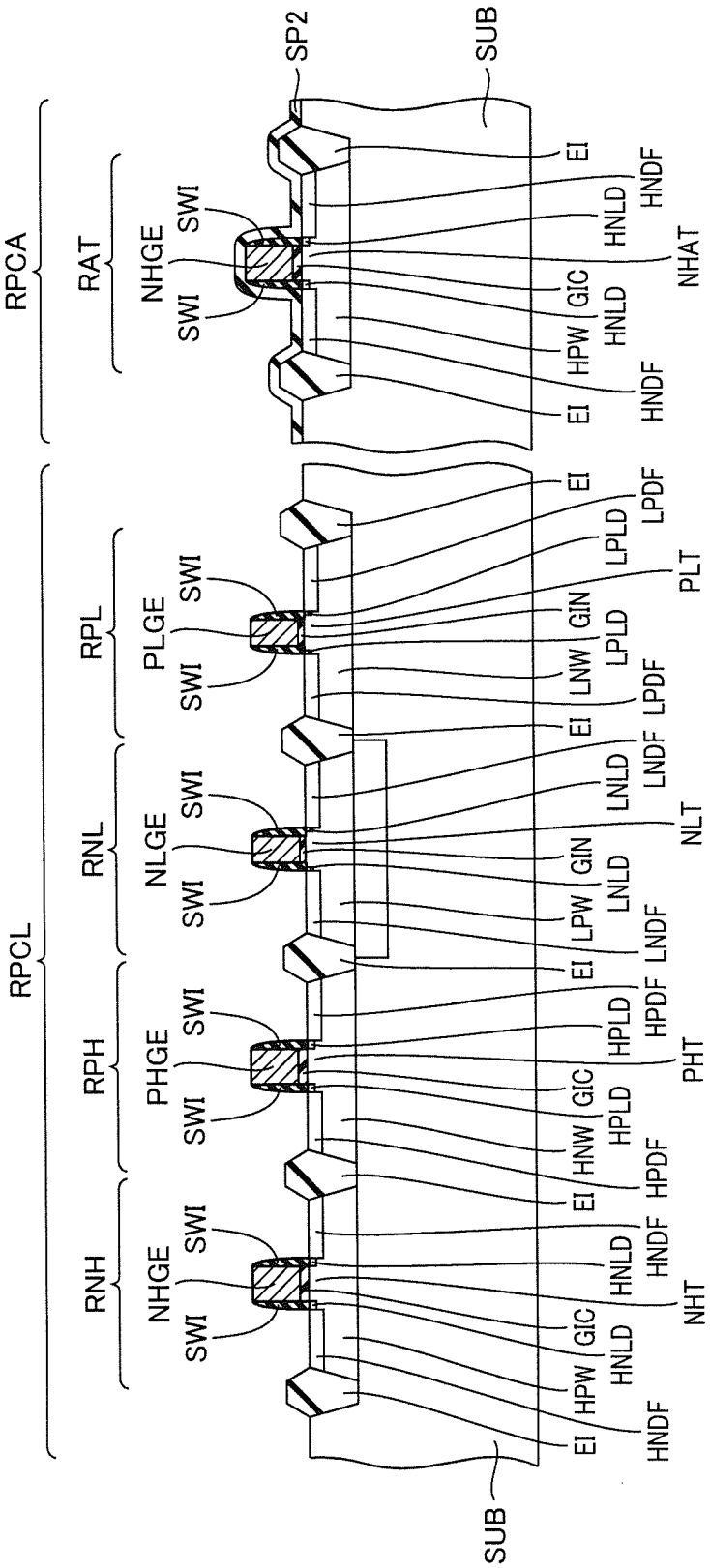

SP2
SUB
RPCA
RAT
NHGE
SWI
HNLD
HNDF
NHAT
GIC
HPW
EI
RPCL
RPL
PLGE
LPLD
LPDF
PLT
GIN
LNW
RNL
NLGE
LNLD
LNDF
NLT
LPW
RPH
PHGE
HPLD
HPDF
PHT
HNW
RNH
NHT

FIG.91C

[図92A]

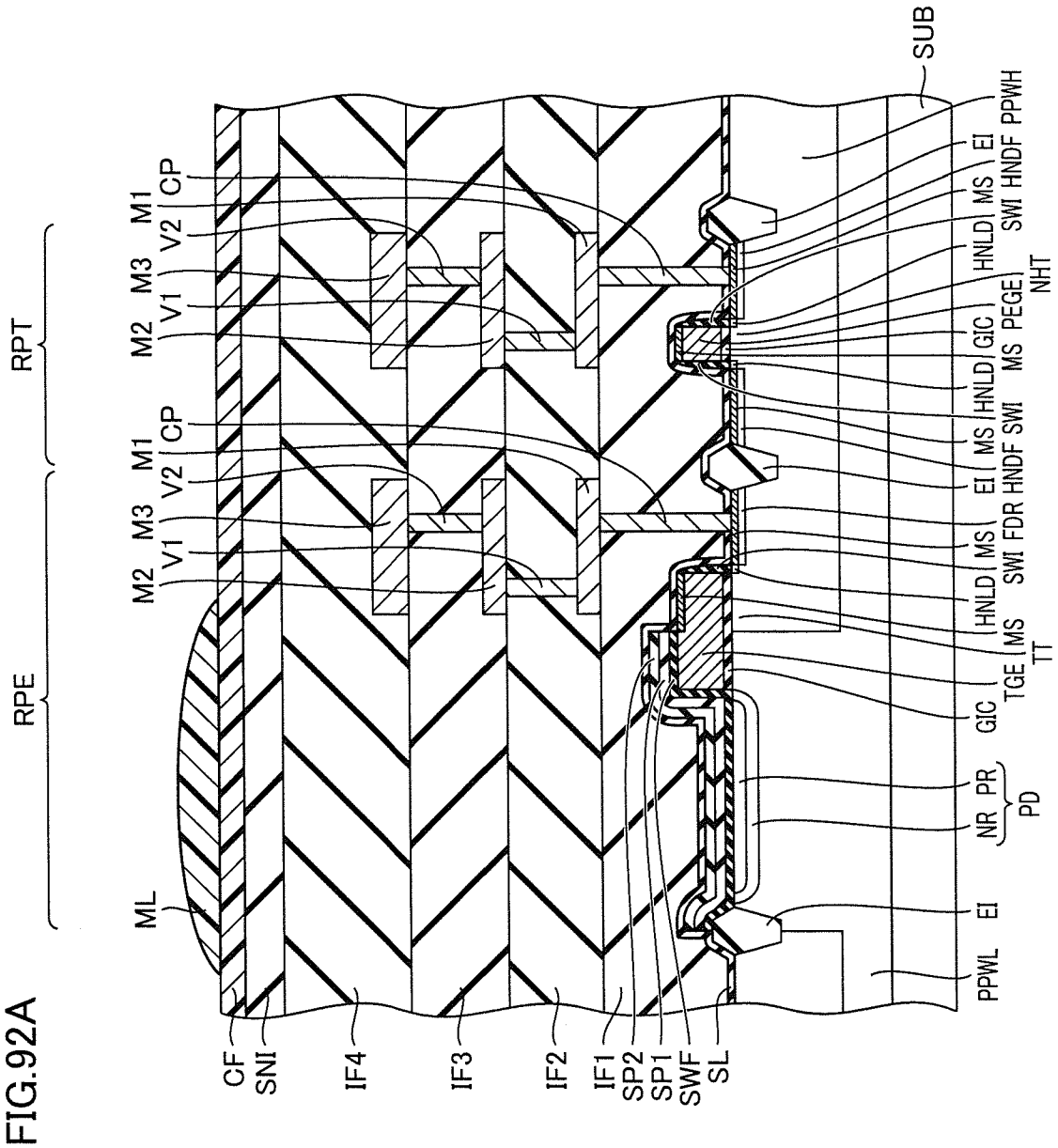

RPT
RPE
ML
M2
V1
M3
V2
M1
CP
M2
V1
M3
V2
M1
CP
SUB
PPWH
HNDF
SWI
MS
EI
NHT
PEGE
GIC
MS
HNLD
SWI
HNDF
FDR
EI
MS
HNLD
SWI
MS
HNLD
TT
TGE
GIC
PD
PR
NR
EI
PPWL
CF
SNI
IF4
IF3
IF2
IF1
SP2
SP1
SWF
SL

FIG.92A

[図92B]

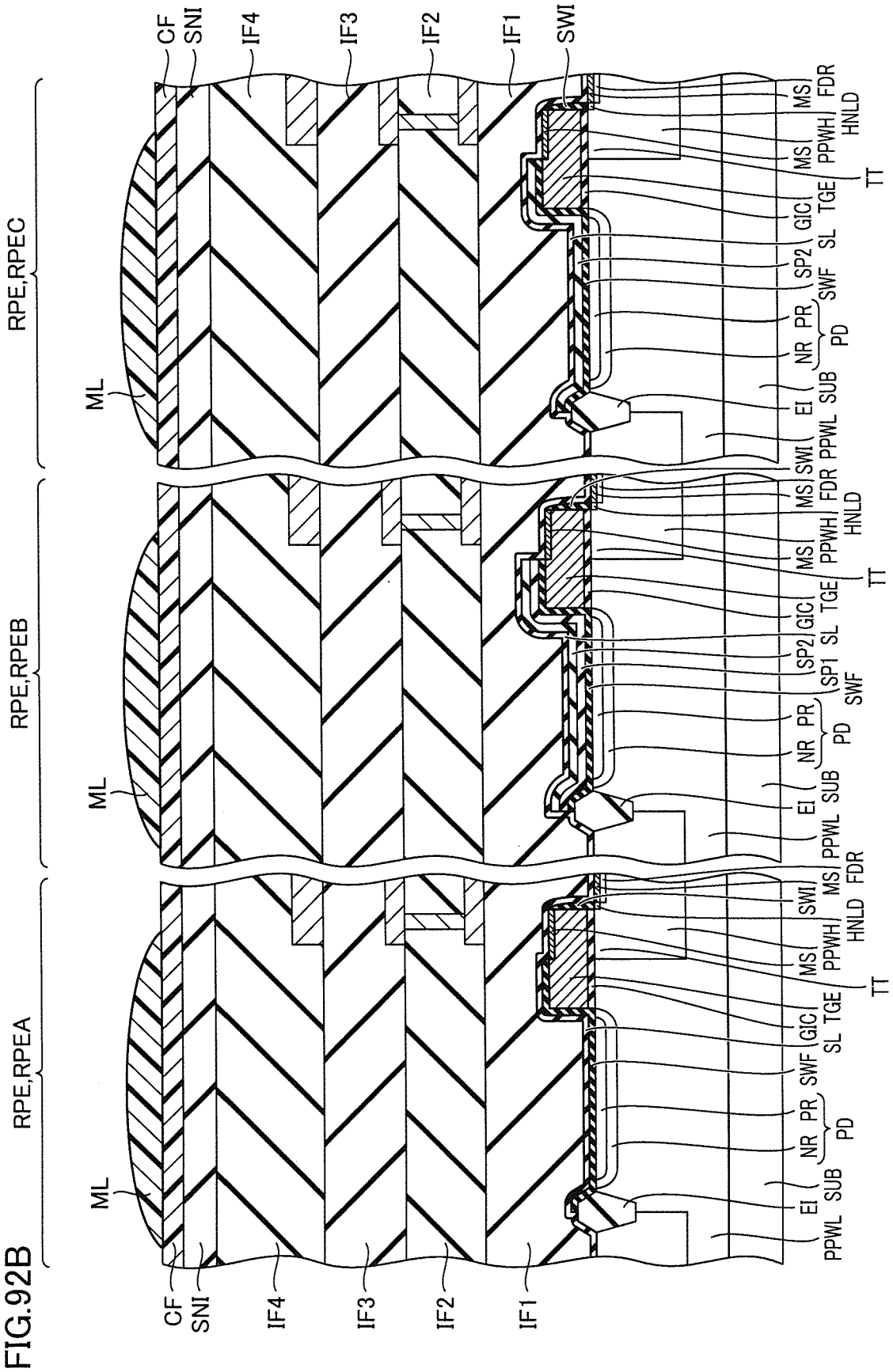

RPE,RPEA
RPE,RPEB
RPE,RPEC
ML
CF
SNI
IF4
IF3
IF2
IF1
SWI
EI
SUB
PPWL
NR
PR
PD
SWF
SL
TGE
GIC
SP1
SP2
MS
PPWH
HNLD
FDR
TT

FIG.92B

[図92C]

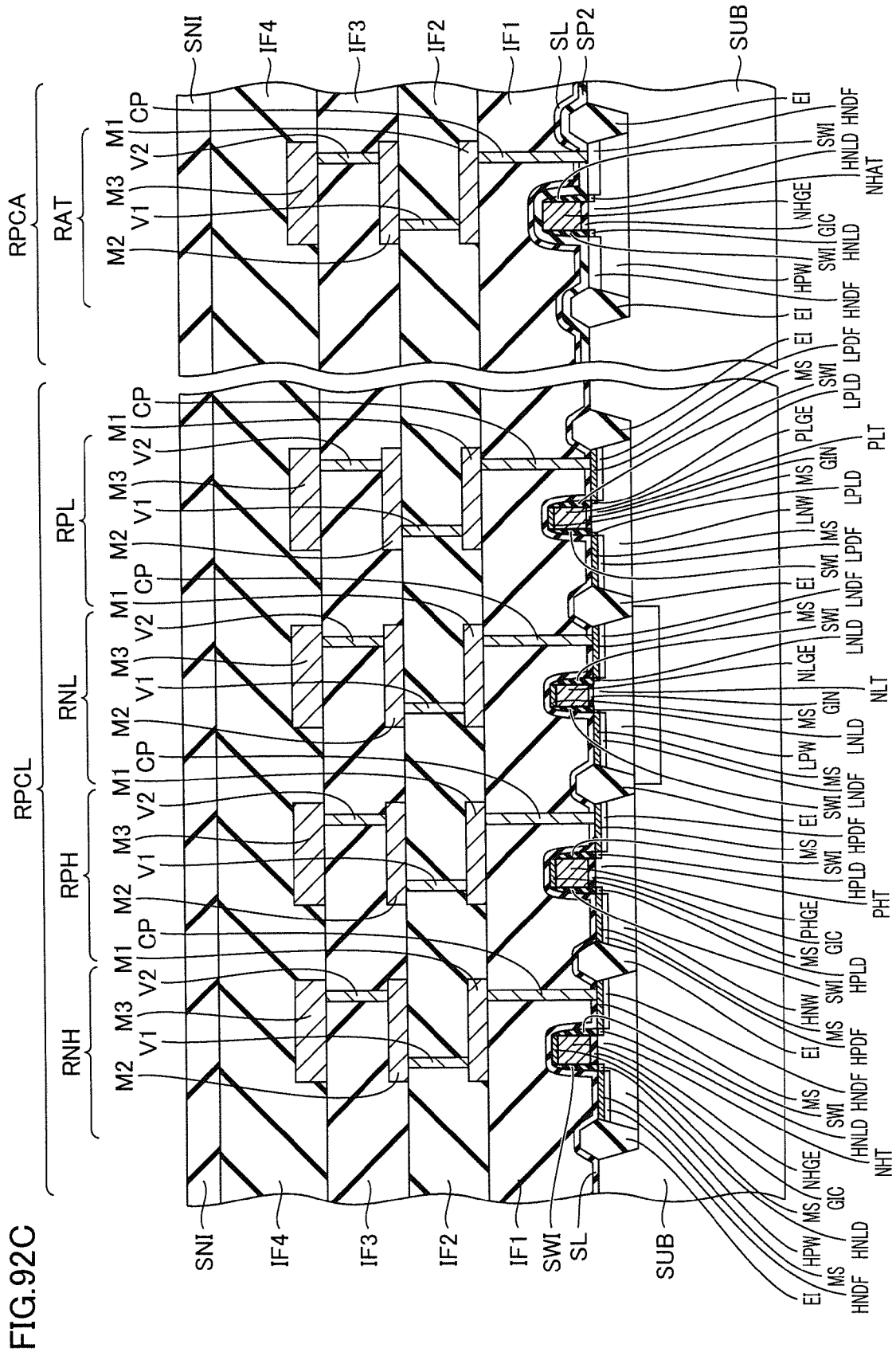

RPCA
RAT
RPCL
RNH
RPH
RNL
RPL
M2
V1
M3
V2
M1
CP
SNI
IF4
IF3
IF2
IF1
SL
SP2
SUB
SWI
NHGE
GIC
HNLD
HNDF
NHAT
HPW
HPLD
HPDF
HNW
PHGE
PHT
LPW
LNLD
LNDF
NLGE
NLT
LNW
LPLD
LPDF
PLGE
PLT
GIN
MS
EI

FIG.92C

[図93A]

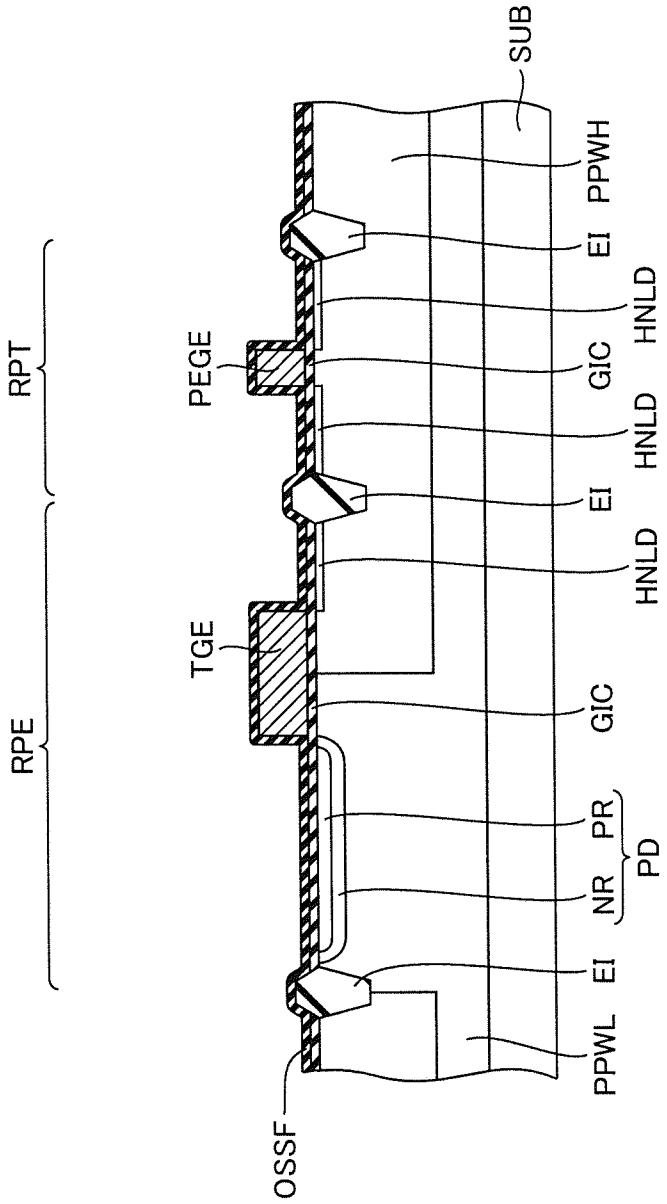

SUB
PPWH
EI
HNLD
GIC
HNLD
EI
HNLD
GIC
PR
NR
PD
EI
PPWL
OSSF
TGE
PEGE
RPT
RPE

FIG.93A

[図93B]

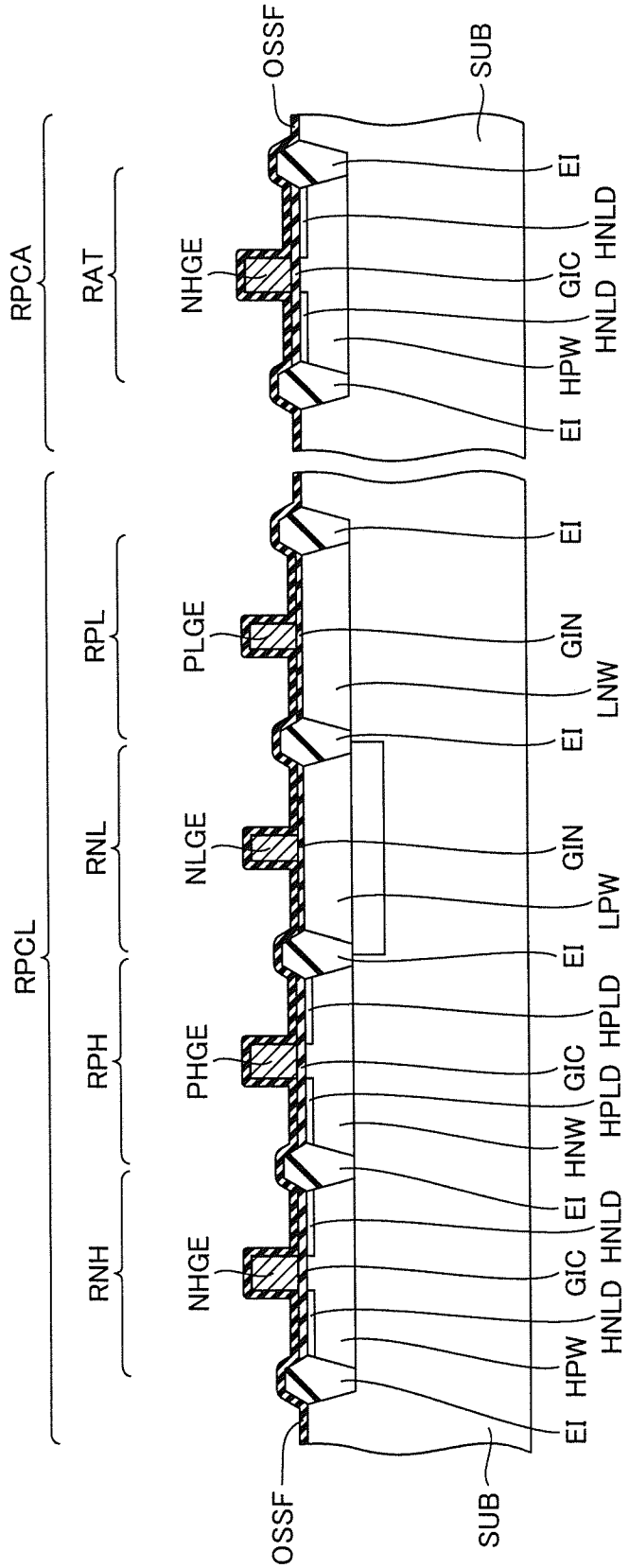
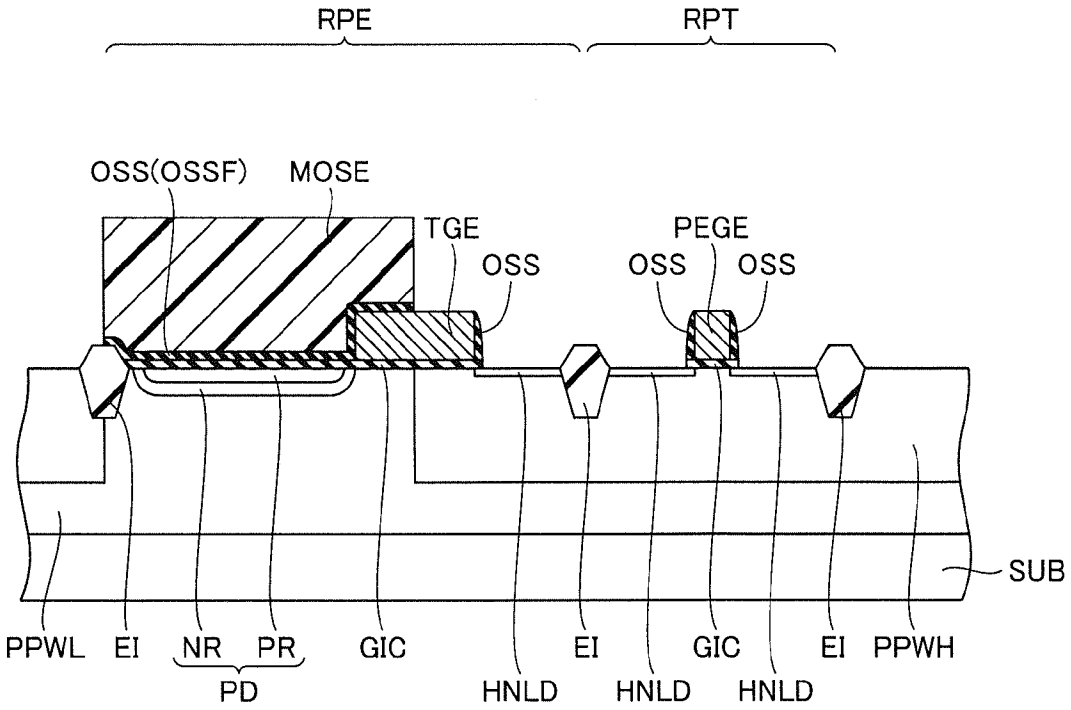

OSSF
SUB
RPCA
RAT
NHGE
EI
GIC
HNLD
HPW
RPCL
RPL
PLGE
GIN
LNW
RNL
NLGE
LPW
RPH
PHGE
HPLD
HNW
RNH

FIG.93B

[図94A]

FIG.94A


RPE
RPT
OSS(OSSF)
MOSE
TGE
OSS
PEGE
OSS
OSS
SUB
PPWL
EI
NR
PR
PD
GIC
HNLD
EI
HNLD
GIC
HNLD
EI
PPWH

[図94B]

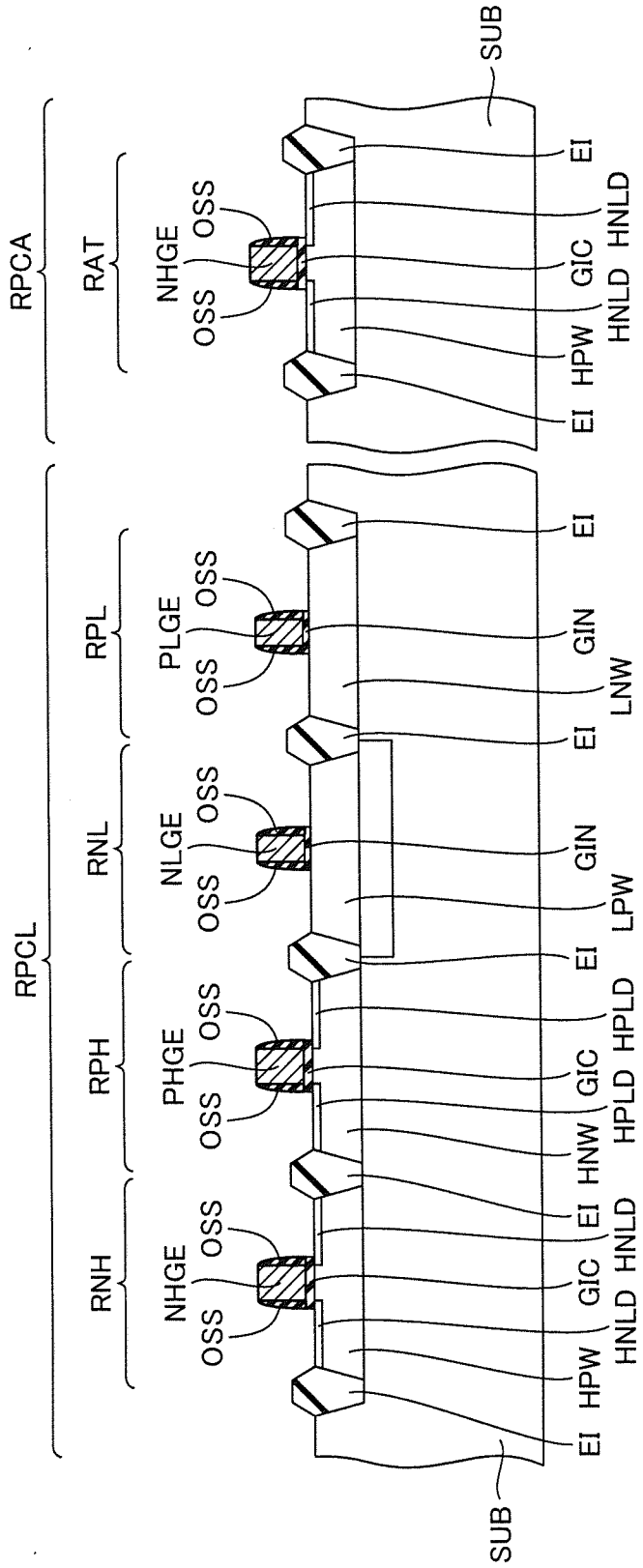
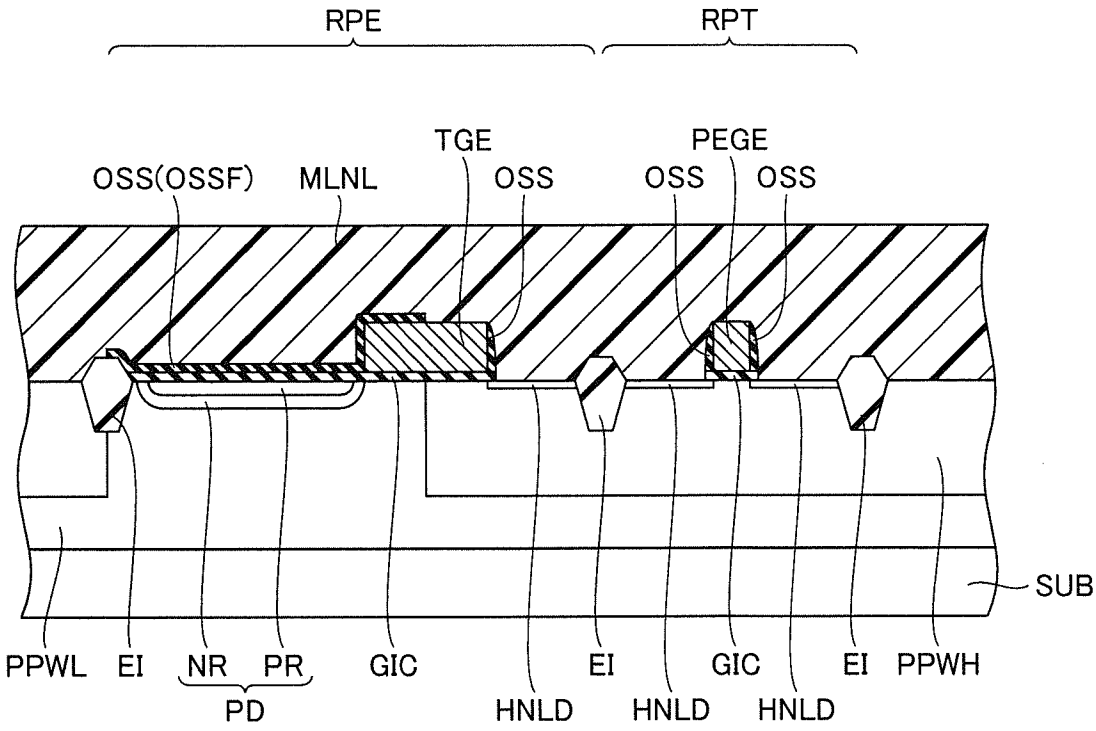

SUB
RPCA
RAT
NHGE
OSS
OSS
OSS
EI
HNLD
GIC
HNLD
HPW
EI
RPCL
RPL
PLGE
OSS
OSS
EI
GIN
LNW
RNL
NLGE
OSS
OSS
EI
GIN
LPW
RPH
PHGE
OSS
OSS
EI
GIC
HPLD
HNW
RNH
NHGE
OSS
OSS
EI
GIC
HNLD
HPW
HPLD
HNLD
EI
SUB

FIG.94B

[図95A]

FIG.95A


RPE
RPT
TGE
PEGE
OSS(OSSF)
MLNL
OSS
OSS
OSS
SUB
PPWL
EI
NR
PR
PD
GIC
HNLD
EI
HNLD
GIC
HNLD
EI
PPWH

[図95B]

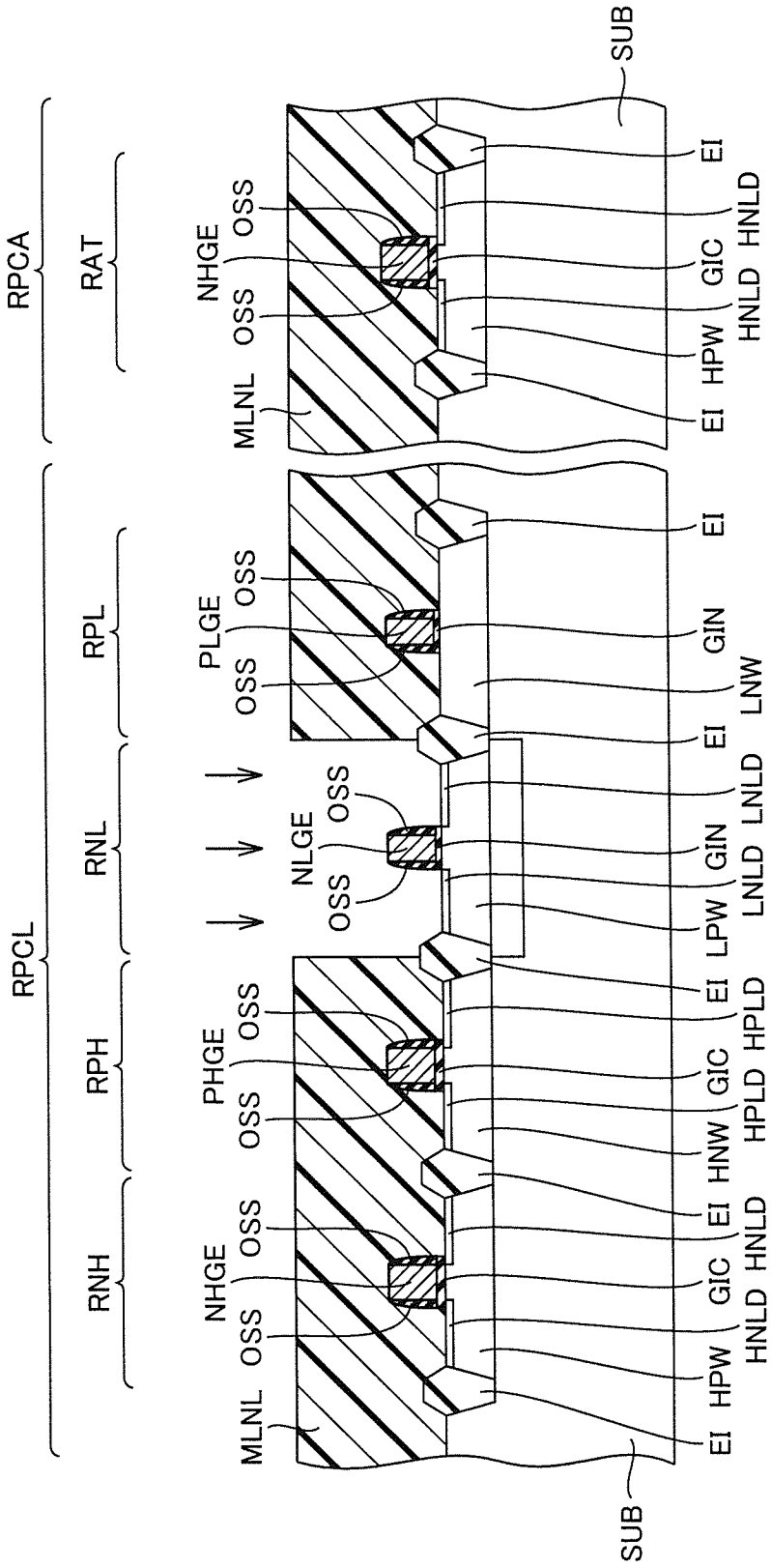
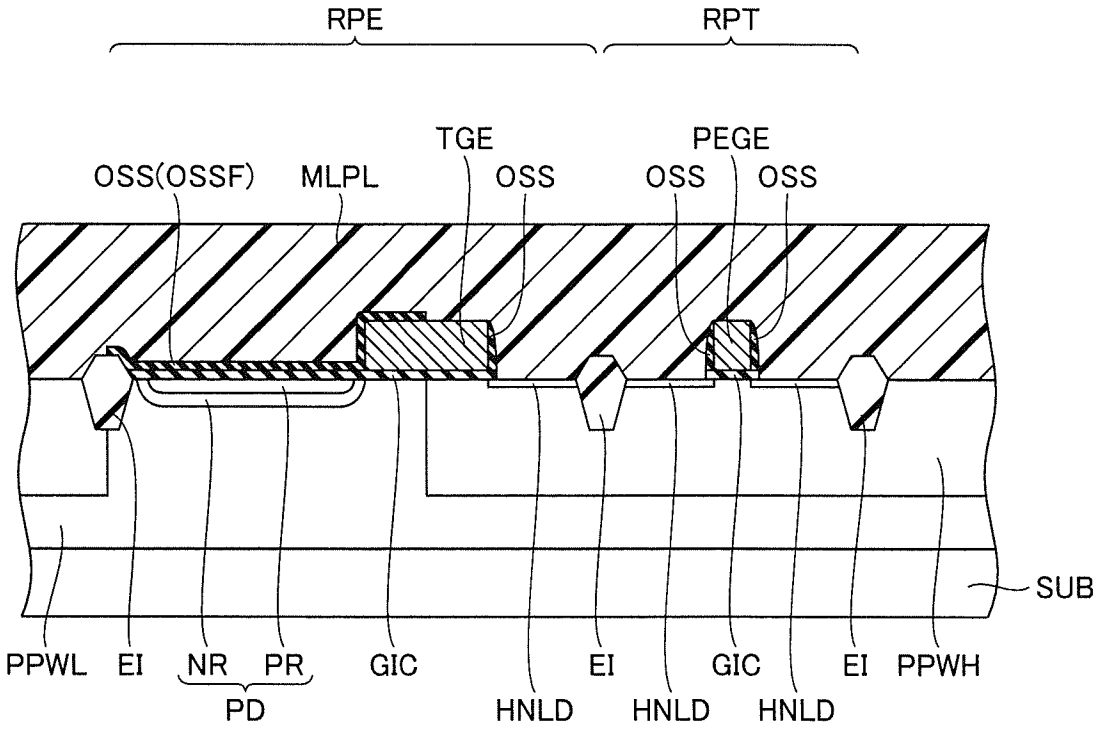

RPCA
RAT
RPCL
RPL
RNL
RPH
RNH
SUB
NHGE
PLGE
NLGE
PHGE
OSS
MLNL
EI
GIC
HNLD
HPW
GIN
LNW
LNLD
LPW
HPLD
HNW

FIG.95B

[図96A]

FIG.96A


RPE
RPT
TGE
PEGE
OSS(OSSF)
MLPL
OSS
OSS
OSS
SUB
PPWL
EI
NR
PR
PD
GIC
HNLD
EI
HNLD
GIC
HNLD
EI
PPWH

[図96B]

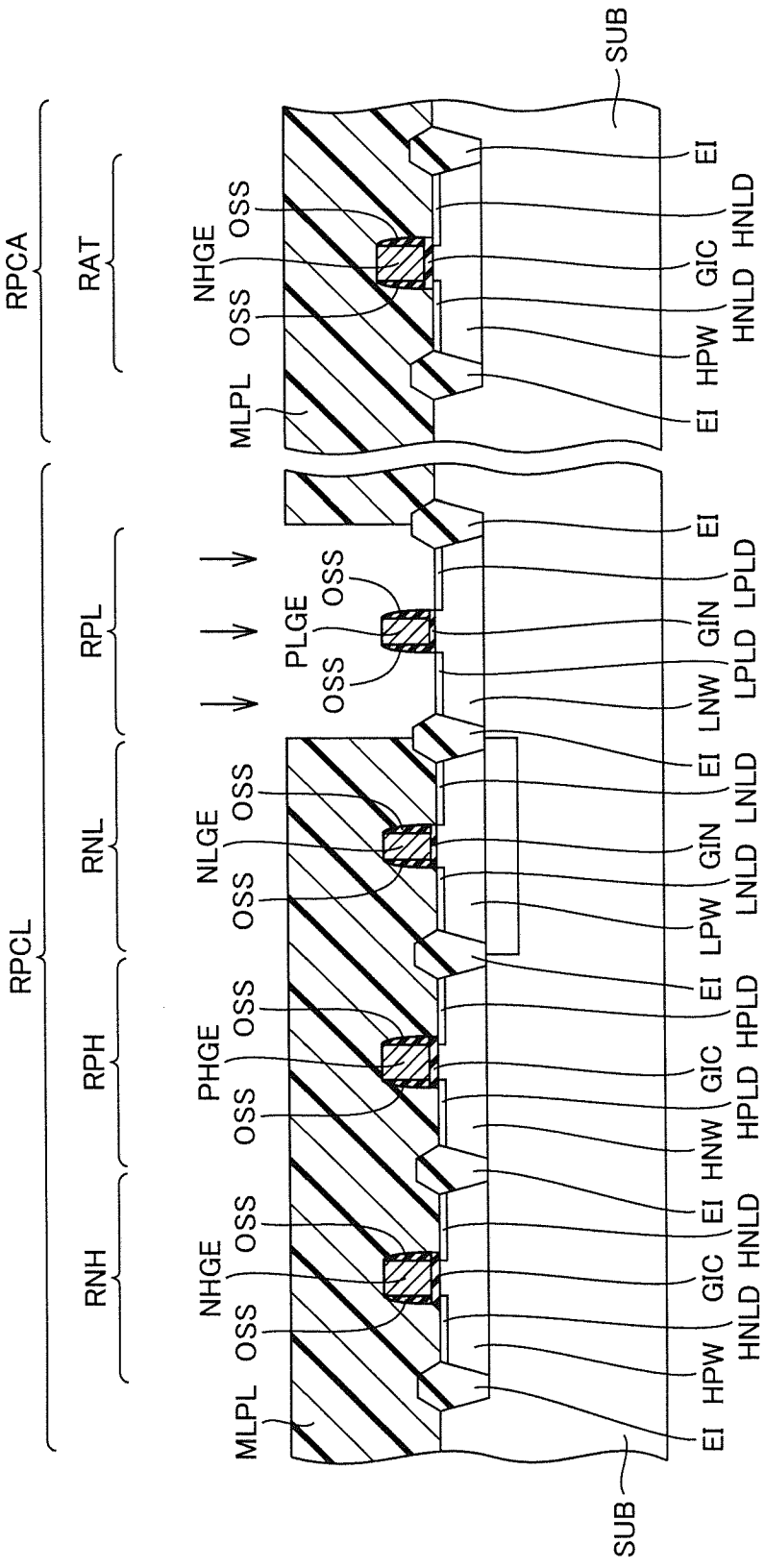
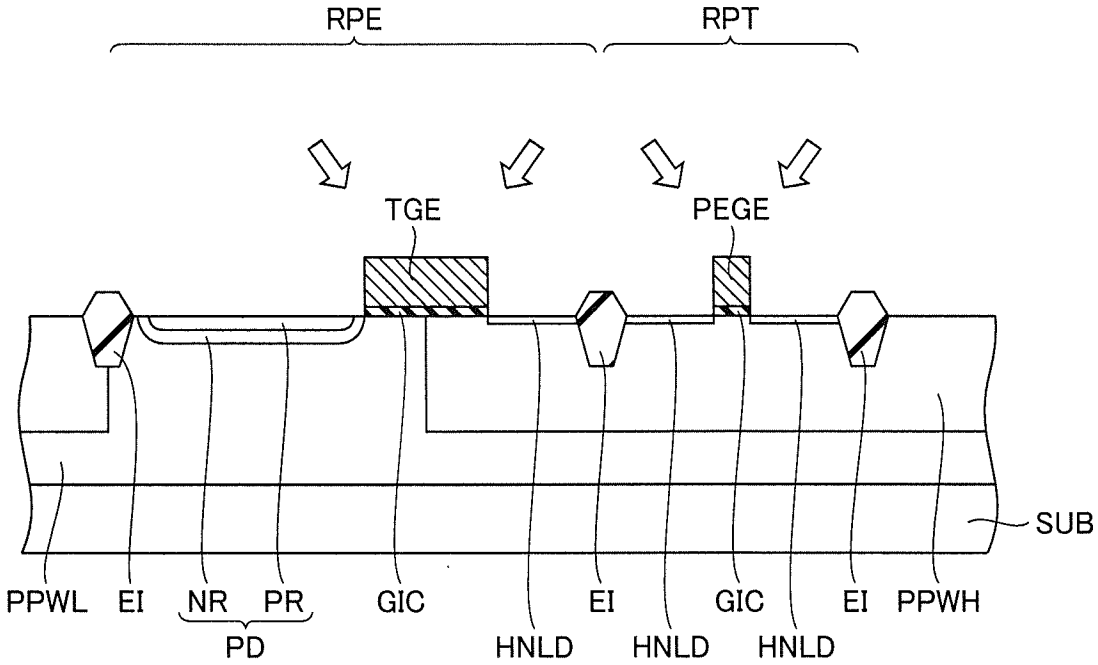

RPCA
RAT
RPCL
RPL
RNL
RPH
RNH
NHGE
PLGE
NLGE
PHGE
OSS
MLPL
SUB
EI
GIC
HNLD
HPW
GIN
LPLD
LNW
LNLD
LPW
HPLD
HNW

FIG.96B

[図97A]

FIG.97A


RPE
RPT
TGE
PEGE
SUB
PPWL
EI
NR
PR
PD
GIC
HNLD
EI
HNLD
GIC
HNLD
EI
PPWH

[図97B]

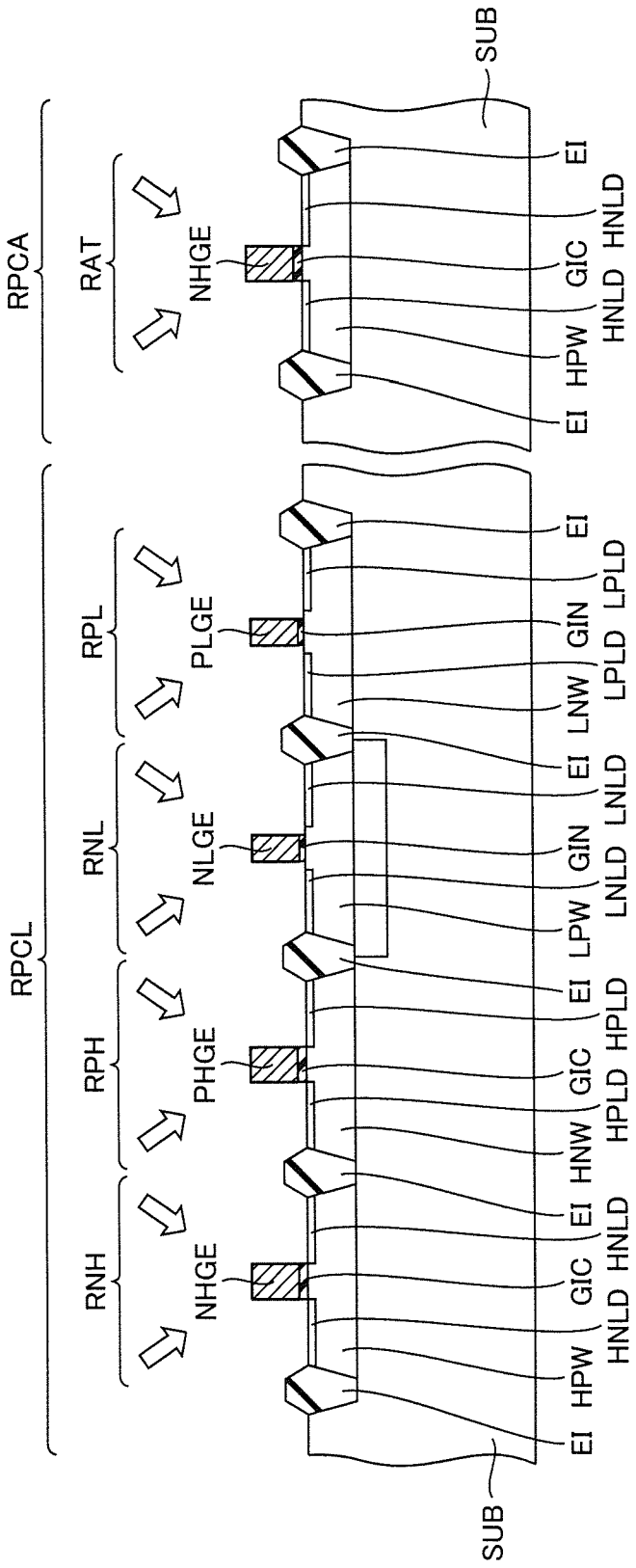

RPCA
RAT
NHGE
SUB
EI
HNLD
GIC
HNLD
HPW
EI
RPCL
RPL
PLGE
EI
LPLD
GIN
LPLD
LNW
EI
RNL
NLGE
LNLD
GIN
LNLD
LPW
EI
RPH
PHGE
HPLD
GIC
HPLD
HNW
EI
RNH
NHGE
HNLD
GIC
HNLD
HPW
EI
SUB

FIG.97B

[図98A]

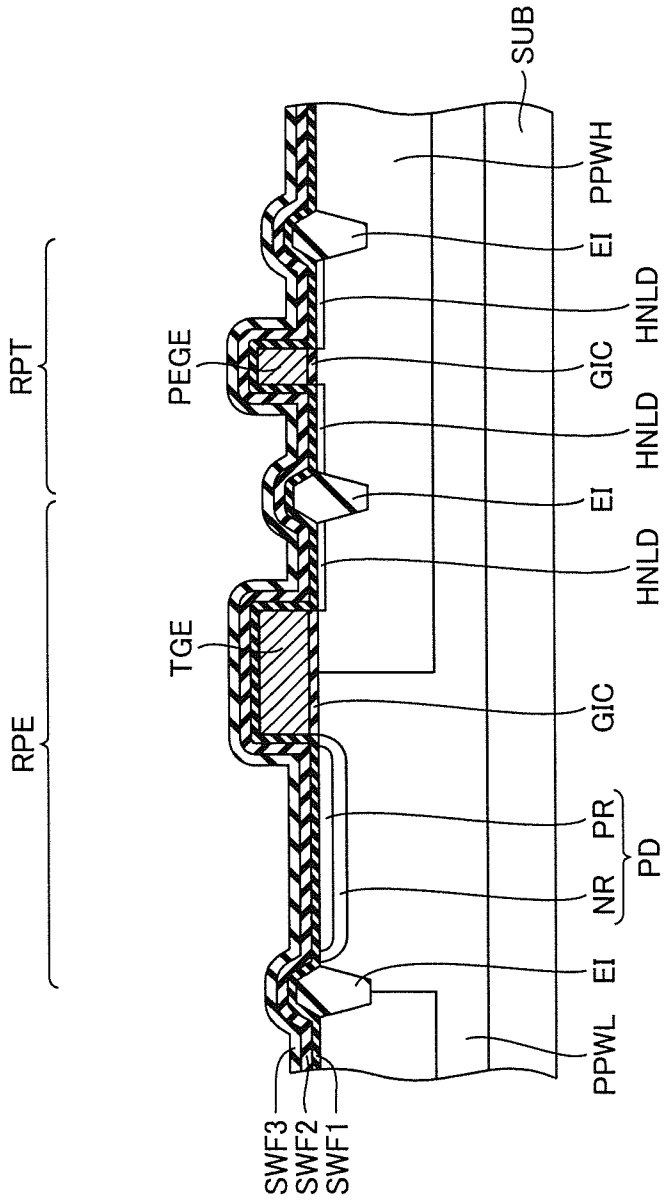

SUB
PPWH
EI
HNLD
GIC
HNLD
EI
HNLD
GIC
PR
NR
PD
EI
PPWL
SWF3
SWF2
SWF1
PEGE
TGE
RPT
RPE

FIG.98A

[図98B]

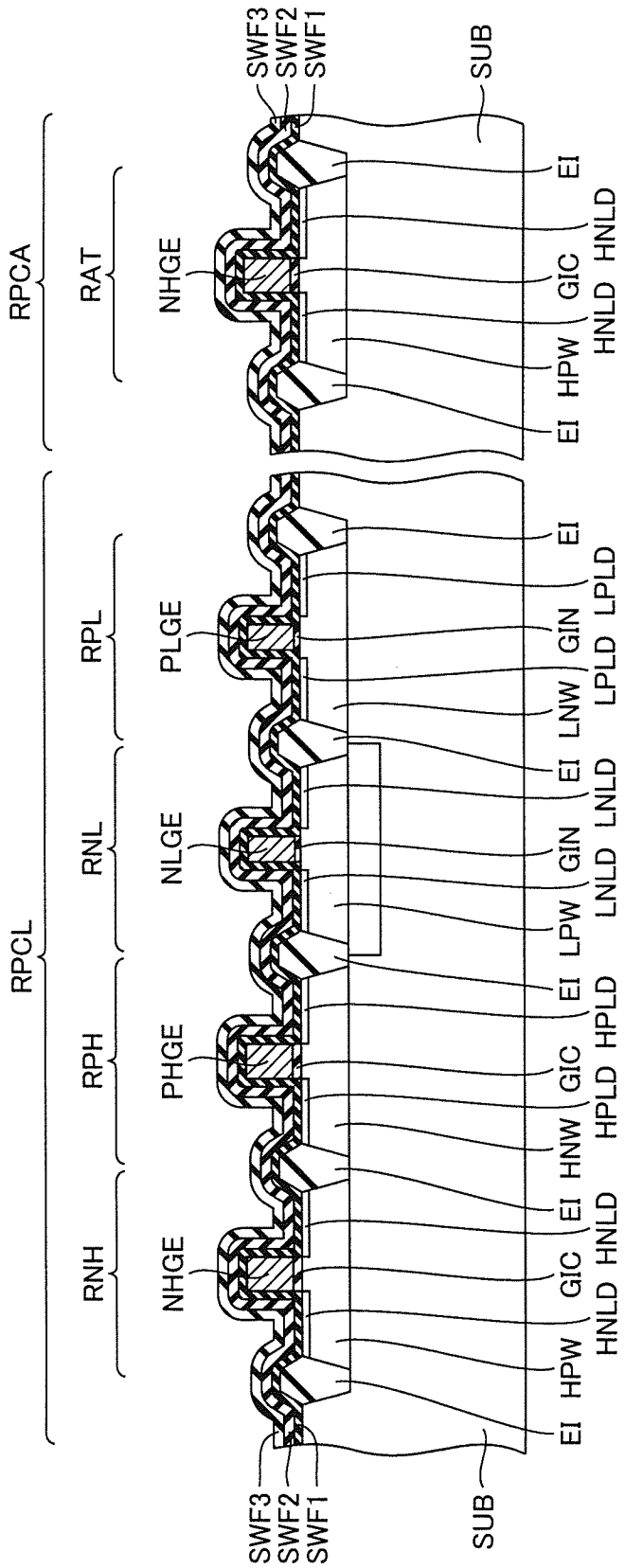

RPCA
RAT
NHGE
SWF3
SWF2
SWF1
SUB
EI
GIC
HNLD
HPW
RPCL
RPL
PLGE
GIN
LPLD
LNW
RNL
NLGE
LNLD
LPW
RPH
PHGE
HPLD
HNW
RNH
NHGE
HNLD
HPW

FIG.98B

[図99A]

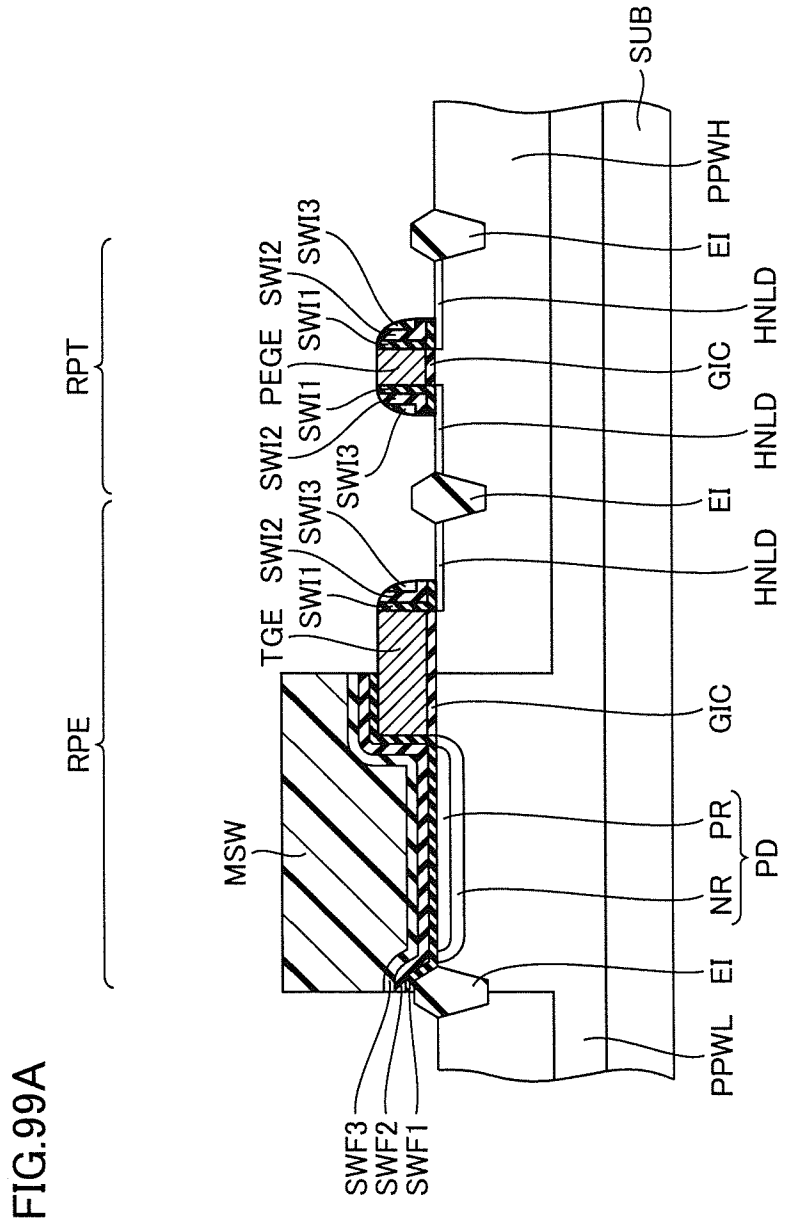
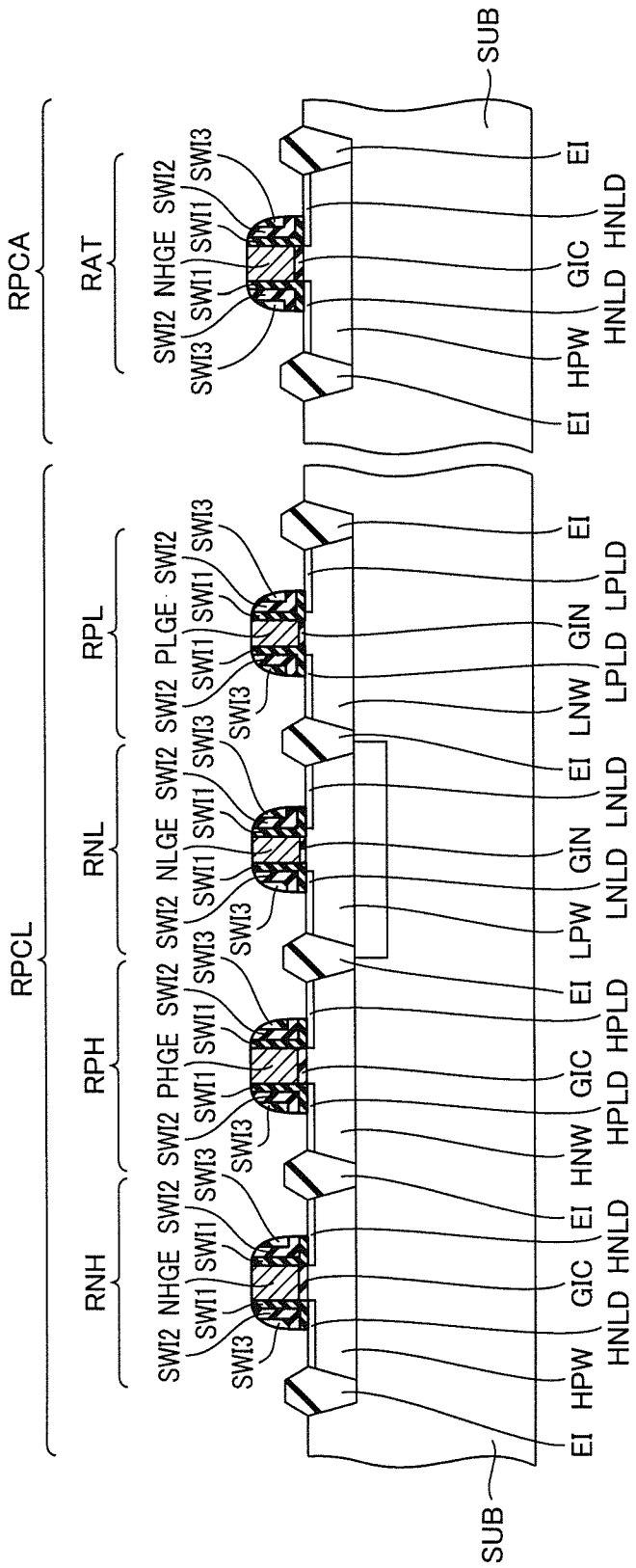

SUB
PPWH
EI
HNLD
GIC
HNLD
EI
HNLD
GIC
PR
NR
PD
EI
PPWL
SWF3
SWF2
SWF1
MSW
RPE
RPT
TGE
PEGE
SWI1
SWI2
SWI3

FIG.99A

[図99B]

FIG.99B


RPCA
RAT
SWI2 NHGE SWI2
SWI3 SWI1 SWI1 SWI3
SUB
EI
GIC
HPW
HNLD HNLD
RPCL
RNH
RPH
RNL
RPL
SWI2 NHGE SWI2 SWI2 PHGE SWI2 SWI2 NLGE SWI2 SWI2 PLGE SWI2
SWI1 SWI3 SWI1 SWI3 SWI1 SWI3 SWI1 SWI3 SWI1 SWI3
SWI3 SWI3 SWI3 SWI3
EI HPW GIC EI HNW GIC EI LPW GIN EI LNW GIN EI
HNLD HNLD HPLD HPLD LNLD LNLD LPLD LPLD

[図100A]

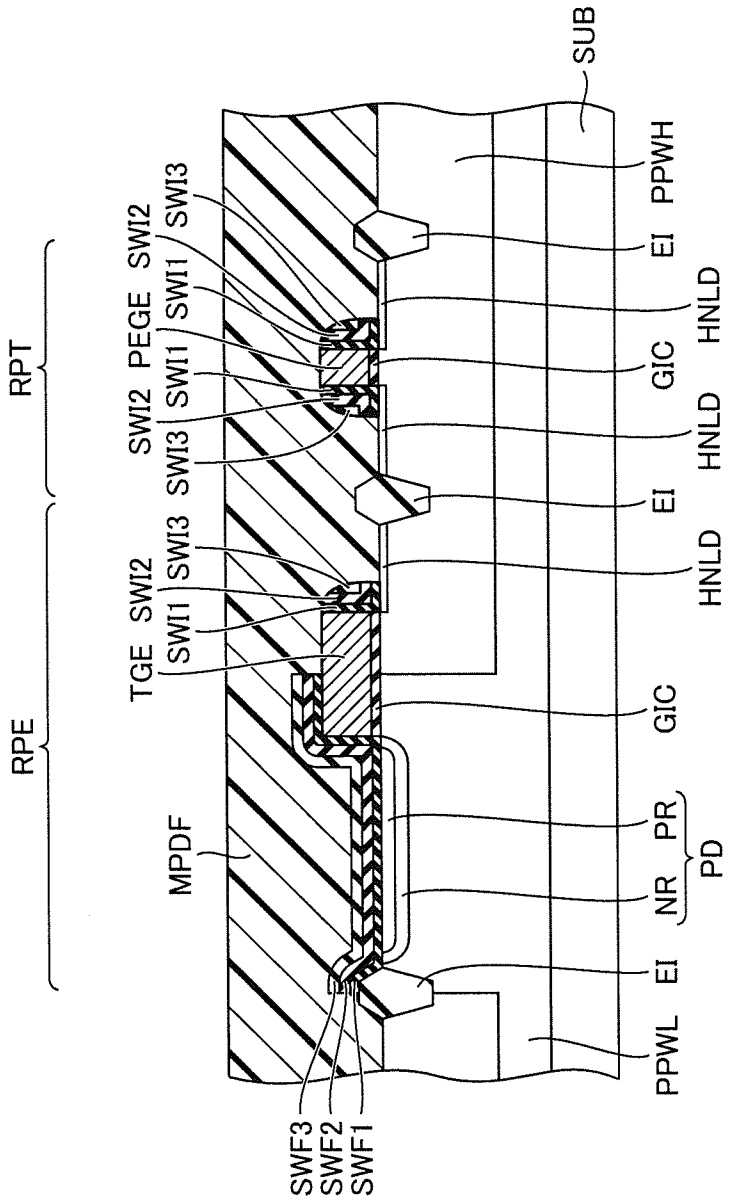
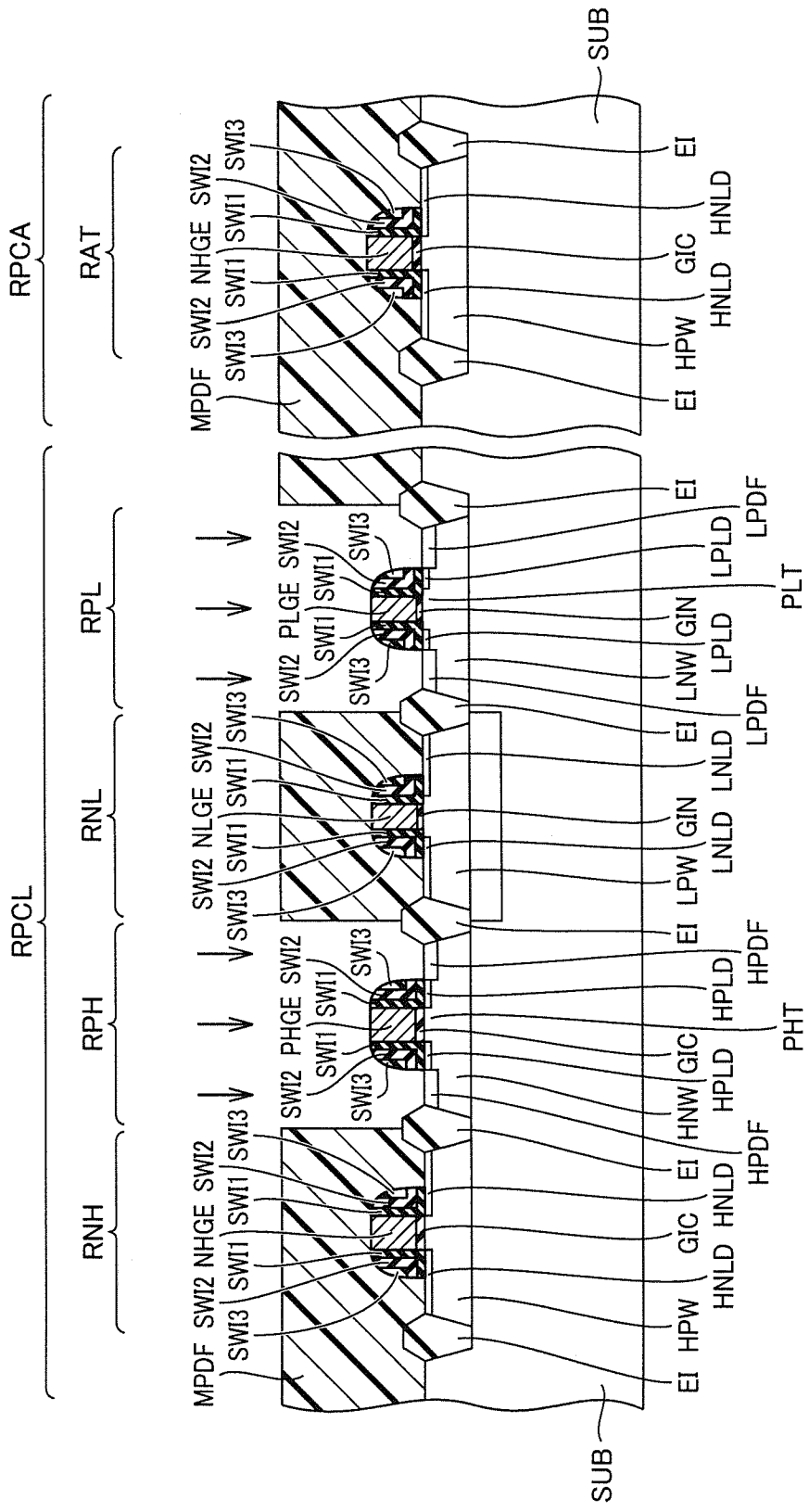


FIG.100A

[図100B]

FIG.100B



[図101A]

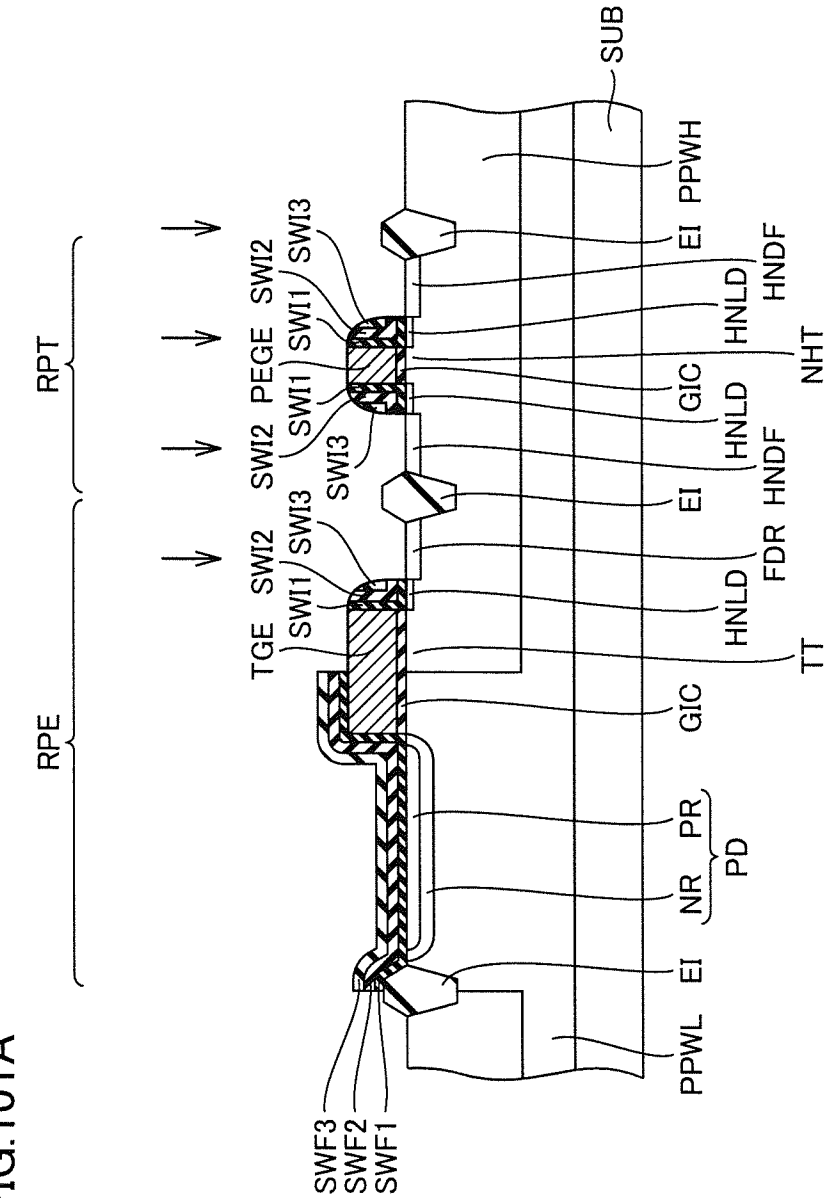


FIG.101A

[図101B]

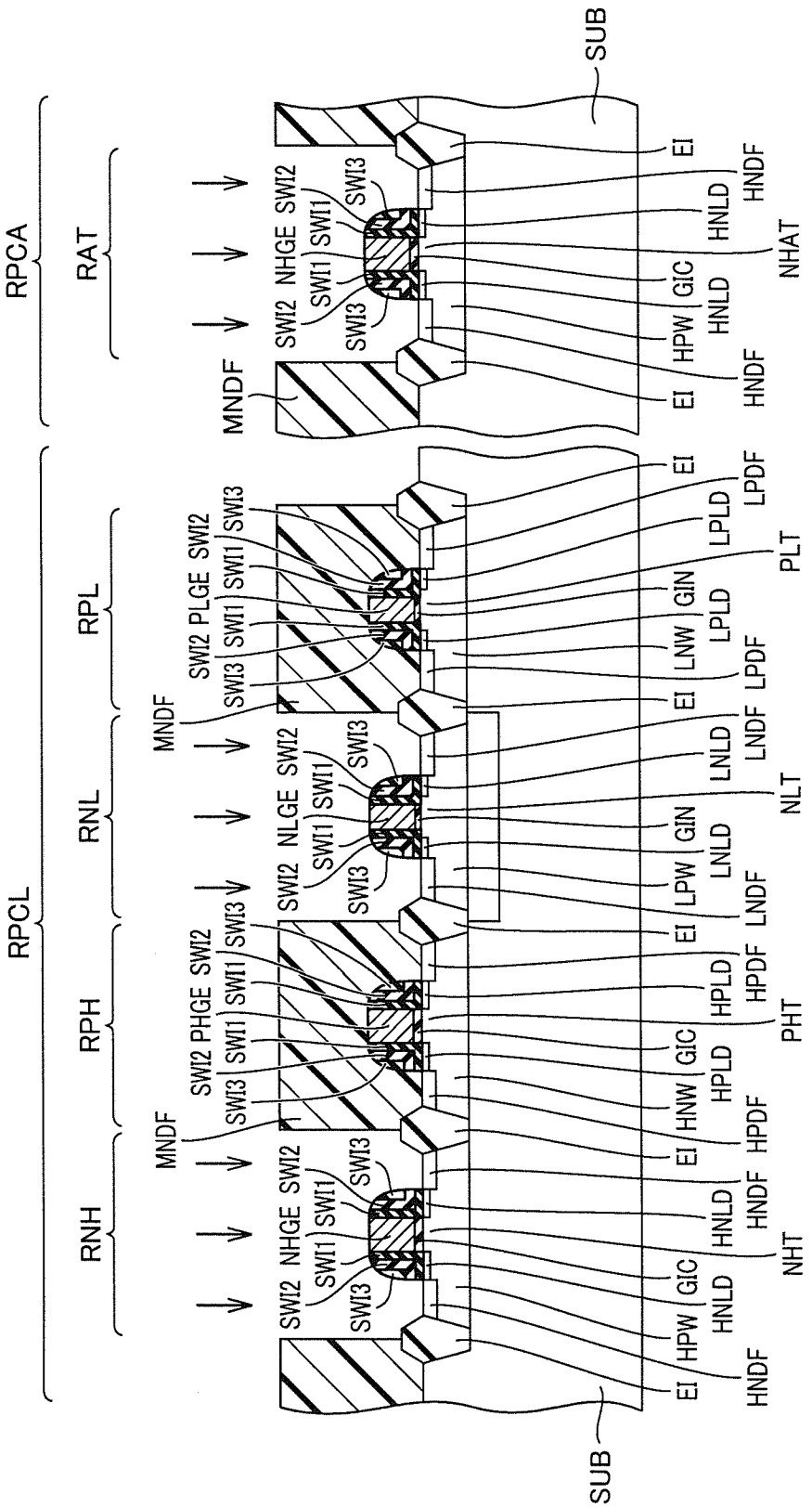


FIG.101B

[図102A]

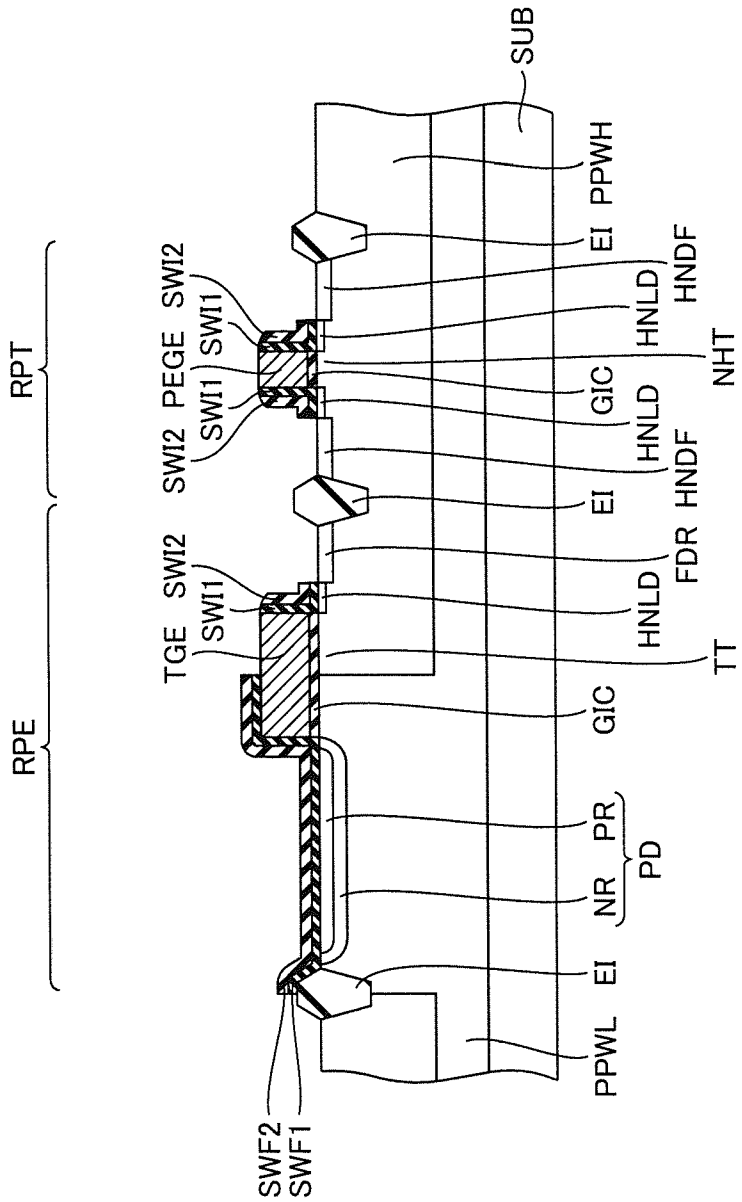


FIG.102A

[図102B]

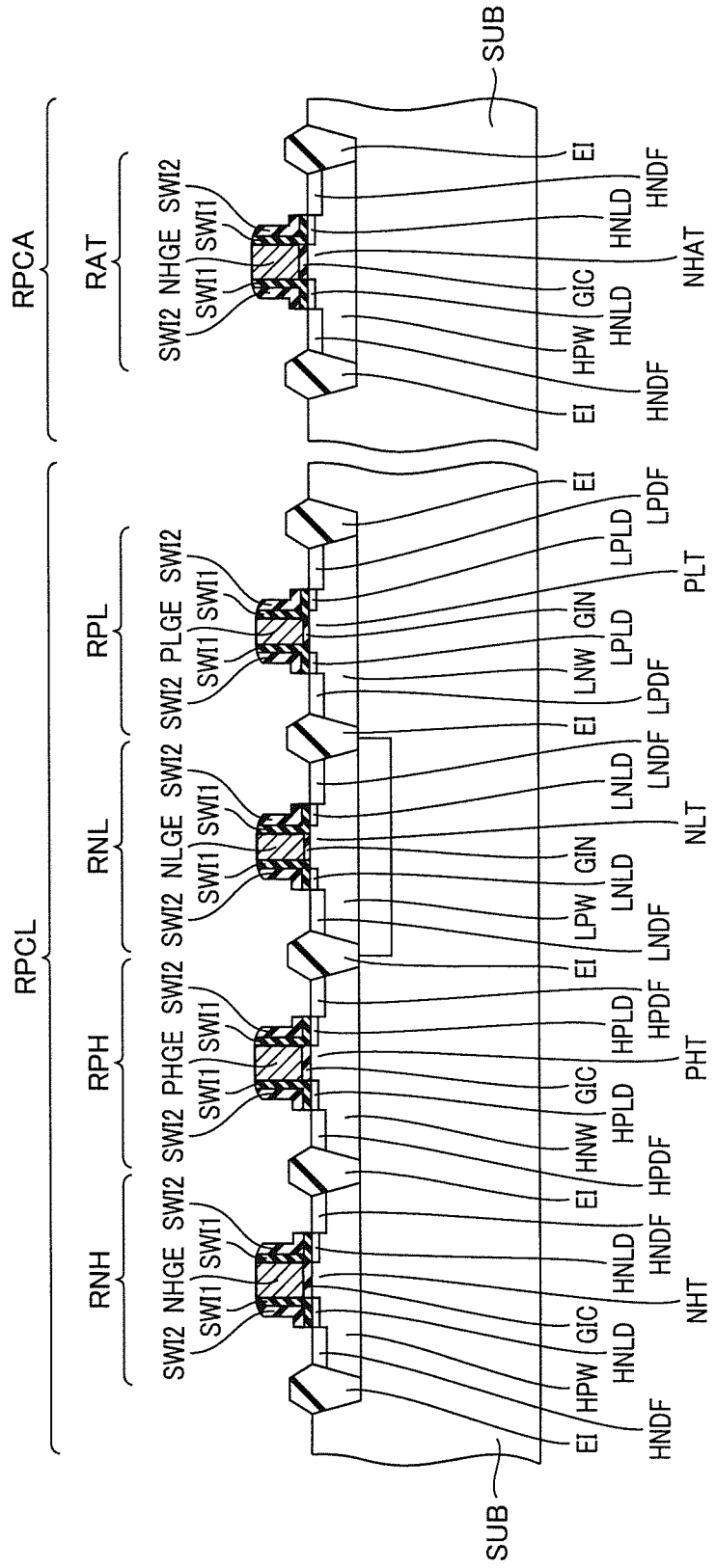


FIG.102B

[図103A]

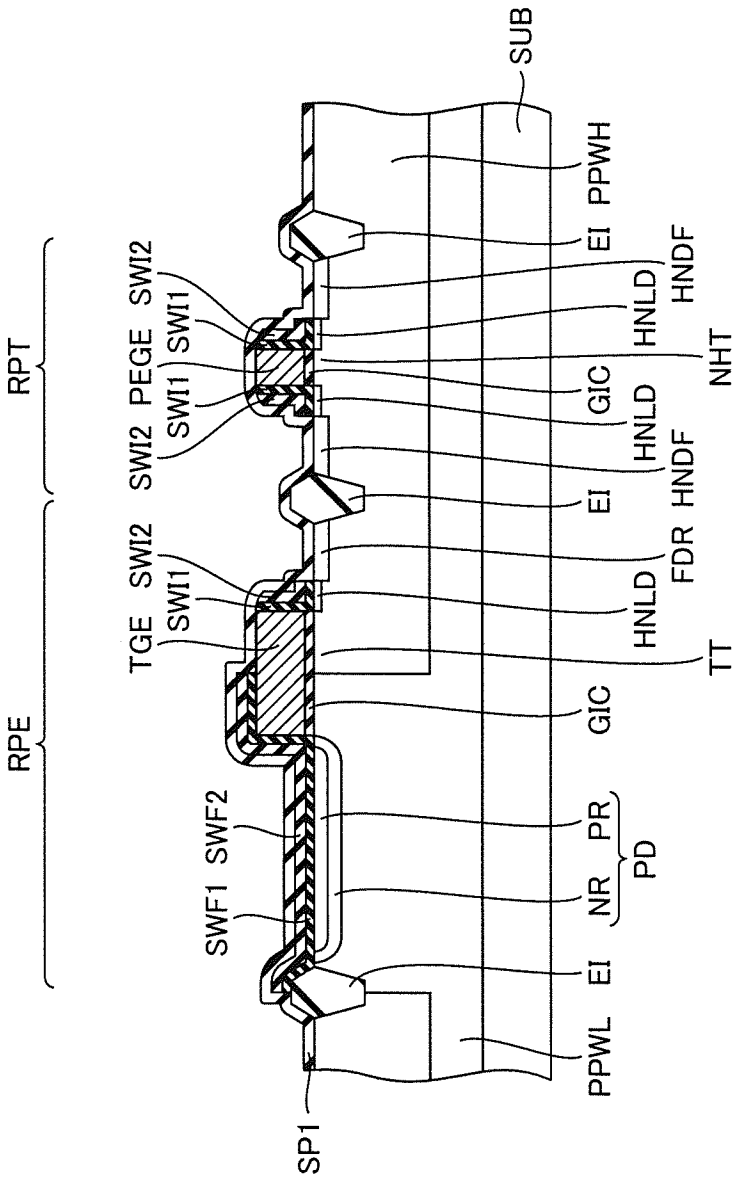
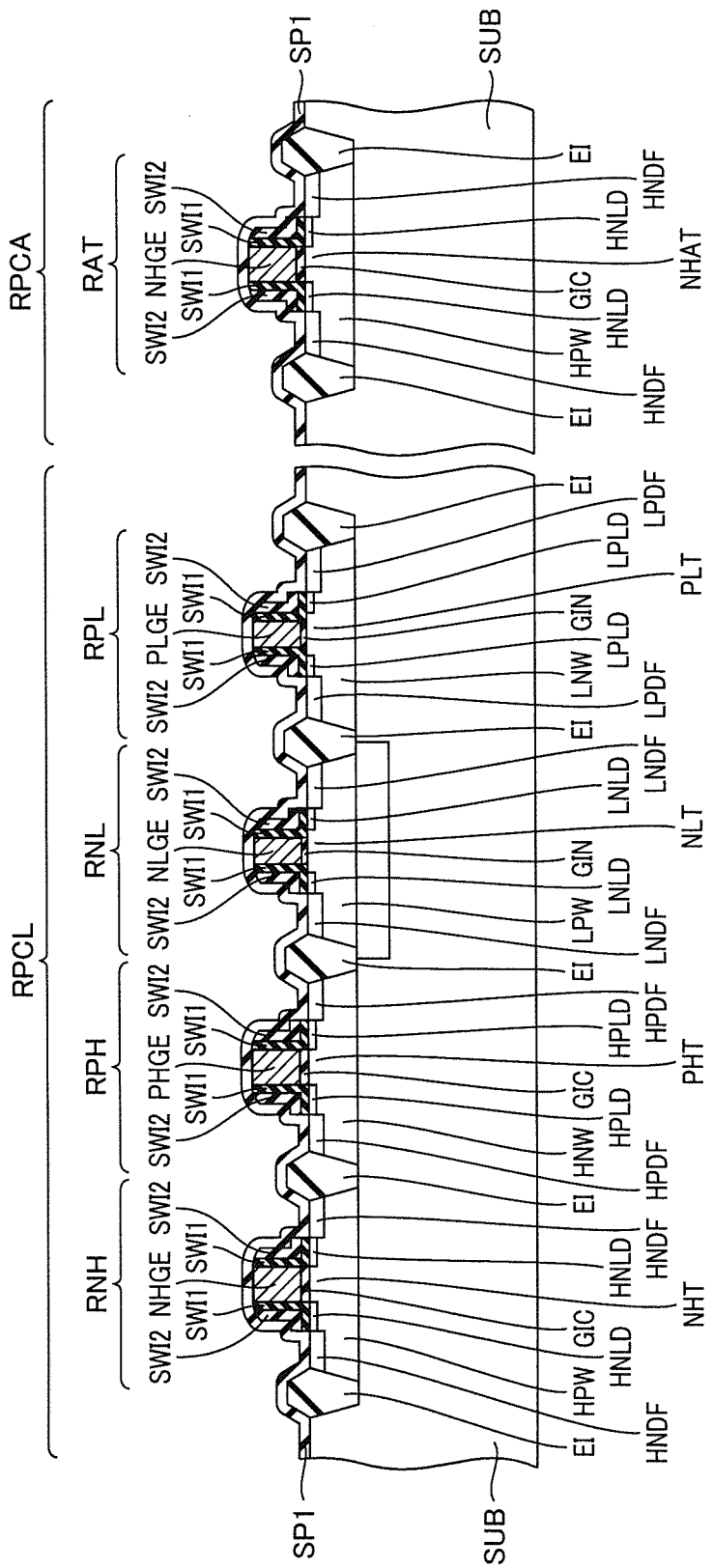


FIG.103A

[図103B]

FIG.103B



[図104A]

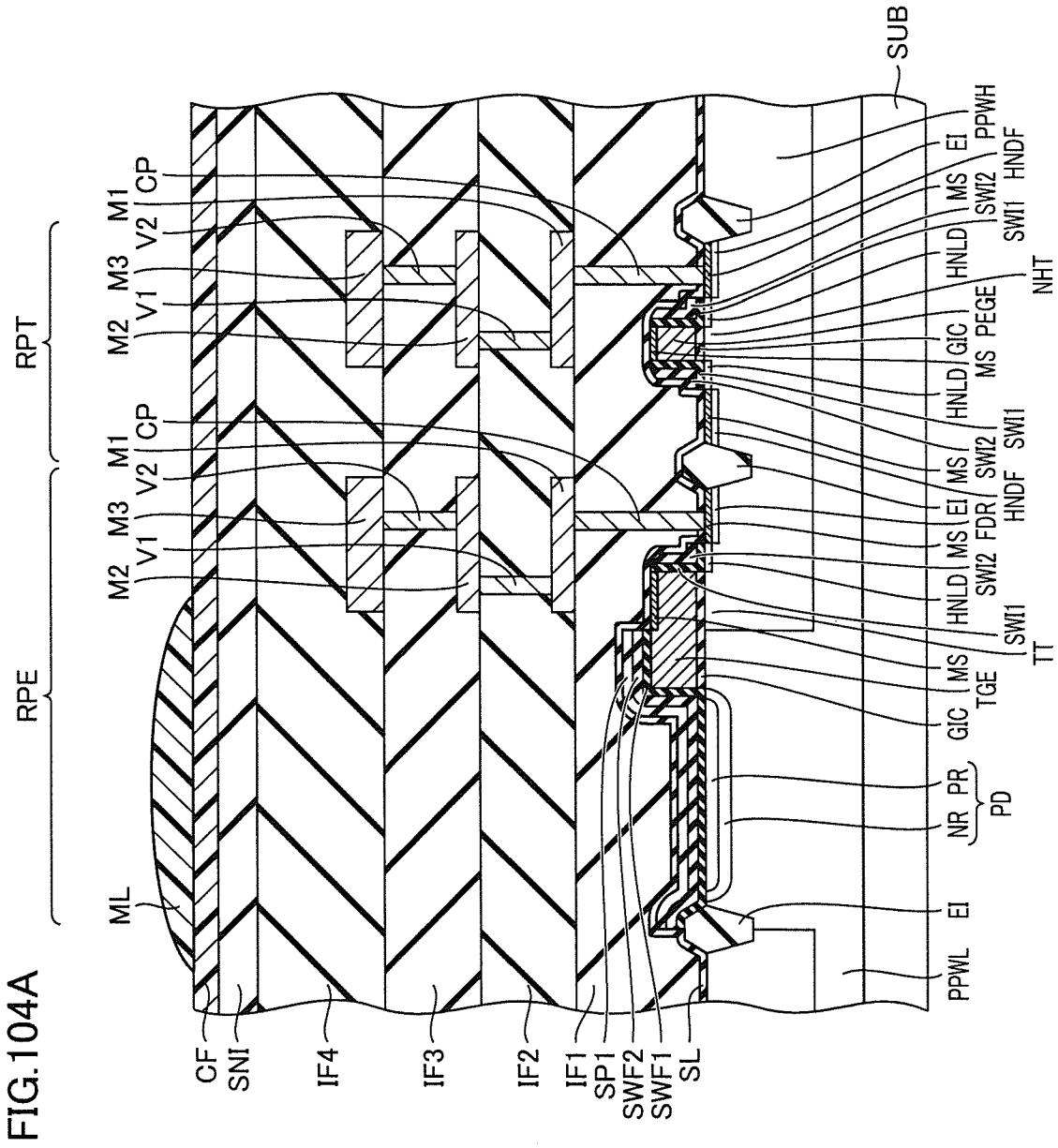


FIG.104A

[図104B]

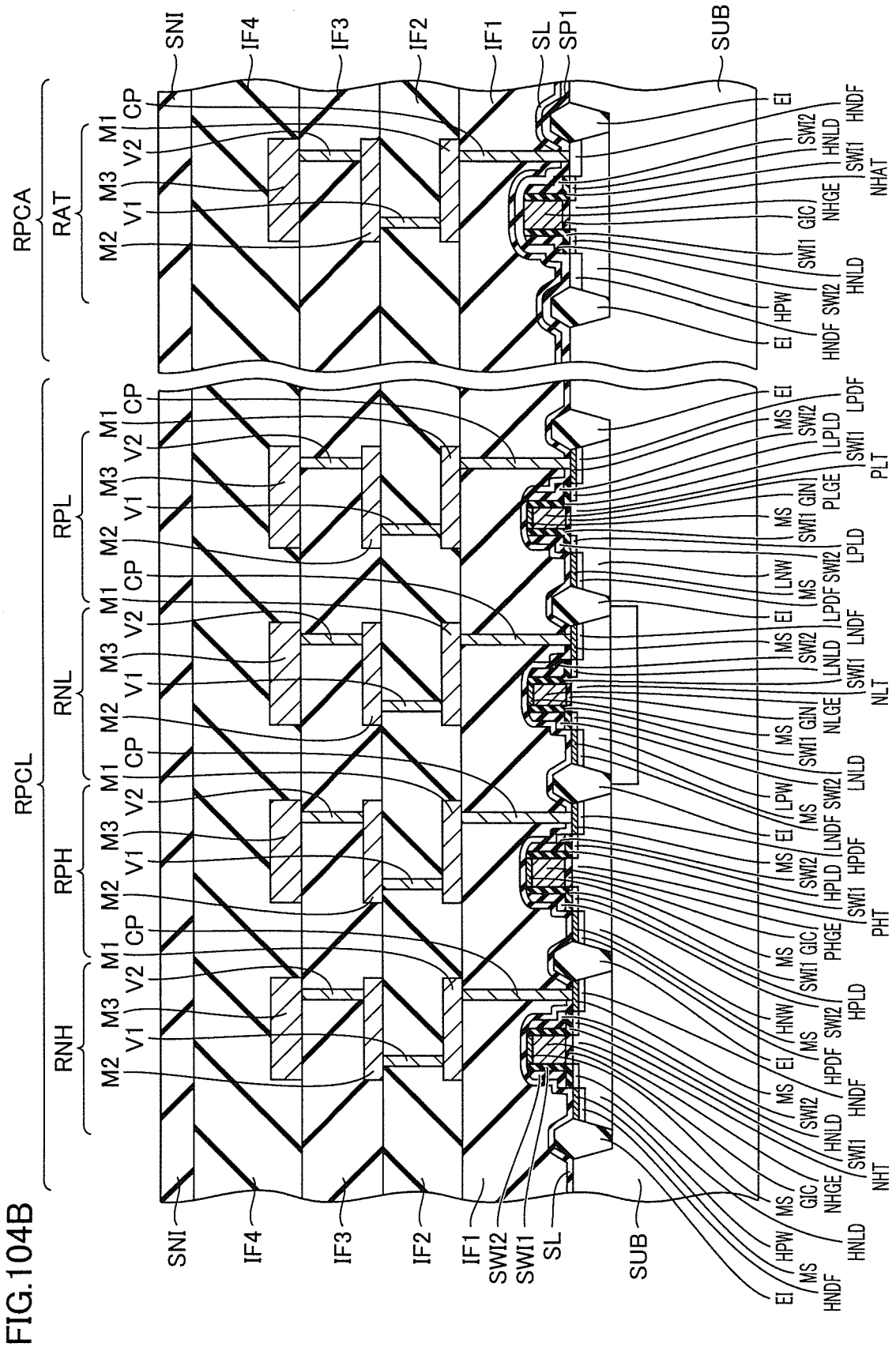
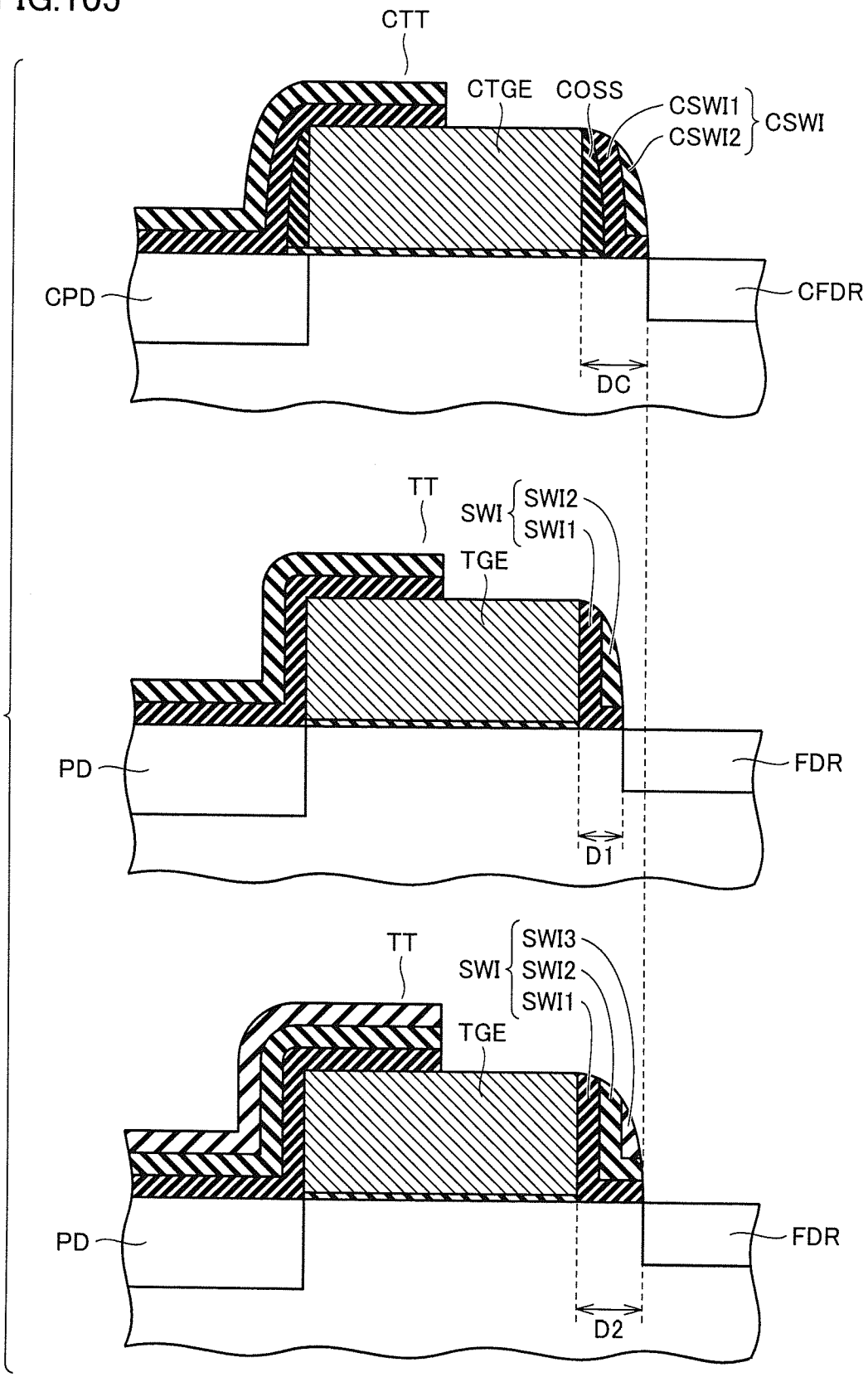


FIG.104B

[図105]

FIG.105


CTT
CTGE
COSS
CSWI1
CSWI2
CSWI
CPD
CFDR
DC
TT
SWI
SWI2
SWI1
TGE
PD
FDR
D1
TT
SWI
SWI3
SWI2
SWI1
TGE
PD
FDR
D2

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2012/077855

A. CLASSIFICATION OF SUBJECT MATTER
H01L27/146(2006.01)i, *H04N5/374*(2011.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
H01L27/146, H04N5/374

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2013
Kokai Jitsuyo Shinan Koho	1971-2013	Toroku Jitsuyo Shinan Koho	1994-2013

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X A	JP 2010-56515 A (Sony Corp.), 11 March 2010 (11.03.2010), entire text; all drawings & US 2010/0026866 A1 & CN 101640210 A & KR 10-2010-0014170 A & TW 201021204 A	8,11 1-7,9-10, 12-13
A	WO 2007/055141 A1 (Nikon Corp.), 16 May 2007 (16.05.2007), entire text; all drawings & US 2009/0045477 A1	1-13
A	JP 2008-041958 A (Sharp Corp.), 21 February 2008 (21.02.2008), entire text; all drawings & WO 2008/018329 A1 & TW 200828578 A	1-13

☒ Further documents are listed in the continuation of Box C. ☐ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
18 January, 2013 (18.01.13)	29 January, 2013 (29.01.13)
Name and mailing address of the ISA/ Japanese Patent Office Facsimile No.	Authorized officer Telephone No.

Form PCT/ISA/210 (second sheet) (July 2009)

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2012/077855

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2009-026848 A (Panasonic Corp.), 05 February 2009 (05.02.2009), entire text; all drawings & US 2009/0020795 A1	1-13

国際調査報告

国際出願番号　ＰＣＴ／ＪＰ２０１２／０７７８５５

Ａ．　発明の属する分野の分類（国際特許分類（ＩＰＣ））

Int.Cl.　H01L27/146(2006.01)i, H04N5/374(2011.01)i

Ｂ．　調査を行った分野

調査を行った最小限資料（国際特許分類（ＩＰＣ））

Int.Cl.　H01L27/146, H04N5/374

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	１９２２－１９９６年
日本国公開実用新案公報	１９７１－２０１３年
日本国実用新案登録公報	１９９６－２０１３年
日本国登録実用新案公報	１９９４－２０１３年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

Ｃ．　関連すると認められる文献

引用文献のカテゴリー＊	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
X	JP 2010-56515 A (ソニー株式会社) 2010.03.11, 全文, 全図 & US 2010/0026866 A1 & CN 101640210 A & KR 10-2010-0014170 A	8,11
A	& TW 201021204 A	1-7,9-10, 12-13
A	WO 2007/055141 A1 (株式会社ニコン) 2007.05.16, 全文, 全図 & US 2009/0045477 A1	1-13

☑　Ｃ欄の続きにも文献が列挙されている。

☐　パテントファミリーに関する別紙を参照。

＊　引用文献のカテゴリー

「Ａ」特に関連のある文献ではなく、一般的技術水準を示すもの

「Ｅ」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「Ｌ」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）

「Ｏ」口頭による開示、使用、展示等に言及する文献

「Ｐ」国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献

「Ｔ」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「Ｘ」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Ｙ」特に関連のある文献であって、当該文献と他の１以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「＆」同一パテントファミリー文献

国際調査を完了した日 １８．０１．２０１３	国際調査報告の発送日 ２９．０１．２０１３
国際調査機関の名称及びあて先 日本国特許庁（ＩＳＡ／ＪＰ） 郵便番号１００－８９１５ 東京都千代田区霞が関三丁目４番３号	特許庁審査官（権限のある職員）　５Ｆ　３０３５ 柴山　将隆 電話番号　０３－３５８１－１１０１　内線　３５１６

Ｃ（続き）．　関連すると認められる文献

引用文献のカテゴリー＊	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
A	JP 2008-041958 A (シャープ株式会社) 2008.02.21, 全文, 全図 & WO 2008/018329 A1 & TW 200828578 A	1-13
A	JP 2009-026848 A (パナソニック株式会社) 2009.02.05, 全文, 全図 & US 2009/0020795 A1	1-13