

**POLSKA  
RZECZPOSPOLITA  
LUDOWA**



**URZĄD  
PATENTOWY  
PRL**

**OPIS PATENTOWY  
PATENTU TYMCZASOWEGO**

**125 940**

Patent tymczasowy dodatkowy  
do patentu nr ———

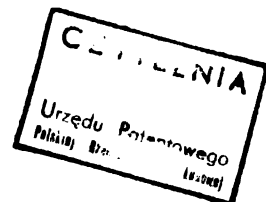
Int. Cl.<sup>3</sup> B60T 8/02  
G01P 15/04

Zgłoszono: 17.12.80 (P. 228550)

Pierwszeństwo ———

Zgłoszenie ogłoszono: 30.10.81

Opis patentowy opublikowano: 30.05.1984



Twórca wynalazku: Piotr Piasecki

Uprawniony z patentu tymczasowego: Politechnika Łódzka,  
Łódź (Polska)

**Układ przeciwblokujący  
z prognozowaniem prędkości chwilowej pojazdu**

Przedmiotem wynalazku jest układ przeciwblokujący z prognozowaniem prędkości chwilowej pojazdu, wykonany w technice cyfrowej.

Znany z opisu patentowego nr 113 907 układ działający na zasadzie prognozowania pożądaney prędkości chwilowej pojazdu zawiera przetwornik sygnałów dostarczanych z nadajnika obrotów koła jezdneho, układ bramkowania spełniający funkcję pamięci i przetwornik sygnału przekazywanego do jednego z wejść bloku tworzenia pożądaney częstotliwości obrotów. Do pozostałych wejść bloku tworzenia pożądaney częstotliwości obrotów jest dołączony generator zmiennej niezależnej oraz rejestrator zmiennej niezależnej. Wyjście bloku tworzenia pożądaney częstotliwości obrotów jest dołączone do bloku porównywania sygnałów, do którego jest przyłączone ponadto jedno z wejść przetwornika sygnałów z nadajnika obrotów. Jedno z wyjść bloku porównywania sygnałów jest dołączone do rejestratora zmiennej niezależnej, połączonego z generatorem zmiennej niezależnej, zaś drugie wyjście tego bloku stanowi wyjście układu.

W przedstawionym układzie ujawniono istoty sposobu regulacji nachylenia krzywej prognozowej, decydującej o skuteczności i elastyczności działania układu przeciwblokującego.

Istota rozwiązania według wynalazku, w którym jest zastosowany znany układ formowania impulsów o częstotliwości proporcjonalnej do prędkości koła, a generowanych przez nadajnik współpracujący z kołem jezdny, układ porównywania prędkości rzeczywistej i prędkości programowanej, układ generatorów oraz układ sterujący, polega na tym, że wejście zegarowe licznika pierwszej prędkości programowej połączonego z układem obniżania poziomu pierwszej prędkości programowanej jest połączone z wyjściem podzielnika częstotliwości, którego jedno wejście jest dołączone do wyjścia równoległego układu wyliczania czasu otwarcia zaworu, a drugie wejście jest połączone z zespołem generatorów generujących sygnały o stałych częstotliwościach, wybranych w dołączonej do zespołu generatorów układzie sterowania, którego wyjścia są dołączone ponadto do układu wyznaczania czasu otwarcia zaworu oraz licznika pierwszej prędkości programowanej.

W układzie według wynalazku zmianę szybkości opadania prędkości programowej osiąga się poprzez odpowiednie dobranie częstotliwości sygnałów generowanych przez zespół generatorów.

Przedmiot wynalazku jest przedstawiony w przykładzie wykonania na rysunku, na którym fig. 1 przedstawia schemat blokowy układu, a fig. 2 wykresy prędkości koła  $V_k$  oraz prędkości

programowanej pierwszej  $V_{p1}$  i drugiej  $V_{p2}$ . Układ posiada dwa wejścia A i B oraz jedno wyjście C. Do wejścia A jest przyłączony z zewnątrz nadajnik impulsów z koła jeźdnego. Częstotliwość przebiegu prostokątnego przyłożonego do wejścia A jest wprost proporcjonalna do prędkości koła. Do wejścia B jest przyłączony z zewnątrz czujnik położenia pedału hamulca. Sygnał przyłożony do wejścia B jest sygnałem dwustanowym — pedał wciśnięty/pedal puszczone. Wyjście C jest wyprowadzone na zewnątrz i przyłączone do wzmacniacza zaworu. Sygnał otrzymywany na wyjściu C jest sygnałem dwustanowym — zawór wyłączony/zawór załączony.

Wejście A układu przeciwoślizgowego jest przyłączone do wejścia układu formowania impulsów 1, którego wyjście przyłączone jest do wejścia układu 2 wyliczania iloczynu prędkości aktualnej koła  $V_k$  i poślizgu  $s$  oraz do wejścia układu 3 wyliczania prędkości aktualnej koła  $V_k$ . Wyjścia układów 2 i 3 są wyjściami równoległymi, co oznacza że wartość iloczynu prędkości aktualnej koła  $V_k$  i wielkości stałej poślizgu  $s$  oraz wartości prędkości aktualnej koła  $V_k$  są przedstawione w postaci  $n$ -bitowych słów binarnych. Wyjścia układów 2 i 3 są dołączone do wejść sumatora 4, którego wyjście jest połączone z wejściem informacyjnym (równoległym) licznika 5 prędkości programowanej  $V_{p1}$ . W każdej chwili czasowej określonej przez częstotliwość działania układów 2 i 3 na wejściu informacyjnym licznika 5 pojawią się wielkości  $V_k(1-s)$ . Wejście zegarowe licznika 5 prędkości programowanej  $V_{p1}$  jest połączone z wyjściem podzielnika częstotliwości 9, a wejścia sterujące licznika 5 prędkości programowanej  $V_{p1}$  są połączone z pierwszym wyjściem układu sterowania 7, zaś wyjście licznika 5 jest dołączone do wejścia układu 6 obniżania poziomu prędkości programowanej  $V_{p1}$  do poziomu  $V_{p2}$  oraz do wejścia układu sterowania 7. Wyjście układu 6 jest dołączone do kolejnego wejścia układu sterowania 7 do pozostałych wejść, do którego są dołączone wyjście układu 3 wyznaczania prędkości aktualnej koła  $V_k$  oraz wejście B układu przeciwoślizgowego. Drugie wyjście układu sterowania 7 jest przyłączone do wejścia układu 8 wyznaczania czasu  $\Delta t$  otwarcia zaworu, którego wyjście przyłączone jest do wejścia równoległego podzielnika częstotliwości 9. Wejście zegarowe podzielnika częstotliwości 9 jest połączone z wyjściem zespołu generatorów 10, którego wyjście jest połączone z trzecim wyjściem układu sterowania 7. Czwarte wyjście układu sterowania 7 stanowi wyjście C układu.

Praca układu podzielona jest na cykle. Dla pierwszego cyklu generowane są następujące zależności:

$$V_{p1}(t) = V_0 \cdot (1 - s) - z_0 \cdot t$$

$$V_{p2}(t) = V_{p1}(t) - p$$

Dla cyklu drugiego i następnych:

$$V_{p1}(t) = V_{p1}(t_1) - a/\Delta t \cdot t$$

$$V_{p2}(t) = V_{p1}(t) - p$$

gdzie:

- $V_{p1}$  — prędkość programowana pierwsza
- $V_{p2}$  — prędkość programowana druga
- $t_1$  — moment zakończenia cyklu poprzedniego
- $a, z_0, s, p$  — wielkości stałe
- $V_0$  — prędkość koła w momencie rozpoczęcia hamowania
- $\Delta$  — czas otwarcia zaworu

Po załączeniu napięcia zasilania układu sterowania 7 zapewnia wyzerowanie licznika 5 prędkości programowanej  $V_{p1}$  oraz wyzerowanie wyjścia równoległego układu 8 wyznaczania czasu  $\Delta t$  otwarcia zaworu. Podczas jazdy samochodem, gdy pedał hamulca nie jest wciśnięty, na bieżąco określana jest prędkość aktualna koła jeźdnego  $V_k$  (w układzie 3) oraz iloczyn  $V_k \cdot s$  (w układzie 2). Wielkości te są odejmowane binarnie w sumatorze 4, a wielkość  $V(1-s)$  uzyskana w wyniku sumowania podawana jest na bieżąco na wejście informacyjne licznika 5 prędkości programowanej  $V_{p1}$ . Wciśnięcie pedału hamulca (pojawienie się odpowiedniego stanu logicznego na wejściu B układu) rozpoczyna cykl pracy układu przeciwoślizgowego. Wygenerowany zostaje przez układ sterowania 7 impuls zapisujący stan wejść informacyjnych do licznika 5. Układ 8 w dalszym ciągu wysterowuje linie wejściowe do układu podzielnika częstotliwości 9 w stanie zero, natomiast układ generatorów 10 generuje przebieg prostokątny o stałej częstotliwości  $f_0$  wybranej przez odpowiednie wysterowanie układu 10 z układu sterowania 7. Wobec powyższego na wejście zliczające

licznika 5 podany jest przebieg o częstotliwości  $f_0$ . Licznik 5 jest licznikiem rewersyjnym, zatem każdemu cyklowi generatora 10 odpowiada zmniejszenie stanu licznika o jeden, a tym samym zmniejszenie prędkości programowanej  $V_{p1}$  oraz prędkości programowanej  $V_{p2}$  uzyskanej przez odjęcie wartości stałej  $p$  od  $V_{p1}$  u układzie 6. Regulując częstotliwość jednego generatora w zespole 10 można uzyskać zmianę szybkości opadania prędkości programowanej  $V_{p1}$ . W momencie, gdy wartość prędkości koła  $V_k$  stanie się mniejsza od wartości prędkości programowanej  $V_{p1}$  (wyjście licznika 5) układ sterowania 7 powoduje wystereowanie linii wyjściowej C i jednocześnie w układzie 8 rozpoczyna się proces obliczania czasu  $\Delta t$  otwarcia zaworu. Wykrycie chwili, gdy prędkość koła  $V_k$  staje się większa od prędkości programowanej drugiej  $V_{p2}$  (wyjście układu 6) powoduje zanik wystereowania linii wyjściowej C oraz zakończenie procesu odliczania w układzie 8 czasu  $\Delta t$  otwarcia zaworu. Jednocześnie, jeśli był to pierwszy cykl pracy układu przeciwpoślizgowego zmienione zostaje wystereowanie zespołu generatorów 10 i w związku z tym na wejście zliczające podzielnika częstotliwości 9 podany jest przebieg prostokątny o częstotliwości  $f_1$ . Na wyjściu podzielnika 9, a jednocześnie na wejściu zliczającym licznika 5 pojawia się przebieg prostokątny o częstotliwości  $f_p = f_1 / \Delta t$ . W ten sposób zostaje zrealizowana zmiana szybkości opadania prędkości programowanej  $V_{p1}$  i  $V_{p2}$  zgodnie z założeniem. Poprzez regulację częstotliwości generatora 10 uzyskuje się zmianę wartości współczynnika  $a$  w równaniu:

$$V_{p1} = V_{p1}(t_1) - a / \Delta t \cdot t$$

Od tej chwili powtarza się cykl działania układu — detekcja przecięcia się prędkości koła  $V_k$  z prędkością  $V_{p1}$ , odliczanie czasu  $\Delta t$ , detekcja przecięcia się prędkości koła  $V_k$  z prędkością  $V_{p2}$ , zmiana szybkości opadania prędkości programowanej, aż do chwili, gdy  $V_{p1}$  osiągnie wartość minimalną, (założoną z góry, na przykład 5 km/h), wtedy następuje zablokowanie układu przeciwpoślizgowego.

#### Zastrzeżenia patentowe

1. Układ przeciwblokujący z prognozowaniem prędkości chwilowej pojazdu, wyposażony w układ formowania impulsów o częstotliwości proporcjonalnej do prędkości koła, a generowanych przez nadajnik impulsów współpracujących z kołem jezdny, układ porównywania prędkości rzeczywistej i prędkości programowanej, układ generatorów oraz układ sterujący, **znamienny tym**, że wejście zegarowe licznika (5) pierwszej prędkości programowanej ( $V_{p1}$ ) połączonego z wejściem układu (6) obniżania poziomu pierwszej prędkości programowanej ( $V_{p1}$ ) do poziomu drugiej prędkości programowanej ( $V_{p2}$ ), jest połączone z wyjściem podzielnika częstotliwości (9), którego jedno wejście jest dołączone do wyjścia równoległego układu (8) wyliczania czasu ( $\Delta t$ ) otwarcia zaworu, a drugie wejście jest połączone z zespołem generatorów (10) generujących sygnały o stałych częstotliwościach ( $f_0, f_1, \dots$ ) wybranych, w dołączonym jednym ze swych wyjść do zespołu generatorów (10), układzie sterowania (7), którego pozostałe wyjścia są dołączone do układu (8) wyznaczania czasu ( $\Delta t$ ) otwarcia zaworu, do licznika (5) pierwszej prędkości programowanej ( $V_{p1}$ ), którego wyjście jest dołączone do jednego z wejść układu sterowania (7), do pozostałych wejść którego są dołączone układ (6) obniżania pierwszej prędkości programowanej ( $V_{p1}$ ) oraz wyjście układu (3) wyliczania prędkości aktualnej koła ( $V_k$ ), przy czym jedno z wejść układu sterowania (7) stanowi wejście (B) całego układu przeciwblokującego, a jedno z jego wyjść, wyjście (C) tego układu.

2. Układ według zastrz. 1, **znamienny tym**, że zespół generatorów (10) zawiera co najmniej dwa generatory.

125940

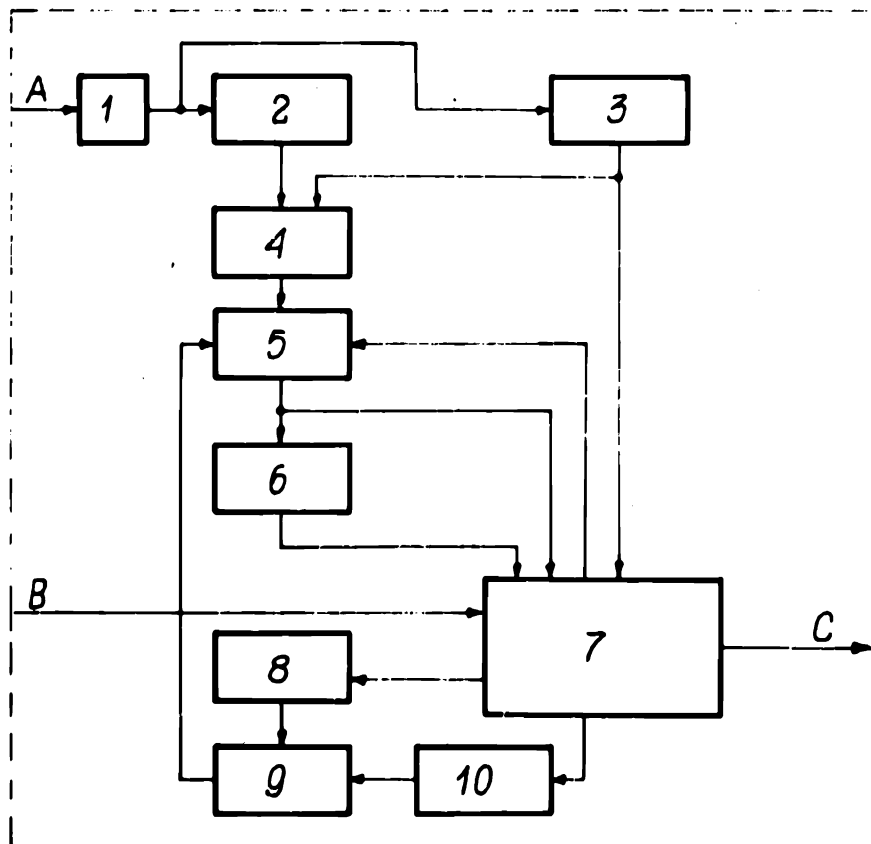
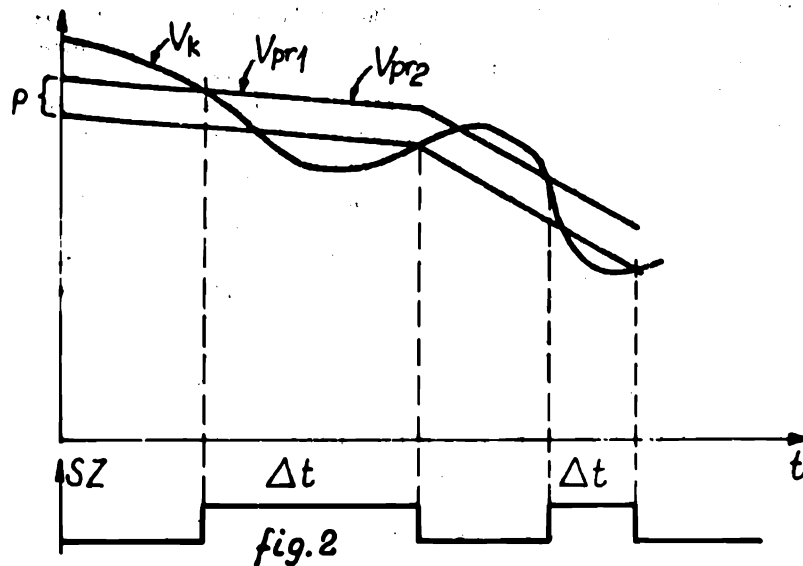


fig. 1