



(10) **DE 10 2014 103 276 A1** 2014.09.18

(12)

Offenlegungsschrift

(21) Aktenzeichen: **10 2014 103 276.4**

(22) Anmeldetag: **12.03.2014**

(43) Offenlegungstag: **18.09.2014**

(51) Int Cl.: **G11C 11/16 (2006.01)**

(30) Unionspriorität:

61/785,908 **14.03.2013** **US**

61/798,578 **15.03.2013** **US**

13/851,274 **27.03.2013** **US**

(74) Vertreter:

**KUHLEN & WACKER Patent- und
Rechtsanwaltsbüro, 85354 Freising, DE**

(71) Anmelder:

**Samsung Electronics Co., Ltd., Suwon-si,
Gyeonggi-do, KR**

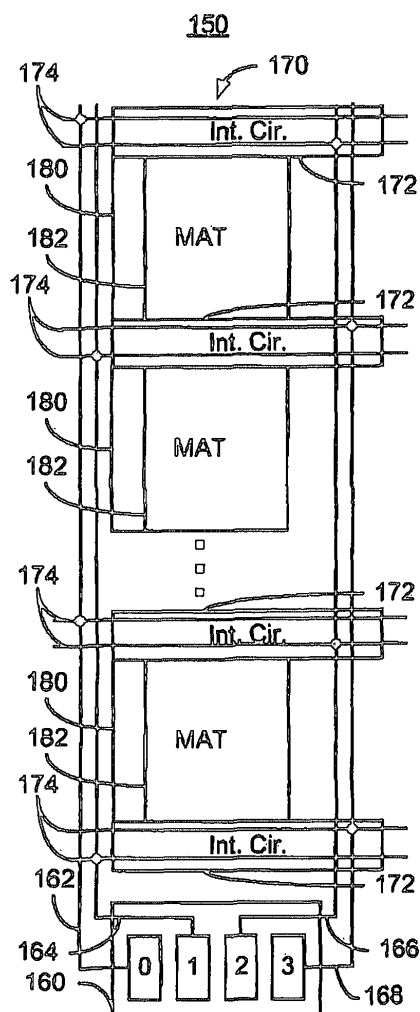
(72) Erfinder:

**Ong, Adrian E., Pleasanton, Calif., US;
Khvalkovskiy, Alexey Vasilyevitch, Milpitas, Calif.,
US; Apalkov, Dmytro, San Jose, Calif., US**

Die folgenden Angaben sind den vom Anmelder eingereichten Unterlagen entnommen

(54) Bezeichnung: **Architektur für magnetische Speicher mit magnetischen Tunnelkontakten, die auf Spin-Bahn-Wechselwirkung basierendes Schalten verwendet**

(57) Zusammenfassung: Ein magnetischer Speicher (100, 200–200''', 300–300''') weist Speicher-Array-Kacheln (MATs) (180, 180', 200, 200'–200''', 300–300'''), Zwischenschaltkreise, globale Bitleitungen und globale Schaltkreise auf. Jede MAT (180, 180', 200, 200'–200''', 300–300''') weist Bitleitungen (184, 230–230''', 330–330'''), Wortleitungen (218–218''', 318–318''') und magnetische Speicherzellen (102, 190, 210–210''', 310–310''') auf, welche (einen) magnetische(n) Kontakt(e) (110, 192, 212–212''', 312–312'''), (eine) Auswahlvorrichtung(en) (104, 194, 214–214''', 314–314''') und wenigstens einen Teil einer aktiven Spin-Bahn-Wechselwirkungs(SO)-Schicht (122) benachbart zu dem (den) magnetischen Kontakt(en) haben. Die aktive SO-Schicht (122) übt ein SO-Drehmoment auf den (die) magnetischen Kontakt(e) (110, 192, 212–212''', 312–312''') aufgrund eines Präkonditionierungsstroms, welcher durch die aktive SO-Schicht hindurchtritt, aus. Der (die) magnetische Kontakt(e) (110, 192, 212–212''', 312–312''') ist (sind) programmierbar unter Verwendung von Schreibstrom (Schreibströmen), welche durch den (die) magnetischen Kontakt(e) (110, 192, 212–212''', 312–312''') getrieben werden und den Präkonditionierungsstrom. Die Bit(184, 230–230''', 330–330''')- und Wortleitungen (218–218''', 318–318''') entsprechen den magnetischen Speicherzellen (102, 190, 210–210''', 310–310'''). Die Zwischenschaltkreise steuern Lese- und Schreiboperationen innerhalb der MATs (180, 180', 200, 200'–200''', 300–300'''). Jede globale Bitleitung (162, 164, 166, 168, 166', 168') entspricht einem Abschnitt der MATs (180, 180', 200, 200'–200''', 300–300'''). Die globalen Schaltkreise wählen aus und treiben Abschnitte der globalen Bitleitungen (162, 164, 166, 168, 166', 168') für Leseoperationen und Schreiboperationen.



Beschreibung**QUERVERWEIS AUF
VERWANDTE ANMELDUNGEN**

[0001] Diese Anmeldung beansprucht den Vorzug der vorläufigen Patentanmeldung mit der Seriennummer 61/785,908, welche am 14. März 2013 eingereicht wurde, welche den Titel „Architektur für magnetische Speicher mit magnetischen Tunnelkontakten, die auf Spin-Bahn-Wechselwirkung basierendes Schalten verwendet“ trägt, welche dem Begünstigten der vorliegenden Anmeldung abgetreten wurde und hierin durch Bezugnahme mit eingebunden ist. Diese Anmeldung beansprucht auch den Vorzug der vorläufigen Patentanmeldung mit der Seriennummer 61/798,578, welche am 15. März 2013 eingereicht wurde, welche den Titel Architektur für magnetische Speicher mit magnetischen Tunnelkontakten, die auf Spin-Bahn-Wechselwirkung basierendes Schalten verwendet trägt, welche dem Begünstigten der vorliegenden Anmeldung abgetreten wurde und hierin durch Bezugnahme mit eingebunden ist.

HINTERGRUND DER ERFINDUNG

[0002] Magnetische Speicher, insbesondere magnetische Direktzugriffsspeicher (MRAMs = Magnetic Random Access Memories), haben aufgrund ihres Potenzials für eine hohe Lese-/Schreibgeschwindigkeit, einer exzellente Standfestigkeit, einer Nichtflüchtigkeit und einer niedrigen Leistungsaufnahme während des Betriebs zunehmendes Interesse auf sich gezogen. Ein MRAM kann Informationen unter Verwendung magnetischer Materialien als ein Informationsaufzeichnungsmedium speichern. Ein Typ von MRAM ist ein Spin-Transfer-Drehmoment-Direktzugriffsspeicher (STT-RAM = Spin Transfer Torque Random Access Memory). STT-RAM verwendet magnetische Kontakte, welche wenigstens teilweise durch einen Strom, welcher durch den magnetischen Kontakt getrieben wird, geschrieben bzw. beschrieben werden. Ein Spin-polarisierter Strom, welcher durch den magnetischen Kontakt getrieben wird, übt ein Spin-Drehmoment auf die magnetischen Momente in dem magnetischen Kontakt aus. Als ein Ergebnis kann (können) (eine) Schicht(en), welche magnetische Momente hat (haben), welche auf das Spin-Drehmoment ansprechen, in einen erwünschten Zustand geschaltet werden. Es ist erwünscht, dass ein herkömmlicher STT-RAM die schnelle Lese- und Schreibgeschwindigkeit des SRAM, die Kapazität und Kostenvorteile des DRAM und die Nichtflüchtigkeit von Flashspeicher (Standby-Leistung von 0) gekoppelt mit einer im Wesentlichen unbeschränkten Standhaftigkeit (beispielsweise größer als 10^{15} -Zyklen) kombiniert. Wie untenstehend beschrieben ist, verwendet der STT-RAM einen bi-direktionalen Strom, um Daten zu schreiben. Solche Schreiboperationen können ohne eine Assistenz von einem Ma-

gnetfeld, Wärme oder anderen Energiequellen durchgeführt werden. Demzufolge kann der STT-RAM die geringste Schreibenergie von aufkommenden Speichertechnologien haben.

[0003] Beispielsweise stellen die **Fig. 1** bis **Fig. 2** einen herkömmlichen magnetischen Tunnelkontakt (MTJ = Magnetic Tunneling Junction) **10** dar, wie er in einem herkömmlichen STT-RAM **50** verwendet werden kann. **Fig. 1** ist ein Diagramm des herkömmlichen MTJ **10**, während **Fig. 2** das Schaltbild des Teils des herkömmlichen STT-RAM **50** darstellt, welcher den herkömmlichen MTJ **10** aufweist. Der herkömmliche MTJ **10** befindet sich typischerweise an einem Bodenkontakt **11**, verwendet (eine) herkömmliche Keimschicht(en) **12** und weist eine herkömmliche antiferromagnetische (AFM = antiferromagnetic) Schicht **14**, eine herkömmliche gepinnte oder Referenzschicht **16**, eine herkömmliche Tunnelsperrschicht **18**, eine herkömmliche freie Schicht **20** und eine herkömmliche Deckschicht **22** auf. Ebenso ist ein oberer Kontakt **24** gezeigt. Ein oberer und ein unterer Kontakt können mit der Auswahlvorrichtung **62**, welche in **Fig. 2** dargestellt ist, gekoppelt sein.

[0004] Der herkömmliche STT-RAM **50** weist eine herkömmliche magnetische Speicherzelle **60** auf, welche den herkömmlichen MTJ **10** und eine Auswahlvorrichtung **62** aufweist. Die Auswahlvorrichtung **62** ist im Allgemeinen ein Transistor wie beispielsweise ein NMOS-Transistor und weist eine Drain **66**, eine Source **64** und ein Gate **68** auf. Ebenso dargestellt sind eine Wortleitung **72**, eine Bitleitung **74** und eine Sourceleitung **70**. Die Wortleitung **72** ist rechtwinklig zur Bitleitung **74** orientiert. Die Sourceleitung **70** ist typischerweise entweder parallel oder rechtwinklig zu der Bitleitung **74** abhängig von der spezifischen Architektur, welche für den herkömmlichen STT-RAM **1** verwendet wird. Die Bitleitung **74** ist mit dem MTJ **10** verbunden, während die Sourceleitung mit der Source **64** der Auswahlvorrichtung **62** verbunden ist. Die Wortleitung **72** ist mit dem Gate **68** verbunden.

[0005] Der herkömmliche STT-RAM **50** programmiert die magnetische Speicherzelle **60** durch ein Treiben eines bi-direktionalen Stroms durch die Zelle **60**. Insbesondere ist der MTJ **10** konfiguriert, um änderbar zwischen einem Hoch- und einem Niedrig-Widerstandszustand zu sein, und zwar durch einen Strom, welcher durch den herkömmlichen MTJ **10** fließt. Beispielsweise kann der MTJ **10** ein magnetischer Tunnelkontakt (MTJ = Magnetic Tunneling Junction) oder eine andere magnetische Struktur sein, welche unter Verwendung des Spin-Transfer-Effekts beschrieben werden kann. Typischerweise wird dies erreicht durch ein Sicherstellen, dass der MTJ **10** beispielsweise eine ausreichend kleine Querschnittsfläche hat, sowie andere Merkmale, welche zum Schalten unter Verwendung des Spin-Transfer-Effekts erstrebenswert sind. Wenn die Stromdichte

ausreichend groß ist, können die Ladungsträger beziehungsweise Stromträger, welche durch den MTJ **10** getrieben werden, ausreichend Drehmoment auswirken, um den Zustand des MTJ **10** zu ändern. Wenn der Schreibstrom in eine Richtung getrieben wird, kann der Zustand von einem Niedrig-Widerstandszustand zu einem Hoch-Widerstandszustand geändert werden. Wenn der Schreibstrom durch den MTJ **10** in der entgegengesetzten Richtung hindurch passiert wird, kann der Zustand von einem Hoch-Widerstandszustand zu einem Niedrig-Widerstandszustand geändert werden.

[0006] Während Schreiboperationen ist die Wortleitung **72** high beziehungsweise hoch und schaltet die Auswahlvorrichtung **62** an. Der Schreibstrom fließt entweder von der Bitleitung **74** zu der Sourceleitung **70** oder umgekehrt, abhängig von dem Zustand, welcher zu der magnetischen Speicherzelle **60** zu schreiben ist. Das magnetische Moment **21** der herkömmlichen freien Schicht **20** kann demnach geändert werden. Während Leseoperationen wählt der Spaltendecoder (nicht gezeigt) die erwünschten Bitleitungen **74** aus. Ein Zeilendecoder (nicht gezeigt in **Fig. 2**) aktiviert ebenso die angemessene(n) Wortleitung(en) **72**. Demnach ist die Wortleitung **72** high, die Auswahlvorrichtung **62** aktivierend. Demzufolge fließt ein Lese-Strom von der Bitleitung **74** zu der Sourceleitung **70**. Zusätzlich zu dem Lesestrom (I_{Data} in **Fig. 2**), welcher durch die Zelle fließt, welche gelesen wird, werden ebenso Referenzströme durch Referenzwiderstände (in **Fig. 2** nicht gezeigt) getrieben. Die Ausgangssignale sind für einen Leseverstärker (nicht gezeigt) vorgesehen.

[0007] Obwohl der herkömmliche MTJ **10** und der STT-RAM **50** unter Verwendung von Spin-Transfer beschrieben werden können und in einem STT-RAM verwendet werden können, gibt es Nachteile. Beispielsweise können die Schreibfehlerraten höher als erwünscht sein für Speicher, welche eine akzeptable Pulsbreite haben. Die Schreibfehlerrate (WER = Write Error Rate) ist die Wahrscheinlichkeit, dass die Zelle **60** (das heißt die Magnetisierung **21** der freien Schicht **20** des herkömmlichen magnetischen Kontakts) nicht geschaltet wird, wenn sie einem Strom ausgesetzt wird, welcher wenigstens gleich zu dem typischen Schaltstrom ist. Es ist erwünscht, dass die WER 10^{-9} oder weniger ist. Eine WER von 10^{-21} ist erwünscht, um kompatibel mit einem DRAM zu sein. Es können jedoch sehr hohe Ströme benötigt werden, um ein Schalten der herkömmlichen freien Schicht **20** bei diesem WER-Wert zu erreichen. Zusätzlich wurde bestimmt, dass die WER eine Herausforderung zum Verbessern für kürzere Schreibstimpulse sein kann. Für höhere Pulsbreiten hat die WER gegenüber der Spannung, welche an den MTJ **10** angelegt wird, eine höhere Steigung. Demnach kann eine Anwendung einer höheren Spannung für dieselbe Pulsbreite eine signifikante Verringerung in der

WER mit sich bringen. Wenn sich jedoch die Pulsbreite verkürzt, verringert sich die Steigung der WER-Kurven. Für eine abnehmende Pulsbreite ist weniger wahrscheinlich, dass eine Zunahme in der Spannung und/oder dem Strom eine Verringerung in der WER mit sich bringt. Bei ausreichend kurzen Pulsen führen auch hohe Spannungen/Ströme nicht zu einer geringeren Fehlerrate. Demzufolge können Speicher, welche den herkömmlichen MTJ **10** einsetzen eine unakzeptabel hohe WER haben, welche nicht durch einen Anstieg in der Spannung geheilt werden kann.

[0008] Weiterhin werden, obwohl ein einzelner magnetischer Tunnelkontakt in **Fig. 1** gezeigt ist, oft duale magnetische Tunnelkontakte verwendet, um ein ausreichend hohes Spin-Übertragsdrehmoment zum Schalten zu erhalten. Der duale magnetische Tunnelkontakt hat eine einzelne freie Schicht, welche durch zwei Tunnelsperrschichten sandwichartig eingeschlossen ist. Jede Tunnelsperrschicht ist zwischen der freien Schicht und einer Referenzschicht. Die zweite (obere) Tunnelsperrschicht eines dualen magnetischen Tunnelkontakts kann eine Herausforderung bezüglich des Wachstums mit einer angemessenen Kristallstruktur sein. Weiterhin haben, um solch ein hohes Drehmoment zu erhalten, die Referenzschichten ihre magnetischen Momente in entgegengesetzten Richtungen fixiert. Als ein Ergebnis gibt es eine Auslöschung des Magnetwiderstands, was das Lesesignal niedriger macht. Solch eine Verringerung im Signal ist unerwünscht.

[0009] Darüber hinaus ist es wünschenswert, einen STT-RAM vorzusehen, welcher skalierbar ist und ausreichend schnelle Zugriffszeiten hat, um eine Entwicklung als ein nichtflüchtiger Speicher einer nächsten Generation fortzusetzen. Ein Bereitstellen solch eines Speichers mit den obigen beschriebenen Herausforderungen kann schwierig oder unmöglich sein.

[0010] Demzufolge ist das, was benötigt wird, ein Verfahren und ein System, welches die Leistungsfähigkeit der Spin-Transfer-Drehmoment-basierten Speicher verbessern kann. Das Verfahren und System, welche hierin beschrieben werden, adressieren solch eine Notwendigkeit.

KURZFASSUNG DER ERFINDUNG

[0011] Ein Verfahren und ein System sehen einen magnetischen Speicher vor, welcher Speicheranordnungs- beziehungsweise Speicherarray-Kacheln beziehungsweise -Kacheln (MATs = Memory Array Tiles), Zwischenschaltkreise, globale Bitleitungen und globale Schaltkreise aufweist. Jede MAT weist Bitleitungen, Wortleitungen und magnetische Speicherzellen, welche wenigstens einen magnetischen Kontakt, wenigstens eine Auswahlvorrichtung und wenigstens einen Teil einer aktiven Spin-Bahn-Wechselwirkung(SO)-Schicht benachbart zu dem (den) magne-

tischen Kontakt(en) haben. Die aktive SO-Schicht ist konfiguriert, um ein SO-Drehmoment auf wenigstens einen Teil des (der) magnetischen Kontakt(e) auszuüben aufgrund eines SO-Stroms, welcher durch die aktive SO-Schicht hindurchtritt. Der (die) magnetische(n) Kontakt(e) ist (sind) programmierbar unter Verwendung von Schreibstrom (Schreibströmen), welcher (welche) durch den (die) magnetischen Kontakt(e) getrieben werden und den SO-Strom. Die Bitleitungen und die Wortleitungen entsprechen den magnetischen Speicherzellen. Die Zwischenschaltkreise steuern Lese- und Schreiboperationen innerhalb der MATs. Jede globale Bitleitung entspricht einem Abschnitt der MATs. Die globalen Schaltkreise wählen aus und treiben einen Abschnitt der globalen Bitleitungen für die Lese- und Schreiboperationen.

[0012] Gemäß dem Verfahren und System, welche hierin offenbart sind, sieht die vorliegende Erfindung einen magnetischen Speicher vor, welcher eine hierarchische Architektur einsetzt und welcher unter Verwendung einer Spin-Bahn-Wechselwirkung in Verbindung mit einem Spin-Transfer-Drehmoment beschrieben werden kann.

KURZE BESCHREIBUNG VON EINIGEN ANSICHTEN DER ZEICHNUNGEN

[0013] Fig. 1 stellt einen herkömmlichen magnetischen Kontakt dar.

[0014] Fig. 2 stellt einen Abschnitt eines herkömmlichen Spin-Transfer-Drehmoment-Direktzugriffsspeichers dar.

[0015] Fig. 3 stellt eine beispielhafte Ausführungsform eines magnetischen Kontakts dar, welcher unter Verwendung von Spin-Bahn-Wechselwirkung geschaltet wird.

[0016] Fig. 4 stellt eine beispielhafte Ausführungsform eines Abschnitts eines magnetischen Speichers dar, welcher den Spin-Transfer-Effekt in Verbindung mit der Spin-Bahn-Wechselwirkung zum Schalten einsetzt.

[0017] Fig. 5 stellt eine andere beispielhafte Ausführungsform eines Abschnitts eines magnetischen Speichers dar, welcher den Spin-Transfer-Effekt in Verbindung mit der Spin-Bahn-Wechselwirkung zum Schalten einsetzt.

[0018] Fig. 6 stellt eine andere beispielhafte Ausführungsform eines Abschnitts eines magnetischen Speichers dar, welcher den Spin-Transfer-Effekt in Verbindung mit der Spin-Bahn-Wechselwirkung zum Schalten einsetzt.

[0019] Fig. 7 stellt eine andere beispielhafte Ausführungsform eines Abschnitts eines magnetischen

Speichers dar, welcher den Spin-Transfer-Effekt in Verbindung mit der Spin-Bahn-Wechselwirkung zum Schalten einsetzt.

[0020] Fig. 8 stellt eine andere beispielhafte Ausführungsform eines Abschnitts eines magnetischen Speichers dar, welcher den Spin-Transfer-Effekt in Verbindung mit der Spin-Bahn-Wechselwirkung zum Schalten einsetzt.

[0021] Fig. 9 stellt eine andere beispielhafte Ausführungsform eines Abschnitts eines magnetischen Speichers dar, welcher den Spin-Transfer-Effekt in Verbindung mit der Spin-Bahn-Wechselwirkung zum Schalten einsetzt.

[0022] Fig. 10 stellt eine beispielhafte Ausführungsform eines Zeitverlaufdiagramms für eine beispielhafte Ausführungsform eines Abschnitts eines magnetischen Speichers, welcher den Spin-Transfer-Effekt in Verbindung mit der Spin-Bahn-Wechselwirkung zum Schalten einsetzt, dar.

[0023] Fig. 11 stellt eine andere beispielhafte Ausführungsform eines Abschnitts eines magnetischen Speichers dar, welcher den Spin-Transfer-Effekt in Verbindung mit der Spin-Bahn-Wechselwirkung zum Schalten einsetzt.

[0024] Fig. 12 stellt eine beispielhafte Ausführungsform eines Zeitverlaufdiagramms für eine beispielhafte Ausführungsform eines Abschnitts eines magnetischen Speichers, welcher den Spin-Transfer-Effekt in Verbindung mit der Spin-Bahn-Wechselwirkung zum Schalten einsetzt, dar.

[0025] Fig. 13 stellt eine andere beispielhafte Ausführungsform eines Abschnitts eines magnetischen Speichers dar, welcher den Spin-Transfer-Effekt in Verbindung mit der Spin-Bahn-Wechselwirkung zum Schalten einsetzt.

[0026] Fig. 14 stellt eine beispielhafte Ausführungsform eines Zeitverlaufdiagramms für eine beispielhafte Ausführungsform eines Abschnitts eines magnetischen Speichers, welcher den Spin-Transfer-Effekt in Verbindung mit der Spin-Bahn-Wechselwirkung zum Schalten einsetzt, dar.

[0027] Fig. 15 stellt eine andere beispielhafte Ausführungsform eines Abschnitts eines magnetischen Speichers dar, welcher den Spin-Transfer-Effekt in Verbindung mit der Spin-Bahn-Wechselwirkung zum Schalten einsetzt.

[0028] Fig. 16 stellt eine beispielhafte Ausführungsform eines Zeitverlaufdiagramms für eine beispielhafte Ausführungsform eines Abschnitts eines magnetischen Speichers, welcher den Spin-Transfer-Ef-

fekt in Verbindung mit der Spin-Bahn-Wechselwirkung zum Schalten einsetzt, dar.

[0029] Fig. 17 stellt eine andere beispielhafte Ausführungsform eines Abschnitts eines magnetischen Speichers dar, welcher den Spin-Transfer-Effekt in Verbindung mit der Spin-Bahn-Wechselwirkung zum Schalten einsetzt.

[0030] Fig. 18 stellt eine beispielhafte Ausführungsform eines Zeitverlaufdiagramms für eine beispielhafte Ausführungsform eines Abschnitts eines magnetischen Speichers, welcher den Spin-Transfer-Effekt in Verbindung mit der Spin-Bahn-Wechselwirkung zum Schalten einsetzt, dar.

[0031] Fig. 19 stellt eine andere beispielhafte Ausführungsform eines Abschnitts eines magnetischen Speichers dar, welcher den Spin-Transfer-Effekt in Verbindung mit der Spin-Bahn-Wechselwirkung zum Schalten einsetzt.

[0032] Fig. 20 stellt eine andere beispielhafte Ausführungsform eines Abschnitts eines magnetischen Speichers dar, welcher den Spin-Transfer-Effekt in Verbindung mit der Spin-Bahn-Wechselwirkung zum Schalten einsetzt.

[0033] Fig. 21 stellt eine andere beispielhafte Ausführungsform eines Abschnitts eines magnetischen Speichers dar, welcher den Spin-Transfer-Effekt in Verbindung mit der Spin-Bahn-Wechselwirkung zum Schalten einsetzt.

[0034] Fig. 22 stellt eine beispielhafte Ausführungsform eines Zeitverlaufdiagramms für eine beispielhafte Ausführungsform eines Abschnitts eines magnetischen Speichers, welcher den Spin-Transfer-Effekt in Verbindung mit der Spin-Bahn-Wechselwirkung zum Schalten einsetzt, dar.

[0035] Fig. 23 stellt eine andere beispielhafte Ausführungsform eines Abschnitts eines magnetischen Speichers dar, welcher den Spin-Transfer-Effekt in Verbindung mit der Spin-Bahn-Wechselwirkung zum Schalten einsetzt.

[0036] Fig. 24 stellt eine beispielhafte Ausführungsform eines Zeitverlaufdiagramms für eine beispielhafte Ausführungsform eines Abschnitts eines magnetischen Speichers, welcher den Spin-Transfer-Effekt in Verbindung mit der Spin-Bahn-Wechselwirkung zum Schalten einsetzt, dar.

[0037] Fig. 25 stellt eine andere beispielhafte Ausführungsform eines Abschnitts eines magnetischen Speichers dar, welcher den Spin-Transfer-Effekt in Verbindung mit der Spin-Bahn-Wechselwirkung zum Schalten einsetzt.

[0038] Fig. 26 stellt eine andere beispielhafte Ausführungsform eines Abschnitts eines magnetischen Speichers dar, welcher den Spin-Transfer-Effekt in Verbindung mit der Spin-Bahn-Wechselwirkung zum Schalten einsetzt.

[0039] Fig. 27 ist ein Flussdiagramm, welches eine beispielhafte Ausführungsform eines Verfahrens zum Bereitstellen einer anderen beispielhaften Ausführungsform eines Abschnitts eines magnetischen Speichers darstellt, welcher den Spin-Transfer-Effekt in Verbindung mit der Spin-Bahn-Wechselwirkung zum Schalten einsetzt.

[0040] Fig. 28 ist ein Flussdiagramm, welches eine beispielhafte Ausführungsform eines Verfahrens zum Programmieren (eines) magnetischen (magnetischer) Kontakt(e) darstellt, welche unter Verwendung einer Spin-Bahn-Wechselwirkung geschaltet werden.

DETAILLIERTE BESCHREIBUNG DER ERFINDUNG

[0041] Die beispielhaften Ausführungsformen beziehen sich auf magnetische Speicher sowie magnetische Kontakte, welche als solche magnetische Speicher verwendbar sind. Die folgende Beschreibung wird präsentiert, um einen Fachmann in die Lage zu versetzen, die Erfindung herzustellen und zu verwenden, und sie ist vorgesehen im Zusammenhang einer Patentanmeldung und ihrer Anforderungen. Verschiedene Abwandlungen der beispielhaften Ausführungsformen und der generischen Prinzipien und Merkmale, welche hierin beschrieben werden, werden leicht offensichtlich sein. Die beispielhaften Ausführungsformen sind hauptsächlich hinsichtlich bestimmter Verfahren und Systeme beschrieben, welche in bestimmten Implementationen vorgesehen sind. Die Verfahren und Systeme werden jedoch in anderen Implementierungen effektiv arbeiten. Phrasen beziehungsweise Begriffe wie beispielsweise "beispielhafte Ausführungsformen", "eine Ausführungsform" und "eine andere Ausführungsform" können sich auf dieselbe oder unterschiedliche Ausführungsformen sowie auf mehrere Ausführungsformen beziehen. Die Ausführungsformen werden hinsichtlich Systemen und/oder Vorrichtungen beschrieben werden, welche bestimmte Komponenten beziehungsweise Bestandteile haben. Die Systeme und/oder Vorrichtungen können jedoch mehr oder weniger Komponenten als diese, die gezeigt sind, aufweisen, und Variationen in der Anordnung und dem Typ der Komponenten können getätigt werden, ohne vom Umfang der Erfindung abzuweichen. Die beispielhaften Ausführungsformen werden auch im Zusammenhang mit bestimmten Verfahren, welche bestimmte Schritte haben, beschrieben werden. Das Verfahren und System arbeitet jedoch effektiv für andere Verfahren, welche unterschiedliche und/oder zusätzliche Schritte haben und Schritte in unterschiedlichen Rei-

henfolgen, welche nicht inkonsistent mit den beispielhaften Ausführungsformen sind. Demnach ist die vorliegende Erfindung nicht vorgesehen, um auf die Ausführungsformen, welche gezeigt sind, beschränkt zu sein, sondern hier muss der weiteste Umfang zugestanden werden, welcher mit den Prinzipien und Merkmalen, welche hierin beschrieben sind, konsistent ist.

[0042] Die beispielhaften Ausführungsformen beschreiben magnetische Speicher und Verfahren zum Bereitstellen und Programmieren der magnetischen Speicher. Der magnetische Speicher weist Speicheranordnungskacheln beziehungsweise Speicheranordnungs-Kacheln beziehungsweise Speicherarray-Kacheln (MATs), Zwischenschaltkreise, globale Bitleitungen und globale Schaltkreise auf. Jede MAT weist Bitleitungen, Wortleitungen und magnetische Speicherzellen auf, welche wenigstens einen magnetischen Kontakt, wenigstens eine Auswahlvorrichtung und wenigstens einen Teil einer aktiven Spin-Bahn-Wechselwirkungs(SO = Spin Orbit Interaction)-Schicht benachbart zu dem (den) magnetischen Kontakt(en) haben. Die aktive SO-Schicht ist konfiguriert, um ein SO-Drehmoment auf wenigstens einen Teil des (der) magnetischen Kontakte(s) aufgrund eines SO-Stroms, welcher durch die aktive SO-Schicht hindurchtritt, auszuüben. Der (die) magnetische(n) Kontakt(e) ist (sind) programmierbar unter Verwendung (eines) Schreibstromes (Schreibströmen), welcher (welche) durch den magnetischen Kontakt (die magnetischen Kontakte) getrieben werden und den SO-Strom. Die Bitleitungen und die Wortleitungen entsprechen den magnetischen Speicherzellen. Die Zwischenschaltkreise steuern Lese- und Schreiboperationen innerhalb der MATs. Jede globale Bitleitung entspricht einem Abschnitt der MATs. Die globalen Schaltkreise wählen aus und treiben einen Abschnitt der globalen Bitleitungen für die Lese- und Schreiboperationen.

[0043] In Verbindung mit den magnetischen Speichern beschreiben die beispielhaften Ausführungsformen Verfahren und Systeme zum Bereitstellen eines magnetischen Kontakts, welcher über eine Spin-Bahn-Wechselwirkung geschaltet wird. Der magnetische Kontakt weist eine Datenschicht auf, welche magnetisch ist und (einer) aktiven Spin-Bahn-Wechselwirkungs(SO)-Schicht(en) entspricht. Die aktive SO-Schicht (die aktiven SO-Schichten) ist (sind) benachbart zu dem Datenspeicher (beispielsweise der freien) Schicht des magnetischen Kontakts. Die aktive(n) SO-Schicht(en) sind konfiguriert, um ein SO-Drehmoment auf die Datenschicht aufgrund eines Stromes, welcher durch die wenigstens eine aktive (SO-Schicht) hindurchtritt in einer Richtung im Wesentlichen rechtwinklig zu einer Richtung zwischen der wenigstens einen aktiven SO-Schicht und der Datenschicht eines magnetischen Kontakts der Mehrzahl von magnetischen Kontakten

am Nächsten zu der wenigstens einen aktiven SO-Schicht. Die Datenschicht ist konfiguriert, um unter Verwendung wenigstens des SO-Drehmoments schaltbar zu sein.

[0044] Die beispielhaften Ausführungsformen sind in dem Zusammenhang von bestimmten magnetischen Kontakten und magnetischen Speichern, welche bestimmte Komponenten haben, beschrieben. Ein Fachmann wird leicht erkennen, dass die vorliegende Erfindung mit der Verwendung von magnetischen Kontakten und magnetischen Speichern, welche andere und/oder zusätzliche Komponenten beziehungsweise Bestandteile und/oder andere Merkmale, welche mit der vorliegenden Erfindung nicht inkonsistent sind, haben, konsistent ist. Das Verfahren und System werden ebenso in dem Zusammenhang des gegenwärtigen Verständnisses der Spin-Bahn-Wechselwirkung, des Spin-Transfer-Phänomens, von magnetischer Anisotropie und anderen physikalischen Phänomenen beschrieben. Demzufolge wird ein Fachmann leicht erkennen, dass theoretische Erklärungen des Verhaltens des Verfahrens und Systems getätigt werden basierend auf diesem gegenwärtigen Verständnis von Spin-Bahn-Wechselwirkung, Spin-Transfer, magnetischen Anisotropie und anderen physikalischen Phänomenen. Das Verfahren und System, welche hierin beschrieben sind, hängen jedoch nicht von einer bestimmten physikalischen Erklärung ab. Ein Fachmann wird ebenso leicht erkennen, dass das Verfahren und System im Zusammenhang einer Struktur beschrieben sind, welche eine bestimmte Beziehung zu dem Substrat hat. Ein Fachmann jedoch wird leicht erkennen, dass das Verfahren und System mit anderen Strukturen konsistent sind. Zusätzlich sind das Verfahren und System in dem Zusammenhang verschiedener Schichten, welche synthetisch und/oder einfacher sind, beschrieben. Ein Fachmann wird jedoch leicht erkennen, dass die Schichten eine andere Struktur haben könnten. Weiterhin sind das Verfahren und System in dem Zusammenhang von magnetischen Kontakten, aktiven Spin-Bahn-Schichten und/oder anderen Strukturen, welche bestimmte Schichten haben, beschrieben. Ein Fachmann jedoch wird leicht erkennen, dass magnetische Kontakte, aktive Spin-Bahn-Schichten und/oder andere Strukturen, welche zusätzliche und/oder unterschiedliche Schichten haben, die nicht mit dem Verfahren und System inkonsistent sind, ebenso verwendet werden können. Darüber hinaus werden einige Komponenten beziehungsweise Bestandteile als magnetisch, ferromagnetisch und ferrimagnetisch beschrieben. Wenn hierin verwendet, kann der Begriff magnetisch ferromagnetische, ferrimagnetische oder ähnliche Strukturen einschließen. Demnach umfasst der Begriff "magnetisch" oder "ferromagnetisch" Ferromagnete und Ferrimagnete, ist jedoch nicht darauf beschränkt. Das Verfahren und Systeme sind ebenso in dem Zusammenhang mit einzelnen magneti-

schen Kontakten beschrieben. Ein Fachmann jedoch wird leicht erkennen, dass das Verfahren und System mit der Verwendung von magnetischen Speichern konsistent ist, welche mehrere magnetische Kontakte haben. Weiterhin ist, wenn hierin verwendet "In-Plane" beziehungsweise "in der Ebene" innerhalb oder parallel zu der Ebene von einer oder mehrerer der Schichten eines magnetischen Kontakts. Im Gegensatz hierzu entspricht "rechtwinklig" einer Richtung, welche im Wesentlichen rechtwinklig zu einer oder mehrerer der Schichten des magnetischen Kontaktes ist.

[0045] Fig. 3 stellt eine beispielhafte Ausführungsform eines Abschnitts eines magnetischen Speichers dar, welcher eine Spin-Bahn-Wechselwirkung beim Schalten verwendet. Zur Klarheit ist Fig. 3 nicht maßstabsgetreu. Zusätzlich sind Abschnitte des magnetischen Speichers **100** wie beispielsweise Bitleitungen, Wortleitungen, Zeilenauswähler und Spaltenauswähler nicht als solches gezeigt oder bezeichnet. Der magnetische Speicher **100** weist eine magnetische Speicherzelle **102** auf. Die magnetische Speicherzelle **102** kann eine einer Anzahl von magnetischen Speicherzellen sein, welche in einer Anordnung beziehungsweise einem Array geordnet sind. Jede der magnetischen Speicherzellen weist eine Auswahlvorrichtung **104** und einen magnetischen Kontakt **110** auf. In einigen Ausführungsformen können mehrere magnetische Kontakte **110** und/oder mehrere Auswahlvorrichtungen **104** in einer einzelnen Zelle verwendet werden. Ebenso ist ein Bus **120** gezeigt, welcher eine aktive Spin-Bahn-Wechselwirkungs(SO)-Schicht **122** aufweist. Der gemeinsame Bus **120** erstreckt sich über mehrere Speicherzellen, von welchen in Fig. 3 nur eine gezeigt ist. Die Ausführungsform, welche gezeigt ist, das (die) Material(ien), welches/welche die aktive SO-Schicht **122** bilden, sind nur in der Nachbarschaft der Zelle. Demnach können andere Materialien, einschließlich jedoch nicht beschränkt auf eine höhere Leitfähigkeit und/oder magnetische Materialien zwischen den Zellen **102** verwendet werden. In anderen Ausführungsformen jedoch kann der Bus **120** aus der aktiven SO-Schicht **122** bestehen. In noch anderen Ausführungsformen kann die aktive SO-Schicht **122** sich von dem gemeinsamen Bus **120** trennen. Beispielsweise kann die aktive SO-Schicht **122** zwischen dem magnetischen Kontakt **110** und dem gemeinsamen Bus **120** sich befinden. In anderen Ausführungsformen kann die aktive SO-Schicht als ein Teil der Speicherzelle **102** enthalten sein, und der gemeinsame Bus **120** kann ausgelassen sein.

[0046] In der Ausführungsform, welche gezeigt ist, weist der magnetische Kontakt **110** eine Datenspeicherschicht **112**, eine nicht magnetische Abstandshalterschicht bzw. Abstandsschicht **114** und eine Referenzschicht **116** auf. Die Abstandshalterschicht **114** ist nicht magnetisch. In einigen Ausführungsfor-

men ist die Abstandshalterschicht **114** ein Isolator, beispielsweise eine Tunnelbarriere. In solchen Ausführungsformen kann jede Abstandshalterschicht **114** kristallines MgO aufweisen, welches den TMR verbessern und die Spin-Transfer-Effizienz und/oder die Spin-Bahn-Wechselwirkung für den magnetischen Kontakt **110** erhöhen kann. In anderen Ausführungsformen kann die Abstandshalterschicht **114** ein Leiter, wie beispielsweise Cu sein. In alternativen Ausführungsformen kann die Abstandshalterschicht **114** eine andere Struktur haben, beispielsweise eine granulare Schicht, welche leitfähige Kanäle in einer isolierenden Matrix enthält.

[0047] Die Datenspeicherschicht **112** ist eine freie Schicht **112**, welche ein magnetisches Moment hat (nicht gezeigt), welches schaltbar ist. Wenn der magnetische Kontakt **110** ruhig beziehungsweise untätig ist (nicht geschaltet wird), liegt das magnetische Moment der freien Schicht **112** entlang der leichten Achse der freien Schicht **112**. Es ist erwünscht beziehungsweise angestrebt, dass das magnetische Moment der Referenzschicht **116** im Wesentlichen an einem Platz während des Betriebs des magnetischen Speichers **100** fixiert ist. Die Referenzschicht **116** ist als eine einzelne Schicht dargestellt. In anderen Ausführungsformen jedoch kann die Referenzschicht **116** eine Mehrfachsicht sein, einschließlich, jedoch nicht beschränkt auf einen synthetischen Antiferromagneten, welcher ferromagnetische Schichten hat, welche durch (eine) nicht magnetische Schicht(en) getrennt ist (sind), welche Ru sein kann (können). In einigen Ausführungsformen weist der magnetische Kontakt **110** auch eine pinnende Schicht wie beispielsweise eine antiferromagnetische Schicht (nicht gezeigt) auf, welche das magnetische Moment der Referenzschicht **116** an seinem Ort fixiert. In anderen Ausführungsformen ist das magnetische Moment der Referenzschicht **116** in einer anderen Art und Weise fixiert. Die freie und die Referenzschicht **112** und **116** sind ferromagnetisch und können demnach eines oder mehrere von Fe, Ni und Co aufweisen. Obwohl magnetische Momente nicht gezeigt sind, können die magnetischen Momente der Schichten **112** und **116** rechtwinklig zur Ebene in einigen Ausführungsformen sein. Demnach kann jede der Schichten **112** und/oder **116** ein rechtwinkliges Anisotropiefeld haben, welches sein Out-Of-Plane beziehungsweise außer der Ebene liegendes Demagnetisierungsfeld (typischerweise ein signifikanter Bruchteil von $4\pi M_s$) übersteigt. In anderen Ausführungsformen sind die magnetischen Momente in der Ebene.

[0048] Das magnetische Moment der freien Schicht **112** wird unter Verwendung des Spin-Bahn-Wechselwirkungseffekts, welcher untenstehend beschrieben ist, geschaltet. In einigen Ausführungsformen kann die freie Schicht **112** unter Verwendung einer Kombination von Effekten geschaltet werden. Beispielsweise kann das magnetische Moment der freien Schicht

112 unter Verwendung von Spin-Transfer-Drehmoment als einem primären Effekt geschaltet werden, welches durch ein Drehmoment unterstützt werden kann, welches durch die Spin-Bahn-Wechselwirkung induziert wird. In anderen Ausführungsformen jedoch ist der primäre Schalteffekt ein Drehmoment, welches durch die Spin-Bahn-Wechselwirkung induziert wird. In solchen Ausführungsformen kann ein anderer Effekt einschließlich jedoch nicht beschränkt auf ein Spin-Transfer-Drehmoment beim Schalten und/oder Auswählen des magnetischen Kontakts **110** unterstützen. In noch anderen Ausführungsformen wird das magnetische Moment der freien Schicht **112** unter Verwendung nur des Spin-Bahn-Wechselwirkungseffekts geschaltet.

[0049] Die aktive SO-Schicht **122** ist eine Schicht, welche eine starke Spin-Bahn-Wechselwirkung hat, und welche beim Schalten des magnetischen Moments der freien Schicht **112** verwendet werden kann. Die aktive SO-Schicht **122** kann verwendet werden beim Erzeugen eines Spin-Bahn-Feldes H_{SO} . Genauer wird ein Strom in der Ebene durch die aktive SO-Schicht **122** getrieben. Dies kann erreicht werden durch ein Treiben eines Stromes (beispielsweise J_{SO}) durch den gemeinsamen Bus **120**. Der Strom durch die aktive SO-Schicht **122** hat eine zugeordnete Spin-Bahn-Wechselwirkung, welche zu dem Spin-Orbit-Feld H_{SO} führen kann. Dieses Spin-Bahn-Feld H_{SO} ist äquivalent zu dem Spin-Bahn-Drehmoment T_{SO} auf das magnetische Moment **115**. Das Spin-Bahn-Drehmoment auf die freie Schicht **112** ist gegeben durch $T_{SO} = -\gamma[M \times H_{SO}]$ wobei M die Größe des magnetischen Moments **115** ist. Auf dieses gegenseitig korrelierte Drehmoment und Feld wird demnach austauschbar Bezug genommen hierin als Spin-Bahn-Feld und Spin-Bahn-Drehmoment. Dies reflektiert die Tatsache, dass die Spin-Bahn-Wechselwirkung der Ursprung des Spin-Bahn-Drehmoments und Spin-Bahn-Feldes ist. Diese Terminologie differenziert auch dieses Spin-Bahn(SO)-Drehmoment von dem herkömmlicheren Spin-Transfer-Drehmoment (STT). Ein Spin-Bahn-Drehmoment tritt für einen Strom, welcher in der Ebene in der aktiven SO-Schicht **122** getrieben wird, und eine Spin-Bahn-Wechselwirkung auf. Beispielsweise tritt in der Ausführungsform, welche gezeigt ist, das Spin-Bahn-Drehmoment für die Stromdichte J_{SO} auf. Im Gegensatz hierzu wird das Spin-Transfer-Drehmoment aufgrund eines rechtwinklig zur Ebene fließendes Stromes durch die freie Schicht **112**, eine Abstandsschicht **114** und eine Referenzschicht **116** verursacht, welche spinpolarisierte Ladungsträger in die freie Schicht **112** injiziert. In der gezeigten Ausführungsform wird das Spin-Transfer-Drehmoment durch die Stromdichte J_{STT} verursacht. Das Spin-Bahn-Drehmoment T_{SO} kann schnell das magnetische Moment der freien Schicht **112** von seinem Gleichgewichtszustand parallel zu der leichten Achse auslenken. Das Spin-Bahn-Drehmoment T_{SO} kann die Ma-

gnetisierung der freien Schicht beträchtlich schneller auslöschen als ein herkömmliches STT-Drehmoment einer ähnlichen maximalen Amplitude. In einigen Ausführungsformen kann ein anderer Mechanismus wie beispielsweise ein Spin-Transfer verwendet werden, um das Schalten zu vollenden. In anderen Ausführungsformen kann das Schalten unter Verwendung von Spin-Bahn-Drehmoment vollendet werden. Das Spin-Bahn-Feld/Spin-Bahn-Drehmoment, welches erzeugt wird, kann demnach beim Schalten des magnetischen Moments der freien Schicht **112** verwendet werden.

[0050] In einigen Ausführungsformen kann die SO-Wechselwirkung eine Kombination von zwei Effekten aufweisen: den Spin-Hall-Effekt und den Rashba-Effekt. In vielen aktiven SO-Schichten weist die Spin-Bahn-Wechselwirkung sowohl den Spin-Hall-Effekt als auch den Rashba-Effekt auf, wobei einer der zwei jedoch dominiert. Andere Spin-Bahn-Effekte können auch eingesetzt werden. Der Spin-Hall-Effekt wird allgemein als ein Bulk-Effekt betrachtet. Materialien, welche den Spin-Hall-Effekt zeigen, weisen oftmals Schwermetalle oder Materialien auf, welche durch Schwermetalle dotiert sind. Beispielsweise können solche Materialien ausgewählt werden aus A und M, dotiert mit B. A weist Y, Zr, Nb, Mo, Tc, Ru, Rh, Pd, Cd, In, Sb, Te, Hf, Ta (einschließlich amorphem β -Ta hohen Widerstands), W, Re, Os, Ir, Pt, Au, Hg, Tl, Pb, Bi, Po, At, und/oder ihre Kombinationen auf; M weist wenigstens eines von Al, Ti, V, Cr, Mn, Cu, Zn, Ag, Hf, Ta, W, Re, Pt, Au, Hg, Pb, Si, Ga, GaMn oder GaAs auf, und B weist wenigstens eines von V, Cr, Mn, Fe, Co, Ni, P, S, Zn, Ga, Ge, As, Se, Y, Zr, Nb, Mo, Tc, Ru, Rh, Pd, Ag, Cd, In, Sb, Te, I, Lu, Hf, Ta, W, Re, Os, Ir, Pt, Au, Hg, Tl, Pb, Bi, Po, At, La, Ce, Pr, Nd, Pm, Sm, Eu, Gd, Tb, Dy, Ho, Er, Tm, Yb auf. In einigen Ausführungsformen kann die aktive SO-Schicht **122** aufweisen oder bestehen aus Ir-dotiertem Cu und/oder Bi-dotiertem Cu. Die Dotierung ist allgemein in dem Bereich von 0,1 bis 10 Atomprozent. In anderen Ausführungsformen können andere Materialien verwendet werden.

[0051] Eine andere Quelle des Spin-Bahn-Feldes H_{SO} in der aktiven SO-Schicht **122** kann auf die Spin-Bahn-Wechselwirkung an den Grenzflächen bezogen sein. Die Größe des Spin-Bahn-Feldes in diesem Falle ist oftmals auf die Größe des Kristallfeldes bezogen beziehungsweise mit dieser verbunden, welches oftmals an der Grenzfläche hoch ist. Aufgrund der Nichtübereinstimmung der Gitterparameter der benachbarten Schichten, der Anwesenheit von Schwermetallen an der Grenzfläche und anderen Effekten kann die Spin-Bahn-Wechselwirkung bemerkenswert groß an einigen Grenzflächen sein. Auf einen starken Spin-Bahn-Effekt an der Grenzfläche, welcher mit dem Gradienten des Kristallfeldes in der rechtwinkligen Richtung zu der Grenzflächenebenenrichtung verbunden ist, wird oftmals Bezug genom-

men als der Rashba-Effekt. Wenn hier verwendet bezieht sich der Rashba-Effekt auf eine Spin-Bahn-Wechselwirkung an der Grenzfläche unabhängig von ihrem Ursprung und ihrer Richtung. Es sei festgehalten, dass in wenigstens einigen Ausführungsformen die Grenzflächen für die aktive SO-Schicht **122** sich unterscheiden sollten, um einen ansehnlichen Rashba-Effekt zu erhalten. Beispielsweise kann der Rashba-Effekt für die aktive SO-Schicht **122** auftreten, welche eine Pt-Schicht ist beziehungsweise hat, welche an den magnetischen Kontakt **110** angrenzt, eine Co-Schicht für die freie Schicht **112** und eine Aluminiumoxid- oder MgO-nichtmagnetische Schicht **114**. In einigen Ausführungsformen können andere Materialien verwendet werden.

[0052] Der Effekt der Spin-Bahn-Wechselwirkung an der Grenzfläche (das heißt der Rashba-Effekt) auf die Magnetisierung ist zwiefältig. Zuerst kann die Spin-Ansammlung sich an der Grenzfläche aufbauen. Der Einheitsvektor der Spin-Polarisierung dieser Spin-Ansammlung p_{so} für den Rashba-Effekt ist typischerweise rechtwinklig zum Kristallfeld und der Stromrichtung. Viele aktive SO-Schichten **122** haben ein Kristallfeld rechtwinklig zu der Ebene der Schicht **120**. Als solches wäre die Spin-Orbit-Polarisierung in der Ebene, beispielsweise in der Richtung von H_{SO} in **Fig. 3**. Alternativ kann die aktive SO-Schicht **122** ein Kristallfeld in der Ebene oder geneigt zu der Ebene haben. Als solches hat die aktive SO-Schicht **122** eine Spin-Bahn-Polarisierung rechtwinklig zu der Ebene (nicht gezeigt in **Fig. 3**) oder entsprechend geneigt zu der Ebene (nicht gezeigt in **Fig. 3**). In solchen Ausführungsformen kann die aktive SO-Schicht **122** eine Oberflächenlegierung sein. Beispielsweise kann die aktive SO-Schicht **122** wenigstens eines von Cu, Zn, Ga, Ge, As, Se, Y, Zr, Nb, Mo, Tc, Ru, Rh, Pd, Ag, Cd, In, Sn, Sb, Te, I, Lu, Hf, Ta, W, Re, Os, Ir, Pt, Au, Hg, Tl, Pb, Bi, Po, At, La, Ce, Pr, Nd, Pm, Sm, Eu, Gd, Tb, Dy, Ho, Er, Tm, Yb, und/oder ihren Kombinationen aufweisen. In anderen Ausführungsform kann die aktive SO-Schicht **122** Oberflächenlegierungen von A/B, beispielsweise Atomen von A, welche sich auf einer Oberfläche eines Hostmaterials B befinden derart, dass oberseitige Atomlagen eine Mischung von A und B sind. A weist wenigstens eines von Cu, Zn, Ga, Ge, As, Se, Y, Zr, Nb, Mo, Tc, Ru, Rh, Pd, Ag, Cd, In, Sn, Sb, Te, I, Lu, Hf, Ta, W, Re, Os, Ir, Pt, Au, Hg, Tl, Pb, Bi, Po, At, La, Ce, Pr, Nd, Pm, Sm, Eu, Gd, Tb, Dy, Ho, Er, Tm, Yb auf, und B weist wenigstens eines von Si, Zn, Cu, Ag, Au, W, Zn, Cr, Pt, Pd auf. In vielen Ausführungsformen weist A zwei oder drei unterschiedliche Materialien auf. In einigen Ausführungsformen sind wenigstens 0,1 bis nicht mehr als drei Monolagen von A abgeschieden. In einigen solchen Ausführungsformen ist ungefähr 1/3 einer Monolage von A abgeschieden. In einigen Ausführungsformen kann dies eins oder mehr von Substitutions-Bi/Ag, Substitutions-Pb/Ag, Substitutions-Sb/Ag, Substitutions-Bi/Si, Substitutions-Ag/Pt, Substitutions-Pb/Ge,

Substitutions-Bi/Cu und eine Bi-Schicht beziehungsweise Doppelschicht sein, welche eine Schicht aufweist, welche auf einer (111)-Oberfläche von Au, Ag, Cu oder Si befindlich ist. In anderen Ausführungsformen kann die aktive SO-Schicht **122** Verbindungen aufweisen wie InGaAs, HgCdTe oder Bi-Schichten $LaAlO_3/SrTiO_3$, $LaTiO_3/SrTiO_3$. In anderen Ausführungsformen können andere Materialien verwendet werden. Für einige Ausführungsformen würde der Rashba-Effekt zu dem Spin-Bahn-Drehmoment T_{SO} und einem entsprechenden Spin-Bahn-Feld H_{SO} auf der freien Schicht **112** führen.

[0053] Wenn der Einheitspolarisierungsvektor p_{so} aufgrund des Rashba-Effektes parallel zu der leichten Achse der freien Schicht **112** ist, dann kann der Rashba-Effekt beim Schalten des magnetischen Kontakts **110** verwendet werden ähnlich zu dem, was für den Spin-Hall-Effekt beschrieben ist. Um die freie Schicht **112** zu schalten wird demnach ein in der Ebene befindlicher beziehungsweise In-Plane-Strompuls (J_{SO}) durch die aktive SO-Schicht **122** getrieben. Der Strompuls erzeugt das Spin-Bahn-Feld H_{SO} in der Art und Weise, welche obenstehend beschrieben ist. Das SO-Drehmoment würde dem magnetischen Dämpfungsdrehmoment entgegenstehen beziehungsweise entgegenwirken und kann die Magnetisierung der freien Schicht in einer analogen Art und Weise zu STT und ähnlich zu dem was obenstehend für den Spin-Hall-Effekt diskutiert ist, schalten. Wenn sowohl Hall- als auch Rashba-Komponenten des Spin-Bahn-Feldes gegenwärtig sind, können zwei Effekte einander helfen. Es sei festgehalten, dass im voranstehenden Fall (T_{SO} überwindet den Dämpfungsterm) ein Spin-Bahn-Feld H_{SO} typischerweise $1/\alpha$ -mal kleiner sein als das, was für den letzteren Fall (H_{SO} überwindet das Anisotropiefeld H_K) benötigt wird, wobei α die Gilbert-Dämpfungskonstante der freien Schicht ist, typischerweise 0,001 bis 0,05.

[0054] Demnach kann der magnetische Speicher **100** die Spin-Bahn-Wechselwirkung und das Spin-Bahn-Feld, welches durch die SO-Schicht **120** erzeugt wird beim Schalten des magnetischen Moments der freien Schicht **112** verwenden. In einigen Ausführungsformen kann die aktive SO-Schicht **122** auf eines oder beide des Spin-Hall-Effekts und des Rashba-Effekts bauen, um das Spin-Bahn-Feld H_{SO} zu erzeugen. Demzufolge können, wenn hierin verwendet, Begriffe wie beispielsweise der "Spin-Bahn-Effekt", "Spin-Bahn-Feld" und/oder "Spin-Bahn-Wechselwirkung" eine Spin-Bahn-Kopplung über den Rashba-Effekt, den Spin-Hall-Effekt, einige Kombinationen der zwei Effekte und/oder einige andere Spin-Bahn-Wechselwirkung oder einen Spin-Bahn-Wechselwirkungs-ähnlichen Effekt aufweisen. Die Spin-Bahn-Felder können ein Drehmoment auf das magnetische Moment der Datenspeicher-/freien Schicht **112** ausüben. Dieses Spin-Bahn-Drehmoment kann beim Schalten des magne-

tischen Moments der freien Schicht **112** verwendet werden. In einigen Ausführungsformen unterstützt das Spin-Bahn-Feld beim Schalten des magnetischen Moments der freien Schicht **112**. Ein anderer Mechanismus wie beispielsweise ein Spin-Bahn-Drehmoment ist der primäre Schaltmechanismus. In anderen Ausführungsformen ist das Spin-Bahn-Drehmoment der primäre Schaltmechanismus für das magnetische Moment der freien Schicht **112**. In einigen solchen Ausführungsformen jedoch kann das Spin-Bahn-Drehmoment durch einen anderen Mechanismus wie beispielsweise ein Spin-Transfer-Drehmoment unterstützt werden. Die Unterstützung kann beim Schalten des magnetischen Moments der freien Schicht **112** und/oder beim Auswählen des zu schaltenden magnetischen Kontaktes sein.

[0055] Da das Spin-Bahn-Drehmoment beim Schalten des magnetischen Moments der freien Schicht **112** verwendet werden kann, kann die Leistungsfähigkeit des Speichers **100** verbessert werden. Wie obenstehend diskutiert ist, kann das Spin-Bahn-Drehmoment, welches durch die aktive SO-Schicht **122** erzeugt wird, die Schaltzeit des magnetischen Kontaktes **110** verringern. Das Spin-Bahn-Drehmoment hat typischerweise eine hohe Effizienz P_{SO} und ist proportional zu dem Strom J_{SO} . Da diese Stromdichte in der Ebene beziehungsweise In-Plane ist und nicht durch die Abstandshalterschicht **114** beziehungsweise Abstandsschicht **114** fließt, kann der Spin-Bahn-Strom ohne Schaden für den magnetischen Kontakt **110** erhöht werden. Als ein Ergebnis kann das Spin-Bahn-Feld und das Spin-Bahn-Drehmoment erhöht werden. Demnach kann die Schreibzeit verringert werden und die Schreibfehlerrate verbessert werden. Demnach kann die Leistungsfähigkeit des Speichers **100** verbessert werden.

[0056] Um das SO-Drehmoment beim Schalten des magnetischen Kontaktes **110** und dem Schreiben zu der magnetischen Speicherzelle **102** in dem magnetischen Speicher **100** zu verwenden, können bestimmte Schaltkreise erwünscht sein. Weiterhin kann erwünscht sein, dass die Schaltkreise, welche in Verbindung mit dem Speicher **100** verwendet werden, nicht nur Verwendung von der Spin-Bahn-Wechselwirkung machen, sondern auch andere Vorteile bereitstellen.

[0057] Die **Fig. 4** bis **Fig. 5** sind Diagramme einer beispielhaften Ausführungsform eines Abschnitts eines magnetischen Speichers **150**, welcher die Spin-Bahn-Wechselwirkung beim Schreiben einsetzt. **Fig. 4** ist eine Ansicht höheren Niveaus (Higher Level View) des magnetischen Speichers **150**, welcher globale Schaltkreise **160**, Unter-Arrays beziehungsweise Unteranordnungen **170** und Speicher-Array-Kacheln beziehungsweise Speicher-Array-Kacheln (MATs = Memory Array Tiles) **180** aufweist. **Fig. 5** stellt ein Unter-Array **170** dar. Die MATs **180**

sind in Unter-Arrays **170** organisiert. Jede MAT **180** weist eine Anzahl von Speicherzellen wie beispielsweise die Zelle **102** und aktive SO-Schichten analog zu der aktiven SO-Schicht **122** auf, welche in **Fig. 3** dargestellt ist. Die Speicherzellen innerhalb einer MAT **180** können auch in einem Array beziehungsweise einer Anordnung organisiert sein. Zurückverweisend auf die **Fig. 4** bis **Fig. 5** weist die MAT **110** ebenso Bitleitungen und Wortleitungen auf. Die Bitleitungen und Wortleitungen können parallel oder rechtwinklig bzw. senkrecht sein. In einigen Ausführungsformen sind die magnetischen Speicherzellen an Kreuzungspunkten der Bitleitungen und Wortleitungen platziert. In einigen Ausführungsformen können Bitleitungen und Wortleitungen auf einem halben Abstand (Half-Pitch) ähnlich zu einem DRAM gezogen sein. Die MAT **180** kann auch gemeinsame Busse **182** aufweisen, welche verwendet werden, um die aktive SO-Schicht **122**, welche in **Fig. 3** dargestellt ist, zu treiben. Obwohl nur ein gemeinsamer Bus **182** in **Fig. 5** gezeigt ist, hat die MAT **180** typischerweise zahlreiche Busse. Der gemeinsame Bus **182** kann verwendet werden, um einen einseitigen beziehungsweise eindirektionalen oder einen bi-direktionalen beziehungsweise zweiseitigen Vorlade-Strom zu tragen. Der Vorlade-Strom wird verwendet, um das SO-Feld zu erzeugen, welches den magnetischen Kontakt **110** von seinem Stagnationspunkt treiben kann. In der gezeigten Ausführungsform ist der gemeinsame Bus **182** parallel zu globalen Bitleitungen **162**, **164**, **166** und **168** und rechtwinklig zu Zwischenbitleitungen **174**. In anderen Ausführungsformen jedoch sind andere Orientierungen des gemeinsamen Busses **182** möglich. Der magnetische Speicher **150** ist demnach hierarchisch organisiert. In einigen Ausführungsformen setzt der Speicher **150** auch den Spin-Transfer-Effekt als einen primären oder sekundären Schreibmechanismus ein. In einigen Ausführungsformen wird die Spin-Bahn-Wechselwirkung verwendet, um eine Schaltgeschwindigkeit zu erhöhen durch ein Treiben des magnetischen Moments der Datenspeicherschicht weg von dem Stagnationspunkt. Anders ausgedrückt kann die Spin-Bahn-Wechselwirkung verwendet werden, um das magnetische Moment der freien Schicht von der leichten Achse umzukippen beziehungsweise zu schwenken. Ein Spin-Transfer-Drehmoment kann dann verwendet werden beim Schalten des magnetischen Kontaktes. Da der Spin-Transfer-Effekt als der primäre Schaltmechanismus betrachtet werden kann, kann der magnetische Speicher **150** als ein STT-RAM betrachtet werden.

[0058] Die globalen Schaltkreise **160** sind mit den MATs über globale Bitleitungen **162**, **164**, **166** und **168** gekoppelt. In einigen Ausführungsformen entsprechen die globalen Bitleitungen **162**, **164**, **166** und **168** tatsächlich globalen Bitleitungs-Sourceleitungs-Paaren. Demnach könnte, wenn hierfür verwendet eine globale Bitleitung eine einzelne Bitleitung oder ein Bitleitungs-Sourceleitungs-Paar sein. Die globa-

len Schaltkreise wählen aus und treiben eine oder mehrere der globalen Bitleitungen **162**, **164**, **166** und **168**, welche verwendet werden können, um eine oder mehrere der MATs **180** auszuwählen. Die globalen Bitleitungen **162**, **164**, **166** und **168** werden wahlweise für Lese- und Schreiboperationen der MATs **180** in jedem Unter-Array **170** getrieben. Obwohl vier globale Bitleitungen **162**, **164**, **166** und **168** pro Unter-Array **170** gezeigt sind, kann eine andere Anzahl verwendet werden. Weiterhin kann, obwohl eine bestimmte Anzahl von Unter-Arrays **170** und MATs **180** innerhalb jedes Unter-Arrays **170** gezeigt sind, eine andere Anzahl verwendet werden. Zusätzlich zu den MATs weist jedes Unter-Array **170** Zwischenschaltkreise **172** auf, welche zwischen Bitleitungen **174** treiben. In einigen Ausführungsformen entsprechen die Zwischenbitleitungen **174** tatsächlich den Zwischenbitleitungs-Sourceleitungs-Paaren. Demnach könnte, wenn hierin verwendet, eine Zwischenbitleitung eine einzelne Bitleitung oder ein Bitleitungs-Sourceleitungs-Paar sein. Die steuern Schreiboperation(en) in der MAT **180** überhalb und/oder unterhalb. Unter Verwendung einer Kombination der Zwischenbitleitungen **174** und globalen Bitleitungen **162**, **164**, **166** und **168** kann die angemessene MAT beziehungsweise können die angemessenen MATs **180** ausgewählt werden.

[0059] Zwischenschaltkreise **172** steuern Leseoperationen und Schreiboperationen innerhalb der entsprechenden MATs **110**. Beispielsweise können, wie in **Fig. 6** gezeigt ist, die Zwischenschaltkreise **170** Zwischendecodierschaltkreise **179** und Betriebsabstastschaltkreise **173** aufweisen. Decodierschaltkreise **179** können eine Auswahl von bestimmten MAT(s) **180** sowie individuellen Wortleitungen und Bitleitung (und demnach ausgewählte Speicherzellen) innerhalb der MAT(s) **180** erlauben. Schreibschaltkreise **175** können verwendet werden, um Schreibströme zu treiben und anderweitig Schreiboperationen innerhalb eines MAT **180** zu steuern. Ähnlich können Leseschaltkreise **177** einen Lesestrom treiben, einen Ausgangslesestrom beziehungsweise Ausgangserkennungsstrom von der MAT **180**, welche gelesen wird, empfangen und/oder anderweitig Leseoperationen in den entsprechenden MAT(s) **180** steuern.

[0060] Bezug nehmend auf die **Fig. 3** bis **Fig. 6** können im Betrieb die gemeinsamen Busse **122** mit einem Vorlade-Strom getrieben beziehungsweise betrieben werden. Der Vorlade-Strom erzeugt ein SO-Drehmoment, das das magnetische Moment der freien Schicht(en) **112** von der leichten Achse neigt. Demnach können der Vorlade-Strom und das SO-Drehmoment als ein Vorbereiten des magnetischen Kontakts **110** für ein schnelleres Schreiben betrachtet werden. Der Vorlade-Strom ist in der Ebene beziehungsweise In-Plane und kann sich nicht durch den magnetischen Kontakt bewegen. Unter Verwendung der globalen Schaltkreise **160** und der Zwi-

schenschaltkreise **172** kann ein Spin-Transfer-Strom dann durch den (die) magnetischen Kontakt(e) **110** in der (den) Speicherzelle(n) **102**, welche zum Schreiben ausgewählt ist (sind), getrieben werden. Demnach kann ein Spin-Transfer-Drehmoment als der primäre Mechanismus zum Schreiben zu dem Speicher **100/150** betrachtet werden. Eine SO-Wechselwirkung wird jedoch ebenso beim Schreiben zu den Zellen in dem magnetischen Speicher **100/150** verwendet.

[0061] Der Speicher **150** ist hierarchisch und modular. Die Kombination der globalen Bitleitungen **162**, **164**, **166** und **168**, der MATs **180**, der Zwischenschaltkreise **172** und der Zwischenbitleitungen **174** (das heißt Unter-Array **170**) können wiederholt werden, um den magnetischen Speicher **150** hochzuskalieren, um einen Speicher einer größeren Datenmenge vorzusehen. Unterschiedlich ausgedrückt können Module, wie beispielsweise die MATs **180**, die Zwischenschaltkreise **172** und globale Schaltkreise dupliziert und aneinandergesetzt beziehungsweise hinzugefügt werden, um größere Speicher zu bauen. Der Speicher **150** ist demnach in seiner Natur hierarchisch. Der Speicher **150** kann demnach zu größeren, dichteren Speichern skalierbar sein. Weiterhin können die globalen Bitleitungen **162**, **164**, **166** und **168** einen niedrigeren Widerstand als die Bitleitungen und die Wortleitungen innerhalb jedes MAT **180** haben. Demnach kann der parasitäre Widerstand verringert und/oder auf die MATs **180** begrenzt werden. Die Arrayeffizienz kann demnach mit einer kleinen Auswirkung für Leistungsfähigkeit erhöht werden. Leseverstärker können in den globalen Schaltkreisen **160** platziert sein. Mehrere MATs **180** können auch einen Satz von globalen Leseverstärkern und globalen Schreibtreibern in den globalen Schaltkreisen **150** gemeinsam verwenden. In anderen Ausführungsformen können mehrere lokalisierte Leseverstärker und/oder Schreibtreiber verwendet werden, beispielsweise in den Zwischenschaltkreisen **172**. Die Verwendung der Zwischenschaltkreise **172** zum Erkennen beziehungsweise Erfassen von Signalen, Treiben von Strömen und zum Dekodieren innerhalb der MATs kann Lese- und/oder Schreibstrafen verringern. Demzufolge kann der Speicher **150** in Speichern höherer Dichte verwendbar sein.

[0062] **Fig. 7** zeigt eine andere beispielhafte Ausführungsform eines Abschnitts eines magnetischen Speichers, welcher den Spin-Transfer-Effekt in Verbindung mit der Spin-Bahn-Wechselwirkung zum Schalten einsetzt. Insbesondere ist ein Abschnitt des Unter-Array **170'** gezeigt. Das Unter-Array **170'** ist analog zu dem Unter-Array **170**. Demzufolge werden analoge Komponenten beziehungsweise Bestandteile ähnlich bezeichnet. Demnach weist das Unter-Array **170'** eine MAT **180'** und Zwischenschaltkreise **172'** auf, welche in den Arrayspalten befindlich sind. Zur Klarheit ist nur eine MAT **180'** gezeigt. Ein Un-

ter-Array **170'** weist jedoch typischerweise mehrere MATs **180'** sowie mehrere Zwischenschaltkreise **172'** in den Arrayspalten auf. Ebenso sind globale Leitungen **166'** und **168'**, welche für die Zwischenschaltkreise **172'** vorgesehen sind, abgebildet. Globale Bitleitungen **166'** und **168'** sowie Signal-CSO können verwendet werden, um die Zwischenschaltkreise zu steuern.

[0063] Zwischenbitleitungen **174'** (ISLA, IBLA, ISLB und IBLB) sind Bitleitungen (IBLA und IBLA)- und Sourceleitungen (ISLA und ISLB)-Paare. Die Zwischenbitleitungen **174'** verbinden Zwischenschaltkreise **172'** mit Abschnitten des MAT **180'**. Die Zwischenschaltkreise **172'** steuern die Bitleitungen **174'**, um einen der zwei Spalte **181** und **183** der MAT **180'** zum Lesen und Schreiben auszuwählen. Die MAT **180'** weist magnetische Speicherzellen **190**, Bitleitungen **182'** und Sourceleitungen **184** auf. Zur Klarheit ist nur eine Speicherzelle **190** benannt. Die Speicherzelle **190** weist einen magnetischen Kontakt **192** und eine Auswahlvorrichtung **194** auf, welche jeweils dem magnetischen Kontakt **110** und einer Auswahlvorrichtung **104** entsprechen. Die Bitleitungen **182'** sind mit den magnetischen Kontakten **192** verbunden. Demnach entsprechen die Bitleitungen **182'** den gemeinsamen Bussen **182**, welche in **Fig. 3** abgebildet sind. Die Bitleitungen **182'** weisen entweder auf oder sind benachbart zu aktiven SO-Schichten (in **Fig. 7** nicht explizit gezeigt), welche beim Schreiben zu den magnetischen Kontakten **192** über das SO-Drehmoment verwendet werden.

[0064] Um zu einer Zelle **190** zu schreiben werden demnach Auswahlvorrichtungen **186** ausgewählt und unter Verwendung von PRE und CSO-Signalen getrieben beziehungsweise betrieben. Demzufolge wird ein SO-Strom in der Ebene durch die Leitung **182'** getrieben, was zu einem SO-Drehmoment auf die freie Schicht des magnetischen Kontakts **192** führt. In einigen Ausführungsformen ist der SO-Strom ein Vorlade-Strom, welcher verwendet wird, um den Zustand der freien Schicht des magnetischen Kontakts **192** aus dem Gleichgewicht zu stören, was ein schnelleres Schalten erlaubt. Die angemessene(n) Speicherzelle(n) **190** werden über Wortleitungssignal(e) WLi ausgewählt, wobei i gleich $0 - n$ sein kann. Wenn ein Spin-Transfer beim Schreiben zu der (den) Zelle(n) **190** zu verwenden ist, wird ein Spin-Transfer-Strom durch den magnetischen Kontakt **192** über die Bitleitung **182'** und die Sourceleitung **184** getrieben. Demnach können die magnetischen Kontakte **192** unter Verwendung einer Kombination der SO-Wechselwirkung und STT geschrieben beziehungsweise beschrieben werden.

[0065] Das Unter-Array **170'** verwendet die Vorzüge der Speicher **100** und **150** gemeinsam. Insbesondere kann die Verwendung von SO-Drehmoment beim Schalten des magnetischen Kontaktes **192** ver-

wendet werden. Das SO-Drehmoment kann separat oder in wenigstens einigen Ausführungsformen mit STT verwendet werden. Das Spin-Bahn-Drehmoment-Schalten kann, insbesondere in Verbindung mit STT-Schalten die Schaltzeit und die Schreibfehlerrate verringern. Das Unter-Array **170'** ist in seiner Natur hierarchisch und kann demnach leicht zu größeren Größen und/oder höheren Dichten erweitert werden. Zusätzlich ist das Unter-Array **170** hierarchisch und modular. Demnach können Schaltkreise dupliziert und hinzugefügt werden, um größere Speicher zu bauen. Demzufolge kann das Unter-Array **170** in Speichern höherer Dichte verwendbar sein.

[0066] **Fig. 8** bildet eine andere beispielhafte Ausführungsform eines Abschnitts eines magnetischen Speichers **200**, welcher den Spin-Transfer-Effekt in Verbindung mit der Spin-Bahn-Wechselwirkung zum Schalten einsetzt, ab. Der Speicher **200** weist eine MAT **201** auf. Andere Abschnitte des Speichers **200** wie beispielsweise andere MATs in dem Unter-Array, Zwischenschaltkreise und globale Schaltkreise sind nicht gezeigt. Der Speicher **200** ist analog zu den Speichern **100** und **150**. Demzufolge weist der Speicher **200** ein Unter-Array (nicht gezeigt), Zwischenschaltkreise (nicht gezeigt), Zwischenbitleitungen (nicht gezeigt), globale Bitleitungen (nicht gezeigt) und globale Schaltkreise (nicht gezeigt) auf, welche jeweils analog zu dem Unter-Array **170** und **170'**, den Zwischenschaltkreisen **172** und **172'**, den Zwischenbitleitungen **174** und **174'**, den globalen Bitleitungen **162**, **164**, **166**, **168**, **166'** und **168'** und globalen Schaltkreisen **160** sein können. Der Speicher **200** weist eine MAT **201** auf, welche den MATs **180** und **180'** entspricht. Zur Klarheit ist nur eine MAT **201** gezeigt. Die MAT **201** weist Speicherzellen **210** auf, welche einen magnetischen Kontakt **212** und eine Auswahlvorrichtung **214** jeweils analog zu den Speicherzellen **102** und **190**, den magnetischen Kontakten **110** und **192** und den Auswahlvorrichtungen **104** und **194** auf. Obwohl nicht gezeigt, weist die MAT **201** auch eine aktive SO-Schicht analog zu der aktiven SO-Schicht **122** auf. Die aktive SO-Schicht kann an die freie Schicht des magnetischen Kontakts **212** angrenzen. Die MAT **201** weist auch gemeinsame Busse (Vorlade-Leitungen PLi, wobei i von 0 bis m ist) **220** und Bitleitungen (BLi) **230** auf, welche analog zu gemeinsamen Bussen **182**, **182'** und der Sourceleitung **184** sind. Die gemeinsamen Busse **220** werden so benannt, da diese Leitungen mit dem magnetischen Kontakt **212** gekoppelt sind. Die gemeinsamen Busse **220** würden demnach aufweisen, benachbart sein zu und/oder treiben die aktiven SO-Schichten (nicht gezeigt), welche beim Schreiben zu den magnetischen Kontakten **192** über SO-Drehmoment verwendet werden. Der Speicher **200** weist auch Gates **202** und **204** auf, welche durch Signale CSi getrieben beziehungsweise betrieben werden, wobei $i = 0, 1, \dots, m$. Es sei festgehalten, dass in dem Speicher **200** die gemeinsamen Busse **220** parallel

zu den Bitleitungen **230** und rechtwinklig zu den Wortleitungen **218** sind.

[0067] Um zu einer Zelle **210** zu schreiben werden Auswahlvorrichtungen **202** und **204** ausgewählt und unter Verwendung des CSO-Signals getrieben beziehungsweise betrieben. Demzufolge wird ein SO-Strom in der Ebene durch die Leitung **220** getrieben, was zu einem SO-Drehmoment auf die freie Schicht des magnetischen Kontakts **212** führt. In einigen Ausführungsformen ist der SO-Strom ein Vorlade-Strom, welcher verwendet wird, um den Zustand der freien Schicht des magnetischen Kontaktes **212** aus dem Gleichgewicht zu stören, ein schnelleres Schalten erlaubend. Die angemessene(n) Speicherzelle(n) **210** werden über (ein) Wortleitungssignal(e) **WLi** ausgewählt, wobei i von $0 - n$ sein kann, getrieben beziehungsweise betrieben durch die Wortleitung **218**. Wenn Spin-Transfer beim Schreiben zu der (den) Zelle(n) **210** zu verwenden ist, wird ein Spin-Transfer-Strom durch den (die) magnetische(n) Kontakt(e) **212** über Bitleitungen **230** getrieben. Demnach können die magnetischen Kontakte **212** unter einer Verwendung einer Kombination von SO-Wechselwirkung und STT geschrieben beziehungsweise beschrieben werden.

[0068] Der Speicher **200** verwendet die Vorzüge der Speicher **100**, **150** und **170'** gemeinsam. Insbesondere kann die Verwendung des SO-Drehmoments beim Schalten des magnetischen Kontakts **212** verwendet werden. Das SO-Drehmoment kann mit STT oder separat verwendet werden. Das Spin-Bahn-Drehmoment-Schalten, insbesondere in Verbindung STT-Schalten kann die Schaltzeit und die Schreibfehlerrate verringern. Der Speicher **200** ist in der Natur hierarchisch und kann demnach leicht zu größeren Größen und/oder höheren Dichten erweitert werden. Zusätzlich ist der Speicher **200** modular. Demnach können die Schaltkreise dupliziert und hinzugefügt werden, um größere Speicher zu bauen. Demzufolge kann der Speicher **200** in Speichern höherer Dichte verwendbar sein.

[0069] Fig. 9 bildet eine andere beispielhafte Ausführungsform eines Abschnitts eines magnetischen Speichers **200'** ab, welcher den Spin-Transfer-Effekt in Verbindung mit der Spin-Bahn-Wechselwirkung zum Schalten einsetzt. Fig. 10 bildet eine beispielhafte Ausführungsform eines Zeitverlaufs-Diagramms **250** für eine beispielhafte Ausführungsform eines Abschnitts des magnetischen Speichers **200'** ab. Der Speicher **200'** ist analog zu den Speichern **100**, **150** und **200**. Demzufolge sind analoge Komponenten ähnlich bezeichnet. Der Speicher **200'** weist eine MAT **201**, welche ein Teil eines Unter-Arrays ist, Zwischenschaltkreise **240** und Zwischenbitleitungen ISL und IBL auf, welche analog zu den MATs **180**, **180'** und **200**, den Zwischenschaltkreisen **172** und **172'** und Zwischenbitleitungen **174** und **174'** sind. An-

dere Abschnitte des Speichers **200'** wie beispielsweise andere MATs in dem Unter-Array und globale Schaltkreise sind nicht gezeigt. Demzufolge kann der Speicher **200'** (ein) Unter-Array(s) (nicht explizit bezeichnet), globale Bitleitungen (nicht gezeigt) und globale Schaltkreise (nicht gezeigt) aufweisen, welche jeweils analog zu dem Unter-Array **170** und **170'**, globalen Bitleitungen **162**, **164**, **166**, **168**, **166'** und **168'** und globalen Schaltkreisen **160** sein können. Zur Klarheit ist nur eine MAT **201'** gezeigt. Die MAT **201'** weist Speicherzellen **210'** auf, welche wenigstens einen magnetischen Kontakt **212'** aufweisen, und wenigstens eine Auswahlvorrichtung **214'**, welche jeweils analog zu den Speicherzellen **102**, **190** und **210**, magnetischen Kontakten **110**, **192** und **212** und den Auswahlvorrichtungen **104**, **194** und **214** sind. Obwohl nicht gezeigt, weist die MAT **201'** auch eine aktive SO-Schicht analog zu der aktiven SO-Schicht **122** auf. Die aktive SO-Schicht kann benachbart zu der freien Schicht des magnetischen Kontakts **212'** sein. Die MAT **201'** weist auch gemeinsame Busse (Bitleitungen) **220** und Sourceleitungen **230** auf, welche jeweils analog zu gemeinsamen Bussen **182**, **182'**, **220** und Sourceleitungen **184** und **230** sind. Die gemeinsamen Busse **220'** werden so benannt, da diese Leitungen mit dem magnetischen Kontakt **212'** gekoppelt sind. Die gemeinsamen Busse **220'** würden demnach aufweisen, benachbart sein zu, und/oder treiben die aktiven SO-Schichten (nicht gezeigt), welche beim Schreiben zu den magnetischen Kontakten **212'** über SO-Drehmoment verwendet werden. Der Speicher **200'** weist auch Gates **202'** und **204'** auf, welche durch Signale CS betrieben werden, wobei $i = 0, 1, \dots m$. Es sei festgehalten, dass in dem Speicher **200'** die gemeinsamen Busse **220'** parallel zu den Sourceleitungen **230'** und rechtwinklig zu den Wortleitungen **218'** sind.

[0070] Bezug nehmend auf die Fig. 9 und Fig. 10 können Zwischenschaltkreise **240**, Signale DW und ENW gesteuert werden, welche über globale Bitleitungen vorgesehen sind. Signale CSPA und CSPB werden selektiv aktiviert basierend auf den Daten, welche zu der Zelle **210** zu schreiben sind. Signale CS und WL werden verwendet, um den gemeinsamen Bus **220'** und die Sourceleitung **230'** zum Schreiben zu der Zelle **210'** zu aktivieren. Genauer wird der gemeinsame Bus **220'** aktiviert, um einen Vorlade-Strom durch den gemeinsamen Bus **220'** zu treiben. Wie aus dem Zeitverlaufs-Diagramm **250** und dem Speicher **200'** gesehen werden kann, kann abhängig von den Daten, welche zu schreiben sind, der Strom durch den gemeinsamen Bus **220'** in einer unterschiedlichen Richtung getrieben werden. Demnach ist der Vorlade-/SO-Strom ein bi-direktionaler Strom. Dieser Vorlade-Strom stört das magnetische Moment der freien Schicht von der leichten Achse. Die Wortleitung **218'** und die Sourceleitung **230'** werden dann aktiviert, um den STT-Strom durch die Sourceleitung **230'**, den magnetischen Kontakt **212'** und den ge-

meinsamen Bus **220'** zu treiben. Die Reihenfolge, in welcher der Schreibstrom die Komponenten **230'**, **212'** und **220'** durchläuft, hängt von den Daten ab, welche zu schreiben sind. In einigen Ausführungsformen wird dieser Schreibstrom rechtwinklig zu der Ebene durch den magnetischen Kontakt getrieben bevor das magnetische Moment zurück zum Gleichgewicht abklingen kann. Demnach kann der magnetische Kontakt **212** unter Verwendung einer Kombination von SO-Wechselwirkung und STT beschrieben werden.

[0071] Der Speicher **200'** verwendet die Vorzüge der Speicher **100**, **150**, **170'** und **200** gemeinsam. Insbesondere kann die Verwendung von SO-Drehmoment beim Schalten des magnetischen Kontakts **212'** verwendet werden. Das Spin-Bahn-Drehmoment-Schalten in Verbindung mit STT-Schalten kann die Schaltzeit und die Schreibfehlerrate verringern. Der Speicher **200'** ist hierarchisch und modular in seiner Natur. Der Speicher **200'** kann demnach leicht zu größeren Größen und/oder höheren Dichten erweitert werden. Die Schaltkreise können dupliziert und hinzugefügt werden, um größere Speicher zu bauen. Demzufolge kann der Speicher **200'** in Speichern höherer Dichte verwendbar sein.

[0072] Fig. 11 bildet eine andere beispielhafte Ausführungsform eines Abschnitts eines magnetischen Speichers **200''** ab, welche den Spin-Transfer-Effekt in Verbindung mit der Spin-Bahn-Wechselwirkung zum Schalten einsetzt. Fig. 12 bildet eine beispielhafte Ausführungsform eines Zeitverlaufs-Diagramms **250'** für den magnetischen Speicher **200''** ab. Der Speicher **200''** ist analog zu den Speichern **100**, **150**, **200** und **200'**. Demzufolge sind analoge Komponenten ähnlich bezeichnet. Der Speicher **200''** weist eine MAT **201''** auf, welche Teil eines Unter-Arrays ist, Zwischenschaltkreise **240''** und Zwischenbitleitungen IPL und IBL, welche analog zu den MATs **180**, **180'**, **200** und **200'**, Zwischenschaltkreisen **172** und **172'** und Zwischenbitleitungen **174** und **174'** sind. Andere Abschnitte des Speichers **200''** wie beispielsweise andere MATs in dem Unter-Array und globale Schaltkreise sind nicht gezeigt. Demzufolge kann der Speicher **200''** (ein) Unter-Array(s) aufweisen (nicht explizit bezeichnet), globale Bitleitungen (nicht gezeigt) und globale Schaltkreise (nicht gezeigt), welche analog jeweils zu dem Unter-Array **170** und **170'**, globalen Bitleitungen **162**, **164**, **166**, **168**, **166'** und **168'** und globalen Schaltkreisen **160** sind. Zur Klarheit ist nur eine MAT **201''** gezeigt. Die MAT **201''** weist Speicherzellen **210''** auf, welche wenigstens einen magnetischen Kontakt **212''** und wenigstens eine Auswahlvorrichtung **214''** aufweisen, jeweils analog zu den Speicherzellen **102**, **190**, **201** und **210'**, den magnetischen Kontakten **110**, **192**, **212** und **212'** und den Auswahlvorrichtungen **104**, **194**, **214** und **214'**. Obwohl nicht gezeigt, weist die MAT **201'** ebenso eine aktive SO-Schicht analog zu der ak-

tiven SO-Schicht **122** auf. Die aktive SO-Schicht kann an die freie Schicht des magnetischen Kontakts **212''** angrenzen. Die MAT **201''** weist auch gemeinsame Busse (Bitleitungen) **220''** und Sourceleitungen **230''** auf, welche analog zu gemeinsamen Bussen **182**, **182'**, **220** und **220'** und Sourceleitungen **184**, **230**, und **230'** jeweils sind. Die gemeinsamen Busse **220''** sind so bezeichnet, da diese Leitungen mit dem magnetischen Kontakt **212''** gekoppelt sind. Die gemeinsamen Busse **220''** würden demnach aufweisen, benachbart sein zu und/oder treiben beziehungsweise betreiben die aktiven SO-Schichten (nicht gezeigt), welche beim Schreiben zu den magnetischen Kontakten **212''** über SO-Drehmoment verwendet werden. Der Speicher **200''** weist auch Gates **202''** und **204''** auf, welche durch Signale CS getrieben werden. Es sei festgehalten, dass in dem Speicher **200''** die gemeinsamen Busse **220''** parallel zu den Bitleitungen **230''** und rechtwinklig zu den Wortleitungen **218''** sind.

[0073] Bezug nehmend auf die Fig. 11 und Fig. 12 können Zwischenschaltkreise **240''** durch Signale PR, PR1, WR0, WR1 gesteuert werden, welche durch die Schreibsteuerlogik vorgesehen sind. Das Signal CS wird verwendet, um die Zwischenbitleitungen (IBL) **220''** und eine Zwischensourceleitung (ISL) **230''** zum Schreiben zu der Zelle **210''** zu aktivieren. Genauer wird der gemeinsame Bus PL **220''** aktiviert, um einen Vorlade-Strom durch den gemeinsamen Bus **220''** zu treiben. Wie aus dem Zeitverlaufs-Diagramm **250'** und dem Speicher **200''** gesehen werden kann, kann der Strom durch den gemeinsamen Bus PL **220'** in derselben Richtung unabhängig von den Daten, welche geschrieben werden, getrieben werden. Demnach ist der Vorlade-/SO-Strom ein uni-direktionaler beziehungsweise ein-direktionaler Strom. Dieser Vorlade-Strom stört das magnetische Moment der freien Schicht von der leichten Achse. Die Wortleitung **218''** und die Bitleitung **230''** werden dann aktiviert, um den STT-Strom durch die Bitleitung **230''**, den magnetischen Kontakt **212''** und durch den gemeinsamen Bus **220''** zu treiben. Die Reihenfolge, in welcher der STT-Strom die Komponenten **230''**, **212''** und **220''** durchtritt, hängt ab von den Daten, welche geschrieben werden. In einigen Ausführungsformen wird dieser Schreibstrom rechtwinklig zu der Ebene durch den magnetischen Kontakt getrieben, bevor das magnetische Moment zurück zum Gleichgewicht abklingen kann. Demnach kann der magnetische Kontakt **212** beschrieben werden unter Verwendung einer Kombination von SO-Wechselwirkung und STT.

[0074] Der Speicher **200''** verwendet die Vorzüge der Speicher **100**, **150**, **170'**, **200** und **200'** gemeinsam. Insbesondere kann die Verwendung von SO-Drehmoment beim Schalten des magnetischen Kontakts **212''** verwendet werden. Das Spin-Bahn-Drehmoment-Schalten in Verbindung mit STT-Schalten

kann die Schaltzeit und die Schreibfehlerrate verringern. Der Speicher **200''** ist hierarchisch und in der Natur modular. Der Speicher **200''** kann demnach leicht zu größeren Größen und/oder höheren Dichten erweitert werden. Die Schaltkreise können dupliziert und hinzugefügt werden, um größere Speicher zu bauen. Demzufolge kann der Speicher **200''** in Speichern höherer Dichte verwendbar sein.

[0075] Fig. 13 bildet eine andere beispielhafte Ausführungsform eines Abschnitts eines magnetischen Speichers **200'''** ab, welcher den Spin-Transfer-Effekt in Verbindung mit der Spin-Bahn-Wechselwirkung zum Schalten einsetzt. Fig. 14 bildet eine beispielhafte Ausführungsform eines Zeitverlaufs-Diagramms **250''** für den magnetischen Speicher **200'''** ab. Der Speicher **200'''** ist analog zu Speichern **100**, **150**, **200**, **200'** und **200''**. Demzufolge sind analoge Komponenten ähnlich benannt. Der Speicher **200'''** weist eine MAT **201'''** auf, welche Teil eines Unter-Arrays ist, Zwischenschaltkreise **240''** und Zwischenbitleitungen IPL und IBL, welche analog zu den MATs **180**, **180'**, **200**, **200'** und **200''**, Zwischenschaltkreisen **172** und **172'**, **240** und **240'** und Zwischenbitleitungen **174** und **174'** sind. Andere Abschnitte des Speichers **200'''** wie beispielsweise andere MATs in dem Unter-Array und globale Schaltkreise sind nicht gezeigt. Demzufolge kann der Speicher **200'''** (ein) Unter-Array(s) (nicht explizit bezeichnet), globale Bitleitungen (nicht gezeigt) und globale Schaltkreise (nicht gezeigt) aufweisen, welche jeweils analog zu dem Unter-Array **170** und **170'**, globalen Bitleitungen **162**, **164**, **166**, **168**, **166'** und **168'** und globalen Schaltkreisen **160** sein können. Zur Klarheit ist nur eine MAT **201'''** gezeigt. Die MAT **201'''** weist Speicherzellen **210'''** auf, welche wenigstens einen magnetischen Kontakt **212'''** und wenigstens eine Auswahlvorrichtung **214'''** aufweisen, jeweils analog zu den Speicherzellen **102**, **190**, **210**, **210'** und **210''** zu magnetischen Kontakten **110**, **192**, **212**, **212'** und **212''** und den Auswahlvorrichtungen **104**, **194**, **214**, **214'** und **214''**. Obwohl nicht gezeigt, weist die MAT **201'''** eine aktive SO-Schicht analog zu der aktiven SO-Schicht **122** auf. Die aktive SO-Schicht kann an die freie Schicht des magnetischen Kontakts **212'''** angrenzen. Die MAT **201'''** weist auch gemeinsame Busse (PL) **210'''** und Bitleitungen (BL) **230'''** auf, welche analog zu gemeinsamen Bussen **182**, **182'**, **220**, **220'** und **220''** und Leitungen **184**, **230**, **230'** und **230''** jeweils sind (IPL ist **220'''**). Die gemeinsamen Busse **210'''** sind so benannt, da diese Leitungen mit dem magnetischen Kontakt **212'''** gekoppelt sind. Die gemeinsamen Busse **210'''** würden demnach aufweisen, benachbart sein zu und/oder treiben beziehungsweise betreiben die aktiven SO-Schichten (nicht gezeigt), welche beim Schreiben zu den magnetischen Kontakten **212'''** über SO-Drehmoment verwendet werden. Der Speicher **200'''** weist auch Gates **202'''** und **204'''** auf, welche durch Signale CS getrieben beziehungsweise betrieben wer-

den. Es sei festgehalten, dass in dem Speicher **200'''** die gemeinsamen Busse **200'''** parallel zu den Bitleitungen **230'''** und rechtwinklig zu den Wortleitungen **218'''** sind.

[0076] Bezug nehmend auf die Fig. 13 und Fig. 14 können Zwischenschaltkreise **240''** durch Signale PR0, PR0\, PR1, PR1\, WR0 und WR1\ gesteuert werden, welche durch die Schreibsteuerlogik vorgesehen sind. Das Signal CS wird verwendet, um den gemeinsamen Bus **220'''** und die Bitleitung **230''** zum Schreiben zu der Zelle **210''** zu aktivieren. Genauer wird der gemeinsame Bus **220'''** aktiviert, um einen Vorlade-Strom durch den gemeinsamen Bus **220'''** zu treiben. Wie aus dem Zeitverlaufs-Diagramm **250''** und dem Speicher **200'''** gesehen werden kann, kann der Strom durch den gemeinsamen Bus **220''** in einer Richtung getrieben werden, welche von den Daten, welche geschrieben werden, abhängt. Demnach ist der Vorlade-/SO-Strom ein bi-direktionaler Strom. Dieser Vorlade-Strom stört das magnetische Moment der freien Schicht von der leichten Achse. Die Wortleitung **218'** wird dann aktiviert, um es einem STT-Strom zu ermöglichen, durch die Bitleitung **230'''**, den magnetischen Kontakt **212'''** und durch den gemeinsamen Bus **220'''** oder umgekehrt getrieben zu werden. Die Reihenfolge, in welcher der STT-Strom die Komponenten **230'''**, **212'''** und **220'''** durchläuft, hängt von den Daten, welche geschrieben werden ab. In einigen Ausführungsformen wird dieser Schreibstrom rechtwinklig zu der Ebene durch den magnetischen Kontakt getrieben, bevor das magnetische Moment zurück zum Gleichgewicht abklingen kann. Demnach kann der magnetische Kontakt **212** unter Verwendung einer Kombination von SO-Wechselwirkung und STT geschrieben beziehungsweise beschrieben werden.

[0077] Der Speicher **200'''** verwendet die Vorzüge der Speicher **100**, **150**, **170**, **200**, **200'** und **200''** gemeinsam. Insbesondere kann die Verwendung von SO-Drehmoment beim Schalten des magnetischen Kontakts **212'''** verwendet werden. Das Spin-Bahn-Drehmoment-Schalten in Verbindung mit STT-Schalten kann die Schaltzeit und die Schreibfehlerrate verringern. Der Speicher **200'''** ist hierarchisch und in der Natur modular. Der Speicher **200'''** kann demnach leicht auf größere Größen und/oder höhere Dichten erweitert werden. Die Schaltkreise können dupliziert und hinzugefügt werden, um größere Speicher zu bauen. Demzufolge kann der Speicher **200'''** in Speichern höherer Dichte verwendbar sein.

[0078] Fig. 15 bildet eine andere beispielhafte Ausführungsform eines Abschnitts eines magnetischen Speichers **200'''** ab, welcher den Spin-Transfer-Effekt in Verbindung mit der Spin-Bahn-Wechselwirkung zum Schalten einsetzt. Fig. 18 bildet eine beispielhafte Ausführungsform eines Zeitverlaufs-Diagramms **250'''** für den magnetischen Speicher **200'''**

ab. Der Speicher **200''''** ist analog zu den Speichern **100, 150, 200, 200', 200''** und **200'''**. Demzufolge sind analoge Komponenten ähnlich bezeichnet. Der Speicher **200''''** weist eine MAT **201''''** auf, welche Teil eines Unter-Arrays ist, Zwischenschaltkreise **240''''** und Zwischenbitleitungen, welche analog zu den MATs **180, 180', 200, 200', 200'', 200'''**, Zwischenschaltkreisen **172** und **172', 240, 240', 240''** und **240'''** und Zwischenbitleitungen **174** und **174'** sind. Andere Abschnitte des Speichers **200''''** wie beispielsweise andere MATs in dem Unter-Array und globale Schaltkreise sind nicht gezeigt. Demzufolge kann der Speicher **200''''** (ein) Unter-Array(s) aufweisen (nicht explizit bezeichnet), globale Bitleitungen (nicht gezeigt) und globale Schaltkreise (nicht gezeigt), welche jeweils analog zu dem Unter-Array **170** und **170'**, globalen Bitleitungen **162, 164, 166, 168, 166'** und **168'** und globalen Schaltkreisen **160** sein kann. Zur Klarheit ist nur eine MAT **201''''** gezeigt. Die MAT **201''''** weist Speicherzellen **210''''** auf, welche wenigstens einen magnetischen Kontakt **212''''** und wenigstens eine Auswahlvorrichtung **214''''** aufweisen, jeweils analog zu den Speicherzellen **102, 190, 210, 210', 210''** und **210'''**, magnetischen Kontakten **110, 192, 212, 212', 212''** und **212'''** und den Auswahlvorrichtungen **104, 194, 214, 214', 214''**, und **214'''**. Obwohl nicht gezeigt, weist die MAT **201''''** ebenso eine aktive SO-Schicht analog zu der aktiven SO-Schicht **122** auf. Die aktive SO-Schicht kann an die freie Schicht des magnetischen Kontakts **212''''** angrenzen. Die MAT **201''''** weist auch gemeinsame Busse (PL) **220''''** und Bitleitungen **230''''** auf, welche jeweils analog zu gemeinsamen Bussen **182, 182', 220, 220', 220''** und **220'''** und Leitungen **184, 230, 230', 230''** und **230'''** sind. Die gemeinsamen Busse **220''''** sind so benannt, da diese Leitungen mit dem magnetischen Kontakt **212''''** gekoppelt sind. Die gemeinsamen Busse **220''''** würden demnach aufweisen, benachbart sein zu und/oder treiben beziehungsweise, betreiben die aktiven SO-Schichten (nicht gezeigt), welche beim Schreiben zu den magnetischen Kontakten **212''''** über SO-Drehmoment verwendet werden. Der Speicher **200''''** weist auch Gates **202''''** und **204''''** auf, welche durch Signale CS getrieben beziehungsweise betrieben werden. Es sei festgehalten, dass in dem Speicher **200''''** die gemeinsamen Busse **200''''** parallel zu den Begleitungen **230''''** und rechtwinklig zu den Wortleitungen **218''''** sind. Die Zwischenschaltkreise **240''''** weisen auch einen lokalen Leseverstärker SA und Schreibtreiberschaltkreise auf. In anderen Ausführungsformen können der Leseverstärker und/oder Schreibtreiberschaltkreise in globalen Schaltkreisen enthalten sein (in Fig. 15 nicht gezeigt).

[0079] Bezug nehmend auf die Fig. 15 und Fig. 16 können Zwischenschaltkreise **240''''** durch Signale PR, WR0 und WR1\ gesteuert werden, welche durch die Schreibsteuerlogik vorgesehen sind. In der Ausführungsform, welche gezeigt ist, ist VCB ein hal-

ber Weg zwischen Masse und der Versorgungsspannung. Das Signal CS wird verwendet, um den ausgewählten gemeinsamen Bus **200''''** und die Bitleitung **230''''** zum Schreiben zu der Zelle **210''''** zu aktivieren. Der gemeinsame Bus **220''''** wird aktiviert, um einen Vorlade-Strom durch den gemeinsamen Bus **220''''** zu treiben. Wie aus dem Zeitverlaufs-Diagramm **250''''** und dem Speicher **200''''** gesehen werden kann, kann der Strom durch den gemeinsamen Bus **220''''** in derselben Richtung unabhängig von den Daten, welche geschrieben werden, getrieben werden. Demnach ist der Vorlade-/SO-Strom ein unidirektionaler beziehungsweise ein-direktionaler Strom. In anderen Ausführungsformen jedoch können Abschnitte des Speichers **200''''** zu CMOS geändert werden für einen bidirektionalen Vorlade-Strom. Dieser Vorlade-Strom stört das magnetische Moment der freien Schicht von seiner leichten Achse. Die Wortleitung **218''''** und die Bitleitung **230''''** werden dann aktiviert, um den STT-Strom durch die Bitleitung **230''''**, den magnetischen Kontakt **212''''** und durch den gemeinsamen Bus **220''''** zu treiben. Die Reihenfolge, in welcher der STT-Strom die Komponenten **230''''**, **212''''** und **220''''** durchtritt, hängt von den Daten, welche geschrieben werden, und den Signalen WR0 und WR1\ . In einigen Ausführungsformen wird dieser Schreibstrom rechtwinklig zu der Ebene durch den magnetischen Kontakt getrieben, bevor das magnetische Moment zurück zum Gleichgewicht abklingen kann. Demnach kann der magnetische Kontakt **212''''** unter Verwendung einer Kombination von SO-Wechselwirkung und STT geschrieben beziehungsweise beschrieben werden.

[0080] Der Speicher **200''''** verwendet die Vorzüge der Speicher **100, 150, 170, 200, 200'** und **200''** gemeinsam. Insbesondere kann die Verwendung von SO-Drehmoment beim Schalten des magnetischen Kontakts **212''''** verwendet werden. Das Spin-Bahn-Drehmoment-Schalten in Verbindung mit STT-Schalten kann die Schaltzeit und die Schreibfehlerrate verringern. Der Speicher **200''''** ist hierarchisch und modular in seiner Natur. Der Speicher **200''''** kann demnach leicht zu größeren Größen und/oder höheren Dichten erweitert werden. Die Schaltkreise können dupliziert und hinzugefügt werden, um größere Speicher zu bauen. Demzufolge kann der Speicher **200''''** in Speichern höherer Dichte verwendbar sein.

[0081] Fig. 17 bildet eine andere beispielhafte Ausführungsform eines Abschnitts eines magnetischen Speichers **200''''** ab, welcher den Spin-Transfer-Effekt in Verbindung mit der Spin-Bahn-Wechselwirkung zum Schalten einsetzt. Fig. 18 bildet eine beispielhafte Ausführungsform eines Zeitverlaufs-Diagramms **250''''** für den magnetischen Speicher **200''''** ab. Der Speicher **200''''** ist analog zu den Speichern **100, 150, 200, 200', 200'', 200'''** und **200''''**. Demzufolge sind analoge Komponenten ähnlich bezeichnet. Der Speicher **200''''** weist eine MAT **201''''** auf,

welche Teil eines Unter-Arrays ist, Zwischenschaltkreise **240''''** und Zwischenbitleitungen, welche analog zu den MATs **180, 180', 200, 200', 200'', 200'''** und **200''''**, Zwischenschaltkreisen **172 und 172', 240, 240', 240'', 240'''** und **240''''** und Zwischenbitleitungen **174 und 174'** sind. Andere Abschnitte des Speichers **200''''** wie beispielsweise andere MATs in dem Unter-Array und globale Schaltkreise sind nicht gezeigt. Demzufolge kann der Speicher **200''''** (ein) Unter-Array(s) aufweisen (nicht explizit bezeichnet), globale Bitleitungen (nicht gezeigt) und globale Schaltkreise (nicht gezeigt), welche jeweils analog zu dem Unter-Array **170 und 170'**, globalen Bitleitungen **162, 164, 166, 168, 166' und 168'** und globalen Schaltkreisen **160** sein können. Zur Klarheit ist nur eine MAT **201''''** gezeigt. Die MAT **201''''** weist Speicherzellen **210''''** auf, welche wenigstens einen magnetischen Kontakt **212''''** aufweisen und wenigstens eine Auswahlvorrichtung **214''''** auf, jeweils analog zu den Speicherzellen **102, 190, 210, 210', 210'', 210'''** und **210''''**, magnetischen Kontakten **110, 192, 212, 212', 212'', 212'''** und **212''''** und den Auswahlvorrichtungen **104, 194, 214, 214', 214'', 214'''** und **214''''**. Obwohl nicht gezeigt, weist die MAT **201''''** ebenso eine aktive SO-Schicht analog zu der aktiven SO-Schicht **122** auf. Die aktive SO-Schicht kann an die freie Schicht des magnetischen Kontakts **212''''** angrenzen. Die MAT **201''''** weist auch gemeinsame Busse (Sourceleitungen) **220''''** und Bitleitungen **230''''** auf, welche jeweils analog zu gemeinsamen Bussen **182, 182', 220, 220', 220'', 220'''** und **220''''** und Leitungen **184, 230, 230', 230'', 230'''** und **230''''** sind. Die gemeinsamen Busse **220''''** werden so benannt, da diese Leitungen mit dem magnetischen Kontakt **212''''** gekoppelt sind. Die gemeinsamen Busse **220''''** würden demnach aufweisen, benachbart sein zu und/oder treiben beziehungsweise betreiben die aktiven SO-Schichten (nicht gezeigt), welche beim Schreiben zu den magnetischen Kontakten **212''''** über SO-Drehmoment verwendet werden. Der Speicher **200''''** weist ebenso Gates **202''''** und **204''''** auf, welche durch Signale CS getrieben beziehungsweise betrieben werden. Es sei festgehalten, dass in dem Speicher **200''''** die gemeinsamen Busse **220''''** parallel zu den Bitleitungen **230''''** und rechtwinklig zu den Wortleitungen **218''''** sind.

[0082] Bezug nehmend auf die **Fig. 17** und **Fig. 18** können Zwischenschaltkreise **240''''** durch Signale WR0 und WR1 gesteuert werden, welche durch beziehungsweise für die Schreibsteuerlogik vorgesehen sein können. Das Signal CS wird verwendet, um den ausgewählten gemeinsamen Bus **200''''** und die Bitleitung **230''''** zum Schreiben zu der Zelle **210''''** zu aktivieren. Der gemeinsame Bus **220''''** wird aktiviert, um einen Vorlade-Strom durch den gemeinsamen Bus **220''''** zu treiben. Wie aus dem Zeitverlaufs-Diagramm **250''''** und dem Speicher **200''''** gesehen werden kann, kann der Strom durch den ge-

meinsamen Bus **220''''** in derselben Richtung getrieben werden unabhängig von den Daten, welche geschrieben werden. Demnach ist der Vorlade-/SO-Strom ein unidirektionaler Strom. Dieser Vorlade-Strom stört das magnetische Moment der freien Schicht aus der leichten Achse. Die Wortleitung **218''''** und die Bitleitung **230''''** werden dann aktiviert, um den STT-Strom durch die Bitleitung **230''''**, den magnetischen Kontakt **212''''** und durch den gemeinsamen Bus **220''''** zu treiben. Die Reihenfolge, in welcher der STT-Strom die Komponenten **230''''**, **212''''** und **220''''** durchtritt, hängt von den Daten ab, welche geschrieben werden, und den Signalen WR0 und WR1. In einigen Ausführungsformen wird dieser Schreibstrom rechtwinklig zu der Ebene durch den magnetischen Kontakt getrieben bevor das magnetische Moment zurück zum Gleichgewicht abklingen kann. Demnach kann der magnetische Kontakt **212''''** geschrieben beziehungsweise beschrieben werden unter Verwendung einer Kombination von SO-Wechselwirkung und STT.

[0083] Der Speicher **200''''** verwendet die Vorzüge der Speicher **100, 150, 170', 200, 200', 200'', 200'''** und **200''''** gemeinsam. Insbesondere kann die Verwendung von SO-Drehmoment beim Schalten des magnetischen Kontakts **212''''** verwendet werden. Das Spin-Bahn-Drehmoment-Schalten in Verbindung mit STT-Schalten kann die Schaltzeit und die Schreibfehlerrate verringern. Der Speicher **200''''** ist hierarchisch und in der Natur modular. Der Speicher **200''''** kann demnach leicht erweitert werden zu größeren Größen und/oder höheren Dichten. Die Schaltkreise können dupliziert und hinzugefügt werden, um größere Speicher zu bauen. Demzufolge kann der Speicher **200''''** in Speichern höherer Dichte verwendbar sein.

[0084] **Fig. 19** bildet eine andere beispielhafte Ausführungsform eines Abschnitts eines magnetischen Speichers **200''''** ab, welcher den Spin-Transfer-Effekt in Verbindung mit der Spin-Bahn-Wechselwirkung zum Schalten einsetzt. Der Speicher **200''''** ist analog zu den Speichern **100, 150, 200, 200', 200'', 200'''** und **200''''**. Demzufolge sind analoge Komponenten ähnlich benannt. Der Speicher **200''''** weist eine MAT **201''''** auf, welche Teil eines Unter-Arrays ist, Zwischenschaltkreise **240''''** und Zwischenbitleitungen, welche analog zu den MATs **180, 180', 200, 200', 200'', 200'''** und **200''''**, Zwischenschaltkreisen **172 und 172', 240, 240', 240'', 240'''** und **240''''** und Zwischenbitleitungen **174 und 174'** sind. Andere Abschnitte des Speichers **200''''** wie beispielsweise andere MATs in dem Unter-Array und globale Schaltkreise sind nicht gezeigt. Demzufolge kann der Speicher **200''''** (ein) Unter-Array(s) (nicht explizit bezeichnet), globale Bitleitungen (nicht gezeigt) und globale Schaltkreise (nicht gezeigt) aufweisen, welche jeweils analog zu dem Unter-Array **170 und 170'**, globalen Bitleitun-

gen **162, 164, 166, 168, 166'** und **168'** und globalen Schaltkreisen **160** sein können. Zur Klarheit ist nur eine MAT **201''''''** gezeigt. Die MAT **201''''''** weist Speicherzellen **210''''''** auf, welche wenigstens einen magnetischen Kontakt **212''''''** und wenigstens eine Auswahlvorrichtung **214''''''** aufweisen, analog jeweils zu den Speicherzellen **102, 190, 210, 210', 210'', 210''', 210''''** und **210''''''**; magnetischen Kontakten **110, 192, 212, 212', 212'', 212''', 212''''** und **212''''''** und den Auswahlvorrichtungen **104, 194, 214, 214', 214'', 214''', 214''''** und **214''''''**. Obwohl nicht gezeigt, weist die MAT **201''''''** ebenso eine aktive SO-Schicht analog zu der aktiven SO-Schicht **122** auf. Die aktive SO-Schicht kann an die freie Schicht des magnetischen Kontakts **212''''''** angrenzen. Die MAT **201''''''** weist auch gemeinsame Busse (PLi, wobei i von 0 bis m ist) **220''''''** und Bitleitungen **230''''''** auf, welche jeweils analog zu gemeinsamen Bussen **182, 182', 220, 220', 220'', 220''', 220''''** und **220''''''** und Leitungen **184, 230, 230', 230'', 230''', 230''''** und **230''''''** sind. Die gemeinsamen Busse **220''''''** werden so genannt, da diese Leitungen mit dem magnetischen Kontakt **212''''''** gekoppelt sind. Die gemeinsamen Busse **220''''''** würden demnach aufweisen, benachbart sein zu und/oder treiben die aktiven SO-Schichten (nicht gezeigt), welche beim Schreiben zu den magnetischen Kontakten **212''''''** über SO-Drehmoment verwendet werden. Der Speicher **200''''''** weist auch Gates **202''''''** und **204''''''** auf, welche durch Signale CS getrieben beziehungsweise betrieben werden. Es sei festgehalten, dass in dem Speicher **200''''''** die gemeinsamen Busse **200''''''** parallel zu den Bitleitungen **230''''''** und rechtwinklig zu den Wortleitungen **218''''''** sind.

[0085] Zusätzlich weisen die Zwischenschaltkreise **240''''''** ein Stromspiegelerkennungsschema auf, welches durch ein Leseaktivier(ENR = Read Enable)-Signal getrieben wird. Das Signal CS wird verwendet, um den ausgewählten gemeinsamen Bus **220''''''** und die Bitleitung **230''''''** zum Schreiben zu der Zelle **210''''''** zu aktivieren. Es sei festgehalten, dass mehrere Speicherzellen **210''''''** gleichzeitig in dem Speicher **200''''''** geschrieben beziehungsweise beschrieben werden können. Der gemeinsame Bus **220''''''** wird aktiviert, um einen Vorlade-Strom durch den gemeinsamen Bus **220''''''** zu treiben. Dieser Vorlade-Strom stört das magnetische Moment der freien Schicht von der leichten Achse. Die Wortleitung **218''''''** und die Bitleitung **230''''''** werden dann aktiviert, um den STT-Strom durch die Bitleitung **230''''''**, den magnetischen Kontakt **212''''''** und durch den gemeinsamen Bus **220''''''** zu treiben. Die Reihenfolge, in welcher der STT-Strom durch die Komponenten **230''''''**, **212''''''** und **220''''''** hindurchtritt, hängt von den Daten, welche geschrieben werden, ab. In einigen Ausführungsformen wird der Schreibstrom rechtwinklig zu der Ebene durch den magnetischen Kontakt getrieben, bevor das magnetische Moment zurück zum Gleichgewicht abklingen kann.

Demnach kann der magnetische Kontakt **212''''''** geschrieben beziehungsweise beschrieben werden unter Verwendung einer Kombination von SO-Wechselwirkung und STT.

[0086] Der Speicher **200''''''** verwendet die Vorzüge der Speicher **100, 150, 170', 200, 200', 200'', 200''', 200''''** und **200''''''** gemeinsam. Insbesondere kann die Verwendung von SO-Drehmoment beim Schalten des magnetischen Kontakts **212''''''** verwendet werden. Das Spin-Bahn-Drehmoment-Schalten in Verbindung mit STT-Schalten kann die Schaltzeit und die Schreibfehlerrate verringern. Der Speicher **200''''''** ist hierarchisch und modular in der Natur. Der Speicher **200''''''** kann demnach leicht zu größeren Größen und/oder höheren Dichten erweitert werden. Die Schaltkreise können dupliziert und hinzugefügt werden, um größere Speicher zu bauen. Demzufolge kann der Speicher **200''''''** in Speichern höherer Dichte verwendbar sein.

[0087] Fig. 20 bildet eine andere beispielhafte Ausführungsform eines Abschnitts eines magnetischen Speichers **300** ab, welcher den Spin-Transfer-Effekt in Verbindung mit der Spin-Bahn-Wechselwirkung zum Schalten einsetzt. Der Speicher **300** weist eine MAT **301** auf. Andere Abschnitte des Speichers **300** wie beispielsweise andere MATs in dem Unter-Array, Zwischenschaltkreise und globale Schaltkreise sind nicht gezeigt. Der Speicher **300** ist analog zu den Speichern **100, 150, 200, 200', 200'', 200''', 200''''**, **200''''''** und **200''''''**. Demzufolge weist der Speicher **300** ein Unter-Array (nicht gezeigt), Zwischenschaltkreise (nicht gezeigt), Zwischenbitleitungen (nicht gezeigt), globale Bitleitungen (nicht gezeigt) und globale Schaltkreise (nicht gezeigt) auf, welche jeweils zu dem Unter-Array **170** und **170'**, Zwischenschaltkreisen **172** und **172'**, Zwischenbitleitungen **174** und **174'**, globalen Bitleitungen **162, 164, 166, 168, 166'** und **168'** und globalen Schaltkreisen **160** analog sein können. Der Speicher **300** weist eine MAT **301** auf, welche den MATs **180** und **180'** entspricht, zur Klarheit ist nur eine MAT **301** gezeigt. Die MAT **301** weist Speicherzellen **310** auf, welche einen magnetischen Kontakt **312** und eine Auswahlvorrichtung **314** aufweisen, analog zu den Speicherzellen **102, 190** und **210**, magnetischen Kontakten **110, 192** und **212** und den Auswahlvorrichtungen **104, 194** und **204** jeweils. Obwohl nicht gezeigt, weist die MAT **301** auch eine aktive SO-Schicht analog zu der aktiven SO-Schicht **122** auf. Die aktive SO-Schicht kann an die freie Schicht des magnetischen Kontakts **312** angrenzen. Die MAT **301** weist auch gemeinsame Busse (Vorlade-Leitungen PL) **320** und Bitleitungen **330** auf, welche analog zu gemeinsamen Bussen **182, 182', 220** und Source-/Bit-Leitungen **184** und **230** sind. Die gemeinsamen Busse werden so benannt, da diese Leitungen mit dem magnetischen Kontakt **312** gekoppelt sind. Die gemeinsamen Busse **320** würden demnach aufweisen, benachbart sein zu und/oder treiben

beziehungsweise betreiben die aktiven SO-Schichten (nicht gezeigt), welche beim Schreiben zu den magnetischen Kontakten **312** über SO-Drehmoment verwendet werden. Der Speicher **300** weist auch Gates **302** und **304** auf, welche durch Signale CSI betrieben beziehungsweise getrieben werden, wobei $i = 0, 1, \dots, m$. Es sei festgehalten, dass in dem Speicher **300** die gemeinsamen Busse **320** rechtwinklig zu den Bitleitungen **330** und parallel zu den Wortleitungen **318** sind.

[0088] Um zu einer Zelle **310** zu schreiben wird ein Strom unter Verwendung des PL-Signals getrieben. Demzufolge wird ein SO-Strom in der Ebene durch die Leitung **320** getrieben, was zu einem SO-Drehmoment auf die freie Schicht des magnetischen Kontakts **312** führt. In einigen Ausführungsformen ist der SO-Strom ein Vorlade-Strom, welcher verwendet wird, um den Zustand der freien Schicht des magnetischen Kontakts **312** aus dem Gleichgewicht zu stören, was ein schnelleres Schalten erlaubt. Wie in **Fig. 20** gesehen werden kann, können magnetische Zellen **310** entlang der gesamten Zeile durch den gemeinsamen Bus **320** präkonditioniert werden. Die angemessene(n) Speicherzelle(n) **310** wird (werden) über (ein) Wortleitungssignal(e) WLi, welches (welche) über die Wortleitung(en) **318** und CSj getrieben werden, welche verwendet werden um die angemessene(n) Auswahlvorrichtung(en) **302** für die Bitleitung(en) **330** auszuwählen, wobei $i = 0 - n$ sein kann und $j = 1 - m$ sein kann. Wenn ein Spin-Transfer beim Schreiben zu der (den) Zelle(n) **310** zu verwenden ist, wird ein Spin-Transfer-Strom durch den (die) magnetischen Kontakt(e) **312** über Bitleitungen **330** getrieben. Demnach können die magnetischen Kontakte **312** geschrieben beziehungsweise beschrieben werden unter Verwendung einer Kombination von SO-Wechselwirkung und STT. Weiterhin können die Speicherzellen **310** entlang einer Zeile durch ein Aktivieren der Bitleitungen **330** beschrieben werden.

[0089] Der Speicher **300** verwendet die Vorzüge der Speicher **100**, **150**, **170** und **200s** gemeinsam. Insbesondere kann die Verwendung des SO-Drehmoments beim Schalten des magnetischen Kontakts **312** verwendet werden. Das SO-Drehmoment kann mit STT oder separat verwendet werden. Das Spin-Bahn-Drehmoment-Schalten, insbesondere in Verbindung mit STT-Schalten kann die Schaltzeit und die Schreibfehlerrate verringern. Der Speicher **300** ist hierarchisch in der Natur und kann demnach leicht zu größeren Größen und/oder höheren Dichten erweitert werden. Zusätzlich ist der Speicher **300** modular. Demnach können Schaltkreise dupliziert und hinzugefügt werden, um größere Speicher zu bauen. Demzufolge kann der Speicher **300** in Speichern höherer Dichte verwendbar sein. Weiterhin kann eine gesamte Zeile in einem Durchgang geschrieben werden. Als ein Ergebnis kann eine Lesestörung für den Speicher **300** vermieden werden.

[0090] **Fig. 21** bildet eine andere beispielhafte Ausführungsform eines Abschnitts eines magnetischen Speichers **300'** ab, welche den Spin-Transfer-Effekt in Verbindung mit der Spin-Bahn-Wechselwirkung zum Schalten einsetzt. **Fig. 22** bildet eine beispielhafte Ausführungsform eines Zeitverlaufs-Diagramms **350** für eine beispielhafte Ausführungsform eines Abschnitts des magnetischen Speichers **300'** ab. Der Speicher **300'** ist analog zu den Speichern **100**, **150**, **200s** und **300**. Demzufolge sind analoge Komponenten ähnlich benannt. Der Speicher **300'** weist eine MAT **301'** auf, welche Teil eines Unter-Arrays ist, Zwischenschaltkreise **340** und Zwischenbitleitungen REF, welche analog zu den MATs **180**, **180'**, **201s** und **301**, Zwischenschaltkreisen **172**, **172'**, **240s** und Zwischenbitleitungen **174** und **174'** sind. Andere Abschnitte des Speichers **300'** wie beispielsweise andere MATs in dem Unter-Array und globale Schaltkreise sind nicht gezeigt. Demzufolge kann der Speicher **300'** (ein) Unter-Array(s) (nicht explizit bezeichnet), globale Bitleitungen (nicht gezeigt) und globale Schaltkreise (nicht gezeigt) aufweisen, welche jeweils analog zu dem Unter-Array **170** und **170'**, globalen Bitleitungen **162**, **164**, **166**, **168**, **166'** und **168'** und globalen Schaltkreisen **160** sein können. Zur Klarheit ist nur eine MAT **301'** gezeigt. Die MAT **301'** weist Speicherzellen **310'** auf, welche wenigstens einen magnetischen Kontakt **312'** und wenigstens eine Auswahlvorrichtung **314** aufweisen, analog jeweils zu den Speicherzellen **102**, **190**, **210s** und **310**, magnetischen Kontakten **110**, **192**, **212** und **312** und den Auswahlvorrichtungen **104**, **194**, **214s** und **314**. Obwohl nicht gezeigt, weist die MAT **301'** auch eine aktive SO-Schicht analog zu der aktiven SO-Schicht **122** auf. Die aktive SO-Schicht kann an die freie Schicht des magnetischen Kontakts **312'** angrenzen. Die MAT **301'** weist auch gemeinsame Busse (PLi, wobei i von 0 bis n ist) **320'** und Bitleitungen **330'** auf, welche jeweils analog zu gemeinsamen Bussen **182**, **182'**, **220s** und **320** und Bit-/Sourceleitungen **184**, **230s** und **330** sind. Die gemeinsamen Busse **320'** werden so benannt, da diese Leitungen mit dem magnetischen Kontakt **312'** gekoppelt sind. Die gemeinsamen Busse **320'** würden demnach aufweisen, benachbart sein zu und/oder treiben beziehungsweise betreiben die aktiven SO-Schichten (nicht gezeigt), welche beim Schreiben zu den magnetischen Kontakten **312'** über SO-Drehmoment verwendet werden. Der Speicher **300'** weist auch Gates **302'** auf, welche durch Signale CS getrieben beziehungsweise betrieben werden. Es sei festgehalten, dass in dem Speicher **300'** die gemeinsamen Busse **320'** rechtwinklig zu den Bitleitungen **330'** und parallel zu den Wortleitungen **318'** sind.

[0091] Bezug nehmend auf die **Fig. 21** und **Fig. 22** können Zwischenschaltkreise **340'** durch Signale gesteuert werden, welche über globale Bitleitungen (nicht gezeigt) vorgesehen sind. Weiterhin kann ein lokaler Leseverstärker SA verwendet werden, um Da-

ten zu lesen. Signale PR-W0 und PR-W1 werden verwendet, um den gemeinsamen Bus **320'** zu aktivieren. Das Signal CS aktiviert die Bitleitung **330'** zum Schreiben zu der Zelle **310'**. Genauer wird der gemeinsame Bus **320'** aktiviert, um einen Vorlade-Strom durch den gemeinsamen Bus **320'** zu treiben. Wie aus den Signalen PR-W0 und PR-W1 und den Verbindungen zwischen VCP, Masse und dem gemeinsamen Bus **320'** gesehen werden kann, kann der Strom durch den gemeinsamen Bus **320'** in verschiedenen Richtungen basierend auf den Daten, welche geschrieben werden, getrieben werden. Demnach ist der Vorlade-/SO-Strom ein bi-direktionaler Strom. Dieser Vorlade-Strom stört das magnetische Moment der freien Schicht aus der leichten Achse. Die Wortleitung **318'** und die Bitleitung **330'** werden dann aktiviert, um den STT-Strom durch die Bitleitung **330'**, den magnetischen Kontakt **312'** und den gemeinsamen Bus **320'** zu treiben. Die Reihenfolge, in welcher der Schreibstrom durch die Komponenten **330'**, **312'** und **320'** hindurchtritt, hängt von den Daten, welche geschrieben werden, ab. In einigen Ausführungsformen wird dieser Schreibstrom rechtwinklig zur Ebene durch den magnetischen Kontakt getrieben, bevor das magnetische Moment zurück zum Gleichgewicht abklingen kann. Demnach kann der magnetische Kontakt **312'** unter Verwendung einer Kombination von SO-Wechselwirkung und STT geschrieben beziehungsweise beschrieben werden. Weiterhin können die Speicherzellen **310'** entlang einer Zeile durch ein Zykeln durch die Spalten/ein Aktivieren der Bitleitungen **330'** geschrieben werden.

[0092] Der Speicher **300'** verwendet die Vorzüge der Speicher **100**, **150**, **170'**, **200s** und **300** gemeinsam. Insbesondere kann die Verwendung des SO-Drehmoments beim Schalten des magnetischen Kontakts **312'** verwendet werden. Das Spin-Bahn-Drehmoment-Schalten in Verbindung mit STT-Schalten kann die Schaltzeit und die Schreibfehlerrate verringern. Der Speicher **300'** ist hierarchisch und modular in der Natur. Der Speicher **300'** kann demnach leicht zu größeren Größen und/oder höheren Dichten erweitert werden. Die Schaltkreise können dupliziert und hinzugefügt werden, um größere Speicher zu bauen. Demzufolge kann der Speicher **300'** in Speichern höherer Dichte verwendbar sein. Weiterhin kann eine ganze Zeile in einem Durchlauf geschrieben werden. Als ein Ergebnis kann eine Lese-Störung für den Speicher **300'** verringert oder vermieden werden.

[0093] Fig. 23 bildet eine andere beispielhafte Ausführungsform eines Abschnitts eines magnetischen Speichers **300''** ab, welcher den Spin-Transfer-Effekt in Verbindung mit der Spin-Bahn-Wechselwirkung zum Schalten einsetzt. Fig. 24 bildet eine beispielhafte Ausführungsform eines Zeitverlaufs- bzw. Zeitvorgabe-Diagramms **350'** für eine beispielhafte Ausführungsform eines Abschnitts des magnetischen

Speichers **300''** ab. Der Speicher **300''** ist analog zu den Speichern **100**, **150**, **200s**, **300** und **300'**. Demzufolge sind analoge Komponenten ähnlich benannt. Der Speicher **300''** weist eine MAT **301''**, welche Teil eines Unter-Arrays ist, Zwischenschaltungen **340'** und Zwischenbitleitungen (beispielsweise ein REF-Signal tragend) auf, welche analog zu den MATs **180**, **180'**, **201s**, **301** und **301'**, Zwischenschaltkreisen **172**, **172'**, **240s**, **340** und **340'** und Zwischenbitleitungen **174** und **174'** sind. Andere Abschnitte des Speichers **300''** wie beispielsweise andere MATs in dem Unter-Array und globale Schaltkreise sind nicht gezeigt. Demzufolge kann der Speicher **300''** (ein) Unter-Array(s) (nicht explizit bezeichnet), globale Bitleitungen (nicht gezeigt) und globale Schaltkreise (nicht gezeigt) aufweisen, welche jeweils analog zu dem Unter-Array **170** und **170'**, globalen Bitleitungen **162**, **164**, **166**, **168**, **166'** und **168'** und globalen Schaltkreisen **160** sein können. Zur Klarheit ist nur eine MAT **301''** gezeigt. Die MAT **301''** weist Speicherzellen **310''** auf, welche wenigstens einen magnetischen Kontakt **312''** und wenigstens eine Auswahlvorrichtung **314''** aufweisen, analog jeweils zu den Speicherzellen **102**, **190**, **210s**, **310** und **310'**, magnetischen Kontakten **110**, **192**, **212s**, **312** und **312'** und den Auswahlvorrichtungen **104**, **194**, **214s**, **314** und **314'**. Obwohl nicht gezeigt, weist die MAT **301''** auch eine aktive SO-Schicht analog zu der aktiven SO-Schicht **122** auf. Die aktive SO-Schicht kann an die freie Schicht des magnetischen Kontakts **312''** angrenzen. Die MAT **301''** weist auch gemeinsame Busse (PL) **320''** und Bitleitungen **330''** auf, welche jeweils analog zu gemeinsamen Bussen **182**, **182'**, **220s**, **320** und **320'** und Bit-/Sourceleitungen **184**, **230s**, **330** und **330'** sind. Die gemeinsamen Busse **320''** werden so benannt, da diese Leitungen mit dem magnetischen Kontakt **312''** gekoppelt sind. Die gemeinsamen Busse **320''** würden demnach aufweisen, benachbart sein zu und/oder treiben beziehungsweise betreiben die aktiven SO-Schichten (nicht gezeigt), welche beim Schreiben zu den magnetischen Kontakten **312''** über SO-Drehmoment verwendet werden. Der Speicher **300''** weist auch Gates **302''** auf, welche durch Signale CS getrieben beziehungsweise betrieben werden. Es sei festgehalten, dass in dem Speicher **300''** die gemeinsamen Busse **320''** rechtwinklig zu den Bitleitungen **330''** und parallel zu den Wortleitungen **318''** sind.

[0094] Bezug nehmend auf die Fig. 23 und Fig. 24 können Zwischenschaltkreise **340''** durch Signale gesteuert werden, welche über globale Bitleitungen (nicht gezeigt) vorgesehen sind. Weiterhin kann ein lokaler Leseverstärker SA verwendet werden, um Daten zu lesen. Ein Signal PR-Wis wird verwendet, um den gemeinsamen Bus **320''** zu aktivieren. Das Signal CS aktiviert die Bitleitung **330'** zum Schreiben zu der Zelle **310'**. Genauer wird der gemeinsame Bus **320''** aktiviert, um einen Vorlade-Strom über das Signal PR-W zu tragen. Wie aus dem Signal PR-

W in dem Zeitverlaufs-Diagramm **315** und der Verbindung zwischen VCP und dem gemeinsamen Bus **320''** gesehen werden kann, kann der Strom durch den gemeinsamen Bus **320''** in derselben Richtung getrieben werden, auch wenn unterschiedliche Daten geschrieben werden. Demnach ist der Vorlade-/SO-Strom ein uni-direktionaler Strom. Dieser Vorlade-Strom stört das magnetische Moment der freien Schicht aus der leichten Achse. Die Wortleitung **318''** und die Bitleitung **330''** werden dann aktiviert, um den STT-Strom durch die Bitleitung **330''**, den magnetischen Kontakt **312''** und den gemeinsamen Bus **320''** zu treiben. Die Reihenfolge, in welcher der Schreibstrom durch die Komponenten **330''**, **312''** und **320''** hindurchtritt, hängt ab von den Daten ab, welche geschrieben werden. In einigen Ausführungsformen wird dieser Schreibstrom rechtwinklig zu der Ebene durch den magnetischen Kontakt getrieben, bevor das magnetische Moment zurück zum Gleichgewicht abklingen kann. Demnach kann der magnetische Kontakt **312''** unter Verwendung einer Kombination von SO-Wechselwirkung und STT geschrieben beziehungsweise beschrieben werden. Weiterhin können die Speicherzellen **310''** entlang einer Zeile durch ein Zykeln durch die Spalten/ein Aktivieren der Bitleitungen **330''** geschrieben werden.

[0095] Der Speicher **300''** verwendet die Vorzüge der Speicher **100**, **150**, **170'**, **200s**, **300** und **300'** gemeinsam. Insbesondere kann die Verwendung von SO-Drehmoment verwendet werden beim Schalten des magnetischen Kontakts **312''**. Das Spin-Bahn-Drehmoment-Schalten in Verbindung mit STT-Schalten kann die Schaltzeit und die Schreibfehlerrate verringern. Der Speicher **300''** ist hierarchisch und in der Natur modular. Der Speicher **300''** kann demnach leicht zu größeren Größen und/oder höheren Dichten erweitert werden. Die Schaltkreise können dupliziert und hinzugefügt werden, um größere Speicher zu bauen. Demzufolge kann der Speicher **300''** in Speichern höherer Dichte verwendbar sein. Weiterhin kann in einigen Ausführungsformen eine gesamte Zeile in einem Durchlauf beziehungsweise Durchgang geschrieben werden. Als ein Ergebnis kann eine Lesestörung für den Speicher **300''** verringert oder vermieden werden. Zusätzlich können weniger Transistoren verwendet werden als beispielsweise im Speicher **300'**.

[0096] Fig. 25 bildet eine andere beispielhafte Ausführungsform eines Abschnitts eines magnetischen Speichers **300''** ab, welcher den Spin-Transfer-Effekt in Verbindung mit der Spin-Bahn-Wechselwirkung zum Schalten einsetzt. Der Speicher **300''** ist analog zu den Speichern **100**, **150**, **200s**, **300**, **300'** und **300''**. Demzufolge sind analoge Komponenten ähnlich bezeichnet. Der Speicher **300''** weist MATs **301''** auf, welche in zwei Bänken in der gezeigten Ausführungsform gebildet sind. Jede Bank ist n-Wortleitungen tief (d. h. hat n Zeilen) und vier Bitleitungen

breit (d. h. hat vier Spalten). In einer anderen Ausführungsform jedoch kann jede Bank/MAT **301''** eine andere Anzahl von Zeilen und/oder Spalten haben. Der Speicher **300''** weist ebenfalls Zwischenschaltkreise **340''** und Zwischenbitleitungen IBL0, IBL1, IBL2 und IBL3 auf, welche analog zu den MATs **180**, **180'**, **201s**, **301** und **301'**, Zwischenschaltkreisen **172**, **172'**, **240s**, **340** und **340'** und Zwischenbitleitungen **174** und **174'** sind. Andere Abschnitte des Speichers **300''** wie beispielsweise andere MATs und globale Schaltkreise sind nicht gezeigt. Demzufolge kann der Speicher **300''** (ein) Unter-Array(s), globale Bitleitungen (nicht gezeigt) und globale Schaltkreise (nicht gezeigt) aufweisen, welche jeweils analog zu dem Unter-Array **170** und **170'**, globalen Bitleitungen **162**, **164**, **166**, **168**, **166'** und **168'** und globalen Schaltkreisen **160** sein können. Zur Klarheit sind nur zwei MATs **301** gezeigt. Jede MAT **301** weist Speicherzellen **310''** auf, welche wenigstens einen magnetischen Kontakt **312''** und wenigstens eine Auswahlvorrichtung **314''** aufweisen, jeweils analog zu den Speicherzellen **102**, **190**, **210s**, **310**, **310'** und **310''**, magnetischen Kontakten **110**, **192**, **212s**, **312**, **312'** und **312''** und den Auswahlvorrichtungen **104**, **194**, **214s**, **314**, **314'** und **314''**. Obwohl nicht gezeigt, weist die MAT **301''** auch eine aktive SO-Schicht analog zu der aktiven SO-Schicht **122** auf. Die aktive SO-Schicht kann an die freie Schicht des magnetischen Kontakts **312''** angrenzen. Die MAT **301''** weist auch gemeinsame Busse **320''** (PRi, wobei i von 0 bis n ist) und Bitleitungen **330''** auf, welche jeweils analog zu gemeinsamen Bussen **182**, **182'**, **220s**, **320**, **320'** und **320''** und einer Bit-/Sourceleitung **184**, **230s**, **330**, **330'** und **330''** sind. Die gemeinsamen Busse **320''** werden so benannt, da diese Leitungen mit dem magnetischen Kontakt **312''** gekoppelt sind. Die gemeinsamen Busse **320''** würden demnach aufweisen, benachbart sein zu und/oder betreiben beziehungsweise treiben die aktiven SO-Schichten (nicht gezeigt), welche beim Schreiben zu den magnetischen Kontakten **312''** über SO-Drehmoment verwendet werden. Der Speicher **300''** weist auch Gates **300''** auf, welche durch Signale CS getrieben beziehungsweise betrieben werden. Es sei festgehalten, dass in dem Speicher **300''** die gemeinsamen Busse **320''** rechtwinklig zu den Bitleitungen **330''** und parallel zu den Wortleitungen **318''** sind.

[0097] Zwischenschaltkreise **340''** können durch Signale gesteuert werden, welche über globale Bitleitungen (nicht gezeigt) vorgesehen sind. Wie die Speicher **300**, **300'** und **300''**, werden die gemeinsamen Busse **320''** aktiviert, um eine Vorlade-Strom zu tragen. Der Strom kann durch den gemeinsamen Bus **320''** in derselben Richtung getrieben werden, auch wenn unterschiedliche Daten geschrieben werden. Demnach kann der Vorlade-/SO-Strom ein uni-direktionaler Strom sein, welcher das magnetische Moment der freien Schicht aus der leichten Achse stört. Die Wortleitung **318''** und die Bitleitung **330''** werden

dann aktiviert, um den STT-Strom durch den magnetischen Kontakt **312''** in der angemessenen Richtung für die Daten, welche geschrieben werden, zu treiben. Demnach kann der magnetische Kontakt **312''** geschrieben beziehungsweise beschrieben werden unter Verwendung einer Kombination von SO-Wechselwirkung und STT. Ferner können die Speicherzellen **310'''** entlang einer Zeile durch ein Zykeln durch die Spalten/ein Aktivieren der Bitleitungen **330'''** geschrieben werden.

[0098] Der Speicher **300''** verwendet die Vorzüge der Speicher **100, 150, 170', 200s, 300, 310'** und **310''** gemeinsam. Insbesondere kann die Verwendung von SO-Drehmoment beim Schalten des magnetischen Kontakts **312'''** verwendet werden. Das Spin-Bahn-Drehmoment-Schalten in Verbindung mit STT-Schalten kann die Schaltzeit und die Schreibfehlerrate verringern. Der Speicher **300'''** ist hierarchisch und in der Natur modular. Der Speicher **300'''** kann demnach leicht zu größeren Größen und/oder höheren Dichten erweitert werden. Die Schaltkreise können dupliziert und hinzugefügt werden, um größere Speicher zu bauen. Demzufolge kann der Speicher **300'''** in Speichern höherer Dichte verwendbar sein. Weiterhin kann in einigen Ausführungsformen eine gesamte Zeile in einem Durchlauf geschrieben werden. Als ein Ergebnis kann eine Lesestörung für den Speicher **300'''** verringert oder vermieden werden.

[0099] Fig. 26 bildet eine andere beispielhafte Ausführungsform eines Abschnitts eines magnetischen Speichers **300'''** ab, welcher den Spin-Transfer-Effekt in Verbindung mit der Spin-Bahn-Wechselwirkung zum Schalten einsetzt. Der Speicher **300'''** ist analog zu den Speichern **100, 150, 200s, 300, 300', 300''** und **300'''**. Demzufolge sind analoge Komponenten ähnlich benannt. Der Speicher **300'''** weist eine MAT **301'''** auf, welche analog zu der MAT **301** ist, welche in Fig. 20 abgebildet ist. In einer anderen Ausführungsform jedoch können andere MATs einschließlich jedoch nicht beschränkt auf die MATs **180, 180', 201s, 301, 301'** und **301''** eingesetzt werden. Andere Abschnitte des Speichers **300'''** wie beispielsweise andere MATs, bestimmte Zwischenschaltkreise und globale Schaltkreise sind nicht gezeigt. Jede MAT **301'''** weist Speicherzellen **310'''** auf, welche wenigstens einen magnetischen Kontakt **312'''** und wenigstens eine Auswahlvorrichtung **314'''** analog jeweils zu den Speicherzellen **102, 190, 210s, 310, 310', 310''** und **310'''**, den magnetischen Kontakten **110, 192, 212s, 312, 312', 312''** und **312'''** und den Auswahlvorrichtungen **104, 194, 214s, 314, 314', 314''** und **314'''** sind. Obwohl nicht gezeigt, zeigt die MAT **301'''** ebenso eine aktive SO-Schicht analog zu der aktiven SO-Schicht **122**. Die aktive SO-Schicht kann an die Schicht des magnetischen Kontakts **312'''** angrenzen. Die MAT **301'''** weist gemeinsame Busse **320'''** und Bitleitungen **330'''** auf, welche analog zu gemeinsamen Bussen **182, 182',**

220s, 320, 320', 320'' und **320'''** und Bit-/Sourceleitungen **184, 230s, 330, 330', 330''** und **330'''** jeweils sind. Die gemeinsamen Busse **320'''** können aufweisen, benachbart sein zu und/oder treiben die aktiven SO-Schichten (nicht gezeigt), welche beim Schreiben zu den magnetischen Kontakten **312'''** über SO-Drehmoment verwendet werden. Der Speicher **300'''** weist auch Gates **302'''** auf, welche durch Signale CS getrieben werden. Es sei festgehalten, dass in dem Speicher **300'''** die gemeinsamen Busse **320'''** rechtwinklig zu den Bitleitungen **330'''** und parallel zu den Wortleitungen **318'''** sind.

[0100] Im Allgemeinen fungiert der Speicher **300'''** in einer analogen Art und Weise zu den Speichern **300, 300', 300''** und **300'''**. Der Speicher **300'''** jedoch weist auch eine Schreibtreiberschaltung mit einer Auffrisch- und Schreib-Maskierfunktion **360** und **370** auf. Die Schreibtreiber **360** und/oder **370** können in Verbindung mit einem Schreiben zu dem Speicher **300'''** verwendet werden. In einigen anderen Ausführungsformen können die Schaltungen **360** und/oder **370** mit anderen Speichern verwendet werden einschließlich jedoch nicht beschränkt auf die Speicher **100, 150, 200s, 300, 300', 300''** und **300'''**. Die Schaltung **360** kann verwendet werden zum Lesen gefolgt durch Schreiben (Lesen-Modifizieren-Schreiben beziehungsweise Read-Modify-Write) oder Lesen gefolgt durch Auffrischen (Wiederschreiben der gleichen Daten) durch angemessenes Schalten zwischen DM und DM\ . Die Schaltung **370** kann verwendet werden, um die Schreiboperation durch ein Aktivieren von DM zu maskieren. Eine Leseoperation kann einer Schreiboperation (Read-Modify-Write) in einer n-bitbreiten parallelen Speicherzugriff erfolgen. Ein oder mehrere Bits können von einem Modifiziert werden maskiert werden durch ein Aktivieren jedes DM-Signals für diese Bits. Ähnlich kann DM während einer Schreiboperation aktiv sein. Diese Bits mit DM-aktiv werden maskiert und verbleiben unmodifiziert. Für n-Bits, wird es DM<0>, DM<1>, DM<2>, ... DM<n-1> geben, um jede Schreibtreiberschaltung zu steuern.

[0101] Der Speicher **300'''** verwendet die Vorzüge der Speicher **100, 150, 170', 200s, 300, 310', 300''** und **300'''** gemeinsam. Insbesondere kann die Verwendung von SO-Drehmoment beim Schalten des magnetischen Kontakts **312'''** verwendet werden. Das Spin-Orbit-Drehmoment-Schalten in Verbindung mit STT-Schalten kann die Schaltzeit und die Schreibfehlerrate verringern. Der Speicher **300'''** ist hierarchisch und modular in der Natur. Der Speicher **300'''** kann demnach leicht erweitert werden auf größere Größen und/oder höhere Dichten. Die Schaltkreise können dupliziert und hinzugefügt werden, um größere Speicher zu bauen. Demzufolge kann der Speicher **300'''** in Speichern höherer Dichte verwendbar sein. Weiterhin kann in einigen Ausführungsformen eine gesamte Zeile in einem Durchgang

geschrieben werden. Als ein Ergebnis kann eine Lese- störung für den Speicher **300''''** verringert oder ver- mieden werden. Zusätzlich können Masken **360** und/ oder **370** verwendet werden, um die Zellen, welche geschrieben werden, zu steuern.

[0102] Fig. 27 ist ein Flussdiagramm, welches ei- ne beispielhaften Ausführungsform eines Verfahrens **400** zum Bereitstellen eines magnetischen Speichers darstellt beziehungsweise abbildet, welcher (einen) magnetische(n) Kontakt(e) hat, welcher (welche) un- ter Verwendung von Spin-Bahn-Wechselwirkung ge- schaltet wird (werden). Zur Vereinfachung können ei- nige Schritte ausgelassen sein, kombiniert sein und/ oder verschachtelt sein. Das Verfahren **400** ist in dem Kontext des magnetischen Speichers **100** be- schrieben. Das Verfahren **400** jedoch kann verwen- det werden, um andere magnetische Speicher ein- schließlich, jedoch nicht beschränkt auf die magneti- schen Speicher **200**, **200'**, **200''**, **200'''**, **200''''**, **200''''''**, **200''''''''**, **300**, **300'**, **300''**, **300'''** und/oder **300''''** vorzu- sehen.

[0103] Die MATs **180** sind für den Speicher über Schritt **402** vorgesehen. Schritt **402** weist ein Bil- den von Speicherzellen **190**, magnetischen Kontak- ten **192**, gemeinsamen Bussen **182** und Bitleitungen **182** auf. Wortleitungen und andere Schaltkreise für die MAT **180** werden ebenso in Schritt **402** vorge- sehen. Zwischenschaltkreise wie beispielsweise der Schaltkreis **172'** wird über Schritt **404** vorgesehen. Globale Bitleitungen und globale Schaltkreise kön- nen dann jeweils in den Schritten **406** und **408** vorge- sehen werden.

[0104] Demnach können unter Verwendung des Verfahrens **400** die Vorzüge eines oder mehrerer der magnetischen Speicher **200**, **200'**, **200''**, **200'''**, **200''''**, **200''''''**, **200''''''''**, **300**, **300'**, **300''**, **300'''** und **300''''** hergestellt werden. Demzufolge können die Vorzüge eines oder mehrerer der Speicher **200**, **200'**, **200''**, **200'''**, **200''''**, **200''''''**, **200''''''''**, **300**, **300'**, **300''**, **300'''** und/oder **300''''** erreicht werden.

[0105] Fig. 28 ist ein Flussdiagramm, welches ei- ne beispielhafte Ausführungsform eines Verfahrens **450** zum Programmieren (eines) magnetischen (ma- gnetischer) Kontakt(e) abbildet, welcher (welche) un- ter Verwendung von Spin-Bahn-Wechselwirkung ge- schaltet wird (werden). Das Verfahren **450** kann mit einem oder mehreren der Speicher **200**, **200'**, **200''**, **200'''**, **200''''**, **200''''''**, **200''''''''**, **300**, **300'**, **300''**, **300'''** und/oder **300''''** verwendet werden. Zur Vereinfachung können einige Schritte ausgelassen, kombi- niert und/oder verschachtelt werden. Das Verfahren **450** wird in dem Kontext des magnetischen Speichers **100** beschrieben. Das Verfahren **450** kann jedoch mit anderen magnetischen Kontakten einschließlich je- doch nicht beschränkt auf die magnetischen Speicher **100**, **100'**, **100''**, **100'''**, **200**, **200'**, **200''**, **200'''**, **200''''**,

250, **300**, **300'**, **300''** und/oder **300''''** verwendet wer- den.

[0106] Der (die) magnetische(n) Kontakt(e), welcher erwünscht ist zu schreiben, werden über Schritt **452** ausgewählt. In einigen Ausführungsformen wird Schritt **452** durch eine Kombination von Deco- dierschaltkreisen, Zwischenschaltkreisen, globalen Schaltkreisen und/oder Masken durchgeführt. Dem- nach wird die Sektion der MAT(s), welche erwünscht ist, programmiert zu werden, in Schritt **402** bestimmt.

[0107] Ein Vorlade-Strom wird durch den (die) ge- meinsamen Bus(se) für den (die) ausgewählte(n) ma- gnetischen Kontakt(e) über Schritt **454** getrieben. Der Vorlade-Strom ist generell ein in der Ebene- beziehungsweise In-Plane-Spin-Bahn-Schreibstrom. Schritt **454** weist typischerweise ein Aktivieren des gemeinsamen Busses mit dem Signal für das ange- messene Gate und ein Treiben des Stromes durch den (die) gemeinsamen Bus(se) auf. In einigen Aus- führungsformen ist der Vorlade-Strom, welcher in Schritt **454** getrieben wird, ein ein-direktionaler be- beziehungsweise uni-direktionaler Strom, während in anderen Ausführungsformen der Vorlade-Strom bi- direktional sein kann. Der Vorlade-Strom kann als ein Puls angewandt werden. Die Dauer und der An- stieg des Pulses können als kurz erwünscht sein, beispielsweise nicht mehr als 0,1–3 Nanosekunden für ein Spin-Bahn-Wechselwirkung assistiertes be- beziehungsweise unterstütztes Schalten. In anderen Ausführungsformen können andere Pulsdauern ver- wendet werden. Der Vorlade-Strom, welche in Schritt **454** getrieben wird, kann verwendet werden, um den ausgewählten magnetischen Kontakt aus dem Gleichgewicht zu stören.

[0108] Ein Spin-Transfer-Drehmoment-Schreib- strom wird optional durch den magnetischen Kon- taküberschritt **456** getrieben. Der Strom in Schritt **456** kann auch als ein Puls angewandt werden. Schritt **456** kann durch ein Aktivieren der angemesse- nen Bit-/Sourceleitungen und Wortleitungen begleitet werden. Demnach kann das Schreiben der Zellen un- ter Verwendung der Schritte **452** und **454** vollendet werden.

[0109] Demnach können unter Verwendung des Verfahrens **450** die magnetischen Speicher **200**, **200'**, **200''**, **200'''**, **200''''**, **200''''''**, **200''''''''**, **300**, **300'**, **300''**, **300'''** und/oder **300''''** programmiert werden. Demnach können die Vorzüge der magnetischen Speicher **200**, **200'**, **200''**, **200'''**, **200''''**, **200''''''**, **200''''''''**, **300**, **300'**, **300''**, **300'''** und/oder **300''''** er- reicht werden.

[0110] Ein Verfahren und System zum Bereitstel- len eines magnetischen Speichers, welcher die SO- Wechselwirkung einsetzt und welcher hierarchisch und/oder modular ist, wurde beschrieben. Verschie-

dene Kombinationen von Merkmalen in den magnetischen Speichern **200, 200', 200'', 200''', 200''''**, **200''''', 200''''''**, **300, 300', 300'', 300'''** und/oder **300''''** können kombiniert werden. Das Verfahren und System wurde in Übereinstimmung mit den beispielhaften Ausführungsformen, welche gezeigt sind, beschrieben, und ein Fachmann wird leicht erkennen, dass es Variationen beziehungsweise Abwandlungen in den Ausführungsformen geben kann, und dass eine beliebige Abwandlung beziehungsweise Variation innerhalb des Gedankens und Umfangs des Verfahrens und Systems wäre. Demzufolge können viele Abwandlungen durch einen Fachmann getätigt werden, ohne von dem Gedanken und Umfang der beigefügten Ansprüche abzuweichen.

Patentansprüche

1. Magnetischer Speicher (**100, 200–200''''''**, **300–300''''**), der Folgendes aufweist:
Eine Mehrzahl von Speicher-Array-Kacheln (MATs) (**180, 180', 200, 200'–200''''''**, **300–300''''**), wobei jede der Mehrzahl von MATs (**180, 180', 200, 200'–200''''''**, **300–300''''**) eine Mehrzahl von Bitleitungen (**184, 230–230''''''**, **330–330''''**), eine Mehrzahl von Wortleitungen (**218–218''''''**, **318–318''''**) und eine Mehrzahl von magnetischen Speicherzellen (**102, 190, 210–210''''''**, **310–310''''**) aufweist, wobei jede der Mehrzahl von magnetischen Speicherzellen (**102, 190, 210–210''''''**, **310–310''''**) wenigstens einen magnetischen Kontakt (**110, 192, 212–212''''''**, **312–312''''**) wenigstens eine Auswahlvorrichtung (**104, 194, 214–214''''''**, **314–314''''**) und wenigstens einen Abschnitt einer aktiven Spin-Bahn-Wechselwirkungs(SO)-Schicht (**122**) benachbart zu dem wenigstens einen magnetischen Kontakt (**110, 192, 212–212''''''**, **312–312''''**) aufweist, wobei der wenigstens eine Abschnitt der aktiven SO-Schicht (**122**) konfiguriert ist, um ein SO-Drehmoment auf wenigstens einen Abschnitt des wenigstens einen magnetischen Kontakts (**110, 192, 212–212''''''**, **312–312''''**) auszuüben aufgrund wenigstens eines SO-Stroms, welcher durch den wenigstens einen Abschnitt der aktiven SO-Schicht (**122**) hindurchtritt, wobei der wenigstens eine magnetische Kontakt (**110, 192, 212–212''''''**, **312–312''''**) programmierbar ist unter Verwendung wenigstens einen Schreibstroms, welcher durch den wenigstens einen magnetischen Kontakt (**110, 192, 212–212''''''**, **312–312''''**) getrieben wird und den wenigstens einen SO-Strom, welcher für den wenigstens einen Abschnitt der aktiven SO-Schicht (**122**), die Mehrzahl von Bitleitungen (**184, 230–230''''''**, **330–330''''**) und die Mehrzahl von Wortleitungen (**218–218''''''**, **318–318''''**), welche der Mehrzahl von magnetischen Speicherzellen (**102, 190, 210–210''''''**, **310–310''''**) entsprechen, vorgesehen ist;
Zwischenschaltkreise (**172, 172', 240–240''''''**, **340–340''''**) zum Steuern von Leseoperationen und

Schreiboperationen innerhalb der Mehrzahl von MATs (**180, 180', 200, 200'–200''''''**, **300–300''''**);
eine Mehrzahl von globalen Bitleitungen (**162, 164, 166, 168, 166', 168'**), wobei jede der globalen Bitleitungen (**162, 164, 166, 168, 166', 168'**) einem Abschnitt der Mehrzahl von MATs (**180, 180', 200, 200'–200''''''**, **300–300''''**) entspricht;
globale Schaltkreise zum Auswählen und Treiben eines Abschnitts der Mehrzahl von globalen Bitleitungen (**162, 164, 166, 168, 166', 168'**) für die Leseoperationen und die Schreiboperationen.

2. Magnetischer Speicher (**100, 200–200''''''**, **300–300''''**) nach Anspruch 1, wobei jeder des wenigstens einen magnetischen Kontakts (**110, 192, 212–212''''''**, **312–312''''**) eine Referenzschicht, eine nichtmagnetische Abstandsschicht (**114**) und eine freie Schicht aufweist, wobei die freie Schicht magnetisch ist, die nichtmagnetische Abstandsschicht (**114**) zwischen der Referenzschicht und der freien Schicht ist, und wobei der wenigstens eine Abschnitt der aktiven SO-Schicht (**122**) benachbart zu der freien Schicht ist.

3. Magnetischer Speicher (**100, 200–200''''''**, **300–300''''**) nach Anspruch 1, wobei jede der Mehrzahl von MATs (**180, 180', 200, 200'–200''''''**, **300–300''''**) eine Mehrzahl von gemeinsamen Bussen aufweist, wobei jeder der Mehrzahl von gemeinsamen Bussen mit einem Abschnitt der Mehrzahl von magnetischen Kontakten (**110, 192, 212–212''''''**, **312–312''''**) gekoppelt ist, die den Abschnitt der aktiven SO-Schicht (**122**) aufweisen und zum Tragen des SO-Stroms.

4. Magnetischer Speicher (**100, 200–200''''''**, **300–300''''**) nach Anspruch 3, wobei der SO-Strom ein Präkonditionierungsstrom ist.

5. Magnetischer Speicher (**100, 200–200''''''**, **300–300''''**) nach Anspruch 4, wobei der Präkonditionierungsstrom ein bi-direktionaler Strom ist, welcher eine Richtung hat, welche von Daten abhängt, welche zu einem Abschnitt der Mehrzahl von magnetischen Kontakten (**110, 192, 212–212''''''**, **312–312''''**) geschrieben wird.

6. Magnetischer Speicher (**100, 200–200''''''**, **300–300''''**) nach Anspruch 4, wobei der Präkonditionierungsstrom ein ein-direktionaler Strom ist.

7. Magnetischer Speicher (**100, 200–200''''''**, **300–300''''**) nach Anspruch 3, wobei die Mehrzahl von gemeinsamen Bussen einer Mehrzahl von Sourceleitungen entspricht, und wobei die Mehrzahl von Wortleitungen (**218–218''''''**, **318–318''''**) mit der Mehrzahl von Auswahlvorrichtungen (**104, 194, 214–214''''''**, **314–314''''**) gekoppelt ist, und die Mehrzahl von Bitleitungen (**184, 230–230''''''**, **330–330''''**) mit der Mehrzahl von Auswahlvorrich-

tungen (104, 194, 214–214''''', 314–314''''') gekoppelt ist.

8. Magnetischer Speicher (100, 200–200''''', 300–300''') nach Anspruch 7, wobei die Mehrzahl von Bitleitungen (184, 230–230''''', 330–330''') rechtwinklig zu der Mehrzahl von gemeinsamen Bussen ist.

9. Magnetischer Speicher (100, 200–200''''', 300–300''') nach Anspruch 7, wobei die Mehrzahl von Bitleitungen (184, 230–230''''', 330–330''') parallel zu der Mehrzahl von gemeinsamen Bussen ist.

10. Magnetischer Speicher (100, 200–200''''', 300–300''') nach Anspruch 3, wobei die Mehrzahl von Bitleitungen (184, 230–230''''', 330–330'''), die Mehrzahl von Wortleitungen (218–218''''', 318–318''') und die Mehrzahl von gemeinsamen Bussen derart konfiguriert sind, dass eine beliebige magnetische Speicherzelle der Mehrzahl von magnetischen Speicherzellen (102, 190, 210–210''''', 310–310''') individuell zum Lesen und Schreiben ausgewählt werden kann.

11. Magnetischer Speicher (100, 200–200''''', 300–300''') nach Anspruch 3, wobei die Mehrzahl von Bitleitungen (184, 230–230''''', 330–330'''), die Mehrzahl von Wortleitungen (218–218''''', 318–318''') und die Mehrzahl von gemeinsamen Bussen derart konfiguriert sind, dass eine bestimmte Anzahl der Mehrzahl von magnetischen Speicherzellen (102, 190, 210–210''''', 310–310''') zum Lesen und Schreiben als eine Gruppe ausgewählt werden kann.

12. Magnetischer Speicher (100, 200–200''''', 300–300''') nach Anspruch 3, wobei die Zwischenschaltkreise (172, 172', 240–240''''', 340–340'''), die Mehrzahl von Bitleitungen (184, 230–230''''', 330–330'''), die Mehrzahl von Wortleitungen (218–218''''', 318–318''') und die Mehrzahl von gemeinsamen Bussen derart konfiguriert sind, dass ein Abschnitt der Mehrzahl von magnetischen Speicherzellen (102, 190, 210–210''''', 310–310''') gelesen, modifiziert und wiederbeschrieben werden kann.

13. Magnetischer Speicher (100, 200–200''''', 300–300''') nach Anspruch 12, wobei die Zwischenschaltkreise (172, 172', 240–240''''', 340–340''') weiterhin Lese-Modifizier-Schreib-Masken-Schaltkreise aufweisen.

14. Magnetischer Speicher (100, 200–200''''', 300–300''') nach Anspruch 3, wobei die Zwischenschaltkreise (172, 172', 240–240''''', 340–340'''), die Mehrzahl von Bitleitungen (184, 230–230''''', 330–330'''), die Mehrzahl von Wortleitungen (218–218''''', 318–318''') und die Mehrzahl von gemeinsamen Bussen derart konfiguriert sind, dass ein

Abschnitt der Mehrzahl von magnetischen Speicherzellen (102, 190, 210–210''''', 310–310''') nur gelesen und aufgefrischt werden kann.

15. Magnetischer Speicher (100, 200–200''''', 300–300''') nach Anspruch 14, wobei die Zwischenschaltkreise (172, 172', 240–240''''', 340–340''') weiterhin Auffrisch- und Schreib-Masken-Schaltkreise aufweisen.

16. Magnetischer Speicher (100, 200–200''''', 300–300''') nach Anspruch 1, wobei die Zwischenschaltkreise (172, 172', 240–240''''', 340–340''') weiterhin eine Mehrzahl von Zwischentreiber-/Erkennungs-Schaltkreisen und lokalen Decodierschaltkreisen aufweisen, wobei die Mehrzahl von Zwischentreiber-/Erkennungs-Schaltkreisen zum Treiben wenigstens einer von Leseoperationen und Schreiboperationen in der Mehrzahl von MATs (180, 180', 200, 200'–200''''', 300–300''') ist, wobei jeder der Mehrzahl von Zwischentreiber-/Erkennungs-Schaltkreisen einem dritten Abschnitt der Mehrzahl von MATs (180, 180', 200, 200'–200''''', 300–300''') entspricht, wobei die lokalen Decodierschaltkreise zum Auswählen wenigstens einer ausgewählten MAT der Mehrzahl von MATs (180, 180', 200, 200'–200''''', 300–300''') und wenigstens einer der Speicherzellen in der wenigstens einen ausgewählten MAT sind.

17. Magnetischer Speicher (100, 200–200''''', 300–300''') nach Anspruch 15, wobei die Zwischenschaltkreise (172, 172', 240–240''''', 340–340''') weiterhin Folgendes aufweisen:

Eine Mehrzahl von Zwischenlesetreibern und eine Mehrzahl von Zwischenschreibtreibern, wobei jeder der Mehrzahl von Zwischenlesetreibern zum Steuern von Leseoperationen in einem dritten Abschnitt der Mehrzahl von MATs (180, 180', 200, 200'–200''''', 300–300''') ist, und jeder der Mehrzahl von Schreibtreibern zum Treiben der Schreiboperationen in einem vierten Abschnitt der Mehrzahl von MATs (180, 180', 200, 200'–200''''', 300–300''') ist.

18. Magnetischer Speicher (100, 200–200''''', 300–300''') nach Anspruch 1, wobei die Mehrzahl von globalen Bitleitungen (162, 164, 166, 168, 166', 168') einen ersten Widerstand hat, die Mehrzahl von Wortleitungen (218–218''''', 318–318''') einen zweiten Widerstand hat und die Mehrzahl von Bitleitungen (184, 230–230''''', 330–330''') einen dritten Widerstand hat, wobei der erste Widerstand geringer ist als der zweite Widerstand und der dritte Widerstand.

19. Magnetischer Speicher (100, 200–200''''', 300–300''') nach Anspruch 1, wobei die Mehrzahl von MATs (180, 180', 200, 200'–200''''', 300–300''') weiterhin Folgendes aufweist:
eine erste Bank; und
eine zweite Bank, unterschiedlich von der ersten Bank.

20. Magnetischer Speicher (100, 200–200''''', 300–300''''') nach Anspruch 1, wobei wenigstens ein Abschnitt der Mehrzahl von Speicherzellen (102, 190, 210–210''''', 310–310''''') einen einzelnen Transistor und einen einzelnen magnetischen Kontakt (110, 192, 212–212''''', 312–312''''') aufweist.

21. Magnetischer Speicher (100, 200–200''''', 300–300'''''), der Folgendes aufweist:

Eine Mehrzahl von Memory-Array-Kacheln (MATs) (180, 180', 200, 200'–200''''', 300–300'''''), wobei jede der Mehrzahl von MATs (180, 180', 200, 200'–200''''', 300–300''''') eine Mehrzahl von magnetischen Speicherzellen (102, 190, 210–210''''', 310–310'''''), eine Mehrzahl von Bitleitungen (184, 230–230''''', 330–330'''''), eine Mehrzahl von Wortleitungen (218–218''''', 318–318''''') und eine Mehrzahl von gemeinsamen Bussen zum Tragen eines Präkonditionierungsstromes aufweist, wobei jede der Mehrzahl von magnetischen Speicherzellen (102, 190, 210–210''''', 310–310''''') wenigstens einen magnetischen Kontakt (110, 192, 212–212''''', 312–312''''') und wenigstens eine Auswahlvorrichtung (104, 194, 214–214''''', 314–314''''') und wenigstens einen Abschnitt einer aktiven Spin-Bahn-Wechselwirkungs (SO)-Schicht (122) benachbart zu dem wenigstens einen magnetischen Kontakt (110, 192, 212–212''''', 312–312''''') aufweist, wobei wenigstens der Abschnitt der aktiven SO-Schicht (122) konfiguriert ist, um ein SO-Drehmoment auf wenigstens einen Abschnitt des wenigstens einen magnetischen Kontakts (110, 192, 212–212''''', 312–312''''') aufgrund des Präkonditionierungsstroms, welcher durch wenigstens den Abschnitt der aktiven SO-Schicht (122) hindurchtritt, auszuüben, wobei jeder der Mehrzahl von gemeinsamen Bussen mit einem Abschnitt der Mehrzahl von magnetischen Kontakten (110, 192, 212–212''''', 312–312''''') gekoppelt ist, einschließlich dem Abschnitt der aktiven SO-Schicht (122) und zum Tragen des Präkonditionierungsstroms;

wobei der wenigstens eine magnetische Kontakt (110, 192, 212–212''''', 312–312''''') programmierbar ist unter Verwendung wenigstens eines Schreibstromes, welcher durch den wenigstens einen magnetischen Kontakt (110, 192, 212–212''''', 312–312''''') getrieben wird, und den Präkonditionierungsstrom, welcher für den wenigstens Abschnitt der aktiven SO-Schicht (122) vorgesehen ist, wobei die Mehrzahl von Bitleitungen (184, 230–230''''', 330–330''''') und die Mehrzahl von Wortleitungen (218–218''''', 318–318''''') der Mehrzahl von magnetischen Speicherzellen (102, 190, 210–210''''', 310–310''''') entsprechen;

Zwischenschaltkreise (172, 172', 240–240''''', 340–340''''') zum Steuern von Leseoperationen und Schreiboperationen innerhalb der Mehrzahl von MATs (180, 180', 200, 200'–200''''', 300–300'''''), wobei die Zwischenschaltkreise (172, 172', 240–240''''', 340–340''''') weiterhin Zwischentreiber-/Erkennungs-

schaltkreise und lokale Decodierschaltkreise aufweisen;

eine Mehrzahl von globalen Bitleitungen (162, 164, 166, 168, 166', 168'), wobei jede der Mehrzahl von globalen Bitleitungen (162, 164, 166, 168, 166', 168') einem Abschnitt der Mehrzahl von MATs (180, 180', 200, 200'–200''''', 300–300''''') entspricht, wobei die Mehrzahl von globalen Bitleitungen (162, 164, 166, 168, 166', 168') einen ersten Widerstand hat, die Mehrzahl von Wortleitungen (218–218''''', 318–318''''') einen zweiten Widerstand hat und die Mehrzahl von Bitleitungen (184, 230–230''''', 330–330''''') einen dritten Widerstand hat, wobei der erste Widerstand geringer ist als der zweite Widerstand und der dritte Widerstand;

globale Schaltkreise zum Auswählen und Treiben eines Abschnitts der Mehrzahl von globalen Bitleitungen (162, 164, 166, 168, 166', 168') für die Leseoperationen und die Schreiboperationen.

22. Verfahren zum Bereitstellen eines magnetischen Speichers (100, 200–200''''', 300–300'''''), das Folgendes aufweist:

ein Bereitstellen einer Mehrzahl von Speicher-Array-Kacheln (MATs) (180, 180', 200, 200'–200''''', 300–300'''''), wobei jedes der Mehrzahl von MATs (180, 180', 200, 200'–200''''', 300–300''''') eine Mehrzahl von Bitleitungen (184, 230–230''''', 330–330'''''), eine Mehrzahl von Wortleitungen (218–218''''', 318–318''''') und eine Mehrzahl von magnetischen Speicherzellen (102, 190, 210–210''''', 310–310''''') aufweist, wobei jede der Mehrzahl von magnetischen Speicherzellen (102, 190, 210–210''''', 310–310''''') wenigstens einen magnetischen Kontakt (110, 192, 212–212''''', 310–310'''''), wenigstens eine Auswahlvorrichtung (104, 194, 214–214''''', 314–314''''') und wenigstens einen Abschnitt einer aktiven Spin-Bahn-Wechselwirkungs(SO)-Schicht (122) benachbart zu dem wenigstens einen magnetischen Kontakt (110, 192, 212–212''''', 312–312''''') aufweist, wobei wenigstens der Abschnitt der aktiven SO-Schicht (122) konfiguriert ist, um ein SO-Drehmoment auf wenigstens einen Abschnitt des wenigstens einen magnetischen Kontakts (110, 192, 212–212''''', 312–312''''') auszuüben aufgrund eines SO-Stroms, welcher durch den wenigstens einen Abschnitt der aktiven SO-Schicht (122) hindurchtritt, wobei der wenigstens eine magnetische Kontakt (110, 192, 212–212''''', 312–312''''') programmierbar ist unter Verwendung wenigstens eines Schreibstromes, welcher durch den wenigstens einen magnetischen Kontakt (110, 192, 212–212''''', 312–312''''') getrieben wird und den SO-Strom, welcher für wenigstens den Abschnitt der aktiven SO-Schicht (122), die Mehrzahl von Bitleitungen (184, 230–230''''', 330–330''''') und die Mehrzahl von Wortleitungen (218–218''''', 318–318'''''), welche der Mehrzahl von magnetischen Speicherzellen (102, 190, 210–210''''', 310–310''''') entsprechen, vorgesehen ist;

ein Bereitstellen von Zwischenschaltkreisen (172, 172', 240–240''''', 340–340''''') zum Steuern von Leseoperationen und Schreiboperationen innerhalb der Mehrzahl von MATs (180, 180', 200, 200'–200''''', 300–300''''');

ein Bereitstellen einer Mehrzahl von globalen Bitleitungen (162, 164, 166, 168, 166', 168'), wobei jede der globalen Bitleitungen (162, 164, 166, 168, 166', 168') einem Abschnitt der Mehrzahl von MATs (180, 180', 200, 200'–200''''', 300–300''''') entspricht; und ein Bereitstellen von globalen Schaltkreisen zum Auswählen und Treiben eines Abschnitts der Mehrzahl von globalen Bitleitungen (162, 164, 166, 168, 166', 168') für die Leseoperationen und die Schreiboperationen.

23. Verfahren zum Programmieren eines magnetischen Speichers (100, 200–200''''', 300–300'''''), welcher eine Mehrzahl magnetischen Kontakten (110, 192, 212–212''''', 312–312''''') aufweist, wobei jeder der Mehrzahl von magnetischen Kontakten (110, 192, 212–212''''', 312–312''''') eine Datenspeicherschicht aufweist, wobei die Datenspeicherschicht magnetisch ist, wobei das Verfahren Folgendes aufweist:

ein Treiben eines Vorladestroms durch wenigstens einen einer Mehrzahl von gemeinsamen Bussen in wenigstens einer Speicher-Array-Kachel einer Mehrzahl von Speicher-Array-Kacheln (MATs) (180, 180', 200, 200'–200''''', 300–300'''''), wobei jede der Mehrzahl von MATs (180, 180', 200, 200'–200''''', 300–300''''') die Mehrzahl von gemeinsamen Bussen, eine Mehrzahl von Bitleitungen (184, 230–230''''', 330–330'''''), eine Mehrzahl von Wortleitungen (218–218''''', 318–318''''') und eine Mehrzahl von magnetischen Speicherzellen (102, 190, 210–210''''', 310–310''''') aufweist, wobei jeder der Mehrzahl von gemeinsamen Bussen wenigstens einen Abschnitt einer aktiven Spin-Bahn-Wechselwirkungs(SO)-Schicht (122) benachbart zu dem magnetischen Kontakt (110, 192, 212–212''''', 312–312''''') aufweist, wobei jede der Mehrzahl von magnetischen Speicherzellen (102, 190, 210–210''''', 310–310''''') wenigstens einen magnetischen Kontakt (110, 192, 212–212''''', 312–312'''''), wenigstens eine Auswahlvorrichtung (104, 194, 214–214''''', 314–314''''') und wenigstens einen Abschnitt einer aktiven Spin-Bahn-Wechselwirkungs(SO)-Schicht (122) benachbart zu dem magnetischen Kontakt (110, 192, 212''''', 312–312''''') aufweist, wobei der wenigstens eine Abschnitt der aktiven SO-Schicht (122) konfiguriert ist, um ein SO-Drehmoment auf wenigstens einen Abschnitt des magnetischen Kontakts (110, 192, 212–212''''', 312–312''''') aufgrund eines Präkonditionierungsstroms, welcher durch wenigstens den Abschnitt der aktiven SO-Schicht (122) hindurchtritt, auszuüben, wobei der wenigstens eine magnetische Kontakt (110, 192, 212–212''''', 312–312''''') programmierbar ist unter Verwendung wenigstens eines Schreibstroms, welcher durch den wenigstens einen magnetischen Kontakt (110, 192, 212–212''''',

312–312''''') getrieben wird, und den Präkonditionierungsstrom, welcher wenigstens für den Abschnitt der aktiven SO-Schicht (122), die Mehrzahl von Bitleitungen (184, 230–230''''', 330–330''''') und die Mehrzahl von Wortleitungen (218–218''''', 318–318'''''), welche der Mehrzahl von magnetischen Speicherzellen (102, 190, 210–210''''', 310–310''''') entsprechen, vorgesehen ist, wobei der wenigstens eine der Mehrzahl von gemeinsamen Bussen wenigstens einer ausgewählten magnetischen Speicherzelle der Mehrzahl von magnetischen Speicherzellen (102, 190, 210–210''''', 310–310''''') entspricht;

ein Treiben des wenigstens einen Schreibstroms durch den wenigstens einen magnetischen Kontakt (110, 192, 212–212''''', 312–312''''') der wenigstens einen ausgewählten magnetischen Speicherzelle.

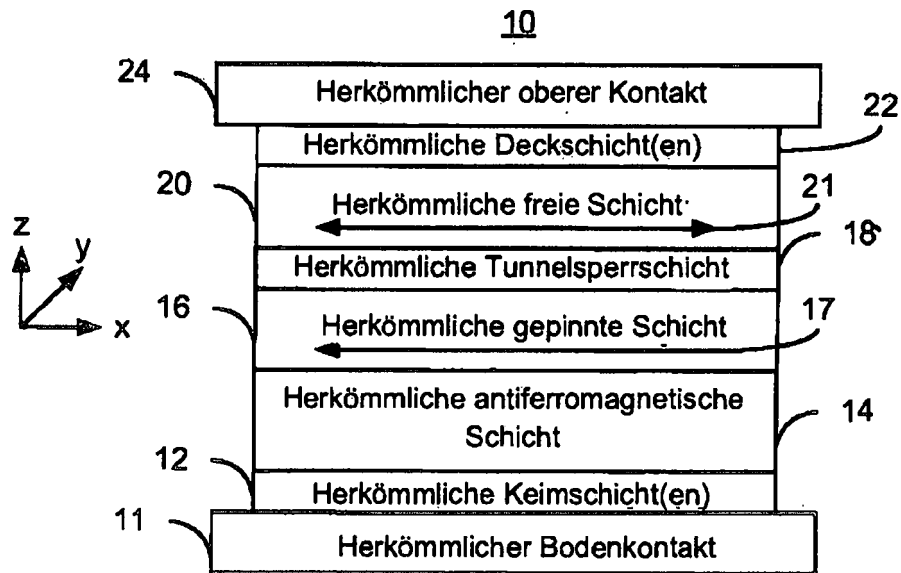
24. Verfahren nach Anspruch 22, das weiterhin Folgendes aufweist:

ein Auswählen der wenigstens einen ausgewählten magnetischen Speicherzelle.

25. Verfahren nach Anspruch 23, wobei der Schritt des Auswählens der wenigstens einen ausgewählten magnetischen Speicherzelle durchgeführt wird unter Verwendung von Zwischenschaltkreisen (172, 172', 240–240''''', 340–340'''''), welche wenigstens einer der Mehrzahl von MATs (180, 180', 200, 200'–200''''', 300–300''''') entsprechen, wobei die wenigstens eine der Mehrzahl von MATs (180, 180', 200, 200'–200''''', 300–300''''') die ausgewählte magnetische Speicherzelle aufweist.

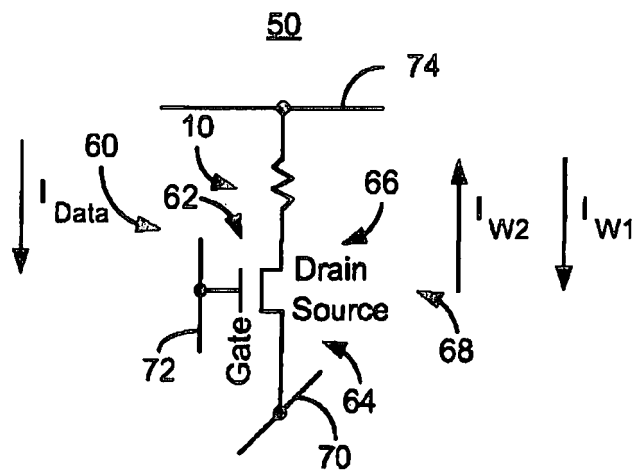
Es folgen 17 Seiten Zeichnungen

Anhängende Zeichnungen



Stand der Technik

FIG. 1



Stand der Technik

FIG. 2

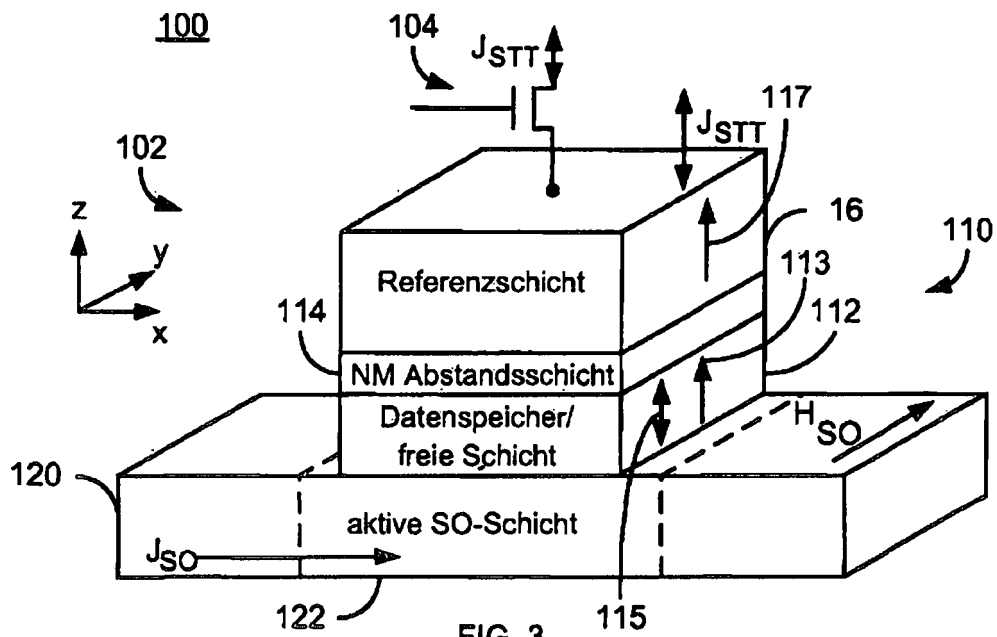


FIG. 3

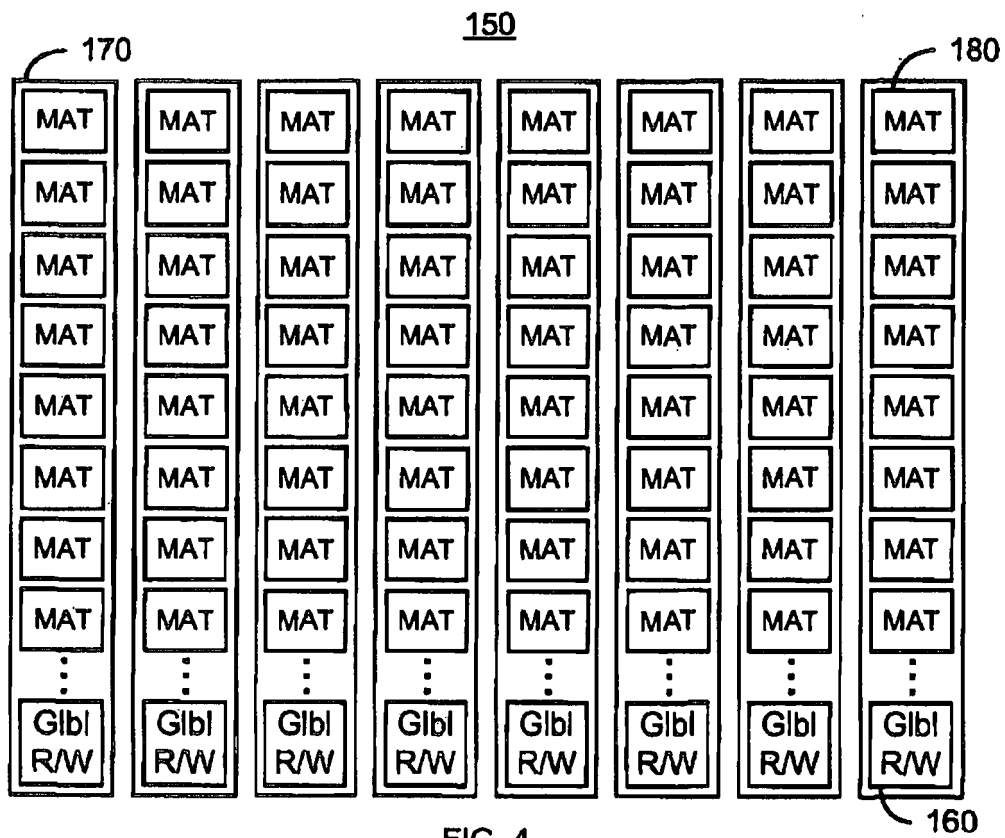
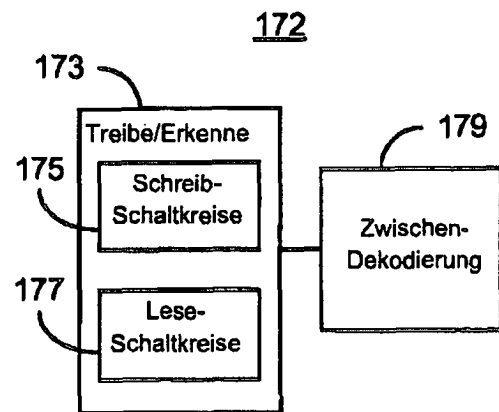
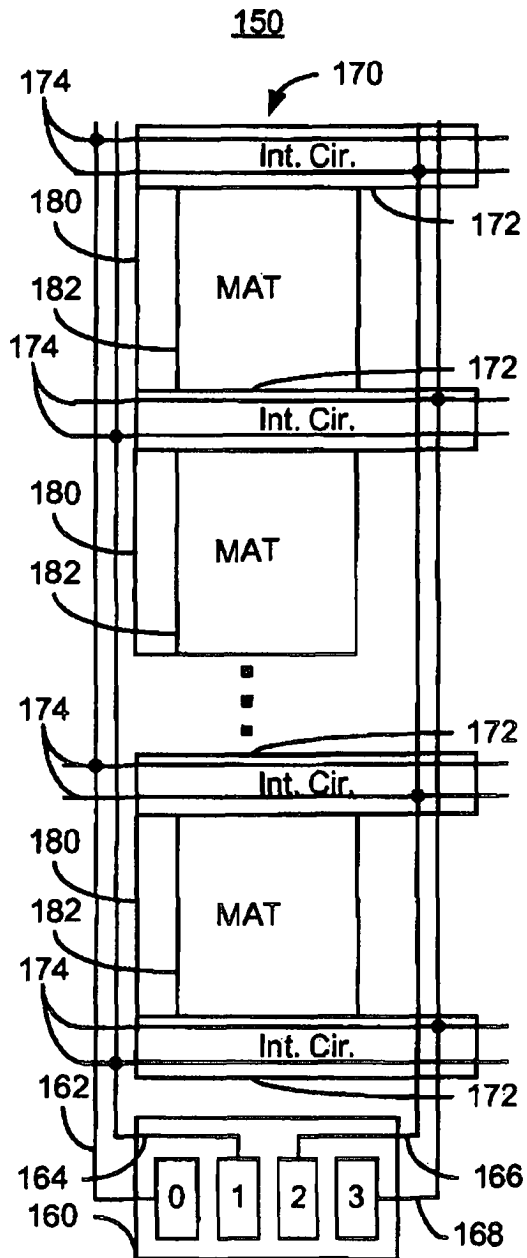
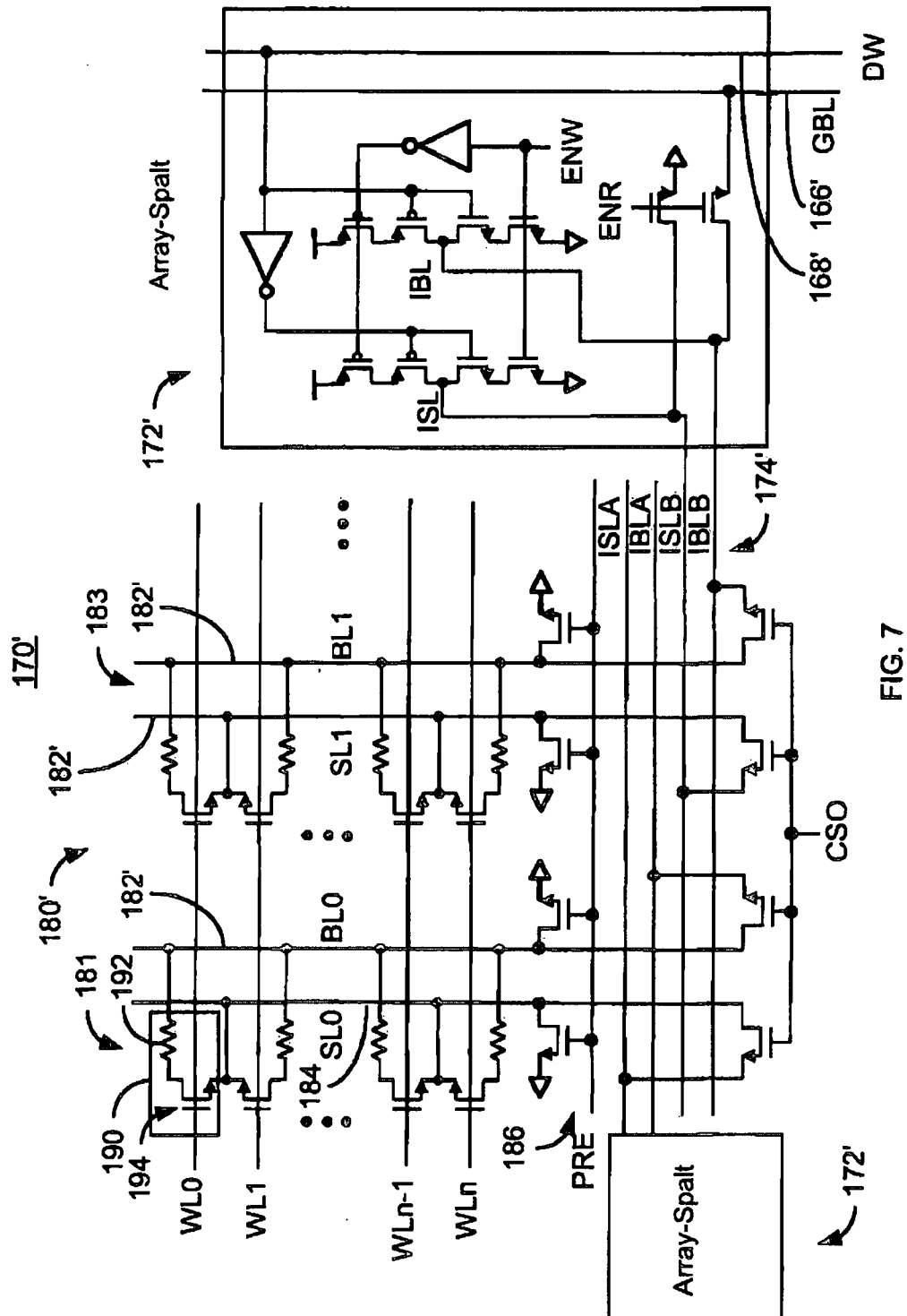


FIG. 4





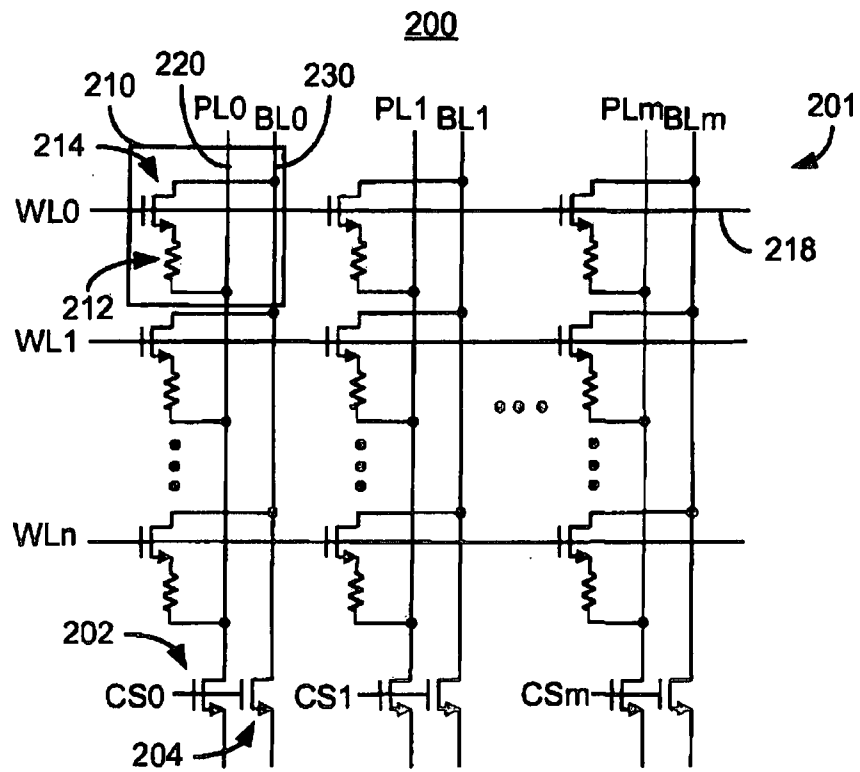


FIG. 8

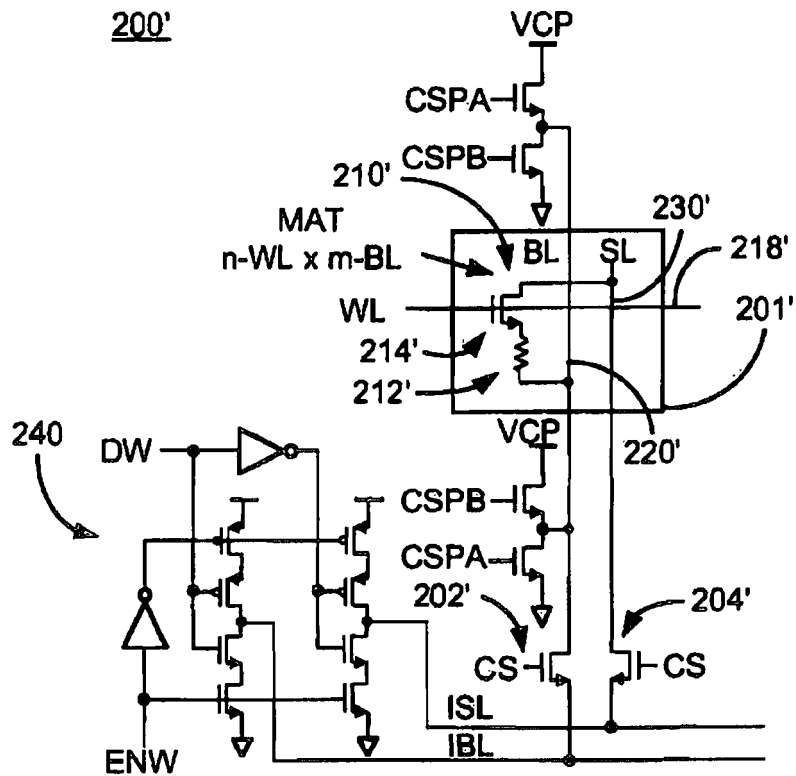


FIG. 9

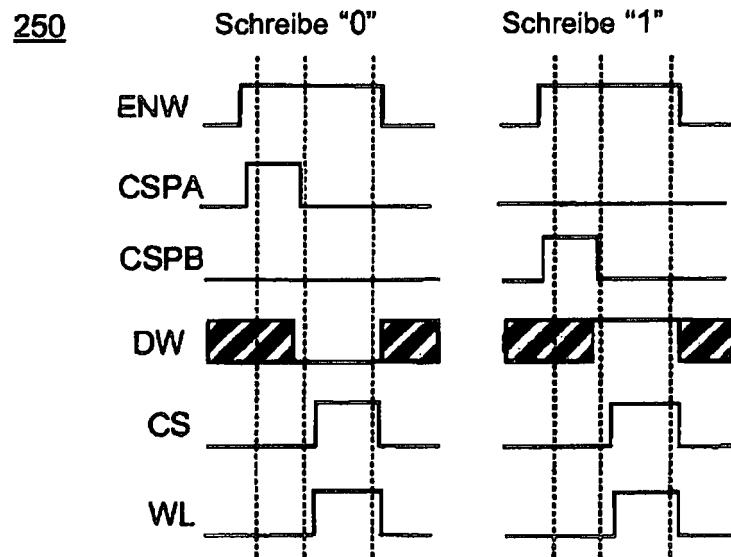


FIG. 10

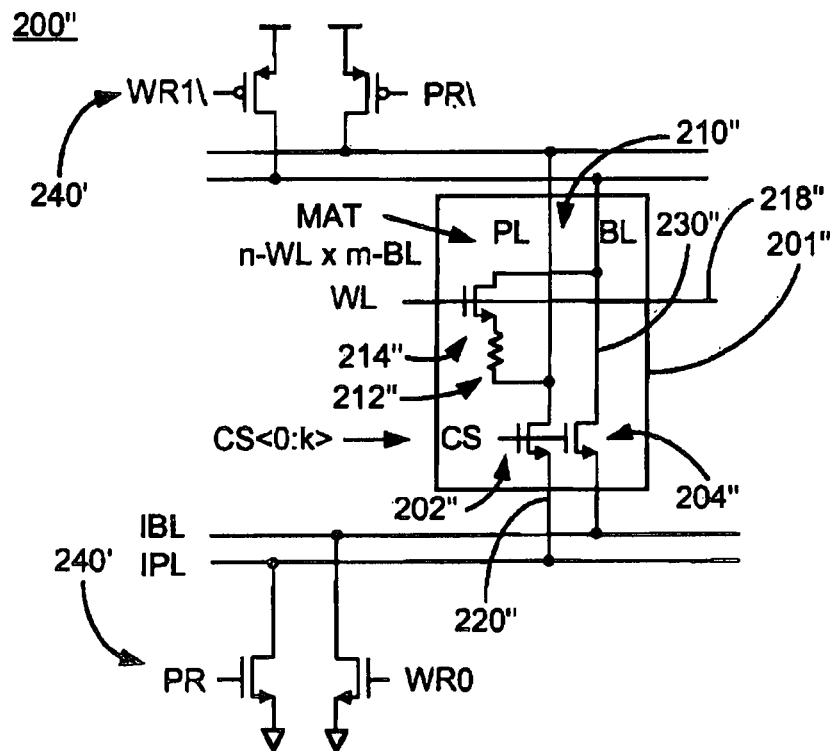


FIG. 11

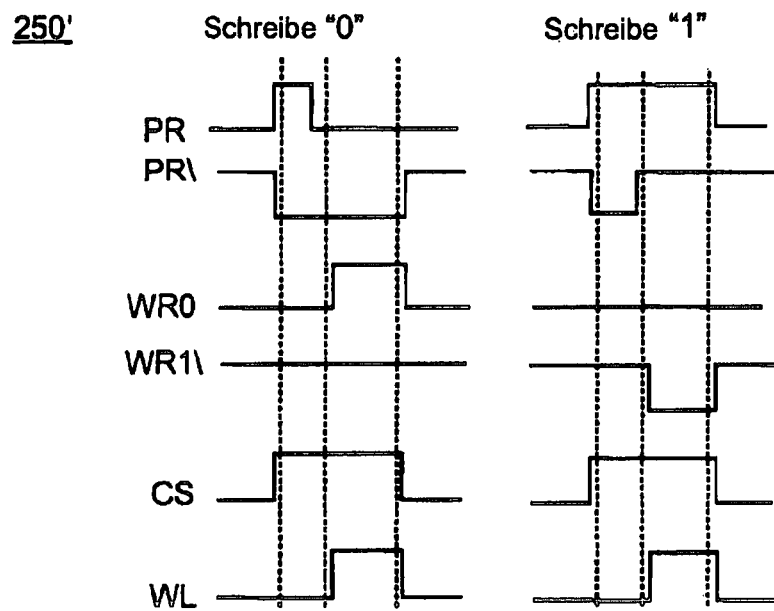


FIG. 12

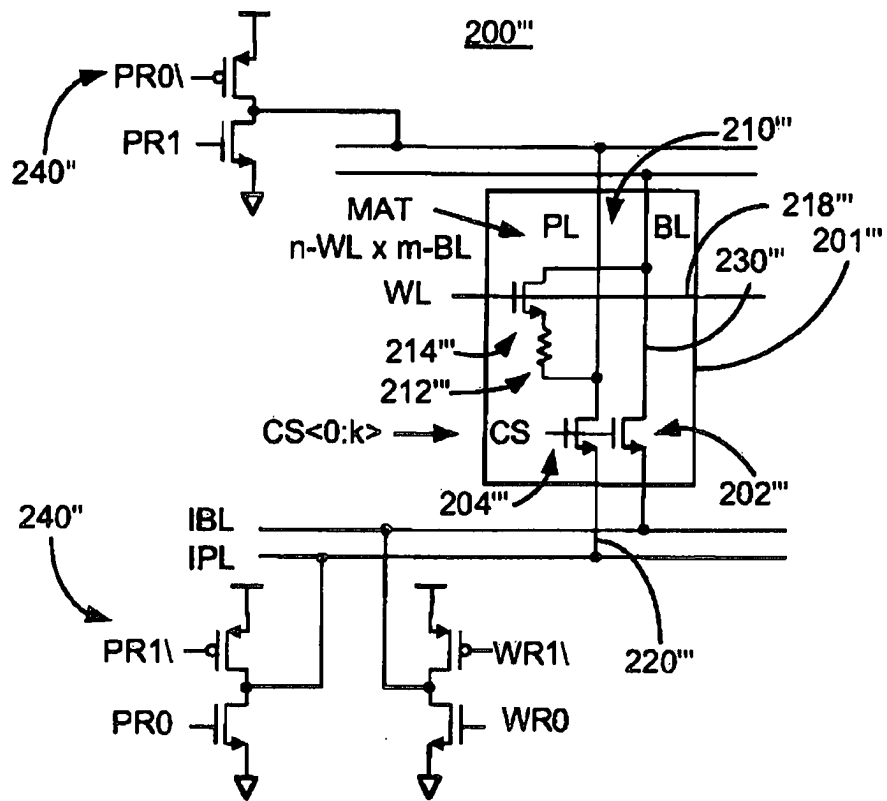


FIG. 13

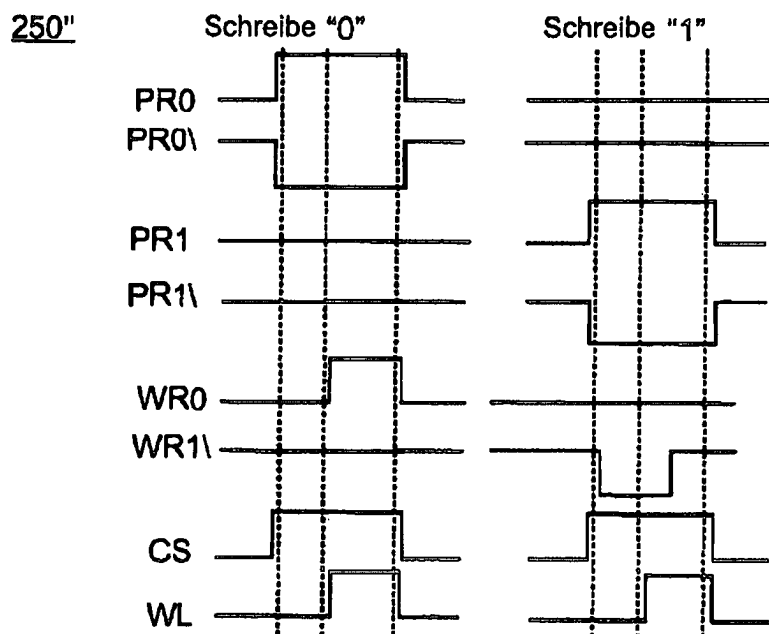
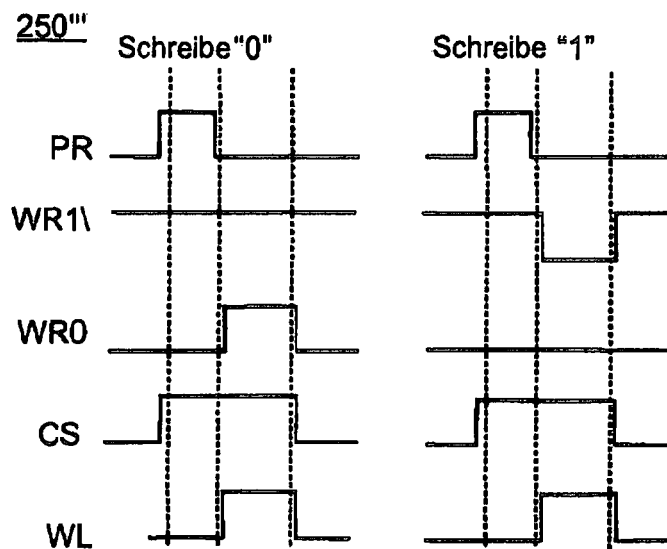
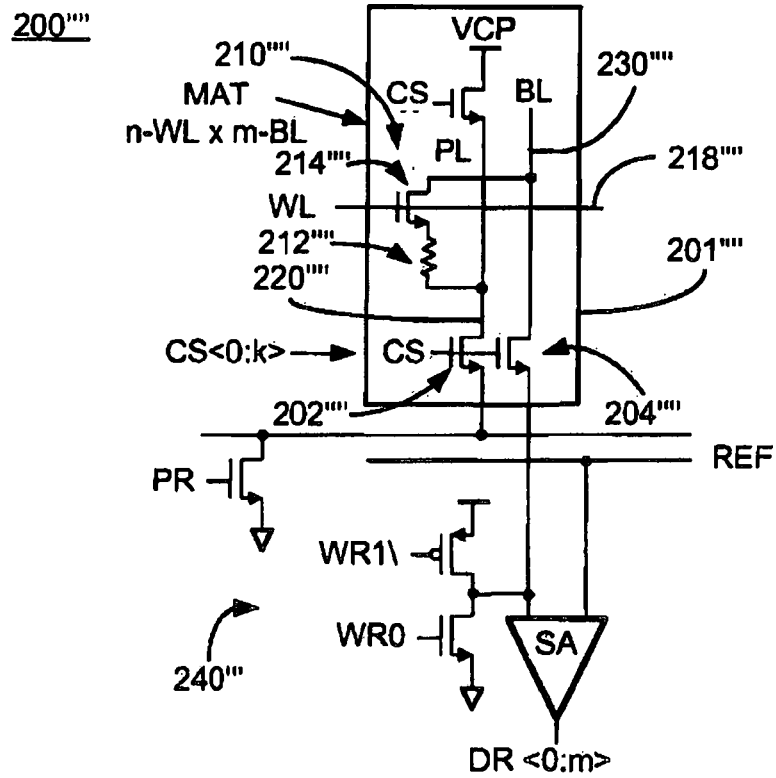


FIG. 14



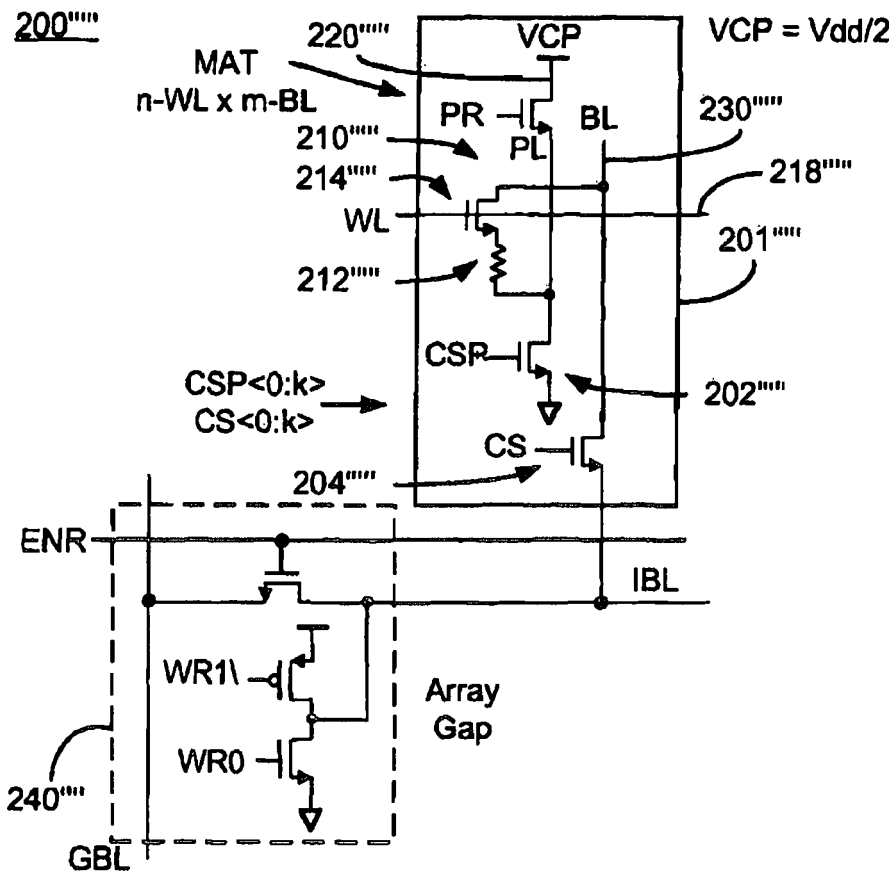


FIG. 17

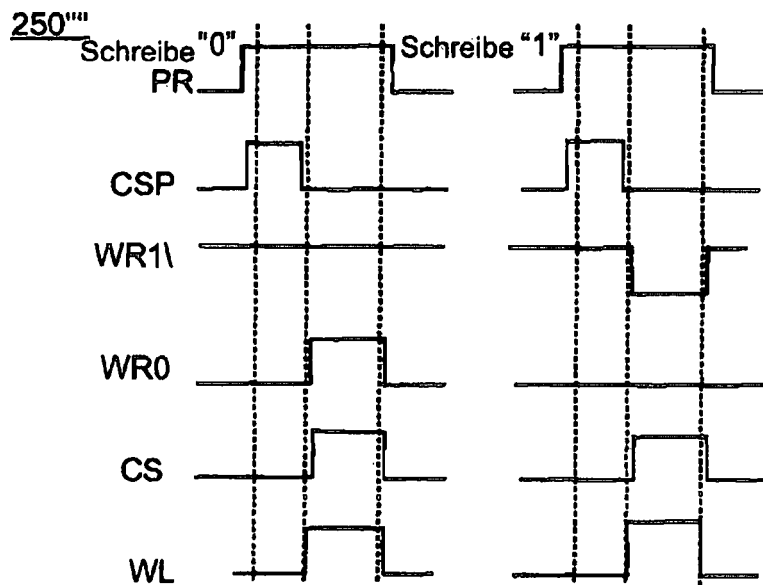


FIG. 18

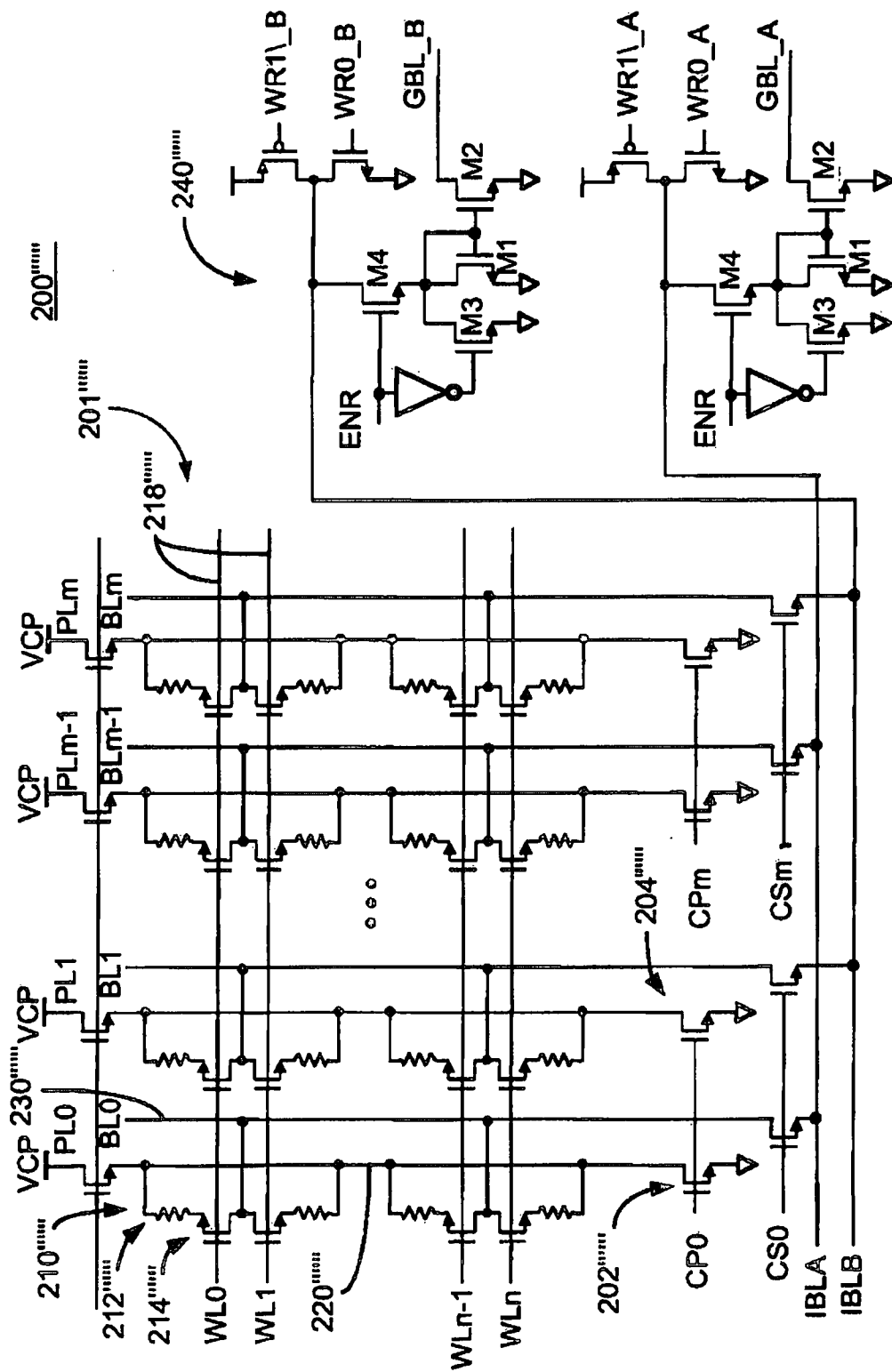


FIG. 19

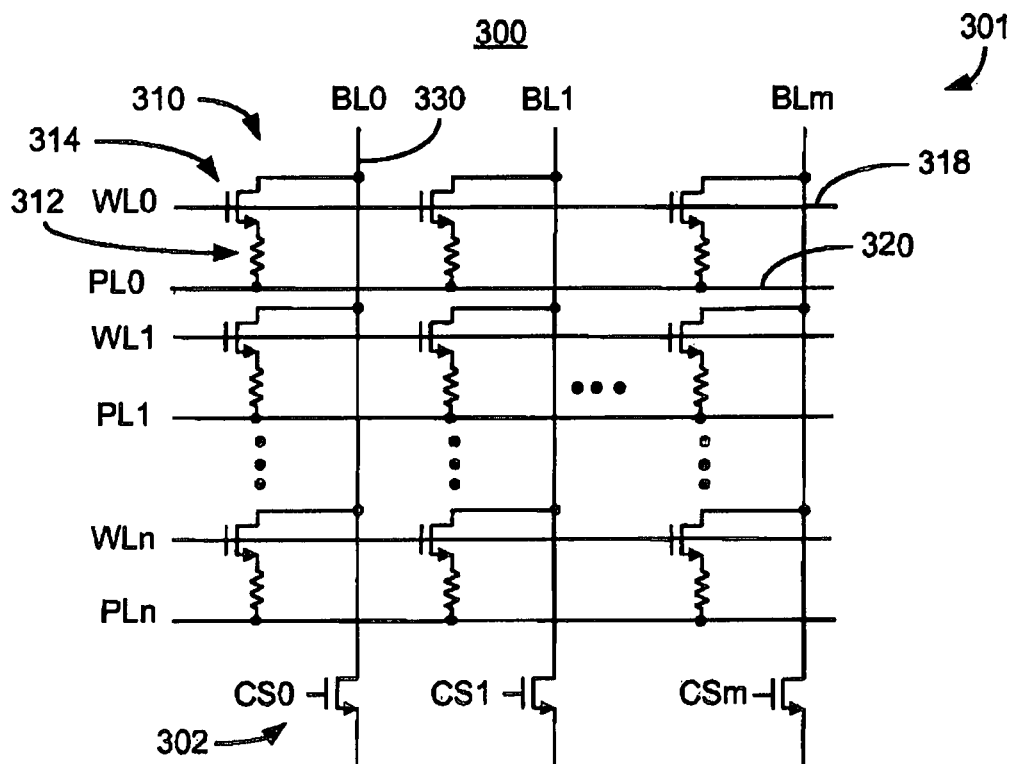


FIG. 20

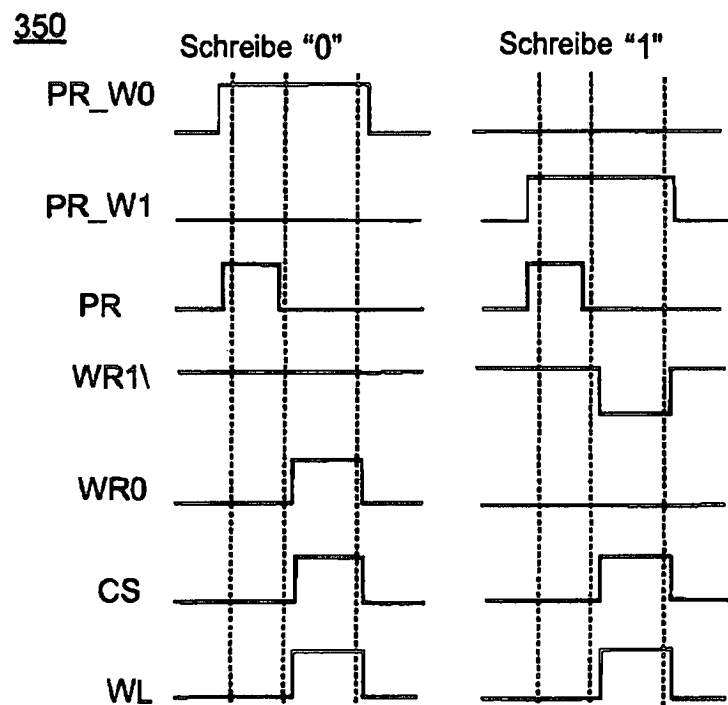
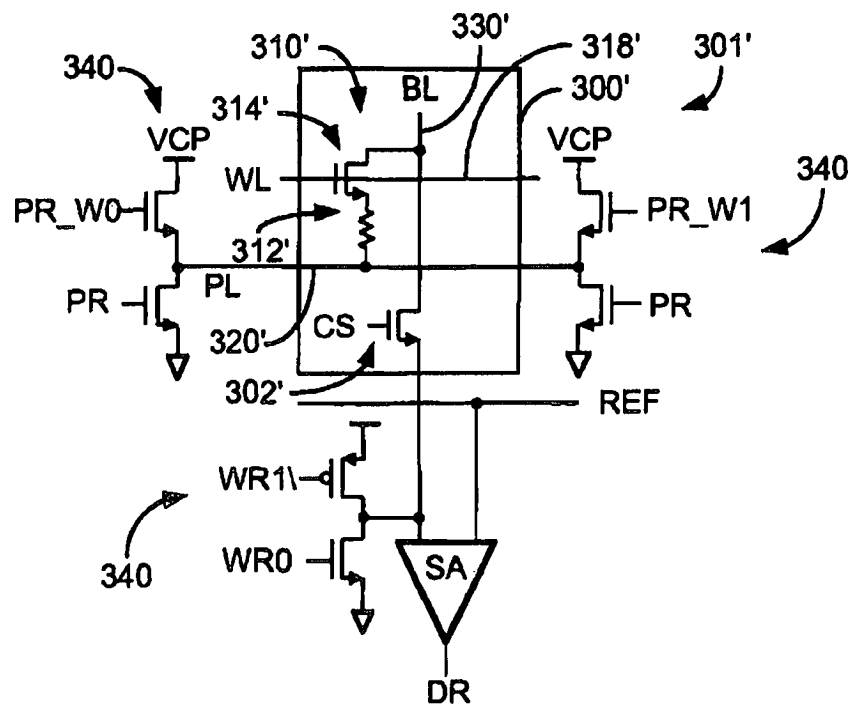


FIG. 22

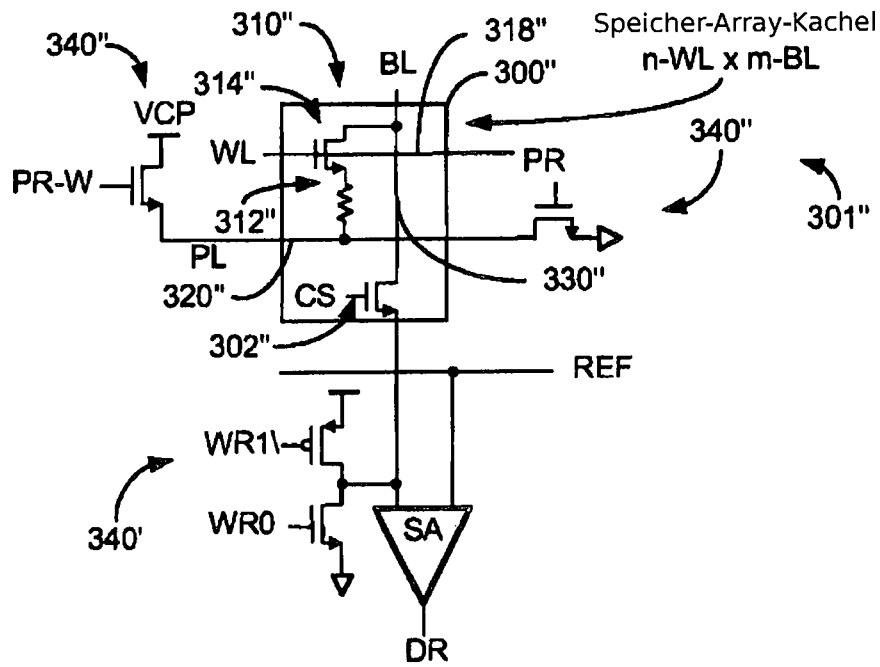


FIG. 23

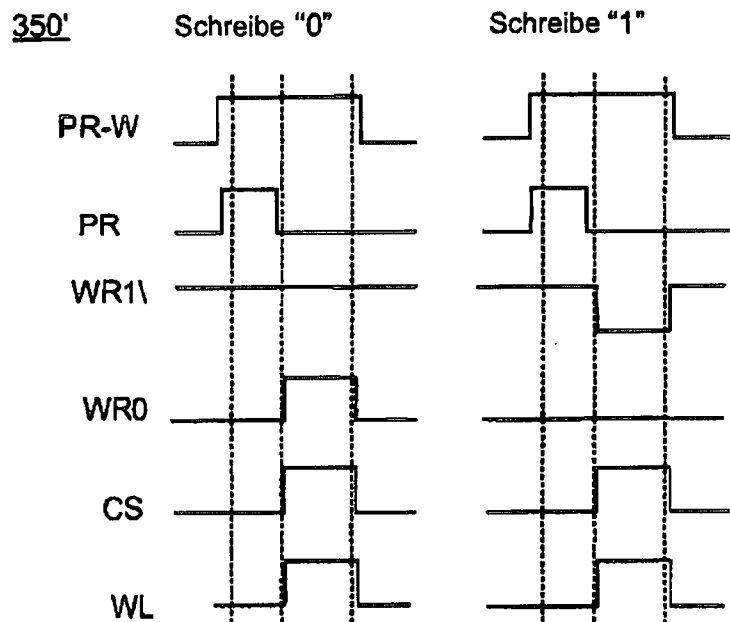


FIG. 24

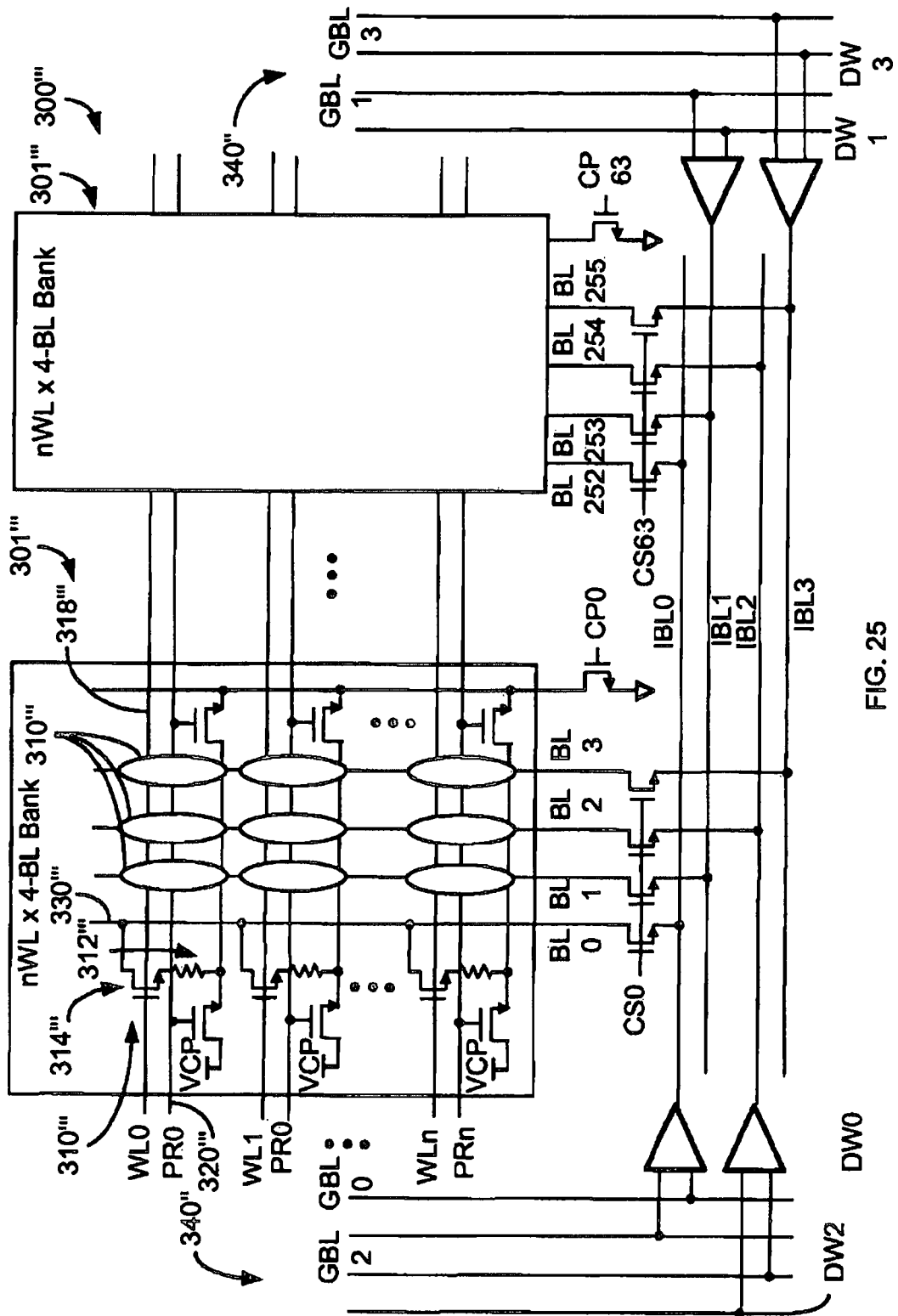


FIG. 25

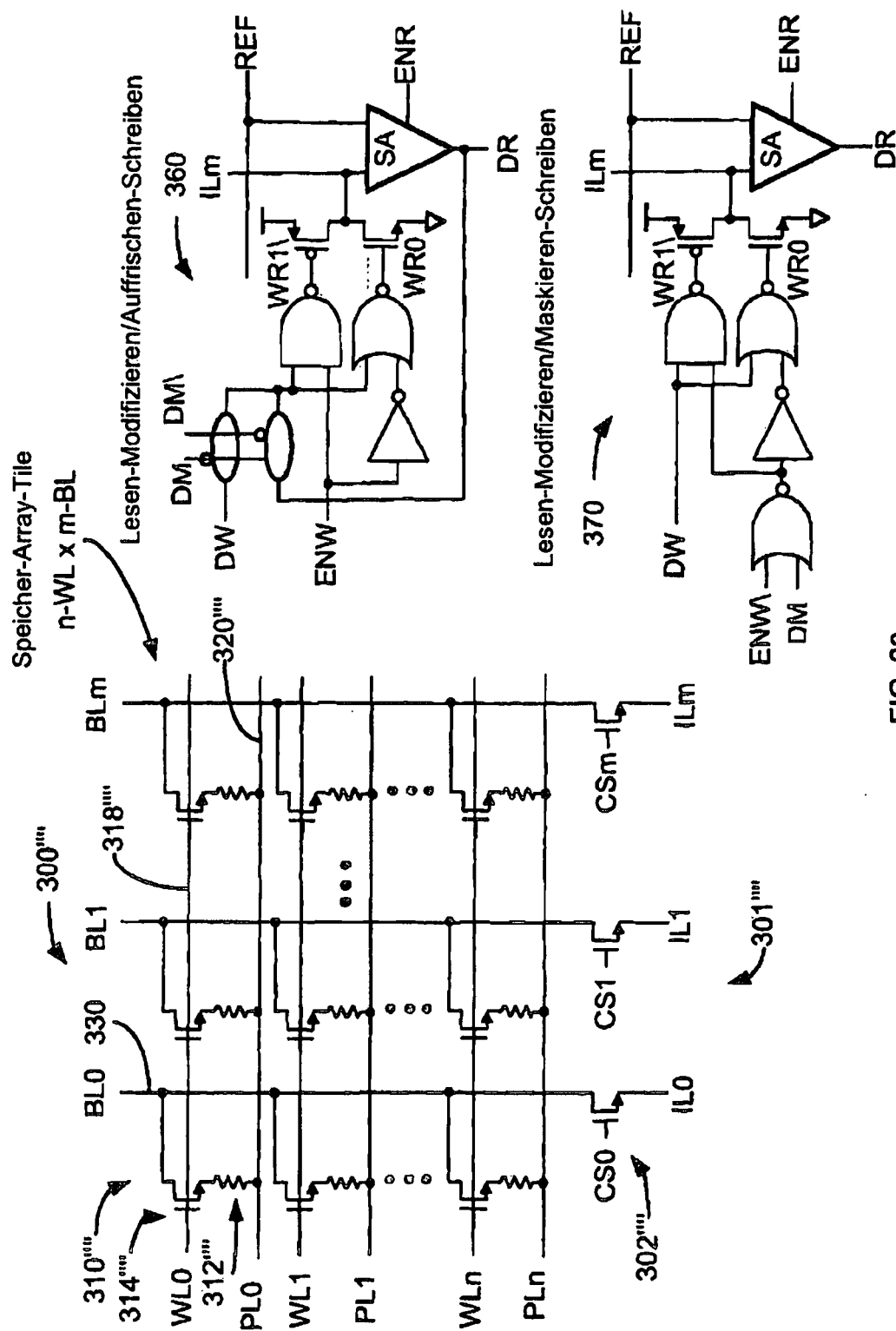


FIG. 26

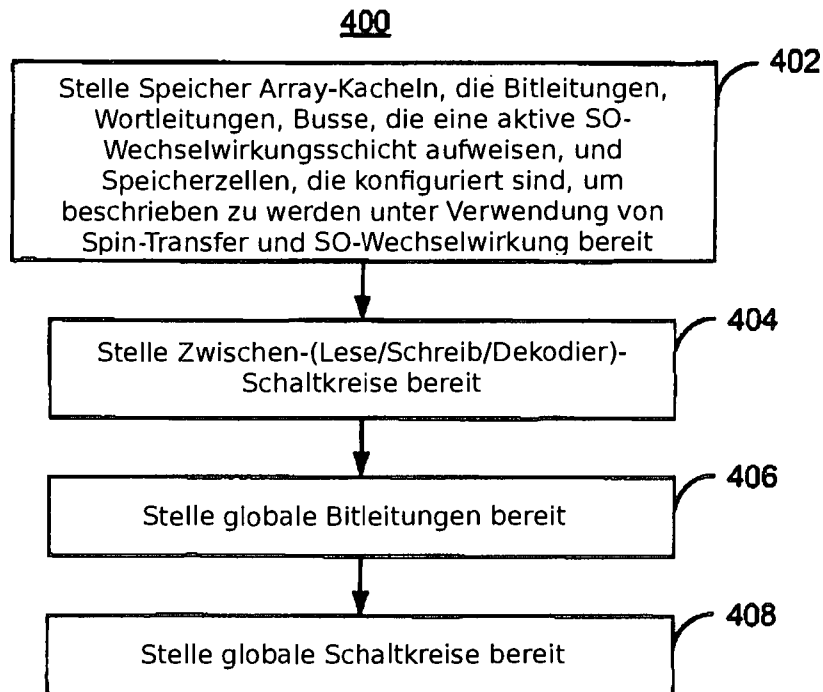


FIG. 27

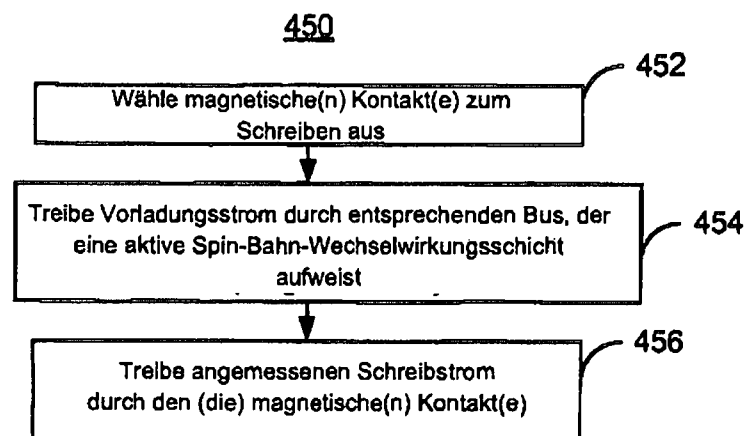


FIG. 28