



등록특허 10-2386941



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2022년04월15일
(11) 등록번호 10-2386941
(24) 등록일자 2022년04월12일

- (51) 국제특허분류 (Int. Cl.)
H01L 27/146 (2006.01)
- (52) CPC특허분류
H01L 27/14641 (2013.01)
H01L 27/14603 (2013.01)
- (21) 출원번호 10-2016-7022090
- (22) 출원일자(국제) 2015년02월20일
심사청구일자 2020년01월09일
- (85) 번역문제출일자 2016년08월12일
- (65) 공개번호 10-2016-0127730
- (43) 공개일자 2016년11월04일
- (86) 국제출원번호 PCT/JP2015/000821
- (87) 국제공개번호 WO 2015/129226
국제공개일자 2015년09월03일
- (30) 우선권주장
JP-P-2014-038584 2014년02월28일 일본(JP)

- (56) 선행기술조사문헌
KR1020070043656 A*
KR1020130021330 A*
KR1020100109400 A
KR1020110033780 A

*는 심사관에 의하여 인용된 문헌

전체 청구항 수 : 총 20 항

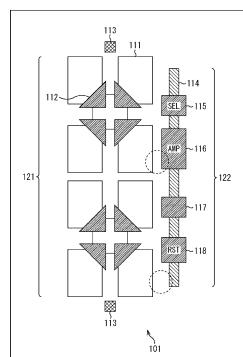
심사관 : 심병로

(54) 발명의 명칭 **촬상 장치 및 전자 기기**

(57) 요 약

하나 이상의 화소 공유 구조를 갖는 촬상 장치 및 전자 기기가 제공된다. 상기 화소 공유 구조는 복수의 광전 변환 소자 또는 포토 다이오드를 포함한다. 상기 화소 공유 구조에서 각각의 포토 다이오드는 장방형의 영역 내에 위치한다. 상기 화소 공유 구조는 복수의 공유 트랜지스터를 또한 포함한다. 상기 화소 공유 구조에서 상기 공유 트랜지스터는 상기 화소 공유 구조의 상기 광전 변환 소자에 인접하여 위치한다. 상기 장방형 영역은 2개의 단변측 및 2개의 장변측을 가질 수 있고, 상기 공유 트랜지스터는 상기 장변측의 하나를 따라 위치한다. 또한, 하나 이상의 상기 트랜지스터의 길이는 상기 장방형 영역의 장벽측에 평행한 방향으로 연장될 수 있다.

대 표 도 - 도5



(52) CPC특허분류

H01L 27/14609 (2013.01)

H04N 5/357 (2013.01)

H04N 5/37457 (2013.01)

명세서

청구범위

청구항 1

평면시로 8개의 포토 다이오드 영역을 갖는 제1 포토 다이오드군과,

상기 평면시로 상기 제1 포토 다이오드군과 인접하고, 8개의 포토 다이오드 영역을 갖는 제2 포토 다이오드군과,

상기 평면시로 상기 제1 포토 다이오드군과 상기 제2 포토 다이오드군의 사이에 있고, 제1 트랜지스터와 제2 트랜지스터와 제3 트랜지스터와 제4 트랜지스터를 갖는 트랜지스터군을 구비하고,

상기 제1 트랜지스터는 증폭 트랜지스터, 상기 제2 트랜지스터는 리셋 트랜지스터, 상기 제3 트랜지스터는 선택 트랜지스터이고,

상기 제1 포토 다이오드군의 상기 8개의 포토 다이오드는, 상기 제1 트랜지스터와 상기 제2 트랜지스터와 상기 제3 트랜지스터를 공유하고,

상기 평면시로 상기 제4 트랜지스터는, 상기 제1 트랜지스터와 상기 제2 트랜지스터와의 사이에 마련되는 것을 특징으로 하는 고체 활상 장치.

청구항 2

제1항에 있어서,

상기 제1 포토 다이오드군과 상기 제2 포토 다이오드군은 상기 평면시로 각각 장방형 영역인 것을 특징으로 하는 고체 활상 장치.

청구항 3

제2항에 있어서,

상기 트랜지스터군은 상기 장방형 영역의 장변측에 인접하는 것을 특징으로 하는 고체 활상 장치.

청구항 4

제3항에 있어서,

상기 제1 트랜지스터와 상기 제2 트랜지스터와 상기 제3 트랜지스터와 상기 제4 트랜지스터는, 상기 장방형 영역의 상기 장변측에 따라 배치되는 것을 특징으로 하는 고체 활상 장치.

청구항 5

제1항에 있어서,

상기 평면시로 상기 제4 트랜지스터는, 상기 제2 트랜지스터와 상기 제3 트랜지스터의 사이에 마련된 것을 특징으로 하는 고체 활상 장치.

청구항 6

제3항에 있어서,

상기 평면시로 상기 제1 트랜지스터의 게이트 전극의 상기 장방형 영역의 장변에 평행한 폭은, 상기 제2 트랜지스터, 상기 제3 트랜지스터, 상기 제4 트랜지스터의 게이트 전극의 상기 장방형 영역의 장변에 평행한 폭보다도 넓은 것을 특징으로 하는 고체 활상 장치.

청구항 7

제1항에 있어서,

상기 제2 트랜지스터와 상기 제4 트랜지스터는 공통의 소스 드레인 영역을 갖는 것을 특징으로 하는 고체 콜상 장치.

청구항 8

제1항에 있어서,

상기 제4 트랜지스터는 더미 트랜지스터인 것을 특징으로 하는 고체 콜상 장치.

청구항 9

제1항에 있어서,

평면시로 상기 고체 콜상 장치는 웨л 컨택트 영역을 더 구비하는 것을 특징으로 하는 고체 콜상 장치.

청구항 10

제1항에 있어서,

상기 고체 콜상 장치는 이면 조사형인 것을 특징으로 하는 고체 콜상 장치.

청구항 11

고체 콜상 장치를 포함하고,

상기 고체 콜상 장치는,

평면시로 8개의 포토 다이오드 영역을 갖는 제1 포토 다이오드군과,

상기 평면시로 상기 제1 포토 다이오드군과 인접하고, 8개의 포토 다이오드 영역을 갖는 제2 포토 다이오드군과,

상기 평면시로 상기 제1 포토 다이오드군과 상기 제2 포토 다이오드군의 사이에 있고, 제1 트랜지스터와 제2 트랜지스터와 제3 트랜지스터와 제4 트랜지스터를 갖는 트랜지스터군을 구비하고,

상기 제1 트랜지스터는 증폭 트랜지스터, 상기 제2 트랜지스터는 리셋 트랜지스터, 상기 제3 트랜지스터는 선택 트랜지스터이고,

상기 제1 포토 다이오드군의 상기 8개의 포토 다이오드는, 상기 제1 트랜지스터와 상기 제2 트랜지스터와 상기 제3 트랜지스터를 공유하고,

상기 평면시로 상기 제4 트랜지스터는, 상기 제1 트랜지스터와 상기 제2 트랜지스터와의 사이에 마련되는 것을 특징으로 하는 전자 기기.

청구항 12

제11항에 있어서,

상기 제1 포토 다이오드군과 상기 제2 포토 다이오드군은 상기 평면시로 각각 장방형 영역인 것을 특징으로 하는 전자 기기.

청구항 13

제12항에 있어서,

상기 트랜지스터군은 상기 장방형 영역의 장변측에 인접하는 것을 특징으로 하는 전자 기기.

청구항 14

제13항에 있어서,

상기 제1 트랜지스터와 상기 제2 트랜지스터와 상기 제3 트랜지스터와 상기 제4 트랜지스터는, 상기 장방형 영역의 상기 장변측에 따라 배치되는 것을 특징으로 하는 전자 기기.

청구항 15

제11항에 있어서,

상기 평면시로 상기 제4 트랜지스터는, 상기 제2 트랜지스터와 상기 제3 트랜지스터의 사이에 마련된 것을 특징으로 하는 전자 기기.

청구항 16

제13항에 있어서,

상기 평면시로 상기 제1 트랜지스터의 게이트 전극의 상기 장방형 영역의 장변에 평행한 폭은, 상기 제2 트랜지스터, 상기 제3 트랜지스터, 상기 제4 트랜지스터의 게이트 전극의 상기 장방형 영역의 장변에 평행한 폭보다도 넓은 것을 특징으로 하는 전자 기기.

청구항 17

제11항에 있어서,

상기 제2 트랜지스터와 상기 제4 트랜지스터는 공통의 소스 드레인 영역을 갖는 것을 특징으로 하는 전자 기기.

청구항 18

제11항에 있어서,

상기 제4 트랜지스터는 더미 트랜지스터인 것을 특징으로 하는 전자 기기.

청구항 19

제11항에 있어서,

평면시로 상기 고체 콜상 장치는 웨尔 컨택트 영역을 더 구비하는 것을 특징으로 하는 전자 기기.

청구항 20

제11항에 있어서,

상기 고체 콜상 장치는 이면 조사형인 것을 특징으로 하는 전자 기기.

발명의 설명

기술 분야

[0001] 본 개시는, 콜상 장치, 및 전자 기기에 관한 것으로, 특히, 웨이퍼 노이즈를 개선할 수 있도록 한 고체 콜상 장치, 및 전자 기기에 관한 것이다.

[0002] <관련 출원의 상호 참조>

[0003] 본 출원은 2014년 2월 28일에 출원된 일본 우선권 특허출원 JP2014-038584의 이익을 주장하고, 그 전체 내용은 본원에 참고로서 인용된다.

배경 기술

[0004] 특히 문헌 1에 기재된 PRNU(Photo Response Non Uniformity : 감도 불균일성) 대책의 화소 공유 레이아웃의 이면 조사형 CMOS 이미지 센서에서는, 화소 트랜지스터(이하, Tr.라고 칭한다)가 2개의 군으로 나뉘어서, Tr.가 대칭적으로 배치되어 있다.

[0005] 이것은, 증폭 Tr.(이하, AMP라고 칭한다), 선택 Tr.(이하, SEL이라고 칭한다)와, 리셋 Tr.(이하, RST라고 칭한다)를 포토 다이오드(이하, PD라고 칭한다)에 대해 대칭으로 배치함에 의해, 이면측부터 입사된 광이 트랜지스터(Tr.)의 poly-Si에서 반사 또는 흡수되는 양이 2개의 군에서 동등하게 되는 것을 목적으로 하고 있다.

선행기술문헌

특허문헌

[0006]

(특허문헌 0001) [특허 문헌 1]

(특허문헌 0002) 일본 특개2013-62789호 공보

발명의 내용

해결하려는 과제

[0007]

그러나, 특허 문헌 1에 기재된 기술에서는, 화소 Tr.이 2개의 군으로 나뉘어져 있기 때문에, 각 트랜지스터의 L길이가 연신(延伸)할 수가 없어서, RN(랜덤 노이즈)이 악화하는 일이 있다.

[0008]

구체적으로는, 제1군(군1)에 AMP·SEL, 제2군(군2)에 Tr. 2개가 배치되어 있는 경우, 군1에서 3개, 군2에서 3개, 합계 6개의 소스 드레인이 필요해진다. 이때, 리소 선폭(線幅) 한계, poly-Si와 콘택트와의 가공 한계 또는 분리 내압(isolation breakdown voltage) 확보 등 때문에, Tr. L길이 연신에 한계가 있다. 특히, 미세화하면 이 영향은 크고, AMP의 L길이가 짧기 때문에 RN 마진이 악화하여 버린다.

[0009]

본 개시는, 이와 같은 상황을 감안하여 이루어진 것이고, 랜덤 노이즈 마진(random noise margin)을 개선할 수 있는 것이다.

과제의 해결 수단

[0010]

본 기술의 실시의 형태에 관한 고체 활상 장치는, 공유부의 형상이 장방형(長方形)인 광전 변환 소자군과, 상기 광전 변환 소자군의 장변 방향으로, 하나의 군으로서 배치되는 화소 트랜지스터군을 포함하고, 상기 화소 트랜지스터군의 각 화소 트랜지스터는, 상기 광전 변환 소자군에 대해 거의 대칭성을 갖도록 배치되어 있다.

[0011]

상기 화소 트랜지스터군에는, 더미 트랜지스터가 포함된다.

[0012]

상기 화소 트랜지스터군은, 상기 광전 변환 소자군의 공유부의 장방형에 대해 어긋나어 배치된다.

[0013]

상기 화소 트랜지스터군에 포함되는 증폭 트랜지스터의 L길이가, 상기 화소 트랜지스터군에 포함되는 다른 트랜지스터의 L길이보다 길다.

[0014]

상기 화소 트랜지스터군에 포함되는 증폭 트랜지스터의 L길이가, 상기 광전 변환 소자군의 폐치에 대해 0.6 내지 1.4배이다.

[0015]

상기 화소 트랜지스터군에 포함되는 선택 트랜지스터의 L길이가, 상기 화소 트랜지스터군에 포함되는 다른 트랜지스터의 L길이보다 길다.

[0016]

상기 광전 변환 소자군과, 상기 광전 변환 소자군의 옆에 위치하는 다른 광전 변환 소자군과의 사이에, 웰 콘택트를 또한 구비한다.

[0017]

상기 화소 트랜지스터군과, 상기 화소 트랜지스터군의 옆에 위치하는 다른 화소 트랜지스터군과의 사이에, 웰 콘택트를 또한 구비한다.

[0018]

고체 활상 장치는 이면 조사형이다.

[0019]

본 개시의 실시의 형태에 관한 전자 기기는,

[0020]

공유부의 형상이 장방형인 광전 변환 소자군과, 상기 광전 변환 소자군의 장변 방향으로, 하나의 군으로서 배치되는 화소 트랜지스터군을 포함하고, 상기 화소 트랜지스터군의 각 화소 트랜지스터는, 상기 광전 변환 소자군에 대해 거의 대칭성을 갖도록 배치되어 있는 고체 활상 장치와,

[0021]

상기 고체 활상 장치로부터 출력되는 출력 신호를 처리하는 신호 처리 회로와,

[0022]

입사광을 상기 고체 활상 장치에 조사하는 광학계를 갖는다.

[0023]

상기 화소 트랜지스터군에는, 더미 트랜지스터가 포함된다.

[0024]

상기 화소 트랜지스터군은, 상기 광전 변환 소자군의 공유부의 장방형에 대해 어긋나어 배치된다.

- [0025] 상기 화소 트랜지스터군에 포함되는 증폭 트랜지스터의 L길이가, 상기 화소 트랜지스터군에 포함되는 다른 트랜지스터의 L길이보다 길다.
- [0026] 상기 화소 트랜지스터에 포함되는 증폭 트랜지스터의 L길이가, 상기 광전 변환 소자군의 피치에 대해 0.6 내지 1.4배이다.
- [0027] 상기 광전 변환 소자군과, 상기 광전 변환 소자군의 옆에 위치하는 다른 광전 변환 소자군과의 사이에, 웰 콘택트를 또한 구비한다.
- [0028] 상기 화소 트랜지스터군과, 상기 화소 트랜지스터군의 옆에 위치하는 다른 화소 트랜지스터군과의 사이에, 웰 콘택트를 또한 구비한다.
- [0029] 상기 고체 활상 장치는, 이면 조사형이다.
- [0030] 본 기술의 실시의 형태에서는, 광전 변환 소자군이, 공유부의 형상이 장방형이고, 화소 트랜지스터군이, 상기 광전 변환 소자군의 장변 방향으로 하나의 군으로서 배치된다. 그리고, 상기 화소 트랜지스터군의 각 화소 트랜지스터가, 상기 광전 변환 소자군에 대해 거의 대칭성을 갖도록 배치되어 있다.

발명의 효과

- [0031] 본 기술에 의하면, 포토 다이오드에 대해 트랜지스터의 poly-Si를 거의 대칭성을 갖고서 배치할 수 있다. 또한, 본 기술에 의하면, 웨이브 노이즈를 개선할 수 있다.
- [0032] 또한, 본 명세서에 기재된 효과는, 어디까지나 예시이고, 본 기술의 효과는, 본 명세서에 기재된 효과로 한정되는 것이 아니고, 부가적인 효과가 있어도 좋다.

도면의 간단한 설명

- [0033] 도 1은 본 기술을 적용한 고체 활상 장치의 개략 구성례를 도시하는 블록도.
- 도 2는 3트랜지스터 구성의 화소의 구성례를 도시하는 회로도.
- 도 3은 4트랜지스터 구성의 화소의 구성례를 도시하는 회로도.
- 도 4는 화소 공유 구성의 화소의 구성례를 도시하는 회로도.
- 도 5는 본 기술을 적용한 고체 활상 장치의 제1의 구성례를 도시하는 도면.
- 도 6은 트랜지스터의 다른 배치례를 도시하는 도면.
- 도 7은 트랜지스터의 또 다른 배치례를 도시하는 도면.
- 도 8은 트랜지스터의 다른 배치례를 도시하는 도면.
- 도 9는 본 기술을 적용한 고체 활상 장치의 제2의 구성례를 도시하는 도면.
- 도 10은 본 기술을 적용한 고체 활상 장치의 제3의 구성례를 도시하는 도면.
- 도 11은 본 기술을 적용한 고체 활상 장치의 제4의 구성례를 도시하는 도면.
- 도 12는 트랜지스터의 다른 배치례를 도시하는 도면.
- 도 13은 본 기술을 적용한 전자 기기의 구성례를 도시하는 블록도.

발명을 실시하기 위한 구체적인 내용

- [0034] 이하, 본 개시를 실시하기 위한 형태(이하 실시의 형태라고 한다)에 관해 설명한다. 또한, 설명은 이하의 순서로 행한다.
- [0035] 0. 고체 활상 장치의 개략 구성례
- [0036] 1. 제1의 실시의 형태(4Tr. 형 8화소 공유의 예)
- [0037] 2. 제2의 실시의 형태(4Tr. 형 2화소 공유의 예)

- [0038] 3. 제3의 실시의 형태(4Tr. 형 16화소 공유의 예)
- [0039] 4. 제4의 실시의 형태(3Tr. 형 8화소 공유의 예)
- [0040] 5. 제5의 실시의 형태(전자 기기의 예)
- [0041] <0. 고체 활상 장치의 개략 구성례>
- [0042] <고체 활상 장치의 개략 구성례>
- [0043] 도 1은, 본 기술의 각 실시의 형태에 적용되는 CMOS(Complementary Metal Oxide Semiconductor) 고체 활상 장치의 한 예의 개략 구성례를 도시하고 있다.
- [0044] 도 1에 도시되는 바와 같이, 고체 활상 장치(소자 칩)(1)는, 반도체 기판(11)(예를 들면 실리콘 기판)에 복수의 광전 변환 소자를 포함하는 화소(2)가 규칙적으로 2차원적으로 배열된 화소 영역(이른바 활상 영역)(3)과, 주변 회로부를 갖고서 구성된다.
- [0045] 화소(2)는, 광전 변환 소자(예를 들면 포토 다이오드)와, 복수의 화소 트랜지스터(이른바 MOS 트랜지스터)를 가지고 된다. 복수의 화소 트랜지스터는, 예를 들면, 전송 트랜지스터, 리셋 트랜지스터, 및 증폭 트랜지스터의 3개의 트랜지스터로 구성할 수 있고, 또한 선택 트랜지스터를 추가하여 4개의 트랜지스터로 구성할 수도 있다. 각 화소(2)(단위 화소)의 등가 회로는 일반적인 것과 마찬가지이기 때문에, 여기서는 상세한 설명은 생략한다.
- [0046] 또한, 화소(2)는, 화소 공유 구조로 할 수도 있다. 화소 공유 구조는, 복수의 포토 다이오드, 복수의 전송 트랜지스터, 공유되는 하나의 플로팅 디퓨전, 및, 공유되는 하나씩의 다른 화소 트랜지스터로 구성된다. 포토 다이오드는, 광전 변환 소자이다.
- [0047] 주변 회로부는, 수직 구동 회로(4), 칼럼 신호 처리 회로(5), 수평 구동 회로(6), 출력 회로(7), 및 제어 회로(8)로 구성된다.
- [0048] 제어 회로(8)는, 입력 클록이나, 동작 모드 등을 지령하는 데이터를 수취하고, 또한, 고체 활상 장치(1)의 내부 정보 등의 데이터를 출력한다. 구체적으로는, 제어 회로(8)는, 수직 동기 신호, 수평 동기 신호, 및 마스터 클록에 의거하여, 수직 구동 회로(4), 칼럼 신호 처리 회로(5), 및 수평 구동 회로(6)의 동작의 기준이 되는 클록 신호나 제어 신호를 생성한다. 그리고, 제어 회로(8)는, 이들의 신호를 수직 구동 회로(4), 칼럼 신호 처리 회로(5), 및 수평 구동 회로(6)에 입력한다.
- [0049] 수직 구동 회로(4)는, 예를 들면 시프트 레지스터에 의해 구성되고, 화소 구동 배선을 선택하고, 선택된 화소 구동 배선에 화소(2)를 구동하기 위한 펄스를 공급하고, 행 단위로 화소(2)를 구동한다. 구체적으로는, 수직 구동 회로(4)는, 화소 영역(3)의 각 화소(2)를 행 단위로 순차적으로 수직 방향으로 선택 주사하고, 수직 신호선(9)을 통하여 각 화소(2)의 광전 변환 소자에서 수광량에 응하여 생성한 신호 전하에 의거한 화소 신호를 칼럼 신호 처리 회로(5)에 공급한다.
- [0050] 칼럼 신호 처리 회로(5)는, 화소(2)의 예를 들면 열마다 배치되어 있고, 1행분의 화소(2)로부터 출력되는 신호를 화소열마다 노이즈 제거 등의 신호 처리를 행한다. 구체적으로는, 칼럼 신호 처리 회로(5)는, 화소(2) 고유의 고정 폐턴 노이즈를 제거하기 위한 CDS(Correlated Double Sampling)나, 신호 증폭, A/D(Analog/Digital) 변환 등의 신호 처리를 행한다. 칼럼 신호 처리 회로(5)의 출력단에는, 수평 선택 스위치(도시 생략)가 수평 신호선(10)과의 사이에 접속되어 마련된다.
- [0051] 수평 구동 회로(6)는, 예를 들면 시프트 레지스터에 의해 구성되고, 수평 주사 펄스를 순차적으로 출력함에 의해, 칼럼 신호 처리 회로(5)의 각각을 순번대로 선택하고, 칼럼 신호 처리 회로(5)의 각각으로부터 화소 신호를 수평 신호선(10)에 출력시킨다.
- [0052] 출력 회로(7)는, 칼럼 신호 처리 회로(5)의 각각으로부터 수평 신호선(10)을 통하여 순차적으로 공급되는 신호에 대해, 신호 처리를 행하여 출력한다. 출력 회로(7)는, 예를 들면, 버퍼링만을 행하는 경우도 있고, 흑레벨 조정, 열 편차 보정, 각종 디지털 신호 처리 등을 행하는 경우도 있다.
- [0053] 입출력 단자(12)는, 외부와 신호의 교환을 하기 위해 마련된다.
- [0054] <화소의 구성례>
- [0055] 도 2는, 글로벌 셔터형의 CMOS 센서에서의 화소의 구성을 도시하는 도면이다. 도 2의 예에서는, 3트랜지스터(이

하, Tr.라고 칭한다) 구성(이하, 3Tr.형이라고도 칭한다)의 예가 도시되어 있다.

[0056] 도 2의 화소(2)는, 공유되는 하나의 플로팅 디퓨전(이하, FD라고 칭한다)(21), 포토 다이오드(22), 및 단위 화소 내에 3개의 공유 또는 화소 트랜지스터를 갖고 있다. 3개의 공유 Tr.의 각각은, 리셋 Tr.(23), 전송 Tr.(24), 및 증폭 Tr.(25)이다.

[0057] 포토 다이오드(22)는, 양극 전극이 부측 전원(예를 들면, 그라운드)에 접속되어 있고, 수광한 광을 그 광량에 응한 전하량의 광전하(여기서는, 광전자)로 광전 변환한다. 포토 다이오드(22)의 캐소드 전극은, 전송 Tr.(24)를 통하여 증폭 Tr.(25)의 게이트 전극과 전기적으로 접속되어 있다. 증폭 Tr.(25)의 게이트 전극과 전송 Tr.(24)가 전기적으로 연결된 노드가 FD(21)이다.

[0058] 전송 Tr.(24)는, 포토 다이오드(22)의 캐소드 전극과 FD(21)와의 사이에 접속되어 있다. 전송 Tr.(24)의 게이트 전극에는, 고레벨(예를 들면, VDD 레벨)이 액티브(이하, High 액티브라고 칭한다)의 전송 펄스(ϕ TRF)가, 도시하지 않은 전송선을 통하여 부여된다. 전송 펄스(ϕ TRF)가 부여됨으로써, 전송 Tr.(24)는 온 상태가 되어 포토 다이오드(22)에서 광전 변환된 광전하를 FD(21)에 전송한다.

[0059] 리셋 Tr.(23)는, 드레인 전극이 화소 전원(VDD)에, 소스 전극이 FD(21)에 각각 접속되어 있다. 리셋 Tr.(23)의 게이트 전극에는, 포토 다이오드(22)로부터 FD(21)로의 신호 전하의 전송에 앞서서, High 액티브의 리셋 펄스(ϕ RST)가 도시하지 않은 리셋선을 통하여 부여된다. 리셋 펄스(ϕ RST)가 부여됨으로써, 리셋 Tr.(23)는 온 상태가 되여, FD(21)의 전하를 화소 전원(VDD)에 버림에 의해 FD(21)를 리셋한다.

[0060] 증폭 Tr.(25)는, 게이트 전극이 FD(21)에, 드레인 전극이 화소 전원(VDD)에, 소스 전극이 수직 신호선에, 각각 접속되어 있다. 그리고, 증폭 Tr.(25)는, 리셋 Tr.(23)에 의해 리셋한 후의 FD(21)의 전위를 리셋 신호(리셋 레벨)(Vreset)로서 출력한다. 증폭 Tr.(25)는 또한, 전송 트랜지스터 Tr.(24)에 의해 신호 전하를 전송한 후의 FD(21)의 전위를 광 축적 신호(신호 레벨)(Vsig)로서 출력한다.

[0061] 도 3은, 글로벌 셔터형의 CMOS 센서에서의 화소의 다른 구성을 도시하는 도면이다. 도 3의 예에서는, 4Tr. 구성(이하, 4Tr.형이라고도 칭한다)의 예가 도시되어 있다.

[0062] 도 3의 화소(2)는, FD(21), 포토 다이오드(22), 리셋 Tr.(23), 전송 Tr.(24), 및 증폭 Tr.(25)를 구비하는 점은, 도 2의 화소(2)와 공통되어 있다. 도 3의 화소(2)는, 선택 Tr.(31)가 추가된 점이 도 2의 화소(2)와 다르다.

[0063] 선택 Tr.(31)는, 예를 들면, 드레인 전극이 증폭 Tr.(25)의 소스 전극에, 소스 전극이 수직 신호선에 각각 접속되어 있다. 선택 Tr.(31)의 게이트 전극에는, High 액티브의 선택 펄스(ϕ SEL)가 도시하지 않은 선택선을 통하여 부여된다. 선택 펄스(ϕ SEL)가 부여됨으로써, 선택 Tr.(31)는 온 상태가 되어 단위 화소를 선택 상태로 하여, 증폭 Tr.(25)로부터 출력되는 신호를 수직 신호선에 중계한다.

[0064] 또한, 선택 Tr.(31)에 관해서는, 화소 전원(VDD)과 증폭 Tr.(25)의 드레인과의 사이에 접속한 회로 구성을 취하는 것도 가능하다.

[0065] <화소 공유의 구성례>

[0066] 도 4는, 2화소, 4화소, 8화소로 하나의 Tr. 세트를 공유하고 있는 구성을 도시하는 도면이다. Tr.세트란, 도 2를 참조하여 상술한 리셋 Tr.(23) 및 증폭 Tr.(25), 또는, 도 3을 참조하여 상술한 리셋 Tr.(23), 증폭 Tr.(25), 및 선택 Tr.(31)인 것이다. 어느 경우도, 전송 Tr.는 각 포토 다이오드에 필요하고, 각 포토 다이오드에 직결하여 배치된다.

[0067] 즉, 2화소 공유의 경우, 도 3의 화소(2)의 구성에, 1조(組)의 전송 Tr.(41)와 포토 다이오드(42)가, FD(21)를 통하여 추가된다. 즉, 이 경우, 2개의 화소(포토 다이오드(22)와 포토 다이오드(42))로, 하나의 Tr.세트를 공유하고 있는 구성으로 된다.

[0068] 4화소 공유의 경우, 상기 2화소 공유의 구성에, 또한, 2조의 전송 Tr.(51-1 및 51-2)와, 포토 다이오드(52-1 및 52-2)가, FD(21)를 통하여 추가된다. 즉, 이 경우, 4개의 화소(포토 다이오드(22), 포토 다이오드(42), 포토 다이오드(52-1 및 52-2))로, 하나의 Tr.세트를 공유하고 있는 구성으로 된다.

[0069] 8화소 공유의 경우, 상기 4화소 공유의 구성에, 또한, 4조의 전송 Tr.(61-1 내지 61-4)와, 포토 다이오드(62-1 내지 62-4)가, FD(21)를 통하여 추가된다. 즉, 이 경우, 8개의 화소(포토 다이오드(22), 포토 다이오드(42), 포토 다이오드(52-1 및 52-2), 포토 다이오드(62-1 내지 62-4))로, 하나의 Tr.세트를 공유하고 있는 구성으로 된

다.

[0070] 1. 제1의 실시례

[0071] <본 기술의 고체 활상 장치의 구성례>

[0072] 도 5는, 본 기술을 적용한 고체 활상 장치의 구성례를 도시하는 도면이다. 도 5의 예에서는, 고체 활상 장치가, 4Tr. 형 8화소 공유(2×4 화소)의 이면 조사형 CMOS 센서로 구성되는 경우의 예가 도시되어 있다.

[0073] 일반적으로 4Tr. 형에서는, 포토 다이오드가 배치되는 포토 다이오드 영역 이외에, 상술한 리셋 Tr.(RST), 증폭 Tr.(AMP), 선택 Tr.(SEL)의 3개의 트랜지스터가 배치되는 하나의 영역을 갖는다. 또한, 전송 Tr.는, 포토 다이오드에 직결하고 있기 때문에, 포토 다이오드 영역에 배치되어 있다고 한다.

[0074] 도 5의 고체 활상 장치(101)에서는, 화소 공유 단위인 2×4 화소분의 포토 다이오드(111)와, 대응하는 2×4 화소 분의 전송 Tr.(112)는, 도면 중 좌측의 포토 다이오드 영역에 PD군(121)으로서 배치되어 있다.

[0075] PD군(121)에서, 2×4 화소분의 포토 다이오드(111)와 전송 Tr.(112)는, 4화소마다, 도면 중 상하 2단으로 나열하여 장방형의 세로로 길게 되도록 배치되어 있다.

[0076] 이에 대해, 고체 활상 장치(101)에서는, 포토 다이오드 영역 이외의 도면 중 오른쪽 영역에, 소스 드레인(114)에 접속된 선택 Tr.(115), 증폭 Tr.(116), 더미 Tr.(117), 및 리셋 Tr.(118)가 하나의 Tr.군(122)으로서 배치되어 있다.

[0077] 즉, 2×4 화소분의 포토 다이오드(111)로 구성되는 하나의 PD군(121)의 장변측에, 선택 Tr.(115), 증폭 Tr.(116), 더미 Tr.(117), 및 리셋 Tr.(118)로 이루어지는 화소 Tr.가 하나의 Tr.군(122)으로서 배치되어 있다.

[0078] 이와 같이 배치함으로써, 증폭 Tr.(116)의 L길이를 길게(적어도 다른 Tr.보다 길게) 할 수 있기 때문에, RN(랜덤 노이즈)을 개선할 수 있다. 또한, 증폭 Tr.는, RN의 관점에서 L길이 방향이 긴 경우가 많고, 본 실시례에서도 장변으로 되어 있지만, 반드시 장변이 L길이와 동일한 것은 아니다. 즉, L길이는, 소스 드레인을 잇는 방향의 길이를 나타내고 있다.

[0079] 또한, 증폭 Tr.(116)뿐만 아니라, 선택 Tr.(117)의 L길이를 연신하여도 좋다. 선택 Tr.의 L길이를 연신한 경우, 쇼트 채널 효과가 감소되고 로버스트(robust)한 랜덤 노이즈 마진을 얻을 수 있다.

[0080] 또한, 그 Tr.군(122)의 각 화소 Tr.는, PD군(121)의 각 포토 다이오드(111)에 대해, 위치적으로(즉, 포토 다이오드의 광학적으로), 각각 대칭성을 갖도록 배치되어 있다.

[0081] 즉, 접선의 동그라미로 도시되는 바와 같이, 상측의 4화소분에서의 우하(右下)의 포토 다이오드(111)의 옆에는, 증폭 Tr.(116)가 있지만, 하측의 4화소분에서의 우하의 포토 다이오드(111)의 옆에는, Tr.가 없기 때문에, 같은 색(예를 들면 Green)인데도, poly-Si의 밀도가 달라, 광학적 특성이 변하여 버리는 일이 있다.

[0082] 그래서, 고체 활상 장치(101)에서는, Tr.군(122)에, 리셋 Tr.(118)의 더미인 더미 Tr.(117)를 배치하여 리셋 Tr.를 2개 배치한다. 즉, 상측의 4화소분에서의 전송 Tr.(112)의 부근에, 선택 Tr.(115) 및 증폭 Tr.(116)가 배치되고, 하측의 4화소분에서의 전송 Tr.(112)의 부근에, 더미 Tr.(117) 및 리셋 Tr.(118)가 배치된다. 또한, 더미 Tr.(117)는, 반드시 Tr.로서 구동시킬 필요는 없다. 즉, 더미 Tr.(117)는 구동시켜도 좋고, 배치시키고 있을뿐으로 구동시키지 않아도 좋다.

[0083] 이처럼, Tr.군(122)에서의, 도면 중 위의 선택 Tr.(115) 및 증폭 Tr.(116)측과 거의 동한한 레이아웃(레이아웃 · 소스나 드레인의 사이즈)를, 도면 중 아래의 더미 Tr.(117) 및 리셋 Tr.(118)로 확보할 수 있기 때문에, 대칭성을 높일 수 있다. 이에 의해, 고체 활상 장치(101)에서, Tr.의 poly-Si의 밀도가 다른에 의한 영향을 경감하고, PRNU(Photo Response Non Uniformity : 감도 불균일성)를 개선할 수 있다.

[0084] 또한, 더미 Tr.(117)는, 리셋 Tr.(118)의 더미로 한하지 않고, 다른 Tr.의 더미라도 좋다.

[0085] 또한, 고체 활상 장치(101)에서는, 웨일 콘택트(113)가, PD군(121)과, 도면 중 상하로 배치되는 도시하지 않은 다른 PD군(121)과의 사이에 배치되어 있다. 이에 의해, 효율적으로 추가 Tr.를 위한 영역을 확보하고 있다. 또한, PD군(121)이 배치되는 간격을, 이하, PD군(121)의 피치라고 칭한다.

[0086] 또한, 웨일 콘택트(113)는, 각종 화소 특성(특히 암전류)에 영향을 주기 때문에, PD군(121)과, 도면 중 상하로 배치되는 다른 PD군(121)의 사이에 배치함으로써, 화소사이 차(差)를 작게 억제할 수 있다. 즉, 그와 같이 웨일 콘

택트(113)를 배치시킴에 의해, 어느 PD에서도 등거리에 존재하는 것으로 되기 때문에, 화소사이 차가 발생하기 어렵다.

[0087] 또한, PRNU 대책으로서, Tr.의 poly-Si의 대칭성이 높으면, 다음 도 6에 도시되는 바와 같이, 반드시 추가의 더미 Tr.는 필요하지는 않다.

[0088] < Tr.의 다른 배치례>

[0089] 도 6은, 본 기술을 적용한 고체 활상 장치에서의 포토 다이오드와 Tr.의 배치례를 도시하는 도면이다.

[0090] 도 6의 고체 활상 장치(151)는, 도 5의 고체 활상 장치(101)와 마찬가지로, 2×4 화소분의 포토 다이오드(111)로 구성되는 하나의 PD군(121)의 장변측에, Tr.군(122)이 배치되어 있다. 따라서 증폭 Tr.(116)의 L길이로 도시되는 바와 같이, 기존의 Tr.의 L길이를 길게 할 수 있기 때문에, RN(랜덤 노이즈)를 개선할 수 있다.

[0091] 한편, 도 6의 고체 활상 장치(151)는, Tr.군(122)으로부터 더미 Tr.(117)가 제외된 점과, PD군(121)에 대한 Tr.군(122)의 배치 위치가, 도 5의 고체 활상 장치(101)와 다르다.

[0092] 즉, Tr.군(122)에서, 증폭 Tr.(116)가, 도면 중 상측의 4화소분의 전송 Tr.(112)의 바로 옆 부근에 배치되고, 또한, 선택 Tr.(115)와 리셋 Tr.(118)가, 화살표(P1 및 P2)에 도시되는 바와 같이, 도면 중 상측의 4화소분의 포토 다이오드(111)의 전송 Tr.(112)가 없는 측의 모서리(角)에 배치되어 있다. 또한, 화살표(P3)로 도시되는 바와 같이, PD군(121)의 아래에 배치되는 다른 PD군(121)에 대응하는 Tr.군(122)의 선택 Tr.(115)도, 도면 중 하측의 4화소분의 포토 다이오드(111)의 전송 Tr.(112)가 없는 측의 모서리에 배치되어 있다.

[0093] 또한, 이 때문에, PD군(121)의 위치에 대해 Tr.군(122)은, 전체적으로 도면 중 상측으로 어긋나게 배치되어 있다. 도 5의 예에서는, PD군(121)의 위치와 Tr.군(122)의 위치가 정돈되어 있다. 이에 대해, 예를 들면, 도 6의 예에서는, Tr.군(122)은, PD군(121)의 공유부의 장방형에 대해, 하나의 포토 다이오드(111)의 장변의 길이분만큼 위로 어긋나 있다(시프트하고 있다). 또한, 어긋남량은, 1개의 포토 다이오드(111)의 장변의 길이분으로 한정되지 않는다. 이하에서도 마찬가지다.

[0094] 또한, 도 6의 고체 활상 장치(151)에서의, 도면 중 하측의 4화소분의 전송 Tr.(112)의 바로 옆 부근에는, 상하의 4화소분의 포토 다이오드(111)의 대칭성을 높이기 위해, 웨 콘택트(113)가 배치되어 있다. 또한, 증폭 Tr.(116)와 웨 콘택트(113)는, 각각, 4화소분의 전송 Tr.(112)의 반드시 바로 옆일 필요는 없고, 바로 옆 부근이라면 상기 대칭성의 효과를 바랄 수 있다.

[0095] 이상과 같이, 도 6의 고체 활상 장치(151)에서는, 더미 Tr.를 마련하지 않아도, Tr.군(122)의 리셋 Tr., 증폭 Tr., 및 선택 Tr.가 하나씩으로, PD군(121)의 포토 다이오드(111)에 대해 대칭이기 때문에, PRNU를 개선할 수 있다.

[0096] 또한, 도 6의 고체 활상 장치(151)에서는, 도 5의 고체 활상 장치(101)와 달리, 웨 콘택트(113)가 PD군(121) 사이에 배치되어 있지 않기 때문에, 화소사이 차의 영향이 남아 버리는 일이 있다. 그 경우는, 도 5의 예와 같이, 웨 콘택트(113)를 PD군(121) 사이에 배치하는 것도 가능하다.

[0097] 또한, 도 7에 도시되는 바와 같이, Tr.군(122)의 각 Tr.의 배치 위치를, PRNU 대책과 RN 대책을 양립 가능한 레이아웃으로 배치하는 것도 가능하다.

[0098] 도 7의 고체 활상 장치(201)는, Tr.군(122)에서, 증폭 Tr.(116)가, L길이가 최대한 길게 된 증폭 Tr.(211)로 교체된 점이, 도 6의 고체 활상 장치(151)와 다르다.

[0099] 즉, 도 7의 고체 활상 장치(201)에서는, Tr.군(122)에서의 증폭 Tr.(211)의 L길이가, 도 6의 증폭 Tr.(116)의 L길이에 비하여 최대한 길게 되어 있다.

[0100] 이에 의해, 도 7의 고체 활상 장치(201)에서는, 도 5의 고체 활상 장치(101)와 마찬가지로, 2×8 화소분의 포토 다이오드(111)로 구성되는 PD군(121)의 장변측에, Tr.군(122)이 배치되어 있다. 따라서 증폭 Tr.(211)의 L길이로 표시되는 바와 같이, 기존의 Tr.의 L길이를 길게 할 수 있기 때문에, RN(랜덤 노이즈)를 개선할 수 있다.

[0101] 또한 구체적으로는, Tr.군(122)에서, 증폭 Tr.(211)이, 도면 중 상측의 4화소분의 전송 Tr.(112)의 바로 옆 부근에 배치되고, 또한, 선택 Tr.(115)와 리셋 Tr.(118)가, 화살표(P11 및 P12)로 도시되는 바와 같이, 도면 중 상측의 4화소분의 포토 다이오드(111)의 전송 Tr.(112)가 없는 측의 모서리에 배치되어 있다. 또한, 화살표(P13)로 도시되는 바와 같이, PD군(121)의 아래에 배치되는 다른 PD군(121)에 대응하는 Tr.군(122)의 선택

Tr.(115)도, 도면 중 하측의 4화소분의 포토 다이오드(111)의 전송 Tr.(112)가 없는 측의 모서리에 배치되어 있다.

[0102] 또한, 이 경우도, PD군(121)의 위치에 대해 Tr.군(122)은, 전체적으로 도면 중 상측으로 어긋나게 배치되어 있다.

[0103] 이상과 같이, 도 7의 고체 활상 장치(201)에서는, 더미 Tr.를 배치하지 않고, 증폭 Tr.의 L길이를 최대한 연신 하였기 때문에, RN 마진을 개선할 수 있다. 또한, 선택 Tr.(115)와 리셋 Tr.(118)를 포토 다이오드에 대해 대칭성을 갖도록 배치하였기 때문에, PRNU를 개선할 수 있다.

[0104] 또한, 도 7의 고체 활상 장치(201)에서는, 웰 콘택트(113)는, 도 5의 고체 활상 장치(101)와 마찬가지로, PD군(121)과, 도면 중 아래에 배치되는 도시하지 않은 다른 PD군(121)과의 사이에 배치되어 있다.

[0105] 따라서 도 7의 고체 활상 장치(201)에서는, 도 5의 고체 활상 장치(101)와 마찬가지로, 화소사이 차를 작게 억제할 수 있다. 또한, PD와 PD의 사이의 소자 분리폭을 축소할 수 있고, 웰 콘택트(113)를 PD와 PD의 사이에 배치할 수 없는 경우는, 도 6의 예와 같이, Tr.군(122)에 배치하는 것도 가능하다.

[0106] 또한, 가장 대칭성이 높은 레이아웃으로서는, 도 8에 도시되는 바와 같이, PD군(121)의 포토 다이오드(111)의 배치에 대해, 거의 균등하게 Tr.의 poly-Si를 배치함에 의해, PRNU를 보다 개선할 수 있다.

[0107] 즉, 도 8의 고체 활상 장치(251)는, Tr.군(122)에서, 선택 Tr.(115)가, PD군(121)의 도면 중 위에 배치되는 웰 콘택트(113)의 바로 옆 부근에 배치되어 있다. 또한, 증폭 Tr.(116)가, PD군(121)의 도면 중 상측의 4화소분의 전송 Tr.(112)의 바로 옆 부근에 배치되고, 리셋 Tr.(118)가, PD군(121)의 4화소분의 포토 다이오드(111)와, 4화소분의 포토 다이오드(111)와의 사이 부근에 배치되어 있다.

[0108] 또한, 더미 Tr.(117)가, PD군(121)의 도면 중 하측의 4화소분의 전송 Tr.(112)의 바로 옆 부근에 배치되어 있다.

[0109] 이상과 같이, 도 8의 고체 활상 장치(251)에서는, PD군(121)의 포토 다이오드의 배치에 대해, 보다 균등하게 Tr.의 poly-Si를 배치하는 것으로 하였다. 이 경우, 증폭 Tr.(116)의 L길이를, 도 5의 고체 활상 장치(101)에 비하여 연신할 수가 없기 때문에, RN를 그다지 개선할 수는 없지만, PRNU 대책으로서는 가장 좋다. 또한, 웰 콘택트(113)도, 도 5의 고체 활상 장치(101)와 마찬가지로, PD군과 PD군의 사이에 배치되기 때문에, 화소 특성의 화소 사이 차도 작게 하는 것이 가능하다. 또한, 더미 Tr.(117)는 반드시 필요하지는 않다. 즉, 전송 Tr.(112) 주변은 이미 Poly-Si의 밀도가 높기 때문에, 전송 Tr.(112)의 옆의 poly-Si는, PRNU에 영향을 주지 않을 가능성이 있다. 그 경우는, 더미 Tr.(117)가 없는 레이아웃도 선택지(選擇肢)로 하고 있다.

[0110] 2. 제2의 실시례

[0111] <본 기술의 고체 활상 장치의 구성례>

[0112] 도 9는, 본 기술을 적용한 고체 활상 장치의 다른 구성례를 도시하는 도면이다. 도 9의 예에서는, 고체 활상 장치가, 4Tr.형 2화소 공유(1×2 화소)의 이면 조사형 CMOS 센서로 구성되는 경우의 예가 도시되어 있다. 또한, 도 9의 예는, 도 5에서 도시한 레이아웃을, 2화소 공유에 적용한 경우의 예이다.

[0113] 도 9의 고체 활상 장치(301)에서는, 화소 공유를 행하고 있는 1×2 화소분의 포토 다이오드(111)와, 대응하는 1×2 화소분의 전송 Tr.(112)은, 도면 중 좌측의 포토 다이오드 영역에 PD군(121)으로서 장방형의 세로로 길게 되도록 배치되어 있다.

[0114] 또한, PD군(121)의 장변측에, 선택 Tr.(115), 증폭 Tr.(116), 더미 Tr.(117), 및 리셋 Tr.(118)로 이루어지는 화소 Tr.가 Tr.군(122)으로 배치되어 있다. 그 Tr.군(122)의 각 화소 Tr.는, PD군(121)의 각 포토 다이오드(111)에 대해, 각각 대칭성을 갖도록 배치되어 있다.

[0115] 즉, 도 9의 Tr.군(122)에서, 선택 Tr.(115)는, PD군(121)에서의 상측의 포토 다이오드(111)의 중앙 부근에 배치되어 있고, 이것에 대칭적이 되도록, 리셋 Tr.(118)는, PD군(121)에서의 하측의 포토 다이오드(111)의 중앙 부근에 배치되어 있다.

[0116] 마찬가지로, 도 9의 Tr.군(122)에서, 증폭 Tr.(116)는, PD군(121)에서의 상측의 전송 Tr.(112)의 부근에 배치되어 있고, 이것에 대칭적이 되도록, 더미 Tr.(117)는, PD군(121)에서의 하측의 전송 Tr.(112)의 부근에 배치되어 있다.

- [0117] 이상과 같이, 2화소 공유의 경우에도, 도 5를 참조하여 상술한 8화소 공유의 경우와 같은 효과를 얻을 수 있다. 즉, PD균(121)의 장변측에, Tr.균(122)으로 배치됨에 의해, 증폭 Tr.의 L길이를 길게 할 수 있기 때문에, RN(랜덤 노이즈)을 개선할 수 있다. 또한, 포토 다이오드에 대한 Tr.의 poly-Si의 대칭성이 높기 때문에, PRNU를 개선할 수 있다.
- [0118] 또한, 도 9의 고체 활상 장치(301)의 경우, 웨 콘택트(113)가 Tr.균(122)과 위에 위치하는 다른 Tr.균(122)과의 사이에 배치되어 있지만, 도 8의 예와 같이, PD와 PD의 사이에 배치하는 것도 가능하다.
- [0119] 3. 제3의 실시례
- [0120] <본 기술의 고체 활상 장치의 구성례>
- [0121] 도 10은, 본 기술을 적용한 고체 활상 장치의 다른 구성례를 도시하는 도면이다. 도 10의 예에서는, 고체 활상 장치가, 4Tr.형 16화소 공유(2×8 화소)의 이면 조사형 CMOS 센서로 구성되는 경우의 예가 도시되어 있다. 또한, 도 10의 예는, 도 5에서 도시한 레이아웃을, 16화소 공유에 적용한 경우의 예이다.
- [0122] 도 10의 고체 활상 장치(351)에서는, 화소 공유를 행하고 있는 2×8 화소분의 포토 다이오드(111)와, 대응하는 2×8 화소분의 전송 Tr.(112)는, 도면 중 좌측의 포토 다이오드 영역에 하나의 PD균(121)으로서 배치되어 있다.
- [0123] PD균(121)에서, 2×8 화소분의 포토 다이오드(111)와 전송 Tr.(112)는, 4화소마다, 도면 중 상하 4단으로 나열하여 장방형의 세로로 길게 되도록 배치되어 있다.
- [0124] 또한, PD균(121)의 장변(도면 중 우)측에, 선택 Tr.(115), 증폭 Tr.(116), 더미 Tr.(117), 및 리셋 Tr.(118)로 이루어지는 화소 Tr.가 하나의 Tr.균(122)으로 배치되어 있다. 또한, Tr.균(122)의 도면 중 상측에, 웨 콘택트(113)가 배치되어 있다. 그 웨 콘택트(113)와, Tr.균(122)의 각 화소 Tr.는, PD균(121)의 각 포토 다이오드(111)에 대해, 각각 대칭성을 갖도록 배치되어 있다.
- [0125] 즉, 도 10의 예에서, 웨 콘택트(113)는, 도면 중 위로부터 1단째의 4화소분의 전송 Tr.(112)의 바로 옆 부근에 배치되어 있다. Tr.균(122)에서, 선택 Tr.(115)는, PD균(121)에서의 도면 중 위로부터 2단째의 4화소분의 포토 다이오드(111)의 전송 Tr.(112)와는 반대측의 위치 부근에 배치되어 있다.
- [0126] Tr.균(122)에서, 증폭 Tr.(116)는, PD균(121)에서의 도면 중 위로부터 2단째의 4화소분의 포토 다이오드(111)의 전송 Tr.(112)의 위치 부근에 배치되어 있다. Tr.균(122)에서, 더미 Tr.(117)는, PD균(121)에서의 도면 중 위로부터 3단째의 4화소분의 포토 다이오드(111)의 전송 Tr.(112)의 위치 부근에 배치되어 있다. 리셋 Tr.(118)는, PD균(121)에서의 도면 중 위로부터 4단째의 포토 다이오드(111)의 전송 Tr.(112)와는 반대측의 위치 부근에 배치되어 있다.
- [0127] 이상과 같이, 16화소 공유의 경우에도, 도 5를 참조하여 상술한 8화소 공유의 경우와 같은 효과를 얻을 수 있다. 즉, 도 10의 고체 활상 장치(351)에서는, 도 5의 고체 활상 장치(101)와 마찬가지로, 2×8 화소분의 포토 다이오드(111)로 구성되는 하나의 PD균(121)의 장변측에, Tr.균(122)이 배치되어 있기 때문에, 증폭 Tr.(211)의 L길이로 표시되는 바와 같이, 기존의 Tr.의 L길이를 길게 할 수 있다. 이에 의해, RN(랜덤 노이즈)을 개선할 수 있다. 또한, 포토 다이오드에 대한 Tr.의 poly-Si의 대칭성이 높기 때문에, PRNU를 개선할 수 있다.
- [0128] 단, 도 10의 고체 활상 장치(351)의 경우도, 웨 콘택트(113)가 Tr.균(122)과 위에 위치하는 다른 Tr.균(122)과의 사이에 배치되고 버리고, 웨 콘택트(113)가 PD균(121) 사이에 배치되어 있지 않기 때문에, 화소사이 차의 영향이 남아 버리는 일이 있다. 그 경우는, 도 5의 예와 같이, PD와 PD의 사이에 웨 콘택트(113)를 배치하는 것은 가능하다. 각 단의 4화소분의 사이에 배치하는 경우, 특성의 화소사이 차는 작게 할 수 있을 가망이 있다.
- [0129] 이상과 같이, 4Tr.형의 2화소 공유나 8화소 공유, 16화소 공유와 같이, 공유부가 장방형인 경우에 본 기술을 적용할 수 있다. 즉, 공유 화소수에 제한은 없고, 공유부 내의 포토 다이오드의 배치가 장방형이라면, 상술한 고체 활상 장치의 배치례로 한하지 않는다.
- [0130] 또한, Tr.의 배치에 대해서도, 제1의 실시례에서 상술한 4Tr.형 8화소 공유(2×4 화소)의 배치의 배리에이션인, 2화소 공유 및 16화소 공유에도 적용 가능하다.
- [0131] 4. 제4의 실시례
- [0132] <본 기술의 고체 활상 장치의 구성례>
- [0133] 도 11은, 본 기술을 적용한 고체 활상 장치의 구성례를 도시하는 도면이다. 도 11의 예에서는, 고체 활상 장치

가, 3Tr.형 8화소 공유(2×4 화소)의 이면 조사형 CMOS 센서로 구성되는 경우의 예가 도시되어 있다.

[0134] 일반적으로 3Tr.형에서는, 포토 다이오드가 배치되는 포토 다이오드 영역 이외에, 상술한 리셋 Tr.(RST), 증폭 Tr.(AMP)의 2개의 트랜지스터를 갖고 있고, 선택 Tr.(SEL)는 없다. 또한, 전송 Tr.는, 포토 다이오드에 직결하고 있기 때문에, 포토 다이오드 영역에 배치되어 있다고 한다.

[0135] 도 11의 고체 활상 장치(401)에서는, Tr.군(122)으로부터 선택 Tr.(115) 및 더미 Tr.(117)가 제외된 점이, 도 5의 고체 활상 장치(101)와 다르다. 도 11의 고체 활상 장치(401)가 공유부의 장방형으로 정돈된 배치(PD군과 Tr.군이 바로 옆)라는 것은, 도 5의 고체 활상 장치(101)와 공통되어 있다.

[0136] 즉, Tr.군(122)에서, 증폭 Tr.(116)가, 도면 중 상측의 4화소분의 전송 Tr.(112)의 바로 옆 부근에 배치되고, 또한, 리셋 Tr.(118)가, 도면 중 하측의 4화소분의 전송 Tr.(112)의 바로 옆 부근에 배치되어 있다. 도 11의 예에서는, 증폭 Tr.(116)와 리셋 Tr.(118)가 개략 같은 사이즈로 구성되어 있다.

[0137] 또한, 도 12의 고체 활상 장치(451)에서는, 도 11의 Tr.군(122)의 배치 위치가, 도면 중 위로, 예를 들면, 하나의 포토 다이오드(111)의 장변의 길이만큼, 시프트되어 있다. 즉, Tr.군(122)에서, 증폭 Tr.(116)가, 도면 중 상측의 4화소분의 포토 다이오드(111)의 전송 Tr.(112)측이 아닌 위치의 바로 옆 부근에 배치되고, 또한, 리셋 Tr.(118)가, 도면 중 하측의 4화소분의 포토 다이오드(111)의 전송 Tr.(112)측이 아닌 위치의 바로 옆 부근에 배치되어 있다. 도 12의 예에서도, 증폭 Tr.(116)와 리셋 Tr.(118)가 개략 같은 사이즈로 구성되어 있다.

[0138] 즉, 도 11의 고체 활상 장치(401) 및 도 12의 고체 활상 장치(451)에서도, PD군(121)의 장변측에, Tr.군(122)이 배치되어 있기 때문에, 증폭 Tr.(116)의 L길이로 표시되는 바와 같이, 기준의 Tr.의 L길이를 길게 할 수 있다. 이에 의해, RN(랜덤 노이즈)을 개선할 수 있다. 또한, 도 11의 고체 활상 장치(401) 및 도 12의 고체 활상 장치(451)에서도, 포토 다이오드에 대해 Tr.의 poly-Si가 대칭성을 갖도록 되기 때문에, PRNU를 개선할 수 있다.

[0139] 이상과 같이, 3Tr.형에 대해서도, 공유부가 장방형으로 배치되는 경우 전부에, 본 기술을 적용할 수 있다. 즉, 공유 화소수에 제한은 없고, 공유부 내의 포토 다이오드의 배치가 장방형이라면, 상술한 고체 활상 장치의 배치례의 범위로 한하지 않는다.

[0140] 또한, 상기 설명에서는, 1화소 공유의 단변측을 도면 중 상측이, 1화소 공유의 장변측을 도면 중 우측이 되도록 배치시킨 예(종형(縱型)의 예)를 설명하여 왔지만, 그것을 90도 회전시켜서, 1화소 공유의 장변측을 도면 중 상측으로, 1화소 공유의 단변측을 도면 중 좌측으로 하도록 고체 활상 장치를 레이아웃하도록 하여도 같다.

[0141] 이상에 의해, 본 기술에 의하면, Tr.(특히 증폭 Tr.)의 L길이를 길게 할 수 있기 때문에, RN(랜덤 노이즈) 마진을 개선할 수 있다.

[0142] 즉, 군(1)에 AMP · SEL, 군(2)에 Tr. 2개가 배치되어 있는 고체 활상 장치의 경우, 군(1)에서 3개, 군(2)에서 3개, 합계 6개의 소스 드레인이 필요해진다. 이 때, 리소 선폭 한계, poly-Si와 콘택트와의 가공 한계, 분리 내 암 확보 등 때문에, Tr. L길이 연선에 한계가 있다. 특히, 미세화하면 이 영향은 크고, AMP의 L길이가 짧기 때문에 RN 마진이 악화하여 벼릴 우려가 있다.

[0143] 이에 대해, 본 기술에 의하면, 증폭 Tr.의 L길이가 연장될 수 있기 때문에, RN이 개선된다. 또한, 상기 예에서, 증폭 Tr.의 L길이는, PD군의 피치에 대해 0.6 내지 1.4배가 바람직하다. 또한, 본 기술에 의하면, 선택 Tr.의 L길이도 연신 가능해지기 때문에, 선택 Tr.의 L길이를 연신하는 경우, 쇼트 채널 효과를 받기 어려워, 로버스트한 랜덤 노이즈 마진 특성을 얻을 수 있다.

[0144] 이상의 것은, 특히, 1.0mm 정도 이하의 미세화 화소 사이즈에서 보다 효과를 얻을 수 있다.

[0145] 또한, 본 기술에 의하면, Tr.의 poly-Si의 대칭성을 갖도록 배치되기 때문에, PRNU를 개선할 수 있다.

[0146] 또한, 이상에서는, 본 기술을, CMOS 고체 활상 장치에 적용한 구성에 관해 설명하여 왔지만, CCD(Charge Coupled Device) 고체 활상 장치라는 고체 활상 장치에 적용하도록 하여도 좋다.

[0147] 또한, 고체 활상 장치는, 이면 조사형이라도 표면 조사형이라도 좋다.

[0148] 또한, 고체 활상 장치는, 글로벌 셔터형이라도 좋고, 그렇지 않아도 좋다. 글로벌 셔터형으로 한정되지 않는다.

[0149] 또한, 본 기술은, 고체 활상 장치에의 적용으로 한정되는 것이 아니고, 활상 장치에도 적용 가능하다. 여기서, 활상 장치란, 디지털 스틸 카메라나 디지털 비디오 카메라 등의 카메라 시스템이나, 휴대 전화기 등의 활상 기

능을 갖는 전자 기기인 것을 말한다. 또한, 전자 기기에 탑재된 모듈형상의 형태, 즉 카메라 모듈을 활상 장치로 하는 경우도 있다.

[0150] 5. 제5의 실시의 형태

[0151] <전자 기기의 구성례>

[0152] 여기서, 도 13을 참조하여, 본 기술의 제2의 실시의 형태의 전자 기기의 구성례에 관해 설명한다.

[0153] 도 13에 도시되는 전자 기기(500)는, 고체 활상 장치(소자 칩(501)), 광학 렌즈(502), 셔터 장치(503), 구동 회로(504), 및 신호 처리 회로(505)를 구비하고 있다. 고체 활상 장치(501)로서는, 상술한 본 기술의 제1 내지 제4의 실시의 형태의 고체 활상 장치가 마련된다. 이에 의해, RN이나 PRNU가 개선된, 성능이 좋은 전자 기기(500)를 제공할 수 있다.

[0154] 광학 렌즈(502)는, 피사체로부터의 상광(입사광)을 고체 활상 장치(501)의 활상면상에 결상시킨다. 이에 의해, 고체 활상 장치(501) 내에 일정 기간 신호 전하가 축적된다. 셔터 장치(503)는, 고체 활상 장치(501)에 대한 광조사 기간 및 차광 기간을 제어한다.

[0155] 구동 회로(504)는, 고체 활상 장치(501)의 신호 전송 동작 및 셔터 장치(503)의 셔터 동작을 제어하는 구동 신호를 공급한다. 구동 회로(504)로부터 공급되는 구동 신호(타이밍 신호)에 의해, 고체 활상 장치(501)는 신호 전송을 행한다. 신호 처리 회로(505)는, 고체 활상 장치(501)로부터 출력되는 신호에 대해 각종의 신호 처리를 행한다. 신호 처리가 행하여진 영상 신호는, 메모리 등의 기억 매체에 기억되거나, 모니터에 출력된다.

[0156] 또한, 본 명세서에서, 상술한 일련의 처리를 기술하는 스텝은, 기재된 순서에 따라 시계열적으로 행하여지는 처리는 물론, 반드시 시계열적으로 처리되지 않더라도, 병렬적 또는 개별적으로 실행되는 처리도 포함하는 것이다.

[0157] 또한, 본 개시에서의 실시의 형태는, 상술한 실시의 형태로 한정되는 것이 아니고, 본 개시의 요지를 일탈하지 않는 범위에서 여러 가지의 변경이 가능하다.

[0158] 또한, 상술한 플로 차트로 설명한 각 스텝은, 하나의 장치에서 실행하는 외에, 복수의 장치에서 분담하여 실행할 수 있다.

[0159] 또한, 하나의 스텝에 복수의 처리가 포함되는 경우에는, 그 하나의 스텝에 포함되는 복수의 처리는, 하나의 장치에서 실행하는 외에, 복수의 장치에서 분담하여 실행할 수 있다.

[0160] 또한, 이상에서, 하나의 장치(또는 처리부)로서 설명한 구성을 분할하고, 복수의 장치(또는 처리부)로서 구성하도록 하여도 좋다. 역으로, 이상에서 복수의 장치(또는 처리부)로서 설명한 구성을 통합하여 하나의 장치(또는 처리부)로서 구성되도록 하여도 좋다. 또한, 각 장치(또는 각 처리부)의 구성에 상술한 이외의 구성을 부가하도록 하여도 물론 좋다. 또한, 시스템 전체로서의 구성이나 동작이 실질적으로 같으면, 어느 장치(또는 처리부)의 구성의 일부를 다른 장치(또는 다른 처리부)의 구성에 포함하도록 하여도 좋다. 즉, 본 기술은, 상술한 실시의 형태로 한정되는 것이 아니고, 본 기술의 요지를 일탈하지 않는 범위에서 여러 가지의 변경이 가능하다.

[0161] 이상, 첨부 도면을 참조하면서 본 개시의 매우 적합한 실시 형태에 관해 상세히 설명하였지만, 개시는 이러한 예로 한정되지 않는다. 본 개시에 속하는 기술의 분야에서 통상의 지식을 갖는 것이면, 특허청구의 범위에 기재된 기술적 사상의 범주 내에서, 각종의 변경례 또한 수정례에 상도 할 수 있음을 분명하고, 이들에 대해서도, 당연히 본 개시의 기술적 범위에 속하는 것으로 이해된다.

[0162] 또한, 본 기술은 이하와 같은 구성도 취할 수 있다.

[0163] (1) 복수의 포토 다이오드 및 복수의 공유 트랜지스터를 포함하는 화소 공유 구조를 구비하고,

[0164] 상기 복수의 포토 다이오드 중 각각의 포토 다이오드는 장방형 영역 내에 위치하고,

[0165] 상기 복수의 공유 트랜지스터 중 각각의 트랜지스터는, 상기 복수의 포토 다이오드를 포함하는 상기 장방형 영역의 한쪽에 인접하는 활상 장치.

[0166] (2) 상기 장방형 영역은 2개의 단변측 및 2개의 장변측을 갖고, 각각의 상기 공유 트랜지스터는 상기 복수의 포토 다이오드를 포함하는 상기 장방형 영역의 상기 장변측의 하나에 인접하는 상기 (1)에 기재된 활상 장치.

[0167] (3) 상기 화소 공유 구조의 상기 복수의 공유 트랜지스터 중 상기 공유 트랜지스터는, 상기 장방형 영역의 상기

장변측 중 하나에 평행한 선을 따라 배치되는 상기 (2)에 기재된 활상 장치.

[0168] (4) 상기 화소 공유 구조의 상기 복수의 공유 트랜지스터 중 상기 공유 트랜지스터는, 상기 장방형 영역의 외부에 있는 상기 (1) 내지 (3)의 어느 하나에 기재된 활상 장치.

[0169] (5) 상기 복수의 공유 트랜지스터 중 상기 공유 트랜지스터는, 증폭 트랜지스터, 선택 트랜지스터, 및 리셋 트랜지스터 중 적어도 하나를 포함하는 상기 (1) 내지 (4)의 어느 하나에 기재된 활상 장치.

[0170] (6) 상기 복수의 공유 트랜지스터 중 상기 공유 트랜지스터는, 적어도 하나의 증폭 트랜지스터 및 적어도 하나의 다른 트랜지스터를 포함하고,

[0171] 상기 장방형 영역의 상기 장변측에 평행한 상기 증폭 트랜지스터의 크기에 따른 상기 증폭 트랜지스터의 길이는, 상기 장방형 영역의 상기 장변측에 평행한 상기 다른 트랜지스터의 길이에 따른 상기 적어도 하나의 다른 트랜지스터의 길이보다 긴 상기 (2) 또는 (3)에 기재된 활상 장치.

[0172] (7) 상기 복수의 포토 다이오드는, 상기 장방형 영역 내에 위치한 공유부를 포함하는 광전 변환 소자군이고,

[0173] 상기 복수의 공유 트랜지스터는, 상기 광전 변환 소자군에 대해 거의 대칭성을 갖도록 배치되어 있는 화소 트랜지스터군인 상기 (2) 또는 (3)에 기재된 활상 장치.

[0174] (8) 상기 광전 변환 소자군과, 상기 광전 변환 소자군의 옆에 위치하는 다른 광전 변환 소자군과의 사이에 제공되는, 웨尔 콘택트를 더 구비하는 상기 (7)에 기재된 활상 장치.

[0175] (9) 상기 복수의 공유 트랜지스터는 더미 트랜지스터를 포함하는 상기 (1) 내지 (8)의 어느 하나에 기재된 활상 장치.

[0176] (10) 상기 복수의 공유 트랜지스터는, 적어도 하나의 선택 트랜지스터 및 적어도 하나의 다른 트랜지스터를 포함하고,

[0177] 상기 장방형 영역의 상기 장변측에 평행한 상기 선택 트랜지스터의 크기에 따른 상기 선택 트랜지스터의 길이는, 상기 장방형 영역의 상기 장변측에 평행한 상기 다른 트랜지스터의 길이에 따른 상기 적어도 하나의 다른 트랜지스터의 길이보다 긴 상기 (2) 또는 (3)에 기재된 활상 장치.

[0178] (11) 화소 공유 구조를 갖는 활상 장치를 구비하고, 상기 화소 공유 구조는, 복수의 포토 다이오드 및 복수의 공유 트랜지스터를 포함하고, 상기 복수의 포토 다이오드 중 각각의 포토 다이오드는, 장방형 영역 내에 위치하고, 상기 복수의 공유 트랜지스터 중 각각의 트랜지스터는, 상기 복수의 포토 다이오드를 포함하는 상기 장방형 영역의 한쪽에 인접하는 전자 기기.

[0179] (12) 상기 장방형 영역은 2개의 단변측 및 2개의 장변측을 갖고, 각각의 상기 공유 트랜지스터는 상기 복수의 포토 다이오드를 포함하는 상기 장방형 영역의 상기 장변측의 하나에 인접하는 상기 (11)에 기재된 전자 기기.

[0180] (13) 상기 화소 공유 구조의 상기 복수의 공유 트랜지스터 중 상기 공유 트랜지스터는, 상기 장방형 영역의 상기 장변측 중 하나에 평행한 선을 따라 배치되는 상기 (12)에 기재된 전자 기기.

[0181] (14) 상기 화소 공유 구조의 상기 복수의 공유 트랜지스터 중 상기 공유 트랜지스터는, 상기 장방형 영역의 외부에 있는 상기 (11) 내지 (13)의 어느 하나에 기재된 전자 기기.

[0182] (15) 상기 복수의 공유 트랜지스터 중 상기 공유 트랜지스터는, 증폭 트랜지스터, 선택 트랜지스터, 및 리셋 트랜지스터 중 적어도 하나를 포함하는 상기 (11) 내지 (14)의 어느 하나에 기재된 전자 기기.

[0183] (16) 상기 복수의 공유 트랜지스터 중 상기 공유 트랜지스터는, 적어도 하나의 증폭 트랜지스터 및 적어도 하나의 다른 트랜지스터를 포함하고, 상기 장방형 영역의 상기 장변측에 평행한 상기 증폭 트랜지스터의 크기에 따른 상기 증폭 트랜지스터의 길이는, 상기 장방형 영역의 상기 장변측에 평행한 상기 다른 트랜지스터의 길이에 따른 상기 적어도 하나의 다른 트랜지스터의 길이보다 긴 상기 (12) 또는 (13)에 기재된 전자 기기.

[0184] (17) 상기 복수의 포토 다이오드는, 상기 장방형 영역 내에 위치한 공유부를 포함하는 광전 변환 소자군이고, 상기 복수의 공유 트랜지스터는, 상기 광전 변환 소자군에 대해 거의 대칭성을 갖도록 배치되어 있는 화소 트랜지스터군인 상기 (12) 또는 (13)에 기재된 전자 기기.

[0185] (18) 상기 광전 변환 소자군과, 상기 광전 변환 소자군의 옆에 위치하는 다른 광전 변환 소자군과의 사이에 제공되는, 웨尔 콘택트를 더 구비하는 상기 (17)에 기재된 전자 기기.

[0186] (19) 상기 복수의 공유 트랜지스터는 더미 트랜지스터를 포함하는 상기 (11) 내지 (18)의 어느 하나에 기재된 전자 기기.

[0187] (20) 상기 복수의 공유 트랜지스터는, 적어도 하나의 선택 트랜지스터 및 적어도 하나의 다른 트랜지스터를 포함하고, 상기 장방형 영역의 상기 장변측에 평행한 상기 선택 트랜지스터의 크기에 따른 상기 선택 트랜지스터의 길이는, 상기 장방형 영역의 상기 장변측에 평행한 상기 다른 트랜지스터의 길이에 따른 상기 적어도 하나의 다른 트랜지스터의 길이보다 긴 상기 (12) 또는 (13)에 기재된 전자 기기.

부호의 설명

[0188] 1 : 고체 콜상 장치

2 : 화소

3 : 화소 영역

101 : 고체 콜상 장치

111 : 포토 다이오드

112 : 전송 Tr.

113 : 웨 콘택트

114 : 소스 드레인

115 : 선택 Tr.

116 : 증폭 Tr.

117 : 더미 Tr.

118 : 리셋 Tr.

121 : PD군

122 : Tr.군

151, 201 : 고체 콜상 장치

211 : 증폭 Tr.

251, 301, 351, 401, 451 : 고체 콜상 장치

500 : 전자 기기

501 : 고체 콜상 장치

502 : 광학 렌즈

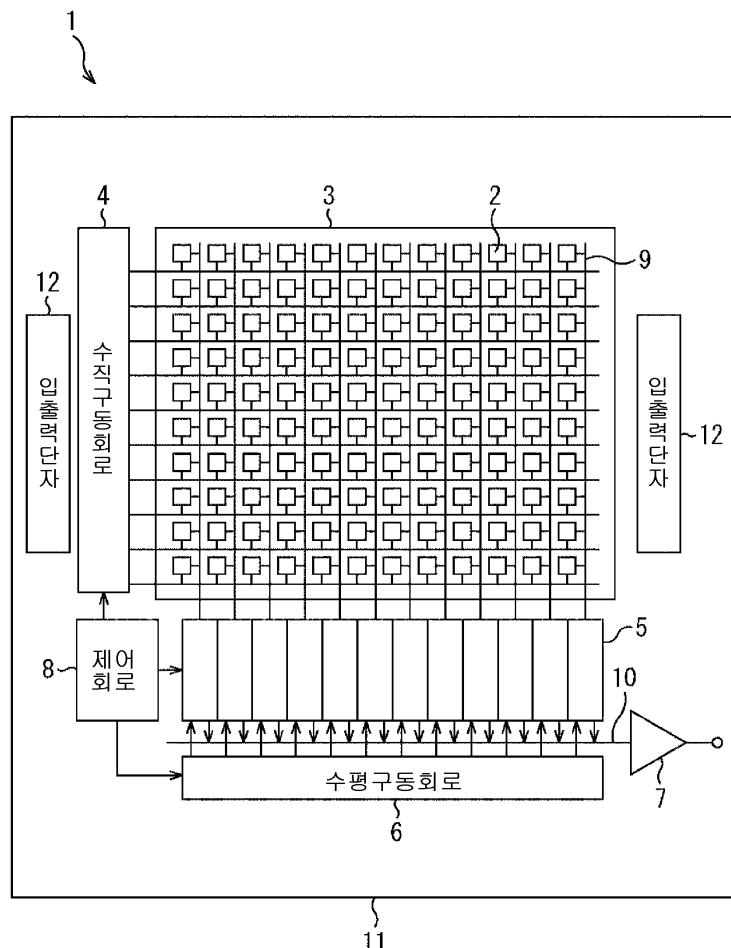
503 : 셔터 장치

504 : 구동 회로

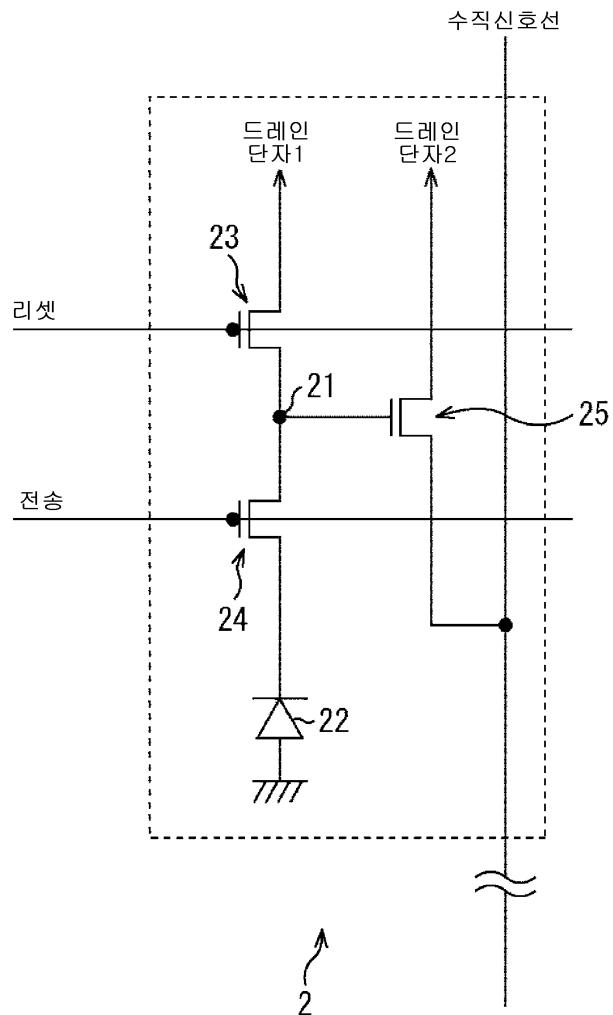
505 : 신호 처리 회로

도면

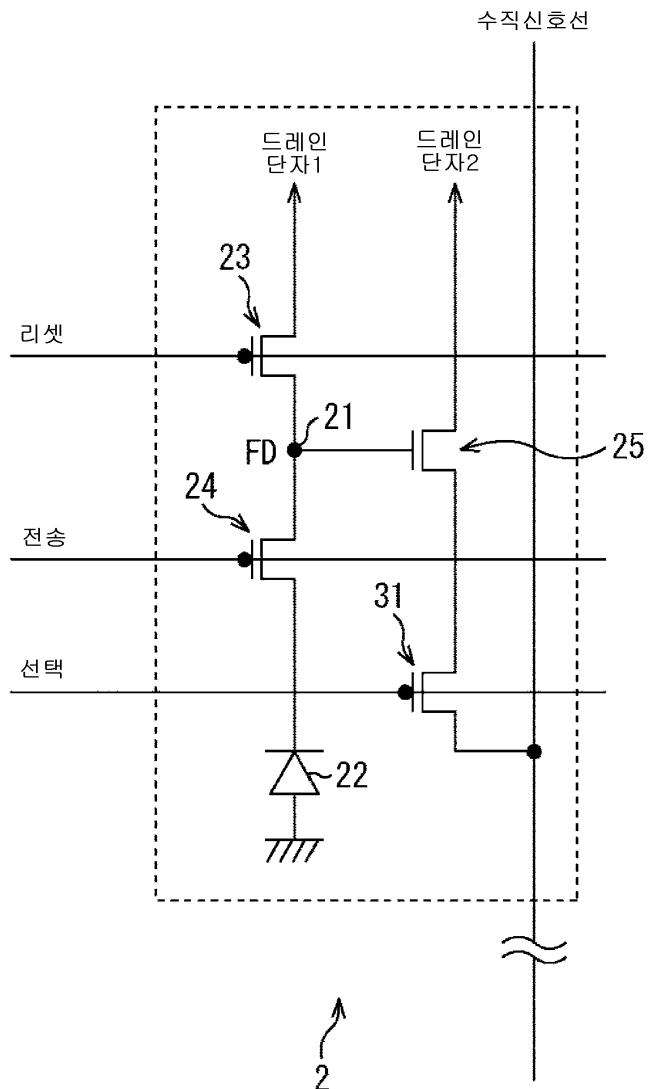
도면1



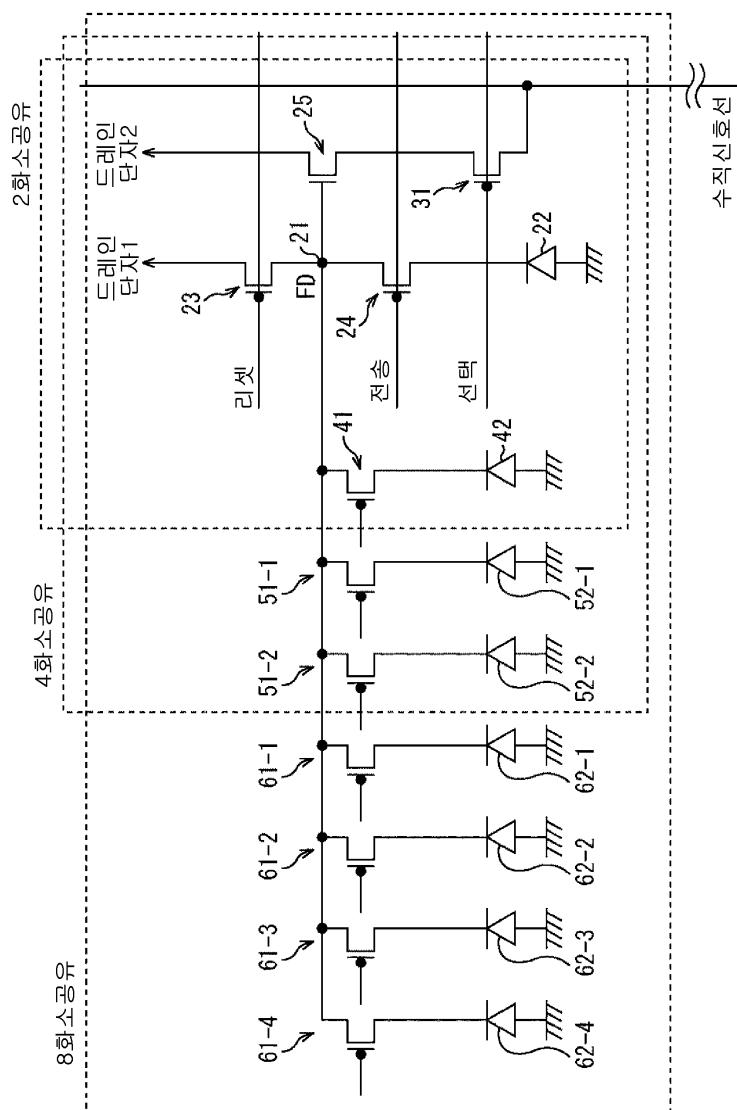
도면2



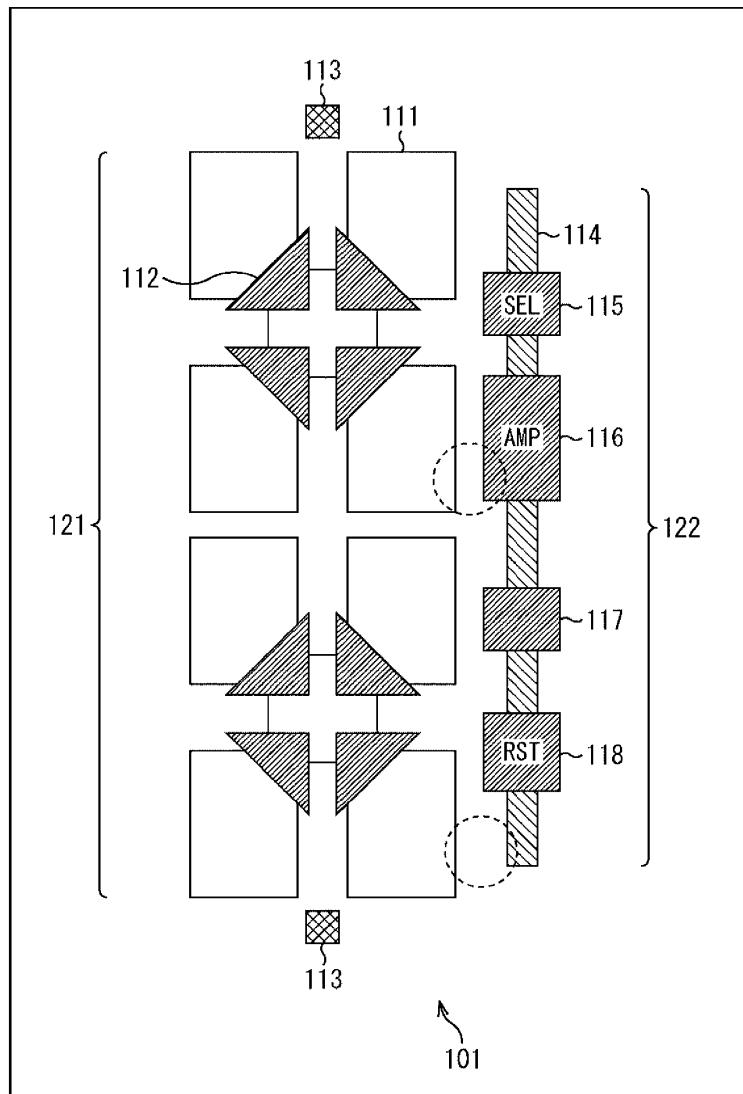
도면3



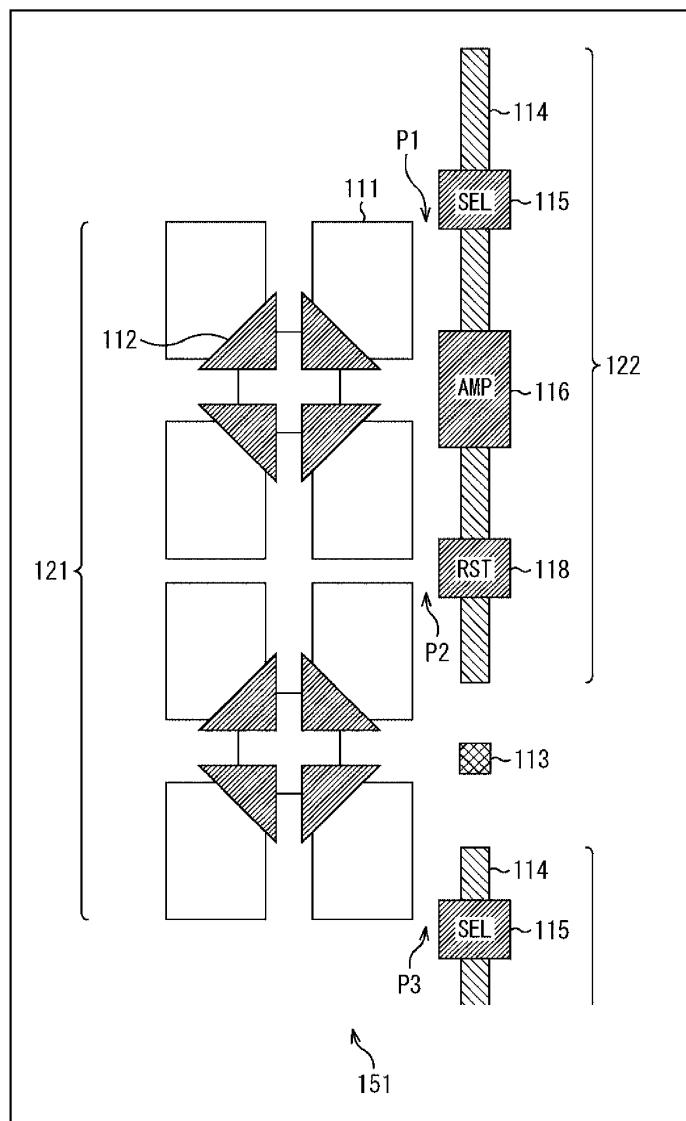
도면4



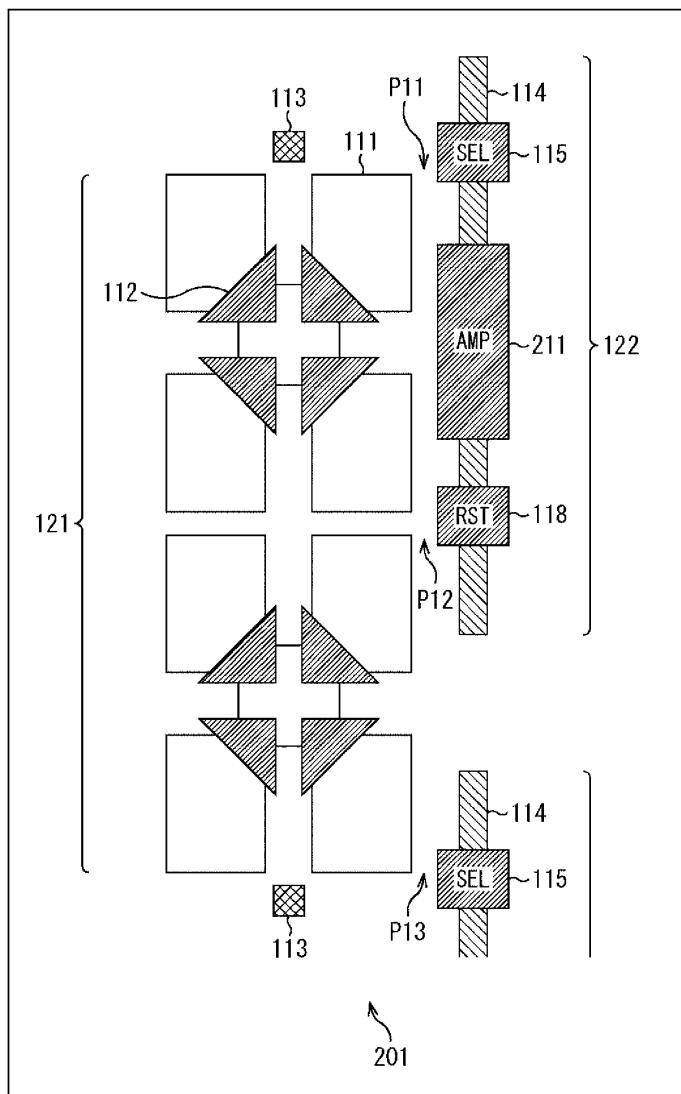
도면5



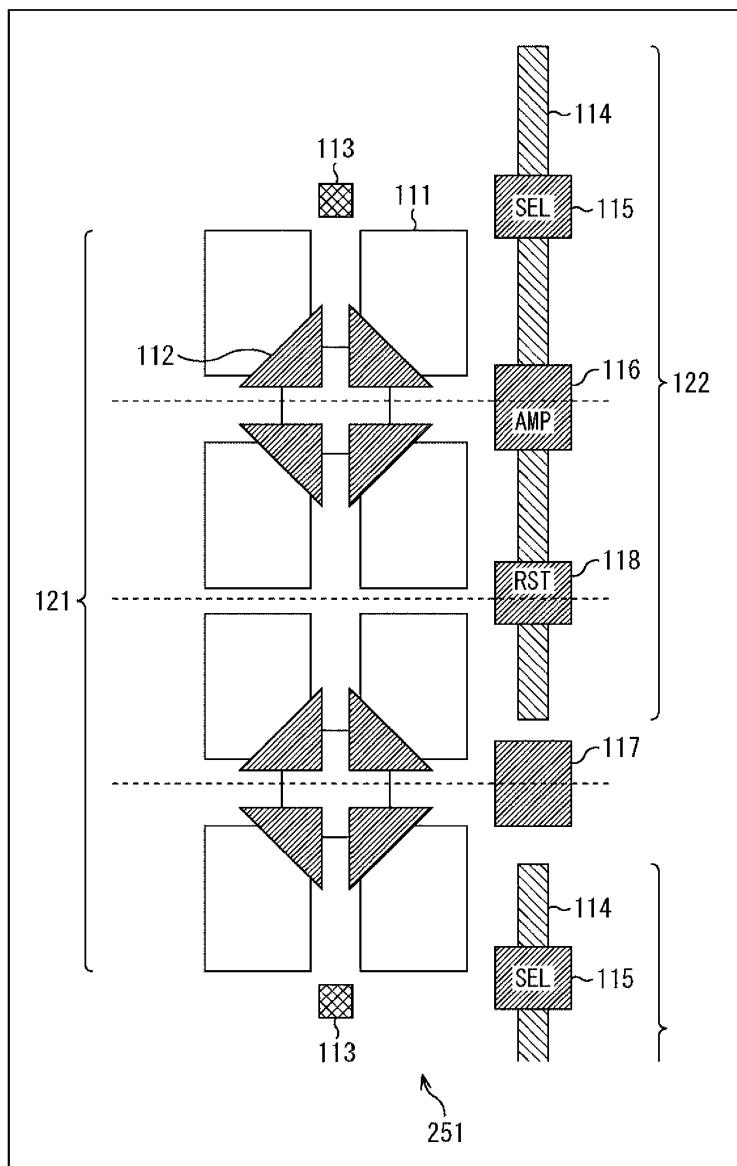
도면6



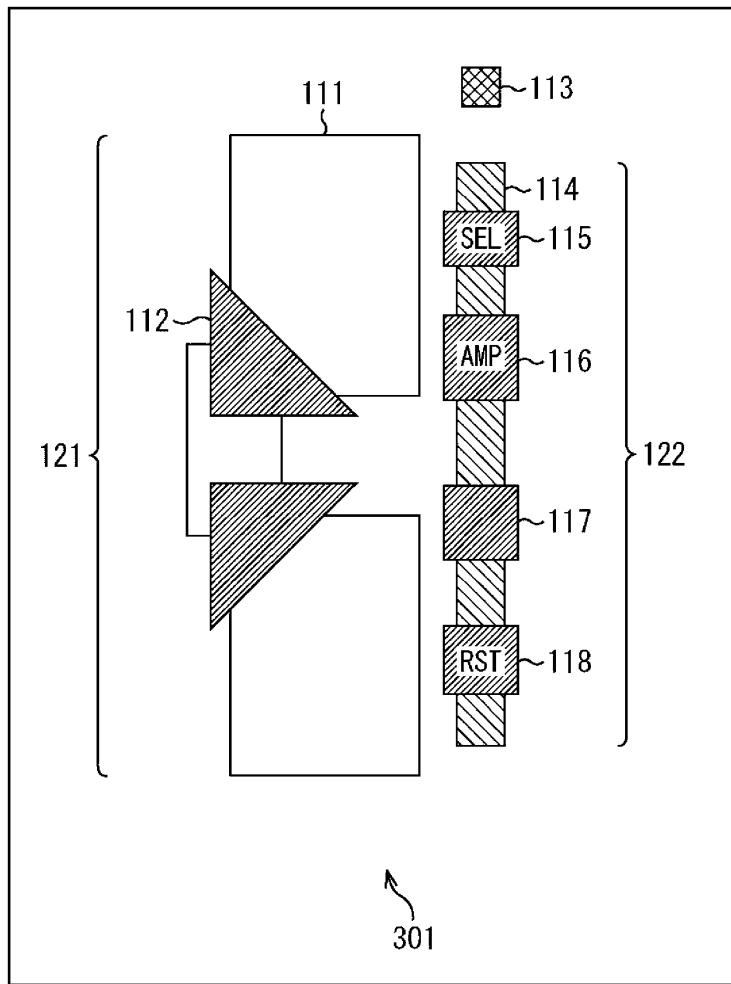
도면7



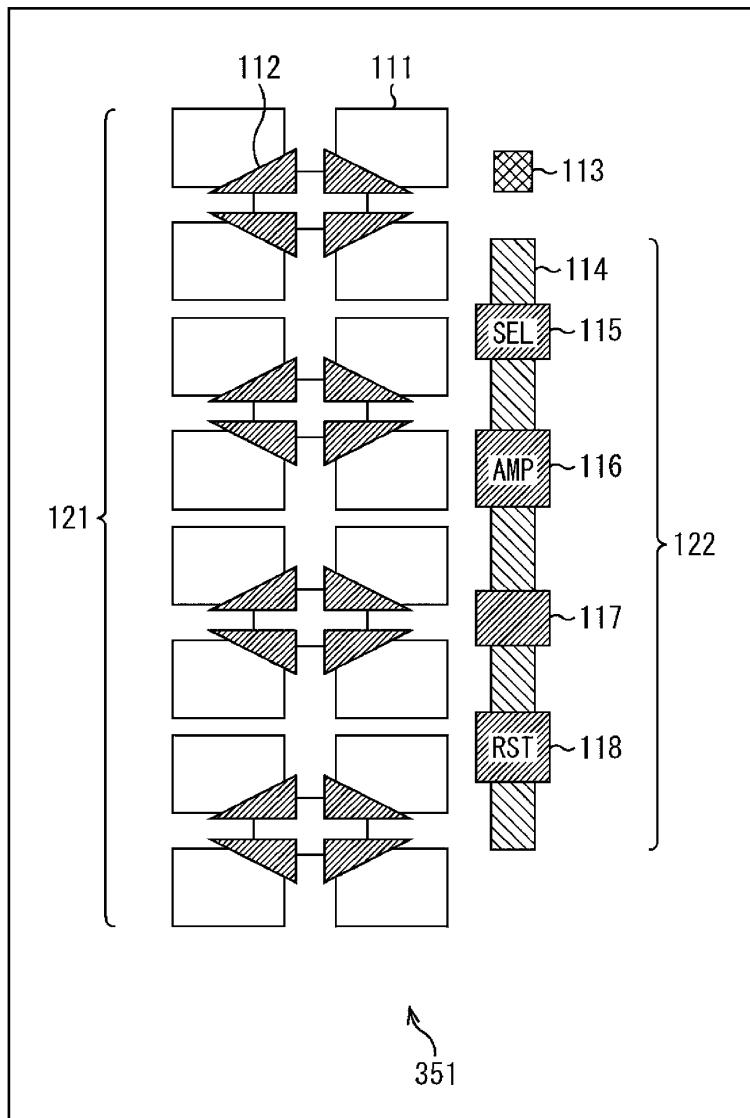
도면8



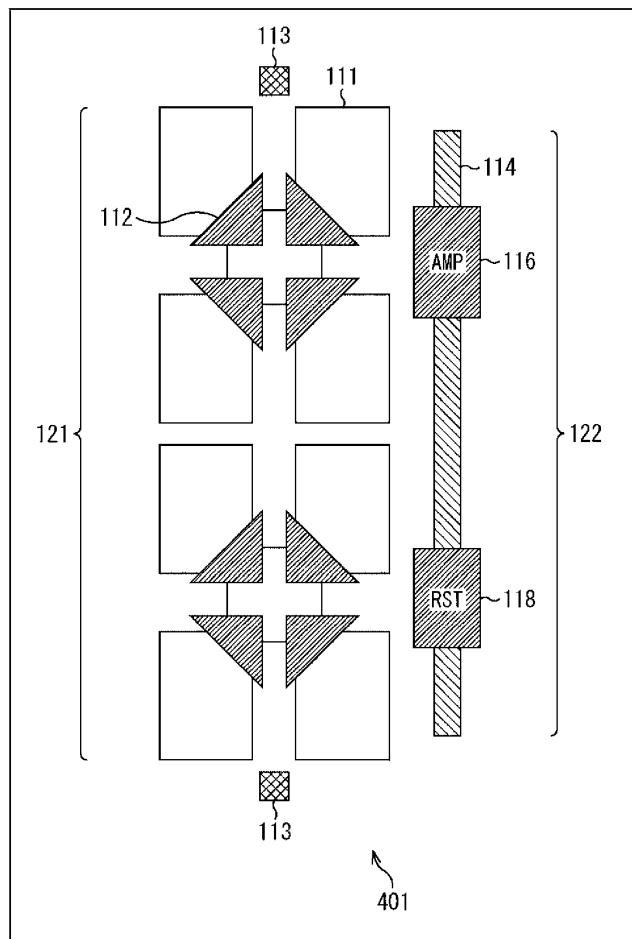
도면9



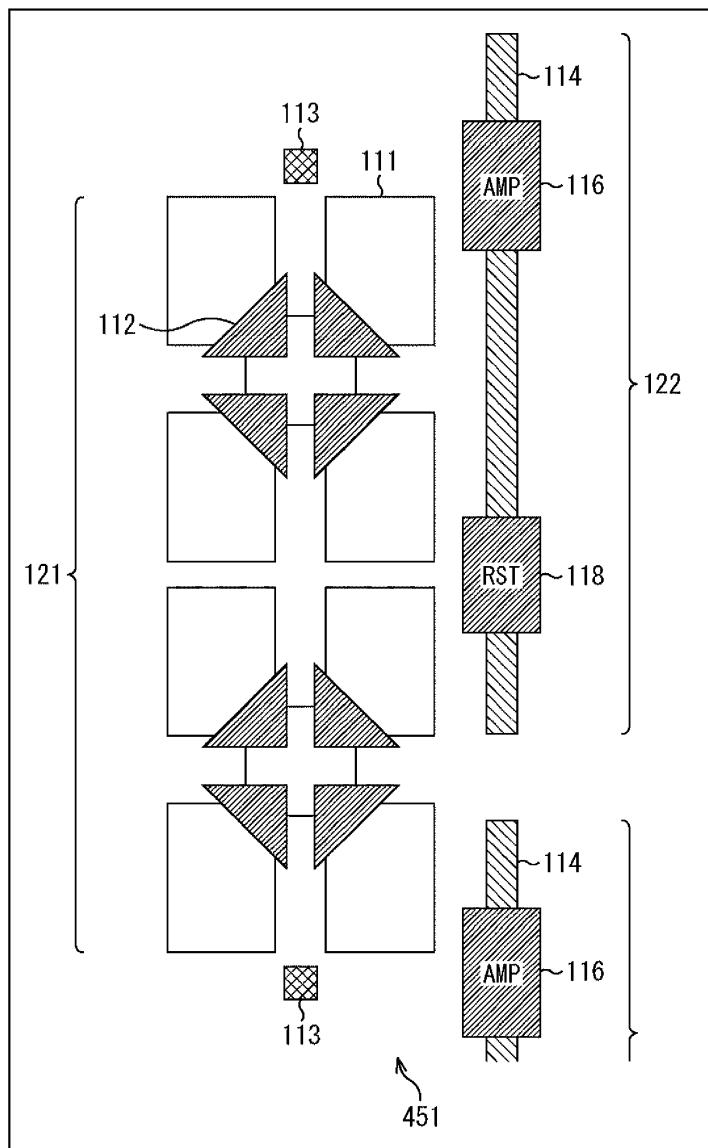
도면10



도면11



도면12



도면13

