

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.

G02F 1/1368 (2006.01)



[12] 发明专利说明书

专利号 ZL 200510106761.6

[45] 授权公告日 2009 年 11 月 11 日

[11] 授权公告号 CN 100559251C

[22] 申请日 2005.7.27

[21] 申请号 200510106761.6

[30] 优先权

[32] 2004.7.27 [33] KR [31] 58709/04

[73] 专利权人 三星电子株式会社

地址 韩国京畿道

[72] 发明人 申暲周 李昶勋 朴哲佑 蔡钟哲

[56] 参考文献

US20040125248A1 2004.7.1

US5680190A 1997.10.21

US20030206262A1 2003.11.6

US5321535A 1994.6.14

审查员 胡 阳

[74] 专利代理机构 北京市柳沈律师事务所

代理人 陶凤波 侯 宇

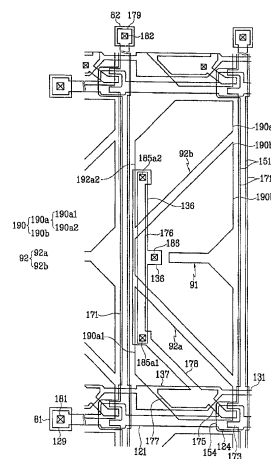
权利要求书 3 页 说明书 15 页 附图 33 页

[54] 发明名称

液晶显示板及薄膜晶体管阵列板

[57] 摘要

本发明提供了一种液晶显示器，其包括根据本发明实施例的薄膜晶体管阵列板，该薄膜晶体管阵列板包括：基板；形成在该基板上的栅极线；与该栅极线交叉的数据线；连接于该栅极线和数据线的薄膜晶体管；以及像素电极，该像素电极包括电连接于该薄膜晶体管的第一和第二子像素部分，以及与该第一和该第二子像素部分中的至少一个电容耦合的第三子像素部分。这样的 TFT 的布置允许在相同像素内的液晶分子的倾斜方向的分布，从而改善该液晶显示器的侧面视角。



1、一种薄膜晶体管阵列板，包括：

基板；

第一信号线，形成在该基板上；

第二信号线，与该第一信号线交叉；

薄膜晶体管，连接于该第一信号线和该第二信号线；

像素电极，其包括电连接于该薄膜晶体管的第一子像素部分和第二子像素部分，和第三子像素部分，以及

耦合电极，电连接于该第一子像素部分和该第二子像素部分，其中该耦合电极与该第三子像素部分电容耦合。

2、根据权利要求1的薄膜晶体管阵列板，其中该第一子像素部分和该第二子像素部分关于该第三子像素部分彼此相对设置。

3、根据权利要求1的薄膜晶体管阵列板，还包括在该第一子像素部分、该第二子像素部分和该耦合电极中至少一个的下部的存储电极。

4、根据权利要求1的薄膜晶体管阵列板，其中该耦合电极在该第三子像素部分的下部。

5、根据权利要求4的薄膜晶体管阵列板，还包括设置在该耦合电极和该像素电极之间的绝缘层，其中该绝缘层的一部分设置在该耦合电极和该第三子像素部分之间并比该绝缘层的其他部分薄。

6、根据权利要求5的薄膜晶体管阵列板，其中该绝缘层包括无机膜和有机膜。

7、根据权利要求6的薄膜晶体管阵列板，其中该有机膜具有设置在该耦合电极上的开口，其中该耦合电极通过该有机膜内的该开口耦合到第三子像素部分以形成耦合电容器。

8、根据权利要求4的薄膜晶体管阵列板，还包括电连接于该第三子像素部分并在该耦合电极下部的电容电极。

9、根据权利要求8的薄膜晶体管阵列板，还包括：

第一绝缘层，设置在该第一信号线和该第二信号线之间，其中该第一绝缘层还设置在该电容电极和该耦合电极之间；以及

第二绝缘层，设置在该第二信号线和该像素电极之间，其中该第二绝缘

层还设置在该耦合电极和该第三子像素部分之间。

10、根据权利要求9的薄膜晶体管阵列板，其中该第二绝缘层包括无机膜和设置在该无机膜上的有机膜。

11、根据权利要求8的薄膜晶体管阵列板，还包括：

设置在该第一信号线和该第二信号线之间的绝缘层，其中该绝缘层还设置在该电容电极和该耦合电极之间。

12、根据权利要求1的薄膜晶体管阵列板，其中该耦合电极从该薄膜晶体管延伸。

13、根据权利要求1的薄膜晶体管阵列板，还包括电连接于该第三子像素部分并与该第一子像素部分或该第二子像素部分电容耦合的电容电极。

14、根据权利要求1的薄膜晶体管阵列板，还包括设置在该第二信号线和该像素电极之间的绝缘层。

15、根据权利要求14的薄膜晶体管阵列板，其中该绝缘层包括无机膜和设置在该无机膜上的有机膜。

16、根据权利要求1的薄膜晶体管阵列板，还包括将该像素电极分为该第一子像素部分，该第二子像素部分，和该第三子像素部分的分割部件。

17、根据权利要求1的薄膜晶体管阵列板，其中该第一子像素部分和该第二子像素部分间隔开。

18、一种液晶显示板，包括：

公共电极板，包括公共电极；

薄膜晶体管阵列板，相对该公共电极设置，该薄膜晶体管阵列板包括：

基板，

第一信号线，形成在该基板上，

第二信号线，与该第一信号线交叉，

薄膜晶体管，连接于该第一信号线和该第二信号线，

像素电极，其包括电连接于该薄膜晶体管的第一子像素部分和第二子像素部分，和第三子像素部分，以及

耦合电极，电连接于该第一子像素部分和该第二子像素部分，其中该耦合电极与该第三子像素部分电容耦合；以及

液晶层，设置在该公共电极板和该薄膜晶体管阵列板之间。

19、根据权利要求18的液晶显示板，其中：

该像素电极包括:

第一子像素,包括施加有第一电压的该第一子像素部分或该第二子像素部分,

以及第二子像素,包括该第三子像素部分。

20、根据权利要求 19 的液晶显示板,其中:

该第一子像素包括第一液晶电容器和存储电容器;以及

该第二子像素包括第二液晶电容器和耦合电容器。

21、根据权利要求 20 的液晶显示板,其中:

该第一液晶电容器包括:具有该第一子像素部分和第二子像素部分的第一终端、包括该公共电极的第一交叠部分的第二终端以及设置在该第一液晶电容器的第一终端和第二终端之间作为介质的一部分液晶层;并且

该第二液晶电容器包括:具有该第三子像素部分的第一终端、包括该公共电极的第二交叠部分的第二终端以及设置在该第二液晶电容器的第一终端和第二终端之间作为介质的一部分液晶层。

22、根据权利要求 19 的液晶显示板,其中第二电压施加到该第三子像素部分,该第一电压大于该第二电压。

23、根据权利要求 22 的液晶显示板,其中该第二电压是该第一电压的 60%至 80%。

24、根据权利要求 21 的液晶显示板,其中:

该存储电容器包括具有该薄膜晶体管的漏极的延伸部分的第一终端、包括设置在该基板上的存储电极的第二终端以及设置在该存储电容器的第一终端和第二终端之间作为介质的一部分栅极绝缘层;并且

该耦合电容器包括具有第三子像素部分以及设置在该基板上的电容电极的第一终端、包括电连接于该漏极的延伸部分的耦合电极的第二终端、以及设置在该耦合电容器的第一终端和第二终端之间作为介质的部分栅极绝缘层和钝化层。

25、根据权利要求 24 的液晶显示板,其中通过改变该耦合电极相对于该第一子像素部分和第二子像素部分的位置,使该耦合电容器的电容发生变化,从而调整该第一电压与该第二电压的比率。

液晶显示板及薄膜晶体管阵列板

技术领域

本发明涉及一种液晶显示器及其中的薄膜晶体管阵列板。

背景技术

液晶显示器(LCD)是最广泛使用的平板显示器中的一种。LCD可包括具有场发生电极,诸如公共电极和像素电极的两个板,以及插入两板之间的液晶(LC)层。LCD通过向场发生电极施加电压从而在LC层中产生电场来显示图像,所产生的电场确定LC层中LC分子的取向从而调整入射光的偏振。

由于其高对比率和宽参考视角,通常利用垂面排列(VA)模式LCD,该模式LCD排列LC分子使其纵轴在无电场时垂直于板。

VA模式LCD的宽视角能够通过在场发生电极中提供切口和突出体(protrusions)实现。切口和突出体能够决定LC分子的倾斜方向,该倾斜方向能够分布为不同的方向从而加宽参考视角。

然而,典型的VA模式LCD仍然具有比正面能见度差的侧面能见度。

发明内容

本发明提供了一种薄膜晶体管阵列板,其包括:基板;形成在该基板上的第一信号线;与该第一信号线交叉的第二信号线;连接于该第一信号线和该第二信号线的薄膜晶体管;以及像素电极,其包括连接于该薄膜晶体管的第一子像素部分和第二子像素部分,和电容性地耦合到该第一子像素部分和该第二子像素部分中的至少一个的第三子像素部分。

本发明进一步提供了一种液晶显示板,其包括:具有公共电极的公共电极板;相对该公共电极设置的薄膜晶体管阵列板,该薄膜晶体管阵列板包括基板,形成在该基板上的第一信号线,与该第一信号线交叉的第二信号线,连接于该第一信号线和该第二信号线的第一薄膜晶体管,以及像素电极,该像素电极包括连接于该第一薄膜晶体管的第一电极部分和第二电极部分,和

电容性地耦合到该第一和该第二子像素部分中的至少一个的第三电极部分；
设置在该公共电极板之间的液晶层；以及第二薄膜晶体管，其具有包括该第一或第二电极部分并向其施加第一电压的第一子像素，和包括该第三电极部分并向其施加第二电压的第二子像素。

附图说明

本发明将通过参考附图，详细地描述实施例而变得更加清楚。

图 1 是根据本发明实施例的 LCD 的 TFT 阵列板的布局图；

图 2 是根据本发明实施例的 LCD 的公共电极板的布局图；

图 3 是包括图 1 中所示的 TFT 阵列板和图 2 中所示的公共电极板的 LCD 的布局图；

图 4 是图 3 中所示 LCD 沿线 IV-IV' 所取的剖面图；

图 5 是图 1 至 4 中所示 LCD 的等效电路图；

图 6 是根据本发明另一实施例的 LCD 的布局图；

图 7 是图 6 中所示 LCD 沿线 VII-VII' 所取的剖面图；

图 8 是根据本发明另一实施例的 LCD 的布局图；

图 9 是根据本发明另一实施例的 LCD 的 TFT 阵列板的布局图；

图 10 是根据本发明另一实施例的 LCD 的公共电极板的布局图；

图 11 是包括图 9 中所示的 TFT 阵列板和图 10 中所示的公共电极板的 LCD 的布局图；

图 12 是根据本发明另一实施例的 LCD 的 TFT 阵列板的布局图；

图 13 是根据本发明另一实施例的 LCD 的公共电极板的布局图；

图 14 是包括图 12 中所示的 TFT 阵列板和图 13 中所示的公共电极板的 LCD 的布局图；

图 15 是图 14 中所示 LCD 沿线 XV-XV' 所取的剖面图；

图 16A、图 17A、图 18A 和图 20A 是根据本发明实施例的图 12 至 15 所示 TFT 阵列板的制造方法的中间步骤中 TFT 阵列板的布局图。

图 16B、图 17B、图 18B 和图 20B 是图 16A，图 17A，图 18A 和图 20A 中所示 TFT 阵列板分别沿线 XVIB-XVIB'，XVIIB-XVIIB'，XVIIIB-XVIIIB' 和 XXB-XXB' 所取的剖面图。

图 19 是在图 18B 中所示步骤之后的中间步骤中图 18A 中所示 TFT 阵列

板沿线 XVIIIIB-XVIIIIB'所取的剖面图;

图 21 是在图 20B 中所示中间步骤之后的步骤中图 20A 中所示 TFT 阵列板沿线 XXB-XXB'所取的剖面图;

图 22 是根据本发明另一实施例的 LCD 的布局图;

图 23 是图 22 中所示 LCD 沿线 XXIII-XXIII'所取的剖面图;

图 24 是根据本发明另一实施例的 LCD 的 TFT 阵列板的布局图;

图 25 是包括图 24 中所示的 TFT 阵列板和图 2 中所示的公共电极板的 LCD 的布局图;

图 26 是图 25 中所示 LCD 沿线 XXVI-XXVI'所取的剖面图;

图 27 是根据本发明另一实施例的 LCD 的 TFT 阵列板的布局图;

图 28 是包括图 27 中所示的 TFT 阵列板和图 2 中所示的公共电极板的 LCD 的布局图;

图 29 是图 28 中所示 LCD 沿线 XXIX-XXIX'所取的剖面图。

具体实施方式

此后将参考附图更加全面地描述本发明,附图示出了本发明的实施例。然而,本发明可以实施为很多不同的形式并且不应理解为局限于在此提出的实施例。

在附图中,为了清楚夸大了层、膜和区域的厚度。自始至终,同样的附图标记表示同样的元件。元件的位置可以参考它们在图中的方向进行描述,例如向上就是朝向图的上部。可以理解的是,当元件诸如层、膜、区域或基板表示为在另一元件的之“上”时,它可直接在其他元件之上或者也可以存在中间元件。相反,当元件表示为“直接”在另一元件之上时,就不存在中间元件了。

参考图 1,根据本发明实施例的 LCD 包括 TFT 阵列板 100,公共电极板 200,以及插入板 100 和 200 之间的 LC 层 3。

参考图 1、图 3 和图 4 详细描述 TFT 阵列板 100。

包括多条栅极线 121、多条存储电极线 131 以及多个电容电极 136 的多个栅极导体,形成在诸如透明玻璃或塑料的绝缘基板 110 上。

栅极线 121 传送栅极信号并基本沿着像素的横向延伸。每条栅极线 121 包括向上和向下凸出的多个栅极 124 和具有大面积用以接触另一层或外部驱

动电路的端部 129。产生栅极信号的栅极驱动电路（未示出）可以设置在柔性印刷电路（FPC）膜（也未示出）上，该柔性印刷电路膜可以附着、直接设置、或集成在基板 110 上。栅极线 121 可以延伸到与集成在基板 110 上的驱动电路相连。

存储电极线 131 提供有预定电压并基本平行于栅极线 121 延伸。每条存储电极线 131 布置在两条相邻的栅极线 121 之间并可以靠近两条相邻栅极线 121 中较低的一条。每条存储电极线 131 包括向上和向下扩张的更大宽度的多个存储电极 137。

每个与存储电极线 131 分开的电容电极 136 包括宽的横向部分和与其连接的窄的纵向部分，宽的横向部分包括向上突出的突出部分 139。横向部分是基本平行于相邻的两条栅极线 121 并从该处基本等距延长的矩形。纵向部分从横向部分右端向存储电极线 131 延伸。

栅极导体 121, 131 和 136 优选由金属诸如 Al 或 Al 合金, Ag 或 Ag 合金, Cu 或 Cu 合金, Mo 或 Mo 合金, Cr, Ta, 或 Ti 构成。导体也可具有包括具有不同物理特性的两层导电膜（未示出）的多层结构。两层膜中的一层优选包括低电阻率金属如 Al、Ag 或 Cu, 以减小信号延迟或电压降。另一层膜优选包括具有良好的物理、化学特性和与其它材料诸如氧化铟锡（ITO）或氧化铟锌（IZO）有电接触特性的金属如 Mo, Cr, Ta, 或 Ti。两层膜组合的例子有下层 Cr 膜和上层 Al（合金）膜, 或下层 Al（合金）膜和上层 Mo（合金）膜。然而, 如本领域技术人员所知, 栅极导体 121, 131 和 136 能够由各种金属或导体制成。

栅极导体 121, 131 和 136 的横向侧面相对于基板 110 的表面倾斜, 这样的倾斜角能够在大约 30 度至 80 度的范围内。

优选的由氮化硅（SiN_x）或氧化硅（SiO_x）构成的栅极绝缘层 140 在栅极导体 121, 131 和 136 上形成。

优选的由氢化非晶硅（简称为“a-Si”）或多晶硅制成的多条半导体条纹 151 在栅极绝缘层 140 上形成。每条半导体条纹 151 基本在纵向方向上延伸并在接近栅极线 121 和存储电极线 131 处加宽, 从而半导体条纹 151 覆盖栅极线 121 和存储电极线 131 的大面积。每条半导体条纹 151 具有多个朝向栅极 124 向外分支的突出部分 154。

多条欧姆接触条纹和岛 161 和 165 在半导体条纹 151 上形成。欧姆接触

条纹和岛 161 和 165 能够由例如重掺杂 n 型掺杂剂诸如磷或硅化物的 n+ 氢化 a-Si 构成。每条欧姆接触条纹 161 具有多个突出部分 163，突出部分 163 和欧姆接触岛 165 成对地位于半导体条纹 151 的突出部分 154 上。

半导体条纹 151 的横向侧面和欧姆接触 161 和 165 相对于基板 110 的表面倾斜，这些倾斜角能够在大约 30 度至 80 度的范围内。

包括多条数据线 171 和多个漏极 175 的多个数据导体在欧姆接触 161 和 165 以及栅极绝缘层 140 上形成。

数据线 171 传送数据信号并基本在纵向方向上延伸到与栅极线 121 和存储电极线 131 交叉。每条数据线 171 可包括朝向栅极电极 124 凸出的多个源极 173 和具有用于与另一层或外部驱动电路接触的大面积的端部 179。产生数据信号的数据驱动电路（未示出）可设置在 FPC 膜（未示出）上，该 FPC 膜可采用与上述连接于栅极线 121 的 FPC 膜相似的方式附着在基板 110 上。

每个漏极 175 与数据线 171 分开并包括与源极 173 关于栅极 124 相对设置的窄的端部。漏极 175 的端部由源极 173 部分围绕。

每个漏极 175 还包括延伸部分 177 和连接于此的耦合电极 176。

延伸部分 177 可成梯形并平行于栅极线 121 延长，与存储电极 137 交叠。

耦合电极 176 与形状基本相同的电容电极 136 交叠。耦合电极 176 具有宽的横向部分以及连接于横向部分和延伸部分 177 的纵向部分，但是不与电容电极 136 的突出部分 139 交叠。

栅极 124，源极 173 和漏极 175 以及半导体条纹 151 的突出部分 154 形成具有设置在突出部分 154 内的沟道，突出部分 154 位于源极 173 和漏极 175 之间。

数据导体 171 和 175 优选由难熔金属诸如 Cr，Mo，Ta，Ti 或它们的合金构成。然而，数据导体 171 和 175 可具有包括难熔金属膜（未示出）和低电阻率膜（未示出）的多层结构。多层结构的例子有包括下层 Cr/Mo（合金）膜和上层 Al（合金）膜的双层结构，或下层 Mo（合金）膜，中间层 Al（合金）膜和上层 Mo（合金）膜的三层结构。然而如本领域技术人员所知，数据导体 171 和 175 可由各种金属或导体制成。

数据导体 171 和 175 也可具有倾斜的边缘轮廓，其角度可在大约 30 度至 80 度的范围内。

仅插入在下面的半导体条纹 151 和上面的数据导体 171 和 175 之间的欧

姆接触 161 和 165 减小相邻的上下层之间的接触电阻。尽管半导体条纹 151 在大部分地方比数据线 171 窄,但是如上所述,半导体条纹 151 在接近上述栅极线 121 处加宽,用于平滑表面的轮廓,从而防止数据线 171 断开。半导体条纹 151 包括没有覆盖数据导体 171 和 175 的一些暴露部分,例如位于源极 173 和漏极 175 之间的部分。

钝化层 180 可包括优选由无机绝缘体诸如氮化硅或氧化硅制成的下层钝化膜 180p 和优选由有机绝缘体制成的上层钝化膜 180q。有机绝缘体优选具有小于大约 4.0 的介电常数并可具有感光性,并提供平坦的表面。

多个彩色滤光片(未示出)可设置在下层钝化膜 180p 和上层钝化膜 180q 之间,或可替换上层钝化膜 180q。

钝化层 180 具有使数据线 171 的端部 179 暴露的多个接触孔 182 和使漏极电极 175 的延伸部分 177 暴露的多个接触孔 185。钝化层 180 和栅极绝缘层 140 具有使栅极线 121 的端部 129 暴露的多个接触孔 181 和使电容电极 136 的突出部分 139 暴露的多个接触孔 186。接触孔 181、182、185 和 186 可具有倾斜的或阶梯形的侧壁,从而能够容易的通过使用有机材料形成。

多个像素电极 190 和多个辅助接触部分 81 和 82 在钝化层 180 上形成,辅助接触部分优选由透明导体诸如 ITO 或 IZO 或反射导体诸如 Ag、Al、Cr 或它们的合金制成。

每个像素电极 190 可以是具有倾斜于栅极线 121 的斜切的左角的矩形。像素电极 190 与栅极线 121 交叠,从而增加孔径比。

每个像素电极 190 具有缝隙 92,该缝隙将像素电极 190 分为外部和内部子像素电极 190a 和 190b。

缝隙 92 可包括倾斜的下部和上部 92a 和 92b 以及连接它们的纵向部分。下部和上部 92a 和 92b 从像素电极 190 的右边向左边延伸。纵向部分 92c 连接下部和上部 92a 和 92b 的左端部。

因此,内部子像素电极 190b 可成形为旋转一直角的等腰梯形,而且外部子像素电极 190a 包括一对旋转一直角的直角梯形和与直角梯形耦合的纵向部分,其可被认为是上部和下部外部子像素电极部分。

外部子像素电极 190a 能够通过接触孔 185 电连接于延伸部分 177。

内部子像素电极 190b 能够通过接触孔 186 电连接于电容电极 136 并与耦合电极 176 交叠。内部子像素电极 190b、电容电极 136 和耦合电极 176

形成“耦合电容”。

内部子像素电极 190b 可具有在横向方向延伸的、在像素电极 190 右边设有入口的切口 91。该入口具有一对基本平行于缝隙 92 的下部和上部 92a 和 92b 的斜边。

像素电极 190 相对于电容电极 136 基本对称。间隙 92 的单独部分 92a, 92b 和 92c 在下面也将称为切口。

切口的数量和隔板的数量根据诸如像素电极 190 的尺寸、像素电极 190 横边与纵边的比率、以及例如 LC 层 3 的特性的设计因素而不同。

辅助接触部分 81 和 82 能够通过接触孔 181 和 182 分别与栅极线 121 的端部 129 和数据线 171 的端部 179 相连。辅助接触部分 81 和 82 保护端部 129 和 179, 并加强端部 129 和 179 与外部器件之间的附着力。

现在参考图 2 至 4 描述公共电极板 200。

称为黑色矩阵用于防止光泄漏的光阻隔部件 220 能够在诸如透明玻璃或塑料的绝缘基板 210 上形成。光阻隔部件 220 具有面对像素电极 190 的多个开口 225, 且它可具有与像素电极 190 基本相同的平面形状。不同的是, 光阻隔部件 220 可包括面向 TFT 阵列板 100 上的数据线 171 的多个直线部分和面向 TFT 阵列板 100 上的 TFT 的多个加宽部分。

多个彩色滤光片 230 也可在基板 210 上形成, 并且它们基本设置在由光阻隔部件 220 围绕的区域内。彩色滤光片 230 可基本沿着像素电极 190 的纵向方向延伸。彩色滤光片 230 可表现诸如红、绿或蓝的三原色中的一种颜色。

保护层 250 能够在彩色滤光片 230 和光阻隔部件 220 上形成。保护层 250 优选由有机绝缘体制成, 并且它提供有平坦表面并进一步防止彩色滤光片 230 被暴露。

公共电极 270 在保护层 250 上形成。公共电极 270 优选由透明导体材料诸如 ITO 和 IZO 制成, 并可包括切口组 71、72a 和 72b。

一组切口面对像素电极 190 并包括中心切口 71、下部切口 72a 和上部切口 72b。每个切口 71-72b 设置在相邻的切口 91-92b 之间, 或者在切口 92a 或 92b 与像素电极 190 的斜切边之间。每个切口 71-72b 至少具有倾斜部分, 该倾斜部分具有凹下的凹口并平行于下部切口 92a 或上部切口 92b 延伸。切口 71-72b 能够相对于电容电极 136 基本对称。

如图 3 中所示, 每个下部和上部切口 72a 和 72b 包括大约从像素电极 190

左边向下部或上部边缘延伸的倾斜部分,以及从倾斜部分各个端部沿着像素电极 190 的边缘延伸、与像素电极 190 的边缘交叠、并与倾斜部分成钝角的横向和纵向部分。

中心切口 71 包括大约从像素电极 190 左边沿着横线延伸的中心横向部分、一对从中心横向部分的端部大约向像素电极 190 的右边延伸的倾斜部分以及一对从各个倾斜部分的端部沿着像素电极 190 的右边延伸的终端纵向部分,从而与像素电极 190 的右边缘交叠并与各个倾斜部分成钝角。

与切口 91-92b 一样,切口 71-72b 的数量可根据设计因素而不同。而且,光阻隔部件 220 还可与切口 71-72b 交叠以阻隔通过其的光泄漏。

可为同向(homeotropic)的取向层 11 和 21、以及偏振片 12 和 22 可分别在板 100 和 200 的内部和外部表面上提供,使得它们的偏振轴交叉并且偏振轴中的一个可平行于栅极线 121。当 LCD 是反射 LCD 时,可省略偏振片 12 或 22 中的一个。

LCD 还可包括至少一个用于补偿 LC 层 3 的延迟的延迟膜(未示出)。延迟膜具有双折射并提供与 LC 层 3 所提供的相反的延迟。

LCD 还可包括通过偏振片 12 和 22、延迟膜以及板 100 和 200 向 LC 层 3 提供光的背光单元(未示出)。

优选的是,LC 层 3 具有负的介电各向异性,并且它服从垂直排列,从而 LC 分子 310 在没有电场时,以它们的纵轴基本与板 100 和 200 表面正交而排列。因此,入射光不能通过偏振器 12 和 22 的交叉的偏振系统。

可替换地,LCD 的像素可包括包括第一子像素和第二子像素的 TFT Q,该第一子像素包括第一 LC 电容器 Clca 和存储电容器 Cst,该第二子像素包括第二 LC 电容器 Clcb 和耦合电容器 Ccp。

第一 LC 电容器 Clca 包括作为一个终端的外部子像素电极 190a、作为另一个终端的公共电极 270 的相应部分以及 LC 层 3 设置在其间作为介质的部分。相类似的,第二 LC 电容器 Clcb 具有相似的结构并包括作为一个终端的内部子像素电极 190b、作为另一个终端的公共电极 270 的相应部分以及 LC 层 3 设置在其上的作为介质的部分。

存储电容 Cst 包括作为一个终端的漏极 175 的延伸部分 177,作为另一终端的存储电极 137,以及栅极绝缘层 140 置于其间的作为介质的部分。

耦合电容 Ccp 包括作为一个终端的内部子像素电极 190b 和电容电极

136, 作为另一终端的耦合电极 176, 以及钝化层 180 和栅极绝缘层 140 置于其间的作为介质的部分。

第一 LC 电容 $Clca$ 和存储电容 Cst 平行地连接于 TFT Q 的漏极。耦合电容 CCp 连接于 TFT Q 的漏极与第二 LC 电容 $Clcb$ 之间。公共电极 270 被供给公共电压 $Vcom$, 该电压被提供到存储电极线 131。

TFT Q 响应来自栅极线 121 的栅极信号从数据线 171 向第一 LC 电容器 $Clca$ 和耦合电容器 Ccp 提供数据电压, 且耦合电容器 Ccp 向第二 LC 电容器 $Clcb$ 传送具有改变大小的数据电压。

如果存储电极线 131 被供给公共电压 $Vcom$, 且每个电容器 $Clca$ 、 Cst 、 $Clcb$ 和 Ccp 及其电容以相同的参考特征表示, 充到第二 LC 电容器 $Clcb$ 的电压 Vb 如下给出:

$$Vb = Va \times [Ccp / (Ccp + Clcb)],$$

这里 Va 表示第一 LC 电容器 $Clca$ 的电压。

由于项 $Ccp / (Ccp + Clcb)$ 小于 1, 第二 LC 电容器 $Clcb$ 的电压 Vb 小于第一 LC 电容器 $Clca$ 的电压。这种不相等在存储电极线 131 的电压不等于公共电压 $Vcom$ 的情况也是正确的。

当在第一 LC 电容器 $Clca$ 或第二 LC 电容器 $Clcb$ 产生电势差时, 在 LC 层 3 内产生基本与板 100 和 200 的表面正交的电场, 像素电极 190 和公共电极 270 在下文中一般都称为场发生电极。然后, LC 层 3 内的 LC 分子 310 响应电场而倾斜, 从而它们的纵轴与场方向正交。LC 分子 310 的倾斜度确定 LC 层 3 上入射光的偏振变化, 该偏振变化转变为由偏振片 12 和 22 通过的光的变化。这样, LCD 显示图像。

LC 分子 310 的倾斜角取决于电场的强度。由于第一 LC 电容器 $Clca$ 的电压 Vb 和第二 LC 电容器 $Clcb$ 的电压 Va 彼此不相同, 第一子像素内 LC 分子 310 的倾斜方向不同于第二子像素内 LC 分子 310 的倾斜方向, 这样两个子像素的亮度就不同。因此, 通过使两个子像素的平均亮度保持在目标亮度, 能够调整第一和第二子像素的电压 Va 和 Vb , 这样从横向侧面观察的图像最接近于从前面观察的图像, 从而改善了侧面能见度。

电压 Va 和 Vb 的比率能够通过改变耦合电容 Ccp 的电容来调整, 且耦合电容 Ccp 能够通过改变耦合电极 176 和内部子像素电极 190b (以及电容电极 136) 之间的交叠面积以及距离而变化。例如, 当电容电极 136 移动并

且耦合电极 176 移动到电容电极 136 以前的位置上时,耦合电极 176 与内部子像素电极 190b 之间的距离变大。优选地,第二 LC 电容 Clcb 的电压 Vb 大约是第一 LC 电容 Clca 的电压 Va 的 0.6 至 0.8 倍。

第二 LC 电容器 Clcb 内所充的电压 Vb 可以大于第一 LC 电容器 Clca 的电压 Va。这通过对第二 LC 电容器 Clcb 预充诸如公共电压 Vcom 的预定电压来实现。

第二子像素的内部子像素电极 190b 优选地大约是第一子像素的外部子像素电极 190a 宽度的 0.8-1.5 倍,在每个 LC 电容器 Clca 和 Clcb 内的子像素电极的数量可以改变。

LC 分子 310 的倾斜方向受到由场发生电极 190 和 270 的切口 91-92b 和 71-72b 产生的水平分量和使电场变形的像素电极 190 的倾斜边的影响,LC 分子的倾斜方向基本与切口 91-92b 和 71-72b 的边缘和像素电极 190 的倾斜边正交。参考图 3,一组切口 91-92b 和 71-72b 将像素电极 190 分为多个子区域,且每个子区域具有两条长边。由于在每个子区域上的 LC 分子 310 垂直于长边倾斜,倾斜方向的方位分布位于四个方向,从而增加了 LCD 的参考视角。

切口 71-72b 内的凹口确定切口 71-72b 上 LC 分子 310 的倾斜方向,并且它们可以在切口 91-92b 提供并也可具有不同的形状和排列。

确定 LC 分子 310 倾斜方向的切口 91-92b 和 71-72b 的形状和排列可以改变,且 91-92b 和 71-72b 中至少一个切口可以被突出体(未示出)或下陷体(未示出)代替。突出体可以由有机或无机材料制成并设置在场发生电极 190 或 270 的上部或下部。

参考图 6 和 7 详细描述根据本发明另一实施例的 LCD。

根据该实施例的板 100 和 200 的层结构基本上与图 1 至 4 中所示的相同。

然而,在该实施例中,半导体条纹 151 与数据线 171 和漏极电极 175 以及下部欧姆接触 161 和 165 几乎具有相同的平面形状。但是半导体条纹 151 包括一些没有被数据线 171 和漏极电极 175 覆盖的暴露部分,例如半导体条纹 151 位于源极 173 和漏极 175 之间的部分。

此外,电容电极 136 没有倾斜部分,且每个漏极 175 包括平行于数据线 171 延伸并连接延伸部分 177 和接近其左侧面的耦合电极 176 的互联部分 178。

例如,图4和图7中所示的TFT阵列板的制造方法使用一次光刻步骤,同时形成数据线171、漏极电极175、半导体151和欧姆接触161和165。

用于光刻工艺的光致抗蚀剂掩膜图案具有不同厚度,特别是,它具有较厚部分和较薄部分。较厚部分位于数据线171和漏极电极175将占据的布线区域上,较薄部分位于TFT沟道区域上。

光致抗蚀剂的随位置而变化的厚度通过几项技术获得,例如,通过在暴露掩膜上提供半透明区域以及透明区域和光阻隔不透明区域。半透明区域可以具有狭缝图案,格子图案,或者一层或更多层具有中间能见度或中间厚度的膜。当使用狭缝图案时,优选狭缝的宽度或狭缝间的距离小于用于光刻的曝光器(light exposer)的分辨率。另一示例是使用再流光致抗蚀剂。详细地,一旦由再流材料构成的光致抗蚀剂掩膜通过使用仅具有透明区域和不透明区域的常规曝光掩膜形成,就要经过再流过程,其中材料可流动到没有光致抗蚀剂的区域,从而形成薄的部分。

结果,制造过程通过省略光刻步骤而得到简化。

参考图8详细描述根据本发明另一实施例的LCD,其具有与图1至4中所示LCD基本相同的层结构。

然而,在图8的LCD中,每个耦合电极176从漏极电极175的延伸部分177向上延伸并转向沿着公共电极270的中心切口71延伸。电容电极136具有与耦合电极176基本相同的形状,除了与子像素电极190b接触的突出部分139。

耦合电极176和电容电极136阻隔接近切口71处的光泄漏,由电极176和136所占据的透射区域的无效部分减小,从而增加孔径比。

参考图9、图10和图11详细描述根据本发明另一实施例的LCD。

在该实施例中,每个像素电极具有5个切口93,94,95,96a和96b。切口95是将像素电极190分为子像素电极190a和190b的间隙且子像素电极190b内的切口93沿着电容电极136的横向部分延伸并具有在像素电极190的右边的入口。子像素电极190b内的切口94包括沿着电容电极136的横向部分延伸的短的横向部分,以及一对朝着像素电极190的右边倾斜延伸的倾斜部分。子像素电极190a内的每个切口96a和96b大约从像素电极190的下边或上边向像素电极190的大约左边中心延伸。

相似的,公共电极270包括一组6个切口73,74,75a,75b,76a和76b。

每个切口 73 和 74 包括中心横向部分, 一对倾斜部分, 和一对终端纵向部分。每个切口 75a-76b 包括倾斜部分和一对横向和纵向部分或一对纵向部分。此外, 切口 75a 和 75b 包括延伸部分。切口 73-76b 的倾斜部分平行于切口 93-96b 的倾斜部分延伸。

参考图 12、图 13、图 14 和图 15 详细描述根据本发明另一实施例的 LCD。

根据该实施例的板 100 和 200 的层结构与前述实施例示出的基本上相同。

然而, 在该实施例的 LCD 中没有电容电极。

每条存储电极线 131 与两个相邻的栅极线 121 等距且存储电极 137 在外部和内部子像素电极 190a 和 190b 上延伸。耦合电极 176 能够完全的与存储电极 137 重叠并与漏极电极 175 物理断开, 耦合电极没有与存储电极线 131 交叠的延伸部分。

上层钝化膜 180q 具有设置在耦合电极 176 上的多个开口 188, 下层膜 180p 具有设置在开口 188 中暴露耦合电极 176 的多个接触孔 187。

每个外部子像素电极 190a 包括由纵向部分相连的下部分和上部分, 外部子像素电极具有通过接触孔 187 连接于耦合电极 176 的突出部分 191。

内部子像素电极 190b 可仅通过开口 188 中的下层钝化膜 180p 与耦合电极 176 交叠, 从而在没有电容电极的情况下增加耦合电容。

现在, 参考图 16A 至图 21 详细描述例如图 15 中所示的 TFT 阵列板的制造方法。

参考图 16A 和图 16B, 优选由金属制成的传导层例如通过溅射法沉积在绝缘基板 110 上。然后, 传导层经过光刻和蚀刻形成包括栅极 124 和端部 129 的多条栅极线 121 以及包括存储电极 137 的多条存储电极线 131。

现在看图 17A 和图 17B, 栅极绝缘层 140、本征非晶硅层和非本征非晶硅层顺序沉积。非本征和本征非晶硅层通过光刻和蚀刻构图, 以形成包括突出部分 154 的多条非本征半导体条纹 164 和多条本征半导体条纹 151。

如图 18A 和图 18B 中所示, 传导层例如通过溅射法沉积, 并通过光刻和蚀刻构图, 以形成包括源极 173 和端部 179 的多条数据线 171、多个漏极电极 175 以及多个耦合电极 176。

其后, 非本征半导体条纹的不覆盖数据线 171 或漏极电极 175 的暴露部分被去除, 从而完成多个欧姆接触岛 161 和 165 并使本征半导体条纹 151 的

部分暴露。优选随后进行氧等离子体处理，用以稳定半导体条纹 151 的暴露表面。

参考图 19，沉积下层膜 180p 和上层膜 180q，包括设置在区域 A 上的厚部分 52 和区域 B 上的薄部分 54 的光致抗蚀剂掩膜部件在上层膜 180q 上形成。区域 C 没有光致抗蚀剂。掩膜部件 52 和 54 的随位置变化的厚度能够通过参考图 6 和图 7 的前述技术获得。

上层和下层膜 180q 和 180p 的暴露部分以及区域 C 内栅极绝缘层 140 被去除，以形成多个接触孔 181，182，185 和 186。通过此步骤，仅可制造接触孔 181，182，185 和 186 的上部分。

下面，参考图 20A 和图 20B，掩膜部件 52 和 54 经过厚度缩减，例如通过抛光 (ashing)，直到薄部分 54 被去除以使上层膜 180q 的表面暴露。

看图 21，上层膜 180q 的暴露部分被去除以形成多个开口 188。当没有完成接触孔 181，182，185 和 186 时，层 180q，180p 和 140 的未去除部分在此步骤中被去除。

最后，具有大约 500-1,500Å 的厚度的 ITO 或 IZO 层例如通过溅射法而沉积，并通过光刻和蚀刻构图，以形成如图 12 至图 15 中所示的多个像素电极 190 和多个辅助接触部分 81 和 82。

参考图 22 和图 23 详细描述根据本发明另一实施例的 LCD，其所具有的板 100 和 200 具有与图 12 至 15 中所示的前述实施例相似的层结构。

这里，半导体条纹 151 与数据线 171 和漏极 175 以及下部欧姆接触 161 和 165 具有相同的平面形状。然而，半导体条纹 151 包括没有覆盖数据线 171 和漏极 175 的一些暴露部分，就像位于源极 173 和漏极 175 之间的那些部分。

此外，多个半导体岛 156 和多个欧姆接触岛 166 在耦合电极 176 下面形成。

能够根据简化方法制造 TFT 阵列板，该简化方法使用一个光刻步骤同时的形成数据线 171、漏极 175、耦合电极 176、半导体 151 和 156 以及欧姆接触 161、165 和 166。

参考图 24、图 25 和图 26 详细描述根据本发明另一实施例的 LCD，其中板 100 和 200 的层结构与前述实施例基本上相同。

在本实施例中，每个外部子像素电极 190a 分为下部分和上部分 190a1 和 190a2 (此后称为下部和上部子像素电极)，它们关于内部子像素电极 190b 彼此相对设置。也就是说，每个切口 92 包括直线分离像素电极 190 的两个倾斜

部分92a和92b。因此，切口92没有纵向部分，并且没有连接外部子像素电极190a的部分的纵向部分。

因此，内部子像素电极190b延伸到像素电极190的左边以增加孔径比。

每个电容电极136接近像素电极190的左边设置并基本平行于数据线171延长，以覆盖下部和上部子像素电极190a1和190a2的部分。电容电极136包括突出部分139，该突出部分可由接触孔186暴露并可连接于内部子像素电极190b。接触孔186设置在从切口91延伸、不属于有效显示区域的直线上，从而改善显示特性。

每个耦合电极176与电容电极136重叠并与其形状类似，除突出部分139以外。每个漏极175还包括连接延伸部分177和耦合电极176的互联部分178。互联部分178沿着切口72a倾斜延伸，以阻隔通过其的光泄漏并增加孔径比。

钝化层180具有暴露耦合电极176两端部的成对的孔185a1和185a2，从而下部和上部子像素电极190a1和190a2分别通过接触孔185a和185b与耦合电极176连接。

图24至图26中所示LCD的孔径比经过计算比图1至图4中所示LCD的孔径比大4%-5%。

参考图27，图28和图29详细描述根据本发明另一实施例的LCD，其中像素布置的与图24至图26中所描述的像素相似。

然而，在这一实施例中，每个漏极175还包括将耦合电极176连接到漏极175的下部互联部分178a1以及从耦合电极176延伸到上部子像素电极190a2的上部互联部分178a2。下部互联部分178a1沿着切口72a倾斜延伸，从而阻隔通过其的光泄漏，并因而增加孔径比。然后，下部互联部分178a1向上转从而连接于耦合电极176。

此外，暴露下部互联部分178a1的接触孔185a1可在互联部分178a1的转向位置提供且暴露上部互联部分178a2的另一接触孔185a2在上部互联部分的上端提供。下部和上部子像素电极190a1和190a2分别通过接触孔185a1和185a2连接于下部和上部互联部分178a1和178a2。

本实施例LCD的孔径比经过计算比图12至图15中所示LCD的孔径比大2%-4%。

本发明能够应用于扭曲（twisted）向列（TN）模式LCD或平面开关（in-plane switching）模式LCD。

虽然这里已经参考一些实施例详细描述了本发明，但是本领域技术人员可以知道，在不脱离如所附的权利要求阐明的本发明的精神和范围的前提下，可对其进行各种不同的修改和替换。

本申请要求2004年7月27日在韩国知识产权局申请的 No. 10-2004-0058709 韩国专利申请的优先权，其全部内容在此引用作为参考。

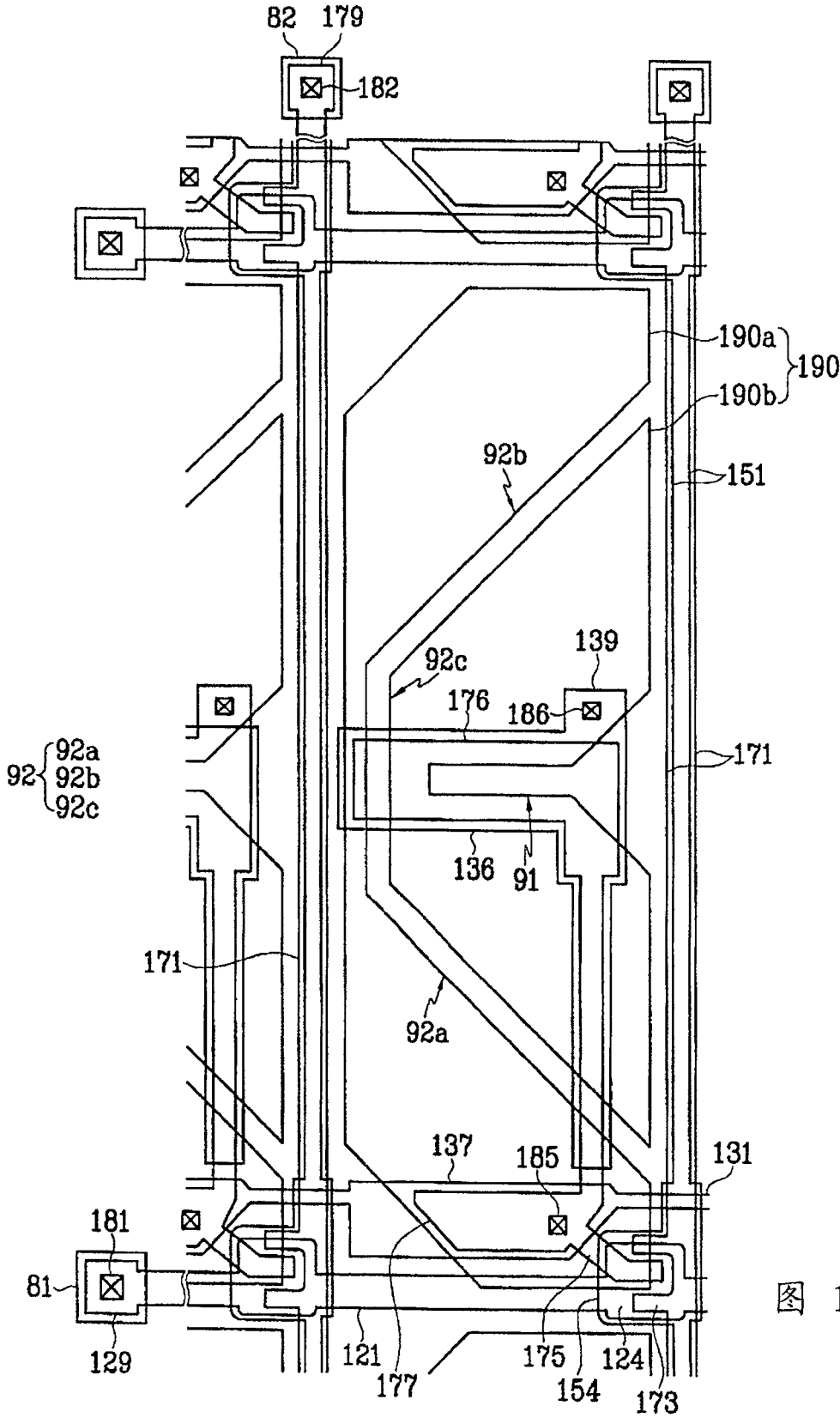


图 1

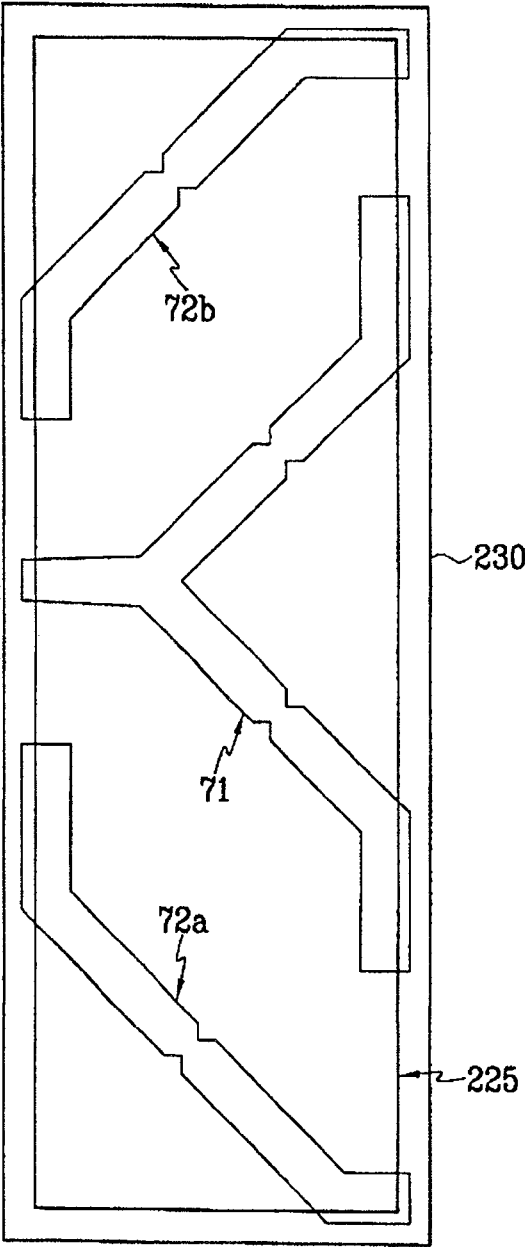


图 2

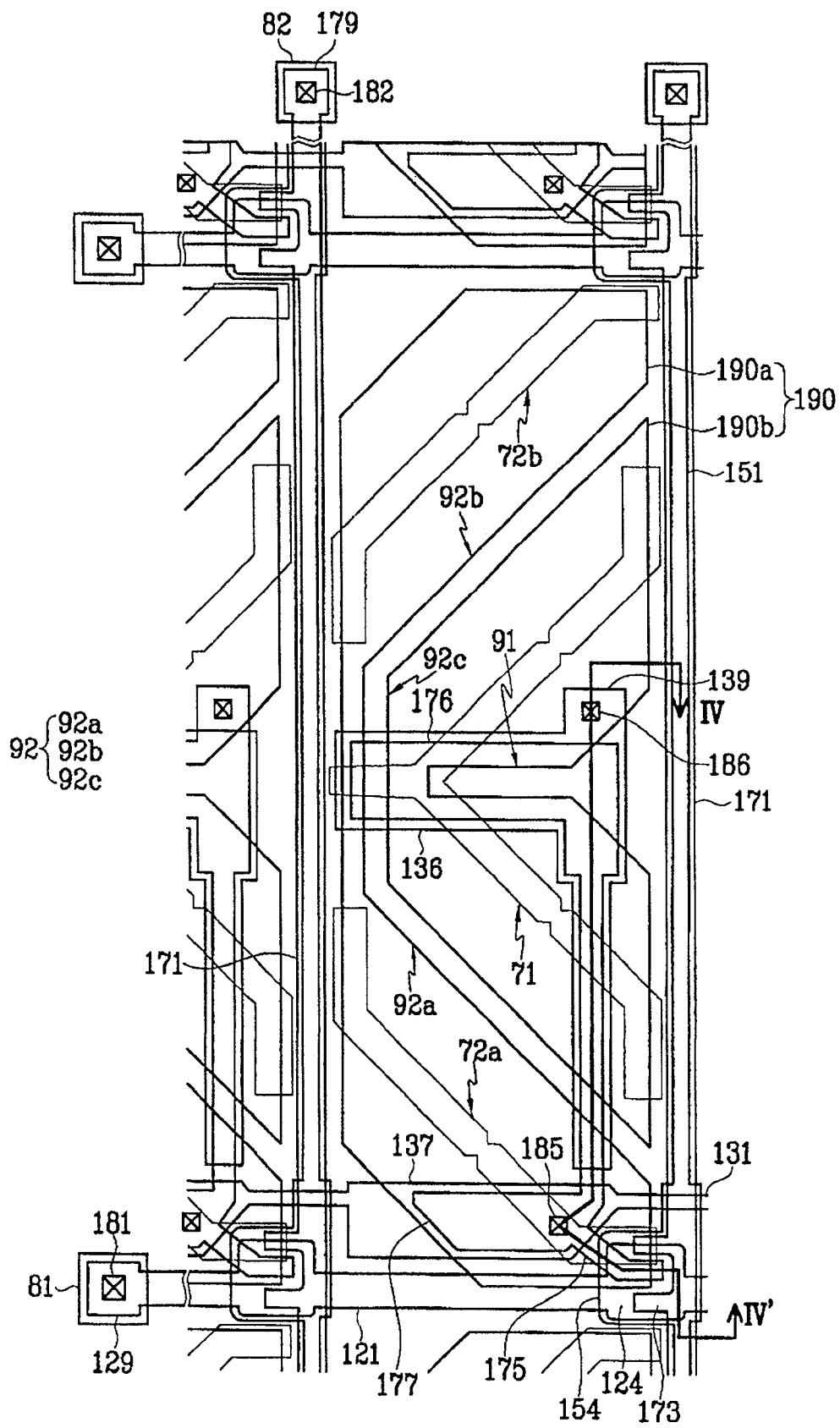
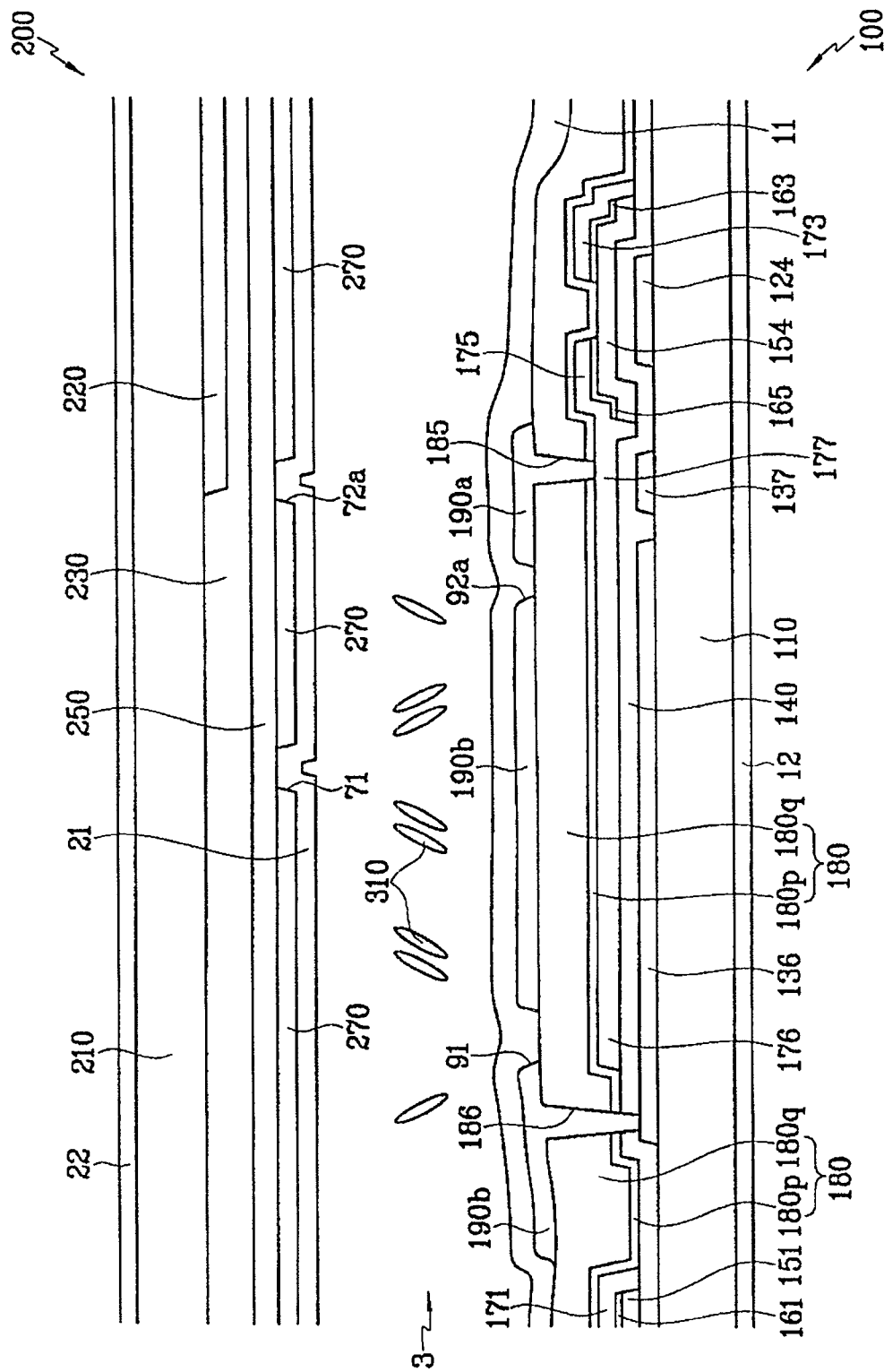


图 3



4

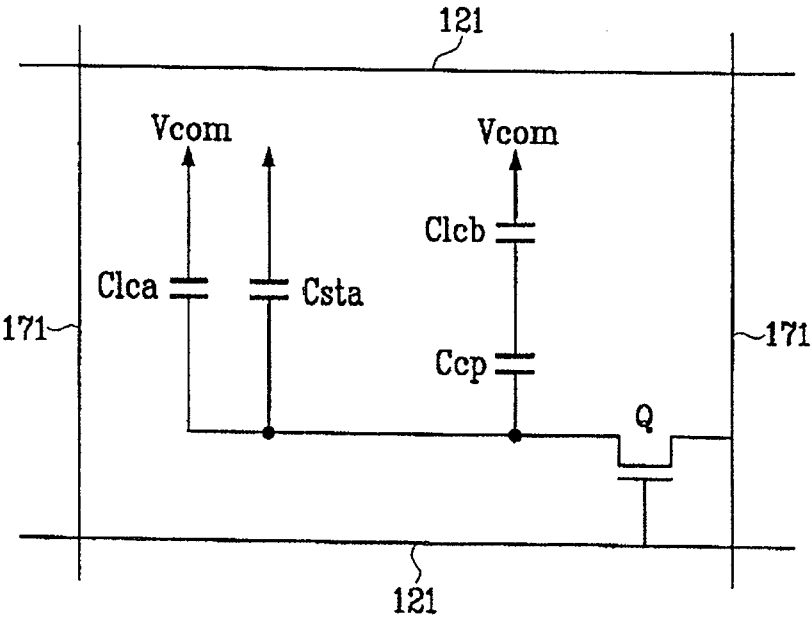


图 5

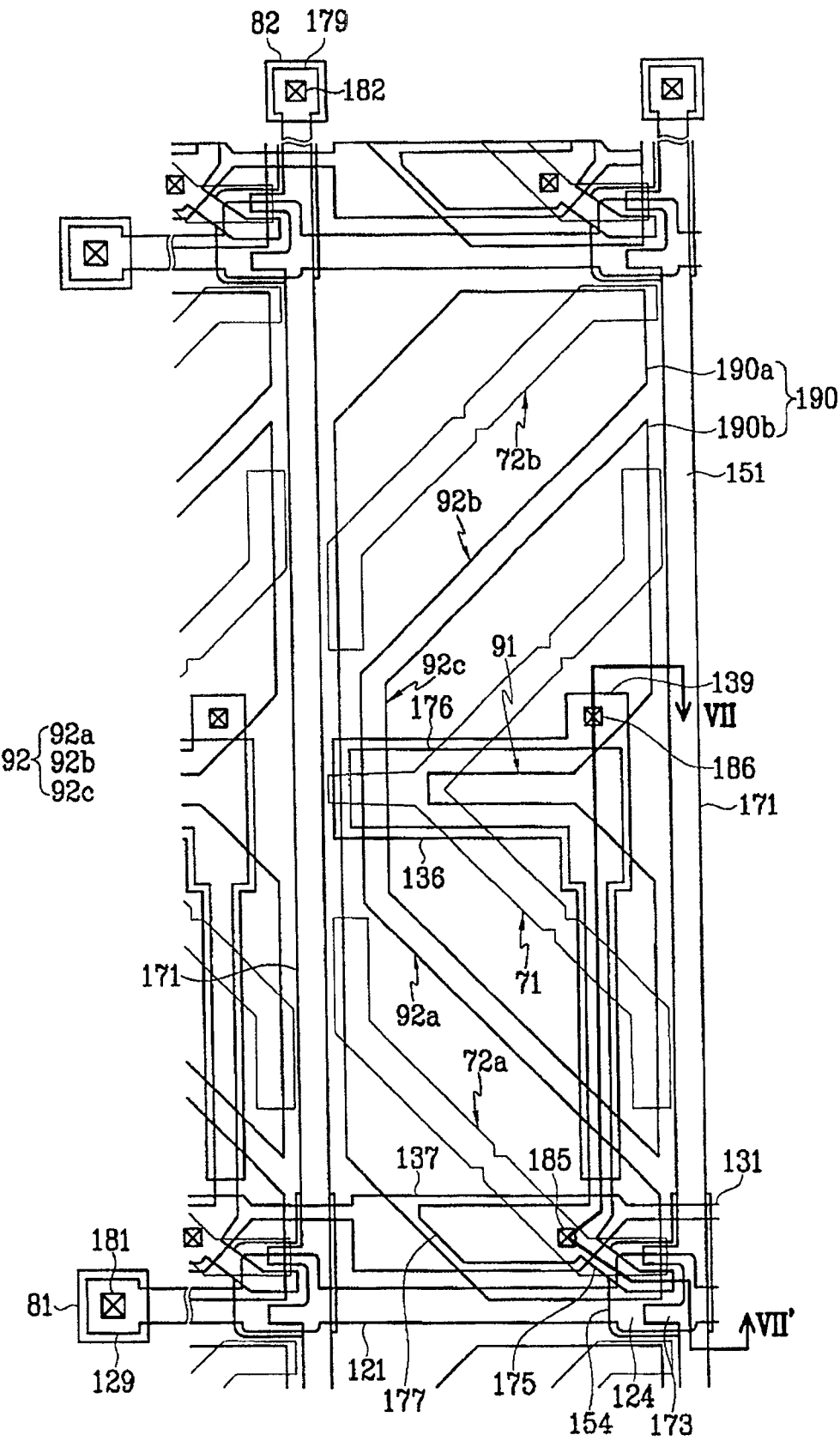
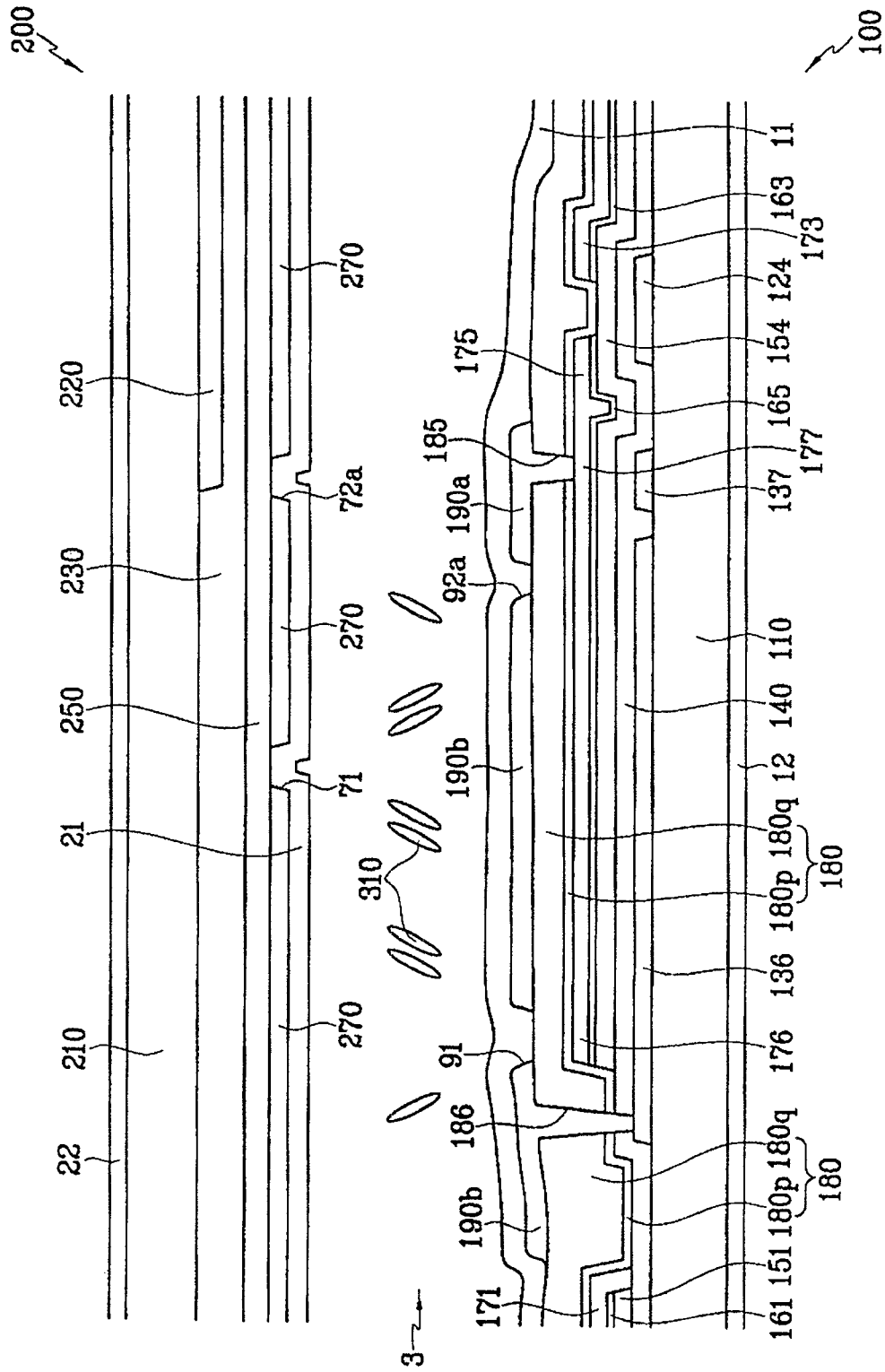


图 6

7

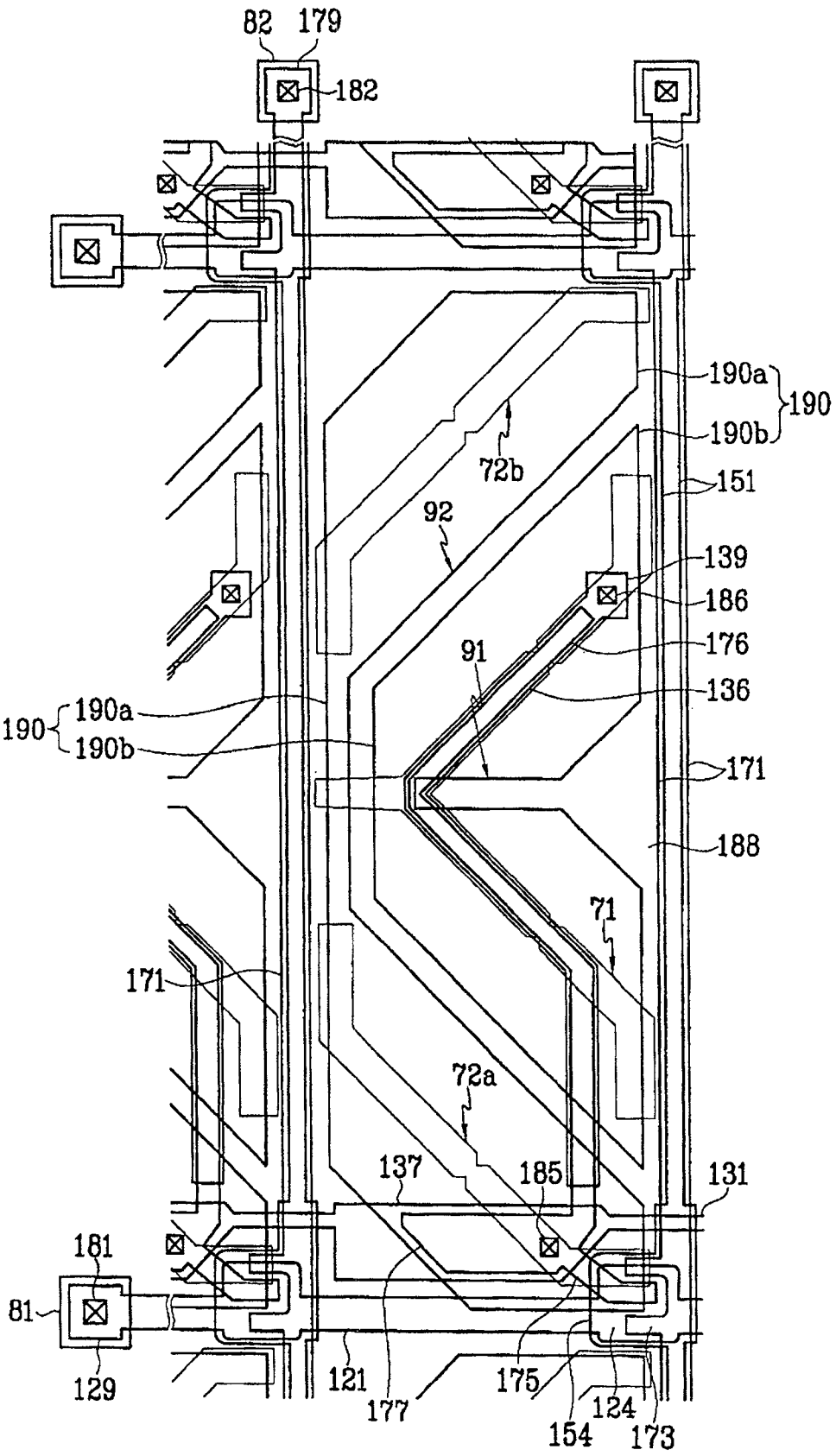



图 8

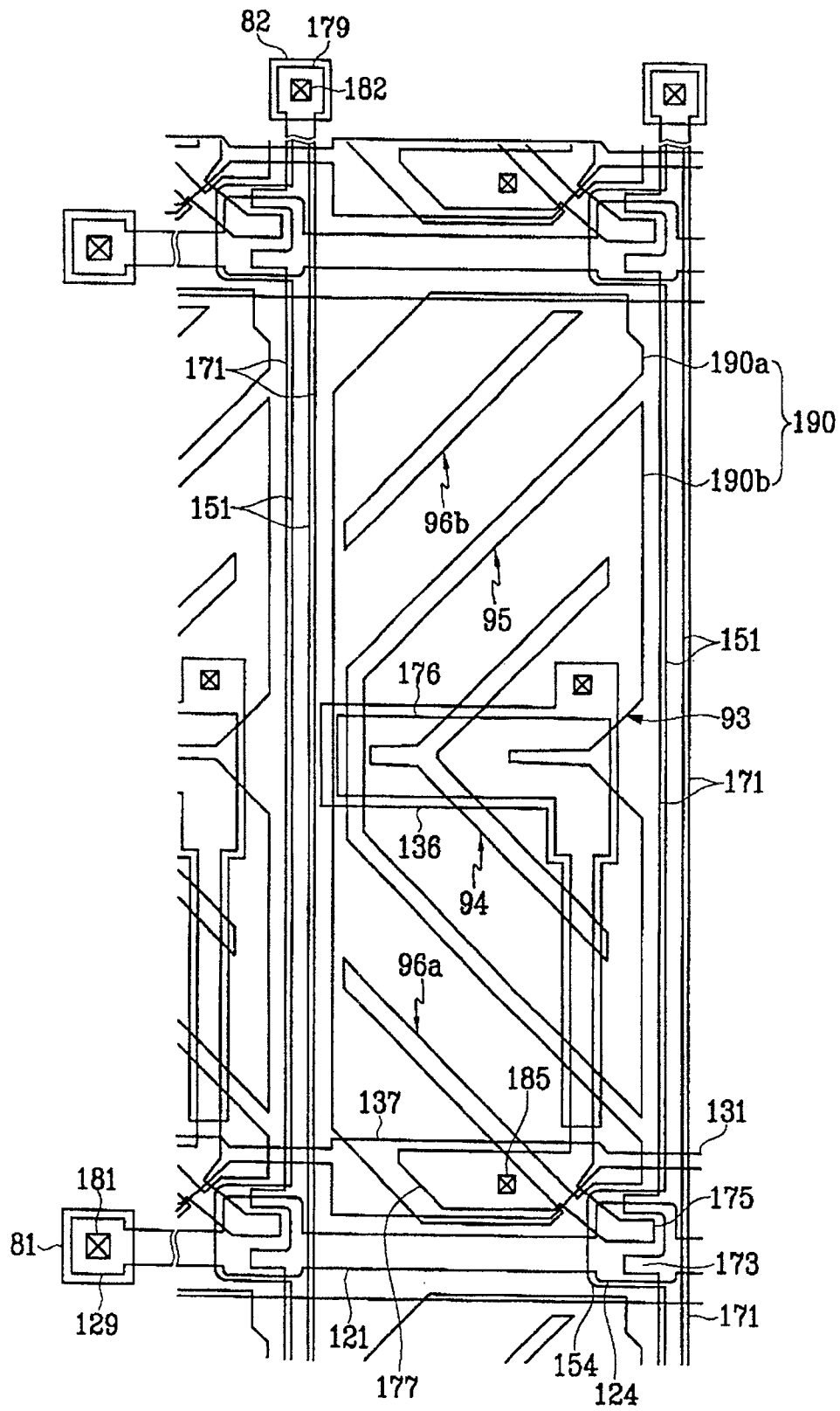


图 9

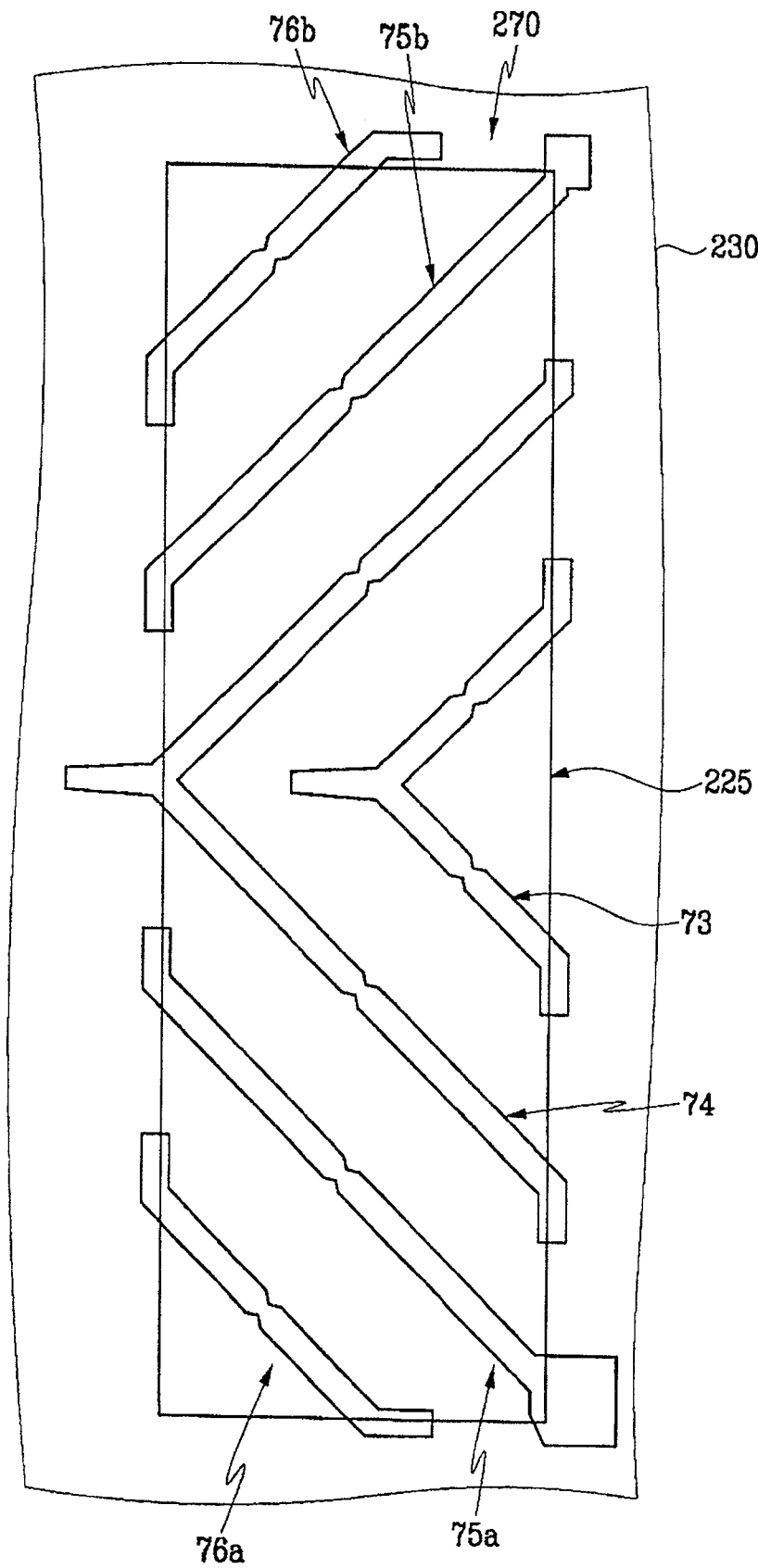


图 10

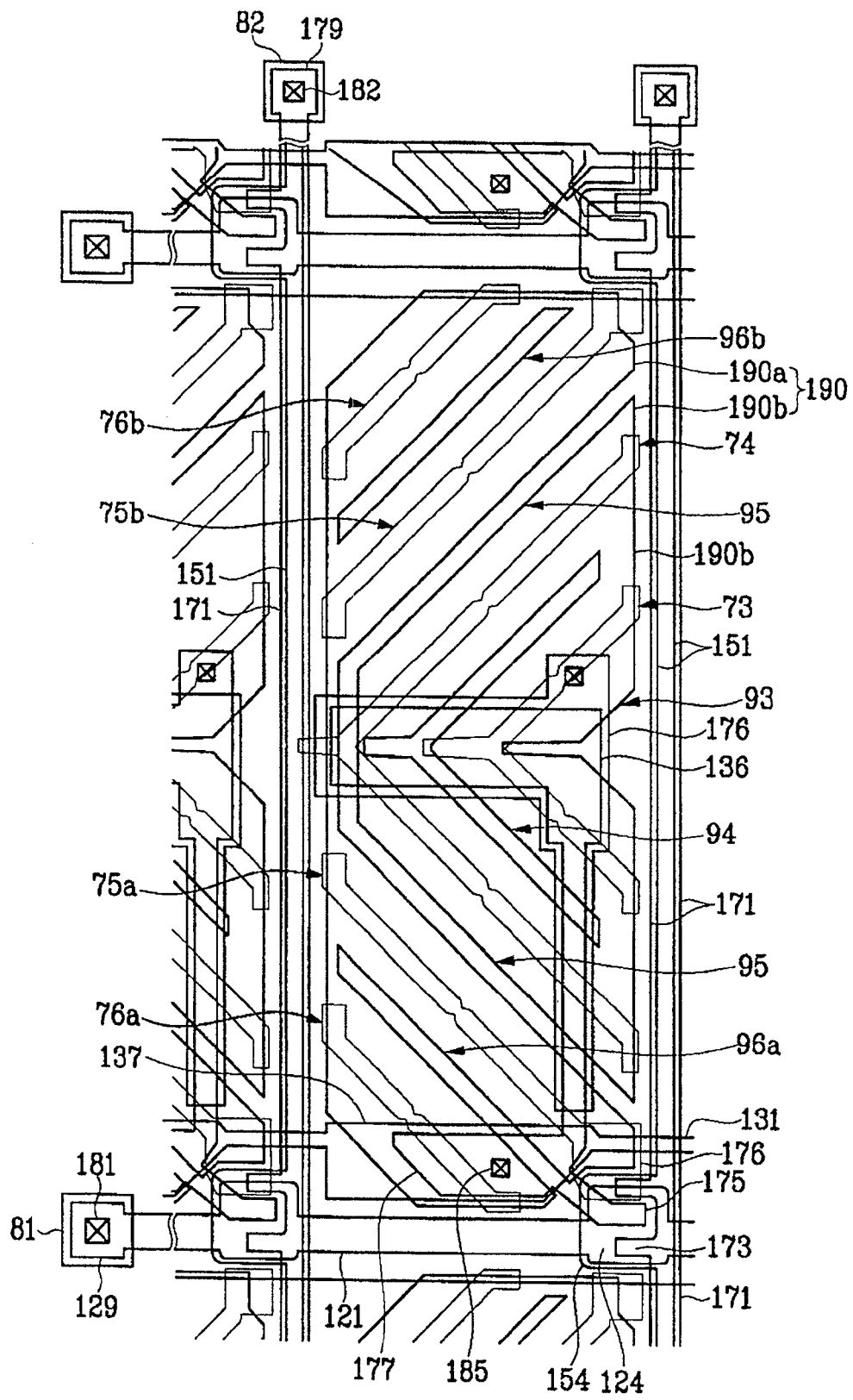


图 11

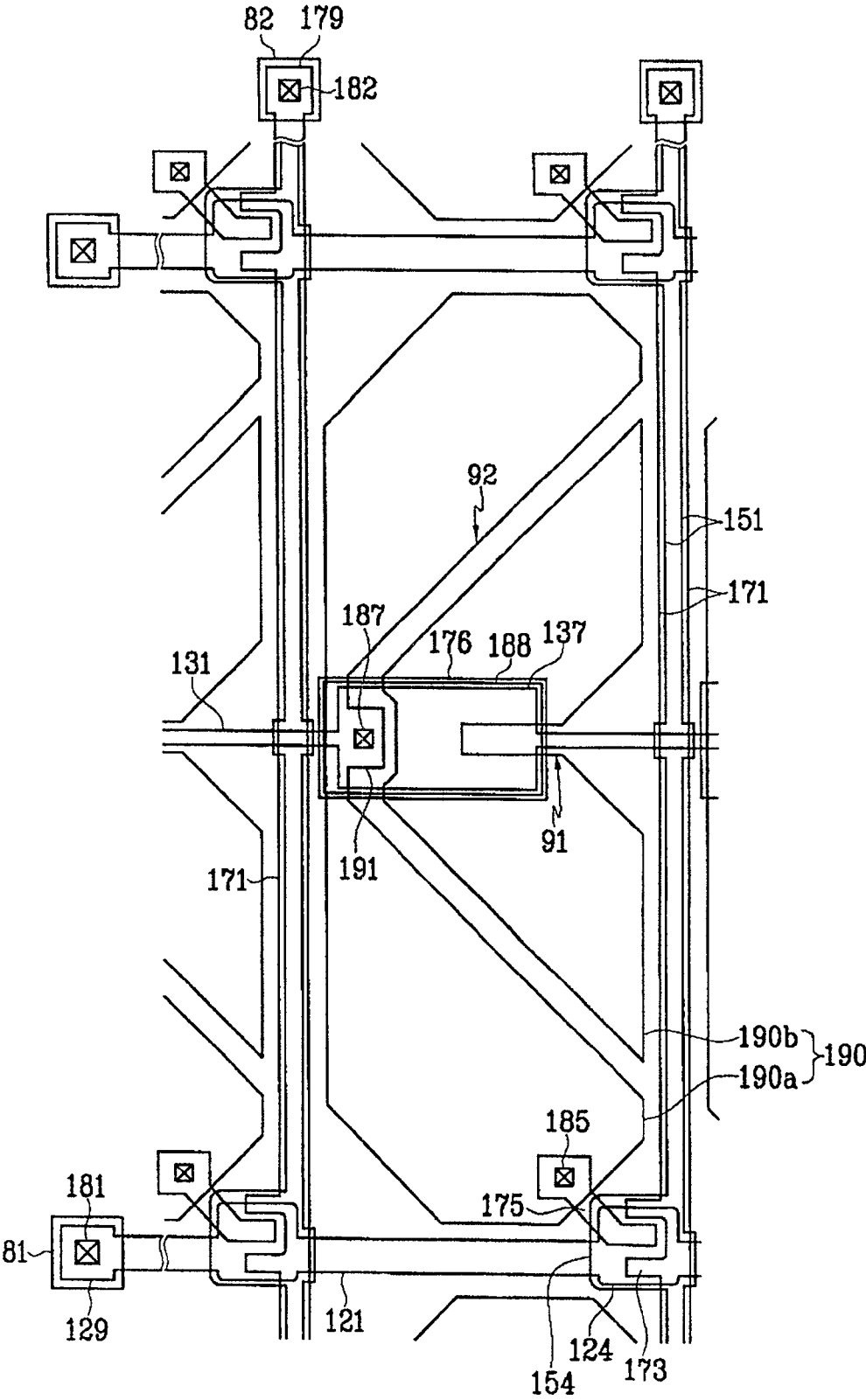


图 12

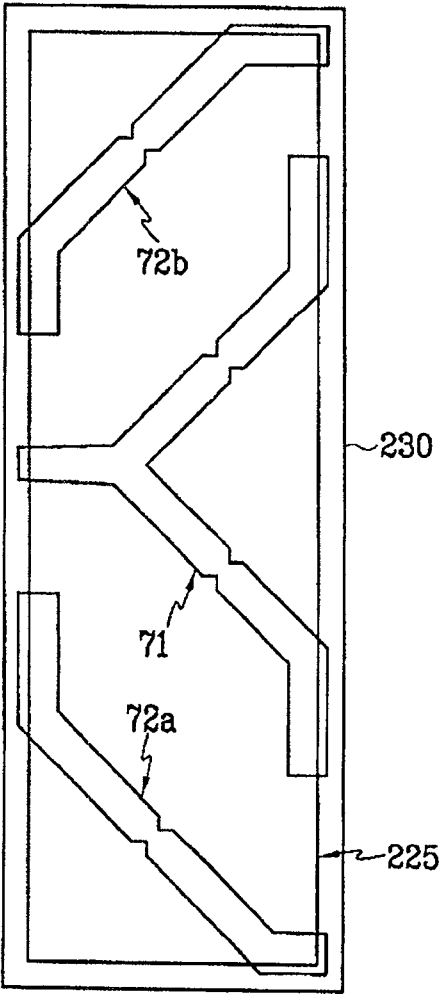


图 13

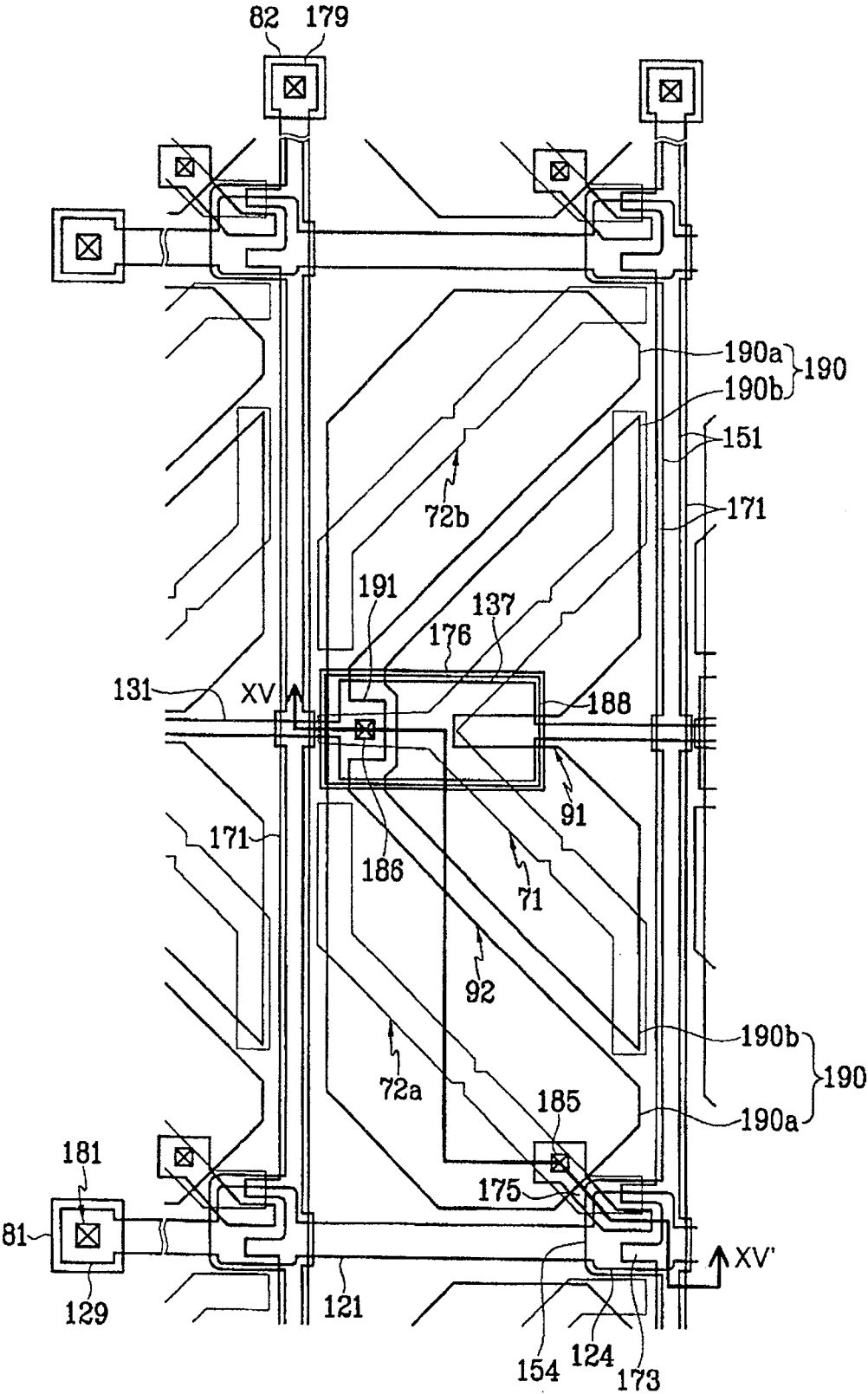
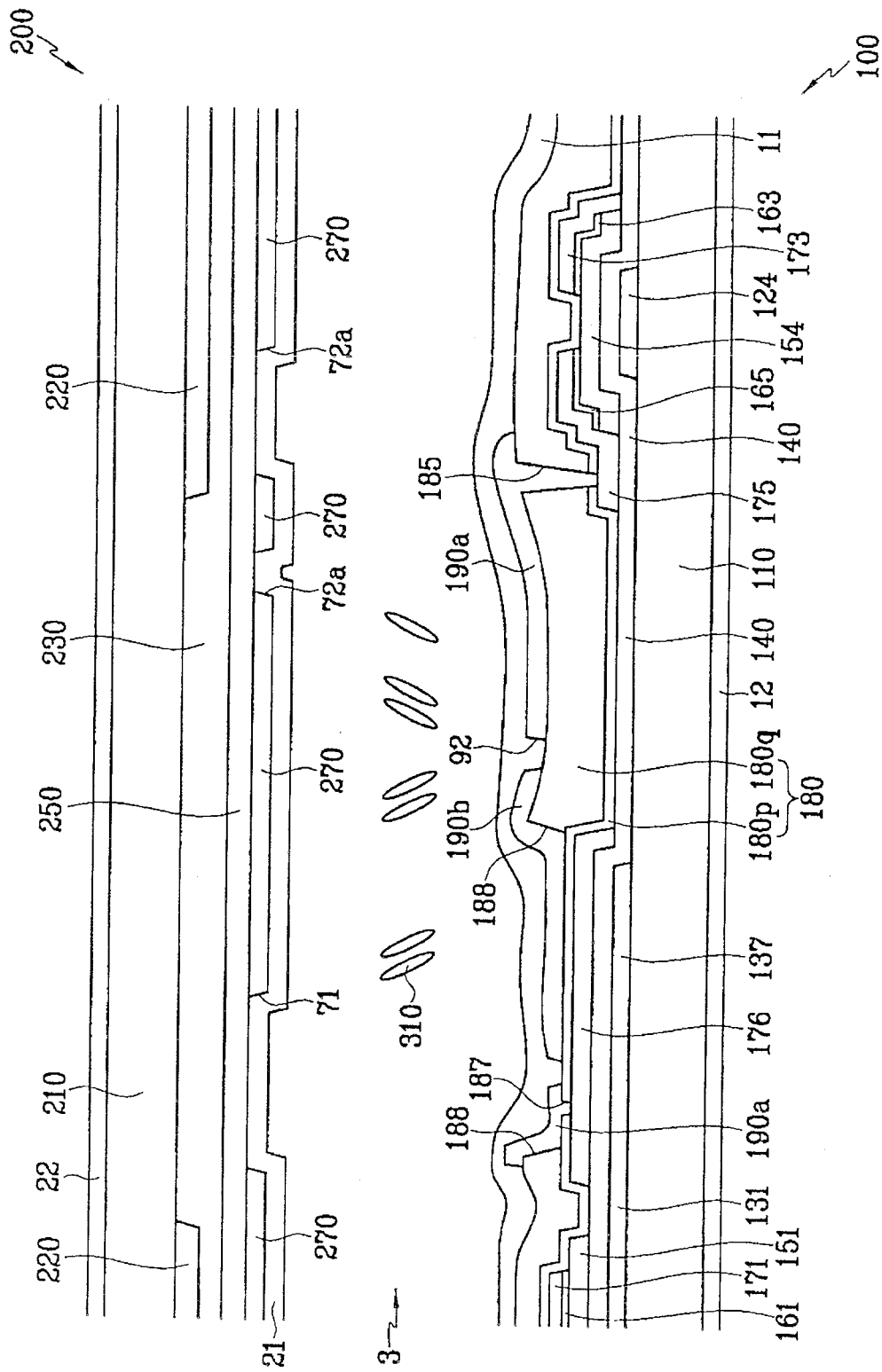


图 14



15

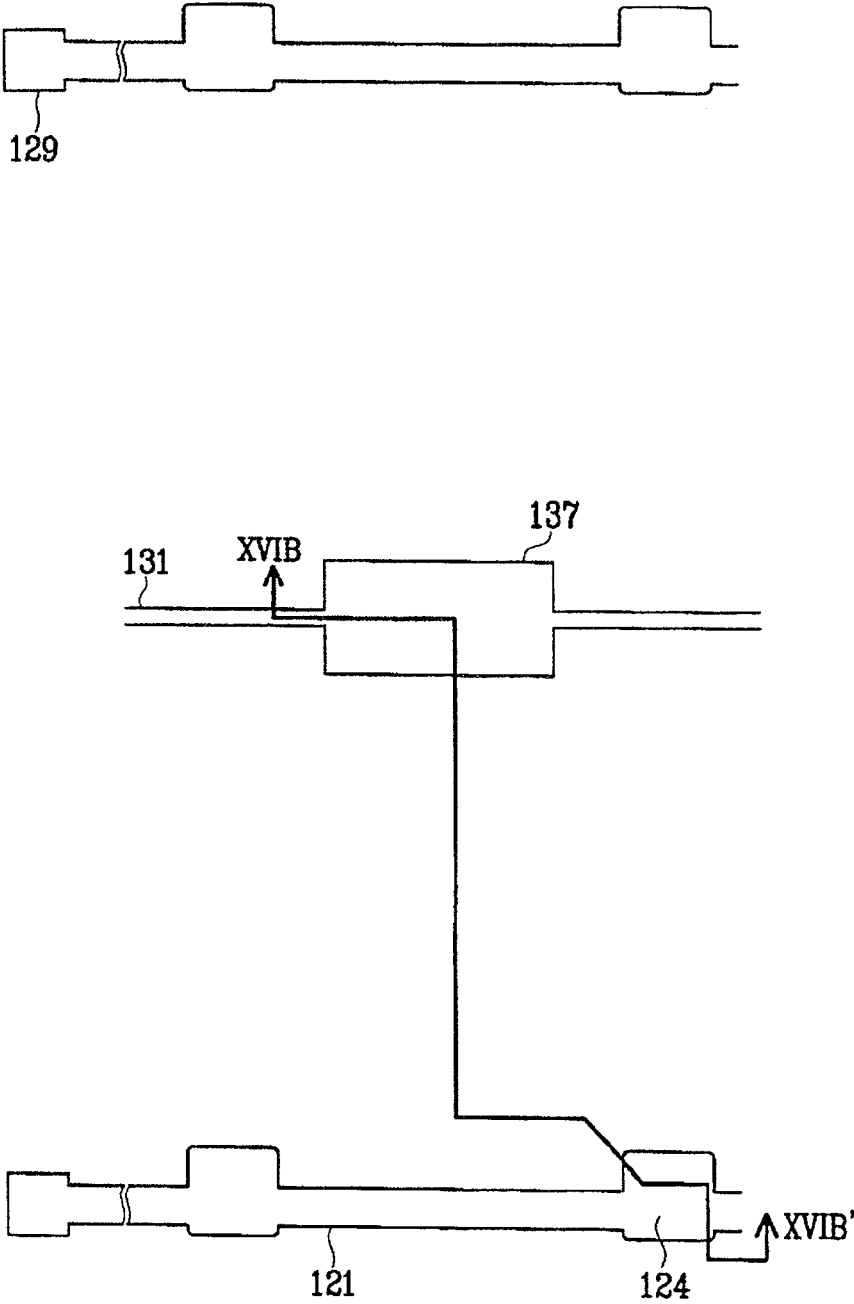


图 16A

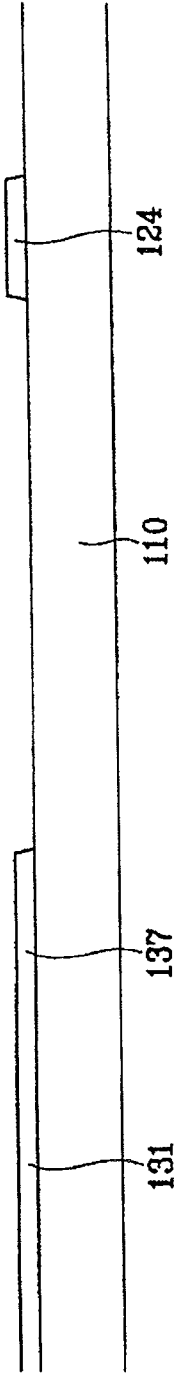


图 16B

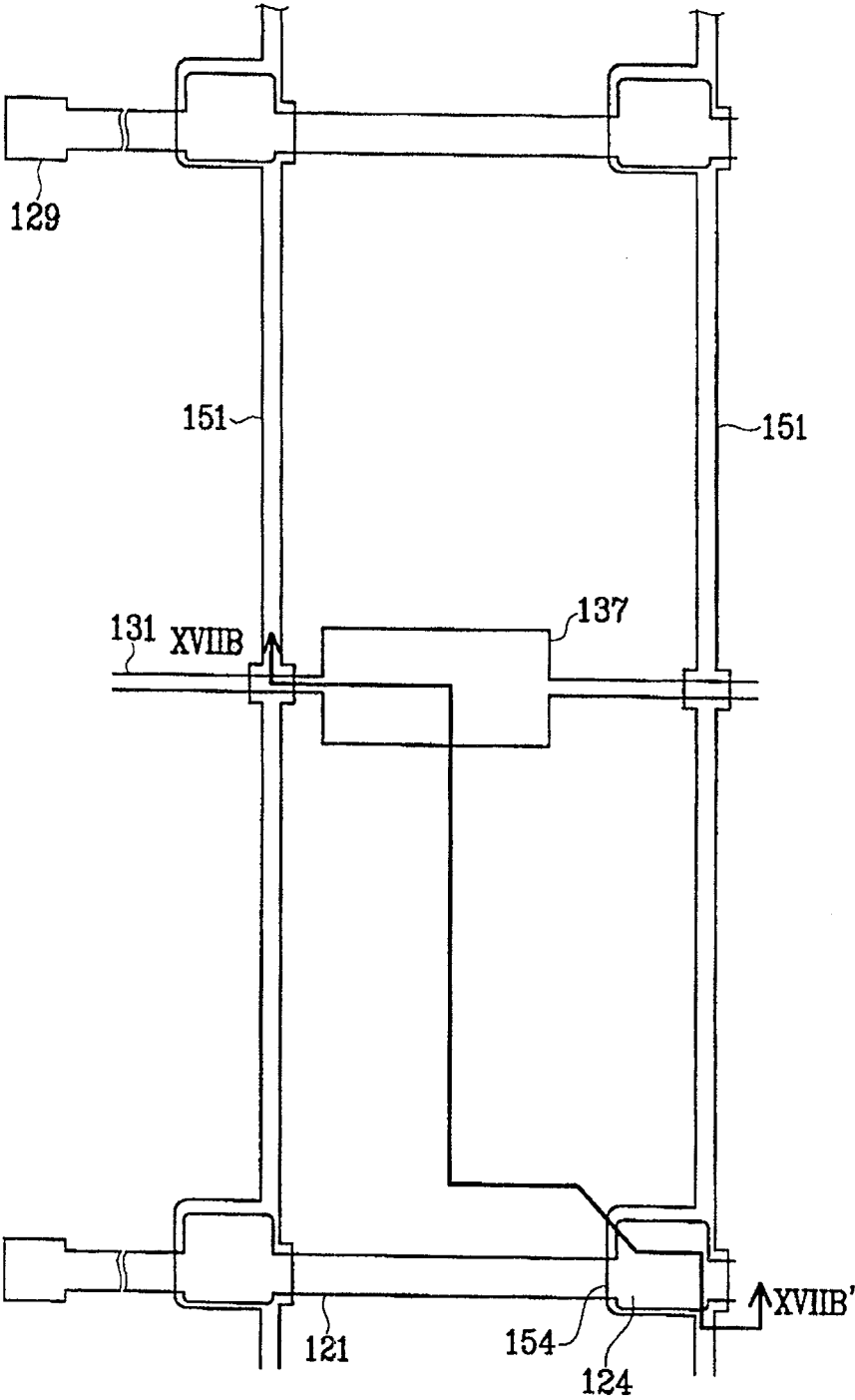


图 17A

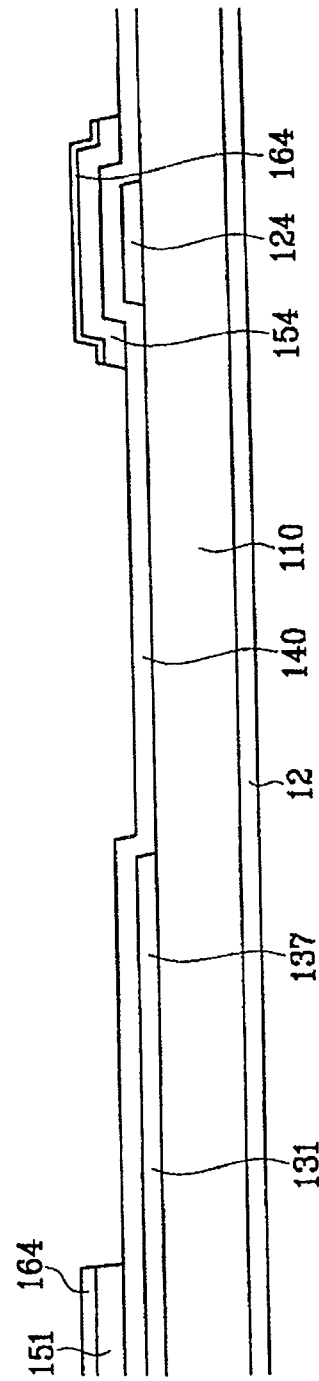


图 17B

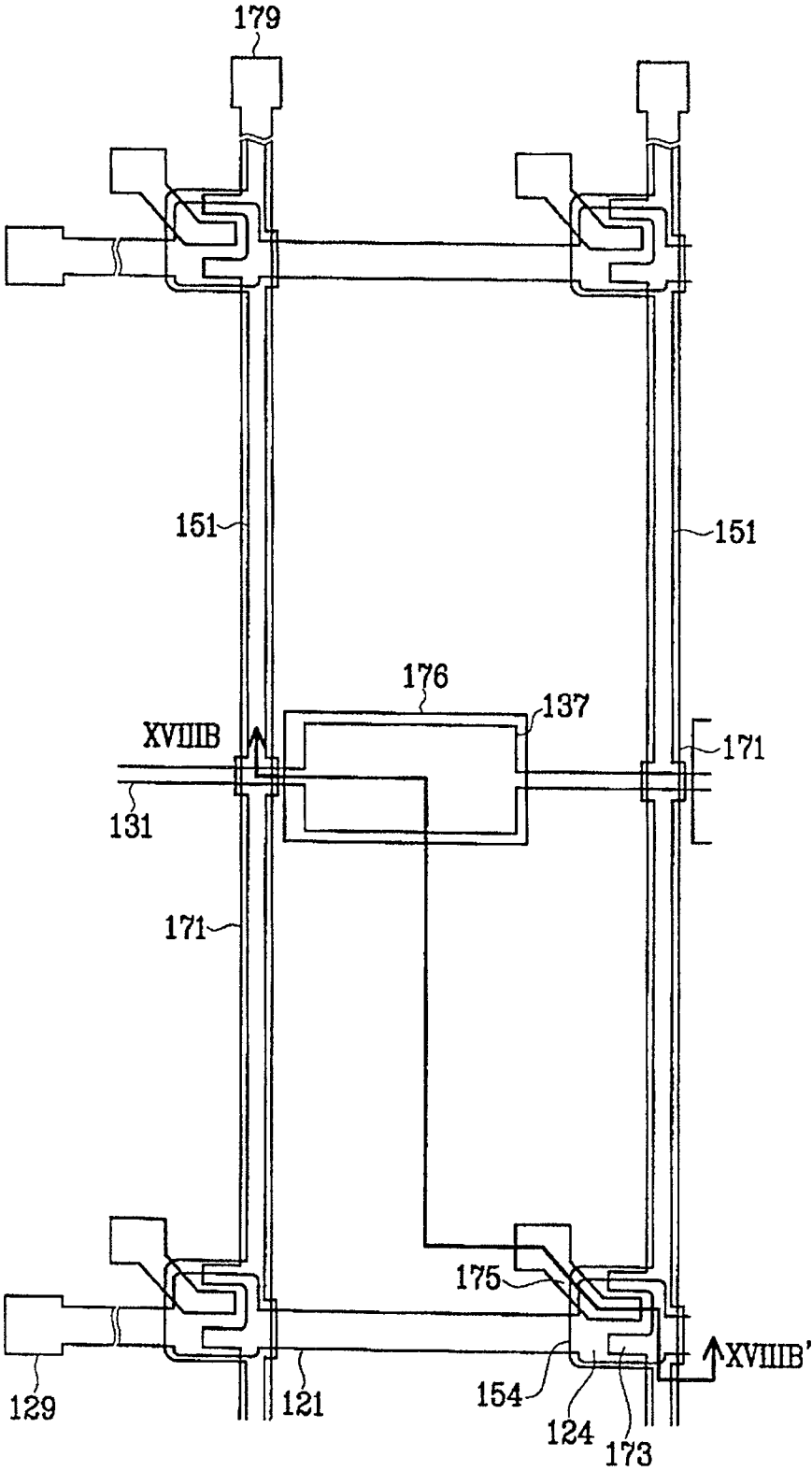


图 18A

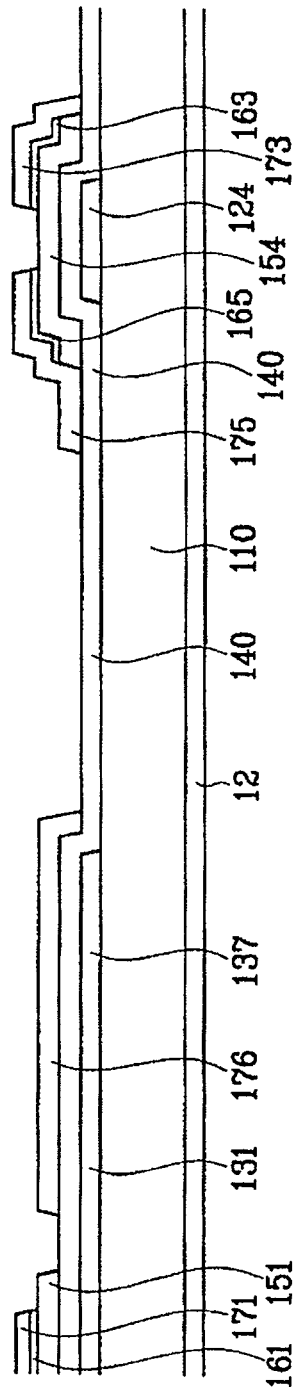


图 18B

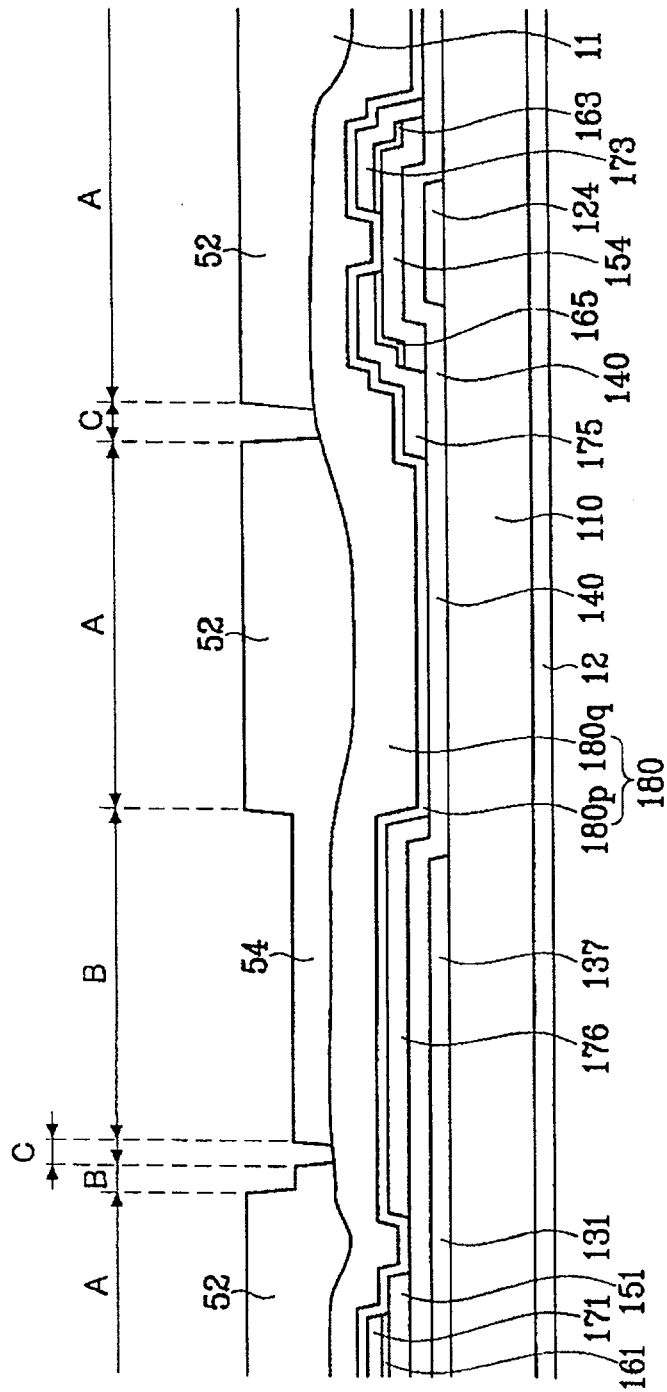


圖 19

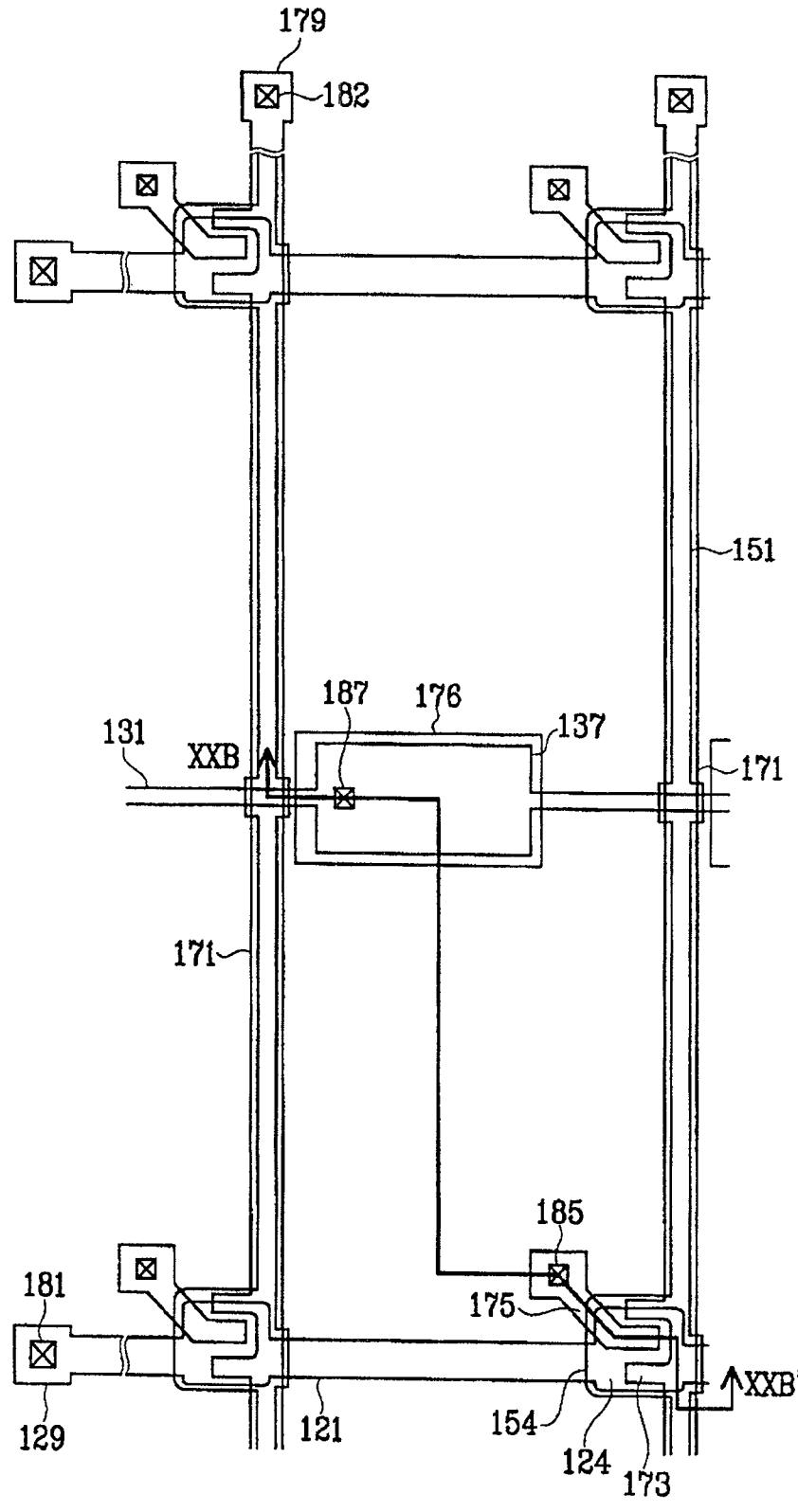


图 20A

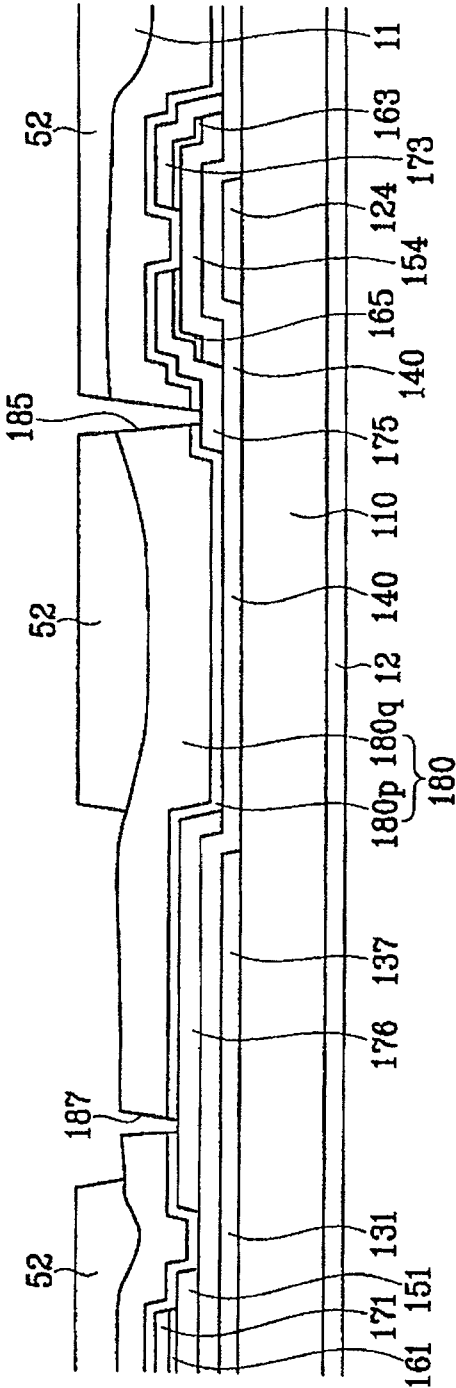


图 20B

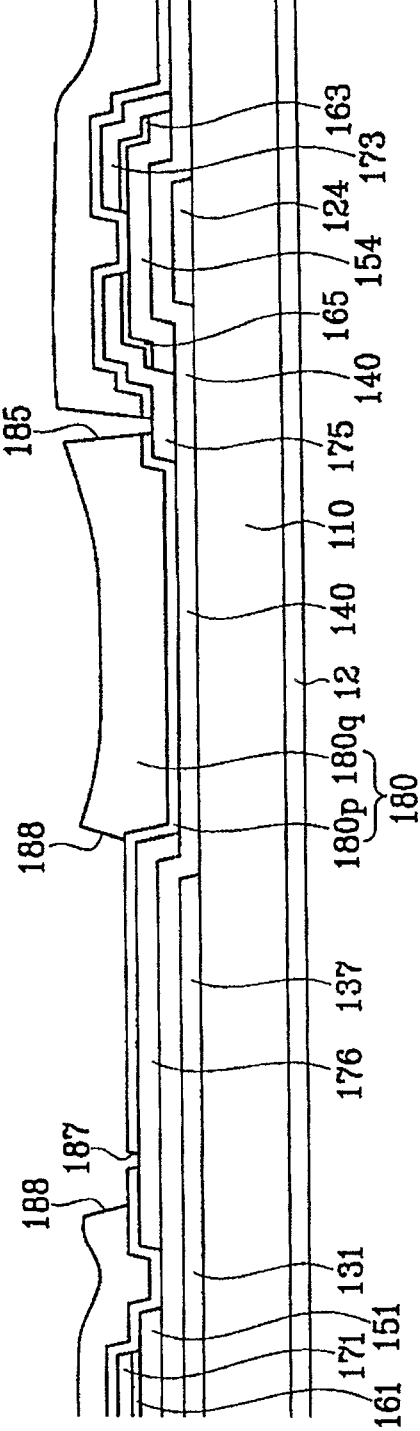


图 21

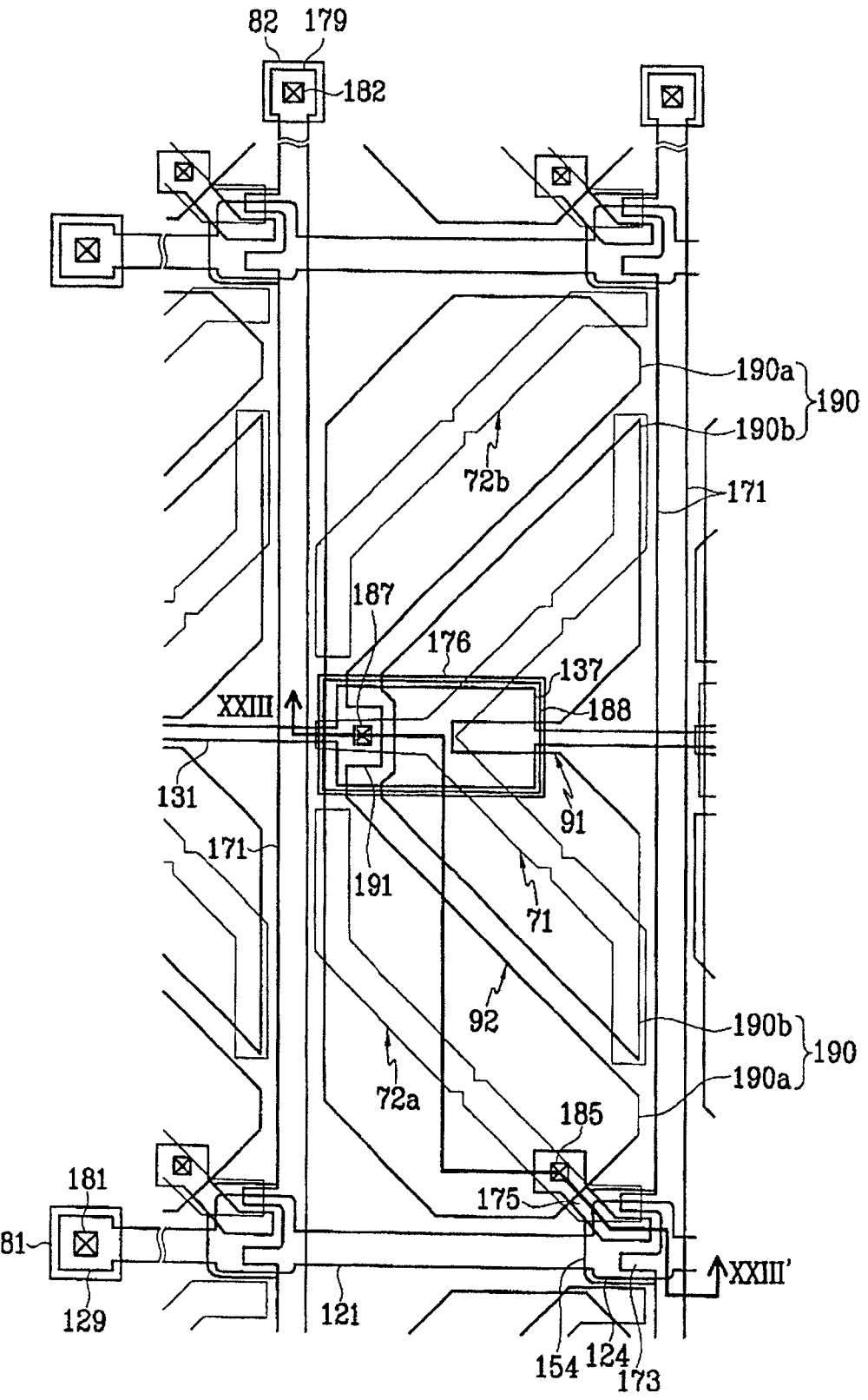


图 22

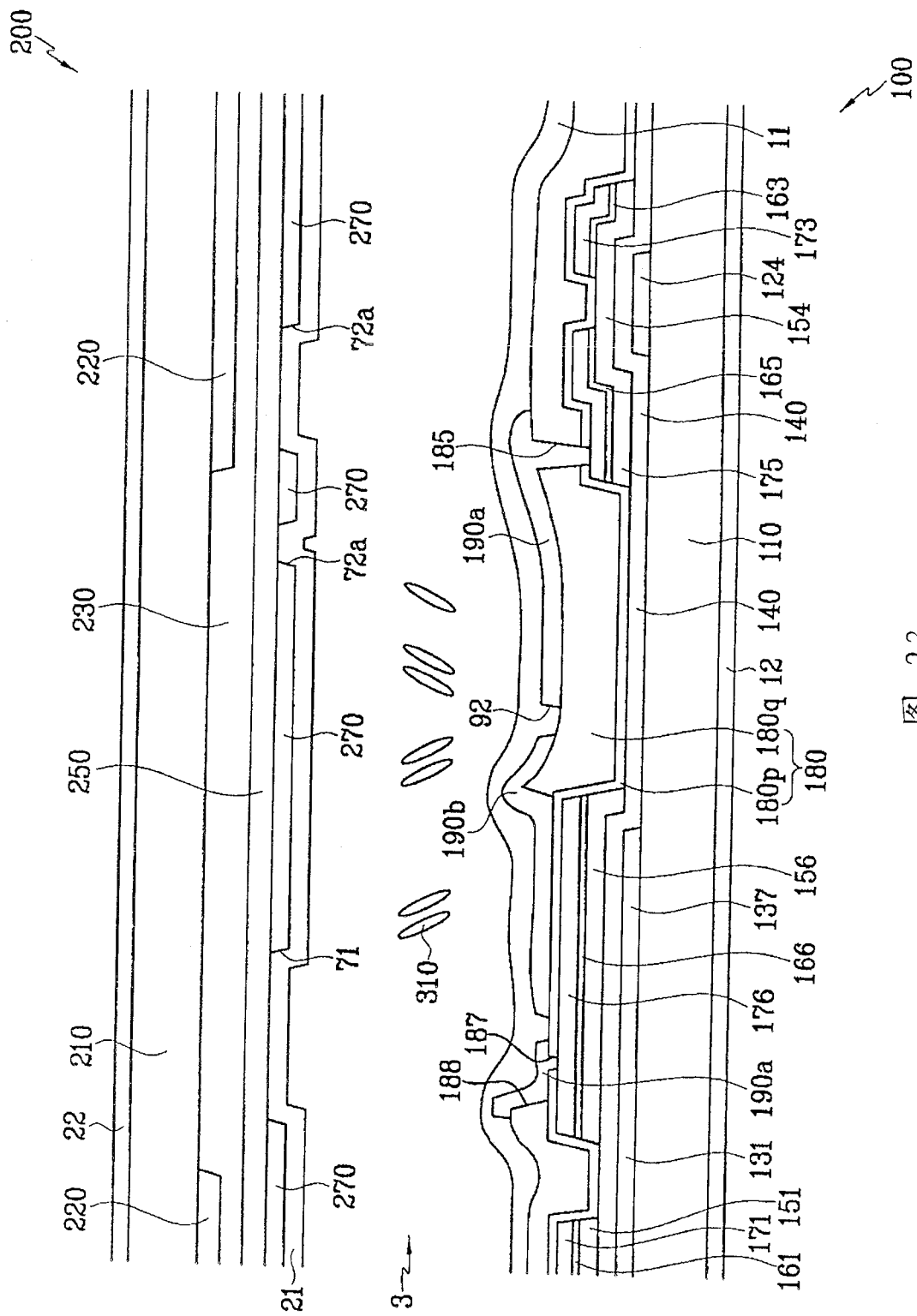


圖 23

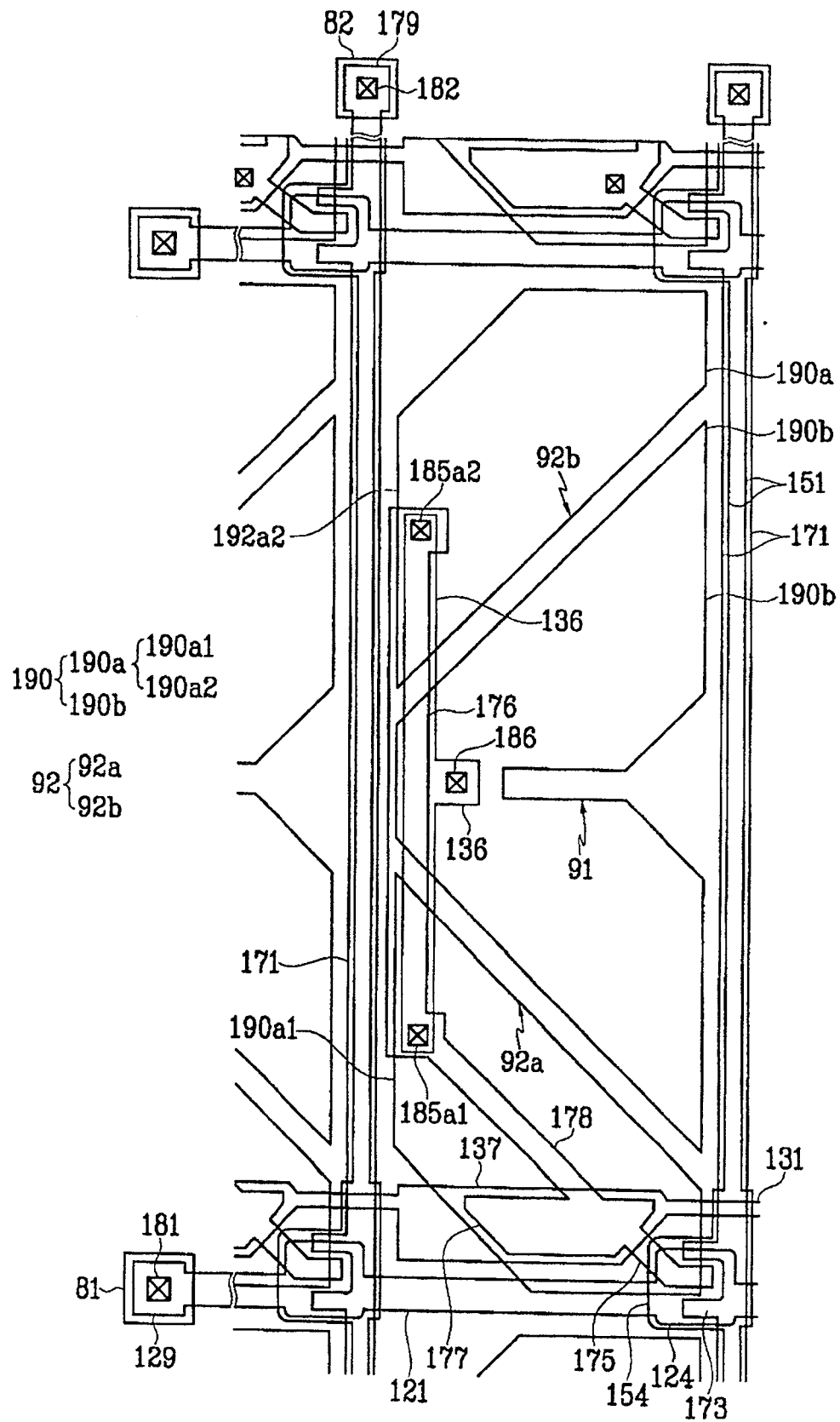


图 24

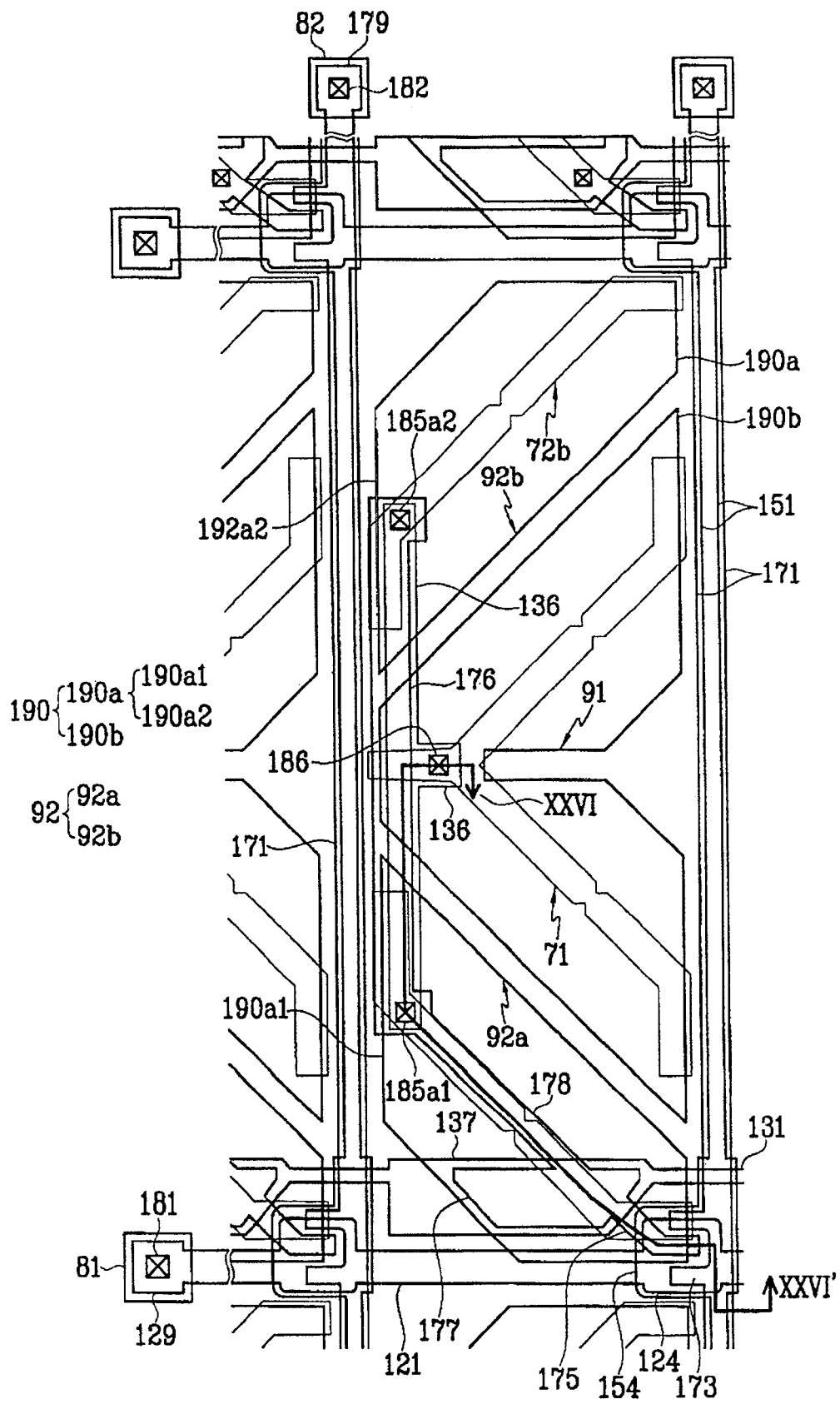


图 25

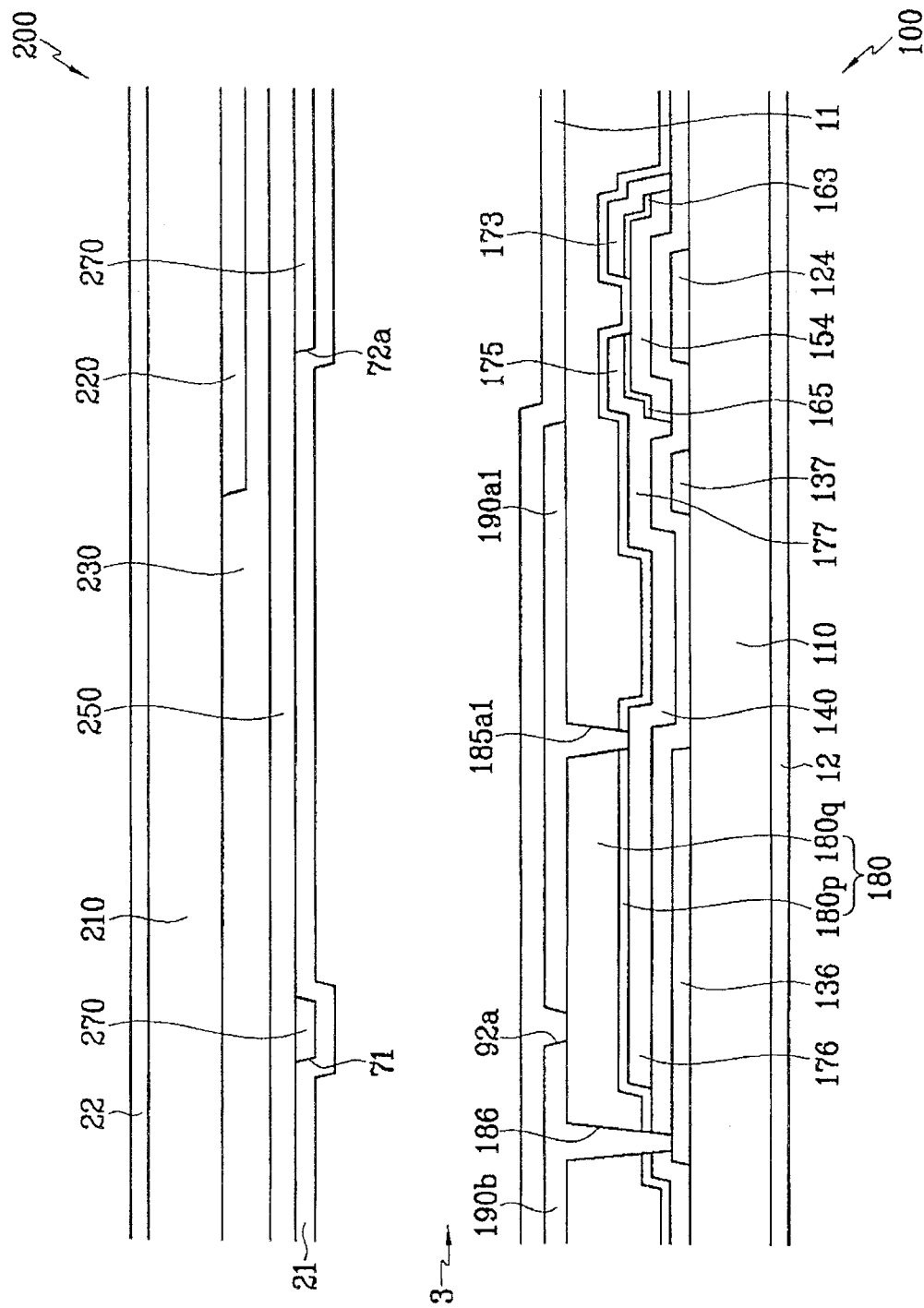


图 26

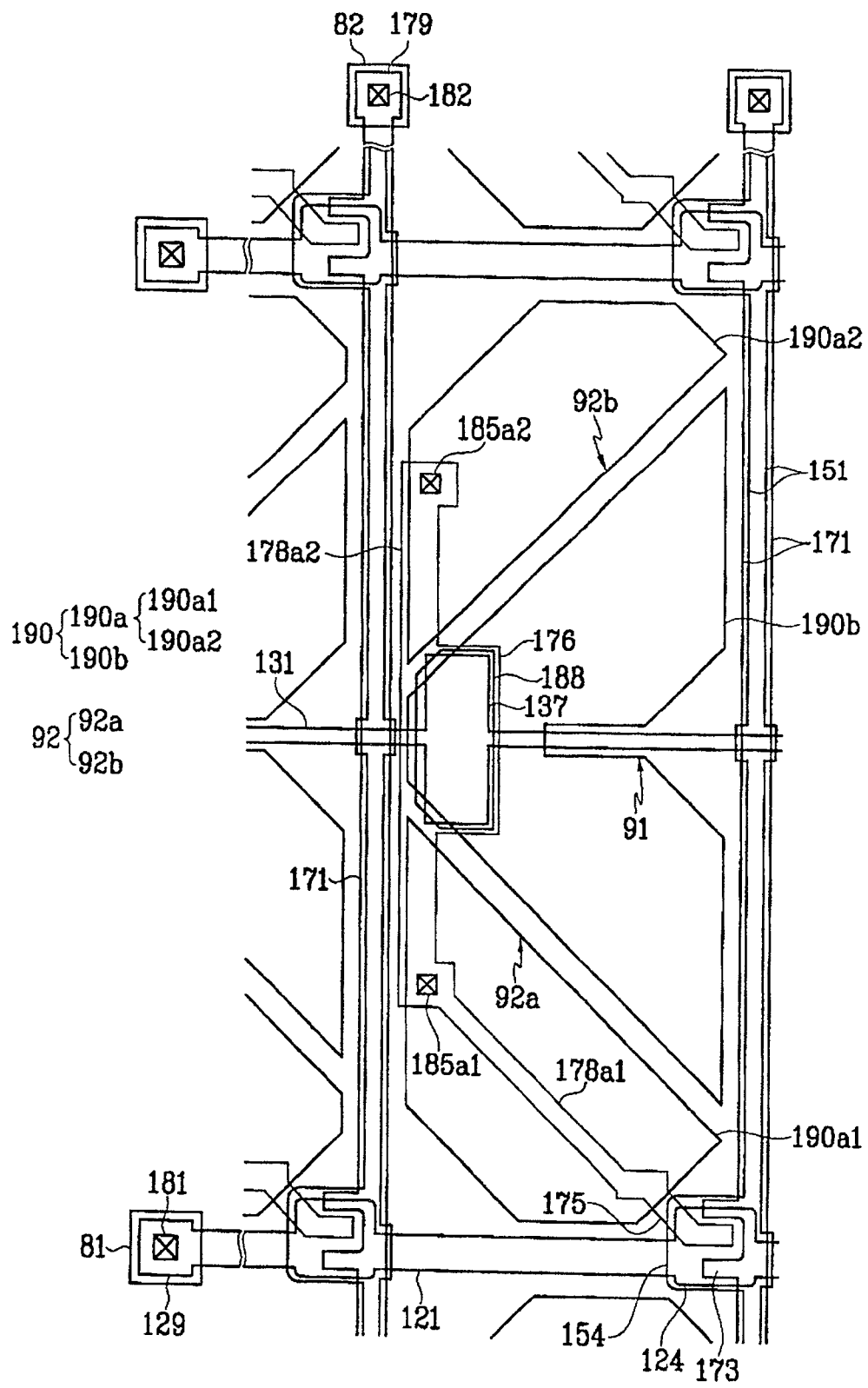


图 27

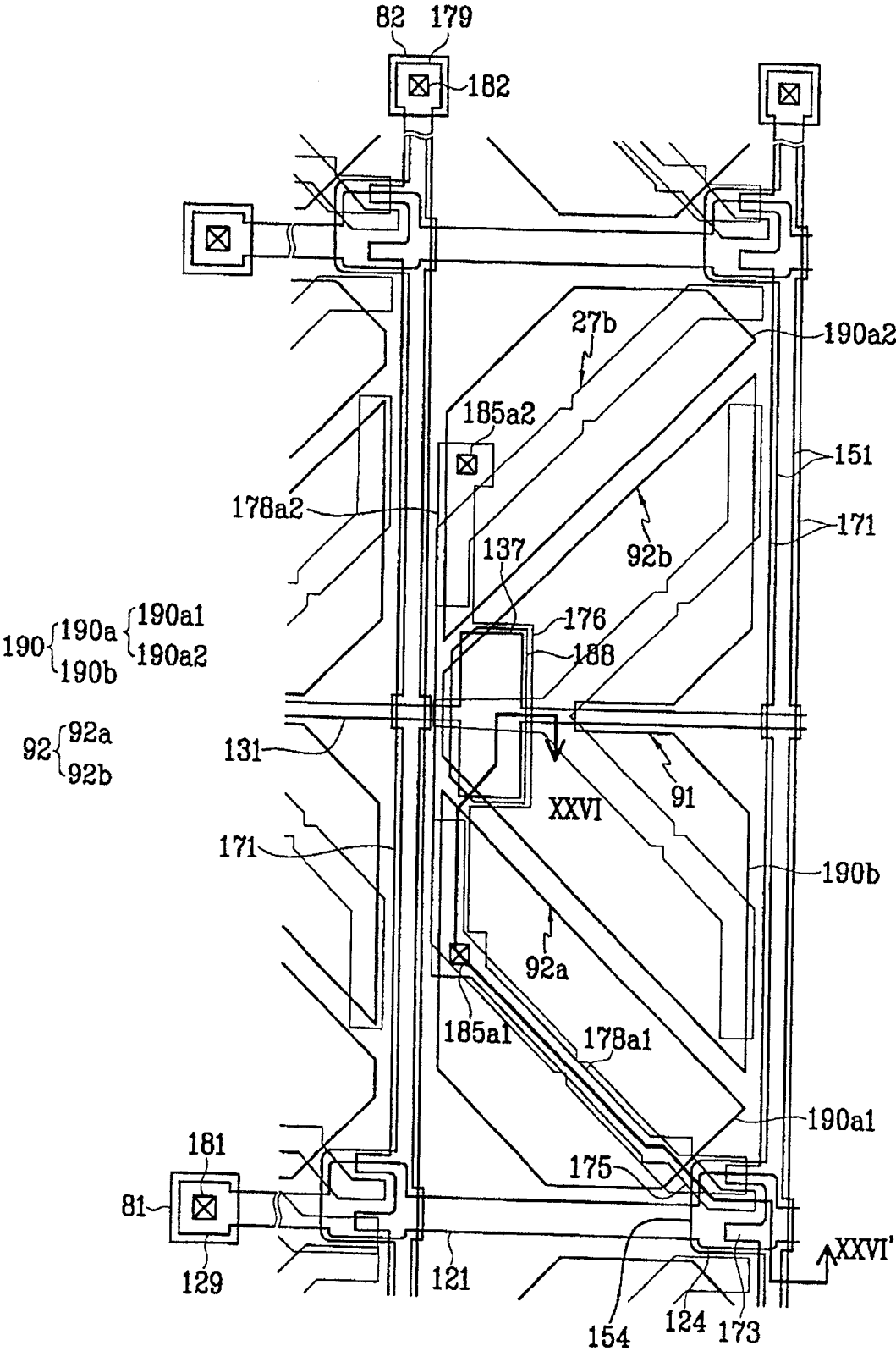


图 28

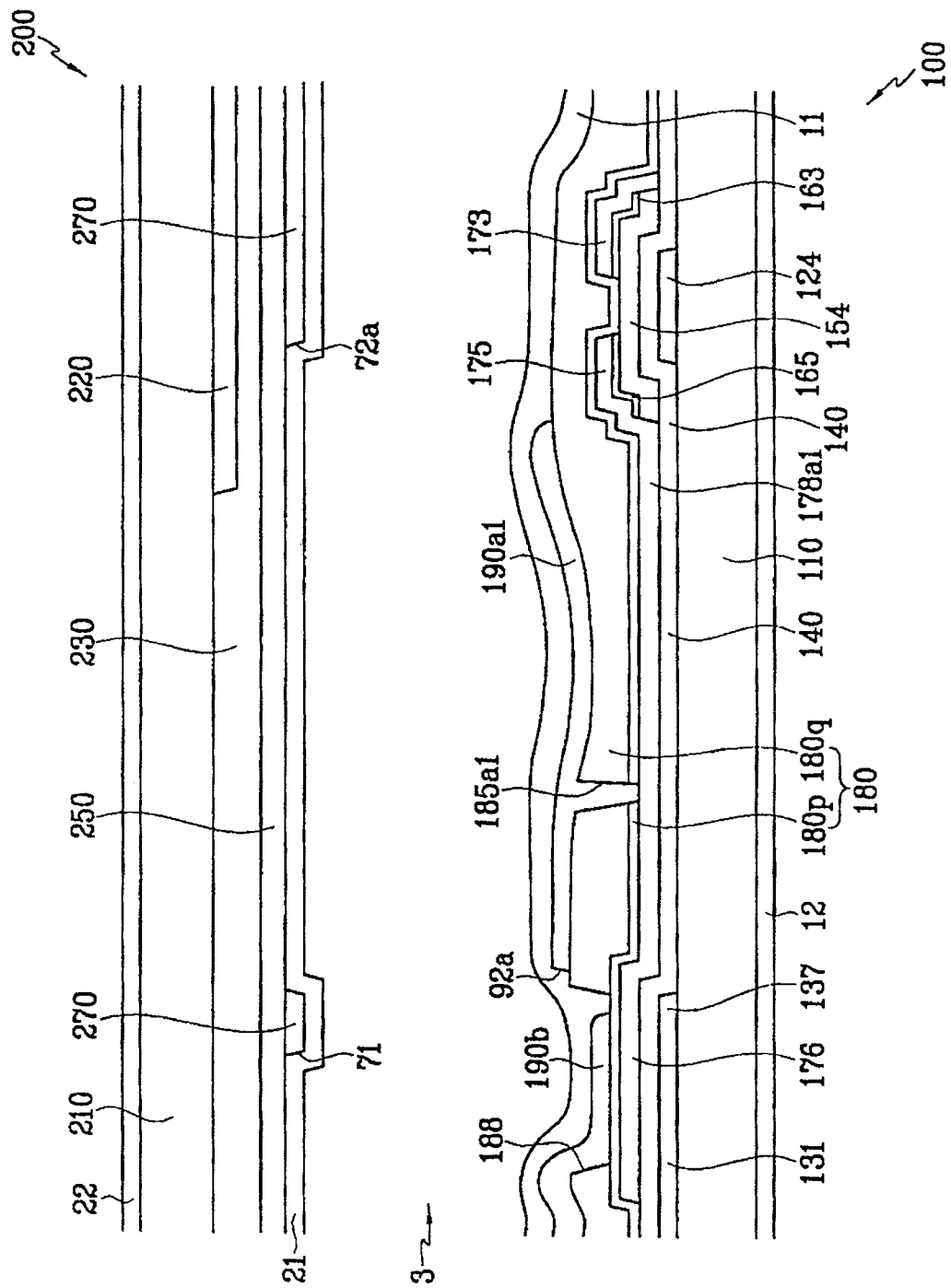


图 29