

本案已向

國(地區)申請專利

申請日期

案號

主張優先權

新加坡 SG

2001/01/15 20010021-1

無

有關微生物已寄存於

寄存日期

寄存號碼

無



## 五、發明說明 (1)

技術領域

本發明涉及半導體元件製造領域，更具體地說，涉及微晶片元件的封裝，該元件帶有在諸如印刷電路板的電子元件中使用的積體電路晶片。

背景技術

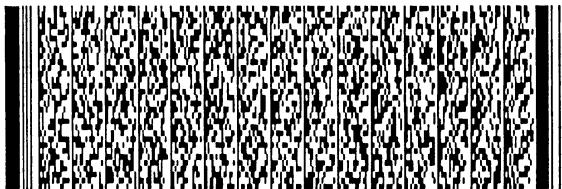
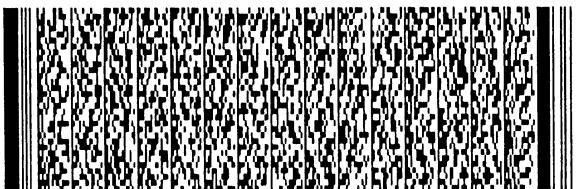
在電子工業中，對成本低、性能高的更小電子元件的需求與日俱增。這對於便攜電子設備和最近得到快速發展的無線通信領域尤其重要。具體地說，由於微晶片尺寸的減小以及每晶片面積的電子功能元件密度的增大，對非常小的微晶片封裝存在很強的需求。

微晶片元件的傳統封裝的例子為薄的小外形封裝(TSOP)和四邊引線扁平封裝(QFP)。這些封裝相對外部電觸點的數量具有固定的封裝尺寸，這些電觸點用於使經封裝的微晶片元件與其週邊電路連接。

隨著微晶片尺寸減小，對於微晶片封裝的技術要求也得以提高。尤其是，電信號路徑長度應盡可能小以避免高速電信號傳輸中的延遲。

通常，微晶片元件包括位於微晶片表面的非常小的焊點。利用非常小的引線("引線鍵合")或條帶(例如載帶自動焊，TAB)將這些電焊點與封裝的外部觸點相連接是公知的。在這兩種情況下，這些導體非常纖細並要防止機械缺陷。此外，提供銷或球形外部電觸點，以實現從封裝外側與被封裝的微晶片電接觸。

在某些封裝系統中，電焊點是微晶片表面上的觸點，該



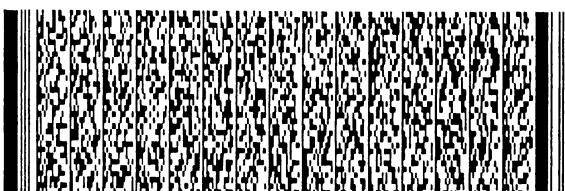
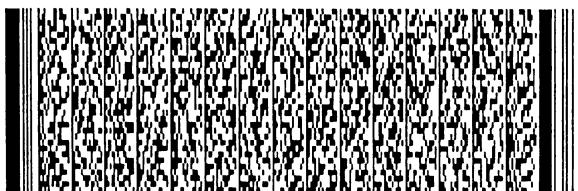
## 五、發明說明 (2)

觸點排列成一定的佈局，從而適於特定的封裝方法。包含這種技術的一類封裝方法被稱作晶片尺寸封裝(chip size packaging)(CSP)。根據互連與封裝電子電路學會(Institute for Interconnecting and Packaging Electronic Circuits)(IPC)給出的CSP的定義，所形成的封裝表面積不大於微晶片表面積的1.5倍。此外，所形成的封裝可以通過在封裝表面上外露的外部觸點而容易接觸。

在CSP的一個新的子類中，具有多個外部觸點的內插器(interposer)被用於封裝。外部觸點位於該內插器的外側，該內插器具有從其外側穿過內插器延伸的縫隙。尤其是，該縫隙具有視窗或框的形狀(視窗晶片級封裝(window chip scale packaging)，wCSP)，但是它也可以在其一個或多個橫向側面開口。內插器鄰近微晶片元件佈置或佈置在其附近，以便微晶片表面上的電觸點可以通過縫隙從外側觸及。此後，微晶片表面上的觸點利用電導體與內插器外側上的外部觸點電連接。至少一些導體在縫隙內延伸，並且此後被電絕緣材料密封。CSP的這種新的子類具有以下優點：

一用於將微晶片表面上的電觸點與外部觸點連接的導體長度可以保持非常短，尤其在縫隙的邊緣定位於微晶片元件表面上的觸點附近的情況下。

一在連接步驟中，內插器外側上的外部觸點將從與微晶片表面上的觸點相同的一側連接，因此，佈置可以非常緊



## 五、發明說明 (3)

湊。

一導體由密封材料保護。

一封裝的外部觸點可以直接連接到電路板的觸點上。此外，微晶片元件位於封裝的相對表面上或該表面附近，以允許向外界的最大可能的散熱。

然而，內插器相對微晶片元件的定位必須非常精確地進行。否則，從所需位置極小的偏離會導致接觸故障和/或損壞導體。此外，如果轉移模塑(transfer moulding)被用於以電絕緣材料密封導體，則為了給轉移模塑作準備而對內插器和微晶片元件進行加工會導致接觸失效或損壞。

#### 發明概述

本發明的一個目的是提供一種封裝微晶片元件的方法，該方法允許大規模生產中的小的廢品率。

本發明的另一目的是在轉移模塑步驟過程中和之後使對內插器和微晶片元件的加工更容易。

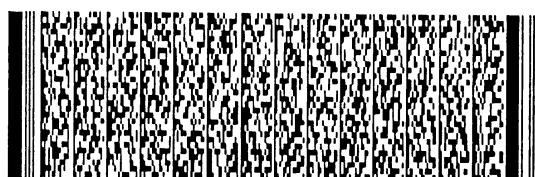
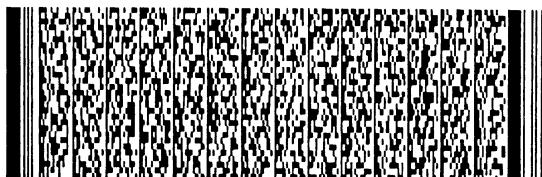
本發明的另一目的是提供一種相應的內插器和一種相應的經封裝的微晶片元件。

於是，提出了以下的封裝微晶片元件的方法。該方法包括：

提供一種具有第一電觸點的微晶片元件；

提供一種內插器，該內插器帶有第二電觸點、從外側穿過內插器延伸的縫隙、以及從外側延伸到內插器內的分隔開口；

將內插器佈置在微晶片元件附近，使得第一電觸點可以



## 五、發明說明 (4)

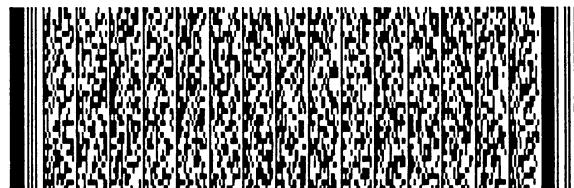
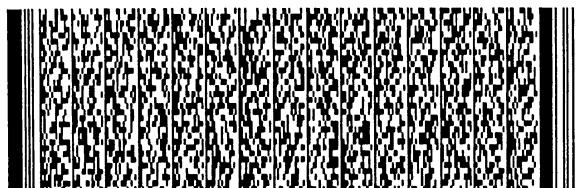
通過縫隙從外側觸及；

將第一電觸點與第二電觸點電連接；以及

通過轉移模塑用電絕緣材料填充縫隙，其中，絕緣材料從一方向供給，以在其到達縫隙之前穿過分隔開口的區域。

該分隔開口相對於不同的方位穩定轉移模塑步驟，這個開口可以是不穿過內插器延伸或者穿過內插器延伸的凹陷。首先，該分隔開口作用電絕緣材料的容器。結果，在第一數量的材料進入縫隙時會有充足的材料填充所述縫隙。尤其在絕緣材料為黏性材料時，已經進入縫隙的材料會吸引位於分隔開口內的材料。從而，會有進入縫隙的足夠流量，即使來自材料源的流量暫時不足。其次，如果絕緣材料以過高的速度注入或從導致逆流的方向注入從而阻礙隨後的材料進入或填充縫隙，則分隔開口作用類似於一個反射防護屏。對於這種效應的一種解釋為：第一，絕緣材料將穿過該分隔開口並且至少一部分絕緣材料暫時儲存在該分隔開口中。此後，當額外的材料到達時，至少一部分儲存的材料從該分隔開口中流出並加入到後續的材料中。這形成了具有令人滿意的流量密度但速度適中的流動。除此之外，暫時的存儲效應允許其他空腔或空間以絕緣材料填充，其中，這些額外的空腔或空間可以位於材料流動的側道上。

在一較佳實施例中，這種要被填充的額外的空腔或空間包括內插器和/或微晶片元件的外部區域，尤其是沿內插



## 五、發明說明 (5)

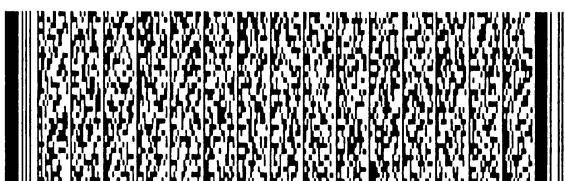
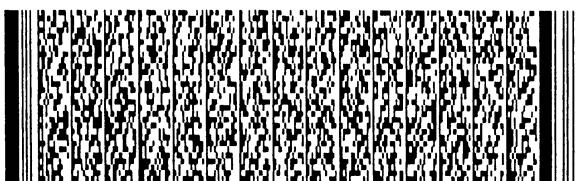
器和/或微晶片元件的外邊緣的橫向區域。這允許密封至少一部分內插器和/或微晶片元件。較佳地，在這種情況下，該分隔開口形成所需尺寸並被佈置，使得在轉移模塑過程中，絕緣材料在其到達縫隙之前沿著內插器和/或微晶片元件的外部流動。

分隔開口的橫剖面可以為任何形狀，例如圓形、狹槽形、方形或矩形。此外，分隔開口可以再劃分，並且/或者製備多個分隔開口。

較佳地，分隔開口或開口成形並定位，使得縫隙、且較佳地還有要填充的同一空腔的相鄰部分用絕緣材料完全填充。

所提出的製備分隔開口的方法的兩個主要優點為：由於分隔開口穩定了絕緣材料的流動，從而便於進行轉移模塑，並由此便於加工內插器和微晶片元件；以及作為令人滿意的轉移模塑的結果，可以保護最終的封裝免受損壞，並可以容易地加工該封裝。

在一較佳實施例中，提供了至少一個電導體，以電連接第一和第二觸點。該導體從微晶片元件通過縫隙延伸，並進一步延伸到內插器外側上的縫隙外部。在這個實施例中，至少在縫隙外側，導體通過轉移模塑以絕緣材料密封。在轉移模塑過程中，內插器可以至少局部由模具覆蓋，從而形成用於絕緣材料的空腔，該絕緣材料將被注入到該空腔中。較佳地，該空腔包括開口，並另外還包括在開口的所述外側上的空間，以提供完全密封至少一個導體



## 五、發明說明 (6)

的足夠空間。

在一較佳實施例中，具有多個要用電絕緣材料填充的分隔縫隙或分隔縫隙區域，其中，各孔或各區域排列成串，從而形成了轉移模塑過程中電絕緣材料通過的通道，並且，另一個分隔開口沿該通道佈置在兩個縫隙或區域之間。所述另一分隔開口以與上述相似的方式使絕緣材料進入第二縫隙的流動穩定。

在另一較佳實施例中，縫隙形成了沿內插器外側（即，縫隙自該側穿過內插器延伸）延伸的至少一個通道。該通道允許絕緣材料被供給到縫隙的內部或穿過縫隙的內部。在這個實施例中，分隔開口位於通道起始處附近。這個位置允許進入縫隙的特別穩定的流動。

在另一實施例中，具有多個分隔開口，每個開口位於通道或多個通道之一的起始處或終結處附近。

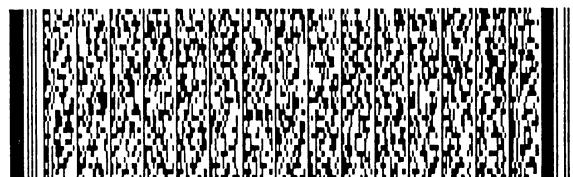
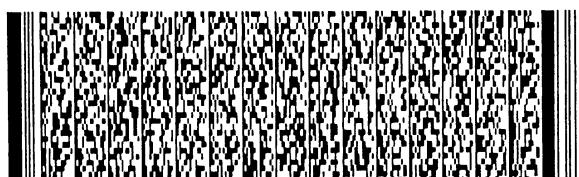
通道終結處附近的分隔開口也有利於縫隙或空腔的完全充。對此的一種解釋為，材料進入該分隔開口，該分隔開口用作記憶體，並偏轉後續的材料。從而，通道終結處的後續材料的速度減小，而材料在該區域內的沈積將增加。

此外，建議進行如下的步驟：

提供具有多個第一電觸點的微晶片元件；

提供內插器，該內插器在內插器外側具有多個第二電觸點並具有從外側穿過內插器延伸的縫隙，其中，縫隙被連接相對的縫隙邊緣的跨接分成至少兩個開口；

將內插器佈置在微晶片元件附近，從而第一電觸點可以



## 五、發明說明 (7)

通過開口中的至少第一開口而從外側觸及；以及在第一電觸點和第二電觸點的相應觸點之間形成電連接。

這種方案便於內插器和微晶片元件的加工，因為跨接強化了縫隙區域內的內插器。至少在靠近跨接的區域內，所述至少兩個開口的尺寸是不變的，並且不會受到內插器加工的影響。尤其是在兩個開口都用於將第一電觸點與第二電觸點連接時，與具有相同或相似橫剖面或尺寸的未分割的縫隙相比，穩定性明顯提高。同樣，內插器外側上的第二電觸點的尺寸保持不變。因此，可以減小將經封裝的微晶片元件與外部裝置（如電路板）接觸的故障率。

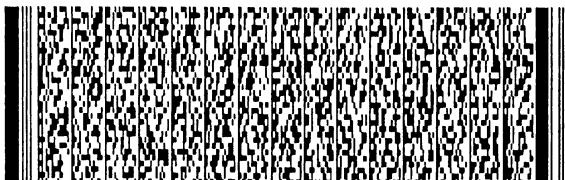
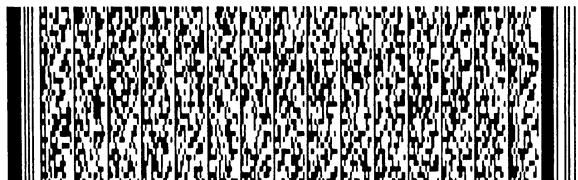
較佳地，跨接盡可能地靠近第一電觸點定位。因此，在其中第一開口限定了用於定位電導體的連接區域的較佳實施例中，跨接和連接區域內最靠近的一個電導體被定位，使得它們的距離比連接區域內各導體之間的平均距離小3倍，較佳地小2倍。

較佳地，在接觸第一電觸點之後，至少第一開口通過轉移模塑用絕緣材料填充。

根據本發明，還提出提供一種用於封裝微晶片元件的內插器，該內插器包括：

在內插器外側上的多個電觸點，其用於電接觸經封裝的微晶片元件，並從而與微晶片元件電連接；

從外側延伸到內插器內的縫隙，其中，該縫隙被分成至少兩開口，並且，開口中的至少第一開口從外側穿過內插



## 五、發明說明 (8)

器延伸，允許連接到微晶片元件上。

較佳地，該縫隙被連接相對的縫隙邊緣的跨接分割。

進一步較佳的是，具有多個縫隙，其中縫隙排列成串，從而形成在轉移模塑步驟中允許電絕緣材料通過的通道。可以提供沿通道位於兩個縫隙之間的開口，其中，該開口從外側延伸到內插器之內。

根據本發明，還提供了一種經封裝的微晶片元件，包括：

具有多個第一電觸點的微晶片元件；

內插器，該內插器具有多個第二電觸點、從外側穿過內插器延伸的縫隙、以及從外側延伸到內插器內的分隔開口；以及

電導體，該導體將第一電觸點與第二電觸點中相應的觸點電連接，

其中，內插器黏接在微晶片元件上；

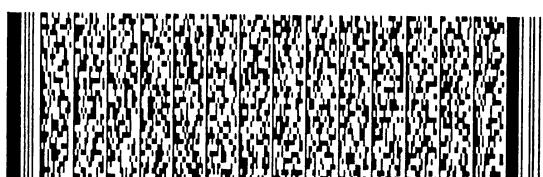
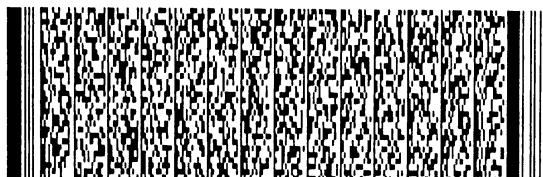
導體中至少一個在縫隙內延伸；以及

縫隙和分隔開口至少部分地填充有電絕緣材料，從而至少一個導體被固定到內插器上。

#### 發明之具體實施方式

在圖1到8中，相同的元件編號用於具有相同或相似功能的部分和特徵。

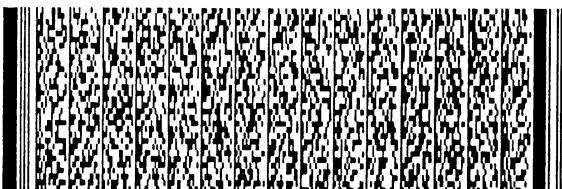
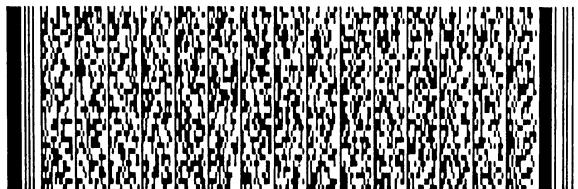
圖1示出貫穿具有微晶片元件1的佈置的橫剖面，微晶片元件1帶有內插器7和密封樹脂25。內插器7用一層黏結劑27固定到微晶片元件1上。微晶片元件1的寬度大於內插器



## 五、發明說明 (9)

7 的寬度，從而微晶片元件1的邊緣在微晶片元件/內插器佈置的兩側突出。在微晶片元件1面對內插器7的表面上，設置了晶片焊點3，在此位置上，內插器7沒有覆蓋該表面。這些晶片焊點3用作電觸點，以允許微晶片元件1接觸並電連接到內插器7上。對於每個晶片焊點3，在內插器表面(在內插器7"外側"10上)上具有至少一個電觸點(未示出)。這些觸點位於圖1中內插器面向下的表面上。這意味著晶片焊點3和內插器表面上的觸點面向相同的方向。每個晶片焊點3通過導線5電連接到這些觸點中的一個上。此外，每個觸點通過電連接(未示出)與相同內插器表面上的接觸球9電連接。這些電連接是內插器7的一部分。接觸球9用作電觸點，以允許經封裝的微晶片元件1的電連接。導線5被密封到樹脂25中，樹脂25可以通過任何適宜的方法提供，尤其是通過灌封、調配、印刷和/或轉移模塑。樹脂25不僅密封導線5，而且密封微晶片元件1和內插器7的邊緣，從而在機械上穩定封裝，並從而覆蓋並電絕緣晶片焊點3以及內插器表面上靠近側部邊緣的觸點(未示出)。

根據圖1的封裝設計代表被稱作輸入端設計(fan-in design)的一類CSP(晶片級封裝)。與圖2所示的佈置對應的設計代表另一類CSP，被稱為輸出端設計(fan-out design)。輸入端設計與輸出端設計的不同在於微晶片元件1和內插器7表面上要通過導線5或其他適宜裝置電連接的觸點的佈置。在輸入端設計中，兩組觸點在靠近微晶片元件1或內插器7側邊緣的表面區域上分佈。在輸出端設計



## 五、發明說明 (10)

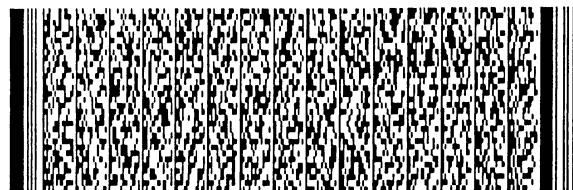
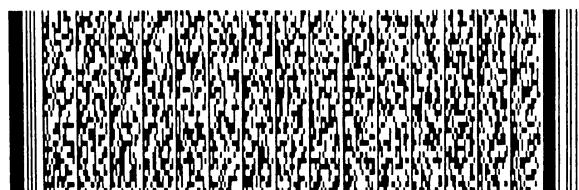
中，這些觸點設置在內插器7或微晶片元件1的位於橫剖面中心區域內的表面區域上。輸入端設計與輸出端設計的結合是可能的。

圖3示出一種輸出端設計的變型，其中微晶片元件1的側邊緣和背面（圖3中面朝上）由樹脂25覆蓋。因此，微晶片元件1由樹脂25密封。這種結構導致非常穩定的封裝。與此相反，與圖2設計對應的樹脂25不覆蓋微晶片元件1的背面。此外，在圖2的實施例中，四周樹脂25的側邊緣與內插器7的側邊緣對齊。

本發明不限於參照圖1到3所描述的設計。

圖4示出內插器7的透視圖，內插器7位於多個微晶片元件1附近以允許這些微晶片元件1在一個程序中同時或並行地封裝。與圖4對應的佈置包括至少9個要封裝的微晶片元件1，如標有虛線的封裝輪廓8所示。該佈置右手側上的部分已經被切除，以示出該佈置的剖面。

圖4佈置的內插器7為單一部分。這有利於內插器的加工，並加快多個封裝的生產。然而，可以用由多個部分構成的內插器取代。內插器7包括具有若干個縫隙區域的縫隙11，其中每個縫隙區域對應一個微晶片元件1的封裝區域。在每個封裝區域內具有一個細長的第一開口15，該開口橫剖面為細長矩形，該矩形具有倒圓的角部。第一開口15從外側（圖4中的上側）通過內插器7延伸到對應微晶片元件1的表面上。作為一個例子，對於所有微晶片元件1，以及對於這個特定微晶片元件1表面上的其他區域，在圖4

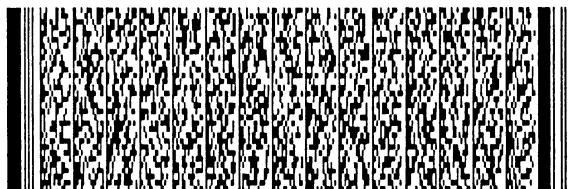
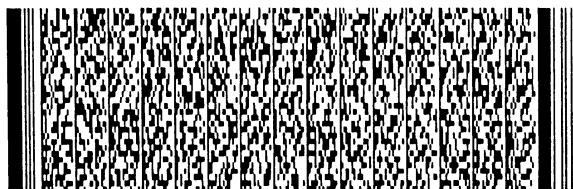


## 五、發明說明 (11)

的中心封裝的封裝區域的左手側上示出了八個晶片焊點3。內插器7位於微晶片元件表面上，從而允許從外側（上側）通過第一開口15觸及晶片焊點3。在將內插器7佈置到微晶片元件1附近之後，設置導線5或其他適宜的導電裝置，並將其連接到晶片焊點3以及相應的電內插器焊點6上，從而將晶片焊點3中的每一個與一個內插器焊點6電連接。內插器焊點6位於內插器7的面向所述外側的表面區域上。每一個內插器焊點6電連接（連接裝置未示出）到內插器表面上的每一個接觸球9上。

在圖4所示的實施例中，縫隙11或縫隙區域為臺階形，從而內插器焊點6所處的表面區域和接觸球9所處的表面區域位於不同高度上。尤其是，內插器焊點6的高度較低，從而縫隙11可以被填充至接觸球9的表面區域的高度。然而，本發明不限於這個特定實施例。相反地，內插器的其他臺階形剖面是可以的，該臺階剖面使得具有不同的表面高度。也可以提供一種內插器，在該內插器中，內插器焊點或觸點位於與接觸球或其他類型外部觸點相同的表面高度上（如對應於圖1至3的設計中所示的例子）。

縫隙區域的不同第一開口15被每兩個第一開口15之間的跨接18分隔。每個跨接18包括兩個連接條19，它們從縫隙11的一側延伸到相對的一側，從而連接沿第一開口15延伸的相對的縫隙邊緣13。在每個跨接18的兩個連接條19之間，具有第二開口16，該第二開口16也從內插器7的外側通過內插器7延伸到微晶片元件1的表面高度處。在替換實

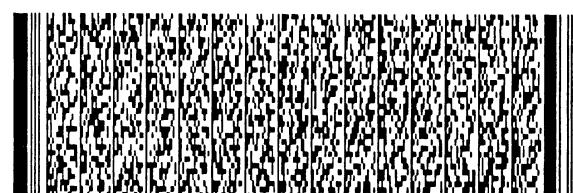
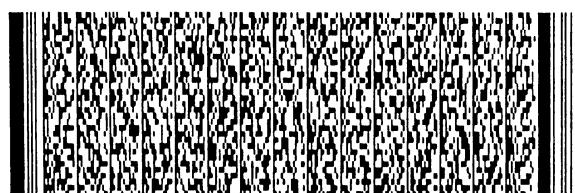


## 五、發明說明 (12)

施例中，這些第二開口中的至少一個不延伸穿過內插器，而是僅從外側延伸到內插器內。在這兩個實施例中，第二開口16用作穩定裝置，以穩定液體或熔融絕緣材料的流動，該絕緣材料被傳遞以至少局部填充縫隙11或縫隙區域。此外，連接條19用作縫隙11的橫支柱。因此，第一開口15的尺寸和在縫隙11相對側上的接觸球9之間的距離D不變，並且便於加工內插器7。

縫隙11形成用於將密封材料或填充材料供給到縫隙區域中的通道。根據圖4的實施例，該通道為細長的，並且由一系列後續的縫隙區域構成。

內插器/微晶片元件佈置的另一個實施例示於圖5和圖6中。圖5示出接觸球9所處的該佈置的接觸表面的俯視圖。內插器7由單一部分構成並為兩個微晶片元件1的封裝而設置。該佈置與輸入端設計類似，而所形成的微晶片元件1的兩個封裝在封裝之後通過沿封裝輪廓8將其分隔而分開。縫隙11為細長的，並沿內插器焊點6所處的內插器7的中心區域內的邊緣延伸。縫隙11被位於縫隙11的開口端（圖5中的頂部和底部以及圖6中的前部和後部）之間的中部的連接條19細分。連接條19不從微晶片元件1的表面高度伸向接觸球9所處的內插器7外側的表面高度（如圖6所示）。相反地，連接條19從微晶片元件1的表面高度伸向一高度，此高度大約在內插器7外側上的表面高度的高度差的三分之二處。這允許絕緣材料或其他填充或密封材料在材料從縫隙11的一個開口端供給時穿過連接條19。此

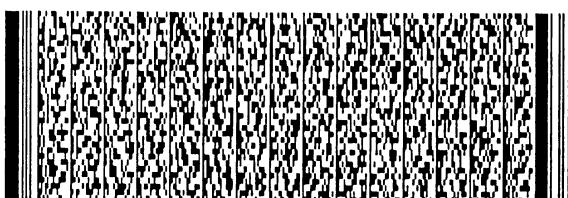
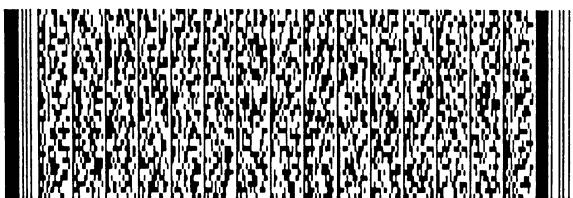


## 五、發明說明 (13)

外，縫隙11在材料通過其供給的開口端處的區域作用類似於圖4實施例中的一個第二開口16，即，它穩定了材料向連接條19另一側上的縫隙區域的流動。

圖7示意性示出一轉移模塑步驟，以進行四個微晶片元件1的封裝。在轉移模塑過程中，每兩個微晶片元件1在要被供給的材料的供應路徑上排列成串，兩個在圖7的右手側，兩個在左手側。被供給的材料的流動方向由圖7中的若干個箭頭指示。材料從材料源22通過兩條供應路徑23供給，每一條供應路徑指向每兩個微晶片元件1排列成串的兩個區域之一。

這種區域的一部分的剖面圖示於圖8中，圖8也示出了供應路徑23終了區域的一些細節。該佈置包括要用密封材料完全填充的多個空腔：縫隙11，如圖4的實施例那樣類似地被細分，但沒有臺階形剖面；周圍空腔21，它們在每個封裝的兩側上，以允許類似圖1和圖2的實施例那樣的對封裝的側部邊緣的密封；以及前側和後側空腔24、26，它們在被供給材料的供給方向上位於封裝的前和後部。前和後側空腔24、26允許封裝前和後部的密封。對於轉移模塑步驟，可以提供一個模具或多個模具，該模具至少覆蓋內插器7的定位有作為封裝的外部觸點的接觸球9的表面區域。每個內插器7為細長的，並從供應路徑23的端部區域通過兩個對齊的微晶片元件的第一和第二封裝區域延伸。每個內插器在每個微晶片元件封裝上包括一個第一開口。第一開口從內插器7的外側通過內插器7延伸到相應微晶片元件



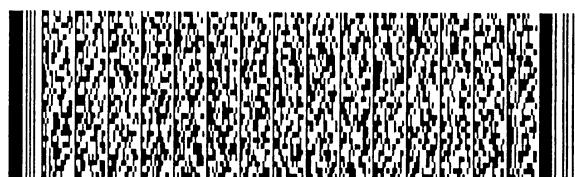
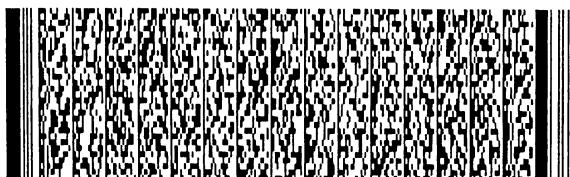
## 五、發明說明 (14)

1 的表面上。此外，內插器 7 總共包括三個分隔開口 17，它們在供給方向上位於第一微晶片元件封裝的前面、兩個微晶片元件封裝之間、以及第二微晶片元件封裝之後。所有的分隔開口 17 都從內插器 7 的外側通過內插器 7 延伸。分隔開口 17 穩定了從材料源 22 通過供應路徑 23 供給的材料的流動。此外，內插器 7 的加工和尺寸整體上由四個連接條 19 穩定，每個連接條 19 位於第一開口 15 中的一個與分隔開口 17 中的一個之間。

當來自材料源 22 的材料通過供應路徑供給時，材料在其到達第一前側空腔 24 並在其到達第一開口 15 之前，到達位於供應路徑 23 端部附近的分隔開口。因此，填充材料部分地填充這個分隔開口 17，並使其他填充材料能在第一開口 15 完全填滿之前到達周圍空腔 21。因此，在轉移模塑過程中，周圍空腔 21 可以被供給足夠的材料以在其橫向側密封微晶片元件 1 和內插器 7。類似的效果通過兩個對齊的微晶片元件 1 之間的分隔開口 17 實現。然而，應指出的是，這個特定的分隔開口 17 的長度大於微晶片元件 1 之前和微晶片元件 1 之後的分隔開口 17 的長度。通過調整分隔開口 17 的長度，並且選擇性地或替換性地調整第一開口 15 的長度，所有要被填充的空腔 15、21、24、26 的填充可以得到控制，以獲得滿意的填充效果。

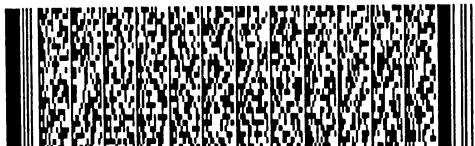
元件編號之說明

- 1 微晶片元件
- 3 電觸點



五、發明說明 (15)

- 5 密封導線
- 6 內插器焊點
- 7 內插器
- 9 接觸球
- 11 縫隙
- 13 縫隙邊緣
- 15 第一開口
- 16 第二開口
- 17 分隔開口
- 18 跨接
- 19 連接條
- 21 周圍空腔
- 22 材料源
- 23 供應路徑
- 24 前側空腔
- 25 樹脂
- 26 後側空腔
- 27 黏結劑



圖式簡單說明

將僅借助非限定性實例，並請參照所附的示意圖，描述本發明，其中：

圖1、圖2及圖3示出橫貫不同的經封裝的微晶片元件的橫剖面；

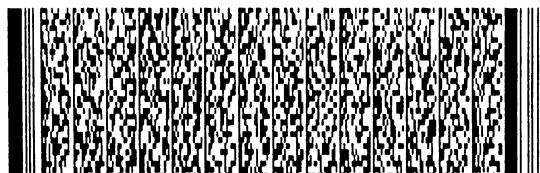
圖4示出定位在多個微晶片元件上的內插器的一部分的透視圖；

圖5示出佈置在兩個微晶片元件附近的內插器接觸表面上的視圖；

圖6示出沿線VI-VI穿過圖5的佈置的橫剖面；

圖7示意性示出用於通過轉移模塑形成微晶片封裝的密封材料的佈置；以及

圖8是圖7中的佈置的一部分的橫剖面圖。



六、申請專利範圍

內插器(7)內。

11. 一種經封裝的微晶片元件，包括：

具有多個第一電觸點(3)的微晶片元件(1)；

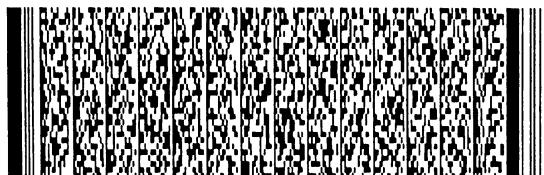
內插器(7)，該內插器具有多個第二電觸點(9)、從外側穿過內插器(7)延伸的縫隙(11)、以及從外側延伸到內插器(7)內的分隔開口(16、17)；以及

電導體(5)，該導體將第一電觸點(3)與第二電觸點(9)中相應的觸點電連接，

其中，內插器(7)黏接在微晶片元件(1)上；

導體(5)中的至少一個在縫隙(11)內延伸；以及

縫隙(11)和分隔開口(16、17)至少局部地填充有電絕緣材料(25)，從而至少一個導體(5)固定到內插器(7)上。



567594

1/3

圖 1.

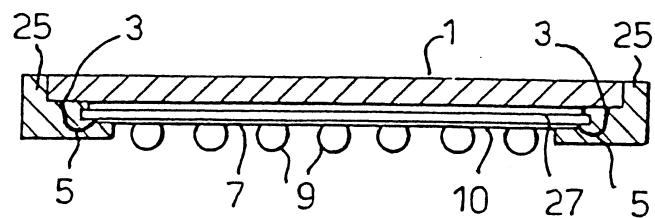


圖 2.

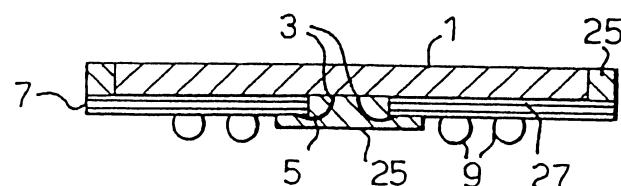


圖 3.

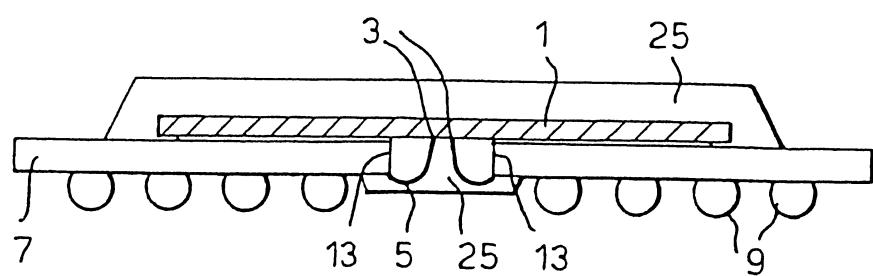


圖 4.

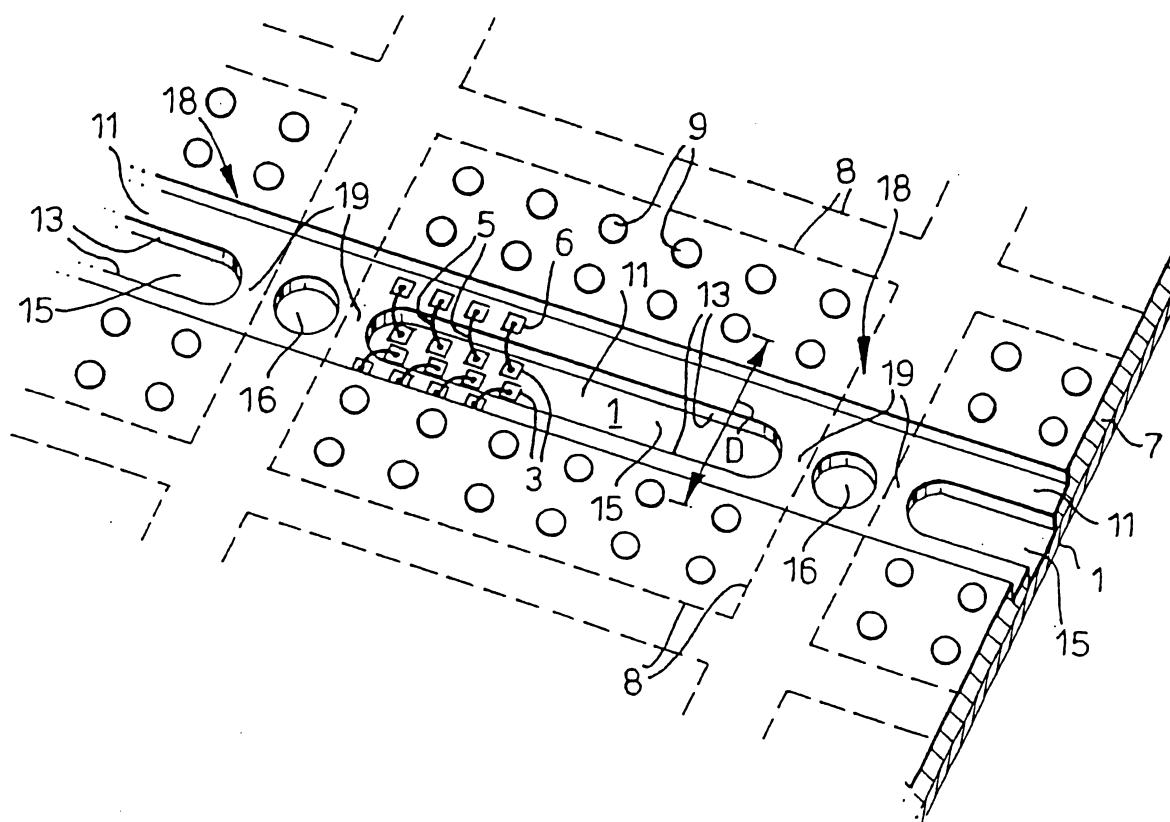
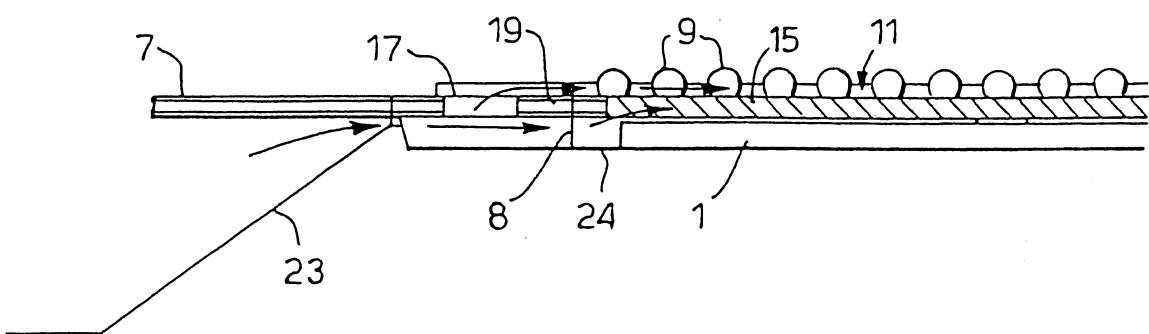
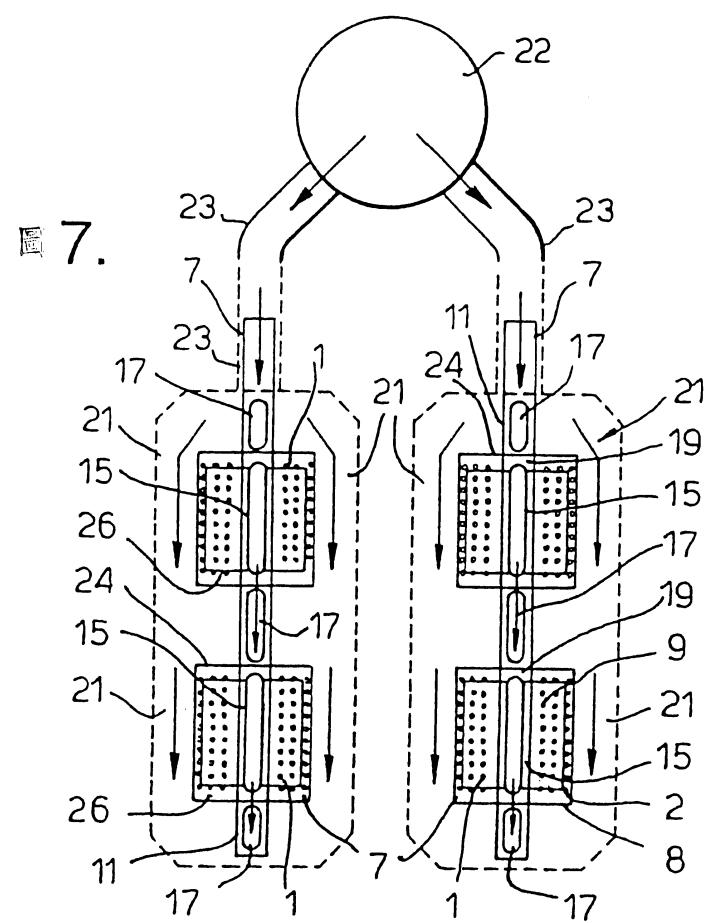
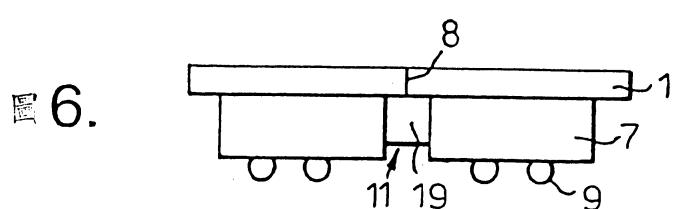
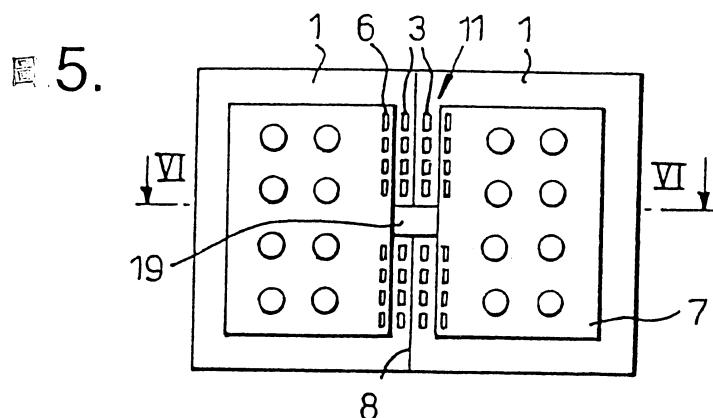


圖 8.





公 告 本

申請日期：91.4.9

92年8月4日

修正

22.2.4  
替換頁

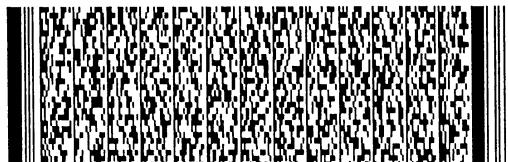
類別：H01L 23/88

(以上各欄由本局填註)

## 發明專利說明書

567594

一、 發明名稱	中文	封裝微晶片元件的方法及其所用之內插器以及藉此而封裝的微晶片元件
	英文	Method of packaging microchip devices, the interposer used therefor and the microchip device packaged thereby
二、 發明人	姓名 (中文)	1. 袁敬強
	姓名 (英文)	1. Wang Chuen Khiang
	國籍	1. 新加坡
	住、居所	1. 新加坡淡賓尼84街881座9樓98號
三、 申請人	姓名 (名稱) (中文)	1. 袁敬強
	姓名 (名稱) (英文)	1. Wang Chuen Khiang
	國籍	1. 新加坡
	住、居所 (事務所)	1. 新加坡淡賓尼84街881座9樓98號
	代表人 姓名 (中文)	1.
代表人 姓名 (英文)	1.	

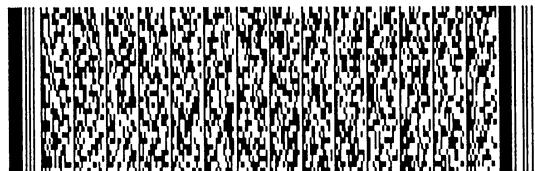


四、中文發明摘要 (發明之名稱：封裝微晶片元件的方法及其所用之內插器以及藉此而封裝的微晶片元件)

本發明揭示了一種封裝微晶片元件的方法、用於封裝的內插器、以及經封裝的微晶片元件。內插器(7)放置在微晶片元件(1)上。內插器(7)包括從定位有外部電觸點(9)的內插器表面延伸到微晶片元件(1)表面的縫隙(11)。微晶片元件表面上的電觸點(3)可通過縫隙(11)觸及，以將電觸點(3)與內插器(7)的外部電觸點(9)電連接。內插器(7)包括分隔開口或縫隙區域，尤其是由跨接(19)分隔的，該開口從定位有外部觸點(9)的內插器表面延伸到內插器(7)內。這有利於最終封裝的加工，並允許填充材料令人滿意地填充縫隙(11)。

英文發明摘要 (發明之名稱：Method of packaging microchip devices, the interposer used therefor and the microchip device packaged thereby)

A method of packaging a microchip device, an interposer for packaging, and a packaged microchip device. An interposer (7) is placed on microchip devices (1). The interposer (7) comprises an aperture (11) which extends from the interposer surface where external electrical contacts (9) are located to the surface of the microchip devices (1). Electrical contacts (3) on the microchip device surface are accessible through the aperture (11) in order to electrically connect the



四、中文發明摘要 (發明之名稱：封裝微晶片元件的方法及其所用之內插器以及藉此而封裝的  
微晶片元件)

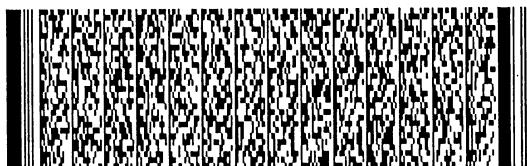
英文發明摘要 (發明之名稱：Method of packaging microchip devices, the interposer used therefor and the microchip device packaged thereby)

electrical contacts (3) with the external electrical contacts (9) of the interposer (7). The interposer (7) comprises separate openings or aperture regions, in particular separated by a bridge (19), which extend from the interposer surface where the external contacts (9) are located into the interposer (7). This facilitates the handling of the finalised package and allows for satisfactory filling of the aperture (11) with filling material.



## 六、申請專利範圍

1. 一種封裝微晶片元件(1)的方法，該方法包括：  
 提供具有第一電觸點(3)的微晶片元件(1)；  
 提供內插器(7)，該內插器具有第二電觸點(9)、從外側穿過內插器(7)延伸的縫隙(11)、以及從外側延伸到內插器(7)內的分隔開口(16、17)；  
 將內插器(7)佈置在微晶片元件(1)附近，使得第一電觸點(3)可以通過縫隙(11)從外側觸及；  
 將第一電觸點(3)與第二電觸點(9)電連接；以及  
 通過轉移模塑用電絕緣材料(25)填充縫隙(11)，其中，絕緣材料(25)從一方向供給，以在其到達縫隙(11)之前穿過分隔開口(16、17)的區域。
2. 如申請專利範圍第1項之方法，具有電連接(5)以將第一和第二觸點(3、9)電連接，其中連接(5)從微晶片元件(1)通過縫隙(11)延伸，並進一步延伸到內插器(7)外側上的縫隙(11)的外側，並且其中至少在縫隙(11)外側通過轉移模塑用絕緣材料(25)密封該連接(5)。
3. 如申請專利範圍第1或2項之方法，其中，電絕緣材料還供給到內插器(7)和/或微晶片元件(1)的外部，以至少密封內插器(7)和/或微晶片元件(1)的一部分，並且其中，分隔開口(16、17)形成所需尺寸並被佈置，使得在轉移模塑過程中，絕緣材料(25)在其到達縫隙(11)之前沿外部流動。
4. 如申請專利範圍第1或2項之方法，其中，具有多個要用電絕緣材料(25)填充的獨立縫隙(11)，其中縫隙



## 六、申請專利範圍

(11) 被排列成串，以形成在轉移模塑過程中由電絕緣材料穿過的通道，並且其中，在兩個縫隙(11)之間沿通道佈置有另外的分隔開口(16)。

5. 如申請專利範圍第1或2項之方法，其中，縫隙(11)形成至少一個沿內插器(7)外側延伸的通道，用於將絕緣材料(25)供給到縫隙(11)內部或穿過縫隙(11)的內部，並且其中，分隔開口(17)位於通道起始處附近。

6. 如申請專利範圍第5項之方法，其中，具有多個分隔開口(17)，每個分隔開口位於通道或通道之一的起始處或終了處附近。

7. 一種用於封裝微晶片元件(1)的內插器(7)，包括：

內插器(7)外側上的多個電觸點(9)，用於電接觸經封裝的微晶片元件，並與微晶片元件(1)電連接；

從外側延伸到內插器(7)內的縫隙(11)，其中，該縫隙(11)被分成至少兩種開口(15、16、17)，並且其中，開口中的至少第一開口從外側穿過內插器(7)延伸，以允許到微晶片元件(1)上的連接。

8. 如申請專利範圍第7項之內插器，其中，縫隙(11)被連接相對的縫隙邊緣(13)的跨接(18)分割。

9. 如申請專利範圍第7或8項之內插器，具有多個縫隙(11)，其中，縫隙(11)排列成串，以形成在轉移模塑步驟過程中允許電絕緣材料通過的通道。

10. 如申請專利範圍第9項之內插器，其中，開口(16)沿通道位於兩個縫隙(11)之間，其中開口(16)從外側延伸到

