



(12) 发明专利申请

(10) 申请公布号 CN 117897807 A

(43) 申请公布日 2024. 04. 16

(21) 申请号 202280058306.5

(22) 申请日 2022.09.26

(30) 优先权数据

2021-168410 2021.10.13 JP

(85) PCT国际申请进入国家阶段日

2024.02.27

(86) PCT国际申请的申请数据

PCT/JP2022/035719 2022.09.26

(87) PCT国际申请的公布数据

W02023/063064 JA 2023.04.20

(71) 申请人 罗姆股份有限公司

地址 日本

(72) 发明人 鹤见直明

(74) 专利代理机构 北京银龙知识产权代理有限公司 11243

专利代理师 陈彦 张默

(51) Int.Cl.

H01L 23/29 (2006.01)

H01L 23/31 (2006.01)

H01L 23/40 (2006.01)

H01L 21/52 (2006.01)

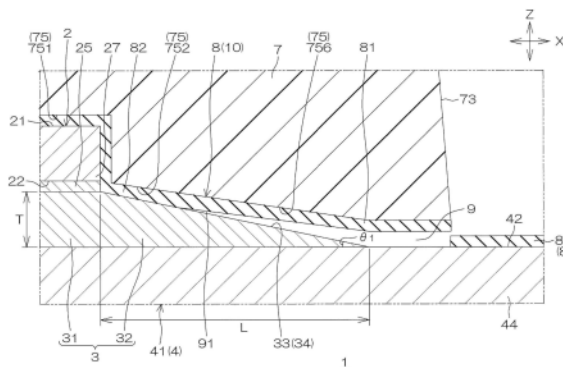
权利要求书2页 说明书14页 附图13页

(54) 发明名称

半导体装置

(57) 摘要

半导体装置包括:芯片焊盘,配置在上述芯片焊盘上的半导体元件,形成在上述芯片焊盘与上述半导体元件之间且将上述半导体元件接合于上述芯片焊盘的元件接合层,覆盖上述芯片焊盘、上述半导体元件以及上述元件接合层的密封树脂,以及形成在上述密封树脂与上述元件接合层的边界部且阻挡来自上述密封树脂的腐蚀性离子的阻挡层。也可以是,上述密封树脂具有形成上述密封树脂的周围外部形状的端面,上述芯片焊盘包含以上述密封树脂的端面为起点向上述密封树脂的外侧突出的突出部。



1. 一种半导体装置,包括:
芯片焊盘,
半导体元件,其配置在所述芯片焊盘上,
元件接合层,其形成在所述芯片焊盘与所述半导体元件之间,将所述半导体元件接合于所述芯片焊盘,
密封树脂,其覆盖所述芯片焊盘、所述半导体元件以及所述元件接合层,以及
阻挡层,其形成在所述密封树脂与所述元件接合层的边界部,阻挡来自所述密封树脂的腐蚀性离子。
2. 根据权利要求1所述的半导体装置,其中,
所述密封树脂具有形成所述密封树脂的周围外部形状的端面,
所述芯片焊盘包含以所述密封树脂的端面为起点向所述密封树脂的外侧突出的突出部。
3. 根据权利要求2所述的半导体装置,其中,
所述密封树脂具有面向所述半导体元件、所述元件接合层以及所述芯片焊盘的内部表面,
至少在所述密封树脂的内部表面与所述芯片焊盘之间,形成有从所述密封树脂的端面朝向所述半导体元件延伸的间隙,
所述阻挡层的一部分在隔着所述间隙从所述芯片焊盘浮起的状态下,密合于所述密封树脂的内部表面而被保持。
4. 根据权利要求3所述的半导体装置,其中,
所述间隙从所述密封树脂的端面沿着所述芯片焊盘以及所述元件接合层延伸,并在所述元件接合层上具有端部,
所述阻挡层包含处于隔着所述间隙从所述芯片焊盘以及所述元件接合层浮起的状态的分离部、以及在所述半导体元件的下缘角部与所述间隙的所述端部之间被夹在所述密封树脂与所述元件接合层之间的夹持部。
5. 根据权利要求4所述的半导体装置,其中,
所述元件接合层一体地包括主体部和周边部,所述主体部夹在所述芯片焊盘与所述半导体元件之间,所述周边部是形成于所述半导体元件的周围的周边部,并具有相对于所述芯片焊盘倾斜的倾斜面;
所述间隙形成为在截面观察时沿着所述芯片焊盘的表面以及所述元件接合层的倾斜面向上方翘起。
6. 根据权利要求5所述的半导体装置,其中,
所述元件接合层的倾斜面相对于所述芯片焊盘的表面以 5° 以上且 45° 以下的角度倾斜。
7. 根据权利要求1~6中任一项所述的半导体装置,其中,
所述半导体元件包括功率半导体,所述功率半导体具有第一主面和其相反侧的第二主面,在所述第一主面形成有栅极电极和源极电极,在所述第二主面形成有经由所述元件接合层与所述芯片焊盘电连接的漏极电极。
8. 根据权利要求7所述的半导体装置,其中,

所述芯片焊盘具有搭载所述半导体元件的搭载面,以及在所述搭载面的相反侧、作为漏极端子从所述密封树脂露出的安装面,

所述半导体装置还包括:

源极引线端子,其在所述密封树脂内与所述源极电极电连接并从所述密封树脂露出,以及

栅极引线端子,其在所述密封树脂内与所述栅极电极电连接并从所述密封树脂露出。

9. 根据权利要求7或8所述的半导体装置,其中,所述半导体元件形成为一边为3.0mm以上且8.0mm以下的四边形。

10. 根据权利要求7~9中任一项所述的半导体装置,其中,所述芯片焊盘具有1.0mm以上且2.0mm以下的厚度。

11. 根据权利要求1~10中任一项所述的半导体装置,其中,所述阻挡层包含氧化铝层。

12. 根据权利要求1~11中任一项所述的半导体装置,其中,所述元件接合层包括包含软钎料合金的元件接合层。

13. 根据权利要求1~12中任一项所述的半导体装置,其中,所述密封树脂包含热固性基础树脂、硅烷偶联剂以及固化促进剂。

14. 根据权利要求13所述的半导体装置,其中,

所述热固性基础树脂包含环氧树脂,

所述固化促进剂包含磷系固化促进剂。

15. 根据权利要求1~14中任一项所述的半导体装置,其中,所述芯片焊盘包含含有Cu的芯片焊盘。

16. 根据权利要求1~15中任一项所述的半导体装置,其中,所述元件接合层具有50 μm 以上且200 μm 以下的厚度。

17. 根据权利要求1~16中任一项所述的半导体装置,其中,所述阻挡层具有50nm以上且10 μm 以下的厚度。

半导体装置

技术领域

[0001] 本公开涉及半导体装置。

背景技术

[0002] 例如,专利文献1公开了一种半导体装置,其具备在元件主面形成有电极焊盘的半导体元件、搭载半导体元件且与元件背面导通的中间端子、与中间端子相邻配置且与电极焊盘导通的侧方端子、将电极焊盘与侧方端子连接的金属板、介于电极焊盘与金属板之间的接合层以及覆盖半导体元件的密封树脂,金属板具有与电极焊盘连接的元件连接部、与侧方端子连接的端子连接部以及位于元件连接部与端子连接部之间的中间部,在元件连接部形成有突起。

[0003] 现有技术文献

[0004] 专利文献

[0005] 专利文献1:日本特开2017-050441号公报

发明内容

[0006] 发明所要解决的课题

[0007] 本公开的一个实施方式提供一种能够通过抑制在元件接合层产生裂纹来抑制散热性的降低的半导体装置。

[0008] 用于解决课题的方法

[0009] 本公开的一个实施方式的半导体装置包括:芯片焊盘,配置在上述芯片焊盘上的半导体元件,形成在上述芯片焊盘与上述半导体元件之间且将上述半导体元件接合于上述芯片焊盘的元件接合层,覆盖上述芯片焊盘、上述半导体元件以及上述元件接合层的密封树脂,以及形成在上述密封树脂与上述元件接合层的边界部且阻挡来自上述密封树脂的腐蚀性离子的阻挡层。

[0010] 发明效果

[0011] 根据本公开的一个实施方式的半导体装置,能够抑制在元件接合层产生裂纹,因此能够抑制经由元件接合层的散热性的降低。

附图说明

[0012] [图1]图1是本公开的一个实施方式的半导体装置的示意性立体图。

[0013] [图2]图2是上述半导体装置的示意性主视图。

[0014] [图3]图3是上述半导体装置的示意性侧视图。

[0015] [图4]图4是上述半导体装置的示意性后视图。

[0016] [图5]图5是上述半导体装置的示意性仰视图。

[0017] [图6]图6是表示图2的VI-VI线处的截面的图。

[0018] [图7]图7是由图6的双点划线VII包围的部分的放大图。

- [0019] [图8]图8是由图7的双点划线VIII包围的部分的放大图。
- [0020] [图9]图9是上述半导体装置的制造工序的流程图。
- [0021] [图10]图10是用于说明腐蚀性离子的产生的图。
- [0022] [图11A]图11A是表示样品1的半导体装置的主要部分的SEM图像。
- [0023] [图11B]图11B是由图11A的双点划线XIB包围的部分的放大图。
- [0024] [图12A]图12A是表示样品2的半导体装置的主要部分的SEM图像。
- [0025] [图12B]图12B是由图12A的双点划线XIIB包围的部分的放大图。
- [0026] [图13]图13是用于说明样品2的半导体装置的阻挡层的SEM图像。
- [0027] [图14]图14是用于说明样品2的半导体装置的阻挡层的SEM图像。
- [0028] [图15]图15是表示温度循环试验的循环数与热阻变化率的关系的图表。

具体实施方式

[0029] 接着,参照附图详细说明本公开的实施方式。

[0030] [半导体装置1的构成]

[0031] 首先,参照图1~图8描述根据本公开的一个实施方式的半导体装置1的结构。图1是根据本公开的一个实施方式的半导体装置1的示意性立体图。在图1中,为了清楚起见,用虚线表示后述的密封树脂7,透视地示出半导体装置1的内部结构。图2是半导体装置1的示意性主视图。图3是半导体装置1的示意性侧视图。图4是半导体装置1的示意性后视图。图5是半导体装置1的示意性仰视图。图6是表示图2的VI-VI线处的截面的图。图7是由图6的双点划线VII包围的部分的放大图。图8是由图7的双点划线VIII包围的部分的放大图。

[0032] 在以下的说明中,将俯视图(图2)的上下方向定义为第一方向X,将相对于第一方向X成直角的俯视图(图2)的左右方向定义为第二方向Y。第一方向X以及第二方向Y均相对于半导体装置1、后述的半导体元件2等的厚度方向(第三方向Z)呈直角。

[0033] 半导体装置1例如是汽车电气元件等表面安装于电路基板的形式。半导体装置1包括半导体元件2、元件接合层3、焊盘端子4、引线端子5、键合线6、密封树脂7以及阻挡层8。

[0034] 半导体元件2是成为半导体装置1的功能中枢的元件(半导体芯片)。在本实施方式中,半导体元件2是功率MOSFET的分立元件(单功能半导体)。半导体元件2例如形成为一边为3.0mm以上且8.0mm以下的四边形。半导体元件2具有元件主面21(第一主面)、元件背面22(第二主面)、电极焊盘23、钝化膜24以及背面电极25。

[0035] 元件主面21是图6~图8所示的半导体元件2的上表面。参照图1,在元件主面21形成有电极焊盘23。元件背面22是图6~图8所示的半导体元件2的下表面。参照图7及图8,在元件背面22形成有背面电极25。在本实施方式中,背面电极25成为半导体元件2的漏极电极。元件主面21及元件背面22均相对于半导体元件2的厚度方向Z正交,且彼此朝向相反侧。

[0036] 参照图1,电极焊盘23包含第一电极焊盘23a及第二电极焊盘23b。电极焊盘23例如也可以由包含Al的金属形成。电极焊盘23例如也可以由包含Al-Cu合金、Al-Si合金、Al-Si-Cu合金等的金属形成。作为具体的一例,电极焊盘23也可以是由Al-Cu/Ti的层叠结构构成的焊盘。在本实施方式中,第一电极焊盘23a是半导体元件2的源极电极。在本实施方式中,第二电极焊盘23b是半导体元件2的栅极电极。第一电极焊盘23a形成为覆盖元件主面21的大致整体的大致四边形。第二电极焊盘23b形成于在第一电极焊盘23a的一边形成的凹部

26.因此,第一电极焊盘23a的面积大于第二电极焊盘23b的面积。在第一电极焊盘23a和第二电极焊盘23b连接有键合线6。

[0037] 参照图1,钝化膜24是以覆盖元件主面21的方式形成的半导体元件2的保护膜。钝化膜24例如可以是等离子体CVD法形成的 Si_3N_4 层与通过涂布形成的聚酰亚胺树脂层相互层叠而成的膜。第一电极焊盘23a和第二电极焊盘23b均从钝化膜24露出。

[0038] 参照图1、图7以及图8,元件接合层3是介于半导体元件2与焊盘端子4之间的具有导电性的构件。通过元件接合层3,半导体元件2通过芯片键合而搭载于焊盘端子4,且确保半导体元件2与焊盘端子4的导通。元件接合层3例如由软钎料合金材料、Ag烧结材料等构成。

[0039] 作为软钎料合金材料,例如可列举出高温软钎料(例如具有 268°C 以上且 305°C 以下左右的固相线温度的高温软钎料)。高温软钎料例如可以以Pb或Sn为基础材料,在该基础材料中配合有Ag、Sb、In等。例如,可以含有85wt%以上的Pb和10wt%以下的Sn,具体而言,可以为Pb-5Sn、Pb-2Sn-2.5Ag。另外,作为高温的无Pb软钎料,也可以使用Sn-Ag-Cu即SAC系软钎料。这些软钎料材料中,在半导体元件2为功率MOSFET(功率半导体)的本实施方式中,优选使用高温软钎料。如果元件接合层3是高温软钎料,则能够耐受从功率MOSFET产生的比较高的热。另外,在将表面安装型的半导体装置1安装于外部的电路基板时,需要实施再次回流处理(例如,使用SAC系软钎料进行 260°C 左右的回流处理)。如果元件接合层3为高温软钎料,则能够防止在该回流处理时熔融。

[0040] 焊盘端子4是通过与电路基板接合而构成半导体装置1与上述电路基板的导电路径的、具有导电性的构件。在本实施方式中,焊盘端子4包含芯片焊盘41。以下,除了特别必要的情况以外,将焊盘端子4作为芯片焊盘41进行说明。在本实施方式中,芯片焊盘41由包含Cu的合金构成。另外,在本实施方式中,芯片焊盘41例如具有1.0mm以上且2.0mm以下的厚度。如果芯片焊盘41具有1.0mm以上且2.0mm以下的厚度,则能够使芯片焊盘41的热阻比较低。由此,能够提高半导体装置1的散热性。

[0041] 参照图1及图6~图8,芯片焊盘41是搭载半导体元件2的部位。芯片焊盘41具有搭载面42以及安装面43。搭载面42是搭载有半导体元件2的面,安装面43是相对于搭载面42朝向相反侧的面。搭载面42是图6~图8所示的芯片焊盘41的上表面。安装面43是图6~图8所示的芯片焊盘41的下表面。搭载面42及安装面43均平坦。搭载面42和安装面43都可以被外装镀层覆盖。上述外装镀层发挥如下的功能:在通过基于回流的软钎料接合将半导体装置1表面安装于电路基板时,使软钎料良好地附着于焊盘端子4的从密封树脂7露出的部分,并且防止软钎料接合所引起的该部分的侵蚀。

[0042] 参照图7和图8,上述元件接合层3介于元件背面22(背面电极25)与搭载面42之间,芯片焊盘41经由元件接合层3而与背面电极25导通。因此,芯片焊盘41(焊盘端子4)作为半导体装置1的漏极端子发挥功能。另外,如图1~图4所示,搭载面42的一部分及安装面43均从密封树脂7露出。在芯片焊盘41中,从密封树脂7的端面(后述的树脂第一侧面73)突出的部分也可以称为芯片焊盘41的突出部44。

[0043] 在此,参照图1、图7以及图8,元件接合层3一体地包括夹在芯片焊盘41与半导体元件2之间的主体部31和形成于半导体元件2的周围的周边部32。主体部31在元件接合层3中形成芯片焊盘41与背面电极25之间的导电路径且散热路径的主路径。周边部32也可以是在

通过基于回流的软钎料接合将半导体元件2搭载于芯片焊盘41时向半导体元件2的外侧伸出的软钎料材料的剩余部分。周边部32包围半导体元件2。周边部32形成上述导电路径和上述散热路径的辅路径。由于形成有周边部32,因此能够防止由半导体元件2产生的热闷在半导体元件2的正下方,能够使其向半导体元件2的周围广泛地扩散。由此,能够提高半导体装置1的散热性。此外,元件接合层3也可以不具有周边部32而仅为主体部31,周边部32的一部分也可以在半导体元件2的端面润湿上升。

[0044] 参照图7和图8,元件接合层3的周边部32具有相对于芯片焊盘41的搭载面42倾斜的倾斜面33。倾斜面33从半导体元件2的下缘角部27的附近朝向搭载面42向下倾斜。倾斜面33是平坦的,相对于搭载面42例如以 5° 以上且 45° 以下的角度 θ_1 倾斜。需要说明的是,周边部32也可以具有从半导体元件2的下缘角部27的附近到达搭载面42的曲面状的侧面34来代替平坦的倾斜面33。另外,周边部32也可以相对于元件接合层3的厚度T(例如,50 μm 以上且200 μm 以下)具有0.1mm以上且2mm以下的长度L。

[0045] 引线端子5是通过与电路基板接合而构成半导体装置1与上述电路基板的导电路径的、具有导电性的构件。参照图1,引线端子5在第一方向X上与焊盘端子4相邻地配置,且与电极焊盘23导通。参照图1、图2、图4及图5,引线端子5包括在俯视的第二方向Y上彼此相邻的第一引线端子51及第二引线端子52。在本实施方式中,引线端子5与焊盘端子4同样地由包含Cu的合金构成。另外,在本实施方式中,引线端子5例如具有1.0mm以上且2.0mm以下的厚度。

[0046] 参照图1及图6,在第一引线端子51连接有键合线6。第一引线端子51经由键合线6与第一电极焊盘23a导通。因此,第一引线端子51是半导体装置1的源极端子。第一引线端子51具有第一焊盘部511、第一引线部512以及虚设引线部513。

[0047] 参照图1,第一焊盘部511是连接着键合线6的俯视大致四边形的部位。第一焊盘部511平坦,且整个面被密封树脂7覆盖。第一引线部512是与第一焊盘部511相连且以与第一方向X平行的方式配置的俯视大致四边形的部位。第一引线部512具有从密封树脂7露出的部分。参照图1、图3以及图6,第一引线部512的露出部分被实施了呈鸥翼状的弯曲加工。第一引线部512的前端部512a是第一引线端子51的与电路基板接合的部分。参照图1,虚设引线部513是与第一焊盘部511相连且以与第一方向X平行的方式配置的俯视大致四边形的部位。虚设引线部513从第一焊盘部511在第一方向X上与第一引线部512平行地延伸。因此,第一引线部512和虚设引线部513在第二方向Y上彼此相邻。虚设引线部513具有从密封树脂7露出的部分。虚设引线部513的露出部分为平板状。因此,虚设引线部513的前端部513a相对于第一引线部512的前端部512a位于第三方向Z的上方。由此,在将半导体装置1安装于电路基板时,虚设引线部513相对于电路基板为非接触,由密封树脂7悬臂支承。

[0048] 参照图1,在第二引线端子52连接有键合线6。第二引线端子52经由键合线6与第二电极焊盘23b导通。因此,第二引线端子52是半导体装置1的栅极端子。第二引线端子52具有第二焊盘部521及第二引线部522。

[0049] 参照图1,第二焊盘部521是连接着键合线6的俯视大致四边形的部位。第二焊盘部521平坦,且整个面被密封树脂7覆盖。第二引线部522是与第二焊盘部521相连且以与第一方向X平行的方式配置的俯视大致四边形的部位。第二引线部522具有从密封树脂7露出的部分。参照图1,第二引线部522的露出部分被弯曲加工成鸥翼状。在本实施方式中,第二引

线部522的形状与第一引线部512的形状相同。第二引线部522的前端部522a是第二引线端子52的与电路板接合的部分。

[0050] 键合线6包含第一键合线61及第二键合线62。参照图1,第一键合线61是将第一电极焊盘23a与第一引线端子51的第一焊盘部511连接的具有导电性的构件。因此,第一键合线61是半导体装置1的源极线。在本实施方式中,第一键合线61例如由Al或Al合金构成。第一键合线61例如具有250 μm 以上且500 μm 以下的直径。第二键合线62是将第二电极焊盘23b与第二引线端子52的第二焊盘部521连接的具有导电性的构件。因此,第二键合线62是半导体装置1的栅极线。在本实施方式中,第二键合线62例如由Al或Al合金构成。第二键合线62比第一键合线61细,例如具有100 μm 以上且200 μm 以下的直径。

[0051] 密封树脂7由具有电绝缘性的黑色的树脂构成。密封树脂7例如将环氧树脂等热固性树脂作为基质树脂(基础树脂),还可以含有填充材料、作为添加剂的硅烷偶联剂、固化剂、固化促进剂等。作为填充材料,例如可举出二氧化硅填料、滑石、粘土、玻璃珠、玻璃纤维等。硅烷偶联剂例如具有提高密封树脂7的有机表面与玻璃、金属等无机表面的密合性的功能。作为固化剂,例如可举出胺系固化剂、酸酐系固化剂、酚醛树脂、氨基树脂等。作为固化促进剂,例如可举出磷系固化促进剂、叔胺系固化促进剂、咪唑系固化促进剂等。在本实施方式中,使用磷系固化促进剂。

[0052] 密封树脂7覆盖焊盘端子4及引线端子5各自的一部分、半导体元件2及键合线6。密封树脂7通过使用模具的传递成型而形成。密封树脂7具有树脂主面71、树脂背面72、树脂第一侧面73、树脂第二侧面74及树脂内部表面75。

[0053] 树脂主面71是图5及图6所示的密封树脂7的上表面。树脂背面72是图5和图6所示的密封树脂7的下表面。树脂主面71及树脂背面72均相对于半导体装置1的厚度方向Z正交,且相互朝向相反侧。在本实施方式中,安装面43从树脂背面72露出。

[0054] 参照图2,树脂第一侧面73是在第一方向X上分离地形成的一对面。一对树脂第一侧面73彼此朝向相反侧。树脂第一侧面73的上端与树脂主面71相连,树脂第一侧面73的下端与树脂背面72相连。在本实施方式中,如图1所示,第一引线端子51及第二引线端子52各自的一部分从一方的树脂第一侧面73露出。另外,参照图2~图4,芯片焊盘41的突出部44从另一方的树脂第一侧面73露出。

[0055] 参照图2,树脂第二侧面74是在第二方向Y上分离地形成的一对面。一对树脂第二侧面74彼此朝向相反侧。树脂第二侧面74的上端与树脂主面71相连,树脂第二侧面74的下端与树脂背面72相连。与树脂第一侧面73不同,焊盘端子4或引线端子5不从树脂第二侧面74露出。

[0056] 树脂内部表面75也可以是密封树脂7与被密封树脂7覆盖的内部结构接触的面以及隔着后述的间隙9等空间与上述内部结构相对的面中的任一者。在此,与内部结构接触的面广泛包含在与内部结构之间未形成间隙等空间的情况,也可以同时包含与内部结构直接接触的面以及隔着阻挡层8等中间层而间接接触的面。

[0057] 参照图6~图8,树脂内部表面75也可以包括作为密封树脂7与半导体元件2的接触面的第一内部表面751、作为密封树脂7与元件接合层3的接触面的第二内部表面752、作为密封树脂7与焊盘端子4(芯片焊盘41)的接触面的第三内部表面753、作为密封树脂7与引线端子5的接触面的第四内部表面754以及作为密封树脂7与键合线6的接触面的第五内部表

面755。

[0058] 另一方面,参照图8,也可以在半导体装置1形成有从密封树脂7的端面(在本实施方式中,形成有突出部44的树脂第一侧面73)朝向半导体元件2延伸的间隙9。在本实施方式中,间隙9在截面观察时从密封树脂7的树脂第一侧面73以沿着芯片焊盘41的搭载面42以及元件接合层3的倾斜面33向上方翘起的方式延伸,在元件接合层3的倾斜面33具有前端部91。在将密封树脂7的树脂第一侧面73设为间隙9的入口时,前端部91与间隙9的终点相对应。隔着该间隙9与芯片焊盘41以及元件接合层3对置的树脂内部表面75也可以是第六内部表面756。第六内部表面756隔着间隙9与芯片焊盘41和元件接合层3分离。因此,在元件接合层3的倾斜面33上,从半导体元件2的下缘角部27到倾斜面33的中途为第二内部表面752,从倾斜面33的上述中途到芯片焊盘41的搭载面42为第六内部表面756。

[0059] 需要说明的是,也可以将树脂内部表面75中的与密封树脂7内的半导体元件2、芯片焊盘41等内部结构接触的面(在本实施方式中,第一~第五内部表面751~755)统称为树脂内部接触面,将隔着间隙9等空间而离开上述内部结构的面(在本实施方式中,第六内部表面756)统称为树脂内部分离面。

[0060] 阻挡层8由具有阻挡来自密封树脂7的腐蚀性离子与元件接合层3接触的功能的材料构成。上述腐蚀性离子是通过攻击元件接合层3而能够使之腐蚀的离子。在本实施方式中,可举出密封树脂7中本来含有的离子、因密封树脂7的构成物质发生化学变化、变质等而产生的离子。具体而言,可举出来自硅烷偶联剂的 SiO_3H 离子、来自磷系固化促进剂的 PO_3 离子、通过环氧树脂的氧化而产生的 COOH 离子等。若存在这些离子,则元件接合层3的构成物质容易离子化(例如,Pb离子化为 Pb^{2+} 离子等),元件接合层3发生电化学腐蚀,有时在元件接合层3产生空隙、裂纹。

[0061] 作为防止这种空隙、裂纹的阻挡层8的具体例,例如可举出氧化铝(Al_2O_3)、氧化硅(SiO_2)、氧化锆(ZrO_2)、五氧化钽(Ta_2O_5)、二氧化铪(HfO_2)、氧化钇(Y_2O_3)及它们的多层结构等。其中,在本实施方式中,使用 Al_2O_3 。另外,阻挡层8可以具有50nm以上且 $10\mu\text{m}$ 以下的厚度。

[0062] 参照图6~图8,阻挡层8形成为整体地覆盖密封树脂7内的半导体元件2、元件接合层3、焊盘端子4(芯片焊盘41)、引线端子5以及键合线6等内部结构。因此,在密封树脂7的内部,半导体元件2、焊盘端子4(芯片焊盘41)、元件接合层3以及引线端子5的图6~图8中的上表面以及侧面被阻挡层8覆盖。另一方面,在密封树脂7的外侧,阻挡层8不覆盖芯片焊盘41的突出部44和引线端子5的露出部分。由此,在焊盘端子4(芯片焊盘41)以及引线端子5的密封树脂7的外侧部分,确保了确保与电路板导通的导电性的端子面。

[0063] 参照图8,阻挡层8形成元件接合层3(周边部32)与密封树脂7的边界部10。阻挡层8的一部分在隔着间隙9从芯片焊盘41浮起的状态下,与密封树脂7的树脂内部表面75密接而被保持。例如,阻挡层8也可以包括隔着间隙9从芯片焊盘41以及元件接合层3浮起的状态的分离部81以及在半导体元件2的下缘角部27与间隙9的前端部91之间被夹在密封树脂7与元件接合层3之间的夹持部82。另外,密封树脂7的外侧的搭载面42上的阻挡层8也可以是以树脂第一侧面73的附近为边界而从与树脂内部表面75密合的阻挡层8(分离部81)分离的外部阻挡层83。

[0064] [半导体装置1的制造方法]

[0065] 接着,对半导体装置1的制造方法进行说明。图9是表示半导体装置1的制造工序的

一例的流程图。

[0066] 参照图9,半导体装置1的制造方法也可以主要包括部件准备工序S1、芯片键合工序S2、导线键合工序S3、阻挡层形成工序S4、树脂密封工序S5以及最终工序S6。半导体装置1的制造方法也可以包括图9中未显示的工序。

[0067] 部件准备工序S1是准备上述的半导体装置1的各构成要素的工序。例如,通过从半导体元件2的晶片切割上述晶片,生成规定大小的半导体元件2。另外,通过模具成型对焊盘端子4(芯片焊盘41)及引线端子5一体地连接的引线框进行成型。

[0068] 芯片键合工序S2是对半导体元件2进行芯片键合的工序。芯片键合工序S2例如使用公知的芯片键合机来进行,也可以称为安装工序。芯片键合工序S2是通过元件接合层3将半导体元件2与芯片焊盘41导通接合的工序。具体而言,在芯片焊盘41的搭载面42涂布膏状的接合材料(例如,软钎膏、Ag膏等),经由该接合材料载置半导体元件2。然后,使炉内的气氛温度上升至接合材料的熔点(例如,在高温软钎料的情况下为300℃以上且390℃以下)以上,使接合材料溶解。然后,使炉内的气氛温度下降至常温(接合材料的熔点以下),使接合材料固化而形成元件接合层3。由此,半导体元件2与芯片焊盘41导通接合。

[0069] 导线键合工序S3是将第一键合线61及第二键合线62接合的工序。导线键合工序S3例如使用公知的导线键合机来进行。导线键合工序S3包含使用上述导线键合机来进行第一键合线61的一端与第一电极焊盘23a的导线键合以及第一键合线61的另一端与第一焊盘部511的导线键合的工序。具体而言,首先,使导线的前端部从导线键合机的毛细管突出,使其熔化,使导线的前端部成为球状。然后,将该前端部按压于第一电极焊盘23a。接着,一边从毛细管拉出导线一边使毛细管移动,将导线按压于第一焊盘部511。接着,一边用毛细管的夹持器按压导线,一边抬起毛细管,切断导线。由此,形成第一键合线61,第一电极焊盘23a与第一焊盘部511导通连接。通过同样的方法,导线键合工序S3包含如下工序:使用上述导线键合机,进行第二键合线62的一端与第二电极焊盘23b的导线键合以及第二键合线62的另一端与第二焊盘部521的导线键合。

[0070] 在本实施方式中,也可以全部的导线接合部为楔形接合。楔形接合是通过将导线按压至规定的位置并切断导线而形成。需要说明的是,为了方便,也可以根据导线的接合顺序,将各导线接合部区别为第一接合及第二接合。在导线键合工序S3中,在第一电极焊盘23a及第二电极焊盘23b进行第一接合,在第一焊盘部511及第二焊盘部521进行第二接合。需要说明的是,也可以在第一焊盘部511及第二焊盘部521进行第一接合,在第一电极焊盘23a及第二电极焊盘23b进行第二接合。

[0071] 阻挡层形成工序S4是用阻挡层8覆盖半导体元件2、元件接合层3、焊盘端子4(芯片焊盘41)、引线端子5以及键合线6的工序。阻挡层形成工序S4例如通过公知的成膜法进行。在本实施方式中,通过离子镀法、溅射法等形成 Al_2O_3 膜。阻挡层8的成膜温度例如可以为室温以上且300℃以下。

[0072] 树脂密封工序S5是形成密封树脂7并进行半导体装置1的封装的工序。即,树脂密封工序S5是形成上述形状的密封树脂7的工序。树脂密封工序S5例如通过使用模具的公知的传递模塑成型来进行。具体而言,在形成阻挡层8后,将键合有半导体元件2的引线框设置于模具成型机,使流动化的环氧树脂流入模具,进行模塑成型。然后,使环氧树脂固化,取出成型完毕的引线框。然后,通过去除多余的树脂、毛刺等,整形为上述密封树脂7的形状。

[0073] 最终工序S6是使半导体装置1成为图1所示的形状,将半导体装置1精加工成能够出货的产品的工序。最终工序S6例如进行密封树脂7的去毛刺工序、切断在密封树脂7的外部露出的引线框的不需要部分的切断工序、用于提高在密封树脂7的外部露出的引线框相对于弯曲的强度、提高向电路板等安装时的软钎料润湿性、防止生锈等的外装处理工序、该外装处理工序前的清洗工序、将在密封树脂7的外部露出的引线框弯曲成规定的形状的引线加工工序、将公司名、产品名、批号等刻印于封装的刻印工序以及判别产品的良/不需要的检查/筛选工序等。需要说明的是,这些工序只要根据最终的半导体装置1的规格而适当实施即可。另外,在上述去毛刺工序、上述清洗工序中,将形成在露出于密封树脂7的外部的引线端子5上的阻挡层8去除,露出引线端子5的外装面。通过结束该最终工序S6,完成图1所示的半导体装置1。

[0074] [腐蚀性离子的产生的验证]

[0075] 图10是用于验证在密封树脂7与元件接合层3的边界部10产生腐蚀性离子的图。在此,将具有省略了上述半导体装置1的阻挡层8的结构样品1的半导体装置作为观察对象。图10用线图表示样品1中的密封树脂7与元件接合层3的边界部10的光学显微镜图像以及基于飞行时间型二次离子质谱法(TOF-SIMS:Time-of-Flight Secondary Ion Mass Spectrometry)的分析结果图像。样品1中,密封树脂7是至少含有作为添加剂的硅烷偶联剂和磷系固化促进剂以及作为填充材料11的二氧化硅填料的环氧树脂,元件接合层3是由Pb-2Sn-2.5Ag构成的高温软钎料。

[0076] 在图10中,最左侧的图块是与光学显微镜图像对应的图,除此以外的图块是将TOF-SIMS的分析结果按包含Si离子、Pb离子、 SiO_3H 离子、 PO_3 离子以及COOH离子的每个检测片段进行表示的图。各检测片段的图均与光学显微镜图像同样地表示边界部10的分析结果,但为了清楚起见,省略密封树脂7及元件接合层3的附图标记来表示。

[0077] 另外,图10中,上段的各图表示样品1的半导体装置的组装后(刚制造后)且实施温度循环试验(TC)前的状态。另一方面,下段的各图表示对样品1的半导体装置实施温度循环试验(TC)后的状态。温度循环试验如下进行:将组装后的半导体装置按照IPC/JEDEC J-STD-020实施暴露于MSL1(Moisture Sensitivity Level 1(潮湿敏感等级1))的环境下的前处理试验后,在 $-55^\circ\text{C} \sim 150^\circ\text{C}$ 之间将升降温反复进行1000个循环。

[0078] 其结果是,参照下段的光学显微镜的图,确认了在元件接合层3发生腐蚀,对于边界部10在元件接合层3侧产生空隙14以及裂纹12。进一步验证的结果可知,该空隙14和裂纹12的产生要因除了受到温度循环试验时在边界部10产生的热应力(拉伸应力)的影响以外,还在边界部10产生腐蚀性离子(腐蚀性化学种),与该腐蚀性离子的腐蚀性作用有关。

[0079] 例如,参照与图10的下段的Pb离子、 SiO_3H 离子、 PO_3 离子以及COOH离子对应的图块,对在TOF-SIMS中确认了各离子分布的分布区域13标注点状阴影。由这些图块确认到,作为腐蚀性离子的 SiO_3H 离子、 PO_3 离子和COOH离子广泛地分布在产生了空隙14和裂纹12的区域,由此高温软钎料的Pb发生离子化而进行腐蚀。例如,认为 SiO_3H 离子是以密封树脂7中的硅烷偶联剂为来源, PO_3 离子是以密封树脂7中的磷系固化促进剂为来源,COOH离子是通过密封树脂7的环氧树脂氧化而生成的。即,认为在容易因温度循环试验时的热应力而产生空隙14和裂纹12的条件一致的情况下,由于在边界部10产生了腐蚀性离子,从而破坏了元件接合层3(软钎料合金)的合金的组成平衡,加速了空隙14和裂纹12的产生。

[0080] 需要说明的是,虽然在此未图示,但对于具有与Pb-2Sn-2.5Ag不同的Sn组成及Ag组成的高温Pb软钎料(Pb软钎料合金)、作为Sn-Ag-Cu的SAC系的高温无Pb软钎料(无Pb软钎料合金)也进行了同样的验证,结果确认了图10所示的空隙14及裂纹12的产生。由此,可以说在元件接合层3为合金的情况下,容易产生由应力和腐蚀引起的裂纹。

[0081] [半导体装置1的效果]

[0082] 接下来,将参照图11A、图11B至图15描述根据本公开的实施方式的半导体装置1的效果。图11A是表示样品1的半导体装置的主要部分的SEM图像。图11B是由图11A的双点划线XIB包围的部分的放大图。图12A是表示样品2的半导体装置的主要部分的SEM图像。图12B是由图12A的双点划线XIIB包围的部分的放大图。图13是用于说明样品2的半导体装置的阻挡层8的SEM图像。图14是用于说明样品2的半导体装置的阻挡层8的SEM图像。图15是表示温度循环试验的循环数与热阻变化率的关系的图表。

[0083] 在上述中,参照图10,对由样品1中的腐蚀性离子引起的元件接合层3的空隙、裂纹产生机理进行了说明。在样品1中,由于省略了阻挡层8,因此产生了空隙14和裂纹12,但以下通过样品1与样品2的比较来说明阻挡层8抑制裂纹12的产生。作为与样品1的比较对象的样品2除了在密封树脂7与芯片焊盘41(焊盘端子4)及元件接合层3之间具备阻挡层8(Al_2O_3 层)以外,具有与样品1相同的结构。如图13所示,在样品2中,能够确认夹在密封树脂7与元件接合层3之间的阻挡层8。即,样品2的整体结构与图1~图8所示的结构相同。

[0084] 而且,图11A、图11B(样品1)和图12A、图12B(样品2)均是实施750个循环的上述温度循环试验后的SEM图像。首先,参照图11A、图11B,在样品1中未形成阻挡层8,因此在密封树脂7与元件接合层3的边界部10确认到大的空隙14和从空隙14向元件接合层3的内部延伸的裂纹12。空隙14及裂纹12遍及元件接合层3的倾斜面33的整体而分布,进而,裂纹12在半导体元件2的正下方以将半导体元件2与元件接合层3的导电路径及散热路径分割的方式在横向上较长地延伸。另外,虽然省略了图示,但当以彩色图像观察SEM图像时,密封树脂7的边界部10附近的部分大幅变色。认为这是因为密封树脂7的一部分被经由空隙14侵入到密封树脂7的内部的氧、水分氧化。

[0085] 与此相对,参照图12A、图12B,即使在实施750个循环的温度循环试验后,也未确认到明显的空隙14、裂纹12的产生。另一方面,在密封树脂7与元件接合层3之间形成有由界面剥离引起的间隙9,但该剥离在元件接合层3的倾斜面33的中途停止。进而,如图14所示,确认了在间隙9中,阻挡层8以从芯片焊盘41浮起的状态密合于密封树脂7的树脂内部表面而被保持(也一并参照图8)。另外,在样品2的密封树脂7中,在温度循环试验后也无法确认样品1中可见的那样的变色。

[0086] 这样,根据本实施方式的半导体装置1,由于在密封树脂7与元件接合层3之间形成有阻挡层8,因此能够防止腐蚀性离子与元件接合层3的接触。由此,能够抑制元件接合层3的腐蚀,能够抑制元件接合层3在强度上变得脆弱。其结果是,即使对元件接合层3施加应力,也能够抑制在元件接合层3产生裂纹,因此能够抑制经由元件接合层3的散热性的降低。

[0087] 特别是,在功率半导体中,需要流过大电流(例如,数10A~100A),因此优选电阻值尽可能低。为了低电阻化,例如,存在构成半导体装置1的各种构件(例如,焊盘端子4、引线端子5、键合线6等)变大的倾向,其结果是,从这些构件传递到元件接合层3的应力容易变大。因此,由于该应力,元件接合层3容易产生裂纹。与此相对,根据半导体装置1,能够通过

阻挡层8抑制元件接合层3的腐蚀,能够抑制元件接合层3在强度上变得脆弱。因此,即使对元件接合层3施加大的应力,也能够抑制在大范围内产生裂纹。

[0088] 进而,半导体装置1经由作为漏极端子的焊盘端子4(芯片焊盘41)而表面安装于电路基板等。表面安装型的半导体装置1通过将用于附着于电路基板的接合材料(例如,无Pb软钎料等用于附着的膏)回流而安装。与以流动方式安装的具有引脚端子的半导体装置相比,经表面安装的半导体装置1容易从用于附着的接合材料经由芯片焊盘41对元件接合层3施加热应力。然而,根据半导体装置1,如上所述,通过阻挡层8,能够抑制元件接合层3在强度上变得脆弱。因此,能够抑制由施加于元件接合层3的热应力引起的裂纹的产生,因此能够提供具有高散热可靠性的功率半导体。

[0089] 另外,如图8所示,在突出部44的基端部形成有从密封树脂7的树脂第一侧面73通向密封树脂7的内部的间隙9。即,在密封树脂7的树脂内部表面75与芯片焊盘41之间形成有间隙9,是氧、水分容易进入密封树脂7的内部的环境。因此,氧进入密封树脂7与元件接合层3之间,密封树脂7(环氧树脂)的一部分氧化,有可能形成产生腐蚀性离子的环境。然而,阻挡层8密合于密封树脂7的树脂内部表面75。由此,即使氧、水分侵入间隙9,也能够有效地防止密封树脂7与氧、水分的接触,抑制源自密封树脂7的腐蚀性离子的产生。

[0090] 另外,当在比半导体元件2的下缘角部27靠半导体元件2的内侧的区域中在元件接合层3产生裂纹时,该裂纹可能成为从半导体元件2向正下方的芯片焊盘41传递热的散热热阻。例如,如图11A所示,这种裂纹相当于在半导体元件2的正下方以将半导体元件2与元件接合层3的导电路径及散热路径分割的方式沿横向较长地延伸的裂纹12。与此相对,根据半导体装置1,从密封树脂7的树脂第一侧面73延伸的间隙9未到达半导体元件2的下缘角部27。因此,例如,即使来自半导体装置1的外部的腐蚀性离子侵入间隙9,也能够至少在半导体元件2的下缘角部27附近防止在元件接合层3产生裂纹。其结果是,能够抑制经由元件接合层3的散热性的降低。

[0091] [抑制散热性降低的验证]

[0092] 图15是关于样品1和样品2示出温度循环试验的循环数与热阻变化率的关系的图表。参照该图15,验证通过阻挡层8的形成将散热性抑制到何种程度。在图15中,关于上述的样品1和样品2,示出了相对于实施温度循环试验前的半导体装置的热阻(0%)的、循环数为300、500、750和1000时的热阻变化率。

[0093] 首先,在样品1的情况下,半导体装置的热阻变化率从进行了大约200个循环附近开始变高,从超过500个循环附近起急剧变高。另一方面,在样品2的情况下,即使在进行了500个循环的情况下热阻也几乎没有变化。另外,在样品2中,热阻变化率从超过500个循环附近起开始上升,但1000个循环时的热阻变化率为10%左右,与样品1的30%左右相比,能够维持非常低的热阻率。根据该验证结果可知,通过形成阻挡层8,能够抑制在元件接合层3产生裂纹,能够抑制散热性的降低。

[0094] 对本公开的实施方式进行了说明,但本公开也能够以其他方式实施。

[0095] 本公开的实施方式在所有方面都是例示而不应被限定性地解释,意图在所有方面都包含变更。

[0096] 能够从本说明书以及附图的记载中提取以下附记的特征。

[0097] [附记1-1]

[0098] 一种半导体装置(1),包括:芯片焊盘(41),配置在上述芯片焊盘(41)上的半导体元件(2),形成在上述芯片焊盘(41)与上述半导体元件(2)之间且将上述半导体元件(2)与上述芯片焊盘(41)接合的元件接合层(3),覆盖上述芯片焊盘(41)、上述半导体元件(2)以及上述元件接合层(3)的密封树脂(7),以及形成在上述密封树脂(7)与上述元件接合层(3)的边界部(10)且阻挡来自上述密封树脂(7)的腐蚀性离子的阻挡层(8)。

[0099] 根据该构成,由于在密封树脂(7)与元件接合层(3)之间形成有阻挡层(8),因此能够防止腐蚀性离子与元件接合层(3)的接触。由此,能够抑制元件接合层(3)的腐蚀,能够抑制元件接合层(3)在强度上变得脆弱。其结果是,即使对元件接合层(3)施加应力,也能够抑制在元件接合层(33)产生裂纹(312),因此能够抑制经由元件接合层(33)的散热性的降低。

[0100] [附记1-2]

[0101] 根据附记1-1所述的半导体装置(1),其中,上述密封树脂(7)具有形成上述密封树脂(7)的周围外部形状的端面(73、74),上述芯片焊盘(41)包含以上述密封树脂(7)的端面(73、74)为起点向上述密封树脂(7)的外侧突出的突出部(44)。

[0102] 根据该构成,在突出部(44)的基端部形成有从密封树脂(7)的端面(73、74)通向密封树脂(7)的内部的部分。因此,氧、水分进入密封树脂(7)与元件接合层(3)之间,密封树脂(7)的构成物质氧化,有可能形成产生腐蚀性离子的环境。然而,根据该构成,由于形成有阻挡层(8),因此也能够阻挡这种腐蚀性离子。

[0103] [附记1-3]

[0104] 根据附记1-2所述的半导体装置(1),其中,上述密封树脂(7)具有面向上述半导体元件(2)、上述元件接合层(3)以及上述芯片焊盘(41)的内部表面(75),至少在上述密封树脂(7)的内部表面(75)与上述芯片焊盘(41)之间,形成有从上述密封树脂(7)的端面(73、74)朝向上述半导体元件(2)延伸的间隙(9),上述阻挡层(8)的一部分在隔着上述间隙(9)从上述芯片焊盘(41)浮起的状态下,密合于上述密封树脂(7)的内部表面(75)而被保持。

[0105] 根据该构成,在密封树脂(7)的内部表面(75)与芯片焊盘(41)之间形成有间隙(9),是氧、水分容易进入密封树脂(7)的内部的环境,但阻挡层(8)密合于密封树脂(7)的内部表面(75)。由此,即使氧、水分侵入间隙(9),也能够有效地防止密封树脂(7)与氧、水分的接触,抑制源自密封树脂(7)的腐蚀性离子的产生。

[0106] [附记1-4]

[0107] 根据附记1-3所述的半导体装置(1),其中,上述间隙(9)从上述密封树脂(7)的端面(73、74)沿着上述芯片焊盘(41)以及上述元件接合层(3)延伸,在上述元件接合层(3)上具有端部(91),上述阻挡层(8)包括分离部(81)以及夹持部(82),上述分离部(81)处于隔着上述间隙(9)从上述芯片焊盘(41)以及上述元件接合层(3)浮起的状态,上述夹持部(82)在上述半导体元件(2)的下缘角部(27)与上述间隙(9)的上述端部(91)之间被夹在上述密封树脂(7)与上述元件接合层(3)之间。

[0108] 例如,若在比半导体元件(2)的下缘角部(27)更靠半导体元件(2)的内侧区域在元件接合层(3)产生裂纹(12),则该裂纹(12)可能成为从半导体元件(2)向正下方的芯片焊盘(41)传递热的散热热阻。与此相对,根据该构成,从密封树脂(7)的端面(73、74)延伸的间隙(9)未到达半导体元件(2)的下缘角部(27)。因此,例如,即使来自外部的腐蚀性离子侵入间隙(9),也能够至少在半导体元件(2)的下缘角部(27)附近防止在元件接合层(3)产生裂纹

(12)。其结果是,能够抑制经由元件接合层(3)的散热性的降低。

[0109] 进而,元件接合层(3)隔着阻挡层(8)(夹持部(82))与密封树脂(7)密合,因此能够减轻施加于元件接合层(3)的应力。通过隔着阻挡层8的密封树脂(7)与元件接合层(3)的密合,也能够抑制在元件接合层(3)产生裂纹(12)。

[0110] [附记1-5]

[0111] 根据附记1-4所述的半导体装置(1),其中,上述元件接合层(3)一体地包含主体部(31)与周边部(32),主体部(31)夹在上述芯片焊盘(41)与上述半导体元件(2)之间,周边部(32)形成于上述半导体元件(2)的周围且具有相对于上述芯片焊盘(41)倾斜的倾斜面(33),上述间隙(9)形成为在截面观察时沿着上述芯片焊盘(41)的表面(42)和上述元件接合层(3)的倾斜面(33)向上方翘起。

[0112] [附记1-6]

[0113] 根据附记1-5所述的半导体装置(1),其中,上述元件接合层(3)的倾斜面(33)相对于上述芯片焊盘(41)的表面(42)以 5° 以上 45° 以下的角度(θ_1)倾斜。

[0114] [附记1-7]

[0115] 根据附记1-1~附记1-6中任一项所述的半导体装置(1),其中,上述半导体元件(2)包括功率半导体,该功率半导体具有第一主面(21)及其相反侧的元件背面(22),在上述第一主面(21)形成有栅极电极(23b)及源极电极(23a),在上述元件背面(22)形成有经由上述元件接合层(3)与上述芯片焊盘(41)电连接的漏极电极(25)。

[0116] 作为半导体装置(1)的各种可靠性试验之一,有温度循环试验。功率半导体由于需要流过大电流,因此优选电阻值尽可能低。为了低电阻化,例如,存在构成半导体装置(1)的各种构件(例如,外部端子、内部引线等)变大的倾向,其结果是,从这些构件向元件接合层(3)传递的应力容易变大。因此,由于该应力,元件接合层(3)容易产生裂纹(12)。与此相对,根据该构成,能够通过阻挡层(8)抑制元件接合层(3)的腐蚀,能够抑制元件接合层(3)在强度上变得脆弱。因此,即使对元件接合层(3)施加大的应力,也能够抑制在大范围内产生裂纹(12)。

[0117] [附记1-8]

[0118] 根据附记1-7所述的半导体装置(1),其中,上述芯片焊盘(41)具有搭载上述半导体元件(2)的搭载面(42)以及在上述搭载面(42)的相反侧作为漏极端子(4)从上述密封树脂(7)露出的安装面(43),上述半导体装置(1)还包括在上述密封树脂(7)内与上述源极电极(23a)电连接且从上述密封树脂(7)露出的源极引线端子(51)以及在上述密封树脂(7)内与上述栅极电极(23b)电连接且从上述密封树脂(7)露出的栅极引线端子(52)。

[0119] 根据该构成,能够经由作为漏极端子(4)的芯片焊盘(41)将半导体装置(1)表面安装于电路基板等。表面安装型的半导体装置(1)通过将用于附着于电路基板的接合材料(例如用于附着的膏)回流来安装。在表面安装的半导体装置(1)中,与以流动方式安装的具有引脚端子的半导体装置相比,容易从用于附着的接合材料经由芯片焊盘(41)对元件接合层(3)施加应力。然而,根据该构成,如上所述,能够利用阻挡层(8)抑制由施加于元件接合层(3)的应力引起的裂纹(12)的产生,因此能够提供具有高散热可靠性的功率半导体。

[0120] [附记1-9]

[0121] 根据附记1-7或附记1-8所述的半导体装置(1),其中,上述半导体元件(2)形成为

一边为3.0mm以上且8.0mm以下的四边形。

[0122] [附记1-10]

[0123] 根据附记1-7~附记1-9中任一项所述的半导体装置(1),其中,上述芯片焊盘(41)具有1.0mm以上且2.0mm以下的厚度。

[0124] 根据该构成,芯片焊盘(41)具有1.0mm以上且2.0mm以下的厚度,因此能够使芯片焊盘(41)的热阻比较低。由此,能够提高半导体装置(1)的散热性。

[0125] [附记1-11]

[0126] 根据附记1-1~附记1-10中任一项所述的半导体装置(1),其中,上述阻挡层(8)包含氧化铝层。

[0127] [附记1-12]

[0128] 根据附记1-1~附记1-11中任一项所述的半导体装置(1),其中,上述元件接合层(3)包括包含软钎料合金的元件接合层(3)。

[0129] 例如,在元件接合层(3)为软钎料合金的情况下,若元件接合层(3)的构成金属与腐蚀性离子发生部分反应,则合金的组成平衡被破坏,元件接合层(3)有可能容易腐蚀。然而,根据该构成,能够通过阻挡层(8)阻挡腐蚀性离子与元件接合层(3)的接触,因此能够抑制合金的组成平衡被破坏。其结果是,能够抑制元件接合层(3)在强度上变得脆弱。

[0130] [附记1-13]

[0131] 根据附记1-1~附记1-12中任一项所述的半导体装置(1),其中,上述密封树脂(7)包含热固性基础树脂、硅烷偶联剂和固化促进剂。

[0132] [附记1-14]

[0133] 根据附记1-13所述的半导体装置(1),其中,上述热固性基础树脂包含环氧树脂,上述固化促进剂包含磷系固化促进剂。

[0134] [附记1-15]

[0135] 根据附记1-1~附记1-14中任一项所述的半导体装置(1),其中,上述芯片焊盘(41)包含含有Cu的芯片焊盘(41)。

[0136] [附记1-16]

[0137] 根据附记1-1~附记1-15中任一项所述的半导体装置,其中,上述元件接合层(3)具有50 μm 以上且200 μm 以下的厚度。

[0138] [附记1-17]

[0139] 根据附记1-1~1-16中任一项所述的半导体装置,其中,上述阻挡层(8)具有50nm以上且10 μm 以下的厚度。

[0140] 本申请对应于2021年10月13日向日本专利局提出的日本特愿2021-168410号,该申请的全部公开内容通过引用而并入本文中。

[0141] 附图标记说明

[0142] 1:半导体装置,2:半导体元件,3:元件接合层,4:焊盘端子,5:引线端子,6:键合线,7:密封树脂,8:阻挡层,9:间隙,10:边界部,11:填充材料,12:裂纹,13:分布区域,14:空隙,21:元件主面,22:元件背面,23:电极焊盘,23a:第一电极焊盘,23b:第二电极焊盘,24:钝化膜,25:背面电极,26:凹部,27:下缘角部,31:主体部,32:周边部,33:倾斜面,34:侧面,41:芯片焊盘,42:搭载面,43:安装面,44:突出部,51:第一引线端子,52:第二引线端子,61:

第一键合线,62:第二键合线,71:树脂主面,72:树脂背面,73:树脂第一侧面,74:树脂第二侧面,75:树脂内部表面,81:分离部,82:夹持部,83:外部阻挡层,91:前端部,511:第一焊盘部,512:第一引线部,512a:前端部,513:虚设引线部,513a:前端部,521:第二焊盘部,522:第二引线部,522a:前端部,751:第一内部表面,752:第二内部表面,753:第三内部表面,754:第四内部表面,754:第五内部表面,755:第五内部表面,756:第六内部表面,S1:部件准备工序,S2:芯片键合工序,S3:导线键合工序,S4:阻挡层形成工序,S5:树脂密封工序,S6:最终工序,X:第一方向,Y:第二方向,Z:第三方向。

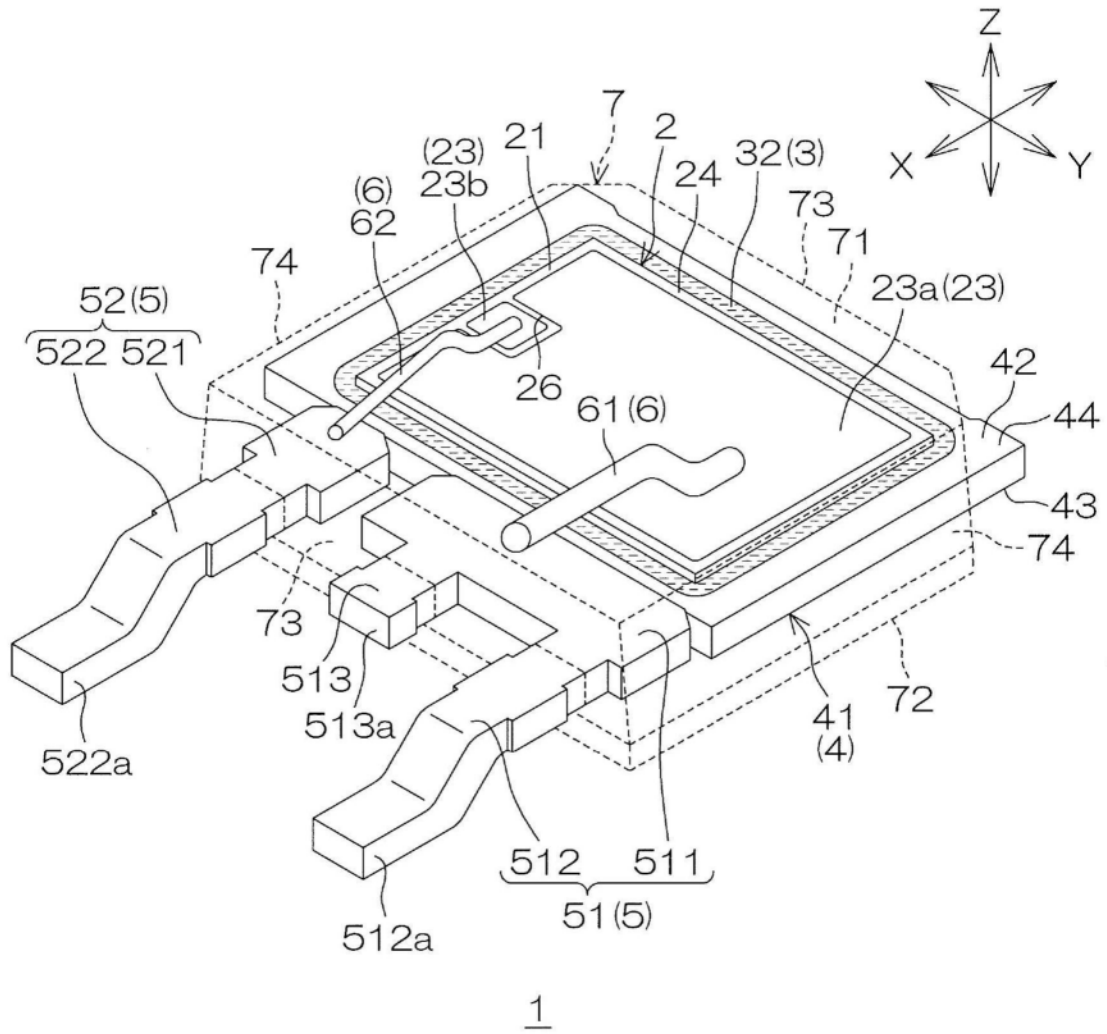


图1

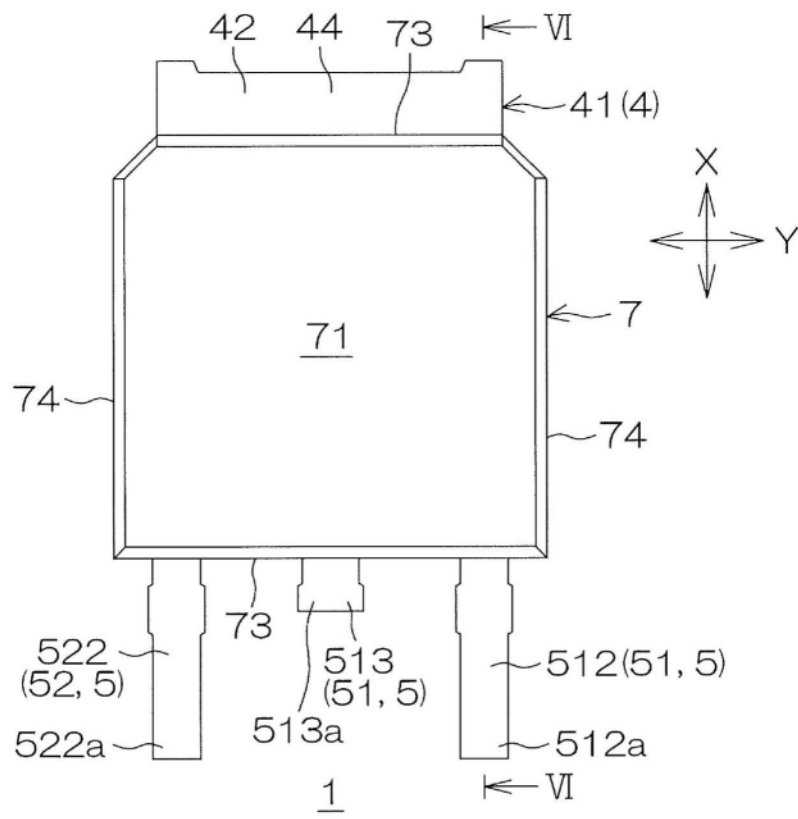


图2

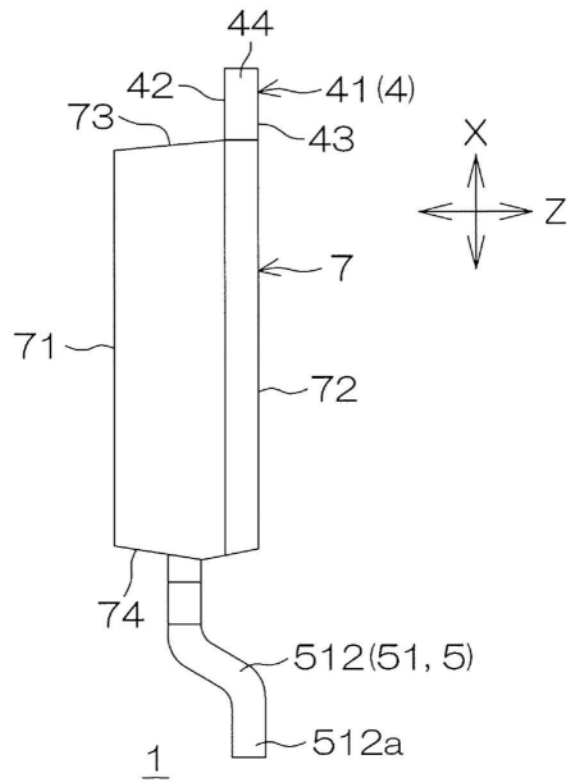


图3

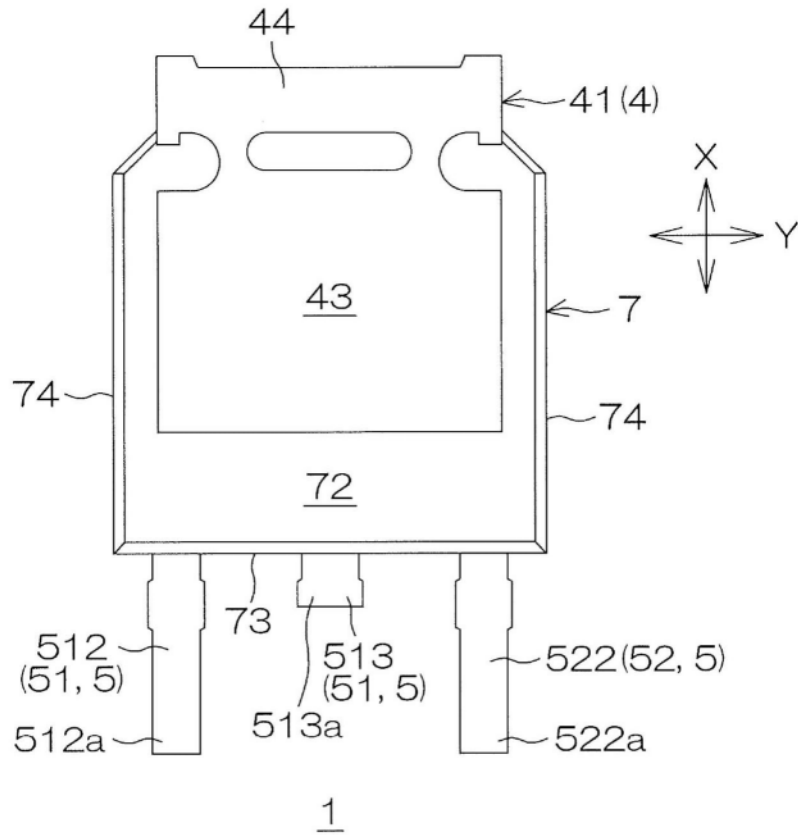


图4

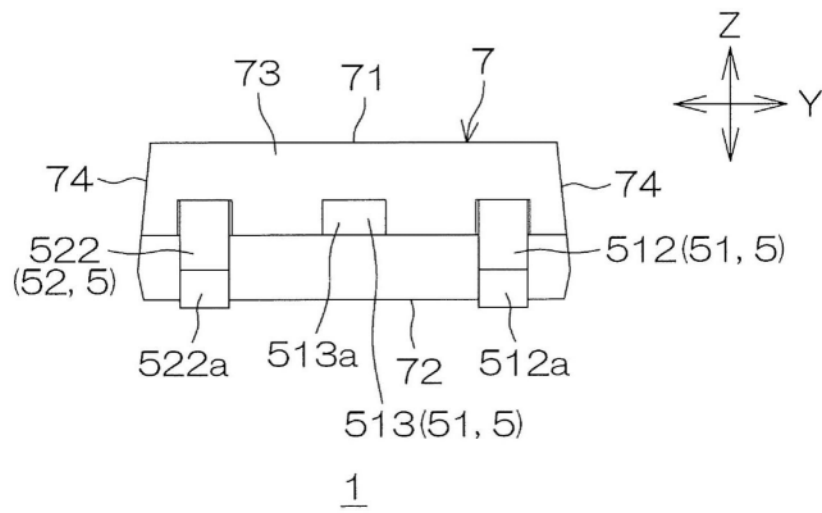


图5

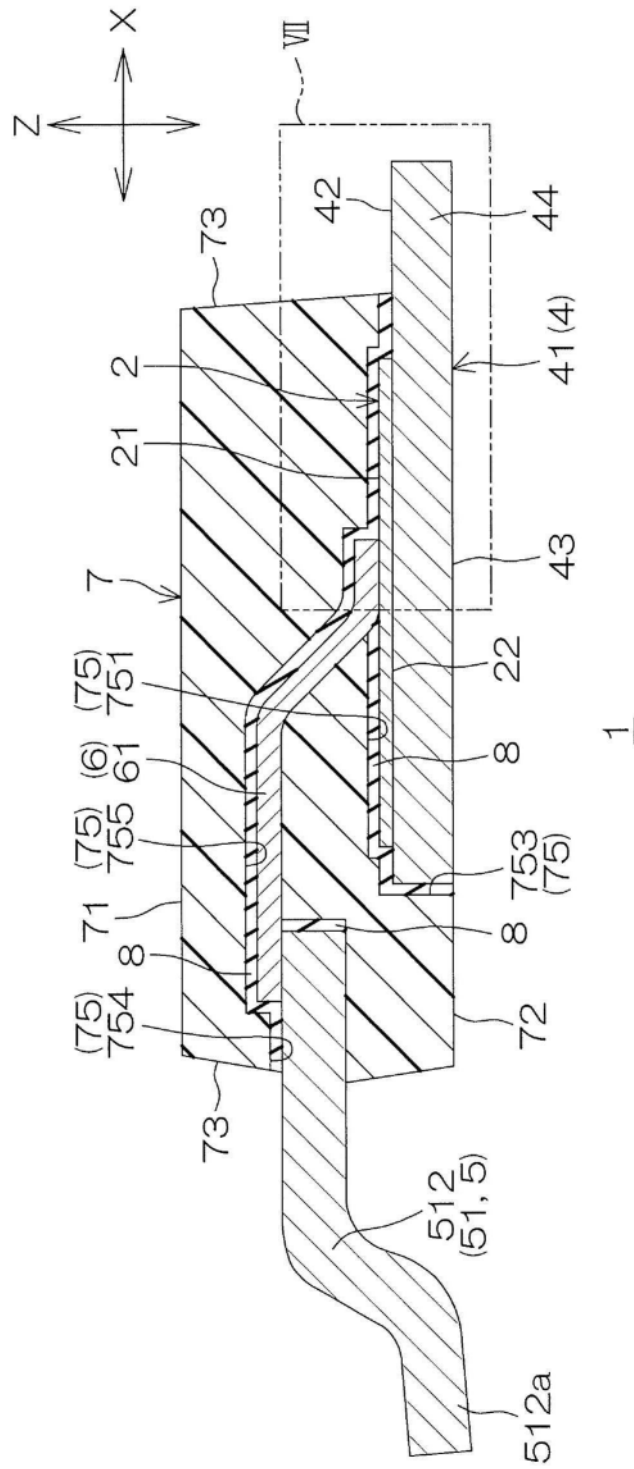


图6

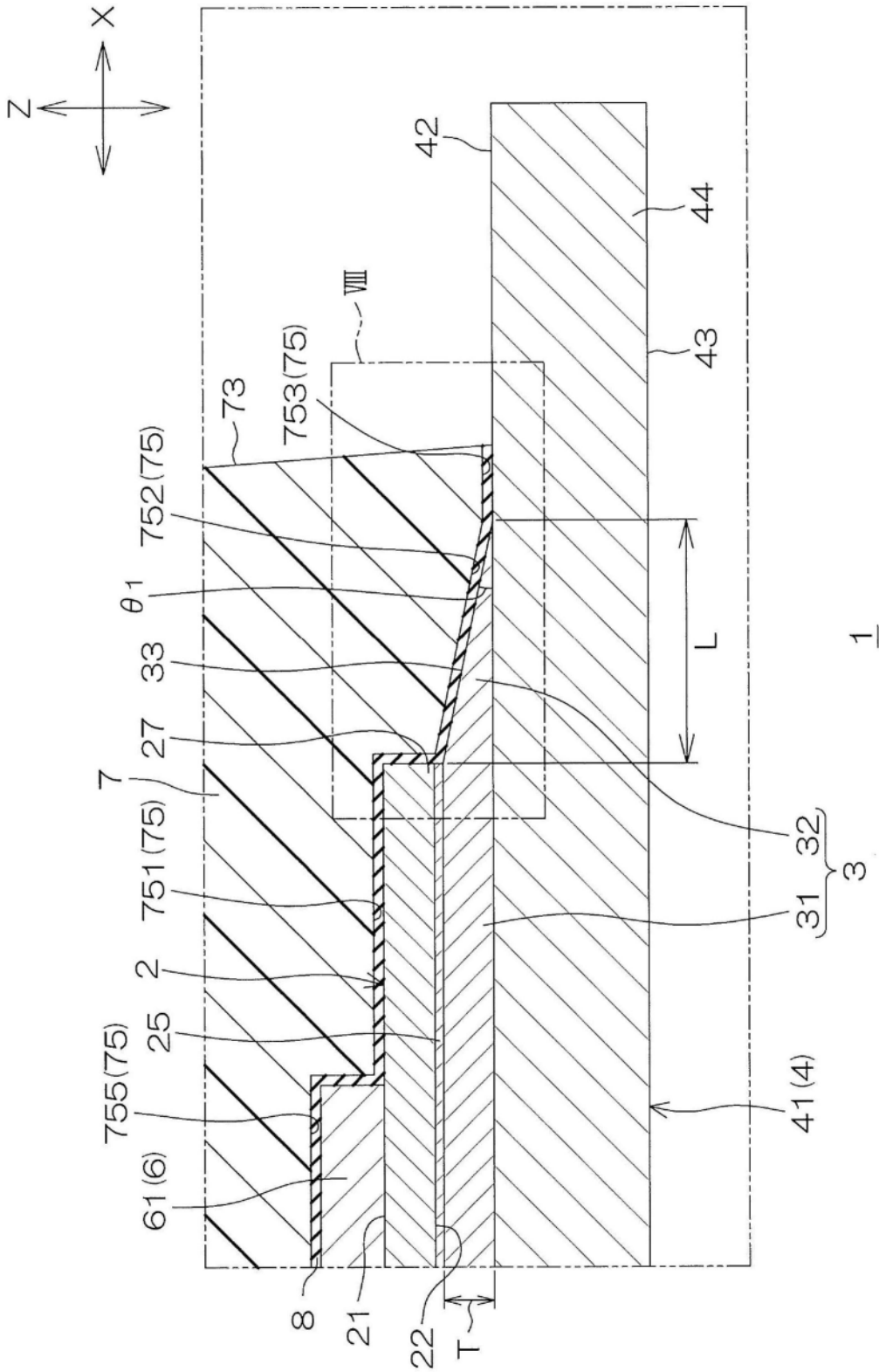


图7

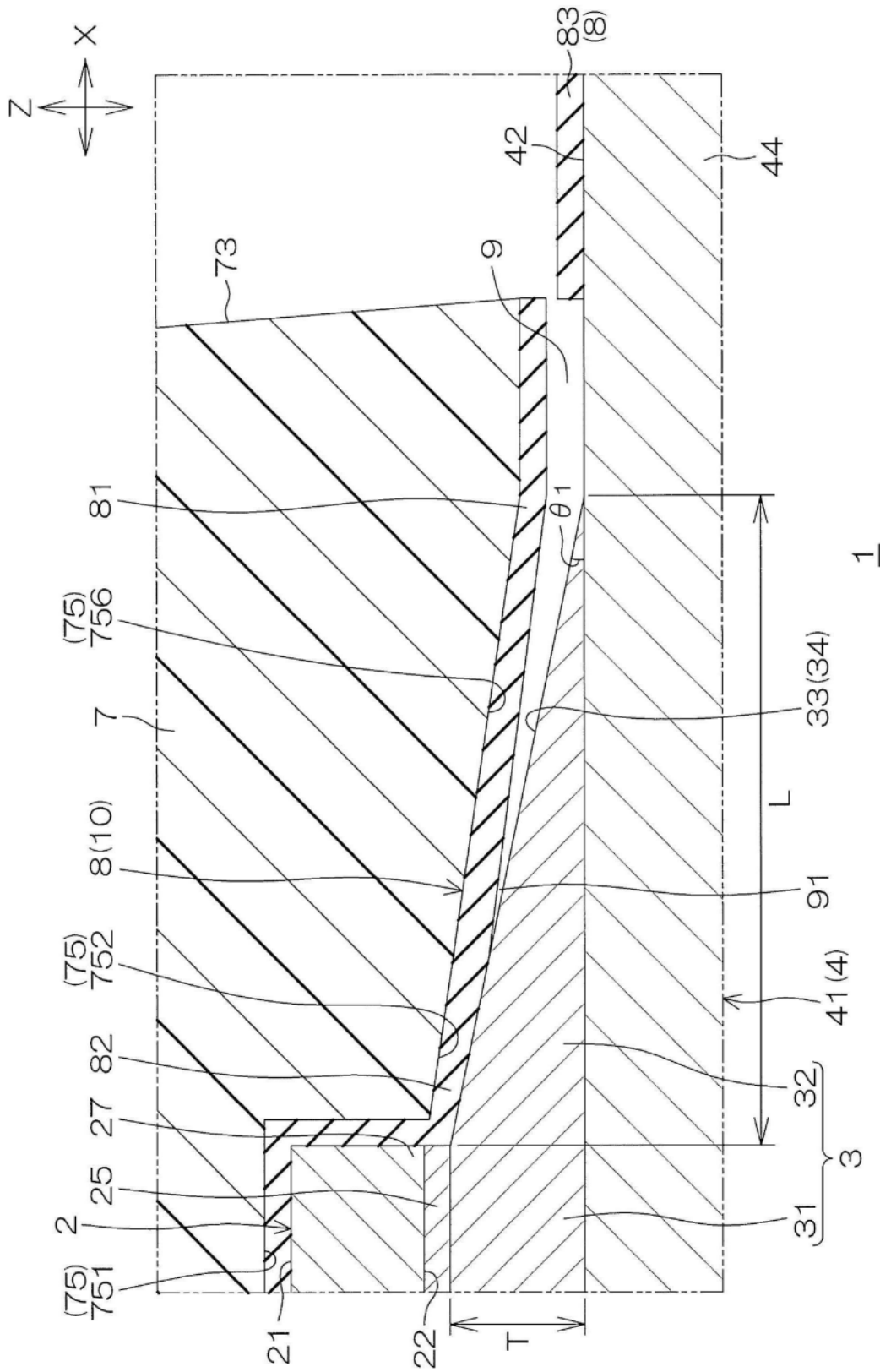


图8

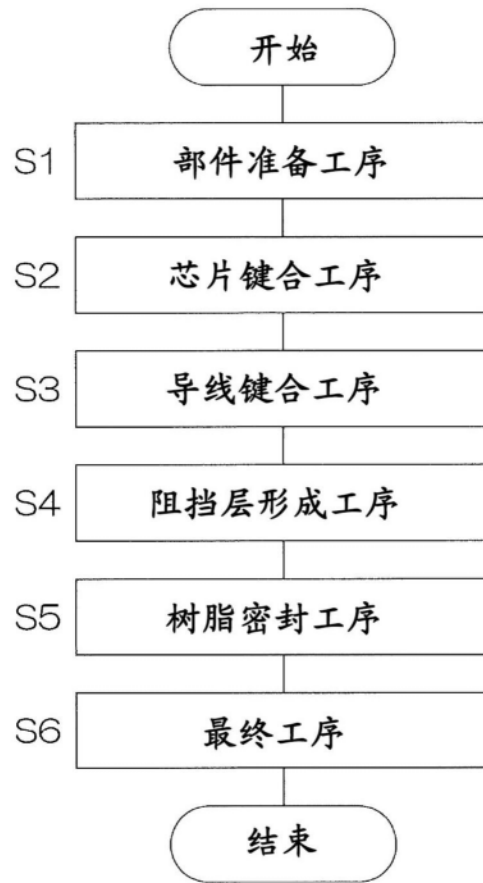


图9

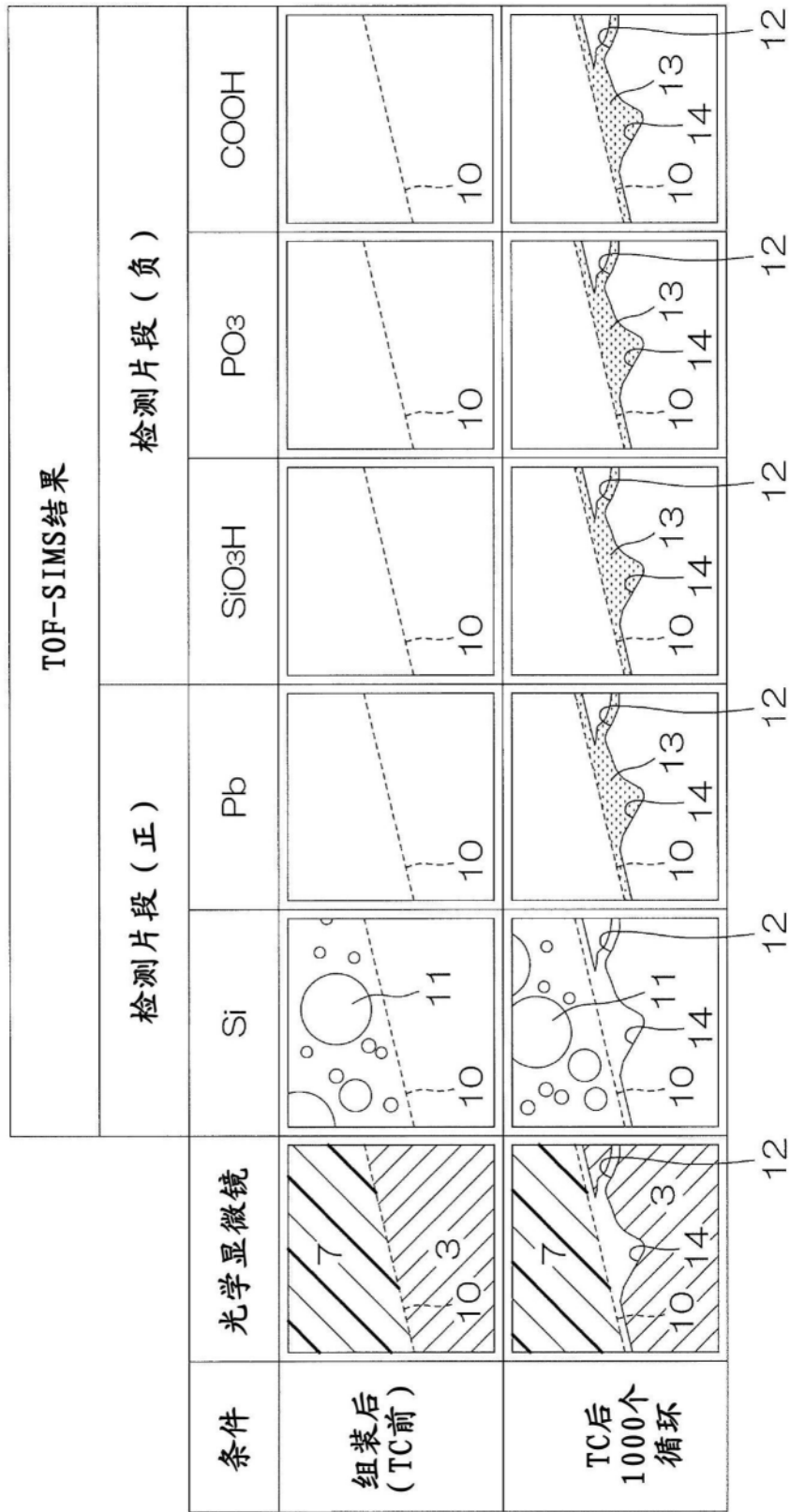


图10

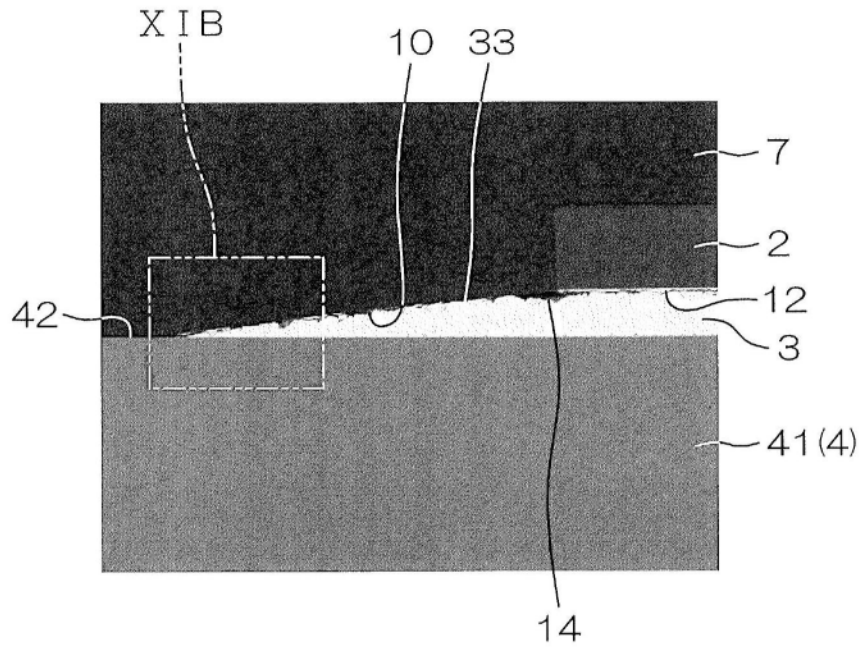


图11A

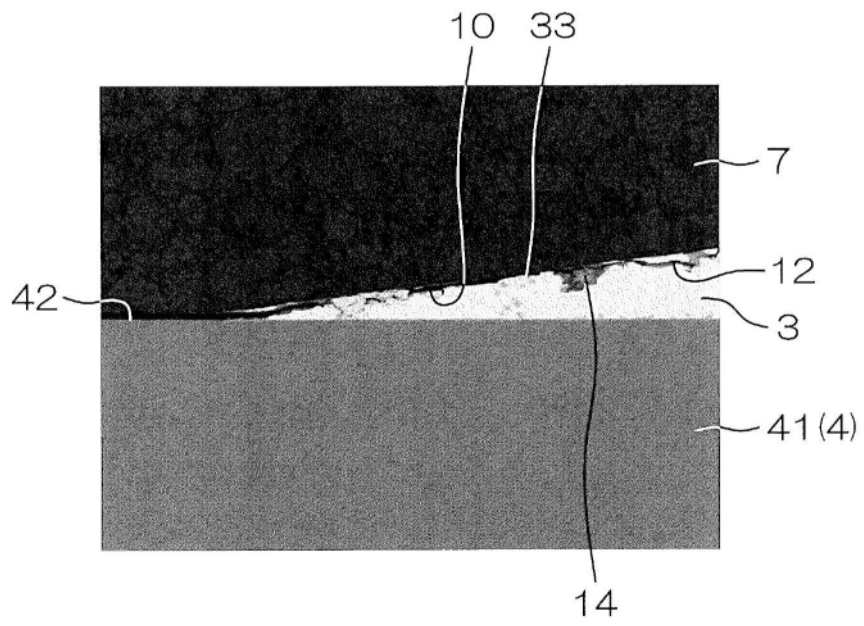


图11B

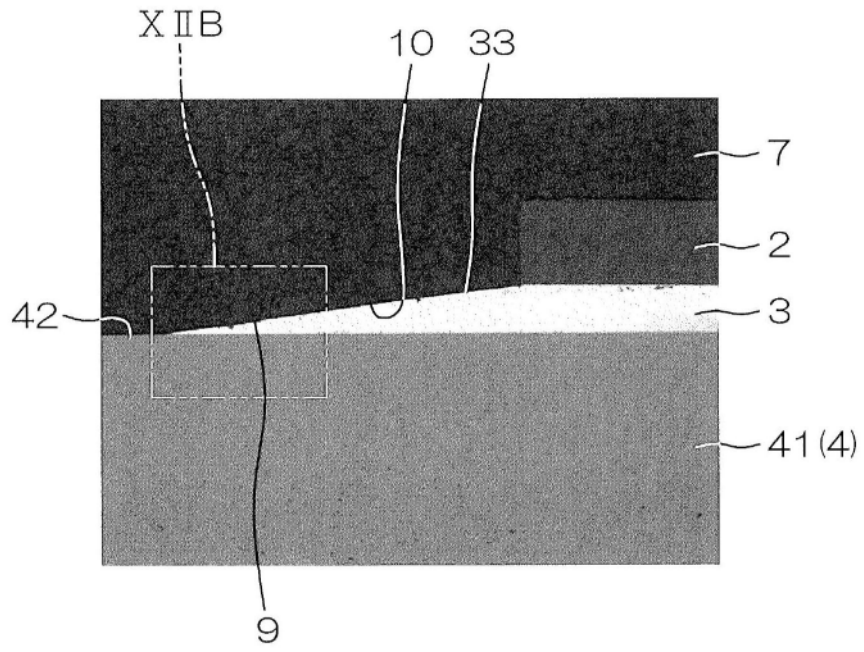


图12A

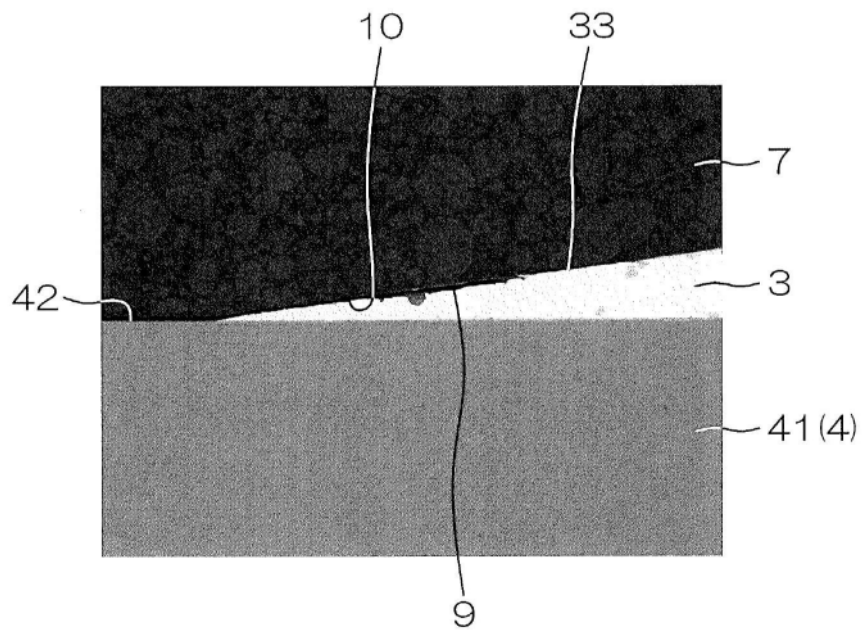


图12B

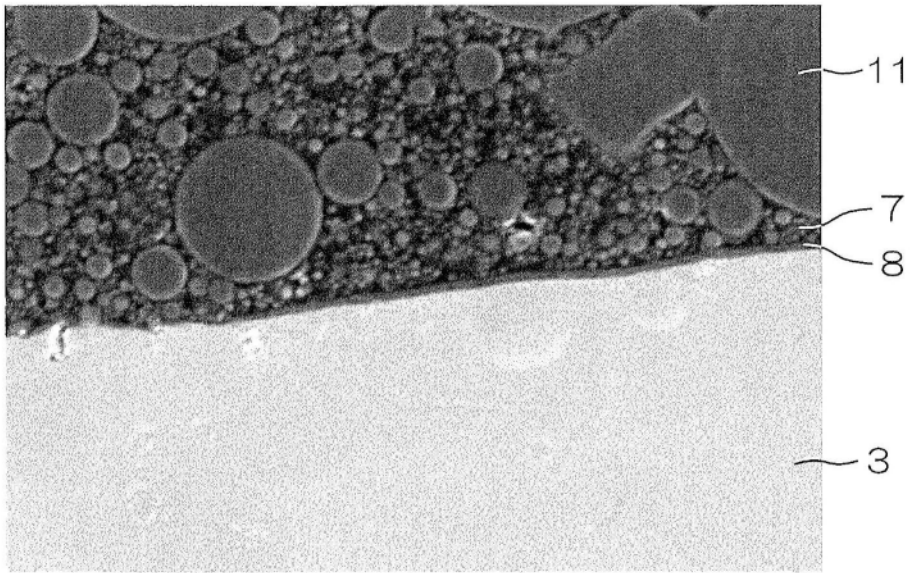


图13

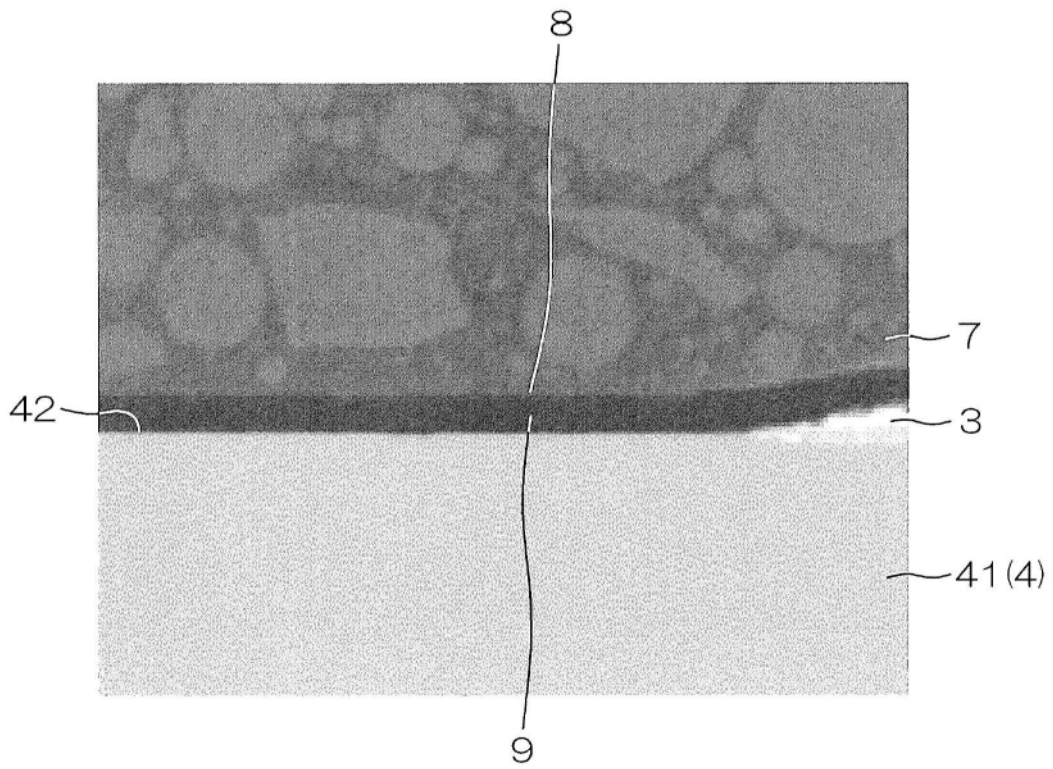


图14

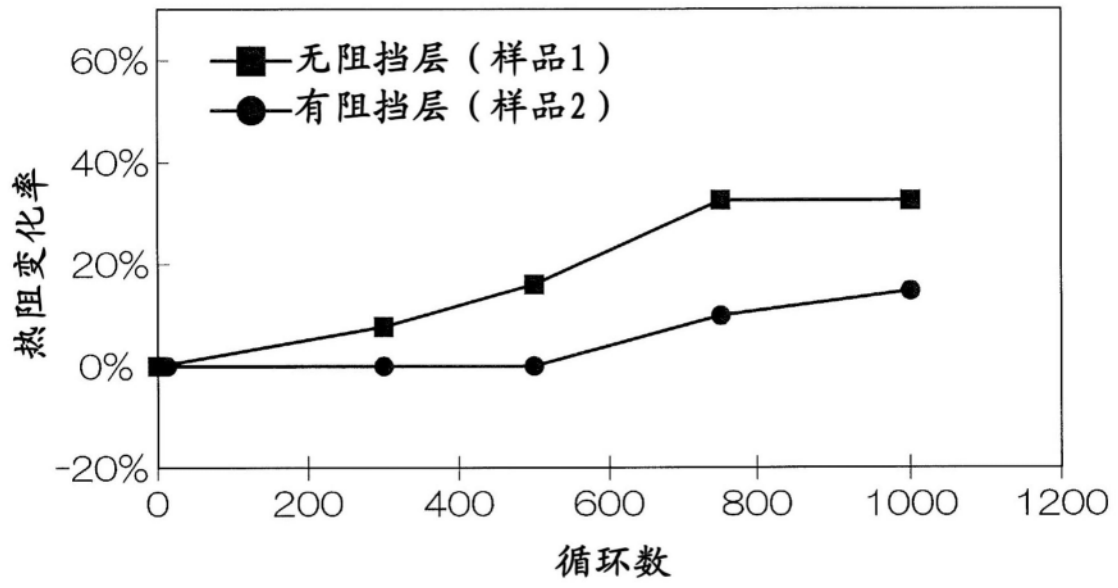


图15