

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関  
国際事務局

(43) 国際公開日  
2018年5月24日(24.05.2018)



(10) 国際公開番号

WO 2018/092611 A1

(51) 国際特許分類:

H01L 21/8239 (2006.01) H01L 29/82 (2006.01)  
G11C 11/16 (2006.01) H01L 43/08 (2006.01)  
H01L 27/105 (2006.01)

(21) 国際出願番号: PCT/JP2017/039834

(22) 国際出願日: 2017年11月2日(02.11.2017)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:

特願 2016-225237 2016年11月18日(18.11.2016) JP

(71) 出願人: 国立研究開発法人理化学研究所  
(RIKEN) [JP/JP]; 〒3510198 埼玉県和光市広  
沢2番1号 Saitama (JP).

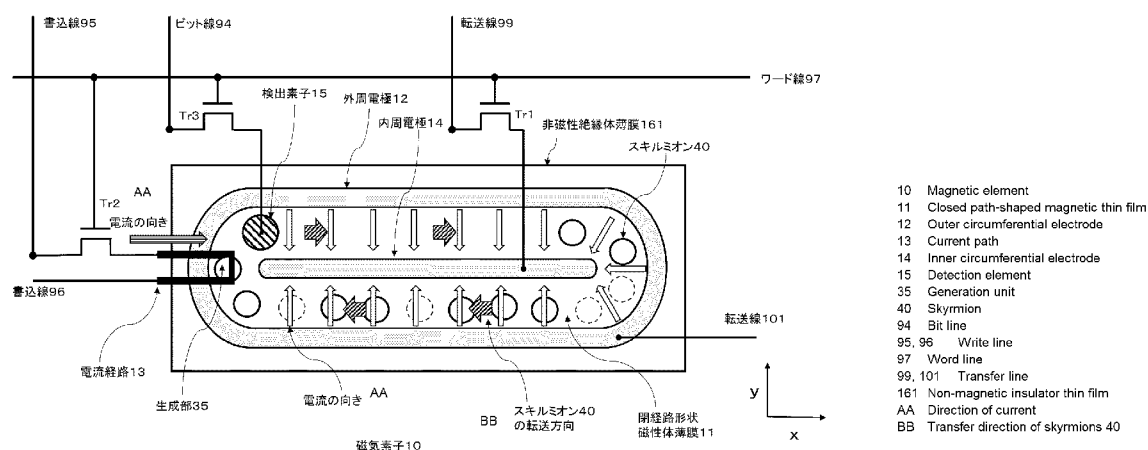
(72) 発明者: 金子 良夫(KANEKO Yoshio); 〒3510198  
埼玉県和光市広沢2番1号 国立研究開  
発法人理化学研究所内 Saitama (JP). 十倉  
好紀(TOKURA Yoshinori); 〒3510198 埼玉県  
和光市広沢2番1号 国立研究開発法人  
理化学研究所内 Saitama (JP).

(74) 代理人: 龍華国際特許業務法人(RYUKA IP LAW  
FIRM); 〒1631522 東京都新宿区西新宿1-6  
-1 新宿エルタワー22階 Tokyo (JP).

(81) 指定国(表示のない限り、全ての種類の国内保  
護が可能): AE, AG, AL, AM, AO, AT, AU, AZ,  
BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH,  
CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO,  
DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT,

(54) Title: MAGNETIC ELEMENT, SKYRMION MEMORY, CENTRAL PROCESSING LSI EQUIPPED WITH SKYRMION MEMORY, DATA RECORDING DEVICE, DATA PROCESSING DEVICE, AND DATA COMMUNICATION DEVICE

(54) 発明の名称: 磁気素子、スキルミオンメモリ、スキルミオンメモリ搭載中央演算処理LSI、データ記録装置、データ処理装置およびデータ通信装置



(57) Abstract: Provided is high-speed, large-scale, non-volatile skyrmion flash memory that has low power consumption, that does not result in erroneous writing, and that comprises a circuit having good detection sensitivity of stored data. In addition, a magnetic element is provided with: a closed path-shaped magnetic thin film that is configured as a thin film in which skyrmions can exist, that has a width W and a length L on the thin film plane and a single closed path shape in which both ends in the length L direction are connected and skyrmions are transferred circularly, and in which a plurality of skyrmions are generated, transferred, and collectively erased; and at least one of a first transistor for selecting an outer circumferential electrode or an inner circumferential electrode provided to the closed path-shaped magnetic thin film, a

HN, HR, HU, ID, IL, IN, IR, IS, JO, KE, KG, KH,  
KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY,  
MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ,  
NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT,  
QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,  
SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA,  
UG, US, UZ, VC, VN, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

- 一 国際調査報告 (条約第21条(3))

---

second transistor for selecting a skyrmion generation unit, and a third transistor for selecting a skyrmion detection element.

(57) 要約: 消費電力が小さく、誤書込みがなく、記憶データの検出感度のよい回路を有する高速大規模不揮発性スキルミオンフラッシュメモリを提供する。スキルミオンの存在の可能な薄膜状の閉経路形状磁性体薄膜であって、薄膜平面上で幅Wと長さLを有し、且つ、長さLの両端部が接続され、スキルミオンを周回転送する1つの閉経路形状を有し、複数のスキルミオンが生成、転送、一括消去される閉経路形状磁性体薄膜と、閉経路形状磁性体薄膜に設けられた外周電極又は前記内周電極を選択するための第1トランジスタとスキルミオン生成部を選択するための第2トランジスタと、スキルミオン検出素子を選択するための第3トランジスタとの少なくとも一方を備える磁気素子を提供する。

## 明 細 書

発明の名称：

磁気素子、スキルミオンメモリ、スキルミオンメモリ搭載中央演算処理LSI、データ記録装置、データ処理装置およびデータ通信装置

### 技術分野

[0001] 本発明は、スキルミオンを生成、転送、一括消去および検出可能な磁気素子、スキルミオンメモリ、スキルミオンメモリ搭載中央演算処理LSI、データ記録装置、データ処理装置およびデータ通信装置に関する。

### 背景技術

[0002] 従来、スキルミオンを生成、転送および消去可能なスキルミオンメモリサーキットを有するスキルミオンメモリが知られている（例えば、特許文献1）。

[先行技術文献]

[特許文献]

[特許文献1] 国際公開第2016/002806号

[0003] しかしながら、従来のスキルミオンメモリサーキットではリークパスが生じるので、消費電力を低減できない。さらに誤書込が発生する問題点がある。また、スキルミオン検出回路は感度が低い問題がある。

### 一般的開示

[0004] 本発明の第1の様態においては、スキルミオンが発生可能な薄膜状の閉経路形状磁性体薄膜であって、薄膜平面上で幅Wと長さLを有し、且つ、長さLの両端部が接続され、スキルミオンを周回転送する1つの閉経路形状を有し、複数のスキルミオンが生成、転送、一括消去される閉経路形状磁性体薄膜と、閉経路形状磁性体薄膜のスキルミオンを転送および一括消去するスキルミオン転送部と、閉経路形状磁性体薄膜にスキルミオンを生成するスキルミオン生成部と、スキルミオンを検出するための検出素子と、閉経路形状磁性体薄膜、スキルミオン転送部、スキルミオン生成部又は検出素子を選択す

るためのトランジスタ部とを備える磁気素子を提供する。

[0005] 本発明の第2の様態においては、第1の様態に係る磁気素子をマトリックス状に配列した複数の磁気素子と、閉経路形状磁性体薄膜に対向して設けた、閉経路形状磁性体薄膜に磁場を印加可能な磁場発生部とを備えるスキルミオンメモリを提供する。

[0006] 本発明の第3の様態においては、第2の様態に係るスキルミオンメモリと、中央情報処理演算用論理回路素子とを同一チップ内に有するスキルミオンメモリ搭載中央演算処理LSIを提供する。

[0007] 本発明の第4の様態においては、第2の様態に係るスキルミオンメモリを備えるデータ記録装置を提供する。

[0008] 本発明の第5の様態においては、第2の様態に係るスキルミオンメモリを備えるデータ処理装置を提供する。

[0009] 本発明の第6の様態においては、第2の様態に係るスキルミオンメモリを備えるデータ通信装置を提供する。

### 図面の簡単な説明

[0010] [図1]閉経路形状磁性体薄膜11に形成したスキルミオン40の一例を示す。また、閉経路形状磁性体薄膜11に流す電流方向とスキルミオン40の転送方向との関係を示す。

[図2A]スキルミオン数 $N_{sk} = -1$ で、ヘリシティ $\gamma = 0$ の場合のスキルミオンを示す図である。

[図2B]スキルミオン数 $N_{sk} = -1$ で、ヘリシティ $\gamma = \pi/2$ の場合のスキルミオン40を示す図である。

[図2C]スキルミオン数 $N_{sk} = -1$ で、ヘリシティ $\gamma = -\pi/2$ の場合のスキルミオン40を示す図である。

[図2D]スキルミオン数 $N_{sk} = -1$ で、ヘリシティ $\gamma = \pi/2$ の場合のスキルミオン40を示す図である。

[図2E] (x、y) 平面への磁気モーメントの射影成分の強度を濃淡で示す。 $n_x$ 、 $n_y$ は単位ベクトルである。

[図3]閉経路形状磁性体薄膜 1 1 に用いたカイラル磁性体磁性相の磁場依存性を示した相図である。

[図4]実施例 1 に係る磁気素子 1 0 の構成の一例を示す。

[図5]実施例 1 に係る磁気素子 1 0 のスキルミオン生成部 3 5 の一例を示す。

U 字形状電流経路による局所磁場によるスキルミオン 4 0 の生成を示す。

[図6]実施例 1 に係るスキルミオンメモリ 1 0 0 の構成の一例を示す。

[図7]比較例 1 に係るスキルミオンメモリ 6 0 0 の構成を示す。

[図8]実施例 2 に係る磁気素子 1 0 の構成の一例を示す。

[図9]実施例 2 に係る磁気素子 1 0 のスキルミオン生成部 3 5 の一例を示す。

生成電極 8 2 による局所熱によるスキルミオン 4 0 の生成を示す。

[図10]実施例 2 に係るスキルミオンメモリ 1 0 0 の構成の一例を示す。

[図11]比較例 2 に係るスキルミオンメモリ 6 0 0 を示す。

[図12]スキルミオンメモリ搭載中央演算処理 L S I \_\_ 2 0 0 の構成例を示す模式図である。

[図13]データ記録装置 3 0 0 の構成例を示す模式図である。

[図14]データ処理装置 4 0 0 の構成例を示す模式図である。

[図15]通信装置 5 0 0 の構成例を示す模式図である。

### 発明を実施するための形態

[0011] 以下、発明の実施の形態を通じて本発明を説明するが、以下の実施形態は請求の範囲にかかる発明を限定するものではない。また、実施形態の中で説明している特徴の組み合わせの全てが発明の解決手段に必須であるとは限らない。

[0012] スキルミオンを形成できる磁性体の一例としてカイラル磁性体がある。カイラル磁性体は、外部磁場の印加がない場合の磁気モーメント配置が、磁気モーメントの進行方向に対して螺旋上に回転する磁気秩序相を伴う磁性体である。外部磁場を印加することにより、カイラル磁性体はスキルミオンが格子状に配列した結晶相を経て強磁性相になる。

[0013] 図 1 は、閉経路形状磁性体薄膜 1 1 に形成したスキルミオン 4 0 の一例を

示す。また、閉経路形状磁性体薄膜 11 に流れる電流方向とスキルミオン 40 の転送方向との関係を示す。図 1 において、各矢印は、スキルミオン 40 における磁気モーメントの向きを示す。x 軸および y 軸は互いに直交する軸であり、z 軸は x y 平面に直交する軸である。

[0014] 閉経路形状磁性体薄膜 11 は、x y 平面に平行な平面を有する。閉経路形状磁性体薄膜 11 中に配置したあらゆる向きを向く磁気モーメントは、スキルミオン 40 を構成する。本例では、閉経路形状磁性体薄膜 11 に印加する磁場の向きはプラス z 方向である。この場合に、本例のスキルミオン 40 の最外周の磁気モーメントは、プラス z 方向に向く。本例において最外周とは、図 1 に示した外部磁場と同一の方向を向く磁気モーメントの円周を指す。

[0015] スキルミオン 40 において、磁気モーメントを最外周から内側へ向けて渦巻状に回転していくように配置する。さらに磁気モーメントの向きは、当該渦巻き状の回転に伴い渦の中心に向かって徐々にプラス z 方向からマイナス z 方向へ向きを変える。スキルミオン 40 は、磁気モーメントの渦巻き構造を有するナノスケール磁気構造体である。

[0016] スキルミオン 40 が存在する閉経路形状磁性体薄膜 11 が薄い板状固体材料の場合、スキルミオン 40 を構成する磁気モーメントは z 方向において同一の磁気モーメントからなる。即ち、スキルミオン 40 は閉経路形状磁性体薄膜 11 の深さ方向（z 方向）には表面から裏面まで同じ向きの磁気モーメントからなる磁気構造を有する。

[0017] 図 2 A から図 2 D は、ヘリシティ  $\gamma$ （即ち、磁気モーメントの捻じれ方）が異なるスキルミオン 40 を示す模式図である。特に、スキルミオン数  $N_{sk} = -1$  の場合の一例を図 2 A から図 2 D に示す。スキルミオン数  $N_{sk} = -1$  の場合のスキルミオン 40 はその中心部分が  $-z$  方向の磁気モーメントをもつ。

[0018] 図 2 E は、磁気モーメントの座標の取り方（右手系）を示す。なお、右手系であるので、 $n_x$  軸および  $n_y$  軸に対して  $n_z$  軸は、紙面の裏から手前の向きに取る。また、濃淡と磁気モーメントの向きとの関係を、図 2 E に示す。

[0019] スキルミオン数  $N_{sk}$  は、渦巻構造を有するナノスケール磁気構造体であるスキルミオン 40 を特徴づける。以下の [数 1] および [数 2] は、スキルミオン数  $N_{sk}$  を表現する。[数 2] において、磁気モーメントと  $z$  軸との間の極角  $\Theta(r)$  は、スキルミオン 40 の中心からの距離  $r$  の連続関数である。極角  $\Theta(r)$  は、 $r$  を 0 から  $\infty$  まで変化させたとき、 $\pi$  からゼロまでまたはゼロから  $\pi$  まで変化する。

[0020] [数 1]

$$N_{sk} = \frac{1}{4} \pi \iint d^2r \, n(r) \cdot \left[ \left( \frac{\partial n(r)}{\partial x} \right) \times \left( \frac{\partial n(r)}{\partial y} \right) \right]$$

[0021] [数 2]

$$n(r) = (\cos\Phi(\varphi)\sin\Theta(r), \sin\Phi(\varphi)\sin\Theta(r), \cos\Theta(r))$$

$$\Phi(\varphi) = m\varphi + \gamma$$

ベクトル量  $n(r)$  は、位置  $r$  におけるスキルミオン 40 の磁気モーメントの向きを表す。

[0022] [数 2] において、 $m$  はボルテシテイ、 $\gamma$  はヘリシテイである。[数 1] および [数 2] から、 $\Theta(r)$  が  $r$  を 0 から  $\infty$  まで変化させ、 $\pi$  からゼロまで変化するとき  $N_{sk} = -m$  となる。

[0023] 図 2 A から図 2 D において、濃淡は磁気モーメントの向きを示す。図 2 A から図 2 D における各矢印は、スキルミオン 40 の中心から予め定められた距離だけ離れた磁気モーメントを示す。図 2 A から図 2 D に示す磁気構造体は、スキルミオン 40 を定義する状態にある。図 2 A から図 2 D の最外周のように、濃淡が最も薄い領域は、紙面の裏面から手前方向の磁気モーメントを示している。なお、図では当該磁気モーメントを白色で表す。図 2 A から図 2 D の中心のように、濃淡が最も濃い領域は、紙面の手前から裏面方向の磁気モーメントを示している。

- [0024] 図2A ( $\gamma = 0$ ) の各磁気モーメントに対して、図2B ( $\gamma = \pi$ ) の各磁気モーメントの向きは、図2Aの各磁気モーメントを $180^\circ$ 回転した向きである。図2A ( $\gamma = 0$ ) の各磁気モーメントに対して、図2C ( $\gamma = -\pi/2$ ) の各磁気モーメントの向きは、図2Aの各磁気モーメントを $-90^\circ$ 度(右回りに $90^\circ$ 度)回転した向きである。
- [0025] 図2A ( $\gamma = 0$ ) の各磁気モーメントに対して、図2D ( $\gamma = \pi/2$ ) の各磁気モーメントの向きは、図2Aの各磁気モーメントを $90^\circ$ 度(左回りに $90^\circ$ 度)回転した向きである。なお、図2Dに示すヘリシティ $\gamma = \pi/2$ のスキルミオン40が、図1のスキルミオン40に相当する。
- [0026] 図2A～図2Dに図示した4例の磁気構造は異なるように見えるが、トポロジ的には同一の磁気構造体である。図2A～図2Dの構造を有するスキルミオン40は、一度生成すると安定して存在し、外部磁場を印加した閉経路形状磁性体薄膜11中で情報伝達を担うキャリアとして働く。
- [0027] 図3は、閉経路形状磁性体薄膜11に用いたカイラル磁性体磁性相の磁場依存性を示した相図である。カイラル磁性体は磁場強度 $H_{sk}$ によりらせん磁性相からスキルミオン結晶相( $S_kX$ )になり、さらに強い磁場強度 $H_f$ でスキルミオン結晶相( $S_kX$ )から強磁性相になる磁性体である。当該スキルミオン結晶相( $S_kX$ )においては、複数のスキルミオン40が最密構造に整列して $xy$ 平面内に発生する。
- [0028] 次に、この磁性体の磁気交換相互作用の大きさを $J$ として、この量で規格した値で各種の物理量を記述する。この場合、低磁場ではらせん状の磁気モーメントの磁気構造をもつカイラル相から磁場強度 $H_{sk} = 0.0075J$ で、スキルミオン結晶相になる。スキルミオン40の直径 $\lambda$ は、 $\lambda = 2\pi\sqrt{2 \cdot J \times a / D_m}$ で示せる。ここで、 $a$ は閉経路形状磁性体薄膜11の格子定数であり、 $D_m$ はジャロシンスキー・守谷相互作用の大きさで物質固有の物理常数である。したがって、スキルミオン直径 $\lambda$ は物質固有常数となる。スキルミオン直径 $\lambda$ は、例えば、FeGeでは $70\text{ nm}$ 、MnSiでは $18\text{ nm}$ である。

[0029] 図1は、閉経路形状磁性体薄膜11に流れる電流方向とスキルミオン40の転送方向との関係を示す。閉経路形状磁性体薄膜11中のスキルミオン40の運動の機構を説明する。外周電極12内から内周電極14に向かう方向に、閉経路形状磁性体薄膜11に電流を流す。スキルミオン40の運動を考える場合、電流とは逆向きの電子流を考えるとよい。即ち、内周電極14から外周電極12に電子流を流す場合を考える。

[0030] スキルミオン40は電子流により二つの力を受ける。一つは電子流と同じ向きの力である。もう一つは閉じ込め力とマグナス力のバランスが生み出す力である。電子流による第一の力は閉経路形状磁性体薄膜11の外周側端部にスキルミオン40を押し付ける。一方、第二の力はスキルミオン40を電子流とは略垂直である矢印の転送方向に転送する。

[0031] スキルミオン40の転送電流の方向と、スキルミオン40の転送方向とが略垂直である配置を横転送配置と定義する。横転送配置の場合は、転送電流とスキルミオン40の方向が略平行の場合の縦転送配置のスキルミオン40の転送速度に対して10～100倍の速度で転送できる。

[0032] スキルミオン40の転送に必要な電流密度以上の予め定められた電流密度の電流を、閉経路形状磁性体薄膜11に印加することにより、閉経路形状磁性体薄膜11中に周回転送している複数のスキルミオン40を一括消去できる。

[0033] 例えば、外周電極12から内周電極14の方向に、閉経路形状磁性体薄膜11に流れる電流を、スキルミオン40の転送時よりも大きくすることで、閉経路形状磁性体薄膜11に存在する1又は複数のスキルミオン40を一括消去できる。スキルミオン40は、閉経路形状磁性体薄膜11に流れる電流とは逆方向に（即ち、電子の流れの方向に）、閉経路形状磁性体薄膜11に流れる電流に応じた大きさの力を受ける。このため、閉経路形状磁性体薄膜11に流れる電流を十分大きくすると、転送してきた全てのスキルミオン40が外周電極12と閉経路形状磁性体薄膜11との境界におけるポテンシャル障壁を越えて消滅する。したがって、スキルミオン40の転送時において

は、スキルミオン40が当該ポテンシャル障壁を越えない電流を閉経路形状磁性体薄膜11に流す。スキルミオン40の一括消去時には、スキルミオン40が当該ポテンシャル障壁を越える電流を閉経路形状磁性体薄膜11に流す。即ち、外周電極12および内周電極14は、閉経路形状磁性体薄膜11のスキルミオン40を転送又は一括消去するスキルミオン転送部を構成する。

[0034] より具体的には、閉経路形状磁性体薄膜11の磁気交換相互作用の大きさを $J$ とし、複数のスキルミオン40を周回転送するときの電流の電流密度を $J_d$ とした場合、外周電極12および内周電極14の間に流す電流の電流密度 $J_c$ を $J_c \geq 2 \cdot J_d$ とすることにより、周回転送する複数のスキルミオン40を一括消去する。

[0035] [実施例1]

図4は、実施例1に係る磁気素子10の構成の一例を示す。図4に示した磁気素子10は、スキルミオン40の生成、周回転送、一括消去および検出が可能である。磁気素子10は、スキルミオン40を用いて情報を保存（記憶）する。例えば、閉経路形状磁性体薄膜11の予め定められた位置におけるスキルミオン40の有無が、1ビットの情報に対応する。本例では、スキルミオン40の存在する位置を実線の丸印で示し、スキルミオン40の存在しない位置を破線の丸印で示す。本例の磁気素子10は、閉経路形状磁性体薄膜11、外周電極12、内周電極14、電流経路13、生成部35、検出素子15、非磁性絶縁体薄膜161およびトランジスタ $T_{r1}$ 、 $T_{r2}$ 、 $T_{r3}$ を備える。また、磁気素子10の外部には、図示していない磁場発生部が設けられている。なお、トランジスタ $T_{r1}$ 、 $T_{r2}$ 、 $T_{r3}$ は、閉経路形状磁性体薄膜11、外周電極12および内周電極14を有するスキルミオン転送部、生成部35又は検出素子15を選択するためのトランジスタ部の一例である。

[0036] 外周電極12は転送線101に接続する。内周電極14は、転送線99に接続する。一例において、外周電極12と内周電極14は、Cu、W、Ti

、TiN、Al、Pt、Au等の導電性の非磁性体薄膜金属よりなる。なお、転送線101は第1の転送線の一例である。転送線99は第2の転送線の一例である。トランジスタTr1、Tr2、Tr3のゲート端子は、共通のワード線97に接続する。これにより該当する磁気素子10の回路の構成要素を一括選択できる。図4に(x、y)座標を示す。

[0037] 閉経路形状磁性体薄膜11は、印加する磁場に応じて、少なくともスキルミオン結晶相および強磁性相を発現する。スキルミオン結晶相及び強磁性相を有する磁性体は、スキルミオン40が閉経路形状磁性体薄膜11に発生し得る磁性体であることの必要条件である。例えば、閉経路形状磁性体薄膜11は、カイラル磁性体であり、B20構造のFeGeやMnSiおよびβMn構造のCoZnやCoZnMnで形成する。FeGeやMnSiおよびCoZnで形成する。また、閉経路形状磁性体薄膜11は磁性体と非磁性体の積層構造でもよい。磁性体薄膜と非磁性体薄膜との積層薄膜構造を有する磁性体薄膜は、非磁性体薄膜に接する磁性体薄膜の磁気モーメントを非磁性体薄膜のスピン軌道相互作用により変調した積層磁性体薄膜である。閉経路形状磁性体薄膜11は、MBE (Molecular Beam Epitaxy) やスパッター等を用いて形成した磁性体薄膜に露光装置、エッチング装置、CMP (Chemical Mechanical Planarization) 法を用いて形成できる。

[0038] 閉経路形状磁性体薄膜11は、薄膜形状を有する。閉経路形状磁性体薄膜11は、薄膜平面上で幅Wと長さLを有し、長さLの両端部が接続した閉経路形状を有する。図1に示した閉経路形状磁性体薄膜11の両端が延伸して接続する。本例において長さLは、幅Wの中央を通り、閉経路を1周する長さである。

[0039] また、閉経路形状磁性体薄膜11は、半導体プロセスで一般的に使用する非磁性絶縁性材料等により囲んでよい。閉経路形状磁性体薄膜11と、隣接する磁気素子10の閉経路形状磁性体薄膜11との間に非磁性絶縁体薄膜161を設ける。閉経路形状磁性体薄膜11は、例えば、スキルミオン40の

直径 $\lambda$ の10倍以下程度の厚みを有してよい。

[0040] 閉経路形状磁性体薄膜11の幅 $W$ は、スキルミオン40の直径を $\lambda$ とすると、 $W > 0.5\lambda$ であることが好ましい。これよりも幅 $W$ が小さいと、閉経路形状磁性体薄膜11にスキルミオン40が存在できない。閉経路形状磁性体薄膜11の幅 $W$ は、スキルミオン40の直径 $\lambda$ よりも大きくてよい。

[0041] 外周電極12と内周電極14を閉経路形状磁性体薄膜11の延展方向に接続する。本例において閉経路形状磁性体薄膜11の延展方向とは、 $x-y$ 平面に平行な方向を指す。外周電極12と内周電極14は閉経路形状磁性体薄膜11の端部に積層してもよい。外周電極12と内周電極14は薄層形状を有してよい。また、外周電極12と内周電極14は、閉経路形状磁性体薄膜11と同一の厚みを有してよい。外周電極12から内周電極14に流す電流の向きを白抜き矢印で示す。スキルミオン40は斜線付の矢印の方向に転送される。

[0042] トランジスタ $T_{r1}$ は、内周電極14と転送線99との間に設ける。例えば、トランジスタ $T_{r1}$ は、電界効果トランジスタ（FET: Field Effect Transistor）である。トランジスタ $T_{r1}$ のゲート端子は、ワード線97に接続する。トランジスタ $T_{r1}$ は、対応する磁気素子10が選択されていない場合に当該磁気素子10を介してリーク電流が流れるのを阻止する。トランジスタ $T_{r1}$ は、外周電極12と転送線101との間に設けてもよい。転送線99は、第2の転送線の一例である。転送線101は、第1の転送線の一例である。

[0043] 図5は実施例1に係る磁気素子10のスキルミオン生成部35の一例を示す。U字形状電流経路による局所磁場によるスキルミオン40の生成を示す。本例の磁気素子10において、非磁性絶縁体薄膜17は、電流経路13と閉経路形状磁性体薄膜11との間に形成する。本例の非磁性絶縁体薄膜17は、第2の非磁性絶縁体薄膜の一例である。電流経路13は非磁性金属薄膜を有する。電流経路13の非磁性金属薄膜は、第3の非磁性金属薄膜の一例である。

- [0044] 本例の磁気素子 10 において、閉経路形状磁性体薄膜 11 にスキルミオン 40 を生成するために電流経路 13 を設ける。閉経路形状磁性体薄膜 11 には下部の磁場発生部 20 からの磁場により強磁性状態となっている。閉経路形状磁性体薄膜 11 の磁気モーメントを矢印で示した。矢印は強磁性状態では  $z$  方向を向いている。
- [0045] 本例の電流経路 13 は、U 字状に電流経路を形成した U 字状電流経路を含む電流経路である。U 字状の電流経路 13 は閉経路形状磁性体薄膜 11 の端部を含む端部領域を囲んで設けられる。U 字状とは、角が丸い形状のみならず、本例のような直角を含む形状であってよい。U 字状電流経路および端部の組み合わせが、閉経路形状磁性体薄膜 11 の上層において閉じた領域を形成する。
- [0046] また、電流経路 13 は、書込線 95 および書込線 96 に接続される。書込線 95 は、第 1 の書込線の一例であり、書込線 96 は、第 2 の書込線の一例である。電流が U 字状電流経路に流れることにより、閉経路形状磁性体薄膜 11 に対して第 2 の磁場を発生させる。電流経路 13 を、Cu、W、Ti、Al、Pt、Au、TiN、AlSi 等の非磁性金属材料により形成する。U 字状電流経路は、スキルミオン 40 を生成するための生成部 35 の一例である。
- [0047] 本明細書において、閉経路形状磁性体薄膜 11 の端部と U 字状電流経路に囲まれた領域を閉経路形状磁性体薄膜 11 の端部領域 A と称する。端部領域 A における磁場強度を  $H_a$  とする。本例の電流経路 13 は、 $xy$  平面において、閉経路形状磁性体薄膜 11 の端部を、非磁性体側から閉経路形状磁性体薄膜 11 側に少なくとも 1 回横切り、且つ、閉経路形状磁性体薄膜 11 側から非磁性体側に少なくとも 1 回横切る連続した導電路を有する。これにより U 字状電流経路は、閉経路形状磁性体薄膜 11 の端部を含む領域を囲む。図 5 に示した方向に電流経路 13 に生成電流を流す。U 字状生成電流は端部領域にマイナス  $z$  方向に第 2 の磁場を発生させる。U 字状電流が誘起した第 2 の磁場は、磁場発生部 20 からの一様の第 1 の磁場の方向とは逆方向である。

ので、端部領域のプラス  $z$  方向の磁場  $H_a$  を弱くする。この結果、端部領域  $A$  に磁気モーメントが渦状のスキルミオン 40 を生成できる。電流経路 13 が端部領域  $A$  を含まない場合はスキルミオン 40 を生成できない。なお、電流経路 13 の形状は、コイルのように多層回巻いたコイル状でもよい。

[0048] スキルミオンを生成するには、磁気素子 10 の閉経路形状磁性体薄膜 11 に 1 か所の端部領域  $A$  を形成すればよい。この結果、磁気素子 10 にデータを書き込むための書込線 95 の本数を少なくできる。スキルミオン 40 は周回転送しているので、生成したスキルミオン 40 が予め定められた距離だけ転送したタイミングで、次のスキルミオン 40 を生成する。この結果、磁気素子 10 の閉経路形状磁性体薄膜 11 内に多数のスキルミオン 40 の列を形成できる。

[0049] トランジスタ  $T_r2$  は、生成部 35 と書込線 95 との間、又は生成部 35 と書込線 96 との間の少なくとも一方に設ける。本例のトランジスタ  $T_r2$  は、電流経路 13 の一端と書込線 96 との間に設ける。例えば、トランジスタ  $T_r2$  は、電界効果トランジスタである。トランジスタ  $T_r2$  のゲート端子は、ワード線 97 に接続する。本例の磁気素子 10 は、トランジスタ  $T_r2$  を有することにより、書込みの対象外の磁気素子 10 にデータを誤って書き込むことを防止できる。

[0050] ここで、トランジスタ  $T_r2$  を有さない場合、データを選択していない磁気素子 10 に誤って書き込むことを防止するためには、閉経路形状磁性体薄膜 11 の書込み位置にスキルミオン 40 が存在している必要がある。例えば、書込みした閉経路形状磁性体薄膜 11 のスキルミオン 40 の位置を転送電流により書込み位置に転送する。この場合、スキルミオン 40 を書込み位置に正確に配置することは困難である。少しでもスキルミオン 40 の位置がずれると、スキルミオン 40 を脇に排除して新たなスキルミオン 40 が生成される。これにより、データが誤って書き込まれる場合がある。

[0051] 検出素子 15 は、トンネル磁気抵抗素子（TMR 素子）である。本例の検出素子 15 は、閉経路形状磁性体薄膜 11 上に外周電極 12 と内周電極 14

の間に設ける。検出素子 15 は、閉経路形状磁性体薄膜 11 上に形成された非磁性絶縁体薄膜 151 と、非磁性絶縁体薄膜 151 上に形成された磁性体金属薄膜 152 との積層構造を有する。検出素子 15 の周囲は、非磁性絶縁体薄膜で覆ってよい。非磁性絶縁体薄膜は、非磁性絶縁体薄膜 151 および非磁性絶縁体薄膜 17 と同一の材料で形成してよい。なお、非磁性絶縁体薄膜 151 は、第 1 の非磁性絶縁体薄膜の一例である。磁性体金属薄膜 152 は、第 1 の磁性体金属薄膜の一例である。

[0052] 検出素子 15 は、非磁性絶縁体薄膜 151 の抵抗の値を測定する。閉経路形状磁性体薄膜 11 内にスキルミオン 40 が存在する場合、非磁性絶縁体薄膜 151 の抵抗値は最大値を示し、スキルミオン 40 が存在しない場合、非磁性絶縁体薄膜 151 の抵抗値は最小値を示す。検出素子 15 の高抵抗（H）状態と低抵抗（L）状態は、スキルミオン 40 の有無に対応し、メモリセルが記憶した情報「1」と「0」に対応する。

[0053] 検出素子 15 は、非磁性絶縁体薄膜 151 の抵抗値が上下層の二つの磁性体金属薄膜の磁気モーメントの状態に依存する効果を利用する。検出素子 15 を構成している磁性体金属薄膜 152 は磁場発生部 20 からの磁場により  $z$  方向の磁気モーメントを有する。ここで、スキルミオン 40 が存在する場合、閉経路形状磁性体薄膜 11 の磁気モーメントは渦状である。非磁性絶縁体薄膜 151 を流れるトンネル電子流に及ぼす量子効果を低減させる。その結果、非磁性絶縁体薄膜 151 を流れるトンネル電流は小さくなる。即ち、非磁性絶縁体薄膜 151 の抵抗値は最大値を示す。スキルミオン 40 が存在しない場合、閉経路形状磁性体薄膜 11 には磁場発生部 20 の磁場  $H$  と同じ  $z$  方向の磁気モーメント  $M$  が発生している。また、磁性体金属薄膜 152 も磁場発生部 20 の磁場  $H$  と同じ  $z$  方向の磁気モーメント  $M$  が発生している。この場合、磁性体金属薄膜 152 と閉経路形状磁性体薄膜 11 間の非磁性絶縁体薄膜 151 には量子効果によりトンネル電流が流れる。即ち、非磁性絶縁体薄膜 151 の抵抗値は最小値を示す。その結果、非磁性絶縁体薄膜 151 の抵抗値は、スキルミオン 40 が存在する場合の方が、スキルミオン 40

が存在しない場合よりも高くなる。この抵抗値を検出することにより、スキルミオン40の有無を検知し、磁気素子10に保存した情報を読み取ることができる。なお、磁性金属薄膜はCo、Ni、Feなどの磁性体金属薄膜または、これら磁性体金属薄膜からなる積層磁性体金属薄膜である。

[0054] なお、本例の検出素子15は、閉経路形状磁性体薄膜11の上面に接して設けた。しかし、検出素子15は、非磁性絶縁体薄膜151を磁性体薄膜と軟磁性体薄膜とで挟むように形成された検出素子であってもよい。軟磁性体薄膜の磁気モーメントの向きは閉経路形状磁性体薄膜11の磁気構造に対応した磁気モーメントの向きとなる。この構造の検出素子を閉経路形状磁性体薄膜11の直上に形成すればスキルミオン40をより高感度に検出できる。

[0055] トランジスタTr3は、検出素子15とビット線94との間に設ける。例えば、トランジスタTr3は、電界効果トランジスタである。トランジスタTr3のゲート端子は、ワード線97に接続する。トランジスタTr3は、対応する磁気素子10が選択されていない場合に検出素子15との間の抵抗値を無限大に大きくできる。これにより、選択した磁気素子10の検出素子15の抵抗値のみを読み出せる。データを読み出したい磁気素子10の該当するビット線94を選択し、このビット線94に定電流を流す。この選択したビット線94の電圧はトランジスタTr3がオンしている磁気素子10の検出素子15が示す抵抗値で決まる。選択したビット線94に接続している他のすべての磁気素子10はトランジスタTr3がオフしているので抵抗値は無限大である。その結果、選択したビット線94の電圧は選択した磁気素子10の検出素子15の抵抗値のみによる電圧となる。

[0056] 本例の磁気素子10は、リーク電流防止、誤書込み防止、スキルミオンの有無の感度よい検出のために、トランジスタTr1、Tr2、Tr3の全てを備えることが好ましい。また、トランジスタTr1、Tr2、Tr3のゲート端子は、共通のワード線97に設ける。これにより、ワード線97の本数を少なくできる。

[0057] 図5は実施例1に係るスキルミオンメモリ100の構成部分である磁場発

生部 20 を示す。図 5 に (x、y、z) 座標を示す。磁場発生部 20 は、閉経路形状磁性体薄膜 11 に第 1 の磁場を印加する。磁場発生部 20 は、薄膜状の閉経路形状磁性体薄膜 11 の表面に略垂直で、閉経路形状磁性体薄膜 11 を強磁性相にする第 1 の磁場を、閉経路形状磁性体薄膜 11 に印加する。本例において閉経路形状磁性体薄膜 11 は、x y 平面と平行な表面を有している。磁場発生部 20 の磁気モーメントの向きを白抜き矢印で示す。白抜き矢印の磁気モーメントの向きは z 方向である。この結果、磁場発生部 20 より発生し閉経路形状磁性体薄膜 11 に印加される第 1 の磁場の方向はプラス z 方向となる。この第 1 の磁場はスキルミオン結晶相と強磁性相との境界である  $H = 0.0252 \text{ J}$  より少し大きい  $H = 0.03 \text{ J}$  程度とする。したがって、閉経路形状磁性体薄膜 11 は強磁性相であり、その磁気モーメントはプラス z 方向に向いた状態である。磁場発生部 20 は、閉経路形状磁性体薄膜 11 の裏面と対向して設けられてよい。磁場発生部 20 は、閉経路形状磁性体薄膜 11 と離間していてもよく、接触していてもよい。磁場発生部 20 が磁性金属の場合、磁場発生部 20 は閉経路形状磁性体薄膜 11 と離間していることが好ましい。

[0058] 図 6 は、実施例 1 に係るスキルミオンメモリ 100 の構成の一例を示す。本例のスキルミオンメモリ 100 は、電流経路 13 を用いてスキルミオン 40 を生成および一括消去する磁気素子 10 を用いる。本例の磁気素子 10 は、電流誘起の局所磁場によりスキルミオン 40 を生成する。

[0059] スキルミオンメモリ 100 は、複数の磁気素子 10、複数の転送線 99、複数の転送線 101、複数の書込線 95、複数の書込線 96、複数のビット線 94、複数のワード線 97、複数のスイッチ 181、複数のスイッチ 182、複数のスイッチ 183、複数のスイッチ 184、複数のスイッチ 185、複数のスイッチ 186 および複数の検出回路 98 を備える。

[0060] 本例の転送線 99 は、トランジスタ  $T_r1$  を介して内周電極 14 に接続されている。本例の転送線 99 は、複数の磁気素子 10 に共通に設ける。

[0061] 転送線 101 は、外周電極 12 に接続されている。本例の転送線 101 は

、外周電極 12 にトランジスタ  $T_{r1}$ 、 $T_{r2}$ 、 $T_{r3}$  を介さずに接続されている。なお、本例の転送線 101 は、複数の磁気素子 10 に共通に設ける。

[0062] 書込線 95 は、トランジスタ  $T_{r2}$  を介して生成部 35 に接続されている。対応する磁気素子 10 にスキルミオン 40 を生成する生成用電流を供給する。即ち、書込線 95 は、スキルミオン生成線として機能する。なお、本例の書込線 95 は、複数の磁気素子 10 に共通に設ける。

[0063] ビット線 94 は、トランジスタ  $T_{r3}$  を介して検出素子 15 に接続されている。対応する磁気素子 10 のスキルミオン 40 の有無に応じた電圧を発生する。即ち、ビット線 94 は、スキルミオン検出線として機能する。なお、本例のビット線 94 は、複数の磁気素子 10 に共通に設ける。

[0064] ワード線 97 は、スキルミオン 40 を生成、一括消去および検出する磁気素子 10 を選択する。本例のワード線 97 は、トランジスタ  $T_{r1}$ 、トランジスタ  $T_{r2}$  およびトランジスタ  $T_{r3}$  のそれぞれのゲート端子に接続されている。これにより該当磁気素子 10 を一括選択でき、選択線を大幅に削減できる。なお、本例のワード線 97 は、複数の磁気素子 10 に共通に設ける。

[0065] スイッチ 181 は、それぞれのビット線 94 に設ける。スイッチ 182 は、それぞれの書込線 95 に設ける。スイッチ 183 は、それぞれの書込線 96 に設ける。スイッチ 184 は、それぞれのワード線 97 に設ける。スイッチ 185 は、それぞれの転送線 101 に設ける。スイッチ 186 は、それぞれの転送線 99 に設ける。例えば、スイッチ 181、182、183、184、185、186 は、電界効果トランジスタである。

[0066] 例えば、左上の磁気素子 10 にビット情報を書き込むには左の転送線 99 と上の転送線 101 のスイッチ 186 およびスイッチ 185 をオンする。また、上のワード線 97 のスイッチ 184 を同時にオンする。左上の磁気素子 10 のトランジスタ  $T_{r1}$ 、 $T_{r2}$ 、 $T_{r3}$  にゲート電圧が印加され、トランジスタ  $T_{r1}$ 、 $T_{r2}$ 、 $T_{r3}$  がオンする。左の書込線 95 のスイッチ 1

82もオンする。これらの操作により、上の転送線101からの転送電流は左上の磁気素子10のみの外周電極12と内周電極14との間に流れる。上の転送線101に接続された右上の磁気素子10には転送電流は流れない。右の転送線99のスイッチ186はオフされている。また、右下の磁気素子10にも転送電流は流れない。下のワード線97に接続された右のスイッチ184はオフされているので、これに接続されたトランジスタTr1、Tr2、Tr3はオフである。左上の磁気素子10の外周電極12から内周電極14に電流が流れた予め定められた時間後に、左の書込線95に書込用パルス電流を流す。この結果、左上の磁気素子10にスキルミオン40が形成される。この生成されたスキルミオン40は閉経路形状磁性体薄膜11を転送電流に応じた速度で転送する。書込用パルス電流をビット情報に応じたパルス電流間隔にすれば、ビット情報は閉経路形状磁性体薄膜11上のスキルミオン40の列に変換される。スキルミオン40の列は転送電流によって閉経路形状磁性体薄膜11上を周回する。スキルミオン40の列のスキルミオン40の間隔は一定である。書込みが終了したら、転送電流をオフする。スキルミオン40の列のスキルミオン40の間隔は一定のまま、周回転送は停止し、スキルミオン40の状態を保持する。即ち、電流の供給なしにビット情報を保持し続ける。このように、スキルミオンメモリ100は、不揮発性メモリとして機能する。

[0067] 左上の磁気素子10にビット情報を一括消去するには、左の転送線99と上の転送線101のスイッチ186およびスイッチ185をオンする。また、上のワード線97のスイッチ184を同時にオンする。左上の磁気素子10のトランジスタTr1、Tr2、Tr3にゲート電圧が印加され、トランジスタTr1、Tr2、Tr3がオンする。予め定められた大きさの一括消去電流を、上の転送線101から印加する。左上の磁気素子10の外周電極12から内周電極14に一括消去電流が流れる。これにより左上の磁気素子10のすべてのスキルミオン40を消去できる。この一括消去法は、選択した磁気素子10のすべてのビット情報を一括消去でき、ビット情報の書き換

えに必要な消去時間を短縮化する上で極めてすぐれた方法である。複数の磁気素子 10 を同時に一括消去することも可能である。この結果、スキルミオンメモリ 100 は、短時間で初期化できる。

[0068] 左上の磁気素子 10 のビット情報を読み出すには、左の転送線 99 と上の転送線 101 のスイッチ 186 およびスイッチ 185 をオンする。また、上のワード線 97 のスイッチ 184 を同時にオンする。左上の磁気素子 10 のトランジスタ  $T_{r1}$ 、 $T_{r2}$ 、 $T_{r3}$  にゲート電圧が印加され、トランジスタ  $T_{r1}$ 、 $T_{r2}$ 、 $T_{r3}$  がオンする。これらの操作により、上の転送線 101 からの転送電流は左上の磁気素子 10 のみの外周電極 12 と内周電極 14 との間に流れる。左上の磁気素子 10 のスキルミオン 40 は転送周回する。左のビット線 94 のスイッチ 181 をオンする。このビット線 94 に予め定められた定電流を流す。左上の磁気素子 10 のトランジスタ  $T_{r3}$  はオンしているので、左上の磁気素子 10 の検出素子 15 の下を通過したスキルミオン 40 に応じた電圧をビット線 94 は発生する。これを左の検出回路 98 で「0」、「1」に相応した電圧を読み出す。

[0069] また、本例の検出素子 15 は、1 つの磁気素子 10 に対して少なくとも 1 つ設ければよい。これにより、検出素子 15 および検出用ビット線を各段に少なくできる。

[0070] また、本例の検出素子 15 は、生成部 35 よりも、閉経路形状磁性体薄膜 11 においてスキルミオン 40 の転送方向に設ける。検出素子 15 は、生成部 35 においてスキルミオン 40 を生成してから検出するまでの時間を短縮できる。これにより、磁気素子 10 は、より効率的にスキルミオン 40 を生成し、検出できる。

[0071] また、本例の検出回路 98 は、ビット線 94 に接続し、ビット線 94 の電圧を検出する。検出回路 98 は、それぞれのビット線 94 に設けても、複数のビット線 94 に共通に設けてもよい。

[0072] 本例の検出回路 98 は、ビット線 94 の電圧を増幅して、スキルミオン 40 の有無を検出する。検出回路 98 は、入力抵抗  $R_{in}$ 、帰還抵抗  $R_f$ 、増

幅回路C 1 および電圧比較回路C 2を備える。ビット線9 4の電圧を入力抵抗 $R_{in}$ と帰還抵抗 $R_f$ との比で増幅する。電圧比較回路C 2には、増幅回路C 1の出力電圧および参照電圧 $V_{ref}$ の両方の電圧を入力することにより、差分電圧を増幅する。電圧比較回路C 2は、増幅回路C 1の出力電圧が参照電圧 $V_{ref}$ よりも大きい場合は「1」を出力する。一方、電圧比較回路C 2は、増幅回路C 1の出力電圧が参照電圧 $V_{ref}$ よりも小さい場合は「0」を出力する。

[0073] 本例の検出回路9 8は、ビット線9 4の電圧値と、予め定められた基準電圧 $V_{ref}$ とを比較することにより、スキルミオン4 0の有無を検出する絶対値読み込み方式である。そのため、本例の検出回路9 8は、スキルミオン4 0の検出精度が高い。特に、絶対値読み込み方式では、出力の増幅が容易であるのでノイズ耐性が向上する。

[0074] [比較例1]

図7は、比較例1に係るスキルミオンメモリ6 0 0の構成を示す。本例のスキルミオンメモリ6 0 0は、トランジスタ $T_r1$ 、トランジスタ $T_r2$ 、トランジスタ $T_r3$ を有さない。

[0075] 比較例1のスキルミオンメモリ6 0 0は、トランジスタ $T_r1$ を有さない。比較例1のスキルミオンメモリ6 0 0は、転送電流の一部がリークする。比較例1のスキルミオンメモリ6 0 0は、スイッチ1 8 5およびスイッチ1 8 6をオンすることにより、左上の磁気素子1 0を選択し、スキルミオン4 0を転送するために外周電極1 2から内周電極1 4の方向に転送電流を流す。転送電流は、黒塗の矢印で示している。これに対して、リーク電流は、白抜きの矢印で示している。黒塗り矢印の転送電流がながれると、右上の磁気素子1 0の外周電極1 2から閉経路形状磁性体薄膜1 1を経由して内周電極1 4にリーク電流が流れる。転送線9 9と右上の内周電極1 4および右下の内周電極1 4との間にはスイッチを有さないので右下の磁気素子1 0の内周電極1 4にリーク電流が流れる。右下の磁気素子1 0の内周電極1 4から閉経路形状磁性体薄膜1 1を経由して外周電極1 2にリーク電流が流れる。左

下の磁気素子 10 に同様にリーク電流が流れ、スイッチ 186 を経由して転送線 99 に流れる。選択していない磁気素子 10 を流れるリーク電流を防ぐことが出来ない。即ち、左上の磁気素子 10 にスキルミオン 40 を転送するためにスイッチ 186 と 185 をオンすると、右上、右下、左下の磁気素子 10 を経由してリーク電流が流れてしまう。本例のスキルミオンメモリ 600 のリーク電流は電力を余分に消費する。特に、金属材料である閉経路形状磁性体薄膜 11 の抵抗値は小さいので、リーク電流値が大きくなる。スキルミオンメモリ 600 は、多数の磁気素子 10 をマトリックス状に有するので、それぞれの磁気素子 10 においてリークパスが生じるとスキルミオンメモリ 600 全体として大きな電力を消費してしまう。

[0076] 比較例 1 のスキルミオンメモリ 600 は、トランジスタ  $T_r2$  を有さない。スキルミオンメモリ 600 は、スイッチ 182 をオンすることにより書込線 95 を選択する。書込線 95 の他方の端部はアースに接続されている。磁気素子 10 にスキルミオン 40 を生成するための生成電流を流す。このとき、書込線 95 に接続されているが選択されていない磁気素子 10 にスキルミオン 40 が書き込まれることを防止するために、あらかじめ生成部 35 に 1 個のスキルミオン 40 を生成しておく必要がある。生成部 35 にスキルミオン 40 が存在すると、さらにスキルミオン 40 を生成できない。信号の頭出しのために、選択した書込線 95 に接続された全ての磁気素子 10 にスキルミオン 40 を生成した後、それぞれの磁気素子 10 に書き込む。その後、信号の頭出し用スキルミオン 40 を生成部 35 に転送する。このようにすれば、該当している磁気素子 10 にスキルミオン 40 を生成し、選択していない磁気素子 10 にスキルミオン 40 を生成できないので、誤書込みはなくなる。しかし、信号頭出し用のスキルミオン 40 の位置が外周電極 12 や内周電極 14 からのノイズ電流などにより生成部 35 から移動すると、重複書込みが生じ得る。これに対して、磁気素子 10 にトランジスタ  $T_r2$  を設けたことにより生成電流は選択した磁気素子 10 の生成部 35 のみに流れるので誤書込みの可能性がなくなる。これにより、信号頭出し用のスキルミオン 40

は生成部 35 になくてもよい。

[0077] 比較例 1 のスキルミオンメモリ 600 は、トランジスタ  $T_r3$  を有さない。スキルミオンメモリ 600 は、スイッチ 181 をオンすることによりビット線 94 を選択する。スキルミオンメモリ 600 は、検出回路 698 を備える。

[0078] 検出回路 698 は、入力された電流に応じて、ビット線 94 毎の抵抗値を読み込む。検出回路 698 は、読み出す信号の変化に応じてビット情報を読み出す。即ち、本例のスキルミオンメモリ 600 は、トランジスタ  $T_r3$  を有さないで、検出素子 15 はビット線 94 に接続された全ての磁気素子 10 を選択する。検出回路 698 は、ビット線の電流値を検出する。選択した磁気素子 10 のスキルミオン 40 の有無を検出する場合、外周電極 12 から内周電極 14 に電流を印加しスキルミオン 40 を転送回転させる。このとき、検出素子 15 の下部の閉経路形状磁性体薄膜 11 の部位を通過するスキルミオン 40 の有無を検出する。しかし検出した電流値は同一のビット線 94 に接続された選択されていない磁気素子 10 の検出素子 15 の下部のスキルミオン 40 の有無に依存する。検出回路 698 は増幅回路 C1 で電流を電圧に変換し、電圧比較回路 C2 で参照電圧  $V_{ref}$  と比較して「0」又は「1」を出力する。検出回路 698 は、絶対値ではなく微分値で変化する信号を検知するなどの対策が必要である。そのためには帰還抵抗  $R_f$  と平行にキャパシタを必要とする。この結果、付加した微分回路はノイズ耐性を劣化させる。

[0079] 磁気素子 10 にトランジスタ  $T_r3$  を設けることにより検出用定常電流は選択した磁気素子 10 の検出素子 15 のみに流れるので、選択した検出素子 15 の抵抗値に応じた電圧のみをビット線 94 に発生できる。検出回路 98 での増幅回路 C1 は大きな増幅率を設定でき、電圧比較回路 C2 で精度よく「0」又は「1」を出力できる。これにより、雑音などの電氣的信号に対して感度よくスキルミオン 40 の有無を検出する回路を構成する。

[0080] 以上の通り、本例のスキルミオンメモリ 100 は、トランジスタ  $T_r1$ 、

トランジスタ $T_r2$ およびトランジスタ $T_r3$ を有することにより、磁気素子10を介したリークパスを遮断し、誤書込みを防ぎ、且つ、スキルミオン40を感度よく検出できる。

[0081] スキルミオンメモリ100を実際のデバイスに使う場合、1個の磁気素子10には数百個から数千個のスキルミオン40が転送周回することになる。さらに数百万個の磁気素子10を平面状に配置し、数百Mビットから数Gビットの情報を記憶することで、大規模不揮発性メモリを実現できる。多くの磁気素子10を使用するので、リーク電流遮断、誤書込み防止、スキルミオン40を感度よく検出できる回路構成が必須である。

[0082] [実施例2]

図8は、実施例2に係る局所熱を用いた磁気素子10の構成の一例を示す。また、図9は、実施例2に係る磁気素子10のスキルミオン生成部35の一例を示す。生成電極82からの局所熱によるスキルミオン40の生成を示す。

[0083] 本例の磁気素子10は、局所熱を閉経路形状磁性体薄膜11に与えることにより、スキルミオン40を生成する。本例の磁気素子10は、スキルミオン40を用いてビット情報を保存する。例えば、閉経路形状磁性体薄膜11におけるスキルミオン40の有無が、1ビットの情報に対応する。本例の磁気素子10は、閉経路形状磁性体薄膜11、外周電極12、内周電極14、非磁性絶縁体薄膜161、生成電極82、検出素子15、書込線95、書込線96、転送線99、転送線101、ワード線97およびトランジスタ $T_r1$ 、トランジスタ $T_r2$ 、トランジスタ $T_r3$ を備える。(x、y)座標を示す。

[0084] トランジスタ $T_r1$ は、内周電極14と転送線99との間に設ける。例えば、トランジスタ $T_r1$ は、電界効果トランジスタである。トランジスタ $T_r1$ のゲート端子は、ワード線97に接続する。トランジスタ $T_r1$ は、対応する磁気素子10が選択されていない場合に当該磁気素子10を介してリーク電流が流れるのを阻止する。トランジスタ $T_r1$ は、外周電極12と転

送線 101 との間に設けてもよい。なお、転送線 99 は、第 2 の転送線の一例である。転送線 101 は、第 1 の転送線の一例である。

[0085] 本例の磁気素子 10 において、閉経路形状磁性体薄膜 11 にスキルミオン 40 を生成するために生成電極 82 を設ける。閉経路形状磁性体薄膜 11 は、磁場発生部 20 からの磁場により強磁性状態となっている。閉経路形状磁性体薄膜 11 の磁気モーメントを矢印で示した。矢印は強磁性状態では z 方向を向いている。

[0086] 生成電極 82 は、閉経路形状磁性体薄膜 11 の上部に接して設けられた非磁性絶縁体薄膜 17 上に形成された非磁性金属薄膜 18 からなる。閉経路形状磁性体薄膜 11 は、生成電極 82 と対向する電極として機能する。生成電極 82 と閉経路形状磁性体薄膜 11 との間にパルス的に電流を流す。パルス電流が非磁性絶縁体薄膜 17 を流れるときに生ずるジュール熱により閉経路形状磁性体薄膜 11 を加熱する。パルス熱のエネルギーを制御することにより、スキルミオン 40 が生成する。非磁性絶縁体薄膜 17 は第 3 の非磁性絶縁体薄膜の一例である。非磁性金属薄膜 18 は第 4 の非磁性金属薄膜の一例である。

[0087] 本例の生成電極 82 は、四角形状の非磁性金属薄膜 18 である。生成電極 82 の四角形状の断面積が閉経路形状磁性体薄膜 11 を加熱する面積である。四角形状は円形状でも長円形状であってもよい。生成電極 82 の四角形状の 1 端の長さは局所熱エネルギーのスポットサイズ直径に相当する。なお、生成電極 82 は、Cu、W、Ti、TiN、Al、Pt、Au 等の導電性の非磁性金属薄膜 18 よりなる。

[0088] トランジスタ Tr2 は、第 3 の電極である生成電極 82 と書込線 95 との間に設ける。例えば、トランジスタ Tr2 は、電界効果トランジスタである。トランジスタ Tr2 のゲート端子は、ワード線 97 に接続する。トランジスタ Tr2 は、対応する磁気素子 10 が選択されていない場合に当該磁気素子 10 以外の磁気素子 10 の生成電極 82 に電流が流れることを防止し、誤書込みを防止する。これにより、信号頭出し用のスキルミオン 40 は生成部

35になくてもよい。

[0089] 検出素子15は、実施例1と同様のトンネル磁気抵抗素子（TMR素子）である。本例の検出素子15は、閉経路形状磁性体薄膜11上に外周電極12と内周電極14の間に設けることも実施例1と同様である。

[0090] トランジスタTr3は、検出素子15とビット線94との間に設ける。例えば、トランジスタTr3は、電界効果トランジスタである。トランジスタTr3のゲート端子は、ワード線97に接続する。トランジスタTr3は、対応する磁気素子10が選択されていない場合に検出素子15との間の抵抗値を無限大に大きくできる。これにより、選択した磁気素子10の検出素子15の抵抗値のみを読み出せる。データを読み出したい磁気素子10の該当するビット線94を選択し、このビット線94に定電流を流す。この選択したビット線94の電圧はトランジスタTr3がオンしている磁気素子10の検出素子15が示す抵抗値で決まる。選択したビット線94に接続している他のすべての磁気素子10はトランジスタTr3がオフしているので抵抗値は無限大である。その結果、選択したビット線94の電圧は選択した磁気素子10のTMR素子のみの抵抗値による電圧となる。

[0091] 本例の磁気素子10は、リーク電流防止、誤書込み防止、スキルミオン40の有無の精度よい検出のために、トランジスタTr1、Tr2、Tr3の全てを備えることが好ましい。また、トランジスタTr1、Tr2、Tr3のゲート端子は、共通のワード線97に設ける。これにより、ワード線97の本数を少なくできる。

[0092] 図10は、スキルミオンメモリ100の構成の一例を示す。本例のスキルミオンメモリ100は、局所熱を閉経路形状磁性体薄膜11に与える磁気素子10を用いる点で実施例1に係るスキルミオンメモリ100と相違する。

[0093] スキルミオンメモリ100は、複数の磁気素子10、複数の転送線99、複数の転送線101、複数の書込線95、複数のビット線94、複数のワード線97、複数のスイッチ181、複数のスイッチ182、複数のスイッチ184、複数のスイッチ185および複数の検出回路98を備える。

- [0094] 転送線 99 は、内周電極 14 に接続されている。本例の転送線 99 は、トランジスタ  $T_r1$  を介して内周電極 14 に接続されている。なお、本例の転送線 99 は、複数の磁気素子 10 に共通に設ける。
- [0095] 転送線 101 は、外周電極 12 に接続されている。本例の転送線 101 は、外周電極 12 にトランジスタ  $T_r1$ ,  $T_r2$ ,  $T_r3$  を介さずに接続されている。なお、本例の転送線 101 は、複数の磁気素子 10 に共通に設ける。
- [0096] 書込線 95 は、トランジスタ  $T_r2$  を介して生成部 35 に接続されている。対応する磁気素子 10 にスキルミオン 40 を生成する生成用電流を供給する。即ち、書込線 95 は、スキルミオン生成線として機能する。なお、本例の書込線 95 は、複数の磁気素子 10 に共通に設ける。
- [0097] ビット線 94 は、トランジスタ  $T_r3$  を介して検出素子 15 に接続されている。対応する磁気素子 10 のスキルミオン 40 の有無に応じた電圧を発生する。即ち、ビット線 94 は、スキルミオン検出線として機能する。なお、本例のビット線 94 は、複数の磁気素子 10 に共通に設ける。
- [0098] ワード線 97 は、スキルミオン 40 を生成、一括消去および検出する磁気素子 10 を選択する。本例のワード線 97 は、トランジスタ  $T_r1$ 、トランジスタ  $T_r2$  およびトランジスタ  $T_r3$  のそれぞれのゲート端子に接続されている。これにより該当磁気素子 10 を一括選択でき、選択線を大幅に削減できる。なお、本例のワード線 97 は、複数の磁気素子 10 に共通に設ける。
- [0099] スイッチ 181 は、それぞれのビット線 94 に設ける。スイッチ 182 は、それぞれの書込線 95 に設ける。スイッチ 184 は、それぞれのワード線 97 に設ける。スイッチ 185 は、それぞれの転送線 101 に設ける。スイッチ 186 は、それぞれの転送線 99 に設ける。例えば、スイッチ 181, 182, 184, 185, 186 は、電界効果トランジスタである。
- [0100] 磁気素子 10 にビット情報を書き込む方法は実施例 1 と基本的に同じである。選択した磁気素子 10 に転送電流を印加する。選択した磁気素子 10 の

生成電極 82 にパルス電圧を印加し、閉経路形状磁性体薄膜 11 に熱パルスを印加し、閉経路形状磁性体薄膜 11 にビット情報のスキルミオン 40 の列を形成する。選択した磁気素子 10 のスキルミオン 40 の一括消去法は実施例 1 と同じである。選択した磁気素子 10 に予め定められた一括消去用の電流を外周電極 12 から内周電極 14 に流せばよい。選択した磁気素子 10 のビット情報を読み出す方法も実施例 1 と同じである。ビット線 94 に予め定められた定電流を流せば、選択した磁気素子 10 の検出素子 15 の下を通過したスキルミオン 40 に応じた電圧をビット線 94 は発生する。これを左の検出回路 98 で「0」、「1」に相応した電圧を読み出す。

[0101] また、本例の検出素子 15 は、1 つの磁気素子 10 に対して少なくとも 1 つ有すればよい。これにより、検出素子 15 および検出用ビット線を各段に少なくできる。

[0102] また、本例の検出素子 15 は、生成部 35 よりも、閉経路形状磁性体薄膜 11 においてスキルミオン 40 の転送方向に設けることも実施例 1 と同じである。検出素子 15 は、生成部 35 においてスキルミオン 40 を生成してから検出するまでの時間を短縮できる。これにより、磁気素子 10 は、より効率的にスキルミオン 40 を生成し、検出できる。

[0103] 検出回路 98 は、ビット線 94 に接続し、ビット線 94 の電圧を検出する。検出回路 98 は、それぞれのビット線 94 に設けても、複数のビット線 94 に共通に設けてもよい。

[0104] 本例の検出回路 98 は、ビット線 94 の電圧を増幅して、スキルミオン 40 の有無を検出する。検出回路 98 は実施例 1 に用いたものと同じである。本例の検出回路 98 は、ビット線 94 の電圧値と、予め定められた基準電圧  $V_{ref}$  とを比較することにより、スキルミオン 40 の有無を検出する絶対値読み込み方式である。そのため、本例の検出回路 98 は、スキルミオン 40 の検出精度が高い。特に、絶対値読み込み方式では、出力の増幅が容易であるのでノイズ耐性が向上する。

[0105] [比較例 2]

図 1 1 は、比較例 2 に係るスキルミオンメモリ 6 0 0 を示す。本例のスキルミオンメモリ 6 0 0 は、トランジスタ T r 1、トランジスタ T r 2 およびトランジスタ T r 3 を有さない。

[0106] 比較例 2 のスキルミオンメモリ 6 0 0 は、トランジスタ T r 1 を有さない。比較例 2 のスキルミオンメモリ 6 0 0 は、転送電流の一部がリークする。比較例 2 のスキルミオンメモリ 6 0 0 は、スイッチ 1 8 5 およびスイッチ 1 8 6 をオンすることにより、左上の磁気素子 1 0 を選択し、スキルミオン 4 0 を転送するために外周電極 1 2 から内周電極 1 4 の方向に転送電流を流す。転送電流は、黒塗の矢印で示している。これに対して、リーク電流は、白抜きの矢印で示している。黒塗り矢印の転送電流がながれると、右上の磁気素子 1 0 の外周電極 1 2 から閉経路形状磁性体薄膜 1 1 を経由して内周電極 1 4 にリーク電流が流れる。転送線 9 9 と右上の内周電極 1 4 および右下の内周電極 1 4 との間にはスイッチを持たないので右下磁気素子 1 0 の内周電極 1 4 に電流が流れる。右下の磁気素子 1 0 の内周電極 1 4 から閉経路形状磁性体薄膜 1 1 を経由して外周電極 1 2 にリーク電流が流れる。左下の磁気素子 1 0 に同様にリーク電流が流れスイッチ 1 8 6 を経由して転送線 9 9 に流れる。選択していない磁気素子 1 0 を流れるリーク電流を防ぐことが出来ない。即ち、左上の磁気素子 1 0 にスキルミオン 4 0 を転送するためにスイッチ 1 8 6 と 1 8 5 をオンすると、右上、右下、左下の磁気素子 1 0 を経由してリーク電流が流れてしまう。本例のスキルミオンメモリ 6 0 0 のリーク電流は電力を余分に消費する。特に、金属材料である閉経路形状磁性体薄膜 1 1 の抵抗値は小さいので、リーク電流値が大きくなる。スキルミオンメモリ 6 0 0 は、多数の磁気素子 1 0 をマトリックス状に有するので、それぞれの磁気素子 1 0 においてリークパスが生じるとスキルミオンメモリ 6 0 0 全体として大きな電力を消費してしまう。

[0107] 比較例 2 のスキルミオンメモリ 6 0 0 は、トランジスタ T r 2 を有さない。スキルミオンメモリ 6 0 0 は、スイッチ 1 8 2 をオンすることにより書込線 9 5 を選択する。書込線 9 5 の他方の電極は外周電極 1 2 もしくは内周電

極 1 4 となる。磁気素子 1 0 にスキルミオン 4 0 を生成するための生成電流を書込線 9 5 に流す。このとき、書込線 9 5 に接続された該当しない磁気素子 1 0 にスキルミオンが書き込まれることを防止するために、予め生成部 3 5 に 1 個のスキルミオン 4 0 を生成しておく必要がある。生成部 3 5 にスキルミオン 4 0 が存在すると、さらにスキルミオン 4 0 を生成できない。信号の頭出しのために、選択した書込線 9 5 に接続されたすべての磁気素子 1 0 にスキルミオン 4 0 を生成部 3 5 に生成した後に、各磁気素子 1 0 に書き込む。その後、信号の頭出し用スキルミオン 4 0 を生成部 3 5 に転送する。このようにすれば、該当している磁気素子 1 0 にスキルミオン 4 0 を生成し、選択していない磁気素子 1 0 にスキルミオン 4 0 を生成できないので、誤書き込みはなくなる。しかし、信号頭出し用のスキルミオン 4 0 の位置が外周電極 1 2 や内周電極 1 4 からのノイズ電流などにより生成部 3 5 から移動すると、重複書き込みが生じ得る。これに対して、磁気素子 1 0 にトランジスタ  $T_r 2$  を設けた場合、生成電流は選択した磁気素子 1 0 の生成部 3 5 のみに流れるので誤書き込みの可能性がなくなる。これにより、信号頭出し用のスキルミオン 4 0 は生成部 3 5 になくてもよい。

[0108] 比較例 2 のスキルミオンメモリ 6 0 0 は、トランジスタ  $T_r 3$  を有さない。トランジスタ  $T_r 3$  を有さないので、検出素子 1 5 はビット線 9 4 に接続された全ての磁気素子 1 0 を選択する。検出回路 6 9 8 は、ビット線に流れる電流値を電圧に変換し、参照電圧と比較してスキルミオン 4 0 を検知する。ビット線に流れる電流値は同じビット線に接続されたすべての検出素子 1 5 の抵抗値に依存する。該当磁気素子 1 0 のスキルミオンの有無を検出する場合、検出した電流値は同一のビット線に接続された該当しない磁気素子 1 0 の検出素子 1 5 の下部のスキルミオン 4 0 の有無に依存する。このため、微分回路を新たに設ける必要が生ずる。この結果、付加した微分回路はノイズ耐性を劣化させる。

[0109] 実施例 2 の磁気素子 1 0 は  $T_r 3$  を設けることにより検出用定常電流は選択した磁気素子 1 0 の検出素子 1 5 のみに流れるので、選択した検出素子 1

5の抵抗値に応じた電圧のみをビット線に発生できる。検出回路98での増幅回路C1は大きな増幅率を設定でき、電圧比較回路C2で精度よく「0」又は「1」を出力できる。このことは雑音などの電氣的信号に対して感度よくスキルミオン40の有無を検出できることとなる。

[0110] 以上の通り、本例のスキルミオンメモリ100は、トランジスタTr1、トランジスタTr2およびトランジスタTr3を有することにより、磁気素子10を介したリークパスを遮断し、誤書込みを防ぎ、スキルミオン40を感度よく検出できる回路構成となる。

[0111] 実際のデバイスに使う場合、1個の磁気素子10にはスキルミオン数は数百個から数千個が転送周回することになる。さらに数百万個の磁気素子10を平面状に配置し、数百Mビットから数Gビットの情報を記憶することで、大規模不揮発性メモリを実現できる。多くの磁気素子10を使用することから、リーク電流遮断、誤書込み防止、スキルミオンを感度よく検出できる回路構成が必要であることは実施例1と同様である。

[0112] 図12は、スキルミオンメモリ搭載中央演算処理LSI\_\_200の構成例を示す模式図である。スキルミオンメモリ搭載中央演算処理LSI\_\_200は、スキルミオンメモリ100と、中央演算処理回路210とを備える。中央演算処理回路210は、例えばCMOS-LSIデバイスである。中央演算処理回路210は、スキルミオンメモリ100へのデータの書込み、および、スキルミオンメモリ100からのデータの読み出しの少なくとも一方の機能を有する。なお、スキルミオンメモリ100は、スキルミオンメモリ搭載中央演算処理LSI\_\_200が有する電界効果トランジスタの上方に積層されてもよい。なお、中央演算処理回路210は、中央情報処理演算用論理回路素子の一例である。

[0113] 図13は、データ記録装置300の構成例を示す模式図である。データ記録装置300は、スキルミオンメモリ100と、入出力装置310とを備える。データ記録装置300は、例えばハードディスク、または、USBメモリ等のメモリデバイスである。入出力装置310は、外部からスキルミオン

メモリ１００へのデータの書込み機能、および、スキルミオンメモリ１００からデータを読み出して外部に出力する機能の少なくとも一方を有する。

[0114] 図１４は、データ処理装置４００の構成例を示す模式図である。データ処理装置４００は、スキルミオンメモリ１００と、プロセッサ４１０とを備える。プロセッサ４１０は、例えばデジタル信号を処理するデジタル回路を有する。プロセッサ４１０は、スキルミオンメモリ１００へのデータの書込み、および、スキルミオンメモリ１００からのデータの読み出しの少なくとも一方の機能を有する。

[0115] 図１５は、通信装置５００の構成例を示す模式図である。通信装置５００は、例えば携帯電話機、スマートフォン、タブレット型端末等の、外部との通信機能を有する装置全般を指す。通信装置５００は携帯型であってよく、非携帯型であってもよい。通信装置５００は、スキルミオンメモリ１００と、通信部５１０とを備える。通信部５１０は、通信装置５００の外部との通信機能を有する。通信部５１０は、無線通信機能を有してよく、有線通信機能を有してよく、無線通信および有線通信の双方の機能を有していてもよい。通信部５１０は、外部から受信したデータをスキルミオンメモリ１００に書き込む機能、スキルミオンメモリ１００から読み出したデータを外部に送信する機能、および、スキルミオンメモリ１００が記憶した制御情報に基づいて動作する機能の少なくとも一つを有する。

[0116] 以上の通り、高速、且つ、低消費電力でスキルミオン４０を生成、一括消去、検出できる磁気素子およびこの磁気素子を応用したスキルミオンメモリ１００、スキルミオンメモリ搭載中央演算処理ＬＳＩ２００、データ記録装置３００、データ処理装置４００および通信装置５００を提供することができる。

[0117] 本明細書に開示したスキルミオンメモリ１００は、複数の磁気素子１０から任意の磁気素子１０を選択し、スキルミオン４０の転送時に他の磁気素子１０が備えるトラックへのリーク電流を防止できる。また、本例のスキルミオンメモリ１００は、スキルミオン４０の一括消去時においてもリークパス

を遮断できる。そのため、本明細書に開示したスキルミオンメモリ１００は、不要な消費電力を低減できる。本例のスキルミオンメモリ１００は、他の磁気素子１０のトラックへのビット誤書込みが発生しない。スキルミオンメモリ１００は、スキルミオンの有無を感度よく検知できる回路を提供する。更に、本明細書に開示したスキルミオンメモリ１００は、書込み部分と、センサ位置の相対位置を工夫したことにより、読み込みの速度を高め、制御性を向上させる。

### 符号の説明

[0118] １０・・・磁気素子、１１・・・閉経路形状磁性体薄膜、１２・・・外周電極、１３・・・電流経路、１４・・・内周電極、１５・・・検出素子、１７・・・非磁性絶縁体薄膜、１８・・・非磁性金属薄膜、２０・・・磁場発生部、３５・・・生成部、４０・・・スキルミオン、８２・・・生成電極、９４・・・ビット線、９５・・・書込線、９６・・・書込線、９７・・・ワード線、９８・・・検出回路、９９・・・転送線、１００・・・スキルミオンメモリ、１０１・・・転送線、１５１・・・非磁性絶縁体薄膜、１５２・・・磁性体金属薄膜、１６１・・・非磁性絶縁体薄膜、１６１・・・非磁性絶縁体薄膜、１８１・・・スイッチ、１８２・・・スイッチ、１８３・・・スイッチ、１８４・・・スイッチ、１８５・・・スイッチ、１８６・・・スイッチ、２００・・・スキルミオンメモリ搭載中央演算処理ＬＳＩ、２１０・・・中央演算処理回路、３００・・・データ記録装置、３１０・・・入出力装置、４００・・・データ処理装置、４１０・・・プロセッサ、５００・・・通信装置、５１０・・・通信部、６００・・・スキルミオンメモリ、６９８・・・検出回路、 $T r 1$ ・・・トランジスタ、 $R i n$ ・・・入力抵抗、 $R f$ ・・・帰還抵抗、 $C 1$ ・・・増幅回路、 $C 2$ ・・・電圧比較回路、 $V r e f$ ・・・参照電圧

## 請求の範囲

- [請求項1] スキルミオンが発生可能な薄膜状の閉経路形状磁性体薄膜であって、薄膜平面上で幅 $W$ と長さ $L$ を有し、且つ、前記長さ $L$ の両端部が接続され、前記スキルミオンを周回転送する1つの閉経路形状を有し、複数のスキルミオンが生成、転送、一括消去される閉経路形状磁性体薄膜と、
- 前記閉経路形状磁性体薄膜の前記スキルミオンを転送および一括消去するスキルミオン転送部と、
- 前記閉経路形状磁性体薄膜に前記スキルミオンを生成するスキルミオン生成部と、
- 前記スキルミオンを検出するための検出素子と、
- 前記閉経路形状磁性体薄膜、前記スキルミオン転送部、前記スキルミオン生成部又は前記検出素子を選択するためのトランジスタ部とを備える磁気素子。
- [請求項2] 前記スキルミオン転送部は、
- 前記閉経路形状磁性体薄膜の外周側端部に接する第1の非磁性金属薄膜からなる外周電極と、
- 前記閉経路形状磁性体薄膜の内周側端部に接する第2の非磁性金属薄膜からなる内周電極とを備え、
- 前記外周電極と前記内周電極との間に、予め定められた電流を流すことにより、前記閉経路形状磁性体薄膜上の複数のスキルミオンを転送し、且つ、複数のスキルミオンを一括消去する請求項1に記載の磁気素子。
- [請求項3] 前記トランジスタ部は、
- 前記外周電極又は前記内周電極を選択するための第1トランジスタと、
- 前記スキルミオン生成部を選択するための第2トランジスタと、

前記検出素子を選択するための第3トランジスタと  
の少なくとも1つを備える  
請求項2に記載の磁気素子。

[請求項4]

前記外周電極に接続した第1の転送線と、  
前記内周電極に接続した第2の転送線と、  
を備え、  
前記第1トランジスタは、前記外周電極と前記第1の転送線との間、又は前記内周電極と前記第2の転送線との間の少なくとも一方に設ける  
請求項3に記載の磁気素子。

[請求項5]

前記スキルミオン生成部の一端に接続した第1の書込線と、  
前記スキルミオン生成部の他方の端部に接続した第2の書込線と  
を備え、  
前記第2トランジスタは、前記スキルミオン生成部と前記第1の書込線との間、又は前記スキルミオン生成部と前記第2の書込線との間の少なくとも一方に設ける  
請求項3又は4に記載の磁気素子。

[請求項6]

前記検出素子からのデータを転送するビット線を備え、  
前記第3トランジスタは、前記ビット線と前記検出素子との間に設けられる  
請求項3から5のいずれか一項に記載の磁気素子。

[請求項7]

前記第1トランジスタのゲート端子、前記第2トランジスタのゲート端子および前記第3トランジスタのゲート端子は、共通のワード線に接続される  
請求項3から6のいずれか一項に記載の磁気素子。

[請求項8]

前記閉経路形状磁性体薄膜は、前記スキルミオンの直径 $\lambda$ として、  
 $W > 0.5\lambda$   
となる前記幅 $W$ を有する

請求項 1 から 7 のいずれか一項に記載の磁気素子。

[請求項9] 前記検出素子は、前記閉経路形状磁性体薄膜上に形成された第 1 の非磁性絶縁体薄膜と、前記第 1 の非磁性絶縁体薄膜上に形成された第 1 の磁性金属薄膜との積層構造を有する

請求項 1 から 8 のいずれか一項に記載の磁気素子。

[請求項10] 前記検出素子は、前記閉経路形状磁性体薄膜の外周電極と内周電極との間に設ける

請求項 1 から 9 のいずれか一項に記載の磁気素子。

[請求項11] 前記検出素子は、前記スキルミオン生成部よりも、前記閉経路形状磁性体薄膜において前記スキルミオンの転送方向に設ける

請求項 1 から 10 のいずれか一項に記載の磁気素子。

[請求項12] 前記スキルミオン生成部は、  
前記閉経路形状磁性体薄膜の一面において、前記閉経路形状磁性体薄膜の端部を含む端部領域を囲んで設けた電流経路を備え、

前記電流経路は、前記閉経路形状磁性体薄膜に形成された第 2 の非磁性絶縁体薄膜と、前記第 2 の非磁性絶縁体薄膜上に形成された第 3 の非磁性金属薄膜との積層構造を有する

請求項 1 から 11 のいずれか一項に記載の磁気素子。

[請求項13] 第 1 の非磁性絶縁体薄膜および前記第 2 の非磁性絶縁体薄膜は、同一の非磁性絶縁体薄膜からなる

請求項 12 に記載の磁気素子。

[請求項14] 前記スキルミオン生成部は、  
前記閉経路形状磁性体薄膜の面上に設けられた第 3 の非磁性絶縁体薄膜と、

前記第 3 の非磁性絶縁体薄膜上に設けられた第 4 の非磁性金属薄膜と

を備え、

前記閉経路形状磁性体薄膜は、前記第 3 の非磁性絶縁体薄膜に印加

した電流に応じたジュール熱により、前記スキルミオンを生成する  
請求項 1 から 11 のいずれか一項に記載の磁気素子。

[請求項15] 請求項 1 から 14 のいずれか一項に記載の磁気素子をマトリックス  
状に配列した複数の磁気素子と、  
前記閉経路形状磁性体薄膜に対向して設けた、前記閉経路形状磁性  
体薄膜に磁場を印加可能な磁場発生部と  
を備えるスキルミオンメモリ。

[請求項16] 前記スキルミオンを検出するためのビット線の電圧を増幅し、増幅  
された電圧を参照電圧と比較して前記スキルミオンの有無を検出する  
検出回路を更に備える  
請求項 15 に記載のスキルミオンメモリ。

[請求項17] 電界効果トランジスタの上方に積層される  
請求項 15 又は 16 に記載に記載のスキルミオンメモリ。

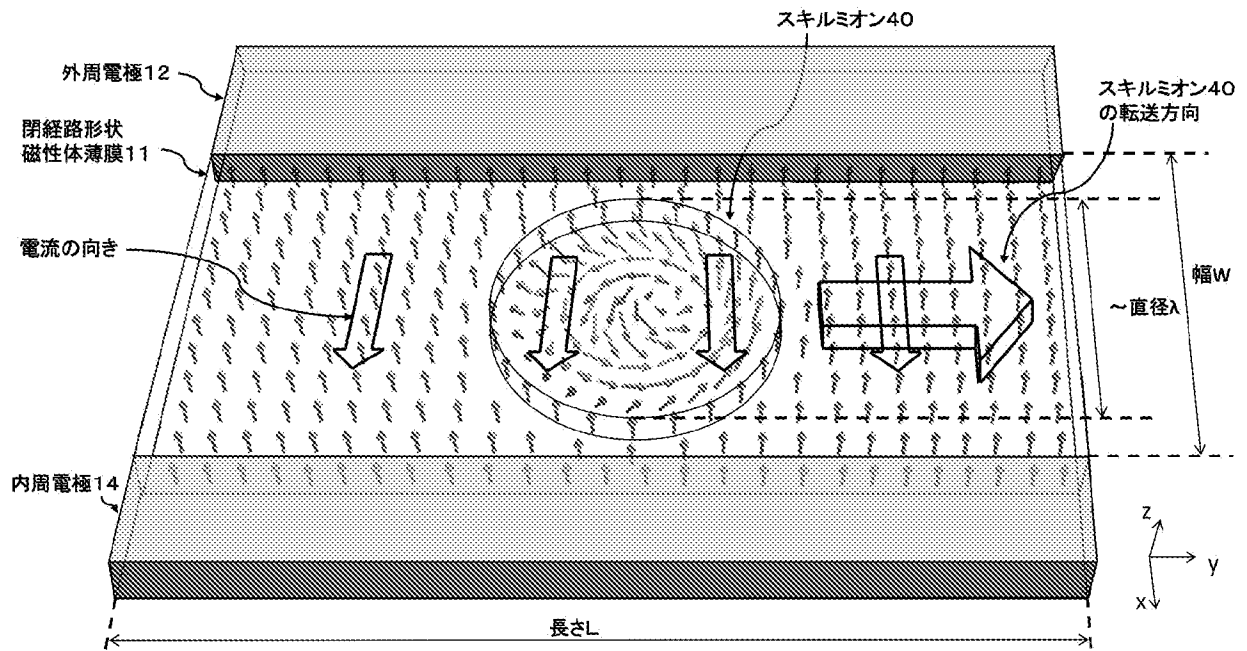
[請求項18] 請求項 15 から 17 のいずれか一項に記載のスキルミオンメモリを  
備えるスキルミオンメモリと、中央情報処理演算用論理回路素子とを  
同一チップ内に有する  
スキルミオンメモリ搭載中央演算処理 LSI。

[請求項19] 請求項 15 から 17 のいずれか一項に記載のスキルミオンメモリを  
備える  
データ記録装置。

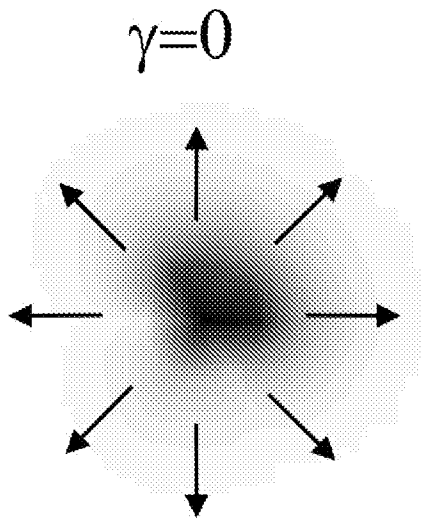
[請求項20] 請求項 15 から 17 のいずれか一項に記載のスキルミオンメモリを  
備える  
データ処理装置。

[請求項21] 請求項 15 から 17 のいずれか一項に記載のスキルミオンメモリを  
備える  
データ通信装置。

[図1]

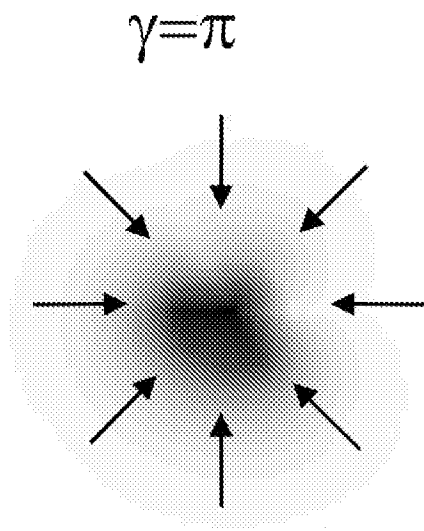


[図2A]



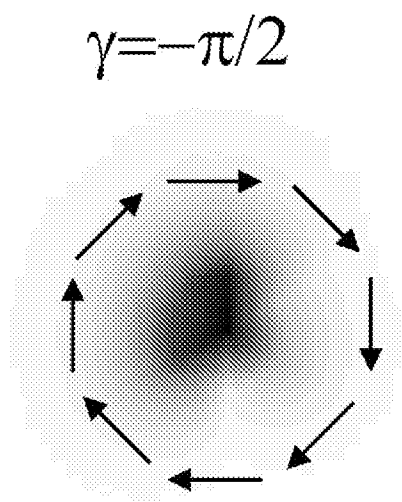
スキルミオン40

[図2B]



スキルミオン40

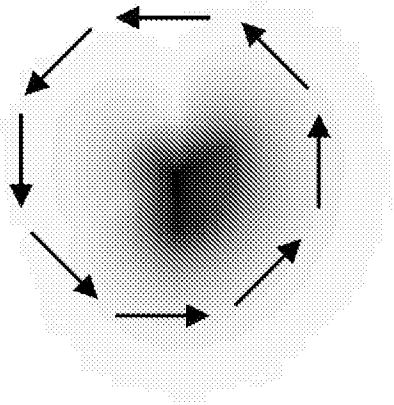
[図2C]



スキルミオン40

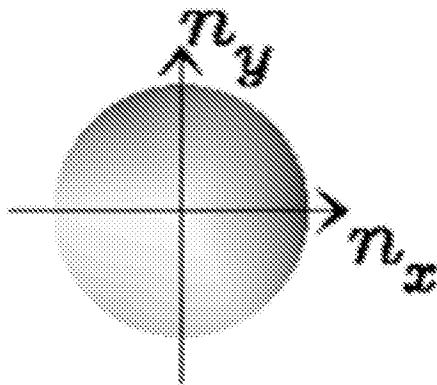
[図2D]

$$\gamma = \pi/2$$



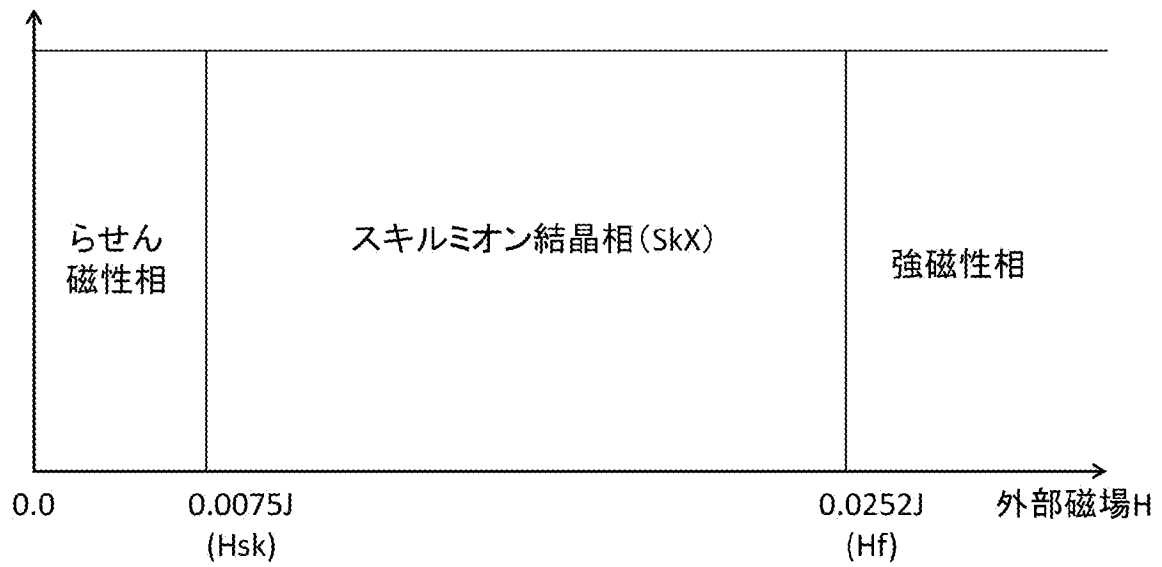
スキルミオン40

[図2E]

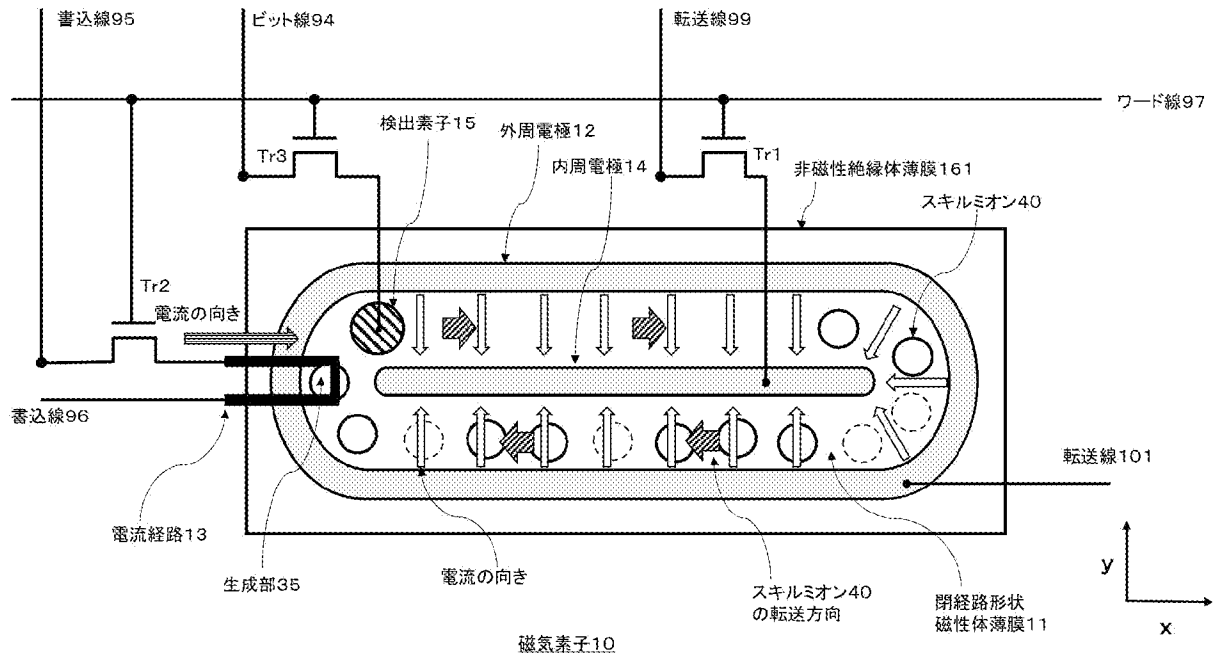


スキルミオン40

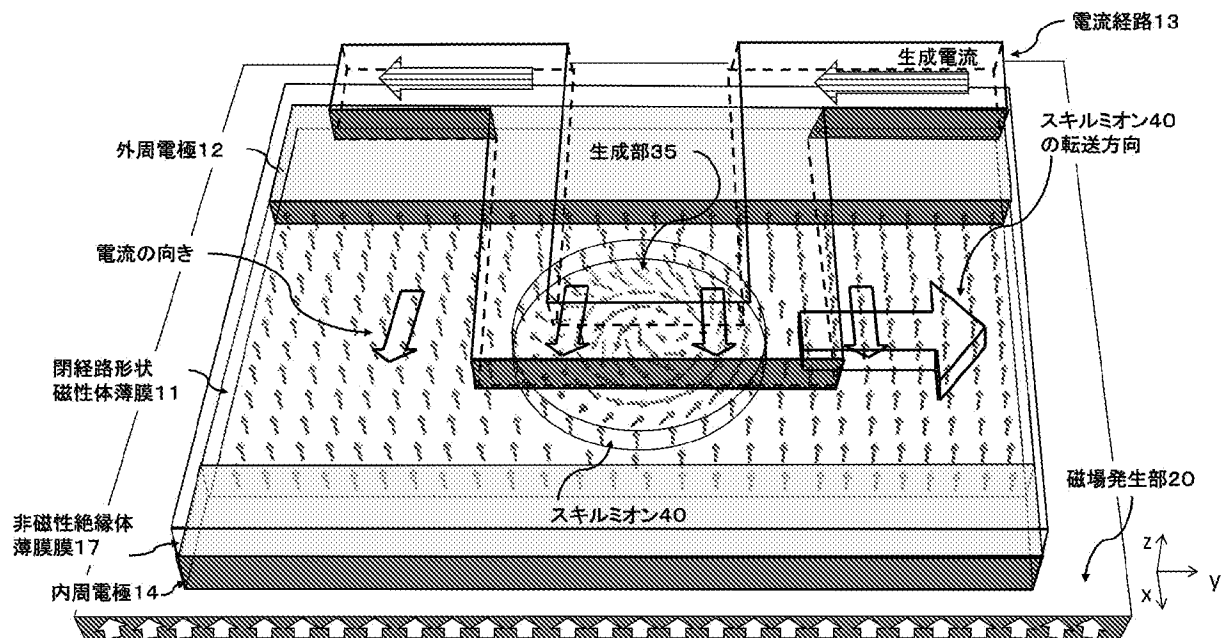
[図3]



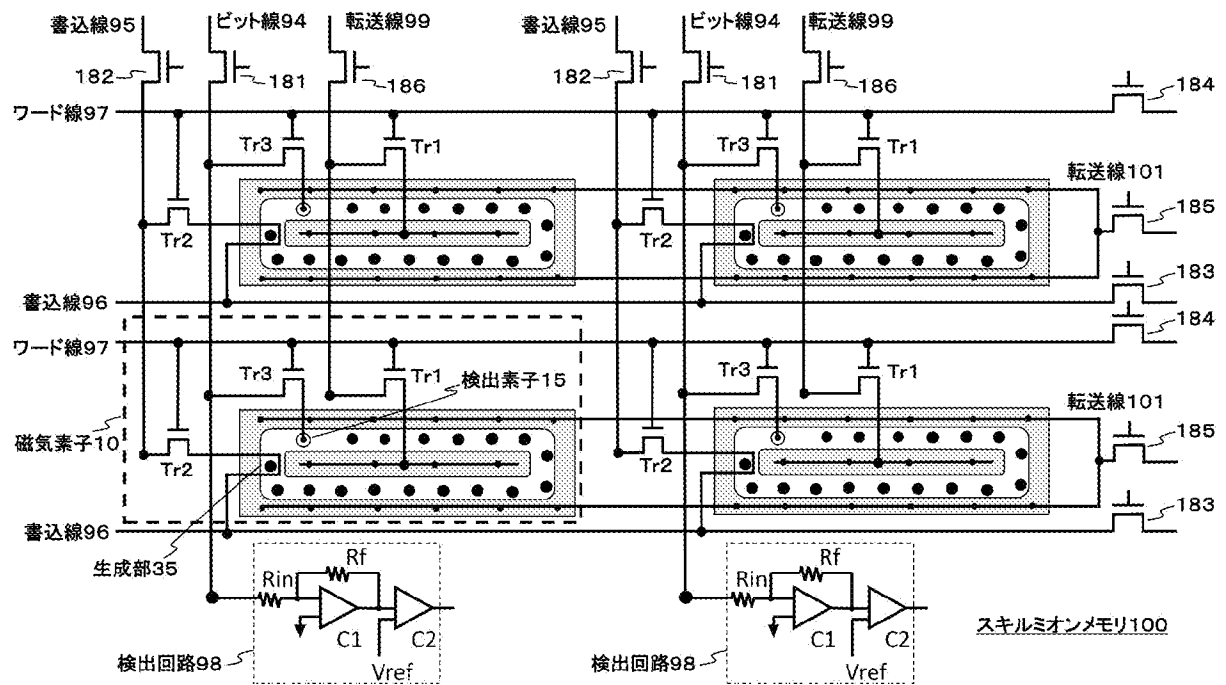
[図4]



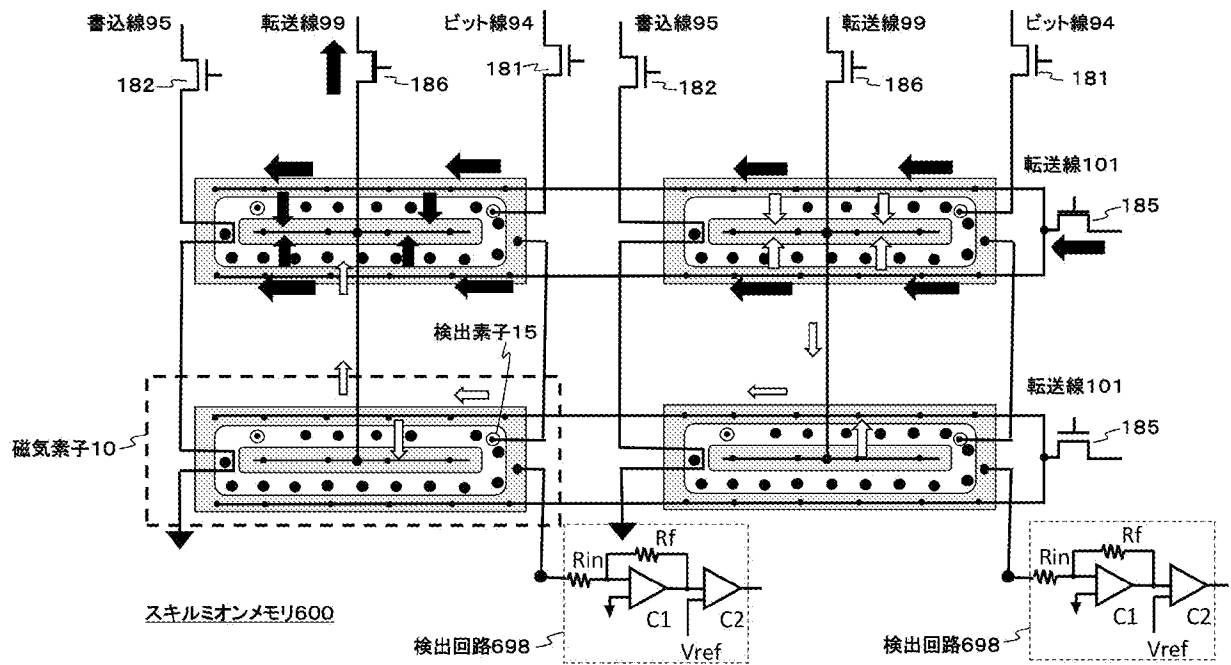
[図5]



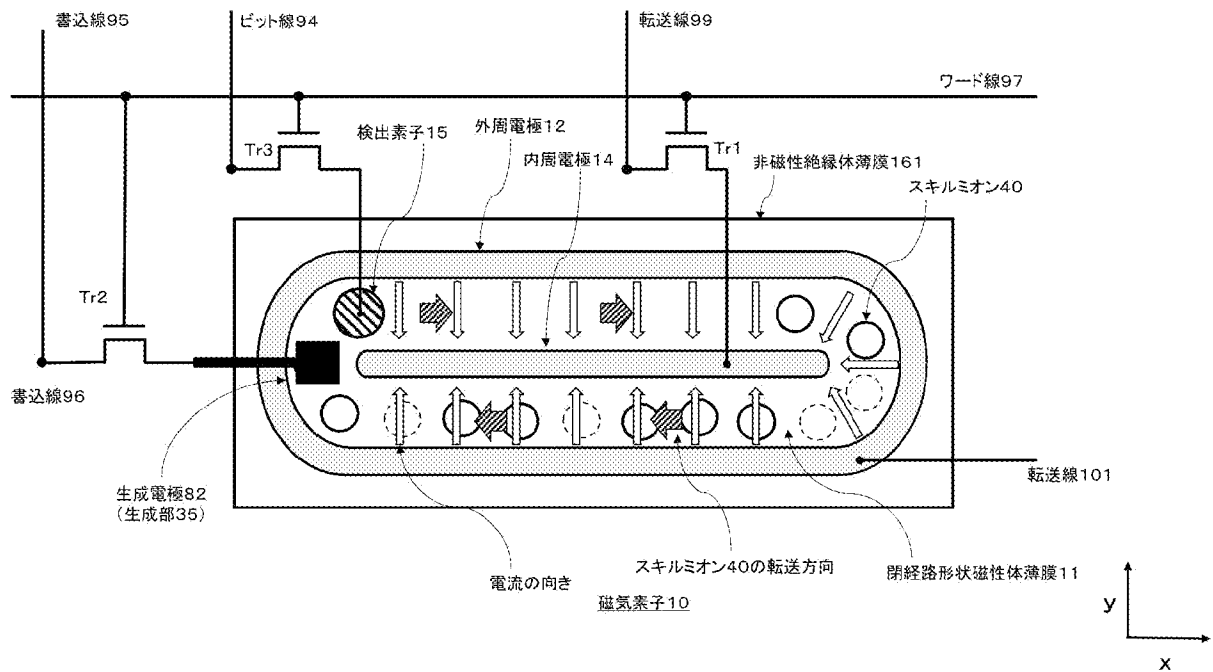
[図6]



[図7]

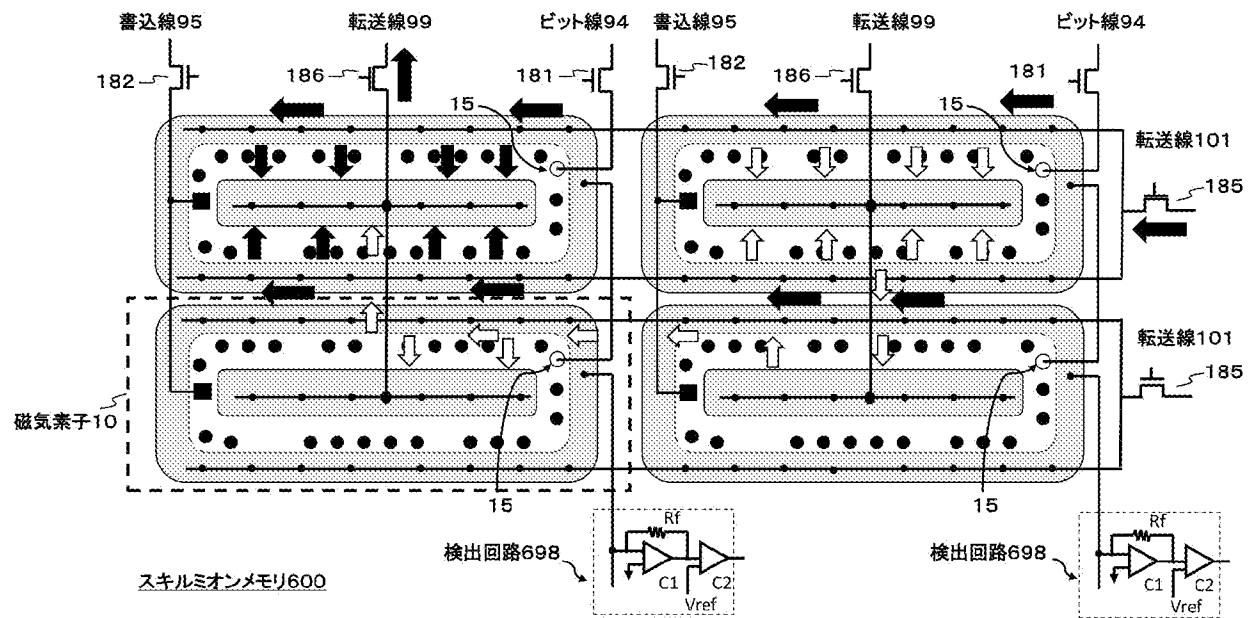


[図8]

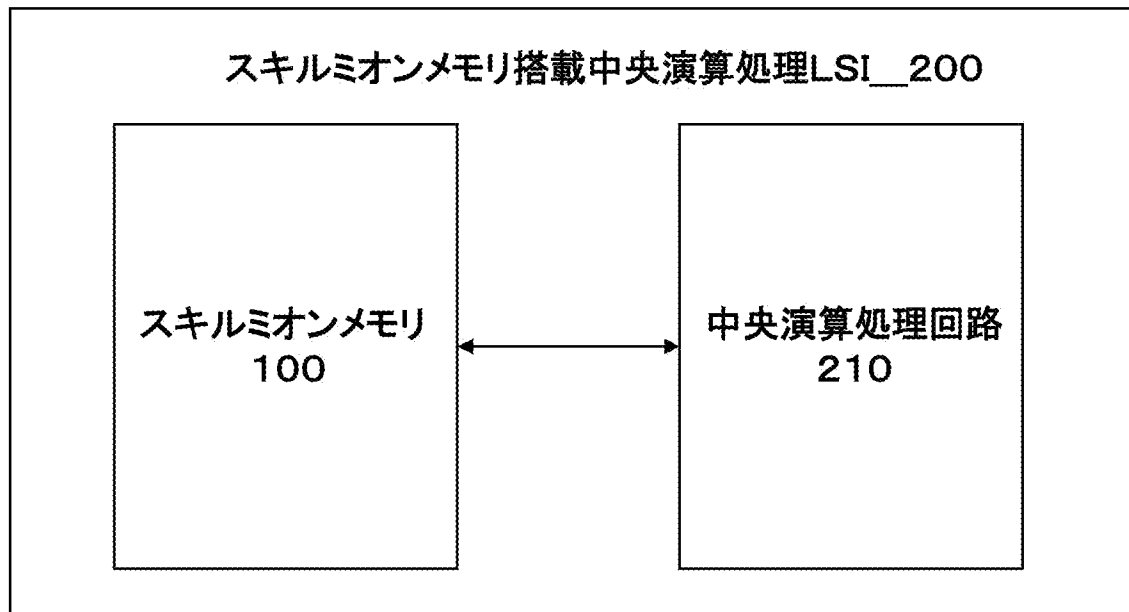




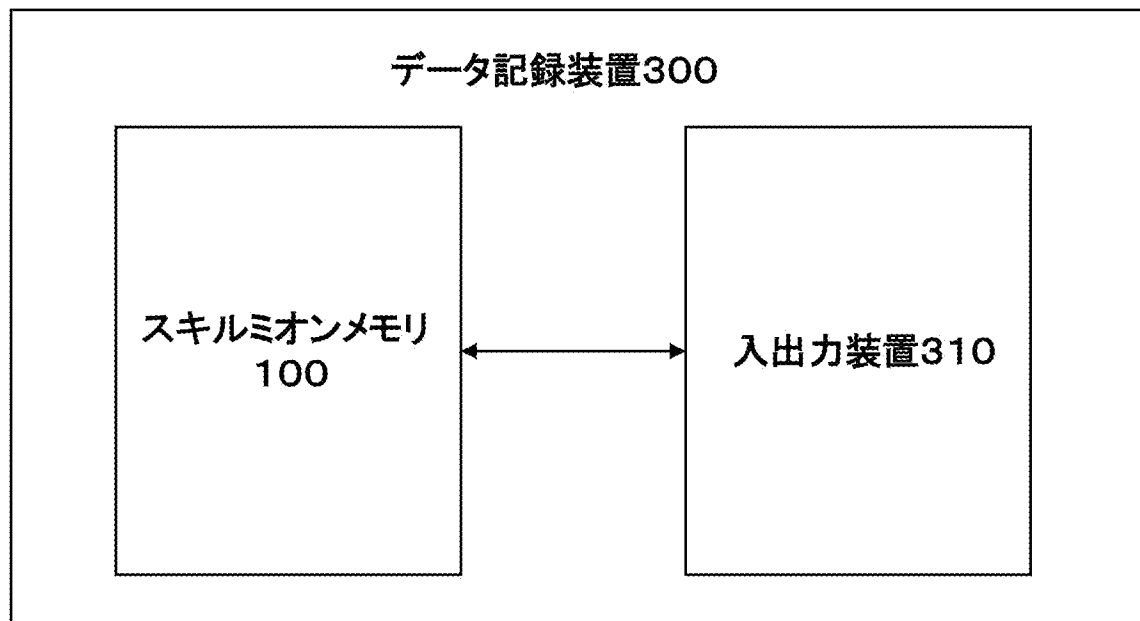
[図11]



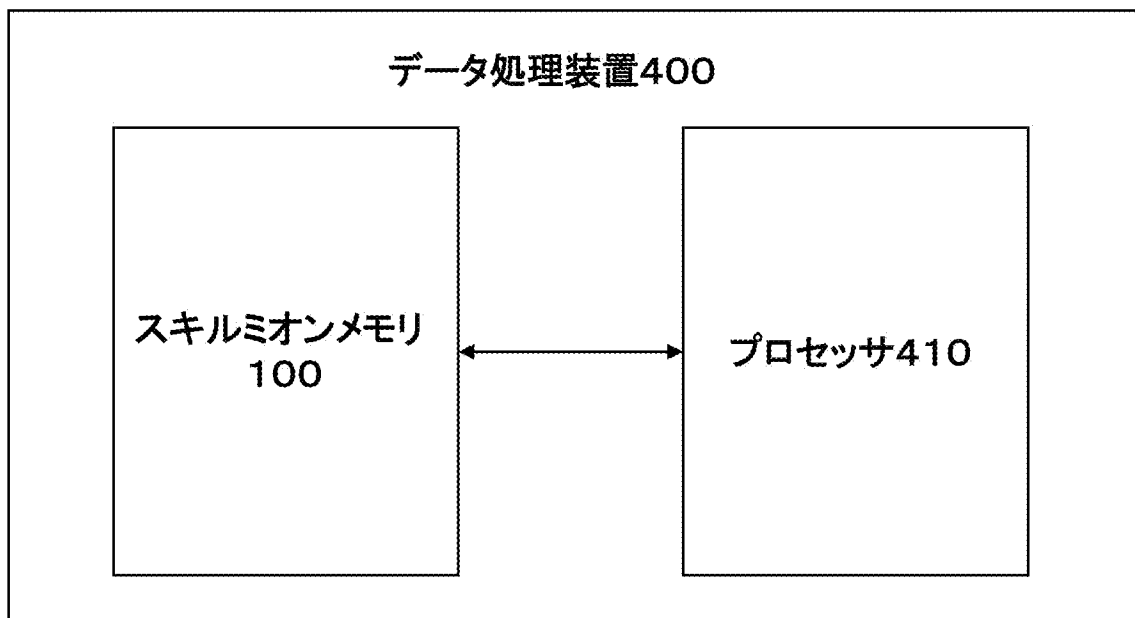
[図12]



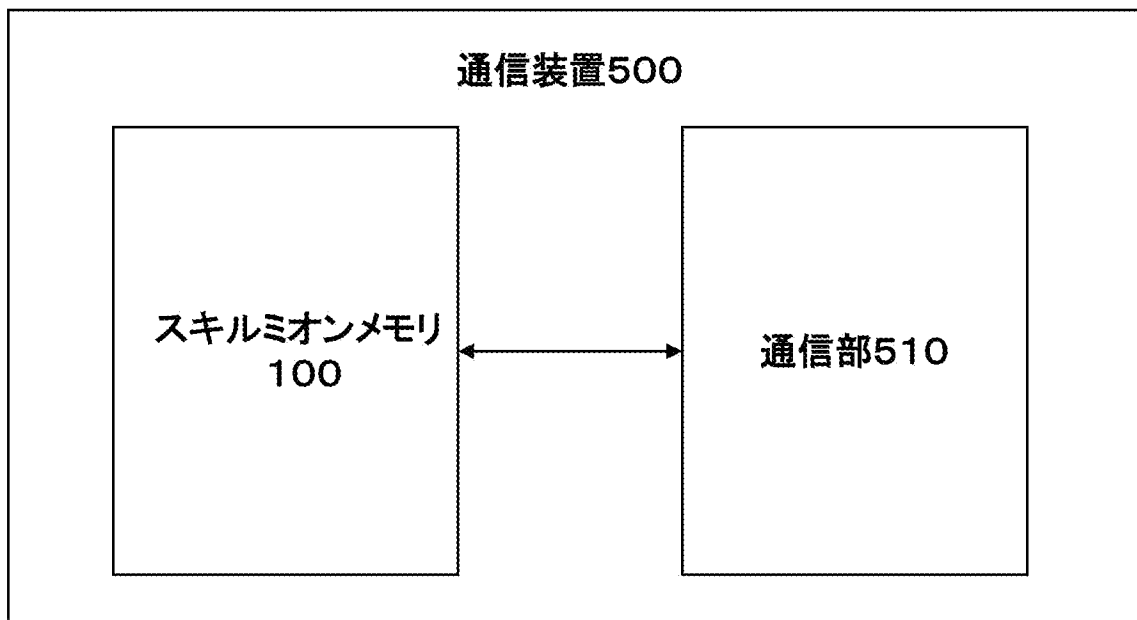
[図13]



[図14]



[図15]



# INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2017/039834

## A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl. H01L21/8239 (2006.01) i, G11C11/16 (2006.01) i,  
H01L27/105 (2006.01) i, H01L29/82 (2006.01) i, H01L43/08 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

## B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl. H01L21/8239, G11C11/16, H01L27/105, H01L29/82, H01L43/08

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

|                                                          |           |
|----------------------------------------------------------|-----------|
| Published examined utility model applications of Japan   | 1922-1996 |
| Published unexamined utility model applications of Japan | 1971-2017 |
| Registered utility model specifications of Japan         | 1996-2017 |
| Published registered utility model applications of Japan | 1994-2017 |

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

## C. DOCUMENTS CONSIDERED TO BE RELEVANT

| Category* | Citation of document, with indication, where appropriate, of the relevant passages                                                                                                                                                                                                                                                                                                                                    | Relevant to claim No.  |
|-----------|-----------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|------------------------|
| X<br>Y    | WO 2016/002806 A1 (RIKEN, INSTITUTE OF PHYSICAL AND CHEMICAL RESEARCH) 07 January 2016, paragraphs [0035], [0053], [0058]-[0065], [0167], [0168], [0170], [0171], [0173], [0180], [0181], [0201], [0202], [0205], [0210], fig. 1-36 & US 2017/0169898 A1, paragraphs [0081], [0097], [0102]-[0109], [0225], [0226], [0228], [0229], [0231], [0238], [0239], [0259], [0260], [0263], [0268], fig. 1-36 & EP 3166138 A1 | 1-8, 11, 15-21<br>9-14 |
| X<br>Y    | WO 2016/067744 A1 (RIKEN, INSTITUTE OF PHYSICAL AND CHEMICAL RESEARCH) 06 May 2016, paragraphs [0037], [0042]-[0044], [0051], [0055], [0075], [0114], [0115], [0123], [0131], [0127], [0140], [0150]-[0153], fig. 1-29 & US 2017/0178746 A1, paragraphs [0093], [0098]-[0100], [0107], [0111], [0130], [0176], [0177], [0185], [0189], [0193], [0202], [0212]-[0215], fig. 1-29 & EP 3214663 A1                       | 1-10, 15-21<br>9-14    |



Further documents are listed in the continuation of Box C.



See patent family annex.

\* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"I" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search  
06 December 2017 (06.12.2017)

Date of mailing of the international search report  
19 December 2017 (19.12.2017)

Name and mailing address of the ISA/  
Japan Patent Office  
3-4-3, Kasumigaseki, Chiyoda-ku,  
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

**INTERNATIONAL SEARCH REPORT**

International application No.

PCT/JP2017/039834

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

| Category* | Citation of document, with indication, where appropriate, of the relevant passages                                                                                                                     | Relevant to claim No. |
|-----------|--------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|-----------------------|
| Y         | WO 2016/035579 A1 (RIKEN, INSTITUTE OF PHYSICAL AND CHEMICAL RESEARCH) 10 March 2016, paragraph [0037], fig. 1-57 & US 2017/0178748 A1, paragraph [0112], fig. 1-57                                    | 12-14                 |
| Y         | WO 2016/021349 A1 (RIKEN, INSTITUTE OF PHYSICAL AND CHEMICAL RESEARCH) 11 February 2016, paragraphs [0043]-[0047], fig. 1-27 & US 2017/0206921 A1, paragraphs [0075]-[0079], fig. 1-27 & EP 3179477 A1 | 14                    |

## A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int.Cl. H01L21/8239(2006.01)i, G11C11/16(2006.01)i, H01L27/105(2006.01)i, H01L29/82(2006.01)i, H01L43/08(2006.01)i

## B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int.Cl. H01L21/8239, G11C11/16, H01L27/105, H01L29/82, H01L43/08

最小限資料以外の資料で調査を行った分野に含まれるもの

|             |            |
|-------------|------------|
| 日本国実用新案公報   | 1922-1996年 |
| 日本国公開実用新案公報 | 1971-2017年 |
| 日本国実用新案登録公報 | 1996-2017年 |
| 日本国登録実用新案公報 | 1994-2017年 |

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

## C. 関連すると認められる文献

| 引用文献の<br>カテゴリー* | 引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示                                                                                                                                                                  | 関連する<br>請求項の番号 |
|-----------------|----------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|----------------|
| X               | WO 2016/002806 A1 (国立研究開発法人理化学研究所)<br>2016.01.07, 段落 0035, 0053, 0058-0065, 0167, 0168, 0170, 0171,                                                                                                | 1-8, 11, 15-21 |
| Y               | 0173, 0180, 0181, 0201, 0202, 0205, 0210, 図 1-36<br>& US 2017/0169898 A1, 段落 0081, 0097, 0102-0109, 0225, 0226, 0228,<br>0229, 0231, 0238, 0239, 0259, 0260, 0263, 0268, 図 1-36<br>& EP 3166138 A1 | 9-14           |

☑ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

## \* 引用文献のカテゴリー

|                                                                |                                                                     |
|----------------------------------------------------------------|---------------------------------------------------------------------|
| 「A」 特に関連のある文献ではなく、一般的技術水準を示すもの                                 | 「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの     |
| 「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの                         | 「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの                     |
| 「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す) | 「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの |
| 「O」 口頭による開示、使用、展示等に言及する文献                                      | 「&」 同一パテントファミリー文献                                                   |
| 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願                                   |                                                                     |

国際調査を完了した日

06.12.2017

国際調査報告の発送日

19.12.2017

国際調査機関の名称及びあて先

日本国特許庁 (ISA/J P)

郵便番号 100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

小山 満

5 F

9458

電話番号 03-3581-1101 内線 3516

| C (続き) . 関連すると認められる文献 |                                                                                                                                                                                      |                |
|-----------------------|--------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|----------------|
| 引用文献の<br>カテゴリー*       | 引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示                                                                                                                                                    | 関連する<br>請求項の番号 |
| X                     | WO 2016/067744 A1 (国立研究開発法人理化学研究所)<br>2016.05.06, 段落 0037, 0042-0044, 0051, 0055, 0075, 0114, 0115,                                                                                  | 1-10, 15-21    |
| Y                     | 0123, 0131, 0127, 0140, 0150-0153, 図 1-29<br>& US 2017/0178746 A1, 段落 0093, 0098-0100, 0107, 0111, 0130, 0176,<br>0177, 0185, 0189, 0193, 0202, 0212-0215, 図 1-29<br>& EP 3214663 A1 | 9-14           |
| Y                     | WO 2016/035579 A1 (国立研究開発法人理化学研究所)<br>2016.03.10, 段落 0037, 図 1-57<br>& US 2017/0178748 A1, 段落 0112, 図 1-57                                                                           | 12-14          |
| Y                     | WO 2016/021349 A1 (国立研究開発法人理化学研究所)<br>2016.02.11, 段落 0043-0047, 図 1-27<br>& US 2017/0206921 A1, 段落 0075-0079, 図 1-27<br>& EP 3179477 A1                                              | 14             |