(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) Int. Cl.[6]
H02J 7/02

(45) 공고일자 2000년11월15일
(11) 등록번호 10-0272433
(24) 등록일자 2000년08월25일

| | | | |
|---|---|---|---|
| (21) 출원번호 | 10-1997-0036345 | (65) 공개번호 | 특1998-0024123 |
| (22) 출원일자 | 1997년07월31일 | (43) 공개일자 | 1998년07월06일 |

(30) 우선권주장 96-260201 1996년09월10일 일본(JP)

(73) 특허권자 캐논 가부시끼가이샤 미다라이 후지오
일본 도꾜도 오오따꾸 시모마루꼬 3쪼메 30방 2고
(72) 발명자 하마모또 아끼히꼬
일본 도꾜도 오오따꾸 시모마루꼬 3쪼메 30방 2고캐논가부시끼가이샤 내
(74) 대리인 구영창, 장수길, 주성민

*심사관 : 이경홍*

# (54) 배터리 구동 전자 기기 시스템 및 이를 위한 전원 제어 방법

## 요약

전자 기기에 착탈 가능하게 확장기가 장착되고 상기 전자 기기 및 확장기 각각에 전원 회로 및 전원 제어 회로가 제공된 전자 기기 시스템에 있어서, 상기 확장기가 상기 전자 기기에 장착되었는지를 검출하기 위한 장착 검출 수단, 타측의 전원 회로에 대한 전력 공급의 허가 또는 금지를 제어하기 위한 전원 제어 수단, 타측의 전원 회로에서 상기 타측의 전원 제어 회로로의 전력 공급을 개시함으로써 타측의 전원 제어 회로를 구동시키기 위한 타측 전원 제어 회로 구동 수단, 및 자기측 전원 제어 회로의 상태를 타측의 전원 제어 회로로 통지하기 위한 통지 수단을 포함하며, 상기 장착 검출 수단에 의해 상기 전자 기기에 상기 확장기가 장착된 것이 검출된 경우에 상기 자기측 전원 제어 회로는 상기 전원 제어 수단에 의해 상기 타측 전원 회로로의 전력 공급을 허가하고, 상기 타측 전원 제어 회로 구동 수단에 의해 상기 타측 전원 회로로에서 상기 타측 전원 제어 회로로의 전력 공급을 개시하여 상기 타측 전원 제어 회로를 구동시키며, 상기 통지 수단에 의해 상기 자기측 전원 제어 회로의 동작 상태를 상기 타측 전원 제어 회로로 통지하여 상기 양 전원 제어 회로 간에 동기화된 전력 공급 처리를 행하는 것을 특징으로 하는 전자 기기 시스템이 개시되어 있다.

## 대표도

*도3*

## 명세서

## 도면의 간단한 설명

도 1 및 2는 노트북 개인용 컴퓨터 및 확장기의 외측 사시도.

도 3은 노트북 개인용 컴퓨터의 저면도.

도 4는 코어 유닛 및 합체 유닛의 전기적 접속을 나타내는 블록도.

도 5 및 6은 1칩 마이크로 컴퓨터(H8)를 포함하는 코어 유닛과 합체 유닛 간의 전기적 접속을 나타내는 회로도.

도 7은 1칩 마이크로 컴퓨터(H8)에 의해 실행되는 전 제어 절차를 나타내는 순서도.

도 8은 초기화 루틴의 제어 절차를 나타내는 순서도.

도 9는 합체 리셋 1 루틴의 제어 절차를 나타내는 순서도.

도 10은 합체 리셋 2 루틴의 제어 절차를 나타내는 순서도.

도 11은 PM 제어 루틴의 제어 절차를 나타내는 순서도.

도 12a, 12b 및 12c는 비합체 상태에서의 소프트 스탠바이 이행 및 복귀 처리의 제어 절차를 나타내는 순서도.

도 13a 및 13b는 합체 상태에서의 소프트 스탠바이 이행의 제어 절차를 나타내는 순서도.

도 14는 합체 상태에서의 복귀 처리의 제어 절차를 나타내는 순서도.

도 15a 및 15b는 합체 상태에서 합체측의 소프트 스탠바이 이행 및 복귀 처리의 제어 절차를 나타내는 순서도.

도 16은 DOCK_DK* 인터럽트 처리의 제어 절차를 나타내는 순서도.

도 17은 타이머 0 인터럽트 처리에서의 10ms 주기 처리의 제어 절차를 나타내는 순서도.

도 18은 단계 S3에서 메인 루틴의 제어 절차를 나타내는 순서도.

도 19 및 20은 합체 서비스 루틴의 제어 절차를 나타내는 순서도.

도 21a 및 21b는 종래의 노트북 개인용 컴퓨터의 전원 구성을 나타내는 도면.

<도면의 주요 부분에 대한 부호의 설명>

1 : 노트북 개인용 컴퓨터

2 : 확장기

3C, 3D : 배터리

4 : 합체 접속기

5, 6 : 후크

7 : 충돌 핀

8 : 릴리싱 레버

9 : 키보드

10 : 표시 장치

11 : 전원 스위치

12 : 플로피 디스크 드라이브

13 : CD-ROM 드라이브

15, 16 : 결합 구멍

## *발명의 상세한 설명*

### *발명의 목적*

#### *발명이 속하는 기술분야 및 그 분야의 종래기술*

본 발명은 착탈 가능한 확장기를 구비한 전자 기기 시스템 및 이를 위한 전원 처리 방법에 관한 것이다.

상기한 전자 기기 시스템 중에서, 확장 기판이 내장된 확장기를 합체시킴으로써 기능이 확장될 수 있는 노트북 개인용 컴퓨터가 제안되어 왔다.

확장기를 구비한 노트북 개인용 컴퓨터는 휴대 사용에서의 동작 시간을 연장하기 위하여 개인용 컴퓨터의 플로피 디스트 드라이브를 제거하고 제2 배터리를 삽입함으로써 이중 배터리 시스템으로 구동될 수 있도록 구성되어 있다.

최근의 노트북 개인용 컴퓨터에서는, 노트북 개인용 컴퓨터만의 상태에서 뿐만 아니라 확장기와 합체된 상태에서도 휴대성이 중요하게 고려되므로, 확장기와 합체된 상태에서의 배터리 구동 시간을 연장하는 것이 바람직하게 된다.

이러한 배터리 구동 시간의 연장을 위하여, 대용량의 제2 배터리를 사용하거나 또는 제3 배터리를 사용하는 것도 고려되고 있으나, 이러한 목적을 위해서는 확장기 상에 배터리 접속 공간이 확보되어야 한다.

도 21a 및 21b는 종래의 노트북 개인용 컴퓨터의 전원의 구성을 나타내는데, 도 21a는 개인용 컴퓨터의 전원 회로(DC/DC 회로)로부터 확장기로 전력이 공급되는 경우를 나타내는 반면, 도 21b는 개인용 컴퓨터 및 확장기에 각각 전원 회로(DC/DC 회로)가 제공된 경우를 나타내고 있다.

도 21a에 도시된 경우에 있어서, 합체용 접속기에는 최대 소모량의 전류를 공급할 수 있는 수의 전력 공급선이 제공되어야 한다. 또한, 합체용 접속기에는 전원 제어 마이크로 컴퓨터(PMC)로부터 확장기의 배터리를 제어하기 위한 신호선이 확보되어야 한다. 또한, 장차 개인용 컴퓨터 또는 확장기의 기능들이 증가함으로써 최대 전류 소모량이 증가하는 경우에는 합체용 접속기는 호환성을 상실하게 된다.

한편, 도 21b에 도시된 구성에 있어서는, 확장기가 개인용 컴퓨터의 전원 회로와 유사한 전원 회로를 구비하고 있기 때문에, 비용은 일정량 증가하지만, 전력 공급선들은 최소로 유지될 수 있다. 또한, 이 구성은 미래의 최대 전류 소모량의 증가에 유연하게 적응할 수 있다. 개인용 컴퓨터의 전원 제어 마이크로 컴퓨터(PMC)는 종종 전원 시스템의 제어 외에 키보드 제어 등과 같은 다른 기능을 지원한다. 따라서, 합체시에 전원 시스템들은 다른 기능들에 악영향을 미치지 않도록 결합되어야 한다. 또한, 합체 상태에서의 배터리 구동 시간을 연장시키기 위하여 양 전원 제어 마이크로 컴퓨터의 전원 모드는 서로 동기되어야 한다.

#### *발명이 이루고자 하는 기술적 과제*

본 발명의 목적은 전자 기기의 전원 제어 회로에 의해 지원되는, 키보드 제어 등과 같은 다른 기능들에 악영향을 미치는 일 없이 전원을 확장기에 합체시킬 수 있는 전자 기기 및 이를 위한 전원 제어 방법을

제공하는 데 있다.

본 발명의 다른 목적은 전자 기기 및 확장기 유닛의 전원 제어 회로들의 전력 공급 모드들을 동기화함으로서 합체 상태에서의 배터리 구동 시간을 연장시킬 수 있는 전자 기기 및 이를 위한 전원 제어 방법을 제공하는 데 있다.

상기한 목적들은 본 발명에 따라 전원 회로 및 전원 제어 회로를 구비한 전자 기기, 및 상기 전자 기기에 착탈 가능하게 장착되고 전원 회로 및 전원 제어 회로를 구비한 확장기로 구성된 전자 기기 시스템에 의해 달성될 수 있는데, 상기 시스템은 상기 확장기가 상기 전자 기기에 장착되었는지를 검출하기 위한 장착 검출 수단, 타측의 전원 회로에 대한 전력 공급의 허가 또는 금지를 제어하기 위한 전원 제어 수단, 타측의 전원 회로에서 상기 타측의 전원 제어 회로로의 전력 공급을 개시함으로써 타측의 전원 제어 회로를 구동시키기 위한 타측 전원 제어 회로 구동 수단, 및 자기측 전원 제어 회로의 상태를 타측의 전원 제어 회로로 통지하기 위한 통지 수단을 포함하며, 상기 장착 검출 수단에 의해 상기 전자 기기에 상기 확장기가 장착된 것이 검출된 경우에 상기 자기측 전원 제어 회로는 상기 전원 제어 수단에 의해 상기 타측 전원 회로로의 전력 공급을 허가하고, 상기 타측 전원 제어 회로 구동 수단에 의해 상기 타측 전원 회로로에서 상기 타측 전원 제어 회로로의 전력 공급을 개시하여 상기 타측 전원 제어 회로를 구동시키며, 상기 통지 수단에 의해 상기 자기측 전원 제어 회로의 동작 상태를 상기 타측 전원 제어 회로로 통지하여 상기 양 전원 제어 회로 간에 동기화된 전력 공급 처리를 행하는 것을 특징으로 한다.

본 발명에 따르면, 전원 회로 및 전원 제어 회로를 구비한 전자 기기, 및 상기 전자 기기에 착탈 가능하게 장착되고 전원 회로 및 전원 제어 회로를 구비한 확장기로 구성된 전자 기기 시스템의 전원 제어 방법이 제공되는데, 이 방법은 상기 전자 기기에 상기 확장기가 장착된 것이 검출된 경우에 상기 자기측 전원 제어 회로는 상기 타측 전원 회로로의 전력 공급을 허가하고, 상기 타측 전원 회로에서 상기 타측 전원 제어 회로로의 전력 공급을 개시하여 상기 타측 전원 제어 회로를 구동시키며, 상기 자기측 전원 제어 회로의 동작 상태를 상기 타측 전원 제어 회로로 통지하여 상기 양 전원 제어 회로 간에 동기화된 전력 공급 처리를 행하는 것을 특징으로 한다.

## *발명의 구성 및 작용*

이제, 본 발명의 전자 기기 시스템 및 전원 제어 방법이 이들의 실시예들에 의해 명백해질 것이다. 도 1 및 2는 각각 열린 상태 및 닫힌 상태에 있는 노트북 개인용 컴퓨터(이하, 컴퓨터라 한다) 및 이를 위한 확장기의 외측 사시도이며, 도 3은 컴퓨터의 저면도이다.

컴퓨터(1)는 표시 장치(10), 키보드(9), 하드 디스크 드라이브(도시되지 않음), 플로피 디스크 드라이브(12) 등을 구비하고 있다. 확장기(2)는 그 내부에 CD-ROM 드라이브(13) 및 통신, 음원 등을 위한 확장기판(도시되지 않음)을 구비하고 있다. 본 발명에 대한 아래의 설명에서, 컴퓨터(1)는 코어 유닛으로 참조되며, 확장기(2)는 합체 유닛으로 참조된다.

코어 유닛 및 합체 유닛의 정면에는 잔류 배터리 용량을 표시하기 위한 LED들을 구비한 지능형 배터리들(3C, 3D)이 장착되어 있다. 코어 유닛의 측면 및 합체 유닛의 배면에는 각각 AC 어댑터를 위한 삽입 슬롯(6C, 6D)이 제공되어 있으며, 코어 유닛의 표시 유닛(10)과 키보드(9) 사이에는 전원 스위치(11), 및 키보드 및 충전 상태에 관한 정보 등과 같은 상태를 표시하기 위한 LED들(도시되지 않음)이 제공되어 있다.

합체 유닛의 상부면의 4 코너부에는 합체 유닛을 코어 유닛과 기계적으로 결합하기 위한 후크들(hooks)(5, 6)이 제공되어 있다. 좌측 후크들(6)은 릴리싱 레버(8)와 연결된 가동 후크로서 형성된다. 좌측 후크들(6) 사이에는 코어 유닛과 합체 유닛 간의 전기적 접속을 위한 합체 유닛의 합체용 접속기(4)가 제공되어 있다. 합체용 접속기(4)의 양측에는 충돌 핀들(7)이 제공되어 있다.

코어 유닛의 배면에는, 도 3에 도시된 바와 같이, 합체 유닛의 후크들(5, 6)과의 결합을 위한 결합 구멍들(15, 16), 합체 유닛의 충돌 핀들(7)과의 결합을 위한 결합 구멍들(16), 및 합체 유닛측의 합체용 접속기(4)와 접속되는 코어 유닛측의 합체용 접속기(4)가 제공되어 있다.

도 4는 코어 유닛과 합체 유닛 간의 전기적 접속을 나타내는 블록도이다. 각 측부에는 DC/DC 변환기의 동작시에만(즉 파워-온 상태에서만) 동작하는 PC 로직 시스템, 및 DC/DC 변환기의 상태에 관계없이 전원이 존재하는 한 항상 동작하여 배터리 또는 AC 어댑터 및 DC/DC 변환기 등과 같은 전원을 제어하는 전원 시스템이 제공되어 있다.

본 실시예에서는 전원 시스템의 전기 소자들을 제어하기 위한 마이크로 컴퓨터로서 1칩 마이크로 컴퓨터(H8)(히타치 사 제조)가 사용된다. 도 4에 도시된 바와 같이, 코어 유닛 및 합체 유닛은 각각 DC/DC 변환기를 구비하고 있으며, 유사한 회로 구성을 갖고 있다. 이러한 방식으로 코어 유닛과 합체 유닛을 접속시키는 신호선들의 수를 감소시키고 코어 유닛 또는 합체 유닛의 미래의 기능 확장의 경우에 전원에 의해 제한되지 않는 호환성 있는 컴퓨터 시스템을 구현하는 것이 가능하게 된다.

도 5 및 6은 1칩 마이크로 컴퓨터(H8)를 구비한 코어 유닛과 합체 유닛 간의 전기적 접속을 나타내는 회로도이다. 코어 유닛(Core H8)의 1칩 마이크로 컴퓨터(H8) 및 합체 유닛(Dock H8)의 1칩 마이크로 컴퓨터(H8)는 마이크로 컴퓨터들에 대한 전원을 확보하기 위한 출력 신호들 HOLDH8 (CRHOLDH8, DKHOLDH8), AC 어댑터들 또는 배터리들의 전기적 접속을 제어하기 위한 출력 신호들 PowerFET (ACDCEN/BATEN2/BATEN1), AC 어댑터의 출력 상태 및 배터리의 충전/방전 상태를 감시하기 위한 입력 신호들 (SYSCUR/BATVOLT/BATFCUR), 충전의 시작 및 종료를 제어하기 위한 신호(BATCHG), PC 로직 시스템 전원 공급용의 DC/DC 변환기를 제어하기 위한 출력 신호(DCON), 및 출력의 안정성을 확인하기 위한 입력 신호(PGS)를 포함하는 공통 신호들을 갖고 있다.

전원의 부재시, 즉 AC 어댑터 또는 배터리가 없는 경우에는(잔여 용량이 없는 경우를 포함), 합체용 접속기(4) 내 전력선(DOCKDC)을 통해 타측의 전원으로부터 전력 공급을 수행하기 위한 제어 신호(PLFETEN)가 발생한다.

코어 유닛과 합체 유닛 간의 전기적 접속을 인식하기 위하여, 마이크로 컴퓨터들(코어 H8, Dock H8)로 신호들(DOCK_DK*, DOCK_CR*)이 각각 제공된다. DOCK_DK* 신호는 릴리싱 레버(8)에 근접 위치한 레버 스위치에 의해 생성되며, 릴리싱 레버(8)가 닫혀 있을 때(도 5 참조)를 로(low) 신호 상태로 가정한다. 레버 스위치의 신호는 인터럽트 신호로서 마이크로 컴퓨터(Dock H8)의 IRQ2*로도 공급된다.

코어 H8 및 합체 H8 사이에는 코어 H8의 동작/비동작 상태를 주로 합체 H8에 통지하기 위한 CRT8ACT 신호, 합체 H8의 동작/비동작 상태를 코어 H8에 통지하기 위한 DKH8ACT 신호, 및 타측의 ACT 신호가 비동작 상태인 경우에 H8DC/DC 회로를 통해 타측의 마이크로 컴퓨터(H8)로의 전력 공급을 개시하기 위한 WAKEUP 신호를 포함한 전력 제어 인터페이스 신호들이 제공된다.

코어 H8 및 합체 H8 간의 통신은 마이크로 컴퓨터(H8) 내에 내장된 하드웨어 기능을 사용하여 합체용 접속기(4)의 I2C 버스에서 시스템 관리 버스(SMB) 프로토콜에 따라 실행된다. 이러한 통신에서, 코어 H8은 항상 마스터 모드로 동작하며, 합체 H8은 슬레이브 모드로 동작한다. 따라서 합체 H8은 합체 유닛에서 AC 어댑터 또는 배터리의 상태 변화를 검출하며 코어 H8에 대해 상태 취득용 통신을 요구하기 위한 신호(DKH8IRQ)를 방출한다. 이러한 DKH8IRQ 신호는 합체 유닛측의 전원이 합체된 상태에서 소프트 스탠바이 상태로 변경되는 경우에 합체 H8로부터 코어 H8을 재설정하기 위한 트리거 신호로서도 작용한다. 또한, 코어 H8로부터 합체 H8을 재설정하기 위한 트리거 신호(CRH8IRQ)가 제공된다.

합체용 접속기(4)의 I2C 버스는 합체 유닛의 배터리(배터리 2)에도 접속되어, 코어 H8 및 합체 H8은 스마트 배터리 기능에 의해 다양한 배터리 2 정보를 얻을 수 있다. 코어 H8이 코어 유닛의 배터리 1로부터 다양한 정보를 얻는 경우에, 버스 접속은 I2C 버스 선택기 제어 신호(I2CSEL)에 의해 코어 유닛측으로만 스위칭되어 배터리들(1, 2) 간의 SMB 어드레스들의 충돌을 방지할 수 있다.

또한, PC 로직 시스템의 전력 소모가 파워-온 모드에서의 충전 동작의 과정에서 AC 어댑터의 정격 출력을 초과하여 증가하는 경우에는 충전 동작을 긴급 인터럽트하기 위하여 ACPL 신호가 방출된다.

합체용 접속기(4)에는, 합체 유닛의 시스템 DC/DC 회로의 안정된 발진 상태가 확인된 후에 합체 H8에서 코어 H8로 공급된 신호(DOCK_PGS)가 제공된다. 이 신호는 동작 상태로 될 때 PC 로직 시스템의 합체 절차를 트리거하기 위하여 PC 로직 시스템에도 제공된다.

오직 코어 H8에 대하여, 전원 스위치(11)로부터의 입력 신호(PWRSR*), 및 중지 모드에서 PC 로직 시스템의 칩 셋(도시되지 않음)에서 코어 H8로 공급된 펄스 클럭 신호(WKUP2)가 제공된다.

오직 합체 H8에 대하여, 전자 체결 기구를 적절히 유지하기 위한 릴리싱 레버(8)의 근처에 제공된 전자 체결 기구를 위한 모터 제어 출력 신호가 제공된다.

아래에 컴퓨터의 배터리 구동 상태에서의 코어 H8 및 합체 H8의 제어 절차가 설명된다. 합체 H8에 의한 전자 체결 제어 등과 같은 특정 기능들을 제외한 기본 기능들은 코어 H8 및 합체 H8에 대해 공통이기 때문에, 달리 지정되지 않는 한 아래의 제어 절차는 코어 H8 및 합체 H8에 대해 공통이다.

도 7은 1칩 마이크로 컴퓨터(H8)에 의해 실행되는 전 제어 절차를 나타내는 순서도이다. 이 절차는 코어 H8의 재설정 후에 1회만 실행된다.

먼저, I/O 포트들의 초기화, 내장 RAM의 초기화, 인터럽트들 및 A/D 변환의 설정, 및 I2C 등과 같은 내장 모듈의 초기화를 위한 초기화 루틴(단계 S1)이 실행된다. 그 다음, 마이크로 컴퓨터(H8) 자체의 전력 공급 상태를 제어하기 위한 PM(전원 관리) 루틴(단계 S2) 및 후에 설명될 서비스 루틴들의 실행/비실행을 제어하기 위한 메인 루틴(단계 S3)이 실행된다.

메인 루틴(단계 S3)은 기능적으로, 각종 입출력 신호들을 감시하기 위해 10ms의 간격으로 실행되는 I/O 서비스 루틴(단계 S4), I/O 서비스 루틴에서의 검출 결과를 기초로 FET들을 제어하기 위한 FET 제어 서비스 루틴(단계 S5), 주로 배터리의 충전을 제어하고 그 잔여 용량을 검사하기 위해 100ms 간격으로 실행되는 배터리 제어 서비스 루틴(단계 S6), 및 합체 상태에서 전력선 및 FET들에 관련한 처리를 실행하기 위한 합체 서비스 루틴(단계 S7)로 분할될 수 있다.

합체 H8로부터의 DKH8IRQ 신호에 의한 통신 요구에 응답하여, 코어 H8은 SMB 프로토콜에 따라 합체 H8에 대한 인터럽트 권한을 얻기 위한 인터럽트 통신 서비스 루틴(단계 S8)을 실행한다. 또한, 전원이 턴온된 동안(DC/DC 회로에서 시스템으로 전력이 공급되는 동안), 코어 H8은 소위 8051-호환 기능(내장 키보드 검사 기능)이 또한 제공된 8042-호환 키보드 제어 서비스 루틴(단계 S9)을 실행한다.

본 실시예에서는 상기 제어 루틴들 중에서 본 발명에 특히 밀접한 관계가 있는 초기화 루틴, PM 제어 루틴 및 합체 서비스 루틴에 대한 상세한 설명이 주어진다.

[초기화 루틴]

도 8은 초기화 루틴에서 실행되는 제어 절차를 나타내는 순서도이다. 사용자가 코어 유닛에 AC 어댑터 또는 배터리 1을 장착할 때, 코어 유닛의 단발 회로로부터 방출된 신호(CRSTART1)가 50ms의 시간 동안 동작된다.

CRSTART1 신호는 몇몇 다른 신호들(후에 합체 상태에서의 초기화 과정에서 설명될 합체 H8로부터의 WAKEUP 신호 및 CRHOLDH8 신호)과의 OR 접속을 통해, CRSTART1 신호의 동작 상태 동안(50ms) 코어 H8에 전력을 공급하도록 구동되는 CRH8DE/DC 회로로 제공된다. 동시에, CRH8Reset 회로는 CH8RST* 신호를 저레벨 상태로 유지한 다음, 고레벨 상태로 복귀하며, 코어 H8의 리셋 절차가 개시된다.

코어 H8은 CRHOLD8 신호를 동작 상태로 만들어, 단발 회로에 의한 50ms 동안의 전력 공급 후 코어 H8 자체로의 전력 공급을 확보한다. 또한, 코어 H8은 CRACDCEN 및 CRBATEN1를 동작 상태로 만들어, 전원을 CRH8DC/DC 회로에 임시로 접속시킨다(단계 S11).

그 다음, 통상의 마이크로 컴퓨터들의 초기화에서처럼, 스택 포인터, I/O 포트들의 입출력 방향들 및 내장 RAM의 초기화, 및 A/D 변환, 각종 타이머 루틴들, I2C 버스 루틴 등과 같은 마이크로 컴퓨터 내에 장착된 모듈들의 초기화가 실행된다(단계 S12).

특히, I/O 포트들의 초기화에 있어서는, 코어 유닛에서 합체 유닛으로의 전력 공급을 제어하기 위한 CRPLFETEN 신호가 저레벨 비동작 상태로 설정되며, 합체 H8에 접속된 출력 신호들 (CR8ACT/CRH8IRQ/DKCHGDIS)은 기능적으로는 출력 신호들이지만 입력 방향에서 설정된다. 이러한 설정은, 후에 합체 과정에서 설명되는 바와 같이, 합체 H8의 리셋 절차에서, 전원 전압이 안정되기 전에 코어 H8로부터의 고레벨 출력 신호의 인가에 의해 생성된 누설 전류를 방지하기 위한 것이다.

AC 어댑터의 존재 여부는 CREXACEN 신호에 의해 확인되며, 배터리 1의 접속 여부는 신호(CRBATVOLT)의 A/D 변화값으로부터 판별된다.

배터리 1만이 존재하는 경우, 전력 FET는 단계 S11에서의 임시 설정으로부터 CRACDCEN(저레벨), CRBATEN1(고레벨) 및 CRBATEN(고레벨)로 시프트된다. AC 어댑터가 존재하는 경우, 단계 S11에서의 전력 FET의 임시 설정은 유지된다.

AC 어댑터는 20V의 출력 전압을 갖는 반면, 배터리는 최대 16V의 출력 전압을갖기 때문에, 전력 공급은 AC 어댑터로부터 실행된다. AC 어댑터가 제거된 경우, 전력 공급은 소프트웨어의 개입없이 배터리로 스위칭되어, 전원 분리에 의한 컴퓨터의 중단이 방지될 수 있다.

그 다음, 초기화 루틴에서 합체 유닛의 접속 상태에 따른 전력 FET 설정의 조정이 실행된다. 먼저, 합체 유닛의 접속 여부가 DOCK_DK* 신호에 의해 검사된다(단계 S15). DOCK_DK* 신호들이 합체 상태를 나타내는 고레벨 상태인 경우, 전력 FET의 설정은 유지되며, 절차는 단계 S18에서 시작하는 초기화 루틴의 최종 절차로 분기된다(단계 S16).

한편, DOCK_DK* 신호의 저레벨 상태는 합체 상태에서의 코어 H8의 리셋의 발생을 나타내거나, 또는 더욱 상세하게는 합체 상태에서 전원이 없는 코어 유닛 및 합체 유닛 중 하나에 AC 어댑터 또는 배터리가 접속된 경우(즉, AC 어댑터 및 배터리가 코어 유닛 및 합체 유닛에 접속되지 않은 상태)를 나타낸다.

AC 어댑터 및 배터리 1이 모두 접속되지 않은 경우(단계 S16), 전원은 합체 유닛에 접속되어, FET들(d5, c5)을 통해 합체 유닛(타측)에서 코어 유닛으로의 전력 공급이 이루어지며, 따라서 코어 H8은 CRH8DC/DC 회로에 의해 구동된다. 이 경우, 도 9에 도시된 제어 절차를 가진 DockingReset1 과정(단계 S16B)이 실행된다.

이 과정에서, CRPLFETEN 신호는 저레벨 초기값을 갖는다. FET(c5)를 통한 전력 공급은 다이오드를 통해 이루어져 불충분하기 때문에, 코어 H8은 CRPLFETEN 신호를 고레벨로 스위칭하여 합체 유닛측에서 코어 유닛측으로의 전력 공급선의 직접 접속을 수행한다(단계 S17).

전력 공급측은 타측으로부터의 신호 ACT에 의해, 합체 과정에 의한 전력 공급이 성공적이었는지를 판정한다. 코어 H8은 비합체 상태에서 입력으로 향하는 CRH8ACT 신호를 저레벨 출력 신호로 스위칭하여(단계 S118), 합체 H8로 전력 공급이 성공적이고 코어 H8의 초기화가 성공적이라는 것을 통지하며, 합체 상태를 확인하기 위해 다른 서비스 루틴들에 의해 사용되는 합체 상태 플래그를 설정한다(단계 S119).

한편, 단계 S16A에서 AC 어댑터 또는 배터리 1이 접속된 것으로 판정되는 경우, 전원이 없는 코어 유닛으로 전원이 접속되어, 코어 유닛측에서 합체 유닛측으로의 전력 공급을 수행하기 위해 초기화 과정이 요구된다. 이 경우, 도 10에 도시된 제어 절차를 가진 DockingReset2 과정이 실행된다(단계 S16C).

먼저, 배터리로의 전류 흐름을 방지하기 위하여 신호 CRBATEN2가 비동작 상태(저레벨 상태)로 된 다음, CRPLEFETEN 신호는 동작 상태(고레벨 상태)로 되어 코어 유닛의 전원에서 합체 유닛으로의 전력 공급을 개시한다(단계 S120). 이러한 방식으로, 합체 H8의 전원 회로인 DKH8DC/DC 회로에 대한 전력 공급이 개시된다.

또한, WAKEUP 신호가 동작 상태로 되어 DKH8DC/DC 회로에서 합체 H8로의 전력 공급이 개시된다. 합체 H8의 전원 전압을 안정화시키기 위해 소정의 시간(10ms)이 경과한 후, 단계 S12에서 합체 H8로의 출력 신호에 의해 입력용으로 설정된 포트들이 출력용으로 전환되어, DKCHGDIS 및 CRH8IRQ 신호들은 저레벨로 설정되며, CRH8ACT 신호는 고레벨로 설정된다.

또한, 단계 S21에서 WAKEUP 신호의 구동은 합체 H8로의 전력 공급을 개시하여, 코어 H8의 초기화 루틴에서의 단계들 S11 내지 S16B와 동일한 과정이 합체 H8에서 실행된다. 코어 H8은 500ms의 시간 내에 합체 H8로부터의 DKH8ACT 신호가 저레벨에서 고레벨로 전환되었는가를 폴링한다(단계 S122, S123).

DKH8ACT 신호가 고레벨인 것을 검출한 후, 합체 상태 플래그가 설정되며(단계 S124), 단계 S121에서 동작 상태로 된 WAKEUUP 신호는 비동작 상태로 전환된다(단계 S126).

한편, DKH8ACT 신호의 고레벨 상태가 500ms의 시간 안에 검출되지 않은 경우에는 코어 유닛측에서 합체 유닛측으로의 전력 공급 또는 합체 H8의 재설정이 미완료되어, 코어 H8은 단계 S120에서 동작 상태로 된 CRPLFETEN 신호를 비동작 상태로 시프트하여 코어 유닛에서 합체 유닛으로의 전력 공급을 종료하고, 합체 H8에 제공된 신호들을 단계 S12에서의 초기화 상태로 복귀시키며(단계 S125), 절차는 단계 S17에서 시작하는 초기화 루틴의 최종 절차로 분기한다.

합체 상태 플래그가 1로 설정된 경우, I2C 버스는 합체 유닛측으로 스위칭되고, GetPowerSource 명령은 합체 H8로 전송되며, 합체 상태에서의 전원의 초기값은 복귀값으로부터 얻어진다(단계 S17).

초기화 루틴의 최종 절차에서, 각종 서비스 루틴들의 실행/비실행을 제어하기 위한 서비스 플래그들의 초기화(단계 S18), I/O 서비스 루틴, 배터리 제어 서비스 루틴 등을 주기적으로 실행하기 위한 기준 타이머를 구성하는 H8 내장 타이머 0의 초기화(1ms로 설정) 및 타이머 0 인터럽트의 허가(단계 S19), 및 후에

설명될 합체 서비스 루틴의 실행을 트리거하기 위한 DOCK_DK* 신호 또는 인터럽트 통신 서비스 루틴을 트리거하기 위한 DKH8IRQ* 신호 등과 같은 외부 인터럽트 신호에 의한 외부 인터럽트를 위한 설정(단계 S120)이 실행되며, 절차는 단계 2에서의 PM 제어 루틴으로 분기한다.

[PM 제어 루틴]

1칩 마이크로 컴퓨터 H8은 3개의 전력 공급 모드(표준/슬립/소프트 스탠바이)를 취할 수 잇시다. 예컨대, 5V(10MHz)의 전원에서 전류 소모량은 20mA(정상 모드), 12mA(슬립 모드), 또는 0.01mA(소프트 스탠바이 모드)이다.

따라서, 배터리 구동 상태에서, 즉 AC 어댑터가 장착되지 않은 상태에서, 마이크로 컴퓨터 H8의 전력 소모량이 전체 시스템의 전력 소모량에 비해 무시될 수 없을 정도인 경우에 소프트 스탠바이 전력 모드를 취함으로써 배터리 구동 시간을 연장시키는 것이 가능하다.

코어 H8은 아래의 2 경우에 소프트 스탠바이 모드로 시프트된다.

(1) 배터리 구동 상태에서 시스템의 전력 공급이 턴오프된 경우(오프 모드 스프트 스탠바이); 또는

(2) 배터리 구동 상태에서 시스템이 중단 모드에 있는 경우(온 모드 소프트 스탠바이).

본 실시예에서, 중단 모드는 동작 클럭 신호들이 시스템의 거의 모든 장치에 대해 생성되지 않고 전력 공급이 표시 장치 등과 같이 전력 소모량이 큰 특정 장치들에 대해 중단되어 시스템의 전류 소모량이 100mA 정도인 상태를 의미한다.

전력 오프 상태는 코어 시스템 DC/DC 회로로 제공된 CRDCON 신호의 상태에 의해 I/O 서비스 루틴에서 판정된다. 또한, 시스템의 중단 모드는 I/O 서비스 루틴에서 시스템의 칩 셋으로부터 방출되어 코어 H8의 외부 인터럽트 포트로 제공된 신호 PC2를 검사함으로써 검출될 수 있다.

소프트 스탠바이 모드에 들어간 후, 코어 H8은 아래의 외부 인터럽트 신호들 중 하나가 존재할 때 소프트 스탠바이 모드로부터 복귀한다:

AC 어댑터 존재 신호(CREXACEN*);

전력 스위치 온 신호(PWRSW*);

중단 방출 신호(PC2*);

PC3 신호(WKUP2);

합체 신호(DOCK_DK*);

합체 H8로부터의 통신 요구 신호(DKH8IRQ*)

이러한 외부 인터럽트 신호들은 상기 모드 (1) 또는 (2) 및 합체 상태 여부에 따라 인에이블 상태로 된다.

시스템이 합체 상태에서 소프트 스탠바이 모드로 시프트하거나 이로부터 복귀하는 경우, 전력 모드가 코어 H8과 합체 H8 간에 동기화되지 않은 경우에는 I2C 버스에 의한 통신은 수행될 수 없다. 소프트 스탠바이 상태에서, 1칩 마이크로 컴퓨터 H8의 모든 기능이 중단되어, I2C 모듈 기능은 사용될 수 없다.

PM 제어 루틴은 시프트 조건들 및 타이밍, 및 마이크로 시스템 H8의 소프트 스탠바이 모드로의 복귀 및 이 모드로부터의 복귀를 제어하기 위한 서비스 루틴이다.

도 11은 PM 제어 루틴의 제어 절차를 나타내는 순서도이다. 먼저, I/O 서비스 루틴에서 설정된 AC 어댑터 플래그가 검사되며(단계 S21), AC 어댑터가 존재하는 경우, 현행 서비스 루틴은 즉시 종료된다. 이 플래그는 비합체 상태에서 코어 유닛에서의 AC 어댑터의 존재 여부를 지시하며, 합체 상태에서 코어 유닛 및 합체 유닛 중 하나에서의 AC 어댑터의 존재 여부를 표시한다.

AC 어댑터가 존재하지 않는 경우, 내장 RAM에서의 WAKEUP_COUNT 값이 검사되며(단계 S22), 이 값이 0이 아닌 경우, 현행 서비스 루틴은 종료된다. 소프트 스탠바이 모드에서 복귀 요인의 외부 인터럽트가 생성된 경우, WAKEUP_COUNT 값은 상기 복귀 요인에 따라 아래의 값으로 설정된다:

AC 어댑터 존재 신호(CREXACEN*) = 10

전력 스위치 온 신호(PWRSW*) = 10

중단 방출 신호(PC2*) = 2

PC3 신호(WKUP2) = 2

합체 신호(DOCK_DK*) = 100

합체 H8로부터의 통신 요구 신호(DKH8IRQ*) = 10

예컨대, AC 어댑터 플래그가 AC 어댑터 존재 신호(CREXACEN*)의 시프트에 의해 저레벨 상태로 즉시 설정되지 않는다. 채터링의 영향을 고려하여, AC 어댑터 플래그는 I/O 서비스 루틴에서 저레벨 상태가 5회 연속 검출된 후에만(즉, 저레벨 상태가 50ms 동안 유지된 경우) 설정된다.

소프트 스탠바이 상태로부터의 복귀가 CREXACEN* 신호에 의해 트리거되는 경우에, WAKEUP_COUNT는 10으로 설정된다. 이 값은 1ms의 간격으로 실행되는 타이머 0 인터럽트 과정에서 10ms의 주기로 1만큼 감소하지만, 0에 도달한 후에는 더 이상 감소하지 않는다. 따라서, 소프트 스탠바이 상태로부터의 복귀 후에 100(10×10) ms가 경과된 후, 소프트 스탠바이 상태로 들어가기 위한 조건이 다시 검사된다.

PWRSW* 신호로 트리거되는 경우에, I/O 서비스 루틴에서의 채터링을 고려하여 소프트 스탠바이 상태에 대한 이행 검사를 차단하기 위해 100ms의 시간이 유사하게 확보된다. 또한, DOCK_DK*의 경우, 후에 설명될 합체 서비스 루틴에서의 처리 시간을 고려하여 소프트 스탠바이 상태에 대한 이행 검사를 차단하기 위해 1000ms의 시간이 확보된다. 따라서, 상기 단계 S22의 처리는 복귀 요인들에 각각 대응하여 표준 모드에서의 동작 시간을 최소화하며, PM 제어 루틴과 다른 서비스 루틴들 간의 조화를 유지한다.

상기 단계 S22가 WAKEUP_COUNT 값이 0인 것으로 판별한 경우, I/O 서비스 루틴에서 결정되는 CRDCON 신호의 상태 및 PC2 신호의 상태를 검사한 다음(단계 S23), 전원이 턴온되고 PC2 신호가 비동작 상태인지가 식별되며, 전원이 턴온되고 PC2 신호가 비동작 상태인 경우(즉, 시스템이 중단 모드에 있지 않은 경우), 현행 서비스 루틴이 즉시 종료된다.

그렇지 않은 경우, I/O 서비스 루틴에서(합체 상태에서 비합체 상태로의 전환), 또는 합체 서비스 루틴에서( 비합체 상태에서 합체 상태로의 전환) 결정된 합체 상태 플래그의 상태가 검사되며(단계 S24A), 상기 상태 및 AC 어댑터의 상태의 조합에 따라 아래의 4가지 패턴으로 소프트 스탠바이 상태로의 전환 중 하나가 실행된다(단계 S24B 내지 S24E):

(1) 비합체 상태에서의 오프 모드 소프트 스탠바이;

(2) 비합체 상태에서의 온 모드 소프트 스탠바이;

(3) 합체 상태에서의 오프 모드 소프트 스탠바이;

(4) 합체 상태에서의 온 모드 소프트 스탠바이.

도 12a 내지 12c는 비합체 상태에서 소프트 스탠바이 상태로의 전환 및 이로부터의 복귀 절차를 나타내는 순서도이다. 시스템은 소프트 스탠바이 상태로 시프트되며, 도 12a에 도시된 바의 상기 경우(1)에 AC 어댑터 존재 신호(CREXACEN*), 전원 온 신호(PWRSW*) 또는 합체 신호(DOCK_DK*)를 복귀 요인으로서 허가하거나(단계 S24J), 또는 도 12b에 도시된 바의 상기 경우(2)에 중단 방출 신호(PC2*) 또는 PC3 신호(WKUP2)를 추가적인 복귀 요인들로 취한다(단계 S24K).

표준 모드에서 소프트 스탠바이 상태로의 전환은 1칩 마이크로 컴퓨터 H8의 내장 레지스터 내의 SYSCR 레지스터의 SSBY 비트를 설정한 다음 SLEEP 명령을 실행함으로써 달성된다(단계 S25).

1칩 마이크로 컴퓨터 H8은 프로그램 실행, 클럭 신호들 및 주변 기능들이 모두 중단되는 절전 상태에 들어간다(단계 S25A). 이 상태로부터의 복귀는 상기 단계들 S24J 및 S24K에서 설정된 외부 인터럽트에 의해서만 실행된다.

상기 복귀 요인 중 어느 하나가 발생한 경우, 1칩 마이크로 컴퓨터 H8은 클럭 신호들을 안정화시키기 위한 유지/대기(H/W) 기능에 의해 약 10ms의 시간 동안 대기한 후 도 12c에 도시된 바의 인터럽트 요인에 대응하는 절차를 실행한다(단계 S26). 인터럽트 절차의 종료시, 전술한 SYSCR 레지스터의 SSBY 비트에 의해 인터럽트가 소프트 스탠바이 상태로부터의 복귀을 위한 것인가를 식별하고(단계 S27), 그러한 경우 각각의 인터럽트 요인에 대한 WAKEUP COUNT가 설정되며, 절차는 각각의 인터럽트 절차에서 PM 제어 루틴으로 복귀한다.

최종적으로, 소프트 스탠바이 상태 동안 중단된 타이머 0 및 I2C 등과 같은 내장 모듈들이 재설정된 후, PM 제어 루틴은 종료되며, 절차는 메인 루틴으로 이행된다(단계 S29).

도 13a 및 13b는 합체 상태에서 소프트 스탠바이 상태로의 전환 절차를 나타내는 순서도이다. 시스템은 소프트 스탠바이 상태로 시프트되며, 도 13a에 도시된 바의 상기 경우(3)에 AC 어댑터 존재 신호(CREXACEN*), 전원 온 신호(PWRSW*) 또는 합체 H8로부터의 통신 요구 신호(DKH8IRQ*)를 복귀 요인으로서 허가하거나(단계 S230), 또는 도 13b에 도시된 바의 상기 경우(2)에 PC2 또는 PC3 신호를 추가적인 복귀 요인들로 취한다(단계 S240).

합체 상태에서의 소프트 스탠바이 상태에서는 이러한 상태로의 전환에 앞서 합체 H8과의 동기화가 이루어져야 한다. 코어 H8은 CRH8ACT 신호를 고레벨 상태에서 저레벨 상태로 전환시키며(단계 241), 합체 H8에서 코어 H8로 제공된 DKH8ACT 신호가 고레벨 상태에서 저레벨 상태로 전환되기를 기다린다(단계 242). 이러한 CRH8ACT 및 DKH8ACT 신호들은 상기 초기화 루틴 또는 후에 설명될 합체 서비스 루틴에서 합체 절차의 성공을 알리기 위한 확인 신호로서 사용되지만, 합체가 이미 이루어진 상태에서는 이 신호들은 소프트 스탠바이 상태의 동기화를 위한 확인 신호로서 사용된다.

합체 상태에서, 합체 H8은 I/O 서비스 루틴에서의 CRH8ACT 신호를 검사한다. 이 신호의 저레벨 상태는 합체 H8측에서 소프트 스탠바이 상태로의 전환을 위한 조건이다. 코어 H8에서의 단계 S241의 절차에 응답하여, 합체 H8은 PM 제어 루틴에서 표준 모드에서 소프트 스탠바이 모드로의 전환을 실행한다.

도 15a 및 15b는 합체 유닛측에서 합체 상태에서 소프트 스탠바이 상태로의 전환 및 복귀 절차를 나타내는 순서도이다. 이 절차는 AC 어댑터 존재 신호(DKEXACEN*), 또는 코어 H8로부터의 통신 요구 신호(CRH8IRQ*)에 의해 외부 인터럽트를 도 15a에 도시된 소프트 스탠바이 상태로부터의 복귀 요인으로서 허가한 다음(단계 S251), DKH8ACT 신호를 고레벨 상태에서 저레벨 상태로 변경하며(단계 S252), 소프트 스탠바이 상태로 전환한다(단계 S253, S254).

합체 H8에서의 단계 S252에 응답하여, 코어 H8은 DKH8ACT 신호의 고레벨에서 저레벨 상태로의 전환을 검출하며(단계 S242), 소프트 스탠바이 모드로 전환한다(단계 S243, S244).

도 14는 소프트 스탠바이 상태로부터의 복귀 절차를 나타내는 순서도이다. 상기 단계 S230 및 S240에서 허가된 복귀 요인들 중 어느 하나에 의한 외부 인터럽트의 경우, 인터럽트 절차는 PM 제어 루틴으로의 이동을 달성하기 위한 비합체 상태에서의 복귀 단계 S26, S27 및 S28에서와 유사한 방식으로 실행되며(단계 S254A, S254B 및 S254C), CRH8ACT 신호는 저레벨에서 고레벨 상태로 전환된다(단계 S255).

오프 모드 소프트 스탠바이 상태로부터의 복귀(단계 S255A)는 전술한 바와 같이 AC 어댑터의 상태 변화 또는 전원의 상태 변화에 기초하며, 복귀 후 SMB 프로토콜에 기초한 통신이 코어 H8과 합체 H8 간에 실행된다. 이 경우, 복귀 후 소프트 스탠바이 상태에 들어갈 확률은 매우 낮다. 결과적으로, CRH8ACT 신호는 고레벨 상태로 전환되어 합체 H8을 소프트 스탠바이 모드로부터 복귀시킨다(단계 S256).

합체 H8은 반전 입력 신호(CRH8IRQ*)에 의해 소프트 스탠바이 상태로부터 복귀한다. 합체 H8은 도 15b에 도시된 단계 S254A 내지 S254C에서와 유사한 방식으로 인터럽트 절차를 완료함으로써 PM 제어 루틴으로 복귀하며(단계 S264A, S264B, S264C), 이어서 소프트 스탠바이 상태로부터의 복귀를 코어 H8에 통지하기 위해 DKH8ACT 신호를 고레벨 상태로 전환시키고(단계 S265), 소프트 스탠바이 모드 동안 중단된 타이머들(0, I2C) 등과 같은 내장 모듈들을 재설정함으로써 PM 제어 루틴을 종료시키고 제어를 메인 루틴으로 전달한다(단계 S266).

합체 H8에서의 단계 S265의 절차에 응답하여, 코어 H8은 DKH8ACT 신호의 고레벨 상태로의 전환을 검출한 다음(단계 S257), 합체 H8에서와 같이 중단된 내장 모듈들을 재설정하고 PM 제어 루틴을 종료한다.

상기한 경우 (4)에서 합체 상태에서의 온 모드 소프트 스탠바이 상태에서는 먼저, 복귀 요인이 PC3 신호인가를 식별하고(단계 S259), 그렇지 않은 경우, 상기한 경우 (3)에서와 같이 단계 S256 내지 S258을 실행한다.

한편, 복귀 요인이 PC3 신호(WKUP2)인 경우에는 배터리 구동 시간을 연장하기 위한 특수 절차가 실행된다. 전술한 바와 같이, PC3 신호는 중단 상태에서 주기적으로 생성되어, 중단 상태에서 배터리의 임계 레벨을 검출하며 이러한 검출을 기초로 시스템에 SaveToDisk 절차(현재의 사용자 작업 환경의 하드 디스크로의 전환)의 초기화를 통지한다. 이러한 절차들은 I/O 서비스 루틴에서 실행된다.

배터리의 임계 레벨은 지능형 배터리 자체에 의해 검출되어야 하지만, 배터리로부터 얻은 잔여 용량이 축적된 에러들을 포함할 수 있기 때문에, 본 실시예는 배터리의 전압 및 전류의 A/D 변환값들을 기초로 임계 레벨 검출을 실행함으로써 신뢰성을 향상시킨다.

한편, 배터리 구동 모드에서 중단 상태가 계속되는 경우, 잔여 배터리 용량은 매우 점진적으로 감소한다. 임계 배터리 레벨이 I/O 서비스 루틴에서 검사된 후, 시스템은 대부분의 경우에 합체 H8과의 통신없이도 소프트 스탠바이 모드로 다시 전환된다.

표준 모드 및 소프트 스탠바이 모드는 전력 소모면에서 크게 다르기 때문에, 중단 상태의 지속 시간은 합체 H8이 합체 상태에서 불필요하게 소프트 스탠바이 상태로 복귀되는 경우에 제한될 것이다. 따라서, 본 실시예는 임계 배터리 레벨을 위해 합체 H8의 소프트 스탠바이 상태로부터의 복귀를 최소화하는 제어를 채용하고 있다.

단계 S259에서 복귀 요인이 PC3 신호인 것으로 식별되는 경우, 제어는 배터리 FET의 접속 상태에 따라 스위칭된다. 코어 H8은 FET 제어 서비스 루틴에 의해 코어 유닛 및 합체 유닛의 모든 FET의 상태를 알게 된다.

전력 공급이 합체 유닛의 배터리 2로부터 이루어지는 경우, 즉 DKBATEN1 = Hi(단계 S260)인 경우, 내장 RAM의 PC3WAKEUP_COUNT 영역이 30회의 계수 후에 오프 모드 소프트 스탠바이 상태를 위한 처리로의 분기용으로 사용되어, 합체 H8도 소프트 스탠바이 모드로 복귀시킨다(단계 S261).

이러한 방식으로, 코어 H8은 2초마다 20ms의 시간 동안 소프트 스탠바이 상태로부터 복귀하지만, 합체 H8은 60초마다 20ms의 시간 동안만 소프트 스탠바이 상태로부터 복귀한다.

전력 공급이 합체 유닛의 배터리 2로부터 이루어지지 않는 경우에는, 즉 DKBATEN1 = Low인 경우에는, 동작은 코어 유닛의 배터리 1에 의해서만 이루어지므로, 합체 H8측에서의 잔여 배터리 용량의 주기적인 검사는 필요하지 않다. 결과적으로, 비합체 상태에서와 같이, 중단된 내장 모듈들이 재설정되고(단계 S262), PM 제어 루틴이 종료된다. 합체 H8은 PC3 신호에 의해 복귀 요인이 발생하지 않을 때도 소프트 스탠바이 상태로부터 복귀하지 않는다.

[합체 서비스 루틴]

합체 서비스 루틴의 기본 제어는 코어 유닛 및 합체 유닛이 합체 상태에서 전원이 부족한 동안 AC 어댑터 또는 배터리 1이 코어 유닛에 접속될 때의 초기화 과정의 제어와 유사하다.

유일한 차이는 초기화 절차의 경우에 다른 서비스 루틴들은 아직 실행되지 않지만 합체 서비스 루틴의 경우에는 이러한 다른 서비스 루틴들은 이미 실행되었다는 것이다. 이러한 다른 서비스 루틴들은 예컨대, 전원이 턴온된 경우 배터리 제어 서비스 루틴 및 키보드 제어기 서비스 루틴을 포함한다.

먼저, 합체 서비스 루틴의 실행에 선행하는 사전 절차가 설명된다. 도 16은 DOCK_DK* 신호가 동작 상태로 될 때 실행되는 DOCK_DK* 인터럽트 절차를 나타내는 순서도이다. 내장 제어 레지스터 내 SYSCR 레지스터의 SSBY 비트에 의해 소프트 스탠바이 상태로부터의 복귀가 의도되는지의 여부가 식별된다(단계 S71).

SSBY 비트가 1로서 소프트 스탠바이 상태로부터의 복귀를 나타내는 경우, WAKEUP_COUNT의 작업 영역에서의 값은 100으로 설정되어, PM 제어 루틴에서 설명된 소프트 스탠바이 상태로의 다음 전환이 차단되며(단

계 S72), 후에 설명될 타이머 0 인터럽트 절차에서 참조될 합체 서비스 실행 요구 플래그가 설정된 후(단계 S73), DOCK_DK* 인터럽트 절차가 종료된다.

한편, SSBY 비트가 0인 경우, 합체 서비스 실행 요구 플래그의 설정만이 실행되고 DOCK_DK* 인터럽트 절차가 종료된다.

도 17은 타이머 0 인터럽트 절차에서 10ms 주기 절차를 나타내는 순서도이다. 타이머 0 인터럽트 절차는 1ms 주기 절차, 10ms 주기 절차, 100ms 주기 절차 등을 포함하고 있다. 타이머 0 인터럽트의 10회 진입마다 한번씩 실행되는 10ms 주기 절차에서 WAKEUP_COUNT의 값이 0인지가 식별되며(단계 S74), 그렇지 않은 경우 이 값은 1만큼 감소된다(단계 S75).

그 다음, 합체 서비스 실행 요구 플래그가 검사되며(단계 S76), 이 플래그가 1인 경우에만 메인 루틴에서 참조될 합체 서비스 유구 플래그가 설정된다(단계 S77). 합체 서비스 실행 요구 플래그는 후에 설명될 합체 서비스 루틴의 최종 절차에서 소거된다.

도 18은 메인 루틴에서의 단계 S3의 절차를 나타내는 순서도이다. 메인 루틴에서는 플래그들의 상태가 검사되며(단계 S171, S173, S175, S177), 합체 서비스 요구 플래그가 설정되는 경우(단계 S175), 플래그는 다른 서비스 루틴들에 대한 플래그의 겨우에서와 같이 재설정되고(단계 S176), 합체 서비스 루틴이 호출된다(단계 S7). 그 다음, 절차는 서비스 요구 플래그들의 검사로 복귀한다. 도 18에는 I/O 서비스 루틴, 배터리 제어 서비스 루틴, 합체 서비스 루틴 및 키보드 제어기 (KBC) 서비스 루틴만이 도시되어 있다.

전술한 단계들 S71 내지 S77, S176 및 S7은 사용자가 코어 유닛 및 합체 유닛을 결합하고 릴리싱 레버(8)를 닫는 경우에 다른 서비스 루틴들에 악영향을 미치는 일없이 합체 절차의 완료시까지 10ms의 간격으로 합체 서비스 루틴을 실행하는 것을 허가한다.

도 19 및 20은 4개 레벨의 절차들, 즉 임시 FET 설정, 타측의 1칩 마이크로 컴퓨터 H8의 전력선 설정 및 구동, ACT 신호의 출력 및 타측의 ACT 신호의 폴링, 및 최종 절차로 구성된 합체 서비스 루틴의 제어 절차를 나타내는 순서도이다. 이러한 절차들은 각각 번호 0, 1, 2, 3으로 정의되며 내장 RAM의 작업 영역에 저장된다.

먼저, 절차 번호가 검사되며(단계 S78), 이 번호가 4보다 큰 경우에는 절차는 후에 설명될 단계 S79로 분기하여 본 서비스 루틴이 종료된다.

절차 번호가 0으로서 DOCK_DK* 신호가 동작 상태로 된 후의 제1 루틴을 나타내는 경우, DOCK_DK* 신호는 재검사된다(단계 S81). 이 신호가 비동작 상태에 있는 경우에는, 즉 예컨대, 잡음 또는 릴리싱 레버(8)의 채터링에 의한 비적절한 DOCK_DK* 인터럽트를 나타내는 경우에는 합체 서비스 실행 요구 플래그 및 절차 번호는 재설정되고(단계 S79, S80), 합체 서비스 루틴은 종료된다.

한편, 단계 S81에서 DOCK_DK* 신호가 비동작 상태인 것으로 식별된 경우에는 CRBATEN2 신호는 저레벨 상태로 전환되어 전력선을 통한 배터리 2에서 배터리 1으로의 전류 흐름을 방지한 다음(단계 S82), 절차 번호는 0에서 1로 변경되며(단계 S83), 합체 서비스 루틴은 종료된다.

절차 번호가 1인 경우, CRPLFETEN 신호는 동작 상태(Hi)로 되어(단계 S84), 코어 유닛의 전원에서 합체 유닛으로의 전력 공급을 개시한다. 이러한 방식으로, 합체 H8을 위한 전원 회로를 구성하는 DKH8DC/DC 회로에 대한 전력 공급이 개시된다.

또한, WAKEUP 신호는 동작 상태로 되어 DKH8DC/DC 회로에서 합체 H8로의 전력 공급을 개시한 다음(단계 S85), 타측의 ACT 신호를 위한 대기 시간을 계수하기 위한 계수기 ActTimeOut_Count에서 계수 50(500ms)이 다음 절차용으로 설정된 후(단계 S86), 절차 번호는 1에서 2로 변경되고(단계 S87), 합체 서비스 루틴은 종료된다. 합체 유닛이 전원을 구비하고 있는 경우에는 절차 번호 1의 처리가 특히 의미있는 것은 아니지만, 합체 절차에 악영향을 미치지는 않는다.

절차 번호가 2인 경우, 초기화 절차의 단계 S12에서 합체 H8로의 출력 신호에 의해 입력용으로 설정된 포트들은 출력으로 스위칭된다(단계 S88). DKCHGDIS 및 CRH8IRQ 신호들은 저레벨 상태로 설정되며, CRH8ACT는 고레벨 상태로 설정된다.

그 다음, 합체 H8로부터의 ACT 신호인 DCH8ACT 신호가 검사되며, 이 신호가 저레벨 상태에 있는 경우, ActTimeOut_Count는 1만큼 감소되지만(단계 S92), 이 신호가 0이 아닌 경우에는(단계 S93) 합체 서비스 루틴은 종료된다.

상기 신호값이 0인 경우(단계 S93), 즉 합체 H8로부터의 ACT 신호가 WAKEUP 신호에 의한 합체 H8의 구동으로부터 500ms의 시간이 경과한 후에 저레벨에서 고레벨 상태로 전환되지 않은 경우에는 에러 절차가 실행되어 단계 S84에서 접속된 전력선을 분리하고, 단계 S88의 설정을 비합체 상태에서의 설정으로 복귀시키며 WAKEUP 신호를 저레벨 상태로 변경한다(단계 S94).

그 다음, 합체 서비스 실행 요구 플래그 및 절차 번호는 재설정되며(단계 S95, S96), 합체 서비스 루틴은 종료된다.

DKH8ACT 신호의 고레벨 상태가 단계 S89에서 이 신호의 50회 검사 내에 검출되는 경우, 즉 합체 H8의 구동 또는 합체가 표준 방식으로 이루어지는 경우, 단계 S85에서 동작 상태로 된 WAKEUP 신호는 비동작 상태로 전환된 다음(단계 S90), 절차 번호는 2에서 3으로 변경되고(단계 S91), 합체 서비스 루틴은 종료된다.

절차 번호 2까지의 절차는 코어 H8 및 합체 H8이 실질적으로 동일한 절차상에 있다는 것을, 즉 이들은 초기화 절차를 완료했고 메인 루틴으로 이동되었는가를 확인한다. 결과적으로, 이후 I2C 버스를 통한 명

령의 교환이 완전히 확보된다.

절차 번호가 3인 경우, 먼저 합체 유닛의 전원의 상태를 얻기 위한 명령이 I2C 버스를 통해 합체 H8로 전송되며(단계 S94A), 전력 FET의 최적 상태가 합체 H8로부터 복귀되어 합체 유닛측의 전원 상태 및 I/O 서비스 루틴에서 얻은 코어 유닛의 전원 상태를 나타내는 값으로부터 계산된다(단계 S95A).

이러한 계산은 코어 유닛 및 합체 유닛에서의 전원의 존재 여부 및 배터리 잔여 용량을 기초로 테이블 탐색에 의해 수행된다. 테이블 탐색에 의해 계산된 합체 유닛의 전력 FET의 설정값은 명령에 의해 합체 H8로 통지되며(단계 S96A), 코어 유닛의 전력 FET는 단계 S82에서 임시 설정된 상태에서 테이블 탐색에 의해 계산된 설정으로 전환된다(단계 S97).

그 다음, I/O 서비스 루틴에서 제어되는 시스템 DC/DC 회로로의 출력 신호인 CRDCON 신호의 상태가 검사되며(단계 S98), 이 신호가 고레벨 상태에 있는 경우, 합체 유닛의 시스템 DC/DC 회로를 구동하기 위한 DockDCDCON 명령이 I2C 버스를 통해 합체 H8로 전송되고(단계 S99), 그 다음 다른 서비스 루틴들에 합체 서비스의 완료를 통지하기 위해 합체 상태 플래그가 설정되며(단계 S100), 합체 서비스 실행 요구 플래그 및 절차 번호는 합체 서비스 루틴을 완료하기 위해 재설정된다(단계 S101, S102). 이러한 방식으로, 합체 서비스 루틴은 완전히 종료된다.

시스템 로직측의 합체 절차에서, 합체 H8은 단계 S99에서의 DockDCDCOn 명령에 응답하여 합체 유닛의 시스템 DC/DC 회로를 구동하고, 또한 이를 결정하도록 릴리싱 레베용의 DC 모터를 제어하며, BIOS SMI 절차에서 합체 유닛의 각종 로직 장치들의 구성을 실행하기 위한 DOCK_PGS 신호를 코어 유닛에 제공한다.

## *발명의 효과*

전술한 바와 같이, 본 발명은 전자 기기의 전원 제어 회로에 의해 지원되는 키보드 제어 등과 같은 다른 기능들에 악영향을 미치지 않고 확장기 유닛과의 결합을 가능하게 한다.

## *(57) 청구의 범위*

### 청구항 1

전자 기기에 착탈 가능하게 확장기가 장착되고 상기 전자 기기 및 확장기 각각에 전원 회로 및 전원 제어 회로가 제공된 전자 기기 시스템에 있어서,

상기 확장기가 상기 전자 기기에 장착되었는지를 검출하기 위한 장착 검출 수단;

타측의 전원 회로에 대한 전력 공급의 허가 또는 금지를 제어하기 위한 전원 제어 수단;

상기 타측 전원 회로에서 상기 타측 전원 제어 회로로의 전력 공급을 개시함으로써 상기 타측 전원 제어 회로를 구동시키기 위한 타측 전원 제어 회로 구동 수단; 및

자기측 전원 제어 회로의 동작 상태를 상기 타측 전원 제어 회로로 통지하기 위한 통지 수단을 포함하며,

상기 장착 검출 수단에 의해 상기 전자 기기에 상기 확장기가 장착된 것이 검출된 경우에, 상기 자기측 전원 제어 회로는 상기 전원 제어 수단에 의해 상기 타측 전원 회로로의 전력 공급을 허가하고, 상기 타측 전원 제어 회로 구동 수단에 의해 상기 타측 전원 회로로에서 상기 타측 전원 제어 회로로의 전력 공급을 개시하여 상기 타측 전원 제어 회로를 구동시키며, 상기 통지 수단에 의해 상기 자기측 전원 제어 회로의 동작 상태를 상기 타측 전원 제어 회로로 통지하여 상기 양 전원 제어 회로 간에 동기화된 전력 공급 처리를 수행하는 전자 기기 시스템.

### 청구항 2

제1항에 있어서, 상기 자기측 전원 제어 회로는 상기 전력 공급 처리를 다수의 처리 블록으로 분할하고 각각의 처리 블록을 소정의 간격으로 실행하는 전자 기기 시스템.

### 청구항 3

제1항에 있어서, 상기 전자 기기의 상기 전원 제어 회로는 상기 전원 제어 회로의 절전 상태로의 전환 및 절전 상태로부터의 복귀를 위해,

상기 전자 기기의 상기 전원 제어 회로의 상기 절전 상태로의 전환 및 상기 절전 상태로부터의 복귀를 제어하기 위한 제어 수단;

상기 전자 기기 및 상기 확장기의 전원 정보를 검출하고 유지하기 위한 전원 정보 유지 수단; 및

상기 절전 상태로부터의 복귀 요인을 검출하기 위한 복귀 요인 검출 수단을 포함하며,

상기 전자 기기의 상기 전원 제어 회로의 상기 절전 상태로부터의 복귀시, 이러한 복귀가 상기 전원 정보 및 상기 복귀 요인에 따라 허가되어야 하는지가 판별되는 전자 기기 시스템.

### 청구항 4

전자 기기에 착탈 가능하게 확장기가 장착되고 상기 전자 기기 및 확장기 각각에 전원 회로 및 전원 제어 회로가 제공된 전자 기기 시스템을 위한 전원 제어 방법에 있어서,

상기 전자 기기에 상기 확장기가 장착된 것이 검출된 경우에,

자기측 전원 제어 회로가 타측 전원 회로로의 전력 공급을 허가하는 단계;

상기 타측 전원 회로에서 상기 타측 전원 제어 회로로의 전력 공급을 개시하여 상기 타측 전원 제어 회로

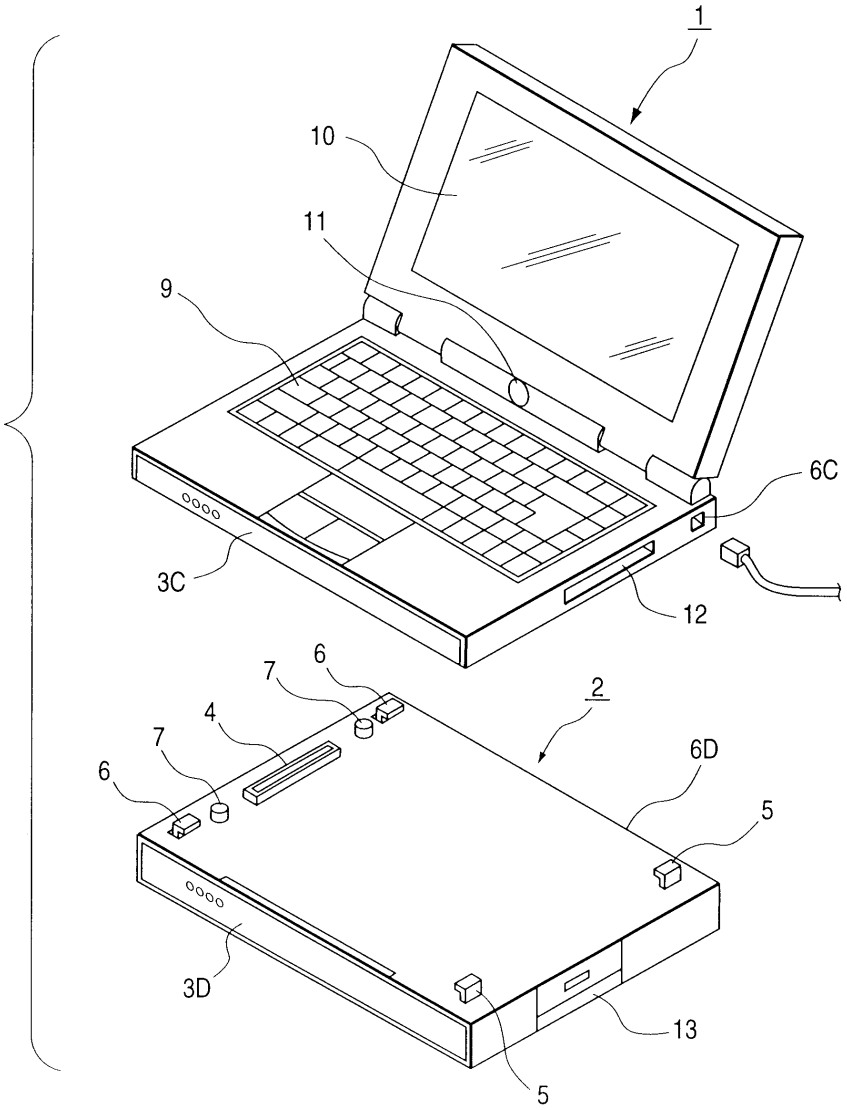
를 구동시키는 단계; 및

상기 자기측 전원 제어 회로의 동작 상태를 상기 타측 전원 제어 회로로 통지하여 상기 양 전원 제어 회로 간에 동기화된 전력 공급 처리를 수행하는 단계

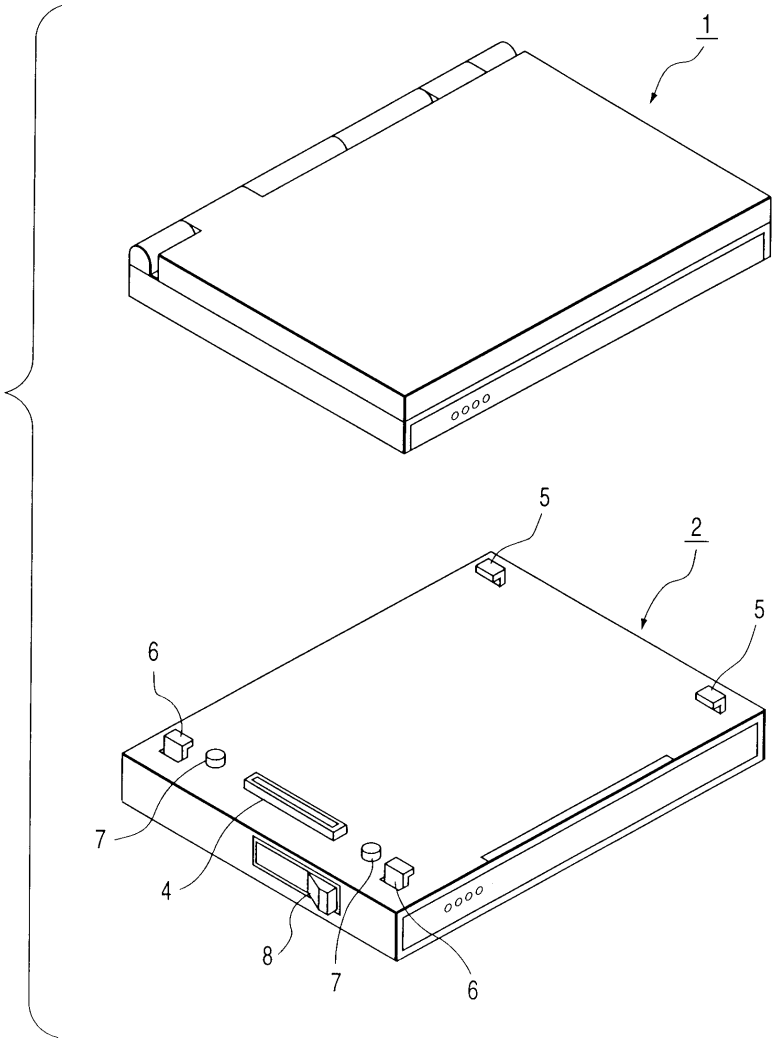
를 포함하는 전원 제어 방법.

## 도면

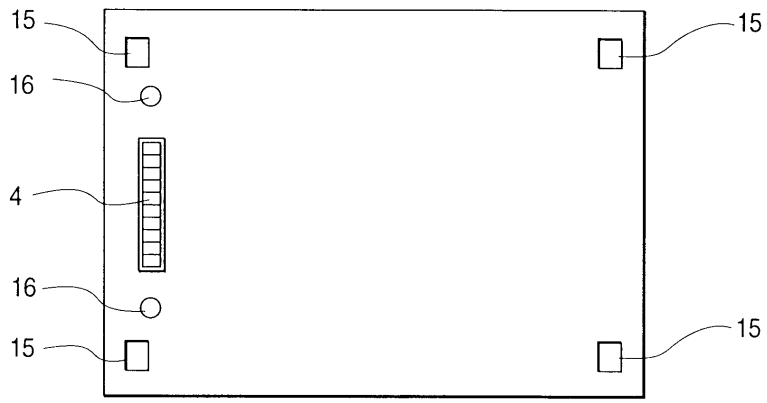
### 도면1



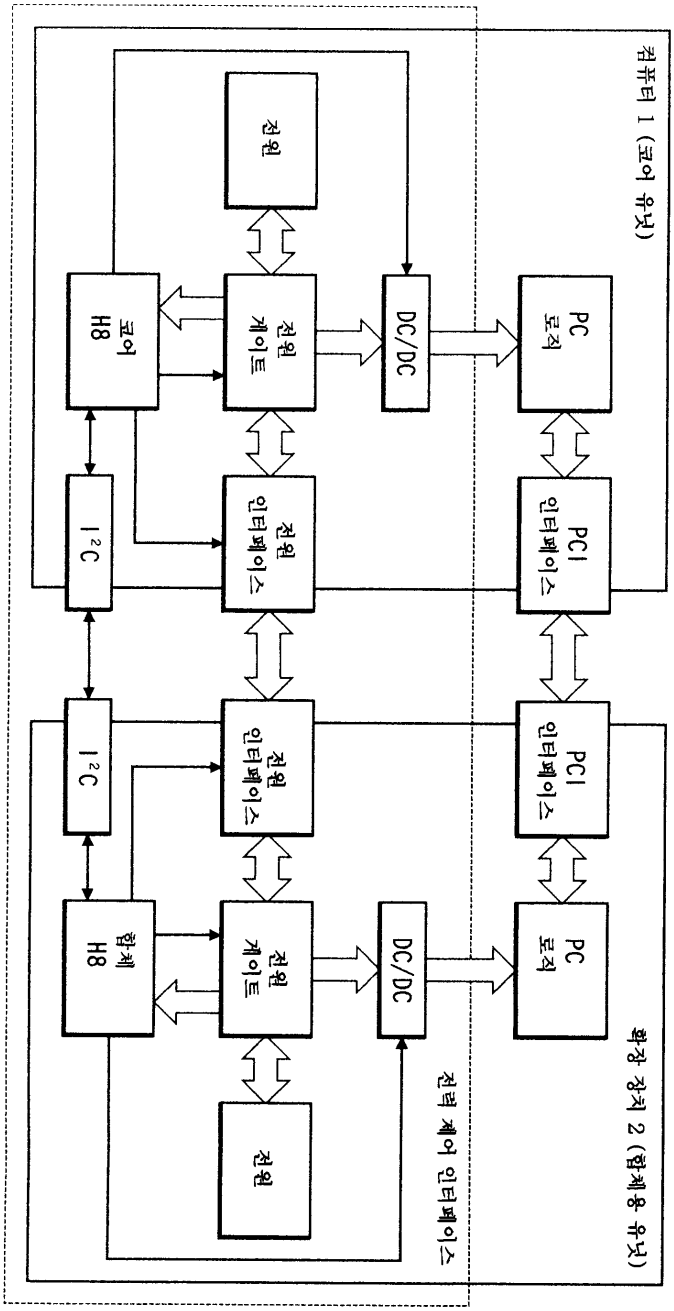
도면2



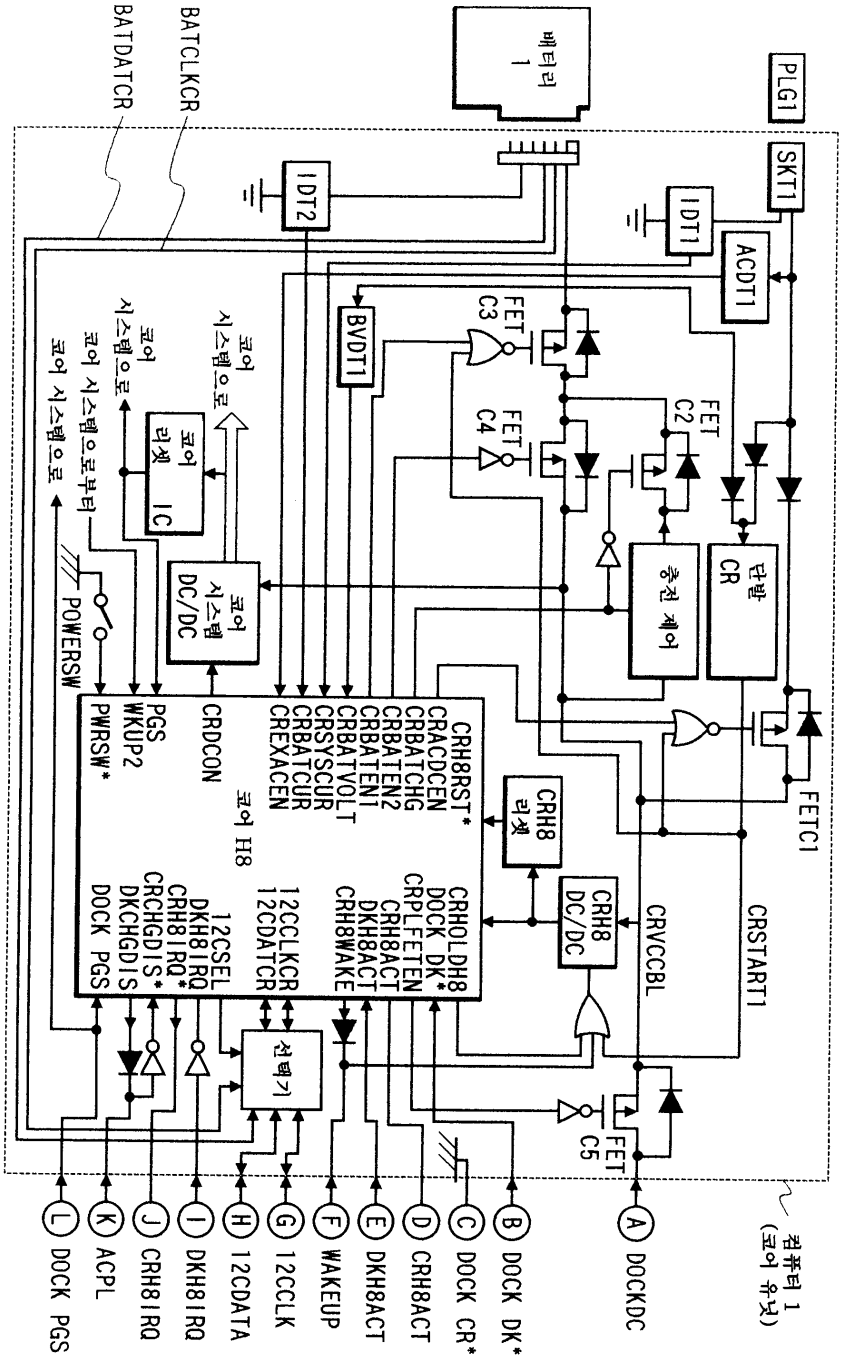

도면3



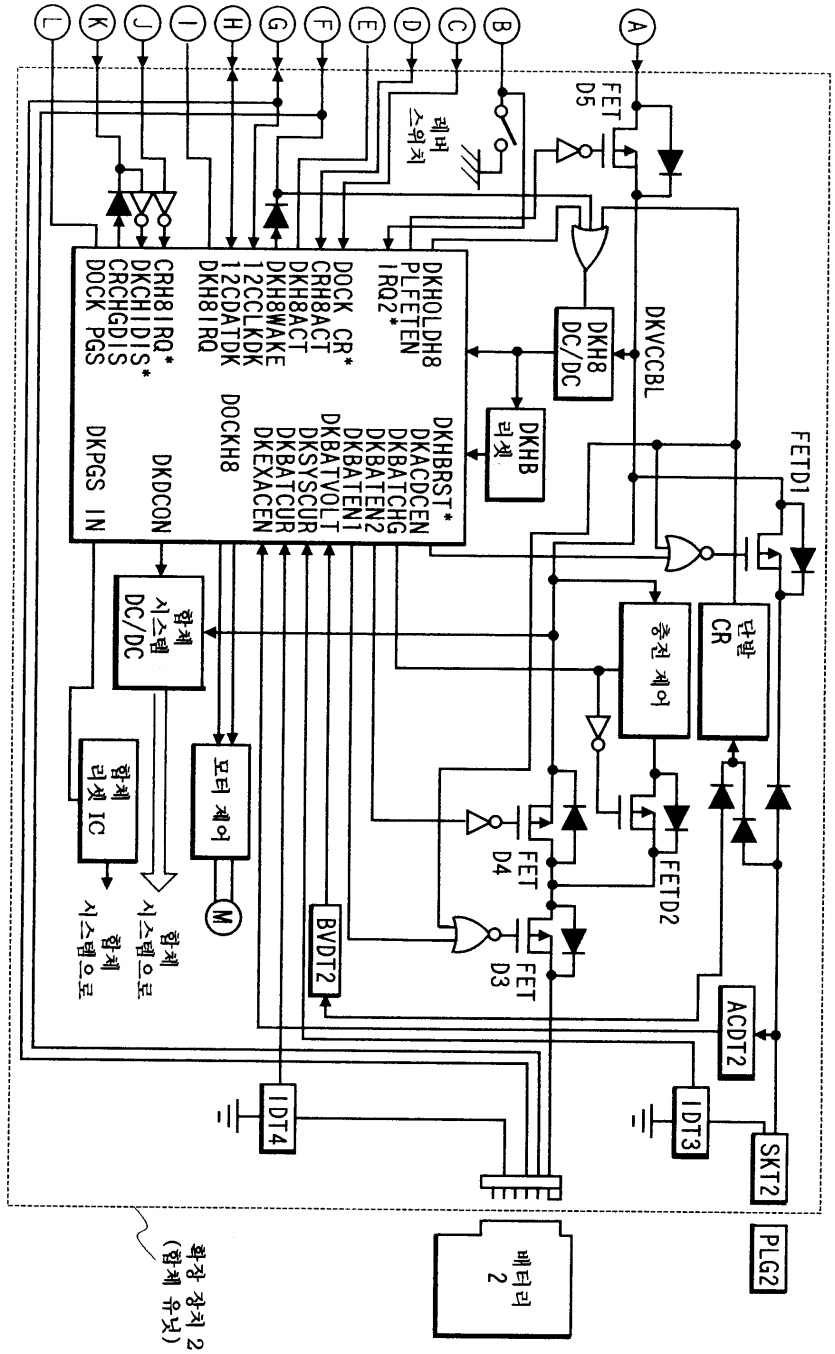
도면4


컴퓨터 1 (코어 유닛)
전원
코어 H8
전원 게이트
DC/DC
PC 로직
I²C
전원 인터페이스
PCI 인터페이스
I²C
전원 인터페이스
PCI 인터페이스
합체 H8
전원 게이트
DC/DC
PC 로직
전원
전력 제어 인터페이스
확장 장치 2 (합체용 유닛)

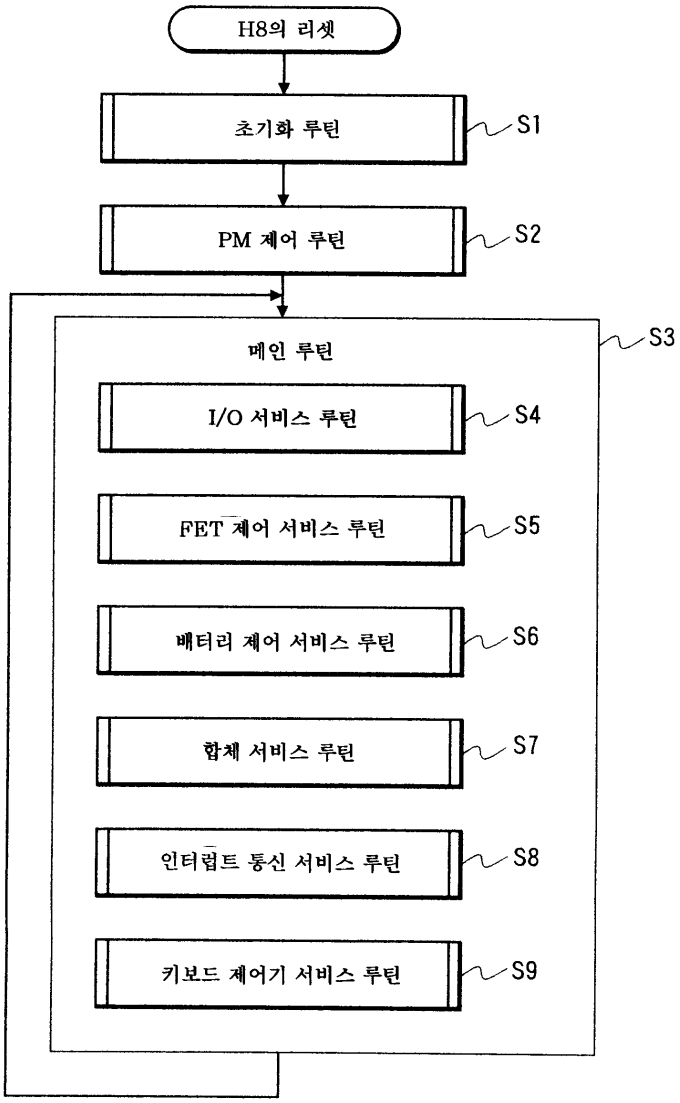
도면5


BATDATCR
BATCLKCR
배터리 1
PLG1
SKT1
IDT2
IDT1
ACDT1
BVDT1
FET C3
FET C4
FET C2
코어 시스템으로
코어 시스템으로부터
코어 리셋 IC
코어 시스템 DC/DC
POWERSW
충전 제어
단발 CR
FETC1
CRH8RST*
CRACDCEN
CRBATCHG
CRBATEN2
CRBATEN1
CRBATVOLT
CRSYSCUR
CRBATCUR
CREXACEN
CRDCON
PGS
WKUP2
PWRSW*
코어 H8
CRH8 리셋
CRH8 DC/DC
CRVCCBL
CRSTART1
CRHOLDH8
DOCK DK*
CRPLFETEN
CRH8ACT
DKH8ACT
CRH8WAKE
12CCLKCR
12CDATCR
12CSEL
DKH8IRQ
CRH8IRQ*
CRCHGDIS*
DKCHGDIS
DOCK PGS
선택기
FET C5
컴퓨터 1 (코어 유닛)
A DOCKDC
B DOCK DK*
C DOCK CR*
D CRH8ACT
E DKH8ACT
F WAKEUP
G 12CCLK
H 12CDATA
I DKH8IRQ
J CRH8IRQ
K ACPL
L DOCK PGS

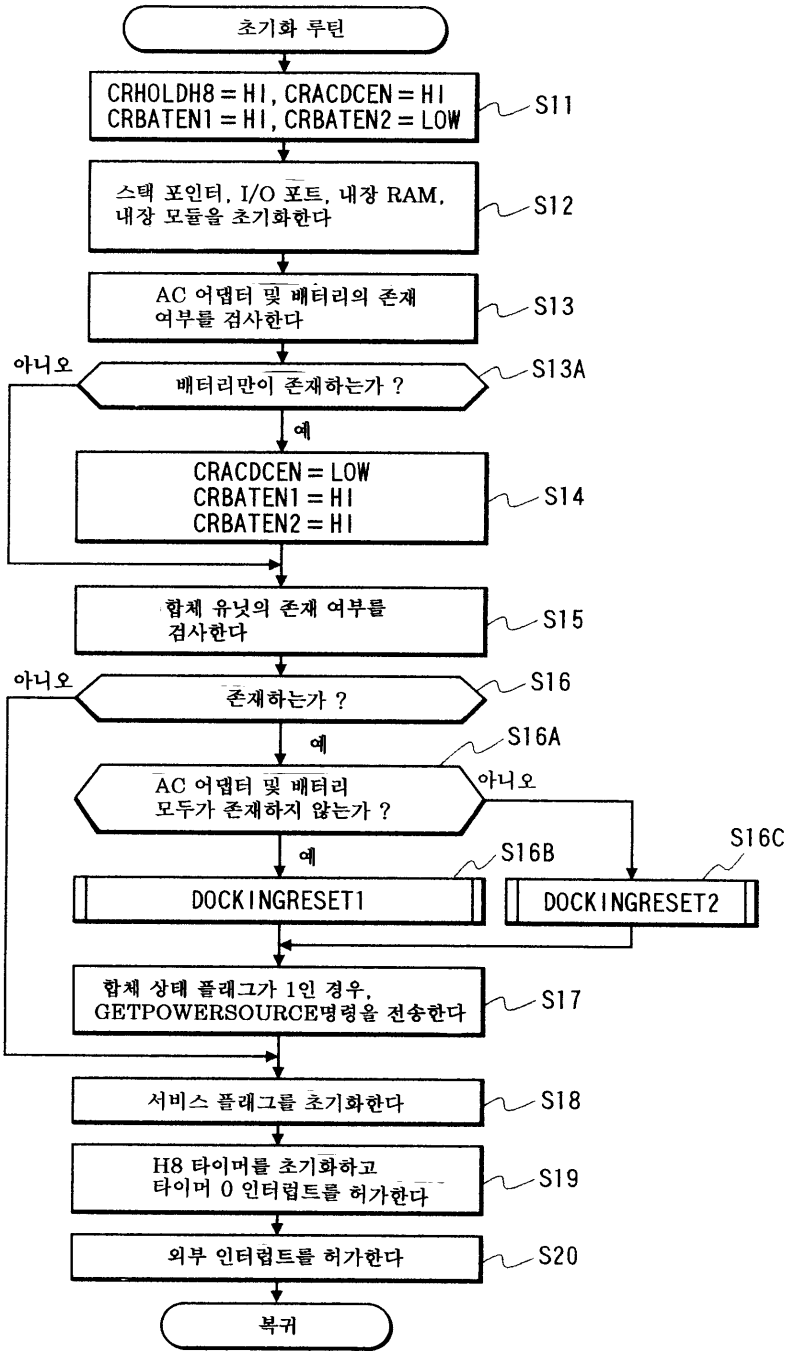
도면6


A
B
C
D
E
F
G
H
I
J
K
L
FET D5
레버 스위치
DKH8 DC/DC
DKVCCBL
DKHB 리셋
FETD1
충전 제어
단발 CR
FET D4
FETD2
FET D3
BVDT2
ACDT2
IDT4
IDT3
SKT2
PLG2
베터리 2
합체 시스템 DC/DC
합체 리셋 IC
모터 제어
M
합체 시스템으로
합체 시스템으로
확장 장치 2 (합체 유닛)
DKHOLDH8
PLFETEN
IRQ2*
DOCK CR*
CRH8ACT
DKH8ACT
DKH8WAKE
12CCLKDK
12CDATDK
DKH8IRQ
CRH8IRQ*
DKCHIDIS*
CRCHGDIS
DOCK PGS
DKHBRST*
DKACDCEN
DKBATCHG
DKBATEN2
DKBATEN1
DKSYSCUR
DKBATVOLT
DKBATCUR
DKEXACEN
DOCKH8
DKDCON
DKPGS IN

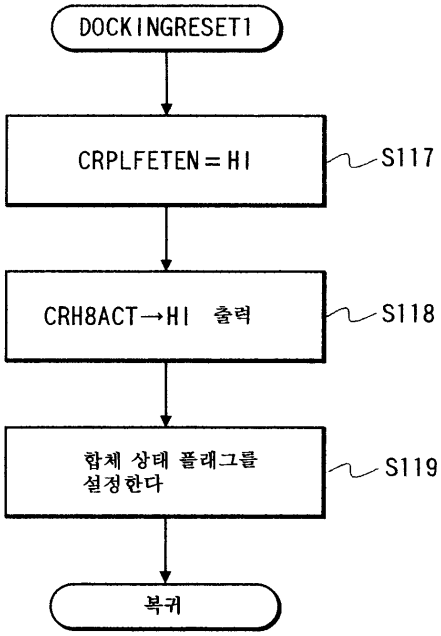
도면7


H8의 리셋
초기화 루틴
S1
PM 제어 루틴
S2
메인 루틴
S3
I/O 서비스 루틴
S4
FET 제어 서비스 루틴
S5
배터리 제어 서비스 루틴
S6
합체 서비스 루틴
S7
인터럽트 통신 서비스 루틴
S8
키보드 제어기 서비스 루틴
S9

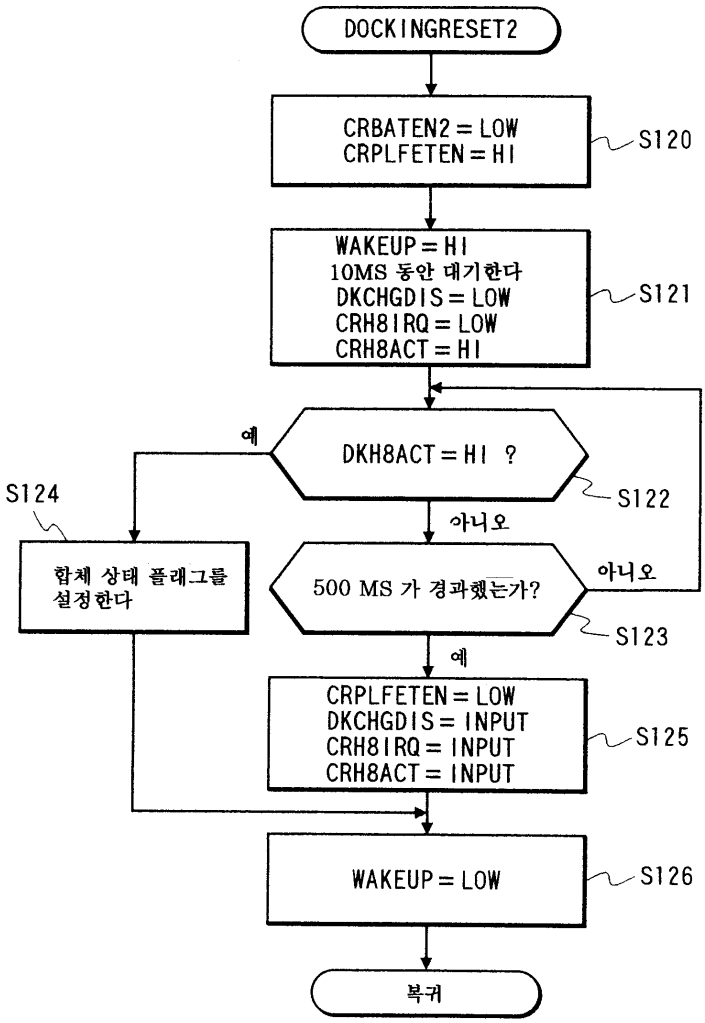
도면8


초기화 루틴
CRHOLDH8 = HI, CRACDCEN = HI
CRBATEN1 = HI, CRBATEN2 = LOW
S11
스택 포인터, I/O 포트, 내장 RAM,
내장 모듈을 초기화한다
S12
AC 어댑터 및 배터리의 존재
여부를 검사한다
S13
아니오
배터리만이 존재하는가 ?
S13A
예
CRACDCEN = LOW
CRBATEN1 = HI
CRBATEN2 = HI
S14
합체 유닛의 존재 여부를
검사한다
S15
아니오
존재하는가 ?
S16
예
S16A
AC 어댑터 및 배터리
모두가 존재하지 않는가 ?
아니오
예
S16B
S16C
DOCKINGRESET1
DOCKINGRESET2
합체 상태 플래그가 1인 경우,
GETPOWERSOURCE명령을 전송한다
S17
서비스 플래그를 초기화한다
S18
H8 타이머를 초기화하고
타이머 0 인터럽트를 허가한다
S19
외부 인터럽트를 허가한다
S20
복귀

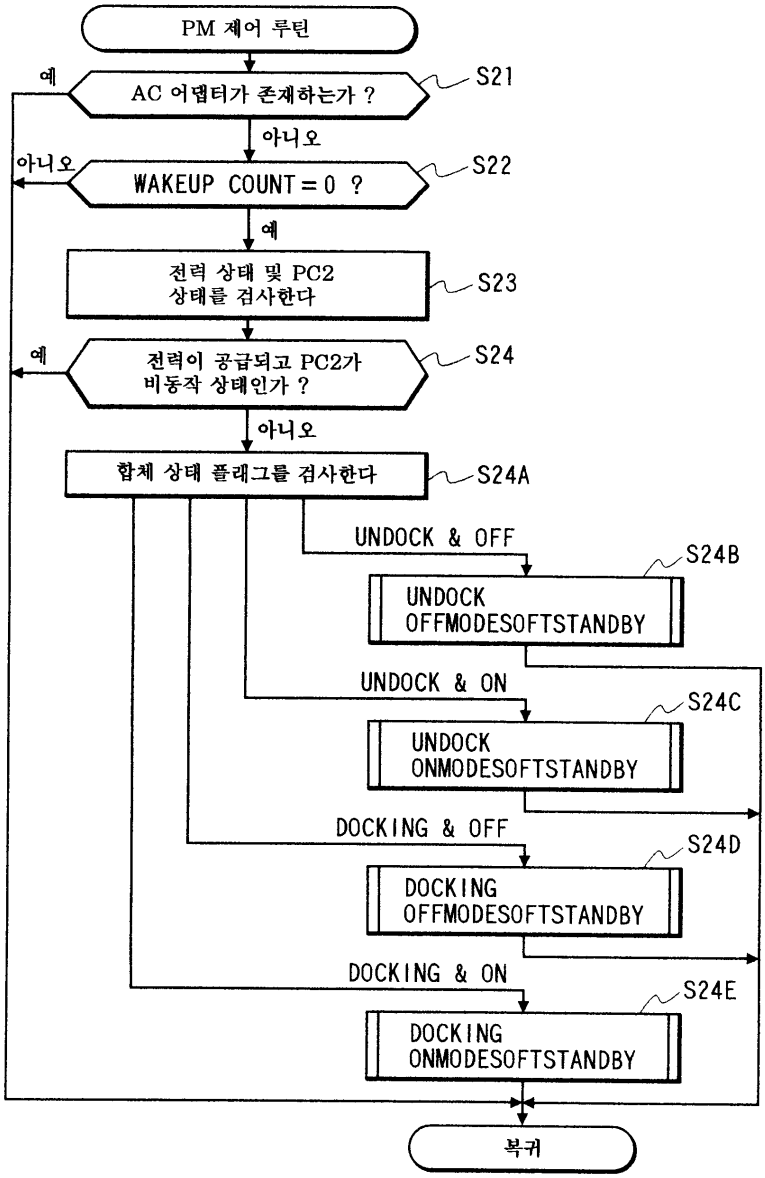
도면9


DOCKINGRESET1
CRPLFETEN=HI
S117
CRH8ACT→HI 출력
S118
합체 상태 플래그를
설정한다
S119
복귀

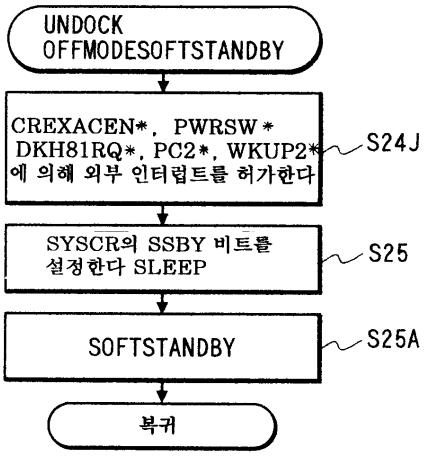
도면10


DOCKINGRESET2
CRBATEN2 = LOW
CRPLFETEN = HI
S120
WAKEUP = HI
10MS 동안 대기한다
DKCHGDIS = LOW
CRH8IRQ = LOW
CRH8ACT = HI
S121
예
DKH8ACT = HI ?
S122
S124
아니오
합체 상태 플래그를
설정한다
500 MS 가 경과했는가?
아니오
S123
예
CRPLFETEN = LOW
DKCHGDIS = INPUT
CRH8IRQ = INPUT
CRH8ACT = INPUT
S125
WAKEUP = LOW
S126
복귀

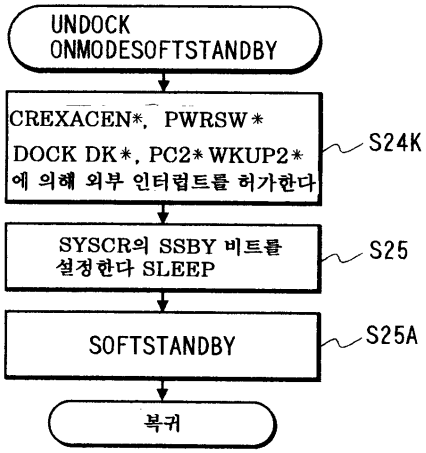
도면11


PM 제어 루틴
예
AC 어댑터가 존재하는가 ?
S21
아니오
아니오
WAKEUP COUNT = 0 ?
S22
예
전력 상태 및 PC2
상태를 검사한다
S23
예
전력이 공급되고 PC2가
비동작 상태인가 ?
S24
아니오
합체 상태 플래그를 검사한다
S24A
UNDOCK & OFF
S24B
UNDOCK
OFFMODESOFTSTANDBY
UNDOCK & ON
S24C
UNDOCK
ONMODESOFTSTANDBY
DOCKING & OFF
S24D
DOCKING
OFFMODESOFTSTANDBY
DOCKING & ON
S24E
DOCKING
ONMODESOFTSTANDBY
복귀

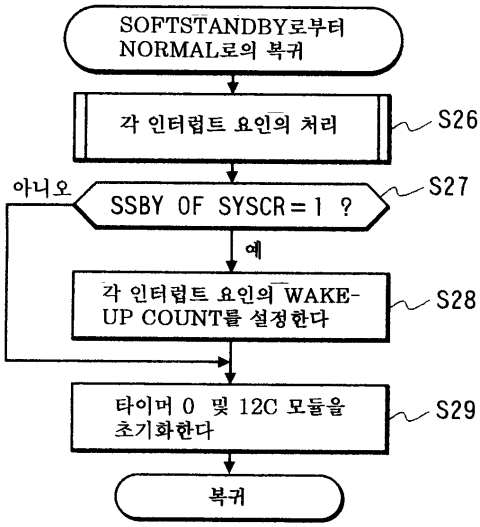
도면12a


UNDOCK
OFFMODESOFTSTANDBY
CREXACEN*, PWRSW*
DKH81RQ*, PC2*, WKUP2*
에 의해 외부 인터럽트를 허가한다
S24J
SYSCR의 SSBY 비트를
설정한다 SLEEP
S25
SOFTSTANDBY
S25A
복귀

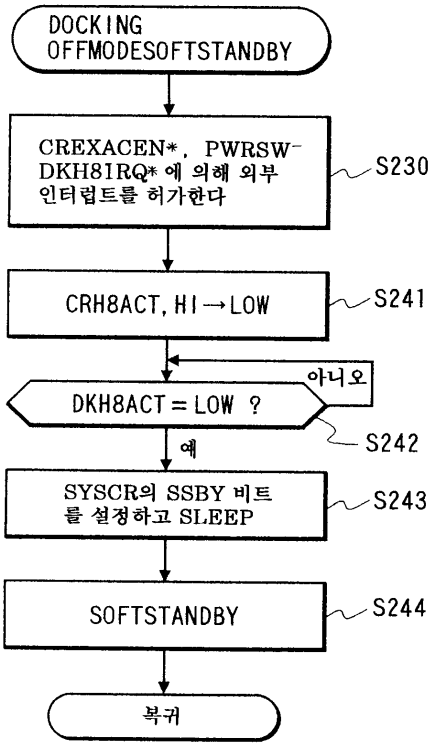
도면 12b


UNDOCK
ONMODESOFTSTANDBY
CREXACEN*, PWRSW*
DOCK DK*, PC2*WKUP2*
에 의해 외부 인터럽트를 허가한다
S24K
SYSCR의 SSBY 비트를
설정한다 SLEEP
S25
SOFTSTANDBY
S25A
복귀

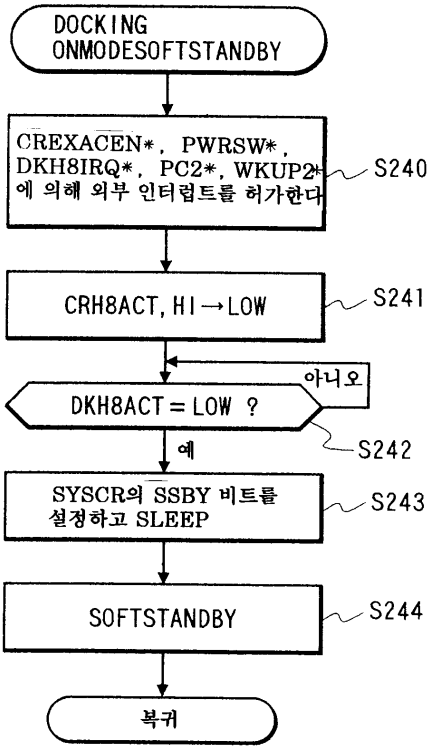
도면 12c


SOFTSTANDBY로부터
NORMAL로의 복귀
각 인터럽트 요인의 처리
S26
아니오
SSBY OF SYSCR=1 ?
S27
예
각 인터럽트 요인의 WAKE-
UP COUNT를 설정한다
S28
타이머 0 및 12C 모듈을
초기화한다
S29
복귀

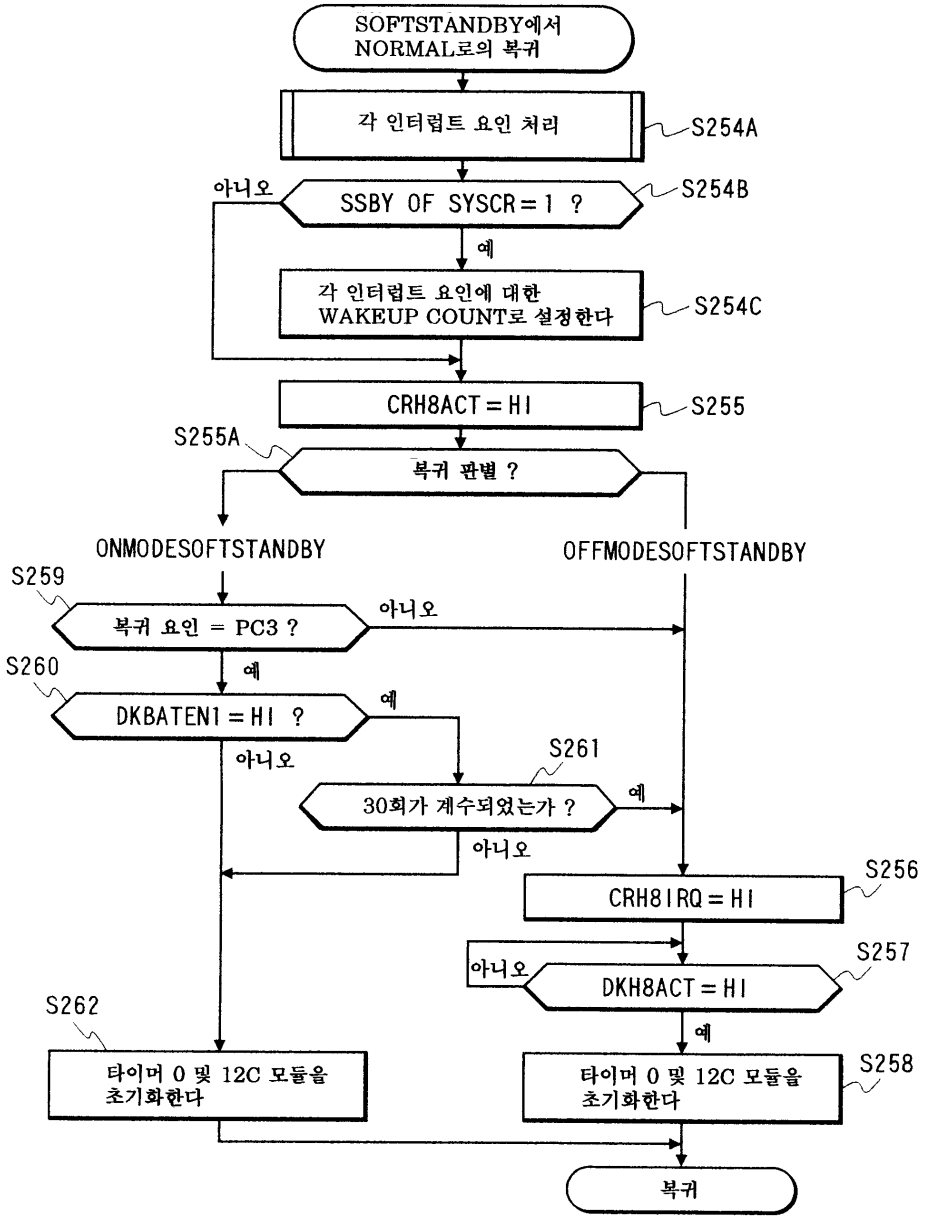
도면13a


DOCKING OFFMODESOFTSTANDBY
CREXACEN*, PWRSW-DKH8IRQ* 에 의해 외부 인터럽트를 허가한다
S230
CRH8ACT, HI→LOW
S241
아니오
DKH8ACT = LOW ?
S242
예
SYSCR의 SSBY 비트를 설정하고 SLEEP
S243
SOFTSTANDBY
S244
복귀

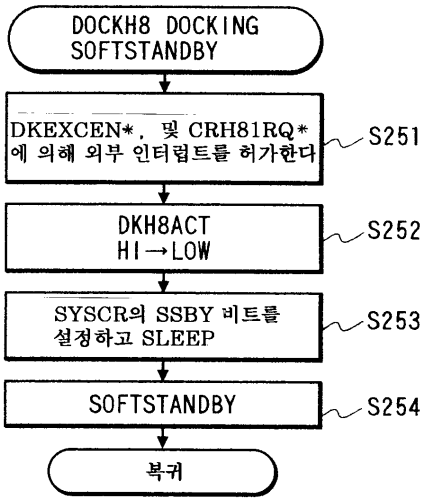
도면13b


DOCKING ONMODESOFTSTANDBY
CREXACEN*, PWRSW*, DKH8IRQ*, PC2*, WKUP2* 에 의해 외부 인터럽트를 허가한다
S240
CRH8ACT, HI→LOW
S241
아니오
DKH8ACT = LOW ?
S242
예
SYSCR의 SSBY 비트를 설정하고 SLEEP
S243
SOFTSTANDBY
S244
복귀

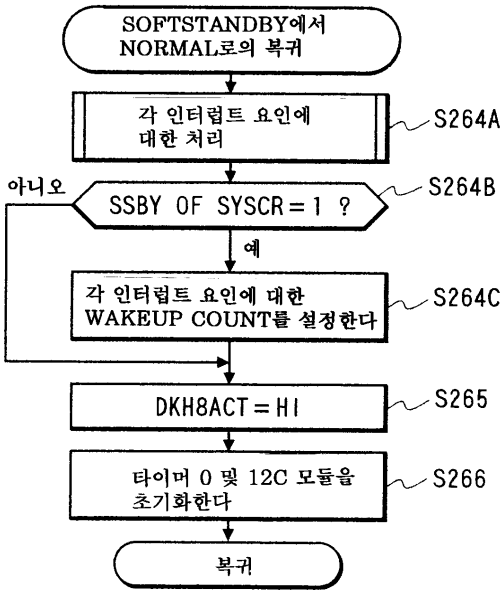
도면14


SOFTSTANDBY에서 NORMAL로의 복귀
각 인터럽트 요인 처리
S254A
아니오
SSBY OF SYSCR=1 ?
S254B
예
각 인터럽트 요인에 대한 WAKEUP COUNT로 설정한다
S254C
CRH8ACT=HI
S255
S255A
복귀 판별 ?
ONMODESOFTSTANDBY
OFFMODESOFTSTANDBY
S259
복귀 요인 = PC3 ?
아니오
S260
예
DKBATEN1=HI ?
예
아니오
S261
30회가 계수되었는가 ?
예
아니오
S256
CRH8IRQ=HI
아니오
S257
DKH8ACT=HI
예
S262
타이머 0 및 12C 모듈을 초기화한다
타이머 0 및 12C 모듈을 초기화한다
S258
복귀

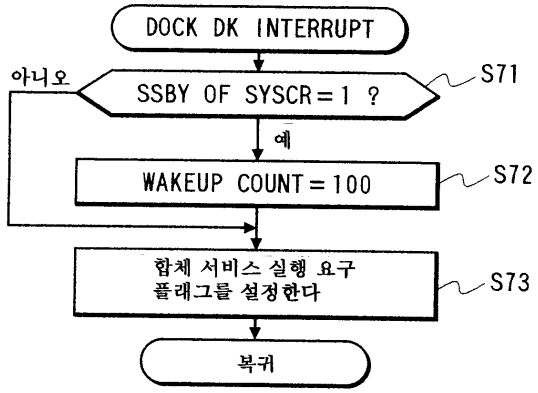
도면15a



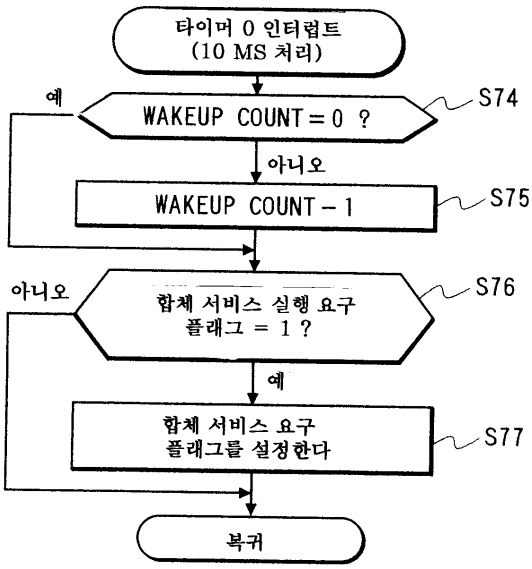

도면15b



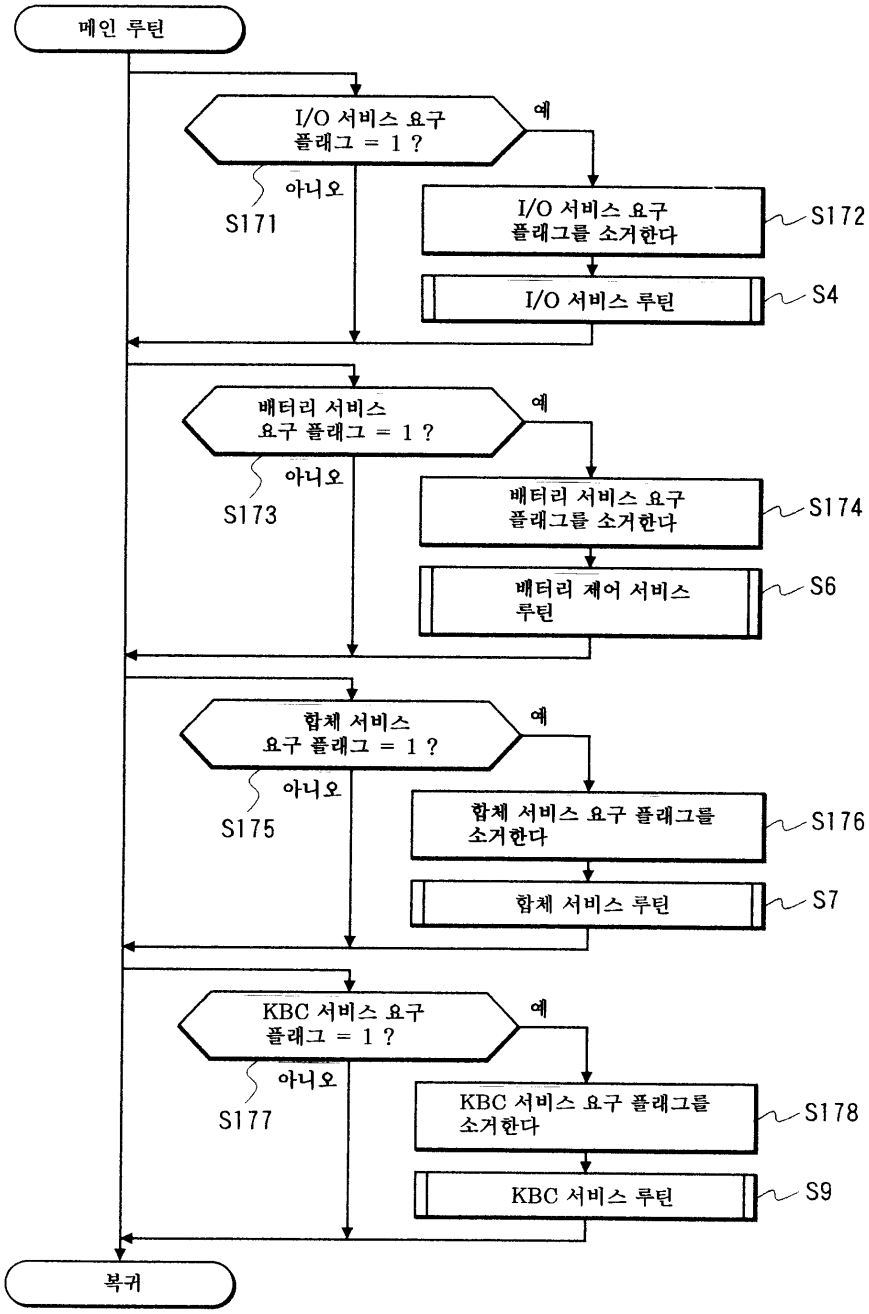

도면16



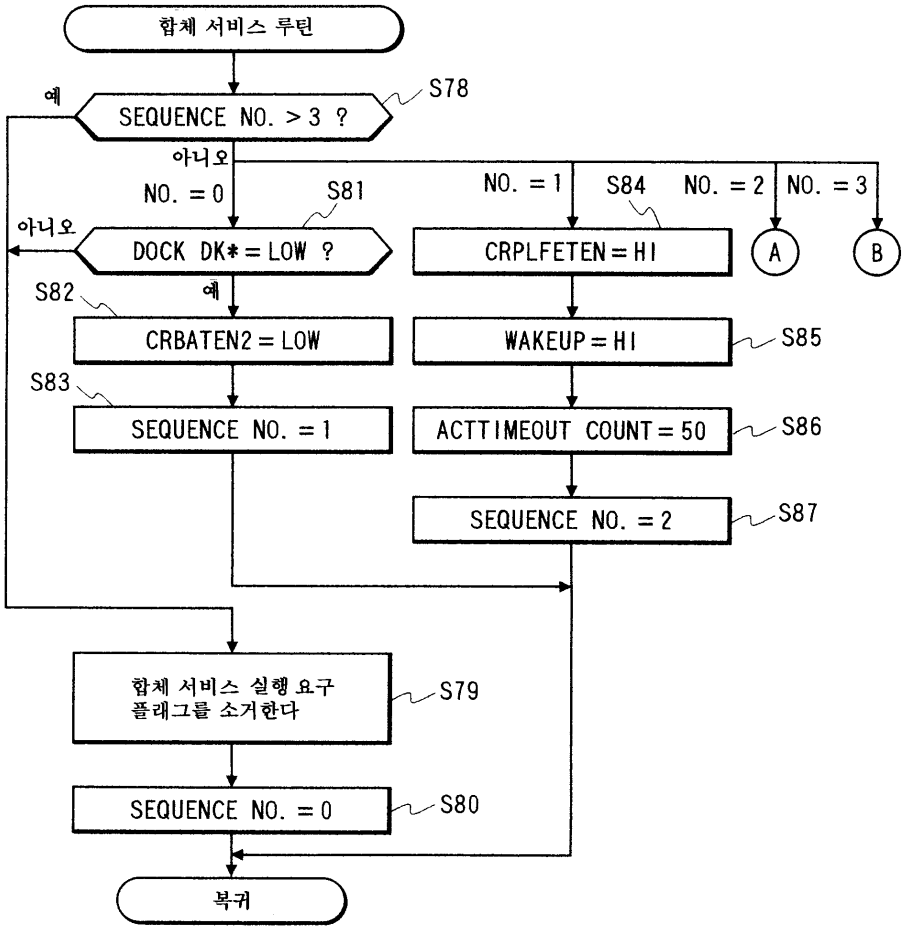
도면17


타이머 0 인터럽트
(10 MS 처리)
예
WAKEUP COUNT = 0 ?
S74
아니오
WAKEUP COUNT - 1
S75
아니오
합체 서비스 실행 요구
플래그 = 1 ?
S76
예
합체 서비스 요구
플래그를 설정한다
S77
복귀

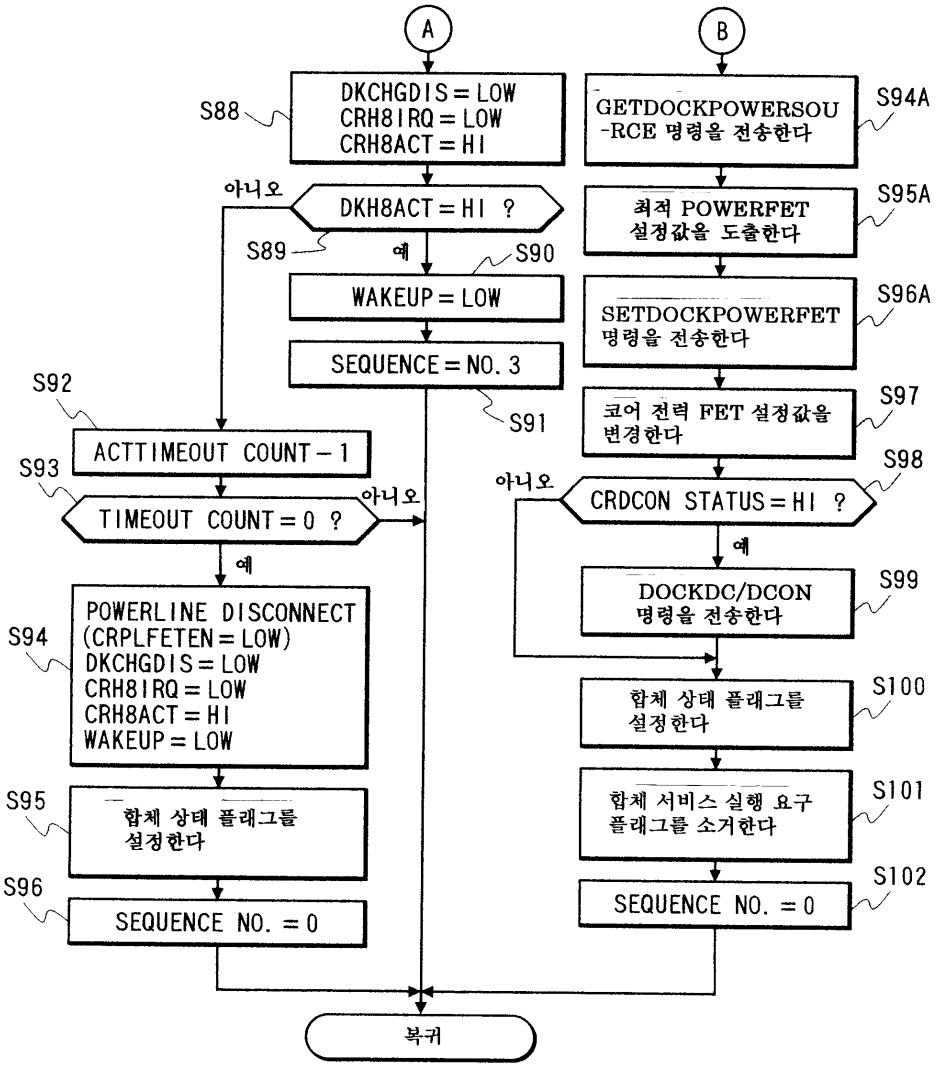
도면18


메인 루틴
I/O 서비스 요구 플래그 = 1 ?
예
아니오
S171
I/O 서비스 요구 플래그를 소거한다
S172
I/O 서비스 루틴
S4
배터리 서비스 요구 플래그 = 1 ?
예
아니오
S173
배터리 서비스 요구 플래그를 소거한다
S174
배터리 제어 서비스 루틴
S6
합체 서비스 요구 플래그 = 1 ?
예
아니오
S175
합체 서비스 요구 플래그를 소거한다
S176
합체 서비스 루틴
S7
KBC 서비스 요구 플래그 = 1 ?
예
아니오
S177
KBC 서비스 요구 플래그를 소거한다
S178
KBC 서비스 루틴
S9
복귀

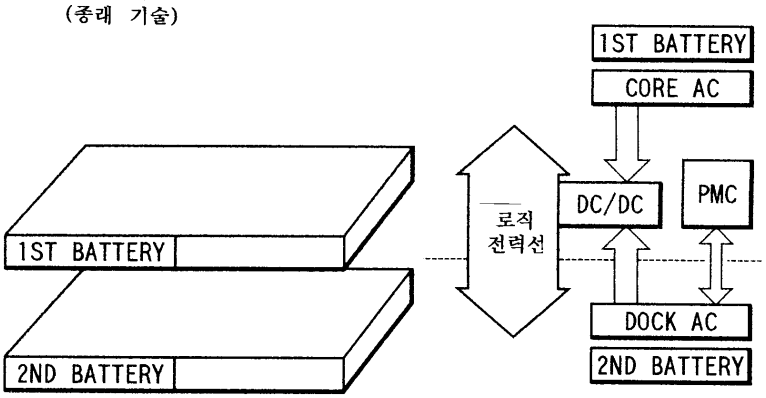
도면19


합체 서비스 루틴
예
SEQUENCE NO. > 3 ?
S78
아니오
NO. = 0
S81
NO. = 1
S84
NO. = 2
NO. = 3
아니오
DOCK DK* = LOW ?
CRPLFETEN = HI
A
B
S82
예
CRBATEN2 = LOW
WAKEUP = HI
S85
S83
SEQUENCE NO. = 1
ACTTIMEOUT COUNT = 50
S86
SEQUENCE NO. = 2
S87
합체 서비스 실행 요구
플래그를 소거한다
S79
SEQUENCE NO. = 0
S80
복귀

도면20

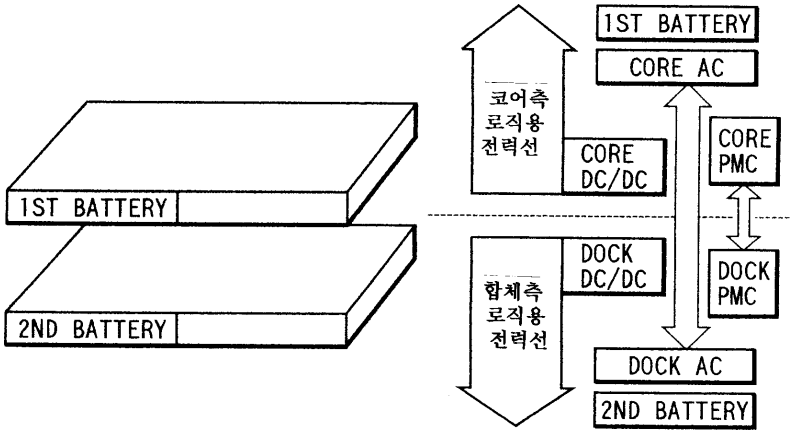

A
B
S88
DKCHGDIS = LOW
CRH8IRQ = LOW
CRH8ACT = HI
아니오
DKH8ACT = HI ?
S89
예
S90
WAKEUP = LOW
SEQUENCE = NO. 3
S91
S92
ACTTIMEOUT COUNT - 1
S93
TIMEOUT COUNT = 0 ?
아니오
예
S94
POWERLINE DISCONNECT
(CRPLFETEN = LOW)
DKCHGDIS = LOW
CRH8IRQ = LOW
CRH8ACT = HI
WAKEUP = LOW
S95
합체 상태 플래그를 설정한다
S96
SEQUENCE NO. = 0
S94A
GETDOCKPOWERSOU -RCE 명령을 전송한다
S95A
최적 POWERFET 설정값을 도출한다
S96A
SETDOCKPOWERFET 명령을 전송한다
S97
코어 전력 FET 설정값을 변경한다
S98
아니오
CRDCON STATUS = HI ?
예
S99
DOCKDC/DCON 명령을 전송한다
S100
합체 상태 플래그를 설정한다
S101
합체 서비스 실행 요구 플래그를 소거한다
S102
SEQUENCE NO. = 0
복귀

도면21a


(종래 기술)
1ST BATTERY
CORE AC
DC/DC
PMC
로직 전력선
1ST BATTERY
2ND BATTERY
DOCK AC
2ND BATTERY

도면21b

(종래 기술)


1ST BATTERY
2ND BATTERY
코어측 로직용 전력선
합체측 로직용 전력선
1ST BATTERY
CORE AC
CORE DC/DC
CORE PMC
DOCK DC/DC
DOCK PMC
DOCK AC
2ND BATTERY