

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第5032964号
(P5032964)

(45) 発行日 平成24年9月26日 (2012. 9. 26)

(24) 登録日 平成24年7月6日 (2012. 7. 6)

(51) Int. Cl. F I
B 4 1 J 2/05 (2006.01) B 4 1 J 3/04 1 O 3 B

請求項の数 10 (全 15 頁)

(21) 出願番号	特願2007-313953 (P2007-313953)	(73) 特許権者	000001007
(22) 出願日	平成19年12月4日 (2007. 12. 4)		キヤノン株式会社
(65) 公開番号	特開2008-162276 (P2008-162276A)		東京都大田区下丸子3丁目30番2号
(43) 公開日	平成20年7月17日 (2008. 7. 17)	(74) 代理人	100076428
審査請求日	平成22年7月6日 (2010. 7. 6)		弁理士 大塚 康德
(31) 優先権主張番号	特願2006-328851 (P2006-328851)	(74) 代理人	100112508
(32) 優先日	平成18年12月5日 (2006. 12. 5)		弁理士 高柳 司郎
(33) 優先権主張国	日本国 (JP)	(74) 代理人	100115071
			弁理士 大塚 康弘
		(74) 代理人	100116894
			弁理士 木村 秀二
		(74) 代理人	100130409
			弁理士 下山 治
		(74) 代理人	100134175
			弁理士 永川 行光

最終頁に続く

(54) 【発明の名称】 ヘッド基板、記録ヘッド、ヘッドカートリッジ、及び記録装置

(57) 【特許請求の範囲】

【請求項 1】

ヘッド基板であって、
複数の記録素子と、
前記複数の記録素子を駆動する複数の駆動素子と、
前記複数の駆動素子を駆動するための駆動信号の電圧を昇圧する複数の昇圧回路と、
前記複数の昇圧回路を複数のグループに分割し、各グループに属する昇圧回路に共通の電圧を供給する、グループに対応して設けられた複数の変換電圧発生回路とを有し、
前記複数の変換電圧発生回路は、前記複数の変換電圧発生回路で発生する電圧値を規定するための基準電圧を発生する、抵抗体で構成される基準電圧発生部を共有する構成であることを特徴とするヘッド基板。

10

【請求項 2】

前記複数の変換電圧発生回路それぞれは、
M O S F E T と、
前記 M O S F E T のソースに直列に接続される抵抗とを含み、
前記複数の記録素子に印加されるのと同じ電圧が前記 M O S F E T のドレインに印加されることを特徴とする請求項 1 に記載のヘッド基板。

【請求項 3】

前記複数の変換電圧発生回路の内の 1 つに、前記基準電圧発生部を含み、
前記基準電圧発生部を構成する抵抗体は 2 つの直列に接続した抵抗から構成され、

20

前記 2 つの直列に接続した抵抗の一端に前記複数の記録素子に印加されるのと同じ電圧が印加され、

前記 2 つの直列に接続した抵抗による分圧が前記基準電圧として、前記複数の変換電圧発生回路それぞれに含まれる MOSFET のゲートに印加されることを特徴とする請求項 2 に記載のヘッド基板。

【請求項 4】

前記 MOSFET のゲートにコンデンサが接続されることを特徴とする請求項 3 に記載のヘッド基板。

【請求項 5】

前記基準電圧発生部を構成する抵抗は、ポリシリコンであることを特徴とする請求項 3 又は 4 に記載のヘッド基板。

【請求項 6】

前記複数の記録素子それぞれはインクを吐出するために利用される熱エネルギーを発生する電気熱変換素子であることを特徴とする請求項 1 乃至 5 のいずれか 1 項に記載のヘッド基板。

【請求項 7】

外部よりインクが供給される、一つの方向に細長い矩形状のインク供給口をさらに有し、
前記インク供給口の長手方向に沿って、前記複数の記録素子が配列されていることを特徴とする請求項 6 に記載のヘッド基板。

【請求項 8】

請求項 1 乃至 7 のいずれか 1 項に記載のヘッド基板を用いた記録ヘッド。

【請求項 9】

請求項 8 に記載の記録ヘッドと、該記録ヘッドに供給するためのインクを収容したインクタンクとを一体化したヘッドカートリッジ。

【請求項 10】

請求項 8 に記載の記録ヘッド又は請求項 9 に記載のヘッドカートリッジを搭載した記録装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明はヘッド基板、記録ヘッド、ヘッドカートリッジ、及び記録装置に関する。本発明は、特に、記録に必要な熱エネルギーを発生する電気熱変換素子とそれを駆動する駆動回路を同一基板上に形成したヘッド基板、そのヘッド基板を用いた記録ヘッド、その記録ヘッドを用いたヘッドカートリッジ、及び記録装置に関するものである。

【背景技術】

【0002】

従来のインクジェット記録ヘッド（以下、記録ヘッド）の電気熱変換素子（ヒータ）とその駆動回路は、例えば、特許文献 1 に示されているように半導体プロセス技術を用いて同一基板上に形成されている。

【0003】

さて、近年の記録ヘッドは記録の高速化、高画質化が進んでおり、配列するセグメント数が増加している。また、多くの数のセグメントを高速駆動することにより消費電力が増加してきている。その結果、記録ヘッドの昇温が問題となっている。記録ヘッドの昇温はインクの吐出不良や吐出インク量のばらつきを招き、記録画質の低下の原因となるからである。

【0004】

記録ヘッドを構成する要素の内、電力消費が大きい部分として、インクを加熱するヒータ部の他に変換電圧発生回路がある。変換電圧発生回路は駆動回路と共通の基板に少なくとも 1 つは設けられている。加えて、カラー記録のために複数のインクを吐出するため、

10

20

30

40

50

1つのヘッド基板にその複数インクに対応して複数の回路が構成されている場合、同じ基板内に複数の変換電圧発生回路が設けられていることが多い。このような変換電圧発生回路の増加は電力消費増加の原因となる。

【0005】

図11は従来の変換電圧発生回路の一例とその周辺回路図を示す図である。

【0006】

図11の変換電圧発生回路300を除く部分は1セグメント分の等価回路を示した図である。変換電圧発生回路300より出力される変換電圧(VHTM)は複数セグメントの昇圧回路307で共通に使われる。昇圧回路307はシフトレジスタなどのロジック回路を動作させるためのロジック電源電圧(例えば、3.3V)の信号を変換電圧(VHTM)の信号に昇圧する回路である。昇圧回路307からの出力電圧はスイッチング素子(駆動素子)305であるMOS-FETのゲートに印加される。スイッチング素子305にはヒータ304が直列に接続される。変換電圧発生回路300はヒータに印加される電圧である24V程度のヒータ電圧(VH)と同じ電圧(VHT)を電源としており、その回路はポリシリコンや拡散抵抗を含む抵抗素子やMOSFET306からなっている。

10

【0007】

変換電圧発生回路はソースホロア回路の形態をとっており、MOSFET306のゲートに一定の基準電圧を印加することで、変換電圧(VHTM)の値が規定される。また、MOSFET306のゲートに常に一定の電圧が印加されているので、MOSFET306のドレインソース間に一斉に電流が流れても変換電位が変動しづらいような回路構成となっている。この変換電位を常に一定に保つためには、MOSFET306のゲートに常に一定の電圧がかかるようにしなくてはならない。

20

【0008】

そこで、基準電圧発生部303の一例として図11では分圧抵抗によって一定の基準電圧を発生させている。その抵抗素子としては、熱により抵抗値変動が起こりづらい素子(例えば、ポリシリコン)が望ましい。

【特許文献1】特開平5-185594号公報

【発明の開示】

【発明が解決しようとする課題】

【0009】

しかしながら、このような回路構成では基準電圧発生部には常に貫通電流が流れているため消費電力が大きくなる。

30

【0010】

また、分圧抵抗に使う抵抗素子が問題となる。半導体に用いる抵抗素子としては、レイアウト面積の小さい拡散抵抗が一般的であるが、拡散抵抗はバイアス電圧に依存して変化するため、分圧抵抗に用いる素子としては理想的であるとは言えない。そのため、上記従来例では、バイアス電圧に依存しない抵抗体である金属抵抗やポリシリコンを用いることがある。しかしながら、このような抵抗体を用いるとヘッド基板のレイアウト面積が大きくなり、チップサイズが大きくなる。これは、ヘッド基板の製造コストアップとなってしまう。

40

【0011】

本発明は上記従来例に鑑みてなされたもので、低コストで電力損失が少なく、さらに高集積化もしくは小型化が可能なヘッド基板を提供することを目的としている。また、そのヘッド基板を用いた記録ヘッド、ヘッドカートリッジ、及び記録装置を提供することも目的としている。

【課題を解決するための手段】

【0012】

上記目的を達成するために本発明のヘッド基板は、以下のような構成からなる。

【0013】

即ち、ヘッド基板であって、複数の記録素子と、前記複数の記録素子を駆動する複数の

50

駆動素子と、前記複数の駆動素子を駆動するための駆動信号の電圧を昇圧する複数の昇圧回路と、前記複数の昇圧回路を複数のグループに分割し、各グループに属する昇圧回路に共通の電圧を供給する、グループに対応して設けられた複数の変換電圧発生回路とを有し、前記複数の変換電圧発生回路は、前記複数の変換電圧発生回路で発生する電圧値を規定するための基準電圧を発生する、抵抗体で構成される基準電圧発生部を共有する構成であることを特徴とする。

【0014】

また他の発明によれば、上記構成のヘッド基板を用いた記録ヘッドを備える。

【0015】

さらに他の発明によれば、上記記録ヘッドとその記録ヘッドに供給するインクを収容したインクタンクとを一体化したヘッドカートリッジを備える。

10

【0016】

またさらに他の発明によれば、上記記録ヘッド又はヘッドカートリッジを搭載した記録装置を備える。

【発明の効果】

【0017】

従って本発明によれば、1つの基準電圧発生部を複数の変換電圧発生回路で共有するので、消費電力の大きい基準電圧発生部の数を削減でき、消費電力を低減することができる。また、消費電力の低減により、記録ヘッドの昇温を抑制でき、それによる画質品位の低下を抑制することに貢献する。

20

【0018】

また、基準電圧発生部を構成する抵抗は従来よりヘッド基板上で大きなレイアウト面積を占めていたので、基準電圧発生部の削減はヘッド基板面積の削減に貢献することになる。これにより、ヘッド基板の小型化やそれによる生産コストの削減も可能となる。

【発明を実施するための最良の形態】

【0019】

以下添付図面を参照して本発明の好適な実施例について、さらに具体的かつ詳細に説明する。なお、既に説明した部分には同一符号を付し重複説明を省略する。

【0020】

なお、この明細書において、「記録」（「プリント」という場合もある）とは、文字、図形等有意の情報を形成する場合のみならず、有意無意を問わない。また人間が視覚で知覚し得るように顕在化したものであるか否かを問わず、広く記録媒体上に画像、模様、パターン等を形成する、または媒体の加工を行う場合も表すものとする。

30

【0021】

また、「記録媒体」とは、一般的な記録装置で用いられる紙のみならず、広く、布、プラスチック・フィルム、金属板、ガラス、セラミックス、木材、皮革等、インクを受容可能なものも表すものとする。

【0022】

さらに、「インク」（「液体」と言う場合もある）とは、上記「記録（プリント）」の定義と同様広く解釈されるべきものである。従って、記録媒体上に付与されることによって、画像、模様、パターン等の形成または記録媒体の加工、或いはインクの処理（例えば記録媒体に付与されるインク中の色剤の凝固または不溶化）に供され得る液体を表すものとする。

40

【0023】

またさらに、記録要素とは、特にことわらない限り吐出口ないしこれに連通する液路およびインク吐出に利用されるエネルギーを発生する素子（記録素子）を総括して言うものとする。

【0024】

以下に用いる記録ヘッド用基板（ヘッド基板）とは、シリコン半導体からなる単なる基板を指し示すものではなく、その基板上に各素子や配線等が設けられた構成を差し示すも

50

のである。

【 0 0 2 5 】

さらに、基板上とは、単に素子基板の上を指し示すだけでなく、素子基板の表面、表面近傍の素子基板内部側をも示すものである。また、本発明でいう「作り込み」とは、別体の各素子を単に基体表面上に別体として配置することを指し示している言葉ではなく、各素子を半導体回路の製造工程等によって素子板上に一体的に形成、製造することを示すものである。

【 0 0 2 6 】

始めに、以下で説明する本発明に従う記録ヘッドを用いる記録装置の代表的な全体構成および制御構成について説明する。

【 0 0 2 7 】

< インクジェット記録装置の説明 (図 1) >

図 1 は本発明の代表的な実施例であるインクジェット記録装置 1 の構成の概要を示す外観斜視図である。

【 0 0 2 8 】

図 1 に示すように、インクジェット記録装置 (以下、記録装置という) は、インクジェット方式に従ってインクを吐出して記録を行なう記録ヘッド 3 をキャリッジ 2 に搭載し、キャリッジ 2 を矢印 A 方向に往復移動させて記録を行う。記録紙などの記録媒体 P を給紙機構 5 を介して給紙し、記録位置まで搬送し、その記録位置において記録ヘッド 3 から記録媒体 P にインクを吐出することで記録を行なう。

【 0 0 2 9 】

記録装置 1 のキャリッジ 2 には記録ヘッド 3 を搭載するのみならず、記録ヘッド 3 に供給するインクを貯留するインクカートリッジ 6 を装着する。インクカートリッジ 6 はキャリッジ 2 に対して着脱自在になっている。

【 0 0 3 0 】

図 1 に示した記録装置 1 はカラー記録が可能であり、そのためにキャリッジ 2 にはマゼンタ (M) 、シアン (C) 、イエロ (Y) 、ブラック (K) のインクを夫々、収容した 4 つのインクカートリッジを搭載している。これら 4 つのインクカートリッジは夫々独立に着脱可能である。

【 0 0 3 1 】

この実施例の記録ヘッド 3 は、熱エネルギーを利用してインクを吐出するインクジェット方式を採用している。このため、記録ヘッド 3 には記録素子として熱エネルギーを発生するために電気熱変換体を備えている。この電気熱変換体は各吐出口のそれぞれに対応して設けられ、記録信号に応じて対応する電気熱変換体にパルス電圧を印加することによって対応する吐出口からインクを吐出する。

【 0 0 3 2 】

< インクジェット記録装置の制御構成 (図 2) >

図 2 は図 1 に示した記録装置の制御構成を示すブロック図である。

【 0 0 3 3 】

図 2 に示すように、コントローラ 6 0 0 は、MPU 6 0 1、ROM 6 0 2、特殊用途集積回路 (ASIC) 6 0 3、RAM 6 0 4、システムバス 6 0 5、A/D 変換器 6 0 6 などで構成される。ここで、ROM 6 0 2 は後述する制御シーケンスに対応したプログラム、所要のテーブル、その他の固定データを格納する。ASIC 6 0 3 は、キャリッジモータ M 1 の制御、搬送モータ M 2 の制御、及び、記録ヘッド 3 の制御のための制御信号を生成する。RAM 6 0 4 は、画像データの展開領域やプログラム実行のための作業用領域等として用いられる。システムバス 6 0 5 は、MPU 6 0 1、ASIC 6 0 3、RAM 6 0 4 を相互に接続してデータの授受を行う。A/D 変換器 6 0 6 は以下に説明するセンサ群からのアナログ信号を入力して A/D 変換し、デジタル信号を MPU 6 0 1 に供給する。

【 0 0 3 4 】

また、図 2 において、6 1 0 は画像データの供給源となるコンピュータ (或いは、画像

10

20

30

40

50

読取り用のリーダーやデジタルカメラなど)でありホスト装置と総称される。ホスト装置 610と記録装置1との間ではインタフェース(I/F)611を介して画像データ、コマンド、ステータス信号等を送受信する。この画像データは、例えば、ラスタ形式で入力される。

【0035】

さらに、620はスイッチ群であり、電源スイッチ621、プリントスイッチ622、回復スイッチ623などから構成される。

【0036】

630は装置状態を検出するためのセンサ群であり、位置センサ631、温度センサ632等から構成される。

10

【0037】

さらに、640はキャリッジ2を矢印A方向に往復走査させるためのキャリッジモータM1を駆動させるキャリッジモータドライバ、642は記録媒体Pを搬送するための搬送モータM2を駆動させる搬送モータドライバである。644は記録ヘッド3を駆動させるヘッドドライバである。

【0038】

ASIC603は、記録ヘッド3による記録走査の際に、RAM604の記憶領域に直接アクセスしながら記録ヘッドに対して記録素子(ヒータ)の記録信号(DATA)を転送する。加えて、ヘッドドライバ644を介して、MPU601やASIC603からの制御信号を記録ヘッド3に供給する。また、電源部(不図示)からの電力も記録ヘッド3

20

【0039】

図3は記録ヘッドとインクカートリッジとで構成される記録ヘッドカートリッジ1000の概観を示す斜視図である。

【0040】

図3の(a)と(b)から分かるように、記録ヘッドカートリッジ1000は4つのインクカートリッジ6と記録ヘッド3とから構成されており、互いに対して分離可能である。図3の(a)が4つのインクカートリッジ6と記録ヘッド3に装着した様子を示し、図3の(b)が記録ヘッド3から4つのインクカートリッジ6が分離した様子を示している。

30

【0041】

また、インクカートリッジ6はイエロ(Y)インク、シアン(C)インク、マゼンタ(M)インク、ブラック(K)インクを夫々収容する4つのインクカートリッジ6Y、6C、6M、6Kから構成されている。これらのインクカートリッジは中のインクがなくなると、夫々個別的に記録ヘッドから分離して交換できる。

【0042】

記録ヘッドカートリッジ1000は記録装置本体に設けられたキャリッジ2の位置決め手段および電氣的接点によって固定支持されるとともに、キャリッジ2に対して着脱可能となっている。

【0043】

また、記録ヘッド3は、電気信号に応じて膜沸騰をインクに対して生じさせるための熱エネルギーを生成するヒータを用いて記録を行う方式の記録ヘッドであって、ヒータ面に対向する側にインクを吐出する、所謂、サイドシュータ型の記録ヘッドである。

40

【0044】

図4は記録ヘッド3の詳細な構成を示す分解斜視図である。

【0045】

図4に示すように、記録ヘッド3は記録素子ユニット1002と、インク供給ユニット1003と、4つのインクカートリッジを受容するタンクホルダ2000とから構成されている。記録素子ユニット1002は複数の発熱抵抗体(ヒータ)を実装したヘッド基板1100C(後述)とヘッド基板1100K(後述)を持つ。なお、記録素子ユニット1

50

002のインク連通口(不図示)とインク供給ユニット1003のインク連通口2301とをインクがリークしないように連通させるため、各部材を圧着するようジョイントシール部材2300を介してビス2400で固定している。

【0046】

また、上述のように、インクカートリッジ6と記録ヘッド3と分離可能に構成しても良いが、これらが一体的に形成されて交換可能なヘッドカートリッジIJCを構成しても良い。

【0047】

図5は、インクタンクと記録ヘッドとが一体化されたヘッドカートリッジIJCの構成を示す外観斜視図である。図5において、点線KはインクタンクITと記録ヘッドIJHの境界線である。ヘッドカートリッジIJCにはこれがキャリッジ2に搭載されたときには、キャリッジ2側から供給される電気信号を受け取るための電極(不図示)が設けられており、この電気信号によって、前述のように記録ヘッドIJHが駆動されてインクが吐出される。

【0048】

なお、図5において、500はインク吐出口列である。

【0049】

以下、上記の構成の記録装置に搭載される記録ヘッドのヘッド基板の実施例について説明する。

【0050】

なお、図4ではカラーインク吐出に用いるために3つのインク供給口を備えたヘッド基板とブラックインク吐出に用いるために1つのインク供給口を備えたヘッド基板とを総称してヘッド基板として言及した。しかしながら、以下の説明では、1つのインク供給口を備えたヘッド基板を1100K、3つのインク供給口を備えたヘッド基板を1100Cとして個別に言及する。

【実施例1】

【0051】

図6はヒータと駆動回路が同一基板上に作り込まれることで一体形成されているヘッド基板1100Kのレイアウト構造を示す平面図である。

【0052】

図6に示すように、ヘッド基板1100Kには、厚さ0.5~1mmのSi基板の片面の矩形状の細長いインク供給口101を挟んだ両側にその長手方向に、インクを吐出するための複数のヒータからなるヒータアレイ102が設けられる。さらに、これに対応する複数のインク流路(不図示)と複数のインク吐出口(不図示)とがフォトリソグラフィ技術により形成される。インク供給口101にはヘッド基板の外部(即ち、インクタンク或いはインクカートリッジ)よりインクが供給される。

【0053】

さらに、ヘッド基板1100Kにはヒータアレイ102を構成する各ヒータの駆動に必要なドライバトランジスタ(前述の駆動素子に相当)103、昇圧回路104、AND回路などのヒータ選択回路105がヒータアレイ102に沿った方向に配置されている。また、シフトレジスタ107、デコーダ106、及びパッド109がヘッド基板1100Kの上下端部に配置されている。なお、ここでいう上下端部とは図面の紙面上における上端部と下端部のことを意味する。さらに、図6から分かるように、ヘッド基板1100Kの上端部に近接して配置された2つの変換電圧発生回路108a、108bは、インク供給口101を挟んで配置された2つのヒータアレイ102夫々に対応した昇圧回路104の電源を供給している。ここでいう上端部とは、図面の紙面上における上端部を指す。

【0054】

なお、図6に示すヘッド基板1100Kには複数の電極パッドが示されており、これらを総称する参照番号として109を用いている。

【0055】

さて、記録信号や制御信号はパッド109から入力されシフトレジスタ107、デコーダ106に入力される。その後、それぞれの回路より出力された信号はシフトレジスタやシフトレジスタに対応して設けられたラッチ（不図示）からの信号とデコーダ106からの信号との論理積を取るAND回路などで構成されたヒータ選択回路105に入力する。そしてヒータ選択回路105からのヒータ選択信号（駆動信号）によって最終的に駆動電流を流すべきヒータを選択する。

【0056】

ヒータ選択回路105より出力されたヒータ選択信号によりドライバトランジスタ103を駆動するため、昇圧回路104によりヒータ選択信号の電圧レベルを昇圧する。昇圧された後の信号の電圧はドライバトランジスタ103を駆動できる程度の電圧であり、その値はシフトレジスタ等を駆動するための制御電圧や記録信号のロジック電圧よりも高く、かつドライバトランジスタや昇圧回路を構成する素子の耐圧よりも低い。また、その電圧を発生するのが変換電圧発生回路108a、108bである。

10

【0057】

昇圧されたヒータ選択信号によりドライバトランジスタ（駆動素子）103が駆動し、ヒータアレイ102の所望のヒータに電流が流れ、そのヒータの発熱によりインクが沸騰し、その圧力によりインクが吐出される。

【0058】

図7はヘッド基板1100Kに形成される変換電圧発生回路108a、108bの等価回路を示す図である。なお、図7において、既に図11で説明したのと同じ構成要素や電圧については同じ参照番号、参考記号を付し、その説明は省略する。

20

【0059】

図7に示す回路構成によれば、図11に示すように従来は各変換電圧発生回路に設けられていた基準電圧発生部303を2つの変換電圧発生回路108a、108bで共有する。こうすることで、消費電力の多い貫通電流が流れる基準電圧発生部303を1つ削減することができ、消費電力の低減が実現できる。従来と同じ貫通電流値の（分圧抵抗値を変えない）場合、その電力消費は従来の半分となる。また、消費電力低減により、記録画質劣化の原因となる記録ヘッドの昇温も抑制することが可能となる。

【0060】

また、この実施例では、基準電圧発生部303の素子として温度変化による抵抗値変動は小さいがレイアウト面積の大きいポリシリコン抵抗を用いている。この場合であっても、基準電圧発生部303の共通化により必要な抵抗素子数が半分になる。このため、そのレイアウト面積を半分にすることができる。これにより、1ヘッド基板当たりのヒータ数を増加させたり、他の回路を実装することが可能となる。また、ヘッド基板面積の削減も実現できるので、チップコストも低く抑えることが可能となる。

30

【0061】

基準電圧発生部303の素子としては、ポリシリコンの抵抗以外の抵抗でも良いが、前述のようにバイアス電圧に依存しない点でポリシリコンを使用することが望ましい。

【0062】

図8はヒータと駆動回路が同一基板上に一体形成されているヘッド基板1100Cのレイアウト構造を示す平面図である。

40

【0063】

ヘッド基板1100Cは一つの基板上に3つのインク供給口401C、401M、401Yを備えている。そして、それらインク供給口各々の両側に、インク供給口に沿ってヒータアレイとドライバトランジスタと昇圧回路とヒータ選択回路とからなる回路群402C、402M、402Yが形成されている。また、それらインク供給口各々の長さ方向の一端部にはシフトレジスタとデコーダと変換電圧発生回路とからなる回路群403C、403M、403Yが形成される。一方、インク供給口の長さ方向の他端部にはシフトレジスタとデコーダとからなる回路群403C、403M、403Yが形成される。

【0064】

50

なお、回路群 403C、403M、403Y のそれぞれには、インク供給口 401C、401M、401Y の両側に備えられた昇圧回路に変換電圧を供給するための変換電圧発生回路が 2 つずつ実装される。つまり、複数の昇圧回路を複数のグループに分割し、各インク供給口側の昇圧回路群を 1 つのグループとして、それぞれのグループに 1 つずつ変換電圧発生回路が実装される。

【0065】

このように 1 つのヘッド基板上に複数の（ここでは、6 つ）変換電圧発生回路がある場合、この実施例では、これら複数の変換電圧発生回路の基準電圧発生部を共有する。

【0066】

なお、昇圧回路のグループの単位は個々では、インク供給口の片側を単位としたが、両側を 1 つの単位としてもよい。どの単位にせよ本発明は複数の変換電圧発生回路における基準電圧発生部を共用するものである。

【0067】

図 9 はヘッド基板 1100C に形成される 6 つの変換電圧発生回路の等価回路を示す図である。なお、図 9 において、既に図 11 で説明したのと同じ構成要素や電圧については同じ参照番号、参考記号を付し、その説明は省略する。

【0068】

図 9 に示すように、この実施例では、1 つの基準電圧発生部 303 を 6 つの変換電圧発生回路 A ~ F で共有する。このように、1 つの基準電圧発生部を 6 個の変換電圧発生回路で共有した場合、その基準電圧発生部のポリシリコン抵抗レイアウト面積の削減効果や消費電力低減効果はヘッド基板 1100K で得られる効果の 3 倍となる。

【0069】

従って以上説明した実施例に従えば、複数の変換電圧発生回路で 1 つの基準電圧発生部を共有化することができる。これにより、大きなレイアウト面積が必要であった基準電圧発生部に必要な面積を削減することができる。また、基準電圧発生部で消費していた電力も削減することができる。これは、ヘッド基板の昇温を抑える効果もある。

【実施例 2】

【0070】

前述の実施例で説明したように 1 つの基準電圧発生部を複数の変換電圧発生回路で共有すると、複数の変換電圧発生回路に同時に電流が流れた場合、従来例と比較して基準電圧発生部の変換電圧値の変動が大きくなることが懸念される。そして、変換電圧の変動が大きくなると、回路の誤動作やヒータに供給する電流の波形の異常などを引き起こす原因となる。

【0071】

この実施例では、このような基準電圧変動を抑制することができる変換電圧発生回路について説明する。

【0072】

図 10 はこの実施例に従う変換電圧発生回路の構成を示す等価回路である。

【0073】

図 10 は図 9 に示した 1 つの基準電圧発生部を 6 個の変換電圧発生回路で共有する構成に対して、基準電圧変動を抑制する構成を加えたものである。この構成では、MOSFET 306 夫々のゲートの直前にコンデンサ 308 が設けられている。

【0074】

このような構成を採用することにより、コンデンサ 308 により基準電圧の急激な変動を抑制することができるため、回路誤動作やヒータ電流波形に異常が発生することを防止することができる。

【0075】

これ以外にも、変換電圧変動の防止の対策として、基準電圧発生部 303 の分圧抵抗に流す貫通電流を増やすようにすることもできる。この場合には、2 つの分圧抵抗の比率を保ったままそれぞれの抵抗値を下げる。これにより変換電圧の変動を抑制できるほか、分

10

20

30

40

50

圧抵抗の値を下げたことでポリシリコン抵抗のレイアウト面積を削減することが可能となる。

【0076】

例えば、基準電圧発生部を6個の変換電圧発生回路で共有した場合、前述の実施例でも述べたように抵抗素子部のレイアウト面積を $1/6$ に低減することができる。ここで、上述した変換電圧変動対策のために貫通電流を n 倍（従来のMOSFETゲート1つあたりの電流値と等価）にしたとする。その場合、従来と比較しポリシリコン抵抗部のレイアウト面積を $1/n^2$ にまで削減できる（ $n=10$ のときは $1/100$ ）。

【0077】

このように、基準電圧発生部の共有化を行い貫通電流値を増やすことで、変換電圧発生回路のレイアウト面積を大幅に削減すると同時に変換電圧変動の抑制が可能となる。

10

【0078】

なお、以上の実施例において、記録ヘッドから吐出される液滴はインクであるとして説明し、さらにインクタンクに收容される液体はインクであるとして説明したが、その收容物はインクに限定されるものではない。例えば、記録画像の定着性や耐水性を高めたり、その画像品質を高めたりするために記録媒体に対して吐出される処理液のようなものがインクタンクに收容されていても良い。

【0079】

以上の実施例は、特にインクジェット記録方式の中でも、インク吐出のために熱エネルギーを発生する手段（例えば電気熱変換体等）を備え、その熱エネルギーによりインクの状態変化を生起させる方式を用いて記録の高密度化、高精細化が達成できる。

20

【0080】

さらに加えて、本発明のインクジェット記録装置の形態としては、コンピュータ等の情報処理機器の画像出力装置として用いられるものの他、リーダー等と組合せた複写装置、さらには送受信機能を有するファクシミリ装置の形態を採るもの等であってもよい。

【図面の簡単な説明】

【0081】

【図1】本発明の代表的な実施例であるインクジェット記録装置の構成の概要を示す外観斜視図である。

【図2】記録装置の制御回路の構成を示すブロック図である。

30

【図3】記録ヘッドとインクカートリッジとで構成される記録ヘッドカートリッジ1000の概観を示す斜視図である。

【図4】記録ヘッド3の詳細な構成を示す分解斜視図である。

【図5】インクタンクと記録ヘッドとが一体的に形成されたヘッドカートリッジ1000の構成を示す外観斜視図である。

【図6】ヘッド基板1100Kのレイアウト構造を示す平面図である。

【図7】図6に示すヘッド基板1100Kに実装される変換電圧発生回路の等価回路を示す図である。

【図8】ヘッド基板1100Cのレイアウト構造を示す平面図である。

【図9】図8に示すヘッド基板1100Cに実装される変換電圧発生回路の等価回路を示す図である。

40

【図10】基準電圧変動抑制が可能な変換電圧発生回路の構成を示す等価回路である。

【図11】従来の記録ヘッドの変換電圧発生回路およびその周辺回路の一例を示す図である。

【符号の説明】

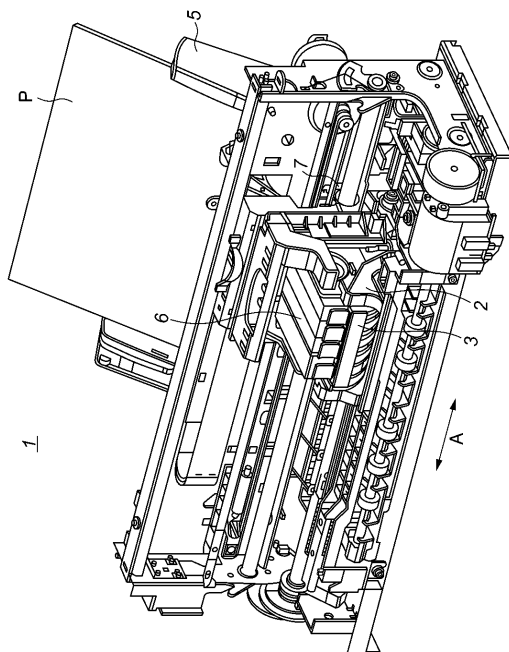
【0082】

- 101 インク供給口
- 102 ヒータアレイ
- 103 ドライバトランジスタ
- 104 昇圧回路

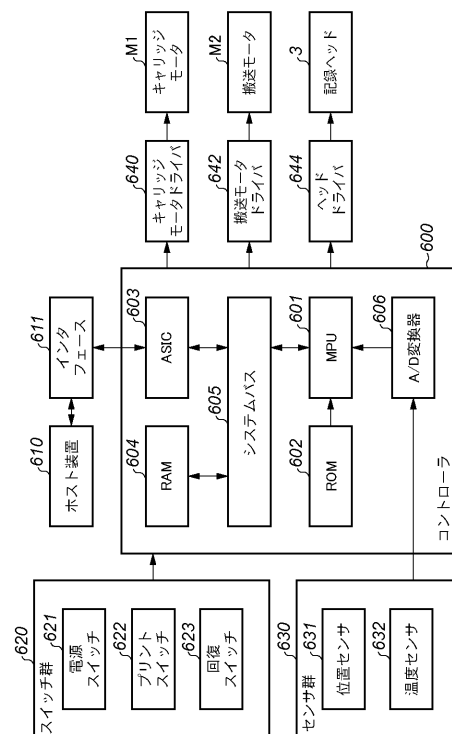
50

- 105 ヒータ選択回路
- 106 デコーダ
- 107 シフトレジスタ
- 108 a、108 b 変換電圧発生部
- 109 パッド
- 303 基準電圧発生部
- 306 MOSFET
- 308 コンデンサ

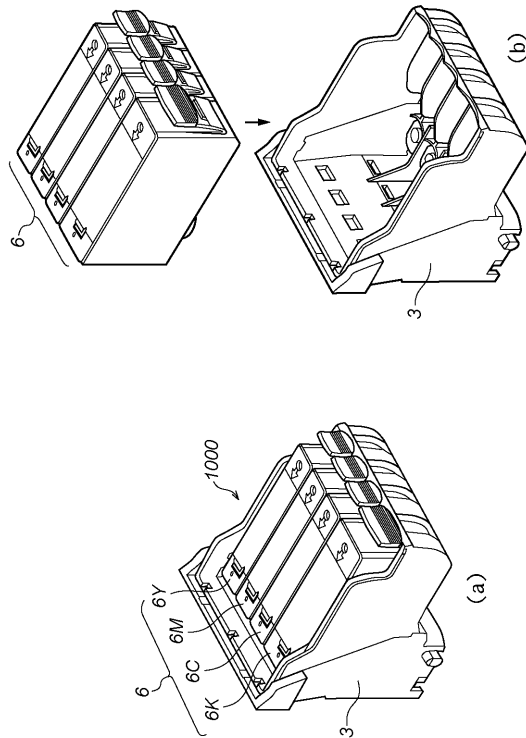
【図1】



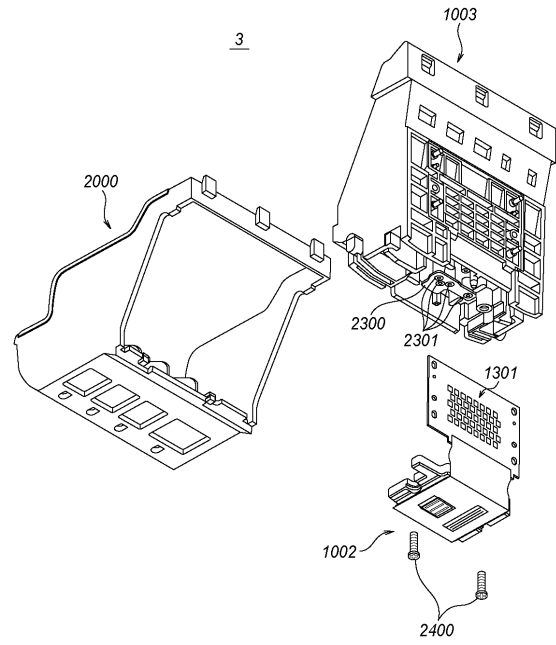
【図2】



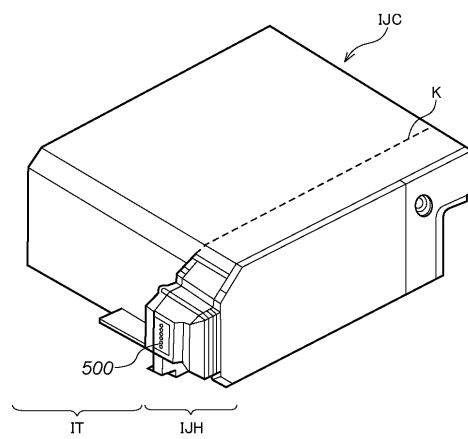
【図 3】



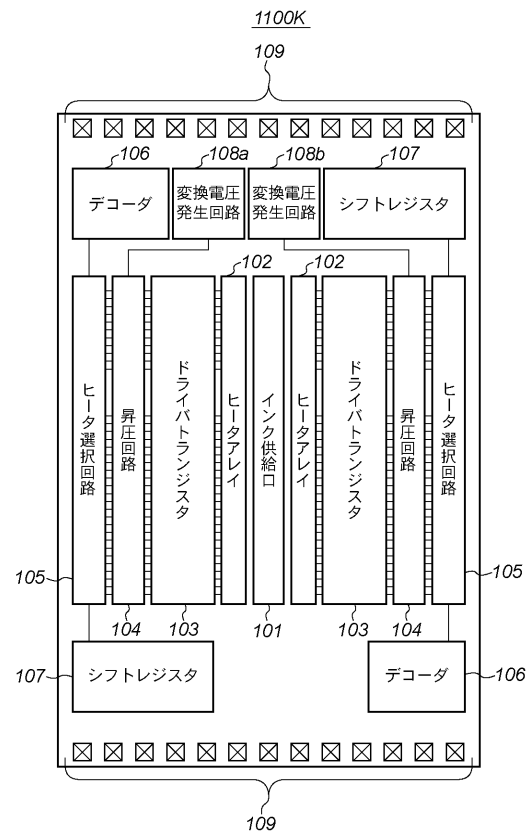
【図 4】



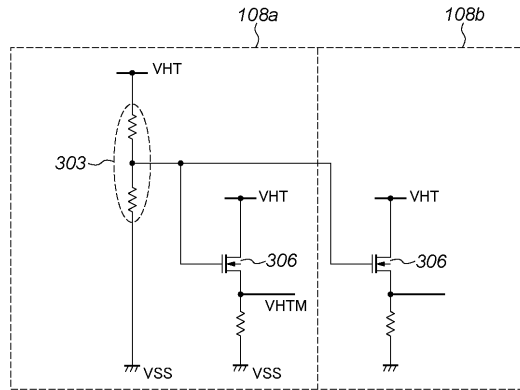
【図 5】



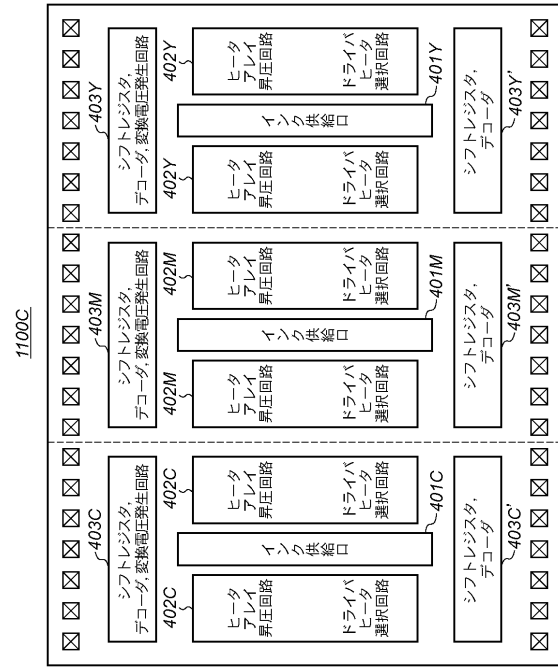
【図 6】



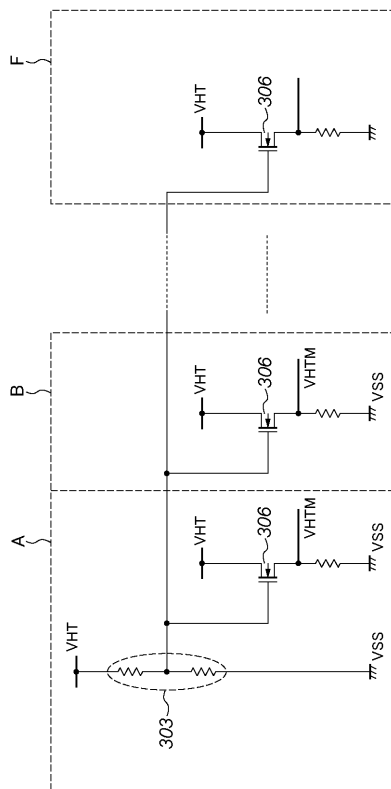
【図 7】



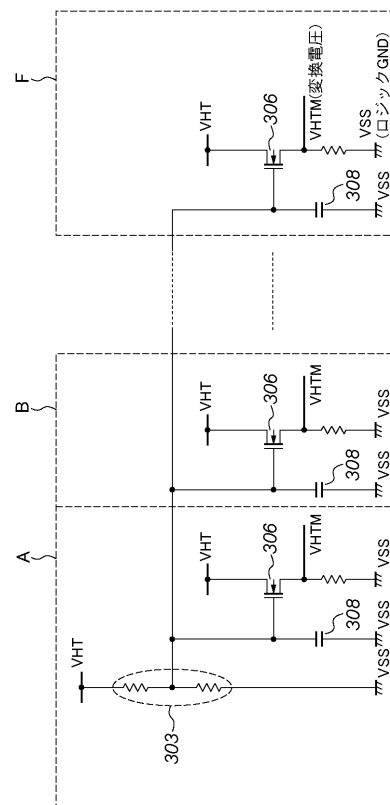
【図 8】



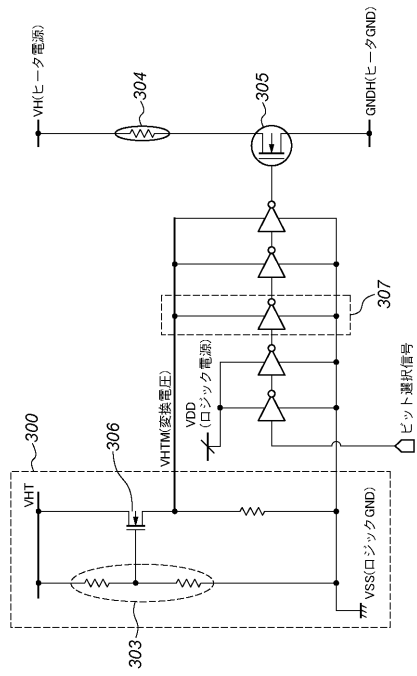
【図 9】



【図 10】



【図 11】



フロントページの続き

- (72)発明者 葛西 亮
東京都大田区下丸子3丁目30番2号 キヤノン株式会社内
- (72)発明者 古川 達生
東京都大田区下丸子3丁目30番2号 キヤノン株式会社内
- (72)発明者 櫻井 将貴
東京都大田区下丸子3丁目30番2号 キヤノン株式会社内
- (72)発明者 平山 信之
東京都大田区下丸子3丁目30番2号 キヤノン株式会社内

審査官 藤本 義仁

- (56)参考文献 特開2005-104142(JP,A)
特開2001-058412(JP,A)
特開平11-138775(JP,A)
特開平11-129479(JP,A)

- (58)調査した分野(Int.Cl., DB名)
B41J 2/05