

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2024年2月1日(01.02.2024)



(10) 国際公開番号

WO 2024/024239 A1

(51) 国際特許分類:

G09F 9/00 (2006.01) *H05B 33/12* (2006.01)
G09F 9/30 (2006.01) *H05B 33/14* (2006.01)
G09F 9/33 (2006.01) *H05B 33/22* (2006.01)
H01L 33/00 (2010.01) *H05B 33/26* (2006.01)
H01L 33/60 (2010.01) *H05B 33/28* (2006.01)
H01L 33/62 (2010.01) *H10K 59/00* (2023.01)
H05B 33/10 (2006.01)

(71) 出願人: 株式会社ジャパンディスプレイ (JAPAN DISPLAY INC.) [JP/JP]; 〒1050003 東京都港区西新橋三丁目7番1号 Tokyo (JP).

(72) 発明者: 西村 眞澄 (NISHIMURA Masumi); 〒1050003 東京都港区西新橋三丁目7番1号 株式会社ジャパンディスプレイ内 Tokyo (JP).

(74) 代理人: 弁理士法人高橋・林アンドパートナーズ (TAKAHASHI, HAYASHI AND PARTNER PATENT ATTORNEYS, INC.); 〒1440052 東京都大田区蒲田5-24-2 損保ジャパン蒲田ビル9階 Tokyo (JP).

(21) 国際出願番号: PCT/JP2023/019137

(22) 国際出願日: 2023年5月23日(23.05.2023)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

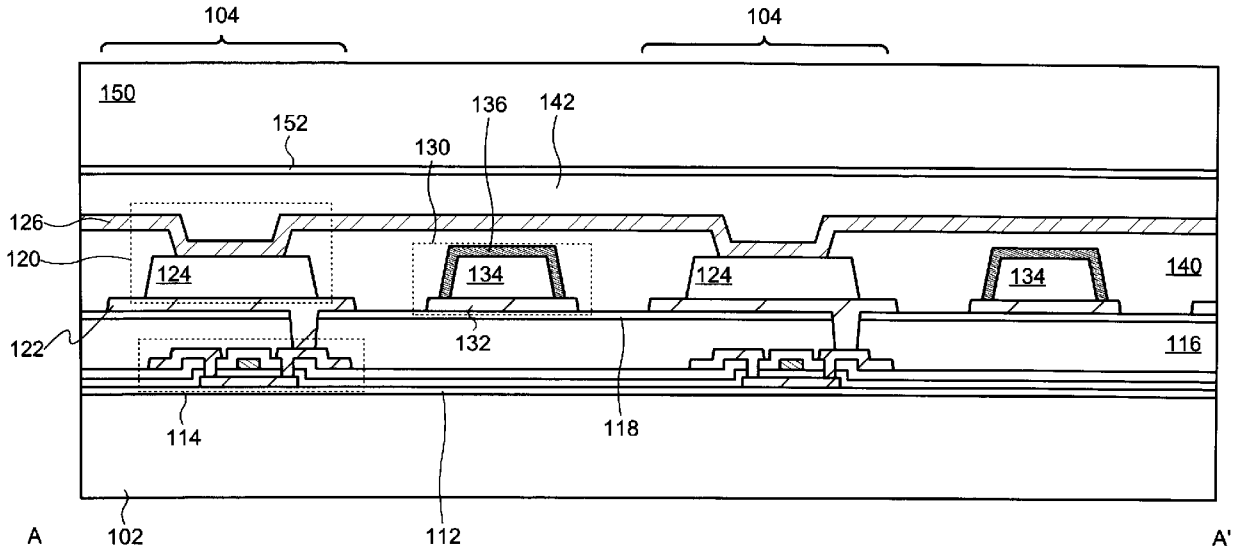
(30) 優先権データ:
特願 2022-120127 2022年7月28日(28.07.2022) JP

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN,

(54) Title: DISPLAY DEVICE AND METHOD FOR MANUFACTURING SAME

(54) 発明の名称: 表示装置とその製造方法

100



(57) Abstract: A display device according to the present invention comprises a substrate, and a plurality of pixels and at least one reflective element positioned on the substrate. Each of the plurality of pixels comprises a pixel circuit and a light-emitting element, and the light-emitting element comprises a pixel electrode electrically connected with the pixel circuit, a first laminated structure on the pixel electrode, and a common electrode on the first laminated structure. The at least one reflective element has a lower electrode, a second laminated structure on the lower electrode, and a reflective film that overlaps the second laminated structure. The first laminated structure and the second laminated structure each include a plurality of inorganic semiconductor layers.



CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, MG, MK, MN, MU, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, CV, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

一 国際調査報告 (条約第21条(3))

(57) 要約: 表示装置は、基板、および基板上に位置する複数の画素と少なくとも一つの反射素子を備える。複数の画素の各々は、画素回路と発光素子を有し、発光素子は、画素回路と電氣的に接続される画素電極、画素電極上の第1の積層構造体、および第1の積層構造体上の共通電極を有する。少なくとも一つの反射素子は、下部電極、下部電極上の第2の積層構造体、および第2の積層構造体と重なる反射膜を有する。第1の積層構造体および第2の積層構造体の各々は、複数の無機半導体層を含む。

明 細 書

発明の名称：表示装置とその製造方法

技術分野

[0001] 本発明の実施形態の一つは、表示装置、照明装置、およびこれらの製造方法に関する。例えば、本発明の実施形態の一つは、無機半導体材料を含む発光素子を備える表示素子や照明装置、およびこれらの製造方法に関する。

背景技術

[0002] 近年、無機半導体を含む発光素子（無機ＬＥＤ）が種々の照明装置や表示装置に利用されている。無機ＬＥＤは、高輝度の発光を与えることができ、寿命が長いことから、無機ＬＥＤを利用することで、消費電力が低く、信頼性の高い表示装置や照明装置を提供することができる（例えば、特許文献１、２参照）。

先行技術文献

特許文献

[0003] 特許文献１：国際公開第２０２１／１６１１２６号
特許文献２：米国特許第１０９３７８１５号明細書

発明の概要

発明が解決しようとする課題

[0004] 本発明の実施形態の一つは、新規な構造を有する表示装置、照明装置、およびこれらの製造方法を提供することを課題の一つとする。あるいは、本発明の実施形態の一つは、無機半導体を含む発光素子を備え、高効率で駆動可能な表示装置、照明装置、およびこれらの製造方法を提供することを課題の一つとする。

課題を解決するための手段

[0005] 本発明の実施形態の一つは、表示装置である。この表示装置は、基板、および基板上に位置する複数の画素と少なくとも一つの反射素子を備える。複数の画素の各々は、画素回路と発光素子を有し、発光素子は、画素回路と電

氣的に接続される画素電極、画素電極上の第1の積層構造体、および第1の積層構造体上の共通電極を有する。少なくとも一つの反射素子は、下部電極、下部電極上の第2の積層構造体、および第2の積層構造体と重なる反射膜を有する。第1の積層構造体および第2の積層構造体の各々は、複数の無機半導体層を含む。

[0006] 本発明の実施形態の一つは、照明装置である。この照明装置は、基板、および基板上に位置する複数の光源単位と少なくとも一つの反射素子を備える。複数の光源単位の各々は、光源回路と発光素子を有し、発光素子は、光源回路と電氣的に接続される第1の電極、第1の電極上の第1の積層構造体、および第1の積層構造体上の第2の電極を有する。少なくとも一つの反射素子は、下部電極、下部電極上の第2の積層構造体、および第2の積層構造体と重なる反射膜を有する。第1の積層構造体および第2の積層構造体の各々は、複数の無機半導体層を含む。

[0007] 本発明の実施形態の一つは、表示装置の製造方法である。この製造方法は、基板上に複数の画素回路を形成すること、複数の画素回路上に、複数の開口を有する平坦化膜を形成すること、平坦化膜上に、複数の開口を介して複数の画素回路と電氣的に接続される導電膜を形成すること、第1の転写基板上に位置し、複数の無機半導体層を含む積層体を導電膜に貼り合わせること、第1の転写基板を剥離すること、積層体を成形して複数の第1の積層構造体と少なくとも一つの第2の積層構造体を形成すること、導電膜を成形することで、複数の第1の積層構造体とそれぞれ重なり、複数の画素回路とそれぞれ電氣的に接続される複数の画素電極、および少なくとも一つの第2の積層構造体と重なり、複数の画素回路のいずれとも電氣的に分離される下部電極を形成すること、少なくとも一つの第2の積層構造体と重なる反射膜を形成すること、少なくとも一つの第2の積層構造体と反射膜を埋め込み、複数の第1の積層構造体の端部を覆う隔壁を形成すること、ならびに複数の第1の積層構造体と少なくとも一つの第2の積層構造体の上に、第1の積層構造体と電氣的に接続され、反射膜から離隔する共通電極を形成することを含む。

。

[0008] 本発明の実施形態の一つは、照明装置の製造方法である。この製造方法は、基板上に複数の光源回路を形成すること、複数の光源回路上に、複数の開口を有する平坦化膜を形成すること、平坦化膜上に、複数の開口を介して複数の光源回路と電氣的に接続される導電膜を形成すること、第1の転写基板上に位置し、複数の無機半導体層を含む積層体を導電膜に貼り合わせることで、複数の第1の積層構造体とそれぞれ重なり、複数の光源回路とそれぞれ電氣的に接続される複数の第1の電極、および少なくとも一つの第2の積層構造体と重なり、複数の光源回路のいずれとも電氣的に分離される下部電極を形成すること、少なくとも一つの第2の積層構造体と重なる反射膜を形成すること、少なくとも一つの第2の積層構造体と反射膜を埋め込み、複数の第1の積層構造体の端部を覆う隔壁を形成すること、ならびに複数の第1の積層構造体と少なくとも一つの第2の積層構造体の上に、第1の積層構造体と電氣的に接続され、反射膜から離隔する第2の電極を形成することを含む。

図面の簡単な説明

- [0009] [図1]本発明の実施形態に係る表示装置の模式的上面図。
[図2A]本発明の実施形態に係る表示装置の模式的上面図。
[図2B]本発明の実施形態に係る表示装置の模式的上面図。
[図3A]本発明の実施形態に係る表示装置の模式的上面図。
[図3B]本発明の実施形態に係る表示装置の模式的上面図。
[図4A]本発明の実施形態に係る表示装置の模式的上面図。
[図4B]本発明の実施形態に係る表示装置の模式的上面図。
[図5]本発明の実施形態に係る表示装置の模式的端面図。
[図6A]本発明の実施形態に係る表示装置の模式的端面図。
[図6B]本発明の実施形態に係る表示装置の模式的端面図。

[図7]本発明の実施形態に係る表示装置の模式的端面図。

[図8]本発明の実施形態に係る表示装置の模式的端面図。

[図9]本発明の実施形態に係る表示装置の製造方法を説明する模式的端面図。

[図10]本発明の実施形態に係る表示装置の製造方法を説明する模式的端面図

。

[図11]本発明の実施形態に係る表示装置の製造方法を説明する模式的端面図

。

[図12]本発明の実施形態に係る表示装置の製造方法を説明する模式的端面図

。

[図13]本発明の実施形態に係る表示装置の製造方法を説明する模式的端面図

。

[図14]本発明の実施形態に係る表示装置の製造方法を説明する模式的端面図

。

[図15]本発明の実施形態に係る表示装置の製造方法を説明する模式的端面図

。

[図16]本発明の実施形態に係る表示装置の製造方法を説明する模式的端面図

。

[図17]本発明の実施形態に係る表示装置の製造方法を説明する模式的端面図

。

[図18]本発明の実施形態に係る表示装置の製造方法を説明する模式的端面図

。

[図19]本発明の実施形態に係る表示装置の製造方法を説明する模式的端面図

。

[図20]本発明の実施形態に係る表示装置の製造方法を説明する模式的端面図

。

[図21]本発明の実施形態に係る表示装置の製造方法を説明する模式的端面図

。

発明を実施するための形態

[0010] 以下、本発明の各実施形態について、図面などを参照しつつ説明する。ただし、本発明は、その要旨を逸脱しない範囲において様々な態様で実施することができ、以下に例示する実施形態の記載内容に限定して解釈されるものではない。

[0011] 図面は、説明をより明確にするため、実際の態様に比べ、各部の幅、厚さ、形状などについて模式的に表される場合があるが、あくまで一例であって、本発明の解釈を限定するものではない。本明細書と各図において、既出の図に関して説明したものと同様の機能を備えた要素には、同一の符号を付して、重複する説明を省略することがある。同一、あるいは類似する複数の構造を総じて表す際にはこの符号が用いられ、これらを個々に表す際には符号の後にハイフンと自然数が加えられる。

[0012] 本明細書および請求項において、ある構造体の上に他の構造体を配置する態様を表現するにあたり、単に「上に」と表記する場合、特に断りのない限りは、ある構造体に接するように、直上に他の構造体を配置する場合と、ある構造体の上方に、さらに別の構造体を介して他の構造体を配置する場合との両方を含むものとする。

[0013] 本明細書および請求項において、「ある構造体が他の構造体から露出する」という表現は、ある構造体の一部が他の構造体によって覆われていない態様を意味し、この他の構造体によって覆われていない部分は、さらに別の構造体によって覆われる態様も含む。また、この表現で表される態様は、ある構造体が他の構造体と接していない態様も含む。

[0014] 本発明の実施形態において、複数の膜が同一の工程で同時に形成された場合、これらの膜は同一の層構造、同一の材料、同一の組成を有する。したがって、これら複数の膜は同一層内に存在しているものと定義する。

[0015] <第1実施形態>

本実施形態では、本発明の実施形態の一つである表示装置100の構造について説明する。

[0016] 1. 全体構成

図 1 に表示装置 100 の模式的上面図を示す。図 1 に示すように、表示装置 100 は基板 102 を有し、その上に複数の画素 104 と後述する複数の反射素子（図 1 には示されない）が設けられる。全ての画素 104 と反射素子を包含する最小面積の領域、およびこれを取り囲む領域がそれぞれ表示領域と周辺領域として定義される。

[0017] 周辺領域には画素 104 を駆動するための駆動回路が設けられる。図 1 に示した例では、複数の画素 104 を挟む二つの走査線駆動回路 106 や、アナログスイッチなどを含む信号線駆動回路 108 が設けられる。走査線駆動回路 106 や信号線駆動回路 108 からは図示しない配線が基板 102 の一辺へ延び、基板 102 の端部で露出されて端子 110 を形成する。端子 110 は、図示しないフレキシブル印刷回路（FPC）基板などのコネクタと電氣的に接続され、外部回路から電源や映像信号がコネクタを介して表示装置 100 に供給される。色情報を与える最小単位である画素 104 を映像信号に従って駆動することで、所望の映像が表示領域上に表示される。

[0018] 表示領域の一部の拡大上面図を図 2 A に模式的に示す。図 2 A から理解されるように、表示領域には、複数の画素 104 とともに少なくとも一つまたは複数の反射素子 130 がさらに設けられる。複数の反射素子 130 を設ける場合には、複数の画素 104 と複数の反射素子 130 は、全体として複数の行と列を有するマトリクス形状に配置することができる。図 2 A では、3 行 5 列のマトリクス形状に配置された六つの画素 104 と四つの反射素子 130 が示されている。複数の画素 104 と複数の反射素子 130 は、図 2 A に示すように、行方向および／または列方向において交互するように配置することができる。あるいは、隣接する二つの反射素子 130 の間に複数の画素 104 を配置してもよく、隣接する二つの画素 104 の間に複数の反射素子 130 を配置してもよい。例えば図 2 B に示すように、行方向において、二つの画素 104 が隣接する二つの反射素子 130 に挟まれてもよい。

[0019] あるいは、図 3 A と図 3 B に示すように、複数の反射素子 130 の各々は、一つまたは複数の画素 104 を囲む開口を備えるように形成してもよい。

一つの反射素子 130 に囲まれる画素 104 の数は任意であり、各反射素子 130 は三つ以上の画素 104 を囲んでもよい。また、反射素子 130 が囲む画素 104 の数も、表示領域内で同一でもよく、異なってもよい。あるいは、図 4 A と図 4 B に示すように、格子状の形状を備える一つまたは複数の反射素子 130 を表示装置 100 に設けてもよい。すなわち、各反射素子 130 に複数の開口を設け、各開口に一つまたは複数の画素 104 を配置してもよい。以下、代表的な例として、図 2 A に示された複数の画素 104 と複数の反射素子 130 が行方向に交互に配置された構成について主に説明するが、以下の説明は他の配置にも適用することができる。

[0020] 2. 基板と対向基板

図 2 の鎖線 A-A' に沿った端面の模式図を図 5 に示す。図 5 に示すように、表示装置 100 は基板 102 に加え、基板 102 に対向する対向基板 150 を有しており、これらの間に画素 104 や反射素子 130 が設けられる。基板 102 としては、例えばガラス基板、石英基板、単結晶シリコン基板などを用いることができる。あるいは、ポリイミドやポリアミド、ポリカルボナートなどの高分子を含む基板を用いてもよい。同様に、対向基板 150 としてもガラス基板や石英基板、高分子を含む基板などを用いることができる。基板 102 と対向基板 150 は、可撓性を有していてもよい。後述するように、表示装置 100 は、画素 104 で生成する光を対向基板 150 を介して取り出されるように構成することができる。この場合、対向基板 150 は可視光を透過するように構成される。

[0021] 3. 画素

(1) 画素回路

各画素 104 には、基板 102 上に直接、またはバリア層として機能するアンダーコート 112 を介し、画素 104 を制御するための画素回路が設けられる。アンダーコート 112 は、基板 102 からアルカリ金属イオンなどの不純物が画素回路などへ浸入することを防ぐ膜であり、窒化ケイ素や酸化ケイ素などのケイ素含有無機化合物を含む一つまたは複数の膜によって構成

することができる。

[0022] 画素回路の構成に制約はなく、画素 104 の駆動方法に応じて一つまたは複数のトランジスタや容量素子で画素回路を構成すればよい。画素回路に含まれるトランジスタの構成にも制約はなく、ボトムゲート型トランジスタやトップゲート型トランジスタの一方または両者を適宜組み合わせることができる。トランジスタの活性層に含まれる材料にも制約はなく、シリコンを活性層に有するシリコントランジスタや、インジウム－ガリウム酸化物やインジウム－ガリウム－亜鉛酸化物などの酸化物半導体を活性層に含むトランジスタを用いて画素回路を構成してもよい。

[0023] 画素回路上には、平坦な上面を与えるための平坦化膜 116 が設けられる。平坦化膜 116 は、アクリル樹脂やエポキシ樹脂、ポリイミド樹脂、ポリシロキサン樹脂などの高分子材料を含む。任意の構成として、平坦化膜 116 上にケイ素含有無機化合物を含む一つまたは複数の膜によって構成される保護絶縁膜 118 を設けてもよい。

[0024] (2) 発光素子

画素 104 にはさらに、画素回路と電氣的に接続される発光素子 120 が設けられる。発光素子 120 は、基本的な構成として画素電極 122、画素電極 122 上の第 1 の積層構造体 124、および第 1 の積層構造体 124 上の共通電極 126 を含む。図 5 に示す例では、平坦化膜 116 や保護絶縁膜 118 に設けられる開口を介して画素電極 122 が画素回路中のトランジスタ 114 と接続されることで、画素回路と発光素子 120 が電氣的に接続される。

[0025] 画素電極 122 は、第 1 の積層構造体 124 にキャリア（ホールまたは電子）を注入すると同時に、第 1 の積層構造体 124 から出射される光を共通電極 126 側に反射する機能を備える電極である。画素電極 122 は、例えばインジウムとスズの混合酸化物（ITO）やインジウムと亜鉛の混合酸化物（IZO）などの可視光に対して透過性を示す導電性酸化物、銀やアルミニウムなどの金属（0 価の金属）、もしくはこれらの金属の合金を含む。画

素電極 1 2 2 は単層構造、積層構造のいずれを有してもよい。画素電極 1 2 2 が透光性導電性酸化物を含む場合、透光性導電性酸化物を含む膜と金属を含む膜を積層した構造を採用し、後者を利用して光を反射させればよい。発光素子 1 2 0 からの光を画素電極 1 2 2 によって反射して共通電極 1 2 6 側から取り出すため、金属を含む膜は、可視光を透過しない程度の厚さ以上で形成される。

[0026] 図 5 の拡大図に示すように、画素電極 1 2 2 上には、第 1 の積層構造体 1 2 4 との接着性を向上させるために、導電性接着層 1 2 3 を設けてもよい。導電性接着層 1 2 3 には、例えばはんだなどの合金や、金、銀、銅、ニッケルなどの金属を用いることができる。

[0027] 共通電極 1 2 6 は、複数の画素 1 0 4 に亘って設けられる。すなわち、共通電極 1 2 6 は、複数の画素 1 0 4 に共有される。共通電極 1 2 6 は、複数の画素 1 0 4 の第 1 の積層構造体 1 2 4 と電氣的に接続されるが、反射素子 1 3 0 の第 2 の積層構造体（後述） 1 3 4 とは電氣的、物理的に接続されないように配置される。

[0028] 共通電極 1 2 6 は、第 1 の積層構造体 1 2 4 にキャリアを注入し、かつ、第 1 の積層構造体 1 2 4 から出射される光を透過するように構成される。具体的には、ITO や IZO などの可視光を透過する導電性酸化物や、アルミニウムや銀、マグネシウムなどの金属（0 価の金属）が含まれるように共通電極 1 2 6 が構成される。共通電極 1 2 6 が 0 価の金属を含む場合、可視光が透過できる程度の厚さで共通電極 1 2 6 が設けられる。

[0029] 発光素子 1 2 0 の模式的端面図を図 6 A に示す。図 6 A に示されるように、第 1 の積層構造体 1 2 4 は、無機半導体を含む複数の機能層を積層することで構成される。無機半導体としては、第 1 3 族元素と第 1 5 族元素を含む化合物が挙げられる。より具体的には、アルミニウム、ガリウム、および／またはインジウム、ならびに窒素、リン、および／またはヒ素を含む半導体が挙げられる。典型的には、ガリウム系材料が挙げられる。例えば、窒化ガリウム（Ga N）、窒化アルミニウムガリウム（Al Ga N）、窒化インジ

ウムガリウム (InGaN) などの窒化ガリウム系材料、リン化ガリウム (GaP)、アルミニウムインジウムガリウムリン (AlGaInP) などのリン化ガリウム系材料が例示される。各機能層にはドーパントがさらに含まれてもよい。ドーパントとしては、ケイ素やゲルマニウム、マグネシウム、亜鉛、カドミウム、ベリリウムなどの元素が挙げられる。これらの元素を添加することで、各機能層の価電子制御が可能となり、真性 (i 型) を維持するだけでなく、バンドギャップの制御、 p 型または n 型の導電性の付与などが可能となる。

[0030] 第1の積層構造体124は、画素電極122と共通電極126からキャリアの注入を受け、内部でキャリアが再結合して発光するように複数の機能層が組み合わされて構成される。機能層の数には制約はなく、少なくともホール輸送層、電子輸送層、および発光層を備えていればよい。例えば図6Aに示すように、画素電極122と共通電極126がそれぞれホールと電子を注入するための陽極と陰極として機能する場合には、 p 型の導電性を有する一つまたは二つの機能層124-1、124-2、 n 型の導電性を有する一つまたは二つの機能層124-4、124-5、および発光層として機能する機能層124-3で第1の積層構造体124を形成することができる。例えば、 $p\text{-GaN}$ と $p\text{-AlGaIn}$ をそれぞれ含む機能層124-1、124-2、 $n\text{-AlGaIn}$ と $n\text{-GaAs}$ をそれぞれ含む機能層124-4、124-5、およびこれらに挟持され、 InGaN 、 GaAs 、 InP 、 GaP などを含む発光層として機能層124-3を設ければよい。画素電極122と共通電極126がそれぞれ陰極と陽極として機能する場合には、上記機能層の積層順を逆転すればよい。

[0031] 発光層として機能する機能層124-3は、単層構造でもよく、あるいは量子井戸構造を有してもよい。量子井戸構造とは、バンドギャップが異なり、1から5nm程度の厚さを有する複数の薄膜を交互に積層した構造であり、例えば InGaN と GaP の交互積層体、 AlInAs と InGaAs の交互積層体などが例示される。

[0032] 4. 反射素子

反射素子 130 は、発光素子 120 の第 1 の積層構造体 124 から出射される光の一部を対向基板 150 側に反射する機能を有する、電氣的に浮遊した素子である。発光素子 120 から出射される光は、発光層として機能する機能層からほぼ等方的に進むが、進行方向が基板 102 の法線に対して一定の角度を超えると、基板 102 と対向基板 150 の間で全反射を繰り返し、その後減衰する。このため、発光素子 120 が生成する光の一部を取り出すことができない。しかしながら、反射素子 130 を設けることで、基板 102 の法線に対して大きな角度で第 1 の積層構造体 124 から出射される光の進行方向を上方向（対向基板 150 側）に変えることができるため、全反射が抑制され、光の取出し効率、すなわち、表示装置 100 の効率を向上させ、消費電力を低減することができる。

[0033] 図 5 に示すように、反射素子 130 は、下部電極 132 と下部電極 132 上の第 2 の積層構造体 134 を含む。後述するように、下部電極 132 は、画素電極 122 と同一の工程で形成される。このため、下部電極 132 は、画素電極 122 と同一の構造を有することができる。すなわち、画素電極 122 と下部電極 132 の間で、組成、機能層の数と積層順、厚さを互いに同一にすることができる。同様に、第 2 の積層構造体 134 は、第 1 の積層構造体 124 と同一の工程で形成される。このため、第 2 の積層構造体 134 は、第 1 の積層構造体 124 と同一の構造を有することができる。すなわち、第 1 の積層構造体 124 と第 2 の積層構造体 134 の間で、組成、機能層の数と積層順、厚さを互いに同一にすることができる。例えば、第 1 の積層構造体 124 が画素電極 122 側から順に機能層 124-1 から 124-5 を有している場合、第 2 の積層構造体 134 は、これらの機能層 121-1 から 121-5 とそれぞれ同一の組成、構造を有する機能層 134-1 から 134-5 が下部電極 132 側から順に積層されることによって構成される（図 6 B）。図示しないが、画素 104 と同様に、下部電極 132 と第 2 の積層構造体 134 の間にも導電性接着層 123 が設けられてもよい。

[0034] 第1の積層構造体124と第2の積層構造体134上には、隔壁140が設けられる。隔壁140は下部電極132と第2の積層構造体134を埋め込み、第2の積層構造体134が露出しないように形成される。これにより、第2の積層構造体134は、隔壁140を介して共通電極126から離隔する。一方、画素104では、隔壁140は第1の積層構造体124の端部を覆い、その他の部分を露出するように設けられる。この構造により、第1の積層構造体124と共通電極126との電氣的接続が行われる。

[0035] 隔壁140は、アクリル樹脂、エポキシ樹脂、シロキサン樹脂、ポリイミド樹脂などの高分子材料を含む。このため、隔壁140の屈折率は1.5から1.8程度となる。一方、第2の積層構造体134は第1の積層構造体124と同様、無機半導体を含む複数の機能層で構成されるため、無機半導体の特性を反映し、その屈折率は高く、例えば2.2から2.5程度となる。したがって、隔壁140と第2の積層構造体134の間には大きな屈折率差が存在するため、フレネル反射が生じ、その結果、第1の積層構造体124から出射される光を反射させることができる。

[0036] より効率良く対向基板150側へ光を反射させるため、第2の積層構造体134は、その側面が下部電極132の法線から傾くように構成することが好ましい（図6B参照。）。すなわち、下部電極132からの距離が増大するに従って幅（下部電極132の上面に平行な面における長さ）が減少するテーパ形状を有するように第2の積層構造体134を構成することが好ましい。下部電極132の上面と第2の積層構造体134の側面がなす角度 θ は、例えば70°以上90°未満または80°以上90°未満の範囲から選択される。後述するように、第1の積層構造体124と第2の積層構造体134は、同一の工程で形成される。したがって、画素電極122の上面と第1の積層構造体124の側面がなす角度も角度 θ と同一または実質的に同一となる。

[0037] 第1の積層構造体124から出射する光をさらに効率よく反射させるため、図7に示すように、第2の積層構造体134の上に反射膜136を設けて

もよい。反射膜 136 は可視光に対して高い反射率を有することが好ましく、したがって、アルミニウムや銀、タングステン、タンタル、モリブデン、チタンなどの金属を含むように構成される。あるいは、酸化チタンと酸化ケイ素などの屈折率が互いに異なる材料の薄膜の交互積層体である誘電体多層膜で反射膜 136 を構成してもよい。反射膜 136 は、図 7 に示すように下部電極 132 と接してもよく、図示しないが保護絶縁膜 118 または平坦化膜 116 と接してもよい。反射膜 136 も隔壁 140 によって覆われ、共通電極 126 から離隔する。

[0038] 5. その他の構成

任意の構成として、共通電極 126 上に封止膜 142 を設けてもよい。封止膜 142 は発光素子 120 や画素回路に水などの不純物の浸入を防ぐために設けられる。封止膜 142 は、例えば窒化ケイ素や酸化ケイ素などのケイ素含有無機化合物、および／またはアクリル樹脂やエポキシ樹脂、ポリイミド樹脂などの高分子を含む。例えば、ケイ素含有無機化合物を含む膜で高分子を含む膜を挟持した構造を採用することができる。さらに任意の構成として、対向基板 150 からの不純物の浸入を防ぐためのオーバーコート 152 を対向基板 150 と接するように設けてもよい。

[0039] 6. 変形例

表示装置 100 は、画素 104 で生成する光を基板 102 を介して取り出すように構成することもできる。この場合、基板 102 としては、可視光を透過するよう、ガラス基板や石英基板、高分子を含む基板などが用いられる。また、画素電極 122 は、ITO や IZO などの可視光を透過する導電性酸化物を含むように形成され、一方、共通電極 126 は第 1 の積層構造体 124 から出射される光を画素電極 122 側に反射するよう、銀やアルミニウムなどの金属を含むように構成される。

[0040] ここで、図 8 に示すように、第 1 の積層構造体 124 から出射される光を反射素子 130 によって画素電極 122 側に効率よく反射させるため、下部電極 132 からの距離が増大するに従って幅が増大する逆テーパ形状を有

するように第2の積層構造体134を構成することが好ましい。第1の積層構造体124と第2の積層構造体134は、同一の工程で形成されるため、第1の積層構造体124も逆テーパ形状を備える。

[0041] 上述したように、表示装置100では、複数の画素104とともに、画素104で得られる光を対向基板150または基板102側へ反射させるための機構として複数の反射素子130が設けられる。このため、従来の表示装置では全反射によって利用されていない光も表示に利用することができるため、表示装置100は高い効率と小さな消費電力を示す。また、同一の輝度を得るために必要な電力を低減することができるため、各発光素子120への負担が軽減され、その結果、表示装置100の信頼性を向上させることが可能である。

[0042] なお、本実施形態では、本発明の実施形態の一つとして表示装置を説明したが、同様の構成を照明装置にも利用することができる。この場合には、画素回路に対応する光源回路にはより簡素化された構造を採用することができ、例えばトランジスタや容量素子を設けず、駆動回路または外部スイッチを用い、画素104に対応する光源素子に供給する電力や信号を制御してもよい。

[0043] <第2実施形態>

本実施形態では、第1実施形態で述べた表示装置100とは異なる構造を有する表示装置200について説明する。第1実施形態で述べた構成と同一または類似する構成については、説明を省略することがある。

[0044] 図9に表示装置200の模式的端面図を示す。図9では、三つの画素104-1から104-3が示されている。表示装置200が表示装置100と異なる点の一つは、色変換層154が少なくとも一部の画素104に設けられており、これにより、フルカラー表示が可能である点である。

[0045] 具体的には、表示装置200の各画素104には、紫外光から青色光を発光可能な発光素子120が設けられる。より具体的には、250nm以上450nm以下の波長領域に少なくとも一つのピークを有する光を出射可能な

発光素子 120 が各画素 104 に配置される。このような短波長の光は、発光層として機能する機能層に窒化ガリウムやセレン化亜鉛などを用いればよい。さらに、緑色の光を得るための画素（ここでは画素 104-2）と赤色の光を得るための画素（ここでは画素 104-3）に色変換層 154-1、154-2 がそれぞれ設ける。色変換層 154 は、例えば対向基板 150 とオーバーコート 152 の間または封止膜 142 とオーバーコート 152 の間に、対応する画素 104 の第 1 の積層構造体 124 と重なるように設けられる。色変換層 154-1 と 154-2 は、発光素子 120 から出射される光を吸収し、それぞれ緑色と赤色の発光を与える色変換材料、および色変換材料を分散させるための樹脂を含む。色変換材料としては、有機または無機発光体を用いてもよく、あるいは量子ドットでもよい。量子ドットとしては、数 nm から 20 nm 程度の粒径を有するセレン化カドミウム、硫化カドミウム、テルル化カドミウム、セレン化亜鉛、酸化亜鉛、硫化亜鉛などが挙げられる。なお、青色の発光を得るための画素（ここでは画素 104-1）には、色変換層 154 を設けなくてもよく、設けてもよい。色変換層 154 を設ける場合には、発光素子 120 から出射される光を吸収し、青色の発光を与える色変換層を用いればよい。

[0046] このような構成では、画素 104-1 の発光素子 120 から得られる光は直接、または図示しない青色発光を与える色変換層を介して取り出される。これに対し、画素 104-2 と 104-3 では、発光素子 120 から得られる光はそれぞれ色変換層 154-1、154-2 によって緑色と赤色の光に変換される。その結果、画素 104 の駆動を制御することで、フルカラー表示が可能となる。

[0047] なお、隣接する画素 104 からの光による混色を避けるため、反射素子 130 と重なる遮光膜（ブラックマトリクス）158 を任意の構成として設けてもよい。遮光膜 158 は、上下方向で第 2 の積層構造体 134 の一部または全体と重なる。また、図示しないが、各発光素子 120 を白色発光可能なように構成し、各画素に色変換層 154 に替わってカラーフィルタを設けて

もよい。

[0048] 上述した構造を有する表示装置 200 は、フルカラー表示可能な表示装置として利用することができる。また、上記構造を照明装置に適用することで、照明色を変更可能な照明を提供することも可能である。

[0049] <第 3 実施形態>

本実施形態では、本発明の実施形態に係る表示装置と照明装置の製造方法を説明する。ここでは、第 1 実施形態で述べた表示装置 100 の製造方法を例として説明する。第 1、第 2 実施形態で述べた構成と同一または類似する構成については説明を省略することがある。なお、表示装置 100 は、基板 102 上に種々の導電膜、絶縁膜、半導体膜を形成し、これらを適宜パターンニングすることで製造することができるが、保護絶縁膜 118 までは公知の方法や材料を利用して形成することができるので、詳細な説明は割愛する。

[0050] 基板 102 上にトランジスタ 114 を含む画素回路を形成し、その上に平坦化膜 116 や保護絶縁膜 118 を形成する（図 5、図 7 参照）。その後、エッチングによって平坦化膜 116 と保護絶縁膜 118 にトランジスタ 114 に達する開口を形成し、開口を介してトランジスタ 114 と電氣的に接続される導電膜 160 を表示領域全体に形成する（図 10）。導電膜 160 は化学気相成長（CVD）法の一つである有機金属化学気相成長（MOCVD）法、あるいはスパッタリング法を用いて形成すればよい。導電膜 160 は、その後の成形工程によって画素電極 122 と下部電極 132 を与える。したがって、導電膜 160 は、その組成と層構造が画素電極 122 と下部電極 132 で採用される組成と層構造とそれぞれ同一になるように形成される。

[0051] 画素 104 と反射素子 130 にそれぞれ形成される第 1 の積層構造体 124 と第 2 の積層構造体 134 は、転写法によって形成される。すなわち、基板 102 とは異なる転写基板 170 に第 1 の積層構造体 124 と第 2 の積層構造体 134 を与える積層体が形成され、その後、積層体が導電膜 160 上に転写される。したがって、機能層の積層順は、転写基板 170 上と基板 102 上で反転する。

- [0052] 具体的には、図11に示すように、まず、転写基板170上に剥離層172を形成する。転写基板170は、後述するレーザーリフトオフ（LLO）法で剥離層172を分解するために用いられるレーザ光を透過する基板であればよい。具体的には、サファイア基板、ガラス基板、石英基板などを用いることができる。剥離層172は、レーザ光によって分解される材料を有する膜であり、例えばGaNを含む膜が例示される。剥離層172の厚さは、10nm以上30nm以下の範囲で適宜選択すればよい。その後、剥離層172上に第1の積層構造体124と第2の積層構造体134を与える機能層を順次形成する。転写法によって層の積層順が逆転するため、例えば第1の積層構造体124が基板102側から順に機能層124-1、124-2、124-3、124-4、124-5の順で有する場合（図6A）、機能層124-5、124-4、124-3、124-2、124-1とそれぞれ同一の組成、構造を有する機能層174-1、174-2、174-3、174-4、174-5を転写基板170側から順に積層する。
- [0053] 剥離層172や機能層174の形成は、MOCVD法、あるいはスパッタリング法を用いて行えばよい。剥離層172や機能層174のそれぞれは、単結晶構造でもよく、多結晶または微結晶構造でもよい。
- [0054] この後、機能層174と導電膜160を貼り合わせる（図12）。貼り合わせの前に、導電性接着層123を導電膜160の上に設けてもよい。具体的には、はんだを塗布する、あるいは金、銀、銅、ニッケルなどの金属微粒子が樹脂に分散されたペーストを塗布・焼成して導電性接着層123を形成すればよい。その後、LLO法を適用して転写基板170を剥離する。具体的には、図12の矢印で表されるように、転写基板170を介してレーザ光を照射する。レーザ光の波長は、剥離層172が吸収可能な波長から選択すればよく、例えばKrFエキシマレーザ（248nm）を用いればよい。これにより、剥離層172が分解し、その結果、転写基板170と機能層174間の接着力が失われ、転写基板170を機能層174から剥離することができる（図13）。

[0055] 引き続き、機能層 174 をフォトリソグラフィーによって成形する。すなわち、機能層 174 上に図示しないレジストマスクを適宜形成し、ドライエッチングまたはウェットエッチングによってレジストマスクから露出した機能層 174 を除去し、その後レジストマスクを除去する。これにより、導電膜 160 上に第 1 の積層構造体 124 と第 2 の積層構造体 134 が形成される（図 14）。エッチングは、得られる第 1 の積層構造体 124 と第 2 の積層構造体 134 がテーパ形状を有するように行うことが好ましい。

[0056] 引き続き、導電膜 160 をフォトリソグラフィーによって成形する。すなわち、導電膜 160 上に第 1 の積層構造体 124 と第 2 の積層構造体 134 を覆うレジストマスク（図示しない）を適宜形成し、ドライエッチングまたはウェットエッチングによってレジストマスクから露出した導電膜 160 を除去し、その後レジストマスクを除去する。これにより、第 1 の積層構造体 124 と重なり、トランジスタ 114 との電氣的接続が維持された画素電極 122、および第 2 の積層構造体 134 と重なり、トランジスタ 114 を含む全ての画素回路から電氣的に分離した下部電極 132 が形成される（図 15）。

[0057] なお、図示しないが、第 1 の積層構造体 124 と第 2 の積層構造体 134 に逆テーパ形状を付与する場合には（図 8 参照。）、機能層 174 と導電膜 160 を貼り合わせる前に、転写基板 170 上で機能層 174 を成形してテーパ形状を有する第 1 の積層構造体 124 と第 2 の積層構造体 134 を形成する。また、転写基板 170 と基板 102 を貼り合わせる前に予め導電膜 160 をエッチングによって成形して画素電極 122 と下部電極 132 を形成する。その後、第 1 の積層構造体 124 と第 2 の積層構造体 134 をそれぞれ画素電極 122 と下部電極 132 に貼り合わせ、転写基板 170 を剥離すればよい。

[0058] 反射膜 136 を設ける場合には、第 1 の積層構造体 124 と第 2 の積層構造体 134 を覆うように反射膜 136 を設ける。反射膜 136 は、CVD 法またはスパッタリング法を適用して形成すればよい。その後、図示しないレ

ジストマスクの形成、エッチング、レジストマスクの除去を行うことで、第2の積層構造体134と重なる複数の反射膜136を形成することができる（図16）。あるいは、図17に示すように、導電膜160を成形する前に第1の積層構造体124、第2の積層構造体134、および導電膜160を覆うように反射膜136を設け、その後、レジストマスク178を形成し、レジストマスク178と第1の積層構造体124をマスクとして導電膜160と反射膜136を同時にまたは段階的にエッチング成形してもよい（図18）。エッチング条件（すなわち、サイドエッチングの程度）にも依存するが、この場合には、導電膜160の側面と反射膜136の側面は同一平面上に位置し、第1の積層構造体124の底面の辺と画素電極122の上面の辺が一致してもよい。

[0059] 引き続き、隔壁140を形成する。隔壁140は、感光性を有するアクリル樹脂、エポキシ樹脂、ポリイミド樹脂、ポリシロキサン樹脂などの樹脂をスピンコート法やインクジェット法、印刷法などを適用して形成し、その後フォトマスクを介した露光、焼成、現像を行って形成すればよい。隔壁140は、反射素子130の第2の積層構造体134と反射膜136を埋め込み、画素104の第1の積層構造体124の端部を覆うとともに、第1の積層構造体124の一部を露出するように形成される（図16）。

[0060] この後、スパッタリング法などを用いて共通電極126を形成し、さらに封止膜142が設けられる。色変換層154やカラーフィルタ、オーバーコート152は、対向基板150上に設けられ、その後、対向基板150と基板102を接着剤を用いて互いに固定することで、表示装置100を製造することができる（図5、図7）。共通電極126の形成とそれ以降の工程は、公知の方法や材料を用いて行うことができるため、詳細な説明は割愛する。

[0061] 上述した方法では、第1の積層構造体124と第2の積層構造体134は、転写基板170上に設けられた機能層174を基板102上に転写することで形成される。すなわち、上述した製造方法では1回の転写工程を含む。

しかしながら、複数の転写工程を行ってもよい。この場合には、図19に示すように、転写基板170上に剥離層172を形成し、その上に機能層174を形成する。機能層174の積層順は、基板102上における第1の積層構造体124と第2の積層構造体134に含まれる機能層の積層順と同一となる。また、転写工程を二回行うため、剥離層176を機能層174上に設けることが好ましい。

[0062] この後、機能層174を転写基板170とは異なる転写基板（以下、中継基板）180に貼り合わせる（図20）。さらに、転写基板170側からのレーザ光照射による剥離層172の分解、転写基板170の剥離を行い、中継基板上180に積層された機能層174が得られる（図21）。引き続き、機能層174を中継基板180と基板102で挟むように中継基板180と基板102を貼り合わせ、その後、LLO法を用いて中継基板180を剥離すればよい。また、第1の積層構造体124や第2の積層構造体134に逆テーパ形状を付与する場合には、中継基板180上の機能層174を成形してテーパ形状を形成し、その後、予め画素電極122と下部電極132が形成された基板102に中継基板180を貼り合わせればよい。この後の工程は上述した工程と同様であるので、説明は割愛する。

[0063] 本発明の実施形態の一つに係る製造方法では、画素104からの光取出し効率を向上させるための反射素子130は、画素104と同時に形成される。換言すると、反射素子130を設けるための新たな工程を別途追加する必要がない。このため、製造コストの増大を招くことなく、高い効率を有する表示装置や照明装置を製造することができる。

[0064] 本発明の実施形態として上述した各実施形態は、相互に矛盾しない限りにおいて、適宜組み合わせて実施することができる。また、各実施形態の表示装置を基にして、当業者が適宜構成要素の追加、削除もしくは設計変更を行ったもの、又は、工程の追加、省略もしくは条件変更を行ったものも、本発明の要旨を備えている限り、本発明の範囲に含まれる。

[0065] 上述した各実施形態の態様によりもたらされる作用効果とは異なる他の作

用効果であっても、本明細書の記載から明らかなもの、又は、当業者において容易に予測し得るものについては、当然に本発明によりもたらされるものと解される。

符号の説明

[0066] 100：表示装置、102：基板、104：画素、104-1：画素、104-2：画素、104-3：画素、106：走査線駆動回路、108：信号線駆動回路、110：端子、112：アンダーコート、114：トランジスタ、116：平坦化膜、118：保護絶縁膜、120：発光素子、121-1：機能層、122：画素電極、123：導電性接着層、124：第1の積層構造体、124-1：機能層、124-2：機能層、124-3：機能層、124-4：機能層、124-5：機能層、126：共通電極、130：反
射素子、132：下部電極、134：第2の積層構造体、134-1：機能層、134-2：機能層、134-3：機能層、134-4：機能層、134-5：機能層、136：反射膜、140：隔壁、142：封止膜、150：対向基板、152：オーバーコート、154：色変換層、154-1：色変換層、154-2：色変換層、158：遮光膜、160：導電膜、170：転写基板、172：剥離層、174：機能層、174-1：機能層、174-2：機能層、174-3：機能層、174-4：機能層、174-5：機能層、176：剥離層、178：レジストマスク、180：中継基板、200：表示装置

請求の範囲

- [請求項1] 基板、および
- 前記基板上に位置する複数の画素と少なくとも一つの反射素子を備え、
- 前記複数の画素の各々は、
- 画素回路、ならびに
- 前記画素回路と電氣的に接続される画素電極、前記画素電極上の第1の積層構造体、および前記第1の積層構造体上の共通電極を有する発光素子を有し、
- 前記少なくとも一つの反射素子は、
- 下部電極、
- 前記下部電極上の第2の積層構造体、および
- 前記第2の積層構造体と重なる反射膜を有し、
- 前記第1の積層構造体および前記第2の積層構造体の各々は、複数の無機半導体層を含む、表示装置。
- [請求項2] 前記少なくとも一つの反射素子は、電氣的に浮遊する、請求項1に記載の表示装置。
- [請求項3] 前記少なくとも一つの反射素子は複数の反射素子を含み、
- 前記複数の画素と前記複数の反射素子は、全体としてマトリクス形状に配置される、請求項1に記載の表示装置。
- [請求項4] 前記マトリクス形状の行方向または列方向において、前記複数の画素と前記複数の反射素子は、互いに交互する、請求項3に記載の表示装置。
- [請求項5] 前記マトリクス形状の行方向または列方向において、複数の前記画素が隣接する二つの前記反射素子に挟まれる、請求項3に記載の表示装置。
- [請求項6] 前記少なくとも一つの反射素子は、前記複数の画素の一つまたは二つ以上を囲む開口を有する、請求項1に記載の表示装置。

- [請求項7] 前記反射膜は、隔壁を介して前記共通電極から離隔する、請求項1に記載の表示装置。
- [請求項8] 前記隔壁は、前記少なくとも一つの反射素子の前記反射膜と前記第2の積層構造体を埋め込み、前記複数の画素の前記第1の積層構造体の端部を覆う、請求項7に記載の表示装置。
- [請求項9] 前記第1の積層構造体と前記第2の積層構造体の幅は、前記基板からの距離が増大するに従って減少する、請求項1に記載の表示装置。
- [請求項10] 前記第1の積層構造体と前記第2の積層構造体は、ガリウム系材料を含む、請求項1に記載の表示装置。
- [請求項11] 基板上に複数の画素回路を形成すること、
前記複数の画素回路上に、複数の開口を有する平坦化膜を形成すること、
前記平坦化膜上に、前記複数の開口を介して前記複数の画素回路と電氣的に接続される導電膜を形成すること、
第1の転写基板上に位置し、複数の無機半導体層を含む積層体を前記導電膜に貼り合わせること、
前記第1の転写基板を剥離すること、
前記積層体を成形して複数の第1の積層構造体と少なくとも一つの第2の積層構造体を形成すること、
前記導電膜を成形することで、
前記複数の第1の積層構造体とそれぞれ重なり、前記複数の画素回路とそれぞれ電氣的に接続される複数の画素電極、および
前記少なくとも一つの第2の積層構造体と重なり、前記複数の画素回路のいずれとも電氣的に分離される下部電極を形成すること、
前記少なくとも一つの第2の積層構造体と重なる反射膜を形成すること、
前記少なくとも一つの第2の積層構造体と前記反射膜を埋め込み、前記複数の第1の積層構造体の端部を覆う隔壁を形成すること、なら

びに

前記複数の第1の積層構造体と前記少なくとも一つの第2の積層構造体の上に、前記第1の積層構造体と電氣的に接続され、前記反射膜から離隔する共通電極を形成することを含む、表示装置の製造方法。

[請求項12]

前記基板はガラス基板または石英基板であり、

前記第1の転写基板は、ガラス基板、単結晶シリコン基板、または単結晶サファイア基板である、請求項11に記載の製造方法。

[請求項13]

前記第1の転写基板の剥離の前に、前記第1の転写基板を介して前記積層体にレーザ光を照射することをさらに含む、請求項11に記載の製造方法。

[請求項14]

前記積層体の成形は、前記基板からの距離が増大するに従って前記複数の第1の積層構造体と前記少なくとも一つの第2の積層構造体の幅が減少するように行われる、請求項11に記載の製造方法。

[請求項15]

前記少なくとも一つの第2の積層構造体は複数の第2の積層構造体を含み、

前記積層体の成形は、前記複数の第1の積層構造体と前記複数の第2の積層構造体が全体としてマトリクス形状に配置されるように行われる、請求項11に記載の製造方法。

[請求項16]

前記積層体の成形は、前記マトリクス形状の行または列方向において、前記複数の第1の積層構造体と前記複数の第2の積層構造体が交互するように行われる、請求項15に記載の製造方法。

[請求項17]

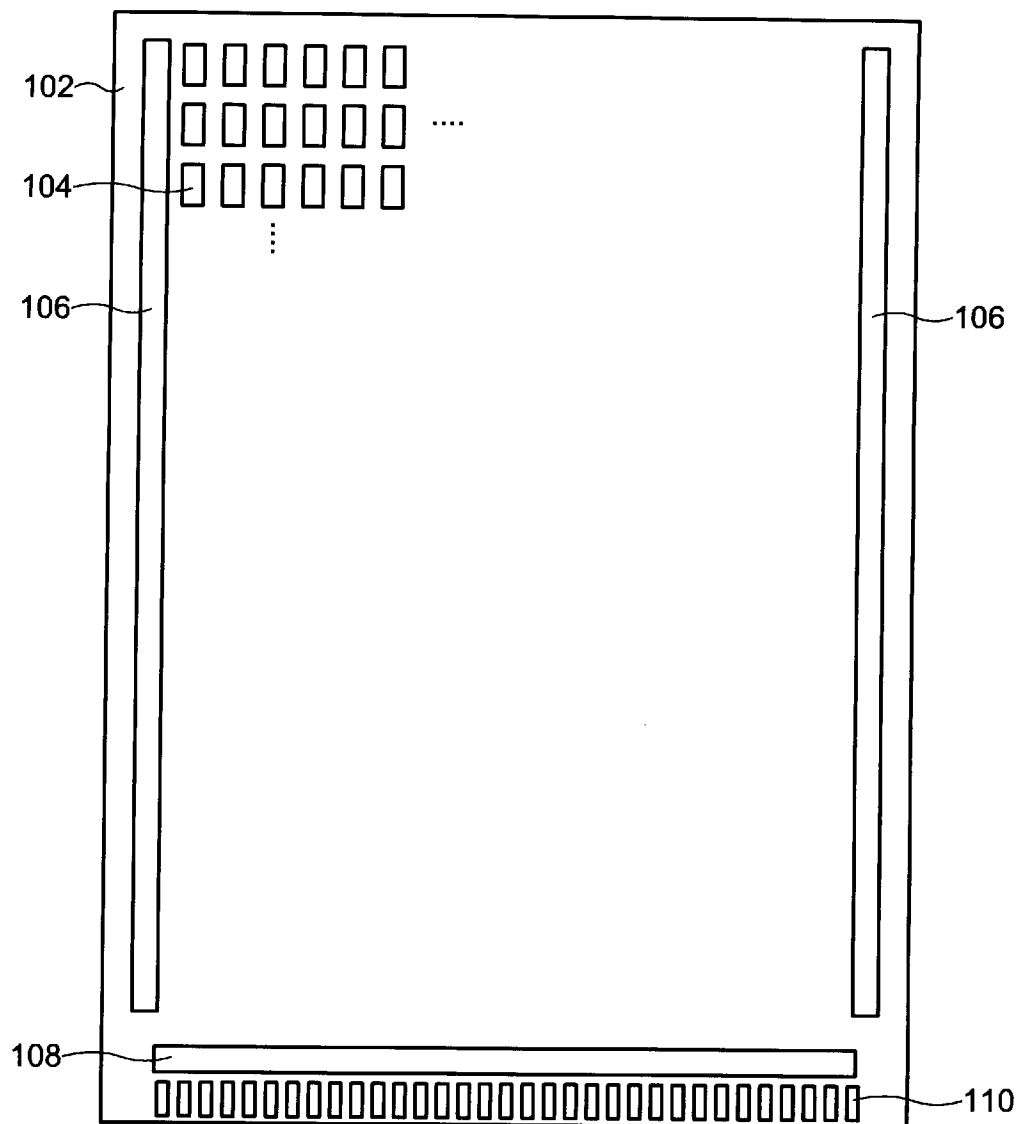
前記積層体の成形は、前記マトリクス形状の行方向または列方向において、前記複数の第1の積層構造体から選択される二つ以上の前記第1の積層構造体が隣接する二つの前記第2の積層構造体に挟まれるように行われる、請求項15に記載の製造方法。

[請求項18]

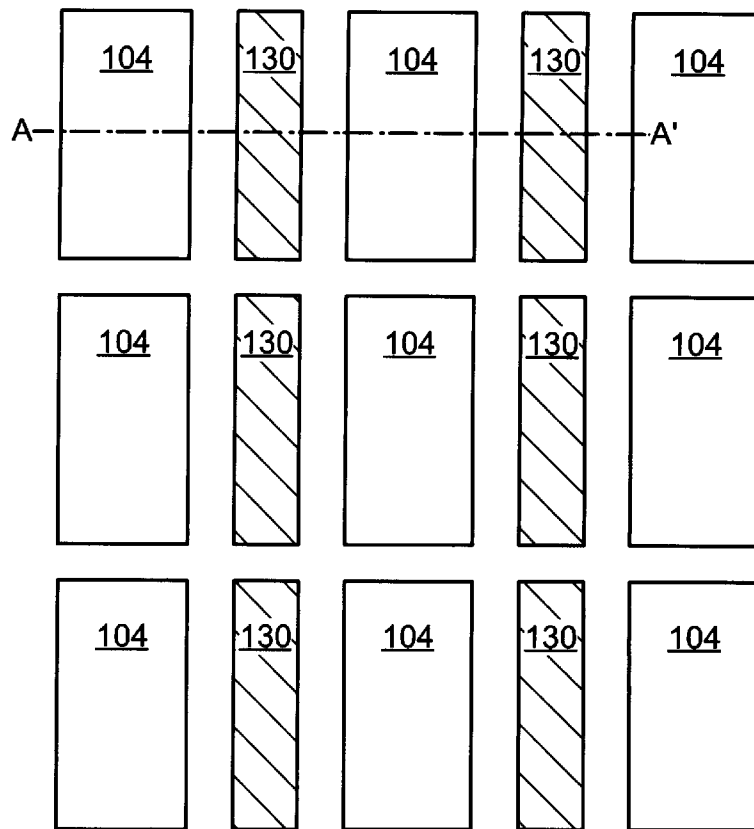
前記積層体の成形は、前記少なくとも一つの第2の積層構造体が前記複数の第1の積層体の少なくとも一つを囲む開口を有するように行われる、請求項11に記載の製造方法。

- [請求項19] 第2の転写基板に前記積層体を形成すること、および
 前記積層体を前記第2の転写基板から前記第1の転写基板に転写する
 ことをさらに含む、請求項11に記載の製造方法。
- [請求項20] 前記第1の積層構造体と前記少なくとも一つの第2の積層構造体は
 、ガリウム系材料を含む、請求項11に記載の製造方法。

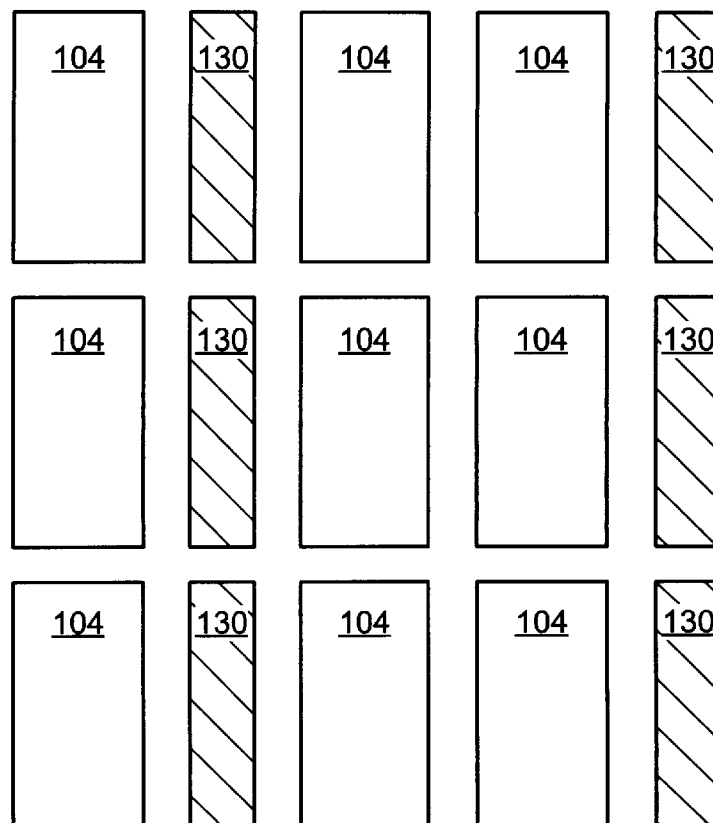
[図1]

100

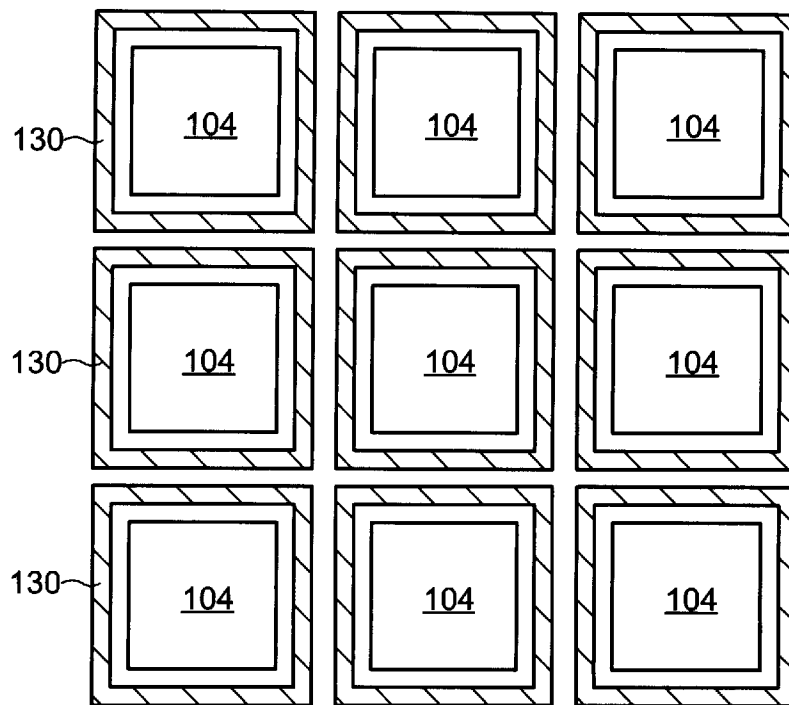
[図2A]



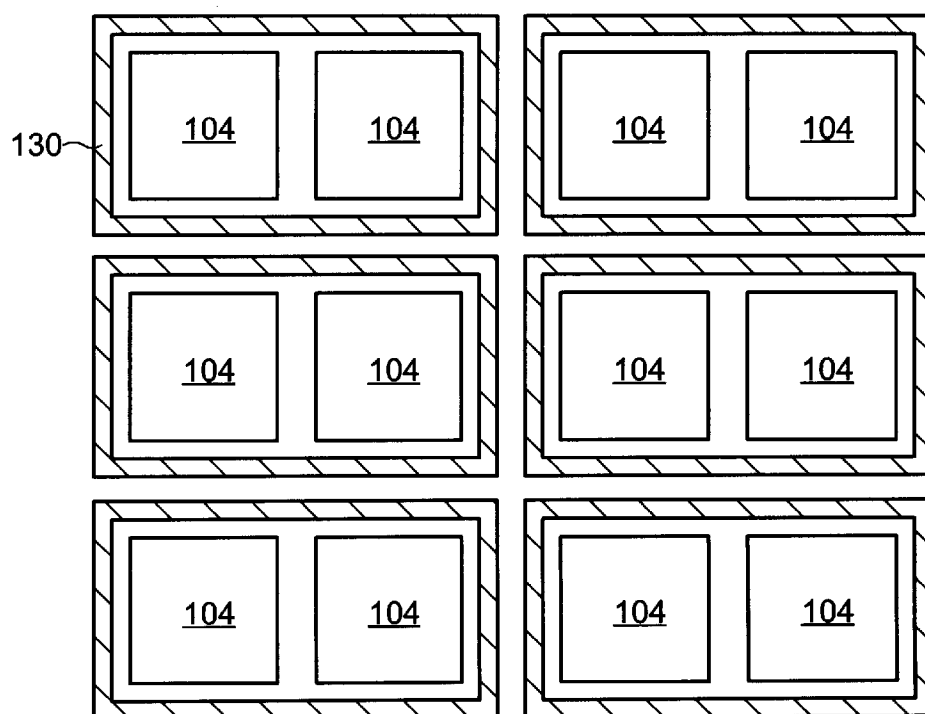
[図2B]



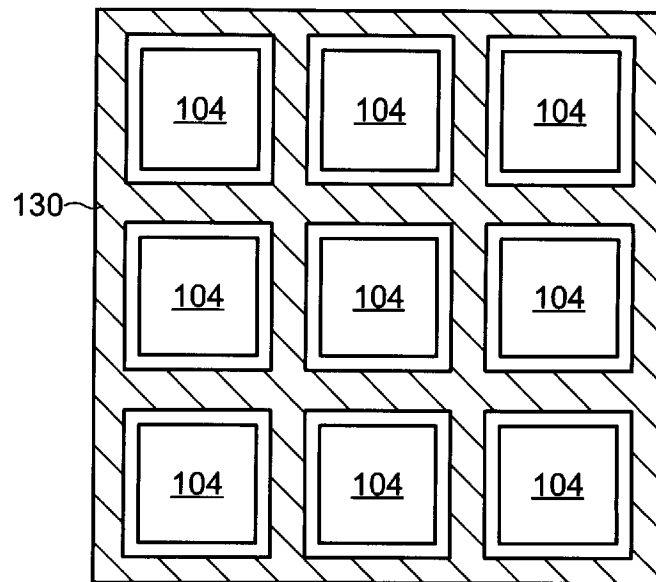
[図3A]



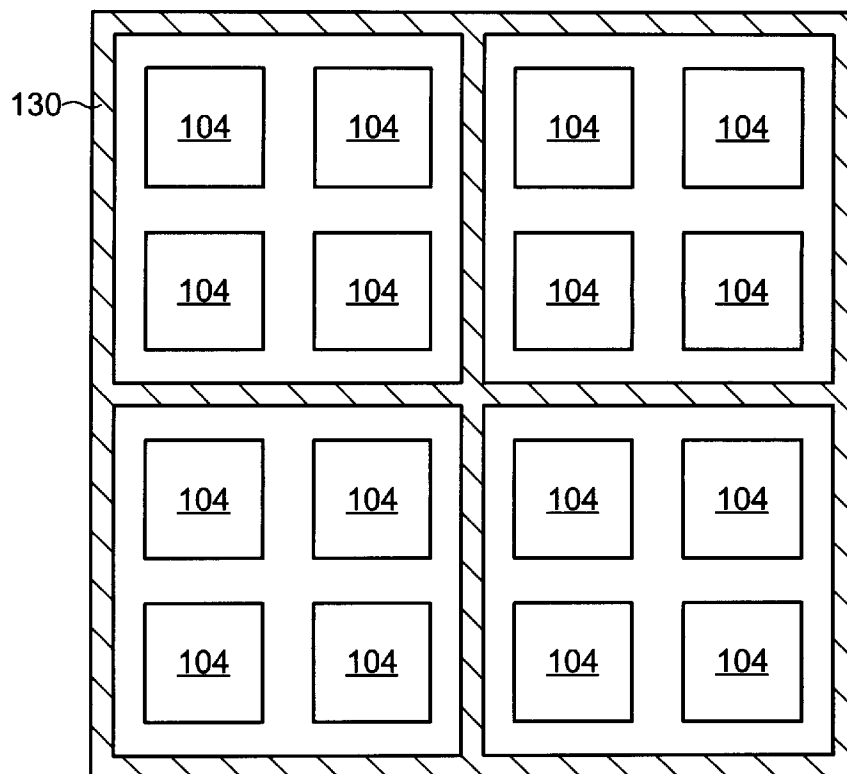
[図3B]



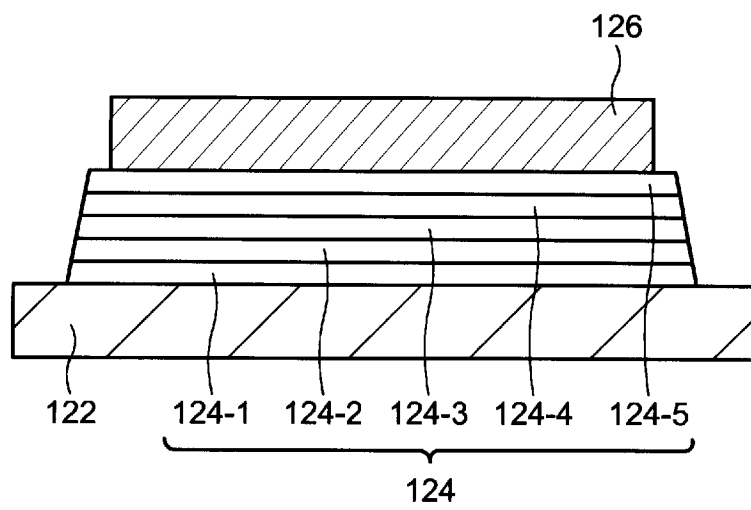
[図4A]



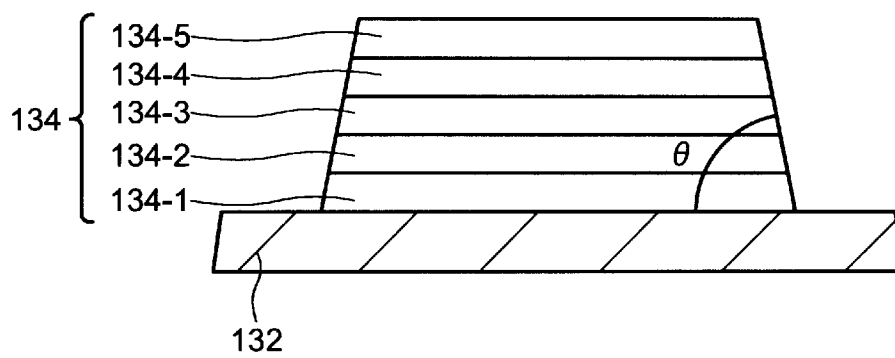
[図4B]



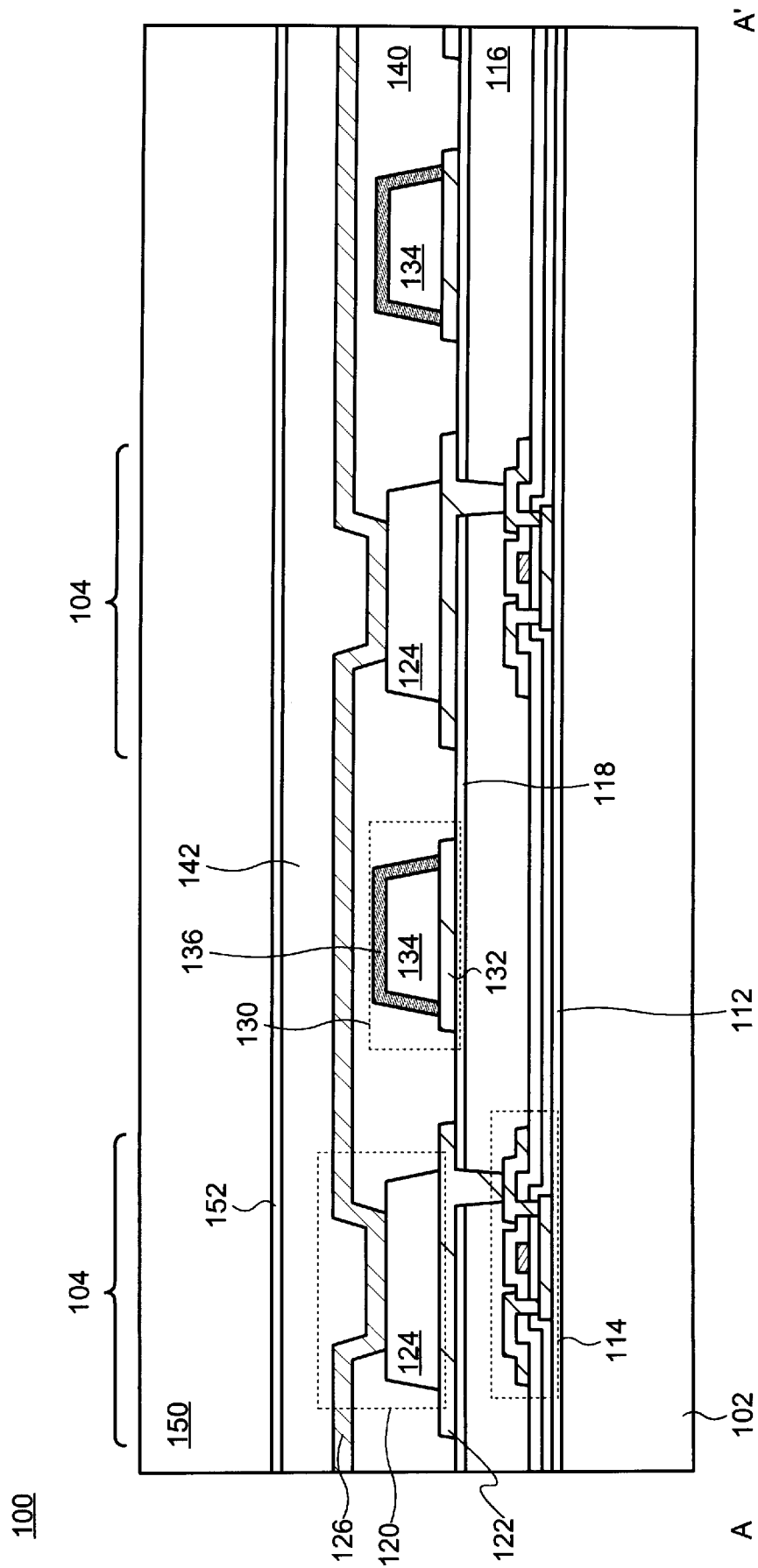
[図6A]

120

[図6B]

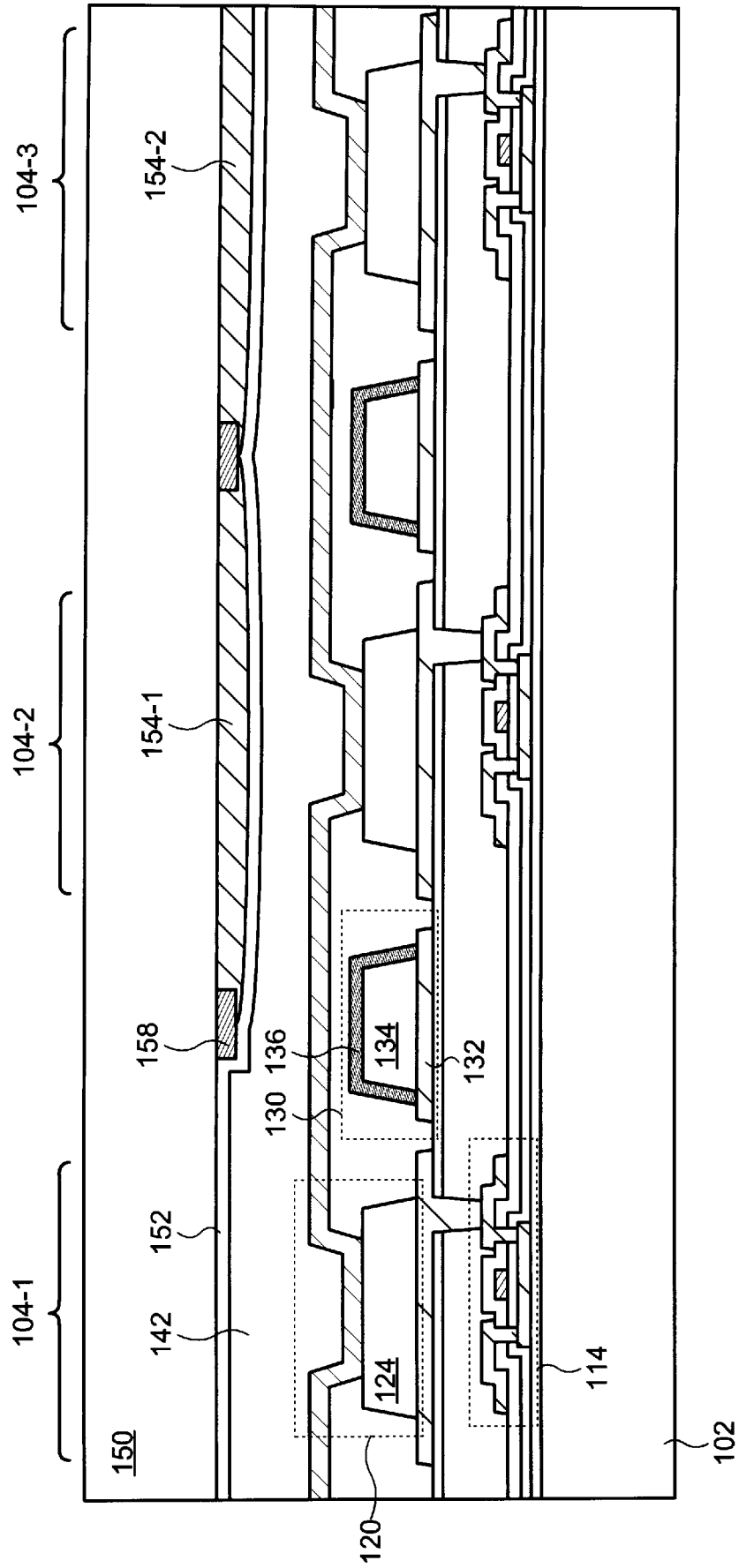
130

[図7]

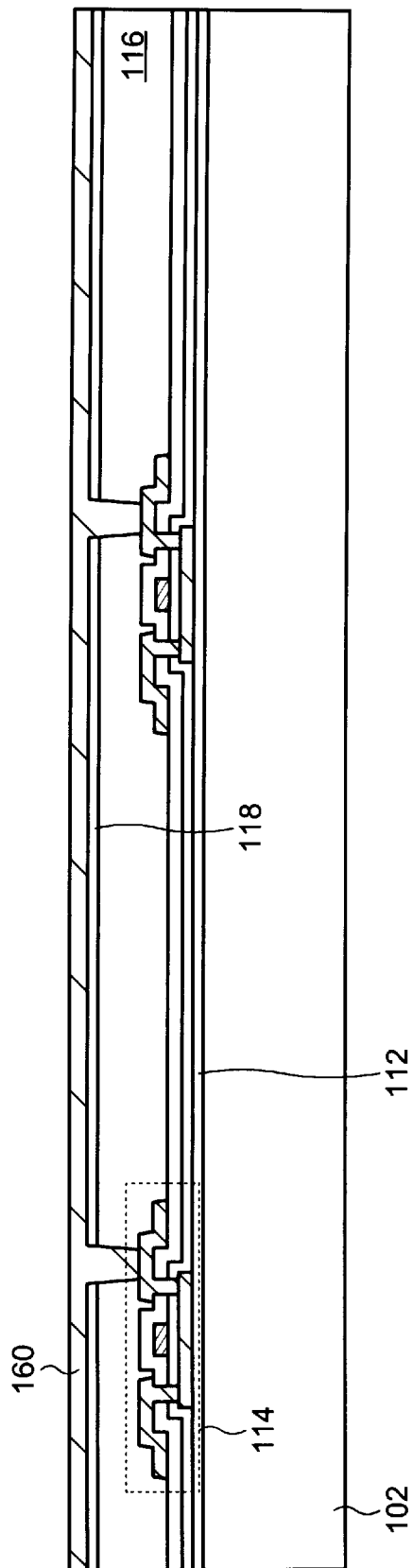


[図9]

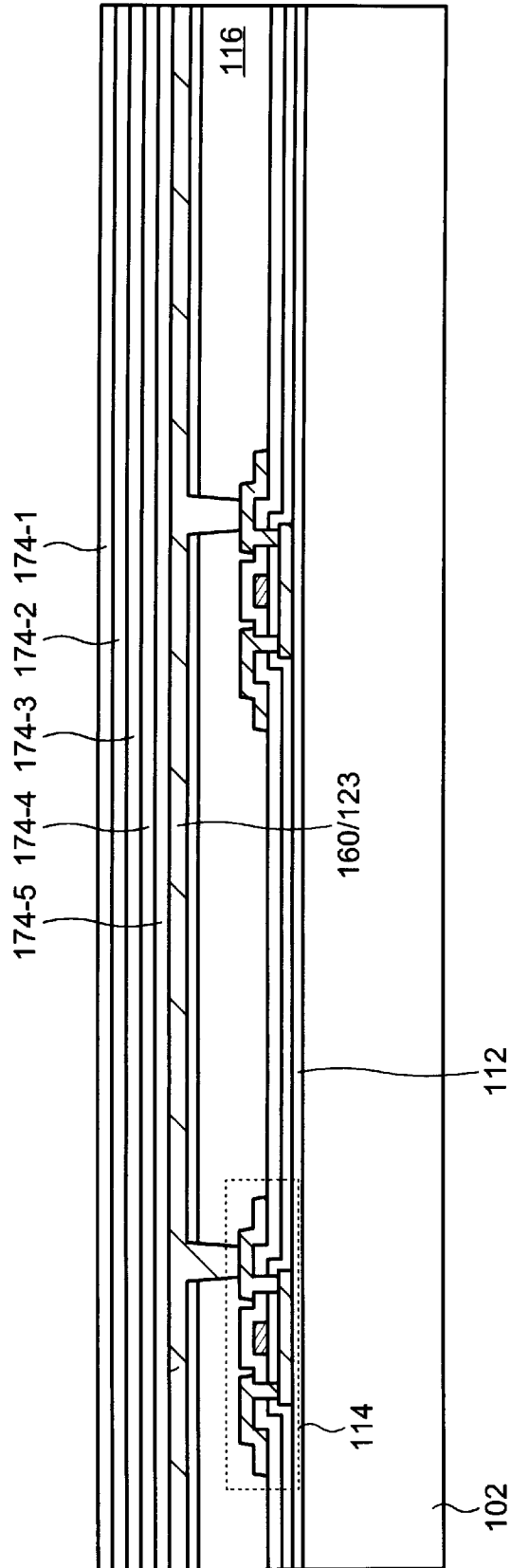
200



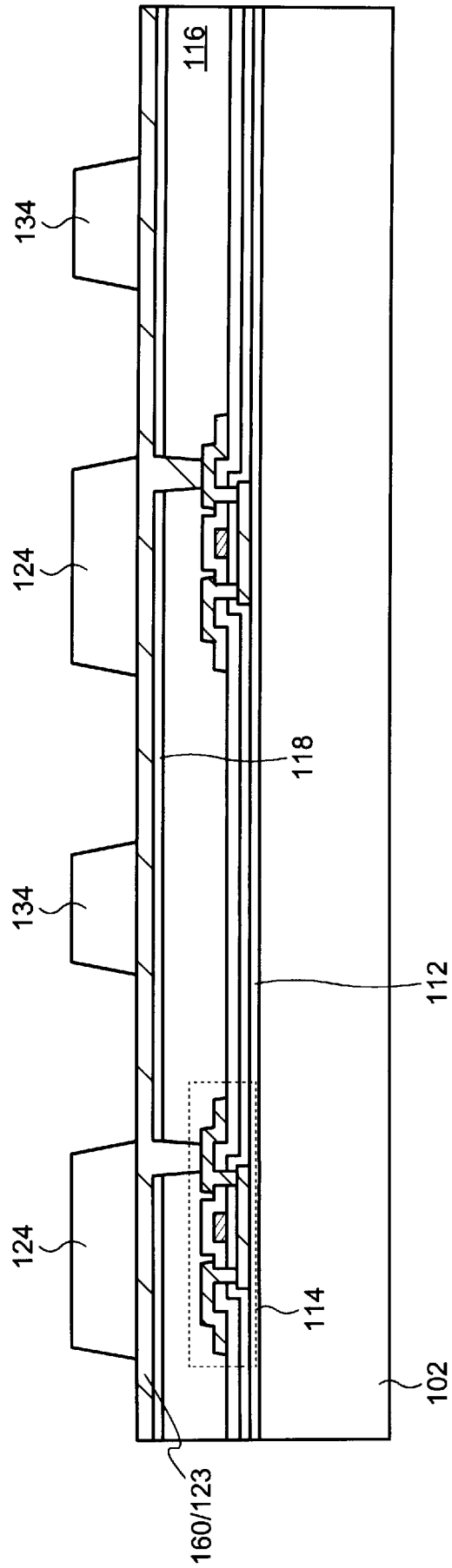
[図10]



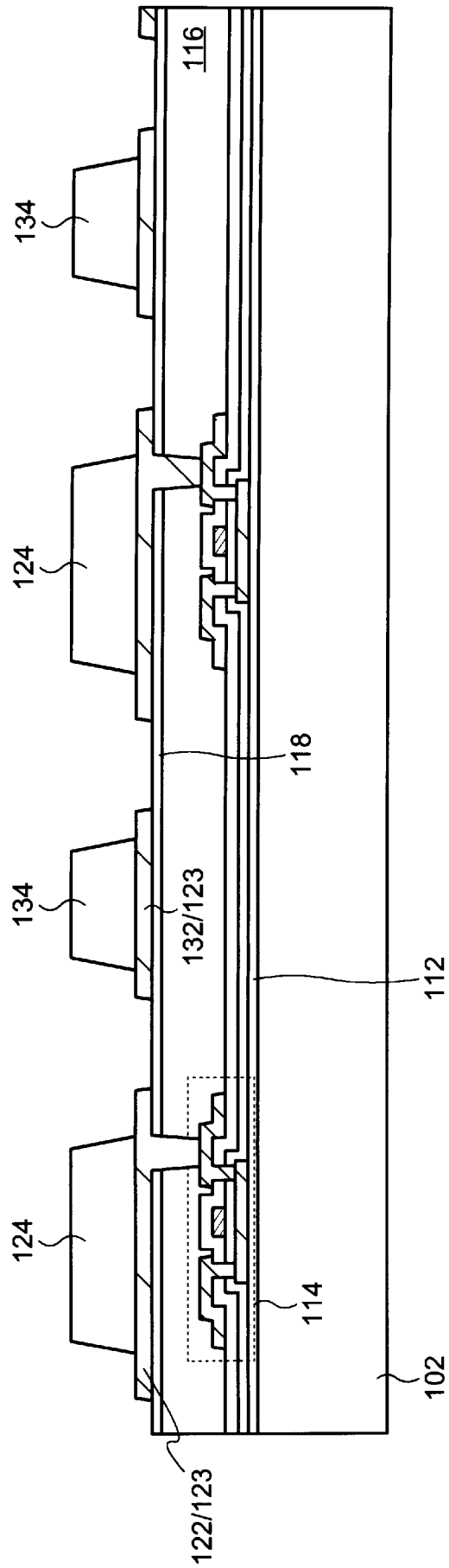
[図13]



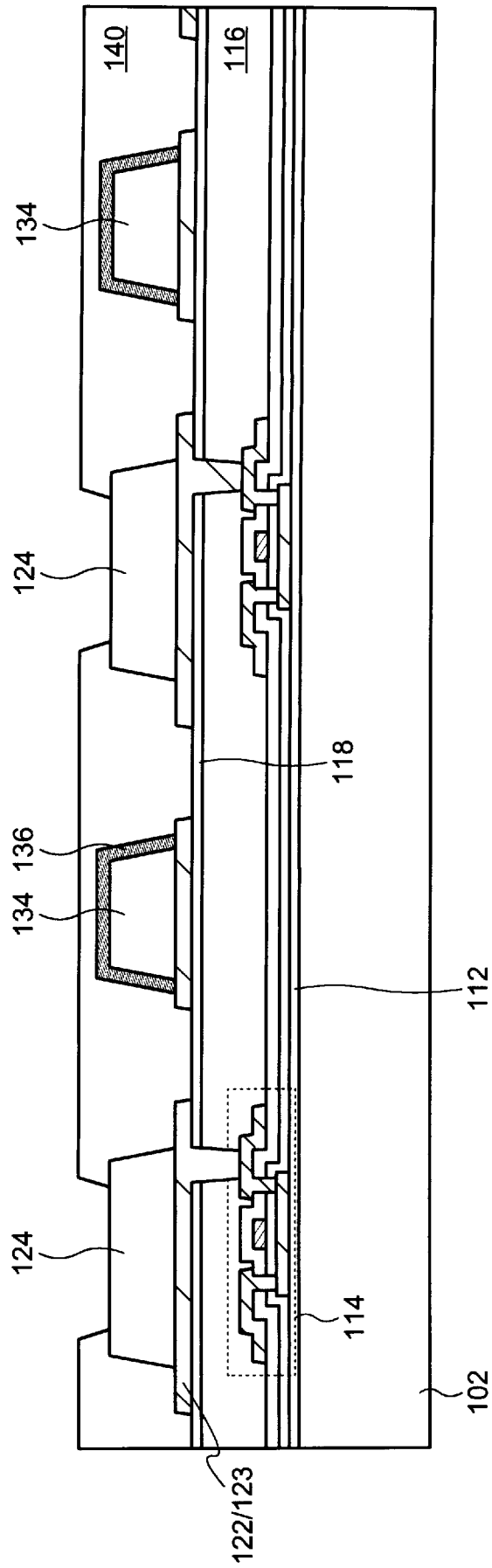
[図14]



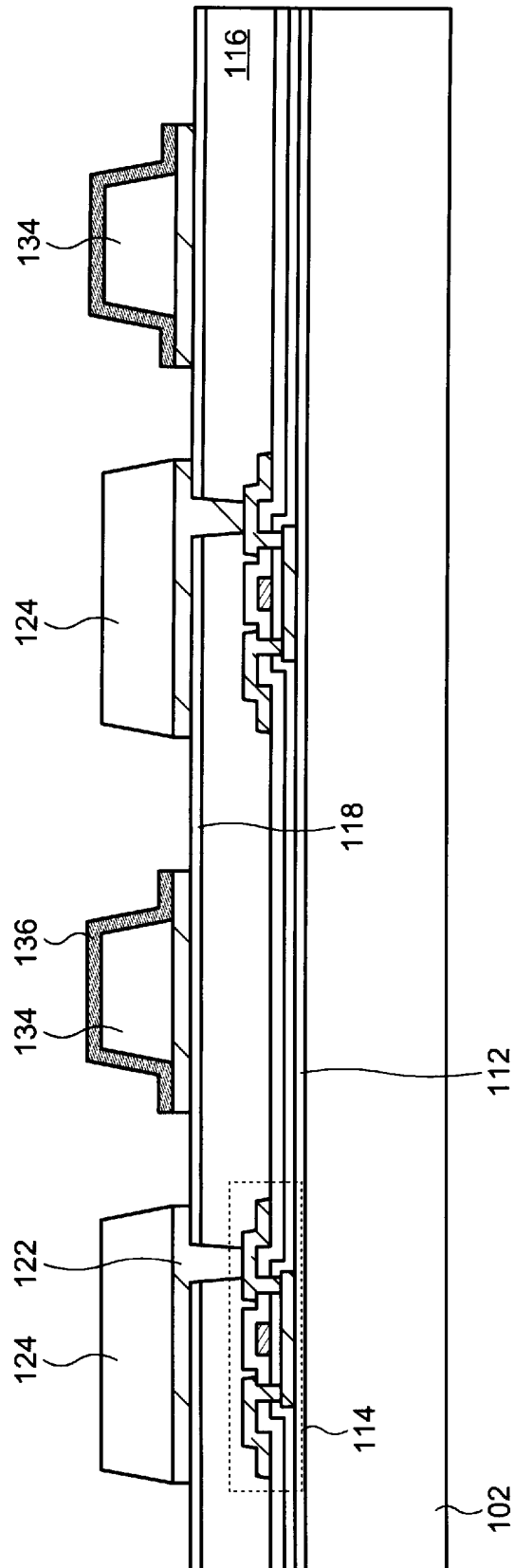
[図15]



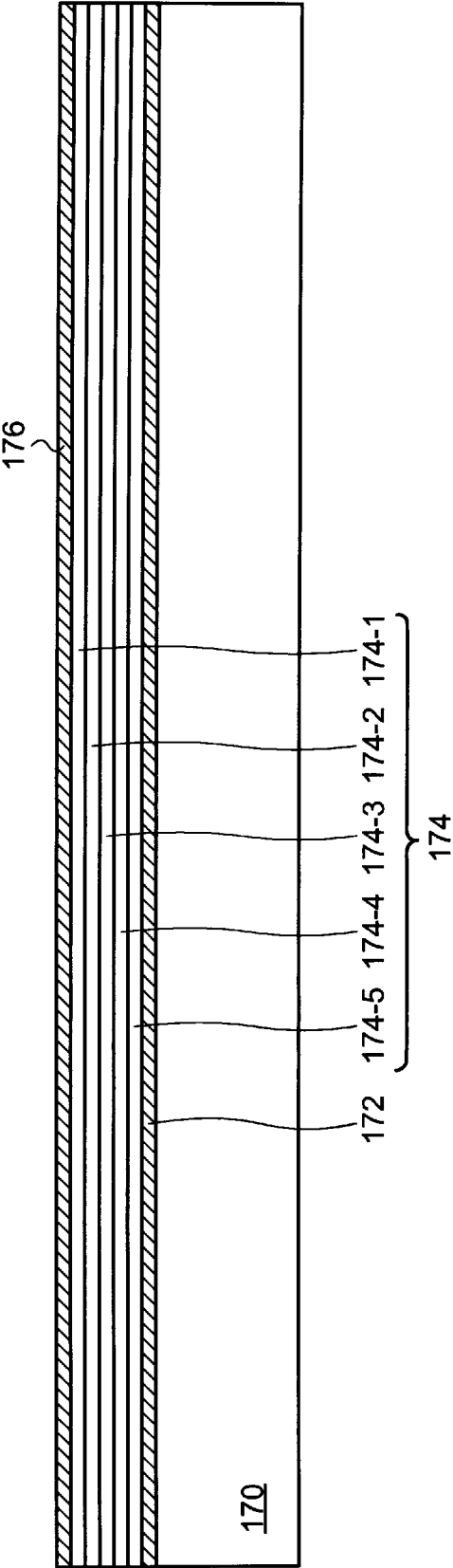
[図16]



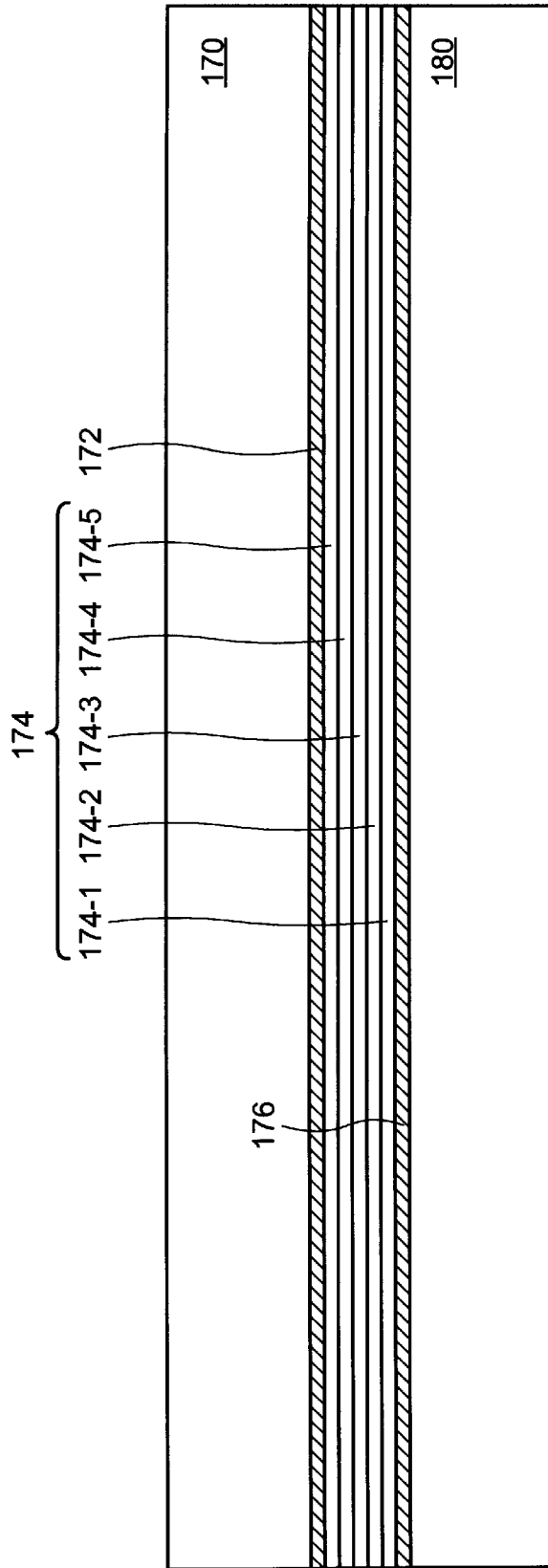
[図18]



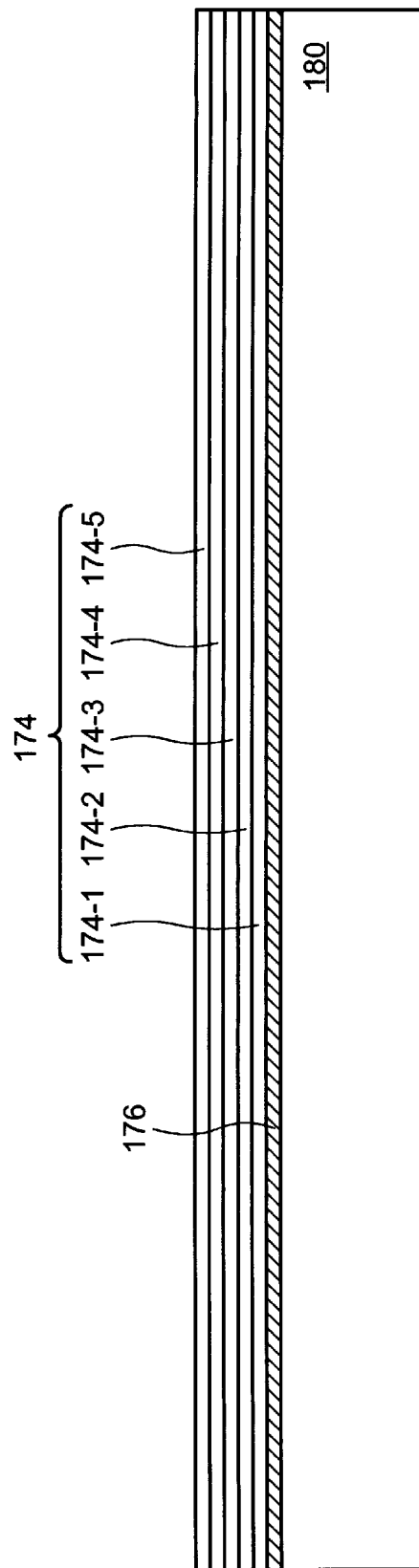
[図19]



[図20]



[図21]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2023/019137

A. CLASSIFICATION OF SUBJECT MATTER

G09F 9/00(2006.01)i; **G09F 9/30**(2006.01)i; **G09F 9/33**(2006.01)i; **H01L 33/00**(2010.01)i; **H01L 33/60**(2010.01)i; **H01L 33/62**(2010.01)i; **H05B 33/10**(2006.01)i; **H05B 33/12**(2006.01)i; **H05B 33/14**(2006.01)i; **H05B 33/22**(2006.01)i; **H05B 33/26**(2006.01)i; **H05B 33/28**(2006.01)i; **H10K 59/00**(2023.01)i

FI: G09F9/33; G09F9/00 338; G09F9/30 310; G09F9/30 338; G09F9/30 349D; G09F9/30 349Z; H01L33/00 L; H01L33/60; H01L33/62; H05B33/10; H05B33/12 B; H05B33/14 Z; H05B33/22 Z; H05B33/26 Z; H05B33/28; H10K59/00

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G09F9/00-9/46; H01L25/00-25/07; H01L25/10-25/11; H01L25/16-25/18; H01L33/00-33/64; H05B33/00-33/28; H05B44/00; H05B45/60; H10K50/00-99/00

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996
Published unexamined utility model applications of Japan 1971-2023
Registered utility model specifications of Japan 1996-2023
Published registered utility model applications of Japan 1994-2023

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2011-159812 A (PANASONIC ELECTRIC WORKS CO., LTD.) 18 August 2011 (2011-08-18) entire text, all drawings	1-20
A	JP 6-224469 A (KYOCERA CORP.) 12 August 1994 (1994-08-12) entire text, all drawings	1-20
A	WO 2014/087938 A1 (CITIZEN HOLDINGS CO., LTD.) 12 June 2014 (2014-06-12) entire text, all drawings	1-20
A	WO 2020/115851 A1 (SAKAI DISPLAY PRODUCTS CORP.) 11 June 2020 (2020-06-11) entire text, all drawings	1-20
A	US 2019/0305055 A1 (SAMSUNG DISPLAY CO., LTD.) 03 October 2019 (2019-10-03) entire text, all drawings	1-20

☒ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance
“E” earlier application or patent but published on or after the international filing date
“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
“O” document referring to an oral disclosure, use, exhibition or other means
“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
“&” document member of the same patent family

Date of the actual completion of the international search

29 June 2023

Date of mailing of the international search report

11 July 2023

Name and mailing address of the ISA/JP

**Japan Patent Office (ISA/JP)
3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915
Japan**

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2023/019137

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	KR 10-2019-0031743 A (FOUNDATION OF SOONGSIL UNIVERSITY-INDUSTRY COOPERATION) 27 March 2019 (2019-03-27) entire text, all drawings	1-20
A	JP 2014-42074 A (KOITO MFG. CO., LTD.) 06 March 2014 (2014-03-06) entire text, all drawings	1-20

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/JP2023/019137

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
JP	2011-159812	A	18 August 2011	(Family: none)	
JP	6-224469	A	12 August 1994	(Family: none)	
WO	2014/087938	A1	12 June 2014	US 2015/0316215 A1	
				entire text, all drawings	
				EP 2927970 A1	
				CN 104823290 A	
WO	2020/115851	A1	11 June 2020	US 2022/0028841 A1	
				entire text, all drawings	
US	2019/0305055	A1	03 October 2019	KR 10-2019-0114064 A	
				entire text, all drawings	
KR	10-2019-0031743	A	27 March 2019	(Family: none)	
JP	2014-42074	A	06 March 2014	(Family: none)	

A. 発明の属する分野の分類（国際特許分類（IPC））

G09F 9/00(2006.01)i; G09F 9/30(2006.01)i; G09F 9/33(2006.01)i; H01L 33/00(2010.01)i;
H01L 33/60(2010.01)i; H01L 33/62(2010.01)i; H05B 33/10(2006.01)i; H05B 33/12(2006.01)i;
H05B 33/14(2006.01)i; H05B 33/22(2006.01)i; H05B 33/26(2006.01)i; H05B 33/28(2006.01)i;
H10K 59/00(2023.01)i
FI: G09F9/33; G09F9/00 338; G09F9/30 310; G09F9/30 338; G09F9/30 349D; G09F9/30 349Z; H01L33/00 L;
H01L33/60; H01L33/62; H05B33/10; H05B33/12 B; H05B33/14 Z; H05B33/22 Z; H05B33/26 Z; H05B33/28;
H10K59/00

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（IPC））

G09F9/00-9/46; H01L25/00-25/07; H01L25/10-25/11; H01L25/16-25/18; H01L33/00-33/64; H05B33/00-33/28;
H05B44/00; H05B45/60; H10K50/00-99/00

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922 - 1996年
日本国公開実用新案公報	1971 - 2023年
日本国実用新案登録公報	1996 - 2023年
日本国登録実用新案公報	1994 - 2023年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2011-159812 A（パナソニック電気株式会社）18.08.2011（2011 - 08 - 18） 全文，全図	1-20
A	JP 6-224469 A（京セラ株式会社）12.08.1994（1994 - 08 - 12） 全文，全図	1-20
A	WO 2014/087938 A1（シチズンホールディングス株式会社）12.06.2014（2014 - 06 - 12） 全文，全図	1-20
A	WO 2020/115851 A1（堺ディスプレイプロダクト株式会社）11.06.2020（2020 - 06 - 11） 全文，全図	1-20

☒ C欄の続きにも文献が列挙されている。☒ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

“A” 特に関連のある文献ではなく、一般的な技術水準を示すもの
“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
“L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
“O” 口頭による開示、使用、展示等に言及する文献
“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献

“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの
“X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
“Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
“&” 同一パテントファミリー文献

国際調査を完了した日

29.06.2023

国際調査報告の発送日

11.07.2023

名称及びあて先

日本国特許庁(ISA/JP)
〒100-8915
日本国
東京都千代田区霞が関三丁目4番3号

権限のある職員（特許庁審査官）

石本 努 2I 8354

電話番号 03-3581-1101 内線 3273

C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	US 2019/0305055 A1 (SAMSUNG DISPLAY CO., LTD.) 03.10.2019 (2019 - 10 - 03) 全文, 全図	1-20
A	KR 10-2019-0031743 A (FOUNDATION OF SOONGSIL UNIVERSITY-INDUSTRY COOPERATION) 27.03.2019 (2019 - 03 - 27) 全文, 全図	1-20
A	JP 2014-42074 A (株式会社小糸製作所) 06.03.2014 (2014 - 03 - 06) 全文, 全図	1-20

国際調査報告
 パテントファミリーに関する情報

国際出願番号

PCT/JP2023/019137

引用文献			公表日	パテントファミリー文献	公表日
JP	2011-159812	A	18.08.2011	(ファミリーなし)	
JP	6-224469	A	12.08.1994	(ファミリーなし)	
WO	2014/087938	A1	12.06.2014	US 2015/0316215	A1
				全文, 全図	
				EP 2927970	A1
				CN 104823290	A
WO	2020/115851	A1	11.06.2020	US 2022/0028841	A1
				全文, 全図	
US	2019/0305055	A1	03.10.2019	KR 10-2019-0114064	A
				全文, 全図	
KR	10-2019-0031743	A	27.03.2019	(ファミリーなし)	
JP	2014-42074	A	06.03.2014	(ファミリーなし)	