

申請日期：90.5.25

案號：9011-679

類別：H01/822
公告本

(以上各欄由本局填註)

發明專利說明書

516184

一、 發明名稱	中文	用於改良敏感度的CMOS主動像素
	英文	CMOS active pixel for improving sensitivity
二、 發明人	姓名 (中文)	1. 李瑞圭 2. 閔大晟
	姓名 (英文)	1. LEE, Seo Kyu 2. MIN, Dae Sung
	國籍	1. 南韓 2. 南韓
	住、居所	1. 韓國漢城特別市江南區開浦洞開浦-住公公寓608-1-5 2. 韓國大田廣域市西區屯山洞水晶鎮7-801
三、 申請人	姓名 (名稱) (中文)	1. 像素增股份有限公司
	姓名 (名稱) (英文)	1. PIXELPLUS Co., Ltd
	國籍	1. 南韓
	住、居所 (事務所)	1. 韓國京畿道水原市八達區仁溪洞1017番地京畿企業 B/D 605
	代表人 姓名 (中文)	1. 李瑞圭
代表人 姓名 (英文)	1. LEE, Seo Kyu	



本案已向

國(地區)申請專利	申請日期	案號	主張優先權
南韓 KR	2000/06/20	10-2000-0033924	無
南韓 KR	2001/03/29	10-2001-0016400	無

有關微生物已寄存於

寄存日期

寄存號碼

無



五、發明說明 (1)

發明背景

1. 發明領域

本發明之發明領域係有關於一影像感測器，尤其是一互補金屬半導體(CMOS)影像感測器的像素結構。

2. 相關技術說明

一般，一影像感測器攝入影像，其方式為使用一摻雜的半導體元件，此元件的特性為對於各類型的外部電磁能(例如，光)可以產生感應。從自然界之各個物體所發射出來的光均具有一如波長等的特徵能量。影像感測器的像素感測從該物體發出的光，且將該光能值轉換成電能值。即影像感測器的像素產生以電能以回應從該物體發射之光能等。

圖1表示依據一傳統之3電晶體CMOS主動像素之光二極體的截面圖及其相關電路。依據傳統3電晶體CMOS主動像素，一形成該光二極體之側接點的 N^+ 型摻雜層11與 N^+ 型漂浮擴散層13接觸。因此，光二極體的電容實際上等於分別由 N^+ 型摻雜層11及 N^+ 型漂浮擴散層13所提供之電容的加總。因此，使用傳統之3電晶體CMOS主動像素的影像感測器其敏感度相當差。為了克服此3電晶體CMOS主動像素的缺點，已發展出一種4電晶體CMOS主動像素。

圖2示依據傳統4電晶體CMOS主動像素之光二極體的截面，及其相關的電路。在傳統的摻雜電晶體CMOS主動像素，使用傳送電晶體35以去除雜訊。由傳送控制信號TX控



五、發明說明 (2)

制該傳送電晶體35。一形成側接點的 N^+ 型摻雜劑從該一 N^+ 型漂浮擴散層23上分開。結果，傳統的4電晶體CMOS主動像素提供一具有高敏感度及高品質的影像感測器。但是，由於其他如傳送電晶體35的額外元件，該傳統4電晶體CMOS主動像素具有一減少的光接收區。

總言之，兩種傳統之CMOS主動像素具有下列問題：即傳統的接觸電晶體CMOS主動像素敏感度相當的差。該傳統4電晶體CMOS主動像素的光接收區將減少。

發明概述

本發明的目的係解決上述說明問題。尤其是，本發明的目的係提供一CMOS主動像素，其具有高敏感度，而使得光接收區域的減少量達到最小。

為了解決上述說明的問題，本發明提供位在半導體基體上的CMOS主動像素。依據本發明的設計理念，該CMOS主動像素包含一漂浮擴散層，一光二極體，一重設電路及一輸出電路。該漂浮擴散層摻雜有具有第一摻雜型態的摻雜劑，且接收一信號電荷。該光二極體產生信號電荷，且傳送該信號電荷到該漂浮擴散層。該光二極體有一第一摻雜型態的下二極體摻雜層，及第二摻雜型態的下二極體摻雜層。該第二摻雜型態之摻雜劑的極性與第一摻雜型態的摻雜劑的極性相反。該上二極體摻雜層位在該下二極體摻雜層上。當作用一控制信號時，該重設電路控制該漂浮擴散層的電壓到一重設電壓位準。該輸出電路產生一對應該漂

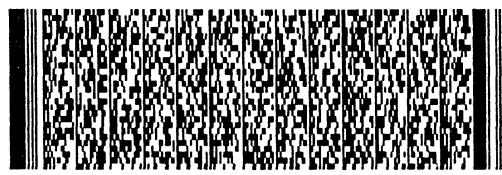


五、發明說明 (3)

浮擴散層之電壓位準的信號。在該像素的初始狀態中，在此例子中，該下二極體摻雜層的電位能量位準高於該漂浮擴散層的電位能量。最好該下二極體摻雜層的摻雜濃度低於該漂浮擴散層的摻雜濃度。

依據本發明之另一設計理念，位在該半導體基體上的CMOS主動像素包含一漂浮擴散層，一光二極體，一重設電路及一輸出電路。該漂浮擴散層摻雜一具有第一摻雜型態的摻雜劑，且接收該信號電荷。該光二極體產生一信號電荷，且傳送該信號電荷到該漂浮擴散層中。該光二極體具有一第一及第二下二極體摻雜層，各下二極體摻雜層為一第一摻雜型態，且具有第二摻雜型態的上二極體摻雜層。該第一摻雜型態之摻雜劑的極性與該第一摻雜型態的極性相反。該上二極體摻雜層位在該第一及第二下二極體摻雜層上。該第一下二極體摻雜層位在該漂浮擴散層及該第二下二極體摻雜層之間。當作用一控制信號時，該重設電路控制該漂浮擴散層的電壓。該輸出電路產生對應該漂浮擴散層之電壓位準的輸出信號。在此例子中，在該像素的初始狀態時，該第一下二極體摻雜層的電位能量高於該漂浮擴散層的電位能量。在該像素的初始狀態中，該第二下二極體摻雜層的電位能量高於該第一下二極體摻雜層的電位能量。最好該第一下二極體摻雜層的摻雜濃度低於該漂浮擴散層的摻雜濃度。而且，該第二下二極體摻雜層的摻雜濃度低於該第一下二極體摻雜層的摻雜濃度。

依據本發明的另一設計理念，CMOS包含一漂浮擴散



五、發明說明 (4)

層，一光二極體，一重設電路及一輸出電路。該漂浮擴散層具有第一摻雜型態且接收一信號電荷。該光二極體依據輸入其內的能量產生一信號電荷，且將該信號電荷傳送到該漂浮擴散層。該光二極體包含具有第一摻雜型態的下二極體摻雜層，及具有第二摻雜型態的上二極體摻雜層且包含一分開層。該上二極體摻雜層的極性與該下二極體摻雜層的極性相反。該上二極體摻雜層位在該下二極體摻雜層及該漂浮擴散層之間。該重設電路控制該漂浮擴散層的電壓至該重設電壓處，以回應一作用在而且信號。該輸出電路產生一對應該漂浮擴散層之電壓位準的輸出信號。在此例子中，在該像素的初始狀態中，該分開層的電位能量高於該漂浮擴散層的電位能量。

較佳實施例之詳細說明：

圖3電路圖顯示依據本發明第一，第二及第三實施例之CMOS主動像素的操作。依據本發明較佳實施例之CMOS主動像素包含一漂浮擴散層43，一光二極體31，一重設電路33及一輸出電路34。最好，重設電路33有一重設電晶體33a。該輸出電路34有一選擇電晶體34a及一近接電晶體34b，以在像素位準上實現一源極隨偶電路。

該漂浮擴散層43接收從該光二極體31產生的信號電荷。即光二極體31依據最後作用的電磁能量(例如，光等)產生且累積電荷。然後，由於累積的信號電荷，在該漂浮擴散層43上產生一電壓。該漂浮擴散層43作為在重設電路



五、發明說明 (5)

33 上的重設電晶體 33a。

在漂浮擴散層 43 的電壓改變將影響在選擇電晶體 34a 之閘極節點處的電壓，其功能如同該輸出電路 34 的驅動器。結果，在近接節點 N36 處的電壓將會改變。在此一例子中，近接節點 N36 的功能如同選擇電晶體 34a 的源極節點，或者是近接電晶體 34b 的汲極節點。

如上所述，經由累積信號電荷而改變在漂浮擴散層 43 上的電壓及選擇電晶體 34a 的源極節點 N36。將選擇像素陣列(圖中沒有顯示)中之某一系列的列選擇像素 RS 提供予近接電晶體 34b 的閘極。由列選擇像素 RS 選擇像素陣列中的一列。在此一例子中，將經由累積在選擇像素中的電荷所產生的電壓傳送到行選擇線。

在此實施例中，由重設信號 RESET 控制重設電路 33。即，當重設信號進入邏輯高位準時，該重設電晶體導通。然後，重設在光二極體中累積的信號電荷，且重設漂浮擴散層 43 的電壓到 $-VDD - V_t$ 位準(在下文中，稱為一重設電壓位準)。VDD 及 V_t 分別表示一重設電晶體 33a 的外部電源電壓及一臨界電壓。

在應用列選擇信號 RS 選擇的像素中，將該近接節點 N36 的電壓傳送到行選擇線 COLSEL。

第一實施例

圖 4 顯示依據本發明第一實施例之 CMOS 主動像素之漂浮擴散層 43 的截面區域及其相關的電路。現在請參考圖



五、發明說明 (6)

4，該CMOS主動像素的漂浮擴散層43包含一摻雜有P⁺型摻雜劑的上二極體摻雜層51及摻雜有N⁻型摻雜劑的下二極體摻雜層41。形成該下二極體摻雜層41以接觸該上二極體摻雜層51中的一部分。形成該上二極體摻雜層51及該下二極體摻雜層41，且也接觸該漂浮擴散層43。在此例子中，光二極體的PN接點區域將增加，此係因為在下二極體摻雜層41及一基體的表面之間形成在P⁺型的上二極體摻雜層51之故。

在本說明書中，"N⁻型"意謂著主要的載體為電子而非電洞。而"P型"意謂著主要的載體為電洞而非電子。而且，須了解在本說明書及圖示中應用"P"或"N"標示摻雜層的摻雜濃度，且當加上"-"時表示其摻雜濃度小於加上"+"之摻雜層的濃度。

最好，漂浮擴散層43中的一部份包含在P型基體49中形成的P型井47。

在圖4中，區域I及區域II表示下二極體摻雜層41。區分對應該下二極體摻雜層41的區域I及區域II以簡單地比較第一實施例及將於下文中加以說明的第二及第三實施例。在區域III，IV，V則分別對應到該漂浮擴散層43，該重設電晶體的通道層44及該重設電晶體的汲極層46。

圖5A至圖5D示依據本發明第一實施例之CMOS主動像素的光二極體中累積及傳送信號電荷的程序。

圖5A表示在累積信號電荷前的初始狀態。在圖5A中，實線"a"表示重設電晶體33a之汲極層46的能量位準，其中



五、發明說明 (7)

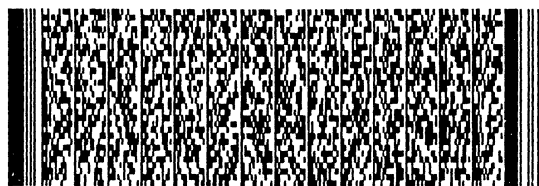
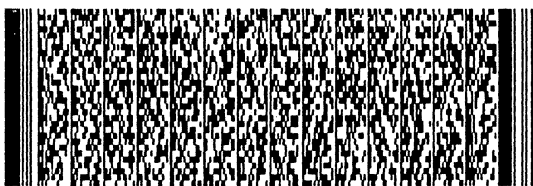
對該電晶體提供一外部電源電壓VDD。實線"b"表示漂浮擴散層43的初始電位能量位準，其中該漂浮擴散層也摻雜成為 N^+ 型。在摻雜為 N^- 型的下二極體摻雜層41的初始電位能量位準以高於實線"b"的實線"d"表示。即，在漂浮擴散層43及下二極體摻雜層41之間存在一電位能量差"t"。電位能量差的功能如同在下二極體摻雜層41及漂浮擴散層43之間的障壁。因此，下二極體摻雜層41與漂浮擴散層43分開。

同時，實線"c"表示在關斷狀態下之重設電晶體33a之通道層44的初始電位能量位準。但是，當重設通道層導通時，通道層44的初始電位能量降到實線"b"的位置。

此後，如圖5B中所示者，在漂浮擴散層43中累積從下二極體摻雜層41中產生的信號電荷。即在對應漂浮擴散層43的區域III中大部份的電容將實際化。因此，如圖10在區域"A1"中所示者，對於圖中之電壓 V_{out} 的斜率顯得非常的陡。

而且，由於信號電荷將連續產生，漂浮擴散層43的電位能量將上升到實線"d"。因此，如圖5C所示，在區域I，II及III中累積該產生的信號電荷。即所有的區域I，II及III可以實際上如一電容。所以，如圖10所示，在高亮度區域"A2"中，與較低亮度之區域"A1"的陡峭斜率比較下，至第一實施例之明圖線的電壓 V_{out} 的斜率相當的緩和。

而且，由於該信號電荷將更進一步連續產生，該區域



五、發明說明 (8)

I, II 及 III 的電位能量位準將上升到實線 "c" 的位置。然後，如圖 5D 所示，產生的信號電荷經由重設電晶體的通道層 44，即區域 V，被移動到該重設電晶體的汲極層 46。在此例子中，因為汲極層 46 與電源電壓 VDD 的終端接觸，該移動的信號電荷將漏到電源電壓 VDD 的終端處。因此，如圖 10 所示，在高亮度的區域 "A3" 處，甚至當亮度增加時，電壓 V_{out} 均維持在固定處。

結果，如圖 10 所示，漂浮擴散層 43 的電壓之第一實施例的圖線對於亮度的斜率將會增加。

所以，如傳統的 CMOS 主動像素比較下，本發明第一實施例的 CMOS 主動像素具有高的敏感度，而且接收光區域的減少量達到最小。而且，依據本發明第一實施例的 CMOS 主動像素其優點為敏感度依據照度的不同而跟著改變。即當該擴散層接受低照度時，該層敏感度相當的高，該照度從照度成為高照度時，該敏感度也跟著改變。所以使用本發明之 CMOS 主動像素的影像感測器的操作範圍可以加以擴充。

第二實施例

圖 6 示依據本發明第二實施例之 CMOS 主動像素的光二極體的透視圖，及其相關的電路。圖 6 所示的以及實施例類似圖 4 所示的第一實施例，唯形成該電路的下二極體摻雜層的結構不同。

在第一實施例中，下二極體摻雜層 41 為一 N^+ 型的摻雜



五、發明說明 (9)

層。但是，在第二實施例中，該第一下二極體摻雜層61a如同一 N^+ 型的摻雜層，且第二下二極體摻雜層61b形成如同一 N^- 型的摻雜層。形成該第一及第二下二極體摻雜層61a及61b以接觸該上二極體摻雜層71的下部位。而且，形成該第一下二極體摻雜層61a以接觸該漂浮擴散層43，且形成該第二下二極體摻雜層61b以接觸該第一下二極體摻雜層61a。

圖7A至7E示依據本發明第二實施例之CMOS主動像素光二極體中累積及傳送信號電荷的程序。

圖7A表示在累積一信號電荷之前，該像素的初始狀態。圖7A中的實線"a"到"d"對應到第一實施例中的實線"a"到"d"。但是，在圖7A中，實線"e"表示區域I的電位能量位準。在此例子中，因為區域II對應該 N^+ 型的摻雜層，且區域I對應該 N^- 型摻雜層，由實線"e"表示的電位能量I高於由實線"d"表示者。

此後，如圖7B所示，在該漂浮擴散層43中經由該第一下二極體摻雜層61a，即經由區域II累積從該第二下二極體摻雜層61b，從區域I，產生的信號電荷。在此例子中，如圖10所示，在區域"B1"中，第一實施例之圖線的斜率表示電壓 V_{out} 的增加與低照度狀態下照度增加率的比率相當陡峭。在第二實施例中對應的斜率幾乎等於第一實施例中的斜率。

由於將連續產生的信號電荷，漂浮擴散層43的電位能量位準上升到由實線"d"所表示的位準。然後，如圖7C配



五、發明說明 (10)

置3，在區域II及III中累積該產生的信號電荷。然後，如圖10所示，在區域"B2"中，電壓 V_{out} 對應照度圖線的斜率，與區域"B"比較下，顯得相當緩和。但是，區域"B2"的斜率與第一實施例的例子比較下則顯得相當的陡峭。

而且，由於將更進一步連續產生的信號電荷之故，第一下二極體摻雜層61a及漂浮擴散層43的電位能量位準上升到由實線"e"所表示的位準。然後，如圖7D所示，在區域I，II及III中累積該產生的信號電荷。因此，如圖10中所示者，對於區域"B3"，與區域"B2"比較下，對於照度圖之電壓 V_{out} 則比較緩和。

而且，由於乃連續產生的信號電荷之故，區域I，II及III中的電位能量位準上升到由實線"c"所表示之處。然後，如圖7E中所示者，經由重設電晶體的通道層44，即區域IV，該產生的信號電荷移動到重設電晶體的汲極層46。在此例子中，因為汲極層46與電源電壓VDD的終端接觸，已移動到汲極層46的信號電荷洩漏到電源電壓VDD。因此，如圖10的區域"B4"中所示者，在此階段中，甚至照度更進一步增加，電壓 V_{out} 仍維持在固定電壓 V_{const} 處。

結果，依據本發明實施例的CMOS主動像素有下列的特性，即表示照度增加而漂浮擴散層43的電壓之增加率所表示之圖10中第二實施例圖線的斜率將隨著照度的增加，而變得更緩和。

第三實施例

圖8顯示依據本發明第三實施例之CMOS主動像素光二



五、發明說明 (11)

極體的截面區域，及其相關的電路。圖8所示的第三實施例類似圖4所示的第一實施例，唯形成該光二極體之下二極體摻雜層的結構不同。

現在請參考圖8，在本發明第三實施例的CMOS主動像素中，形成該光二極體之側接點的N⁻型下二極體摻雜層81由一N⁻型分開層85，而與N⁺型漂浮擴散層43分開。在此實施例中，下二極體摻雜層81及漂浮擴散層43均為N⁻型。但是，熟習本技術者須了解在下二極體摻雜層81中的摻雜濃度可以不同於漂浮擴散層43的摻雜濃度。由本發明之一此一目的所提供的P井47中形成該下二極體摻雜層81，漂浮擴散層43及分開層85。在圖8中，區域I，區域II，區域III，區域IV及區域V分別表示下二極體摻雜層81，分開層85，漂浮擴散層43，重設電晶體的通道層44及重設電晶體的汲極層46。

圖9示依據第三實施例之CMOS主動像素各區域中的初始電位能量。現在請參考圖9，在本發明第三實施例中之CMOS主動像素的初始狀態類似本發明第一實施例之CMOS主動像素的初始狀態，如圖5A中所示者。在此例子中，因為下二極體摻雜層81，即區域I為一N⁺型摻雜層，在區域I中電位能量位準相當低，而且由實線"f"所表示。但是，甚至在信號電荷還沒有開始產生時，下二極體摻雜層81的電位能量位準由於另一因素，而上升到由實線"d"所表示的位準，該因素如一般的 α 粒子。

在第三實施例中的下二極體摻雜層為N⁺型，而在第一



五、發明說明 (12)

實施例中的下二極體摻雜層為 N^- 型。因此，在第三實施例的例子中的電容大於第一實施例之例子中的電容，此點區域參考區域 I 及 II。所以當圖9之區域 I 的電位能量位準達到由實線" f "所表示的位準之上時，圖10中第三實施例的斜率變得較為緩和，其中該斜率表示漂浮擴散層電壓隨著照度增加時的增加率。在第三實施例的光二極體中，累積及傳送信號電荷的連續程序類似第一實施例的處理。因此，由圖10可以輕易地了解累積及傳送信號電荷的連續程序。所以，第三實施例中的連續程序在此將不更進一步地說明。

如上所述，依據本發明的CMOS主動像素，該光敏感度可以有效地增加，光接收區域的減少可以達到最小。而且，因為使用依據本發明之CMOS主動像素的影像感測器中的雜訊減少，所以由影像感測器所攝入的影像品質將會改進。

雖然文中已應較佳實施例說明本發明，但嫻熟本技術者需了解可對上述實施例加以更改及變更，而不偏離本發明的精神及觀點。例如，在上述說明的實施例中，光二極體具有一或二個下二極體摻雜層。但是，也可以應用其他的實施例，其中光二極體具有三或多個下二極體摻雜層，且各層有一各自的摻雜濃度，各層的摻雜濃度彼此互不相同。因此，由下文所附的申請專利範圍可以決定本發明的觀點。



圖式簡單說明

由下文中的說明可更進一步了解本發明之特徵及優點，閱讀時並請參考附圖。各附圖中相同的標示表示相同的組件。

圖1表示傳統上使用之3電晶體CMOS主動像素；

圖2表示傳統上使用之4電晶體CMOS主動像素；

圖3為一電路圖，其表示依據本發明之第一，第二及第三實施例之CMOS主動像素的操作觀念。

圖4示依據本發明第一實施例之CMOS主動像素之光二極體的截面圖及其相關電路。

圖5A至5D示依據本發明第一實施例之CMOS主動像素的光二極體中累積及傳送信號電荷之程序。

圖6示依據本發明第二實施例之CMOS主動像素光二極體的截面圖及其相關電路。

圖7A至7E示依據本發明第二實施例之CMOS主動像素光二極體中累積及傳送信號電荷的程序；

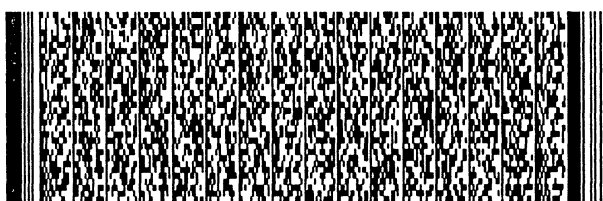
圖8示依據本發明第三實施例之CMOS主動像素光二極體的截面圖，及其相關電路；

圖9示依據本發明第三實施例之CMOS主動像素各區域中之初始電位能量的表示法；

圖10示依據本發明第一及第三實施例之CMOS主動像素的像素所產生之漂浮擴散層的電壓之改變情況。

圖號說明：

31 光二極體



圖式簡單說明

33 重設電路

33a 重設電晶體

34 輸出電路

34a 選擇電晶體

41, 81 下二極體摻雜層

43 漂浮擴散層

44 通道層

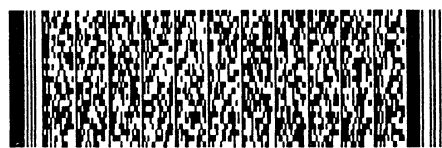
46 汲極層

47P 型井

51, 71 上二極體摻雜層

61a 第一下二極體摻雜層

85N⁻ 型分開層

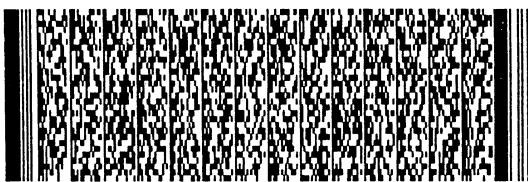


四、中文發明摘要 (發明之名稱：用於改良敏感度的CMOS主動像素)

一種具有增加之敏感度的CMOS主動像素，此包含一漂浮擴散層，一光二極體，一重設電路及一輸出電路。該漂浮擴散層具有第一摻雜型態且接收一信號電荷。該光二極體依據所輸入的能量產生信號電荷，且傳送該信號電荷到該漂浮擴散層中。該光二極體具有第一摻雜型態的第一及第二下二極體摻雜層，及具有第二摻雜型態的上二極體摻雜層。該第二摻雜型態的極性與該第一摻雜型態的極性相反。形成該第一及第二下二極體摻雜層以接觸上二極體摻雜層的下部位。形成該上二極體摻雜層及該第一下二極體摻雜層以接觸漂浮擴散層。形成該第二下二極體摻雜層以接觸該第一下二極體摻雜層。當作用一控制信號時，該重設電路控制該漂浮擴散層的電壓位準。該第一下二極體摻

英文發明摘要 (發明之名稱：CMOS active pixel for improving sensitivity)

A CMOS active pixel of increased sensitivity includes a floating diffusion layer, a photo-diode, a reset circuit and an output circuit. The floating diffusion layer is of a first dopant type and receives a signal charge. The photo-diode generates the signal charge depending on an energy inputted thereto and transfers the signal charge to the floating diffusion layer. The photo-diode has first and second lower diode dopant layers of the first



四、中文發明摘要 (發明之名稱：用於改良敏感度的CMOS主動像素)

雜層的摻雜濃度小於該漂浮擴散層的摻雜濃度。該第二下二極體摻雜層的摻雜濃度小於該第一下二極體摻雜層的摻雜濃度。

英文發明摘要 (發明之名稱：CMOS active pixel for improving sensitivity)

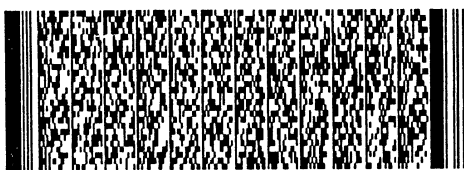
dopant type and an upper diode dopant layer of a second dopant type. The polarity of the second dopant type is opposite to that of the first dopant type. The first and second lower diode dopant layers are formed to contact a lower portion of the upper diode dopant layer. The upper diode dopant layer and the first lower diode dopant layer are formed to contact the floating diffusion layer. The second lower diode dopant layer is formed to contact the



四、中文發明摘要 (發明之名稱：用於改良敏感度的CMOS主動像素)

英文發明摘要 (發明之名稱：CMOS active pixel for improving scnsitivity)

first lower diode dopant layer. The reset circuit controls a voltage level of the floating diffusion layer to a reset voltage level in response to a control signal. A doping concentration of the first lower diode dopant layer is less than that of the floating diffusion layer. A doping concentration of the second lower diode dopant layer is less than that of the first lower diode popant layer.



六、申請專利範圍

1. 一種在半導體基體上形成的CMOS主動像素，包含
一具有第一摻雜型態的漂浮擴散層，該漂浮擴散層接收一信號電荷；

一光二極體，用於產生信號電荷且傳送該信號電荷到該漂浮擴散層，該光二極體具有為第一摻雜型態的下二極體摻雜層及為第二摻雜型態的上二極體摻雜層，該第二摻雜型態的極性與該第一摻雜型態的極性相反，該上二極體摻雜層位在該下二極體摻雜層上；

一重設機構，用於控制該漂浮擴散層的電壓位準，使得當作用一控制信號時，該電壓位準成為一重設電壓位準；及

一輸出機構，此機構產生一對應該漂浮擴散層之電壓位準的輸出信號；

其中在光二極體的初始狀態中，該下二極體摻雜層的電位比漂浮擴散層的電位還要高。

2. 如申請專利範圍第1項之CMOS主動像素，其中該下二極體摻雜層的摻雜濃度比漂浮擴散層的摻雜濃度還低。

3. 如申請專利範圍第2項之CMOS主動像素，其中該第一摻雜型態為N型，該第二摻雜型態為P型。

4. 如申請專利範圍第2項之CMOS主動像素，其中該漂浮擴散層的一部份位在該第二摻雜型態的一井部中。



六、申請專利範圍

5. 如申請專利範圍第4項之CMOS主動像素，其中該上二極體摻雜層的摻雜濃度大於該井部的摻雜濃度。

6. 一種位在一半導體基體上的CMOS主動像素，包含：
一具有第一摻雜型態的漂浮擴散層，該漂浮擴散層接收一信號電荷；

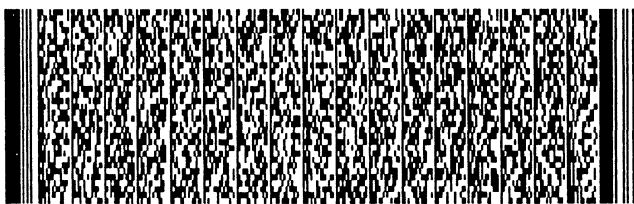
一光二極體，用於產生該信號電荷，且傳送該信號電荷到該漂浮擴散層中，該光二極體包含均為第一摻雜型態的第一下二極體摻雜層及第二下二極體摻雜層，及具有第二摻雜型態的上二極體摻雜層，該第二摻雜型態的極性與該第一摻雜型態的極性相反，該上二極體摻雜層位在該第一及第二下二極體摻雜層上，該下二極體摻雜層位在該漂浮擴散層及該第二下二極體摻雜層之間；

一重設機構，用於控制該漂浮擴散層的電壓位準，使得當作用一控制信號時，該電壓位準成為一重設電壓位準；以及

一輸出機構，此機構產生一對應該漂浮擴散層之電壓位準的輸出信號；

其中在光二極體的初始狀態中，該第一下二極體摻雜層的電位能量高於該漂浮擴散層的電位能量；

其中在該光二極體的初始狀態中，該第二下二極體摻雜層的電位高於該以及下二極體摻雜層的電位。



六、申請專利範圍

7. 如申請專利範圍第6項之CMOS主動像素，其中該第一下二極體摻雜層的摻雜濃度低於該漂浮擴散層的摻雜濃度；以及

該第二下二極體摻雜層的摻雜濃度比第一下二極體摻雜層的摻雜濃度還低。

8. 如申請專利範圍第7項之CMOS主動像素，其中該第一摻雜型態為n型，該第二摻雜型態為P型。

9. 如申請專利範圍第7項之CMOS主動像素，其中該漂浮擴散層的一部份位在第二摻雜型態的井部。

10. 如申請專利範圍第9項之CMOS主動像素，其中該上二極體摻雜層的摻雜濃度高於該井部的摻雜濃度。

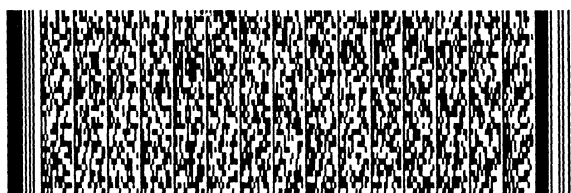
11. 一種在半導體基體上形成的CMOS主動像素，包含：

一具有第一摻雜型態的漂浮擴散層，該漂浮擴散層接收一信號電荷；

一用於產生信號電荷且傳送該信號電荷到該漂浮擴散層的光二極體，該光二極體包含：

具有第一摻雜型態的下二極體摻雜層；

具有第二摻雜型態的上二極體摻雜層，該第二摻雜型態的極性與該第一摻雜型態的極性相反，該上二極體摻雜



六、申請專利範圍

層形成該下二極體摻雜層上；以及

一分開層，此分開層位在該下二極體摻雜層及該漂浮擴散層之間；

一重設機構，用於控制該漂浮擴散層的電壓位準，使得當作用一控制信號時，該電壓位準成為一重設電壓位準；及

一輸出機構，此機構產生一對應該漂浮擴散層之電壓位準的輸出信號；

其中在光二極體的初始狀態中，該分開層的電位比該漂浮擴散層的電位高。

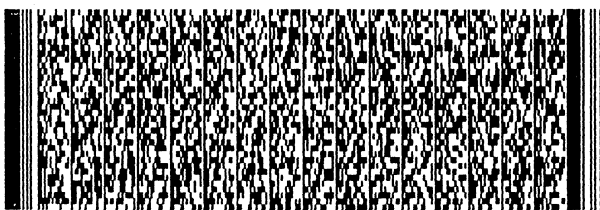
12. 如申請專利範圍第11項之CMOS主動像素，其中該第一摻雜型態為N型，該第二摻雜型態為P型。

13. 一種在半導體基體上形成的CMOS主動像素，包含：

一具有第一摻雜型態的漂浮擴散層，該漂浮擴散層接收一信號電荷；

一光二極體，用於產生信號電荷且傳送該信號電荷到該漂浮擴散層，該光二極體具有為第一摻雜型態的下二極體摻雜層及為第二摻雜型態的上二極體摻雜層，該第二摻雜型態的極性與該第一摻雜型態的極性相反，該上二極體摻雜層位在該下二極體摻雜層上；

一重設機構，用於控制該漂浮擴散層的電壓位準，使



六、申請專利範圍

得當作用一控制信號時，該電壓位準成為一重設電壓位準；及

一輸出機構，此機構產生一對應該漂浮擴散層之電壓位準的輸出信號；

其中該在光二極體的初始狀態中，該下二極體摻雜層的電位與該漂浮擴散層的電位不同。

14. 一種在半導體基體上形成的CMOS主動像素，包含：

一具有第一摻雜型態的漂浮擴散層，該漂浮擴散層接收一信號電荷；

一光二極體，用於產生信號電荷且傳送該信號電荷到該漂浮擴散層，該光二極體具有為第一摻雜型態的下二極體摻雜層及為第二摻雜型態的上二極體摻雜層，該第二摻雜型態的極性與該第一摻雜型態的極性相反，該上二極體摻雜層位在該下二極體摻雜層上；

一重設機構，用於控制該漂浮擴散層的電壓位準，使得當作用一控制信號時，該電壓位準成為一重設電壓位準；及

一輸出機構，此機構產生一對應該漂浮擴散層之電壓位準的輸出信號；

其中在光二極體的初始狀態中，該下二極體摻雜層的電位能量與該漂浮擴散層的電位能量不同。



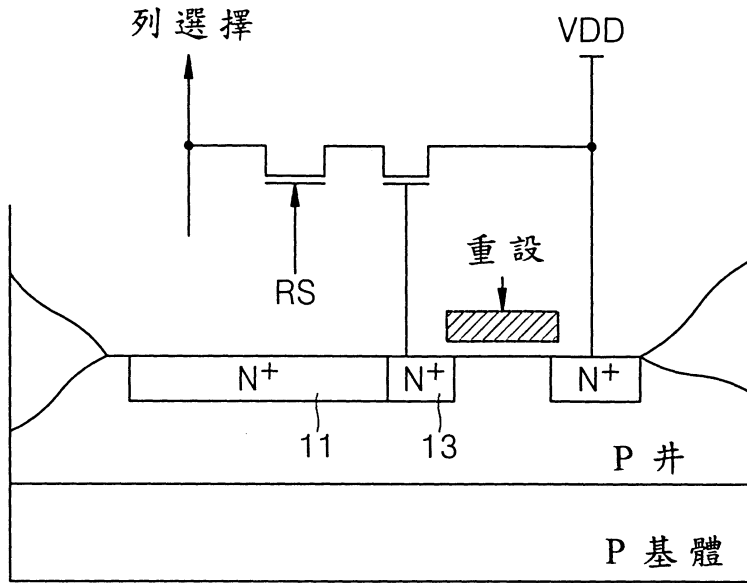


圖 1

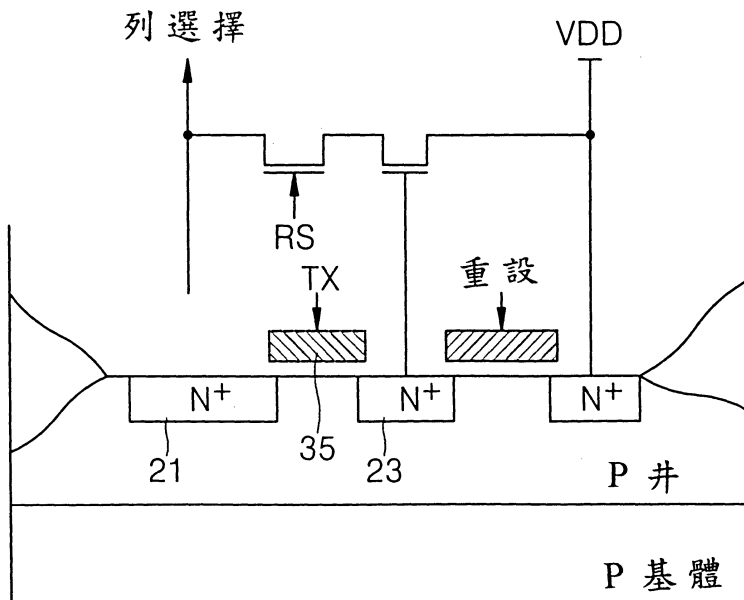


圖 2

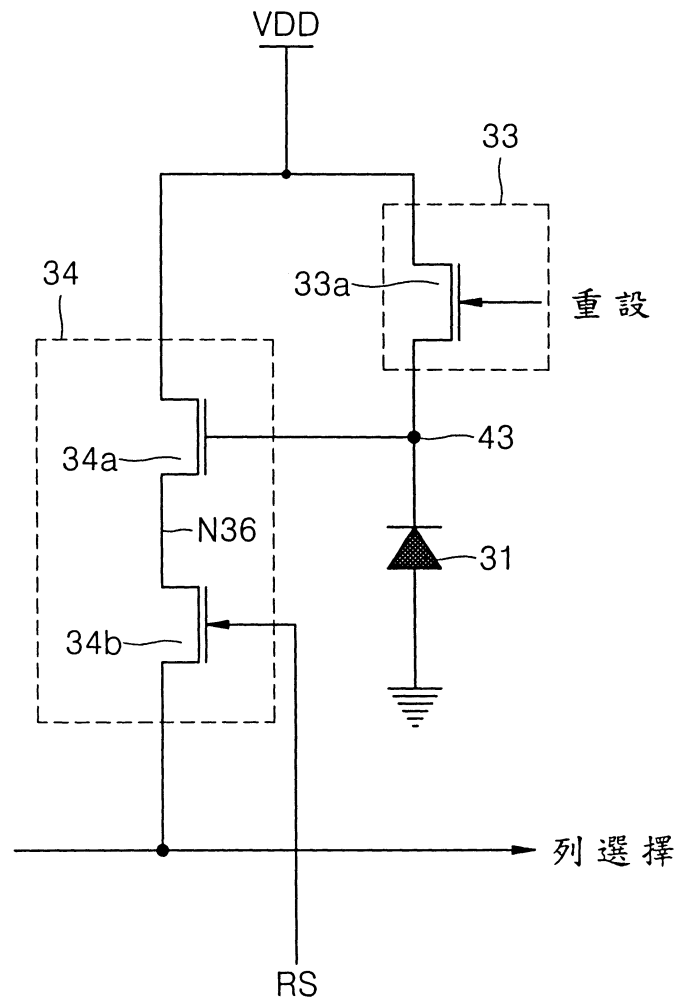


圖 3

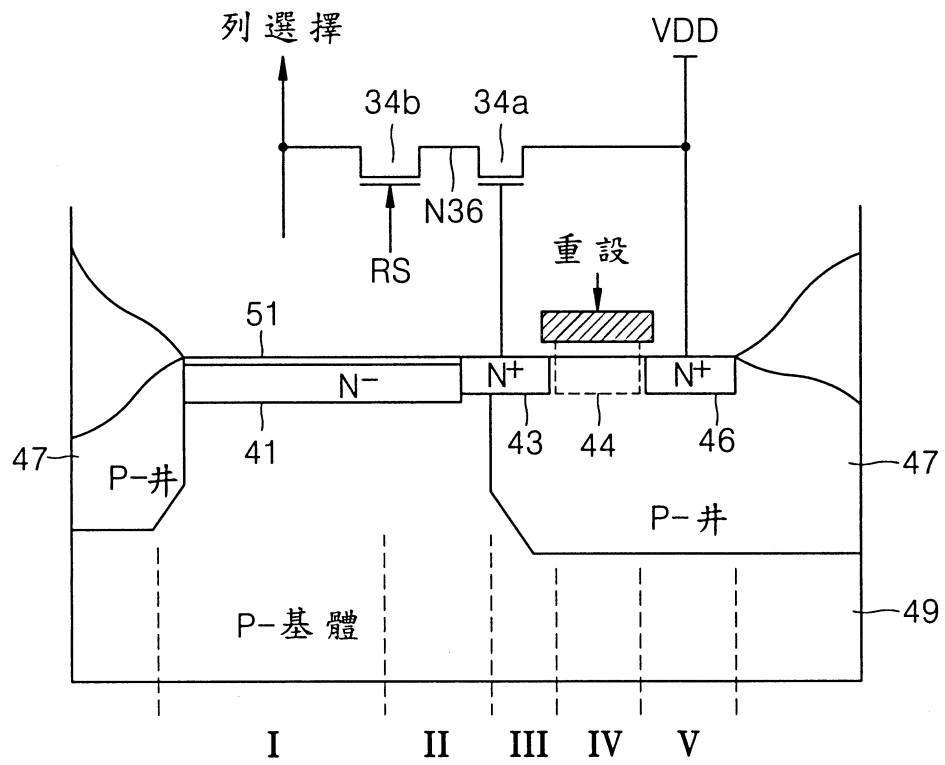


圖 4

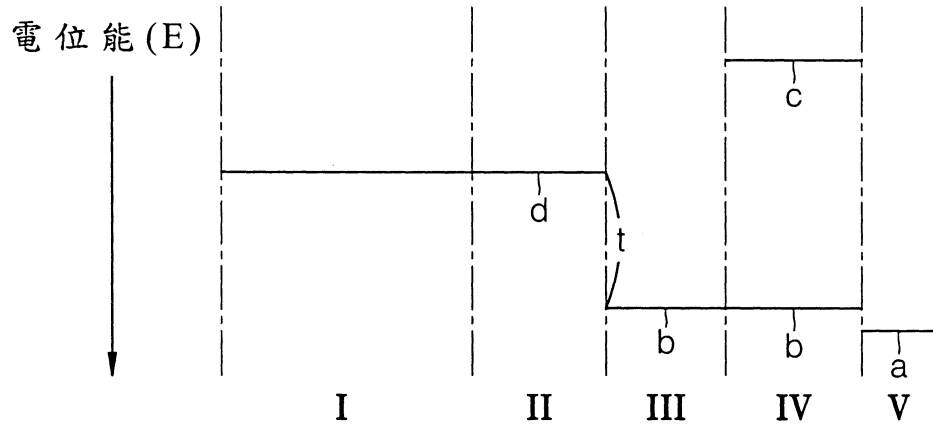


圖 5A

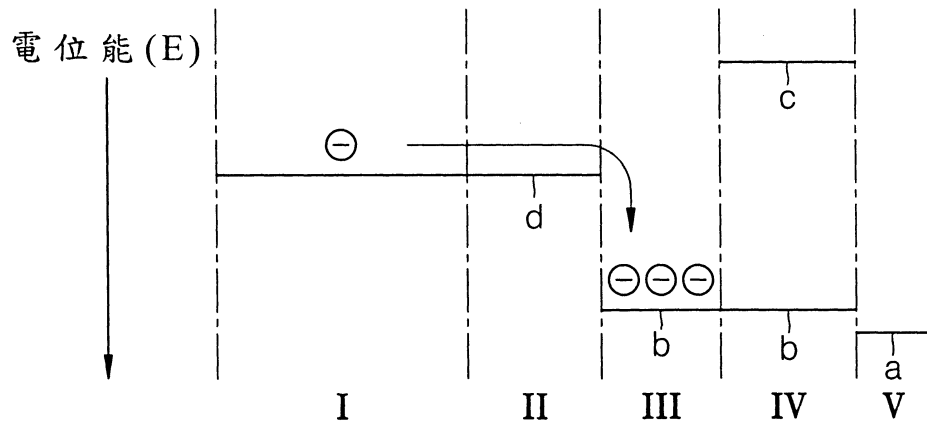


圖 5B

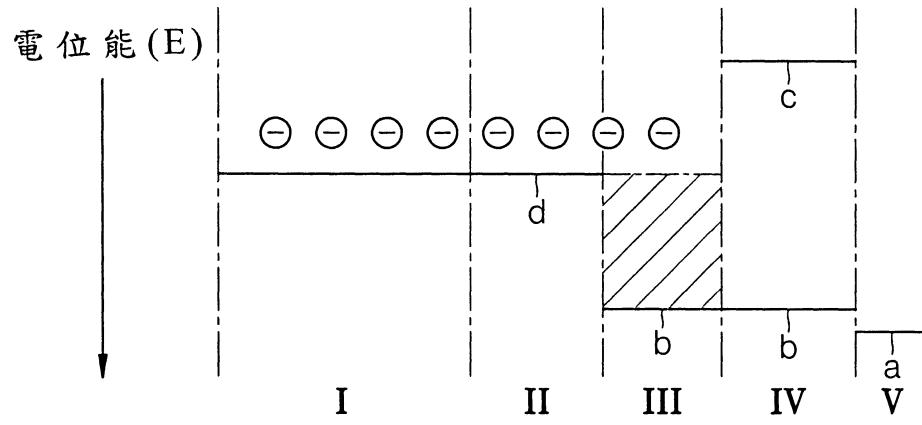


圖 5C

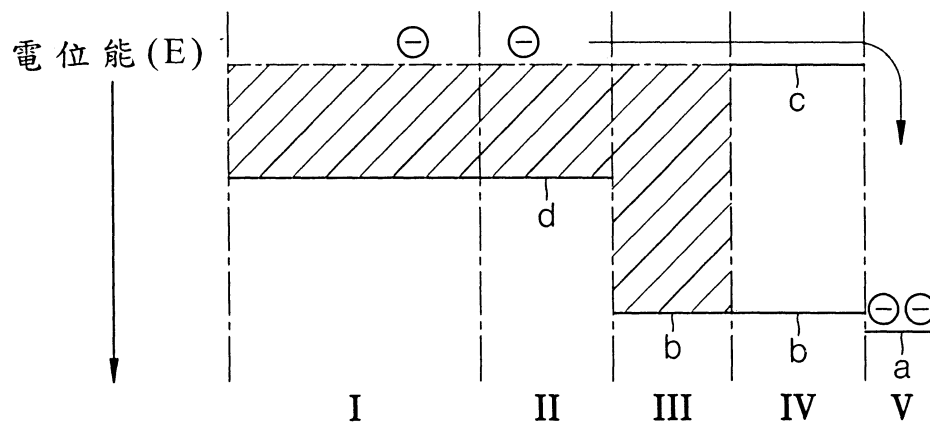


圖 5D

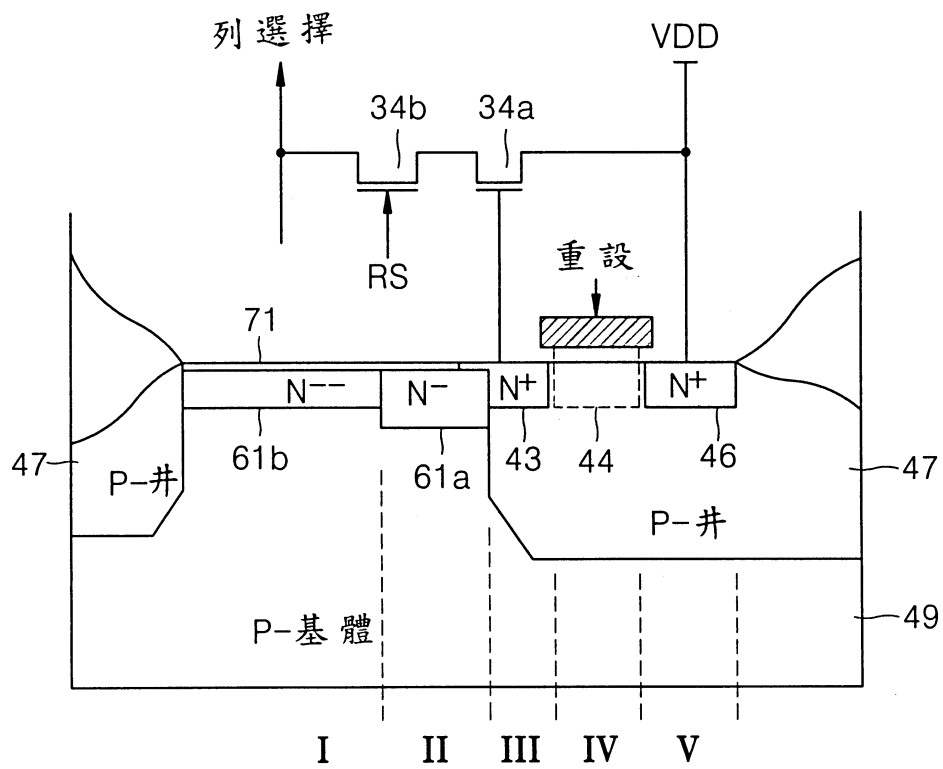


圖 6

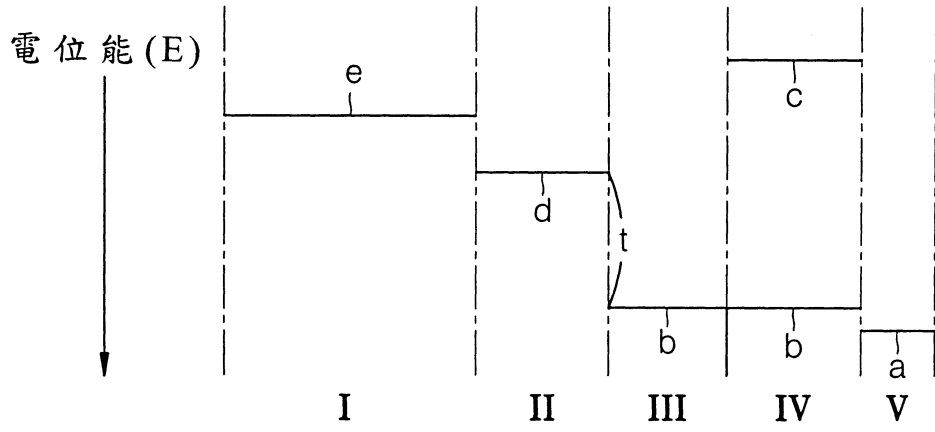


圖 7A

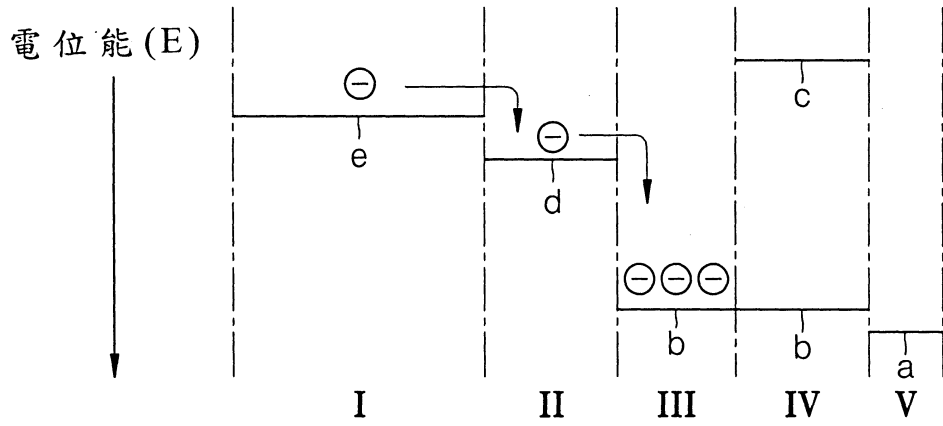


圖 7B

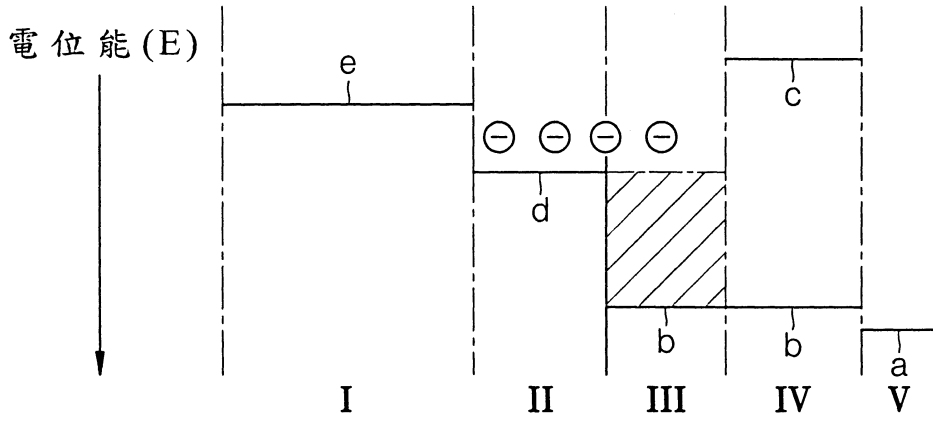


圖 7C

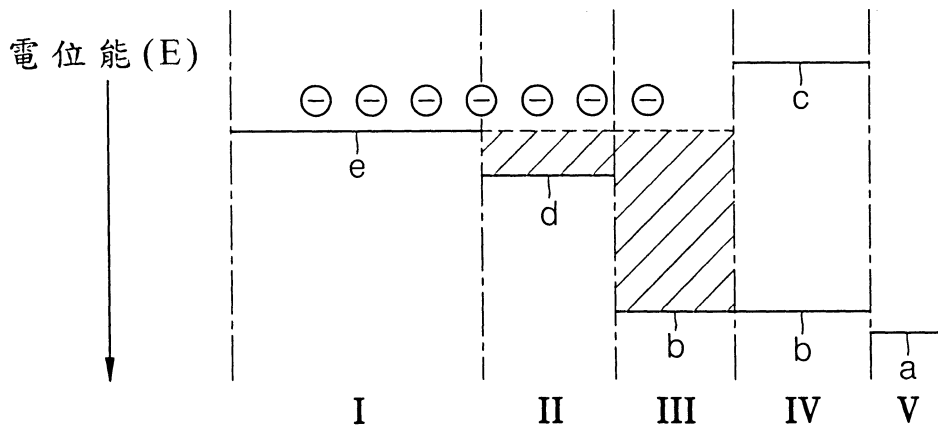


圖 7D

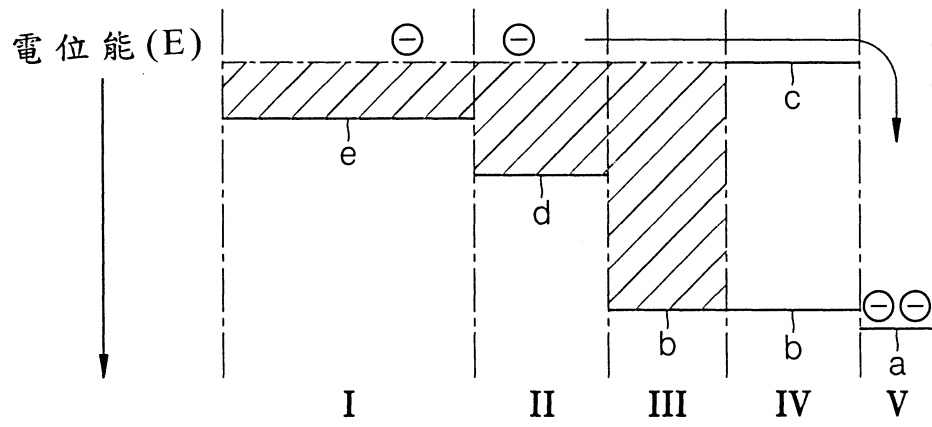


圖 7E

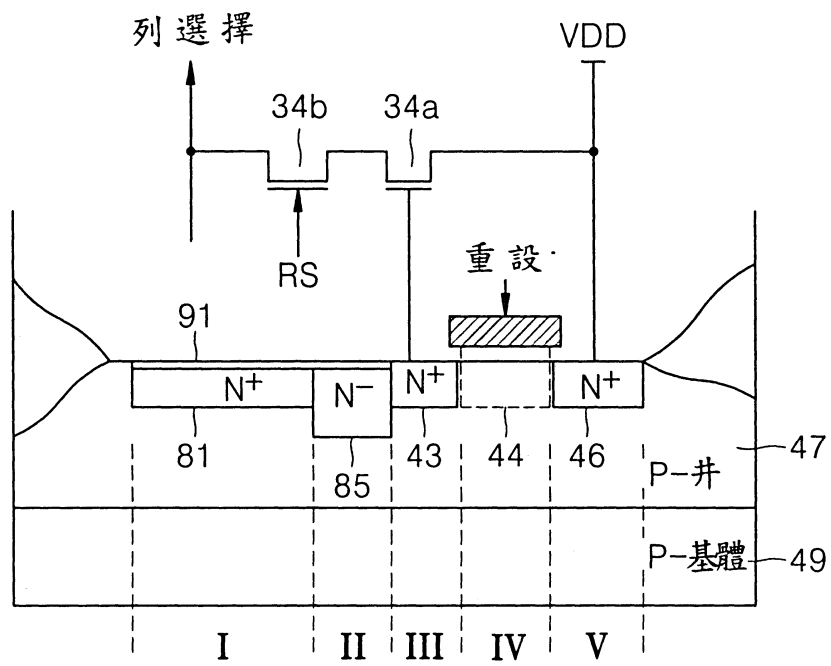


圖 8

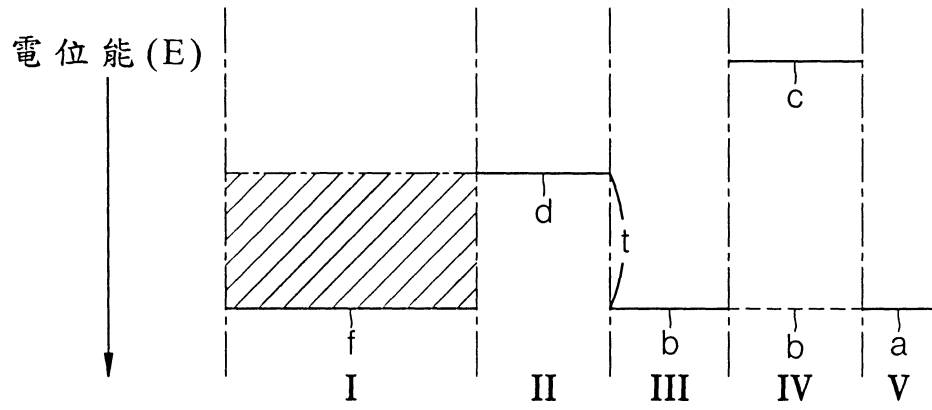


圖 9

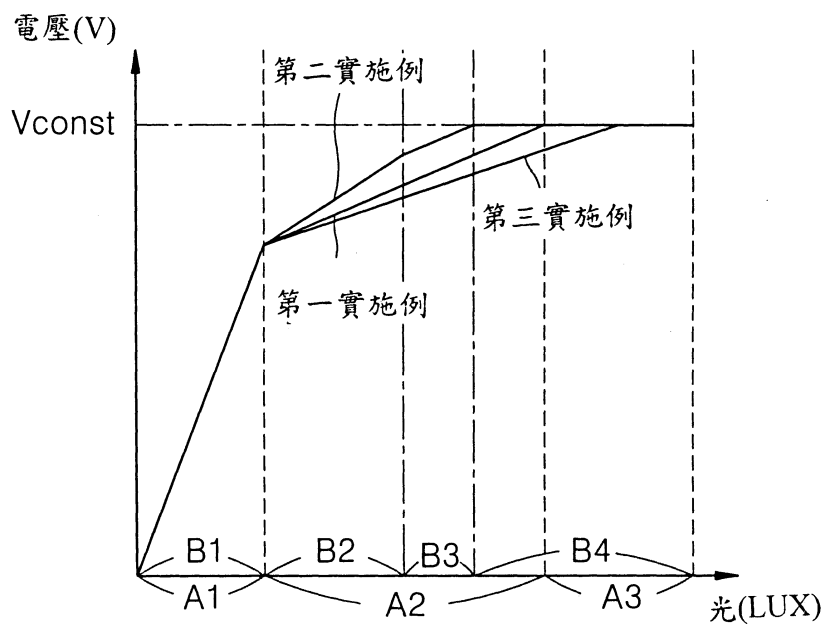


圖 10