

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】平成27年2月12日(2015.2.12)

【公表番号】特表2014-511039(P2014-511039A)

【公表日】平成26年5月1日(2014.5.1)

【年通号数】公開・登録公報2014-022

【出願番号】特願2014-502583(P2014-502583)

【国際特許分類】

H 01 L 21/60 (2006.01)

H 01 L 21/3205 (2006.01)

H 01 L 21/768 (2006.01)

H 01 L 23/522 (2006.01)

【F I】

H 01 L 21/92 604A

H 01 L 21/92 604R

H 01 L 21/92 602J

H 01 L 21/88 T

【手続補正書】

【提出日】平成26年12月18日(2014.12.18)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

パッシベーション構造の下方に形成された第1の導体パッドを有する半導体チップを設けるステップと、

第2の導体パッドを、前記パッシベーション構造上であって前記第1の導体パッドの周囲に、間隙を残すように前記第1の導体パッドと物理的に接触することなく形成するステップと、

前記第1の導体パッドと電気的に接触するアンダーバンプメタライゼーション構造を形成するステップと、を含み、

前記アンダーバンプメタライゼーション構造は、前記第2の導体パッドと上下に重なる部分を有しており、

前記第2の導体パッドは、前記重なる部分によって与えられる応力から、前記パッシベーション構造の一部を保護するように動作する、

製造方法。

【請求項2】

前記第2の導体パッドは、前記第1の導体パッドの周囲に完全に伸びている、請求項1に記載の製造方法。

【請求項3】

前記アンダーバンプメタライゼーション構造は、八角形の接地面を有する、請求項1に記載の製造方法。

【請求項4】

はんだ構造を前記アンダーバンプメタライゼーション構造に結合するステップを備える、請求項1に記載の製造方法。

【請求項5】

前記はんだ構造は、はんだバンプ及びはんだ接合のうち一方を備える、請求項4に記載の製造方法。

【請求項6】

回路基板を前記はんだ構造に電気的に結合するステップを備える、請求項4に記載の製造方法。

【請求項7】

前記回路基板は、半導体チップパッケージ基板を備えている、請求項6に記載の製造方法。

【請求項8】

コンピュータ可読媒体内に格納された命令を用いて、前記第1の導体パッドと前記第2の導体パッドとを形成するステップを備える、請求項1に記載の製造方法。

【請求項9】

高分子膜を前記半導体チップ上に形成するステップと、

前記間隙の近くの前記パッシベーション構造の一部を保護するために、第3の導体パッドを、前記間隙の近くの前記高分子膜上に形成するステップとを備える、請求項1に記載の製造方法。

【請求項10】

前記第3の導体パッドは、前記第2の導体パッドと物理的に接触していない、請求項9に記載の製造方法。

【請求項11】

パッシベーション構造と、第1の導体パッドと、前記第1の導体パッドの近くの第2の導体パッドとを有する半導体チップであって、前記第1の導体パッドは、前記パッシベーション構造の下方に形成されており、前記第1の導体パッド及び第2の導体パッドは、間隙を残すように高分子膜によって隔てられており、前記第1の導体パッドは、前記第2の導体パッドに亘って延びるとともに前記第2の導体パッドと上下に重なるが、前記高分子膜により前記第2の導体パッドと隔てられるアンダーバンプメタライゼーション構造と電気的に接觸する、半導体チップを回路基板に接合する方法において、

はんだ構造を前記アンダーバンプメタライゼーション構造に接合するステップと、

前記はんだ構造を前記回路基板に接合するステップと、

を含む方法。

【請求項12】

前記はんだ構造は、はんだバンプ及びはんだ接合のうち一方を備える、請求項11に記載の方法。

【請求項13】

前記はんだ構造を前記回路基板に接合するステップは、前記はんだ構造を、前記回路基板に接合された予備はんだに接合するステップを備える、請求項11に記載の方法。

【請求項14】

前記回路基板は、半導体チップパッケージ基板を備える、請求項11に記載の方法。

【請求項15】

前記間隙の近くの前記パッシベーション構造の一部を保護するために、第3の導体パッドを、前記間隙の近くの前記高分子膜上に形成するステップを備える、請求項11に記載の方法。

【請求項16】

前記第3の導体パッドは、前記第2の導体パッドと物理的に接觸していない、請求項15に記載の方法。

【請求項17】

パッシベーション構造の下方に形成された第1の導体パッドを有する半導体チップと、前記パッシベーション構造上であって前記第1の導体パッドの周囲に、間隙を残すように前記第1の導体パッドと物理的に接觸することなく存在する第2の導体パッドと、前記第1の導体パッドと電気的に接觸するアンダーバンプメタライゼーション構造と、

を備え、

前記アンダーバンプメタライゼーション構造は、前記第2の導体パッドと上下に重なる部分を有しております、

前記第2の導体パッドは、前記重なる部分によって与えられる応力から、前記パッシベーション構造の一部を保護するように動作する、

装置。

【請求項18】

前記第2の導体パッドは、前記第1の導体パッドの周囲に完全に伸びている、請求項17に記載の装置。

【請求項19】

前記アンダーバンプメタライゼーション構造は、八角形の接地面を有する、請求項17に記載の装置。

【請求項20】

前記アンダーバンプメタライゼーション構造に結合されたはんだ構造を備える、請求項19に記載の装置。

【請求項21】

前記はんだ構造は、はんだバンプ及びはんだ接合のうち一方を備える、請求項20に記載の装置。

【請求項22】

前記半導体チップに結合された回路基板を備える、請求項17に記載の装置。

【請求項23】

前記半導体チップ上の高分子膜と、

前記間隙の近くの前記パッシベーション構造の一部を保護するために、前記間隙の近くの前記高分子膜上に存在する第3の導体パッドとを備える、請求項17に記載の装置。

【請求項24】

前記第3の導体パッドは、前記第2の導体パッドと物理的に接触していない、請求項23に記載の装置。