(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2016-0045389
(43) 공개일자 2016년04월27일

(51) 국제특허분류(Int. Cl.)
H01B 13/00 (2006.01) *B32B 15/04* (2006.01)
C23C 14/34 (2006.01) *C23C 14/58* (2006.01)
G06F 3/041 (2006.01) *H01B 1/22* (2006.01)
H01L 31/18 (2006.01)
(21) 출원번호 10-2014-0140855
(22) 출원일자 2014년10월17일
심사청구일자 2014년10월17일
기술이전 희망 : **기술양도, 실시권허여, 기술지도**

(71) 출원인
창원대학교 산학협력단
경상남도 창원시 의창구 창원대학로 20(퇴촌동)
(72) 발명자
구본흔
경상남도 창원시 성산구 원이대로 495, 229동 206호 (반림동, 트리비앙아파트)
김성재
경상북도 성주군 벽진면 성주로 2755
박근영
경상남도 창원시 성산구 반송로 177, 212동 801호 (반림동, 현대아파트)
(74) 대리인
특허법인충정

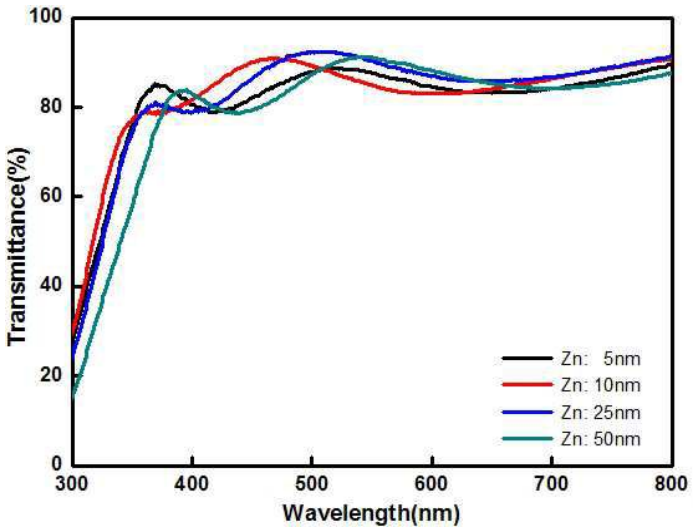
전체 청구항 수 : 총 7 항

(54) 발명의 명칭 **산화주석과 아연으로 이루어진 다층구조 박막을 이용한 투명전극의 제조방법 및 그에 의한 투명전극**

(57) 요 약

본 발명은 산화주석(SnO_2)과 아연(Zn)으로 이루어진 다층구조 박막을 이용한 투명전극의 제조방법 및 그에 의한 투명전극에 관한 것으로서, 금속과 TCO(Transparent Conducting Oxide)가 순차적으로 적층되어 이루어지는 다층구조 박막을 이용한 투명전극의 제조방법에 있어서, 쿼츠(Quartz) 기판 위에서 스퍼터링(Sputtering)법에 의해 일정두께의 산화주석(SnO_2)과 아연(Zn)을 적층하여 제조하되, 상기 아연(Zn)은 5~50㎚의 두께로 적층하고 적층 후에 350~500℃의 온도에서 1~8시간 동안 열처리하여 이루어지며, 열처리 후 가시광선의 영역에서 광 투과율에 있어 85% 이상의 고 투과성을 나타내며, 아연(Zn) 두께의 증가에 따라 비저항이 감소하고, 특히 특정두께의 아연(Zn)에서 p-형 전도형태를 보이는 효과가 있다.

대 표 도 - 도1



이 발명을 지원한 국가연구개발사업
과제고유번호 2012H1B8A2026212
부처명 교육부
연구관리전문기관 한국연구재단
연구사업명 지역혁신인력양성사업
연구과제명 차세대 전자 디바이스용 산화물기반 투명전극 개발
기 여 율 1/2
주관기관 창원대학교 산학협력단
연구기간 2012.05.01 ~ 2015.04.30이 발명을 지원한 국가연구개발사업
과제고유번호 1711014043
부처명 미래창조과학부
연구관리전문기관 정보통신산업진흥원
연구사업명 대학ICT연구센터 육성지원사업
연구과제명 LED-해양수산조선산업 융합을 통한 Green IT 기술개발
기 여 율 1/2
주관기관 한국해양대학교 산학협력단
연구기간 2014.01.01 ~ 2014.12.31

명 세 서

청구범위

청구항 1

금속과 TCO(Transparent Conducting Oxide)가 순차적으로 적층되어 이루어지는 다층구조 박막을 이용한 투명전극의 제조방법에 있어서,

쿼츠(Quartz) 기판 위에서 스퍼터링(Sputtering)법에 의해 일정두께의 산화주석(SnO_2)과 아연(Zn)을 적층하여 제조하되, 상기 아연(Zn)은 5~50㎚의 두께로 적층하고 적층 후에 350~500℃의 온도에서 1~8시간 동안 열처리하는 것을 특징으로 하는 산화주석(SnO_2)과 아연(Zn)으로 이루어진 다층구조 박막을 이용한 투명전극의 제조방법.

청구항 2

제1항에 있어서,

상기 아연(Zn)은 5~10㎚의 두께로 적층하고 적층 후에 450℃의 온도에서 1시간 동안 열처리하는 것을 특징으로 하는 산화주석(SnO_2)과 아연(Zn)으로 이루어진 다층구조 박막을 이용한 투명전극의 제조방법.

청구항 3

제2항에 있어서,

상기 투명전극은 p-형의 전도형태를 보이는 것을 특징으로 하는 산화주석(SnO_2)과 아연(Zn)으로 이루어진 다층구조 박막을 이용한 투명전극의 제조방법.

청구항 4

제1항에 있어서,

상기 다층구조 박막은 SnO_2/Zn 또는 Zn/SnO_2/Zn의 형태로 적층하여 이루어지는 것을 특징으로 하는 산화주석(SnO_2)과 아연(Zn)으로 이루어진 다층구조 박막을 이용한 투명전극의 제조방법.

청구항 5

제1항에 있어서,

상기 투명전극은 광 투과도에 있어 85% 이상의 고투과성을 갖는 것을 특징으로 하는 산화주석(SnO_2)과 아연(Zn)으로 이루어진 다층구조 박막을 이용한 투명전극의 제조방법.

청구항 6

제1항에 있어서,

상기 스퍼터링(Sputtering)법은 RF(Radio Frequency) 스퍼터링법인 것을 특징으로 하는 산화주석(SnO_2)과 아연(Zn)으로 이루어진 다층구조 박막을 이용한 투명전극의 제조방법.

청구항 7

제1항 내지 제6항 중의 어느 한 항의 다층구조 박막에 의해 만들어진 투명전극.

발명의 설명

기 술 분 야

[0001] 본 발명은 산화주석(SnO_2)과 아연(Zn)으로 이루어진 다층구조 박막을 이용한 투명전극의 제조방법 및 그에 의한 투명전극에 관한 것으로서, 상세히는 85% 이상의 고투과성을 보이며 p-형의 전도형태를 나타내는 투명전극을 제작하기 위해, 쿼츠(Quartz) 기판 위에서 일정두께의 산화주석(SnO_2)과 일정두께 범위 내의 아연(Zn)을 적층한 후 일정온도와 시간의 범위 내에서 열처리한 산화주석(SnO_2)과 아연(Zn)으로 이루어진 다층구조 박막을 이용한 투명전극의 제조방법 및 그에 의한 투명전극에 관한 것이다.

배 경 기 술

[0002] 투명전극은 단어 그대로 투명하면서 전도성이 우수한 물질을 나타낸다. 일반적으로 가시광선 영역(400~700㎚)에서 80% 이상의 광 투과도를 가지며, 비저항이 10^{-3}Ω·㎝ 이하, 광학 밴드갭(optical band gap)이 3.3eV 이상인 물질을 TCO (Transparent Conducting Oxide)라고 하며, 이 TCO를 박막으로 만들어 투명전극의 제조에 이용한다.

[0003] 대표적으로 ITO(Indium Tin Oxide)계의 투명전극이 있는 상기 ITO는 인듐(In)의 희소성으로 인한 고가격과 유독성, 화학적 불안정성 등의 문제가 있다. 또한 상기 ITO계 외에도 ZnO계, SnO_2계의 투명전극이 있는데, 그 중 SnO_2계의 경우 ZnO계에 비하여 내산성과 내염기성 및 기계적 특성이 우수하고 ITO계에 비하여 가격적으로 이점을 지닌다.

[0004] 최근 투명전극은 가스센서, 디스플레이 재료(LCD, OLED), 태양전지 등에 걸쳐 중요한 소재로 응용되어 사용되고 있지만, 순수 SnO_2(산화주석) 박막의 경우 우수한 투과도를 가지는 반면에 다소 전기적 특성을 지니고 있기 때문에 응응분야 확대를 위해서, 최근에 금속/TCO/금속, TCO/금속/TCO 형태의 다층구조 박막 형태로 광학적 투과도를 유지하면서 전기전도성을 향상시키는 연구가 활발히 진행되고 있다.

선행기술문헌

특허문헌

[0005] (특허문헌 0001) 한국 공개특허공보 특2001-0024843호

(특허문헌 0002) (특협문헌 2) 한국 등록특허공보 제10-0817107호

발명의 내용

해결하려는 과제

[0006] 본 발명은 상기한 바와 같은 제반 문제점을 개선하기 위해 안출된 것으로서, 그 목적은 금속/TCO/금속, TCO/금속/TCO 형태의 다층구조 박막으로 투명전극을 구성함에 있어, 쿼츠 기판 위에서 일정두께의 산화주석(SnO_2)과 아연(Zn)을 적층한 다층구조 박막으로 투명전극을 구성하되, 상기 아연(Zn)의 두께와 열처리 온도 및 시간을 일정범위 내에서 제어함으로써 광 투과도에 있어 85% 이상의 고투과성을 보이며 p-형의 전도형태를 나타내는 산화주석(SnO_2)과 아연(Zn)으로 이루어진 다층구조 박막을 이용한 투명전극의 제조방법을 제공함에 있다.

[0007] 다른 목적은 상기 제조방법으로 만들어진 산화주석(SnO_2)과 아연(Zn)의 다층구조 박막을 이용한 투명전극을 제공함에 있다.

과제의 해결 수단

[0008] 상기한 바와 같은 목적을 달성하기 위해 본 발명의 산화주석(SnO_2)과 아연(Zn)으로 이루어진 다층구조 박막을 이용한 투명전극의 제조방법은, 금속과 TCO(Transparent Conducting Oxide)가 순차적으로 적층되어 이루어지는 다층구조 박막을 이용한 투명전극의 제조방법에 있어서, 쿼츠(Quartz) 기판 위에서 스퍼터링(Sputtering)법에 의해 일정두께의 산화주석(SnO_2)과 아연(Zn)을 적층하여 제조하되, 상기 아연(Zn)은 5~50㎚의 두께로 적층하고 적층 후에 350~500℃의 온도에서 1~8시간 동안 열처리하는 것을 특징으로 하고 있다.

[0009] 또 상기 아연(Zn)은 5~10㎚의 두께로 적층하고 적층 후에 450℃의 온도에서 1시간 동안 열처리하는 것이 바람직하다.

[0010] 또 상기 투명전극은 p-형의 전도형태를 보이는 것을 특징으로 하는 산화주석(SnO_2)과 아연(Zn)으로 이루어지는 것이 바람직하다.

[0011] 또 상기 다층구조 박막은 SnO_2/Zn 또는 Zn/SnO_2/Zn의 형태로 적층하여 이루어지는 것이 바람직하다.

[0012] 또 상기 투명전극은 광 투과도에 있어 85% 이상의 고투과성을 갖는 것을 다른 특징으로 하고 있다.

[0013] 또 상기 스퍼터링(Sputtering)법은 RF(Radio Frequency) 스퍼터링법인 것이 바람직하다.

[0014] 또 상기한 다층구조 박막을 이용한 투명전극을 사용하는 것을 다른 특징으로 하고 있다.

발명의 효과

[0015] 본 발명의 산화주석(SnO_2)과 아연(Zn)으로 이루어진 다층구조 박막을 이용한 투명전극의 제조방법 및 그에 의한 투명전극에 의하면, 열처리 후 가시광선의 영역에서 광 투과율에 있어 85% 이상의 고 투과성을 나타내며, 아연(Zn) 두께의 증가에 따라 비저항이 감소하고, 특히 특정두께의 아연(Zn)에서 p-형 전도형태를 보이는 효과가 있다.

[0016] 또 상기한 제조방법의 열처리에 의해 만들어진 투명전극의 홀특성을 분석한 결과 측정된 샘플 모두 I-V 곡선 측정을 통해 오믹접촉을 하는 것으로 평가되었고, p-형 거동의 샘플에서는 450℃에서 1시간 유지하는 열처리에 의해 가장 특성이 우수한 p-형 투명전극을 제작할 수 있는 효과가 있다.

도면의 간단한 설명

[0017] 도 1은 본 발명의 제조방법에서 일정한 열처리 조건 및 아연(Zn)의 증착 두께에 따라 투명전극의 투과도를 보여주는 그래프

도 2는 본 발명의 제조방법에서 아연(Zn)의 증착 두께에 따라 Figure of Merit의 변화를 보여주는 그래프

도 3은 본 발명의 제조방법에서 10㎚의 아연(Zn)의 증착 두께와 열처리 온도에 따라 투명전극의 투과도를 보여주는 그래프

도 4는 본 발명의 제조방법에서 25㎚의 아연(Zn)의 증착 두께와 열처리 온도에 따라 투명전극의 투과도를 보여주는 그래프

도 5는 본 발명의 제조방법에서 10㎚의 아연(Zn)의 증착 두께와 열처리 온도 변화에 따른 투명전극의 결정구조를 보여주는 그래프

도 6은 본 발명의 제조방법에서 25㎚의 아연(Zn)의 증착 두께와 열처리 온도 변화에 따른 투명전극의 결정구조를 보여주는 그래프

도 7은 본 발명의 제조방법에서 10㎚의 아연(Zn)의 증착 두께와 450℃의 열처리 온도에 따른 Figure of Merit의 변화를 보여주는 그래프

도 8은 본 발명의 제조방법에서 5㎚의 아연(Zn)의 증착 두께와 열처리 유지시간에 따라 투명전극의 투과도를 보여주는 그래프

도 9는 본 발명의 제조방법에서 10㎚의 아연(Zn)의 증착 두께와 열처리 유지시간에 따라 투명전극의 투과도를 보여주는 그래프

도 10은 본 발명의 제조방법에서 5㎚의 아연(Zn)의 증착 두께와 열처리 유지시간에 따라 투명전극의 결정구조를 보여주는 그래프

도 11은 본 발명의 제조방법에서 10㎚의 아연(Zn)의 증착 두께와 열처리 유지시간에 따라 투명전극의 결정구조를 보여주는 그래프

도 12는 본 발명의 제조방법에서 5㎚의 아연(Zn)의 증착 두께와 450℃의 열처리 온도에 따른 Figure of Merit의 변화를 보여주는 그래프

도 13은 열처리 온도에 따른 투명전극 소재의 단면 조직사진

도 14는 본 발명의 제조방법에서 450℃에서 1시간 유지하는 열처리 조건에서 아연(Zn)의 증착 두께에 따른 결정구조를 보여주는 그래프

발명을 실시하기 위한 구체적인 내용

[0018] 이하, 본 발명에 따른 산화주석(SnO_2)과 아연(Zn)으로 이루어진 다층구조 박막을 이용한 투명전극의 제조방법 및 그에 의한 투명전극의 바람직한 실시예를 첨부한 도면을 참조로 하여 상세히 설명한다. 본 발명은 이하에서 개시되는 실시예에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 수 있으며, 단지 본 실시예는 본 발명의 개시가 완전하도록 하며 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위하여 제공되는 것이다.

[0019] 본 발명에 따른 투명전극은 기본적으로 쿼츠(Quartz) 기판 위에서 스퍼터링(Sputtering)법에 의해 일정두께의 산화주석(SnO_2)과 아연(Zn)을 적층하여 다층구조 박막을 제조하고, 이를 일정한 온도 범위 내에서 일정시간의 범위 내에 유지하는 열처리를 통해 광 투과율에 있어 85% 이상의 고투과성을 나타내며 p-형의 전도형태를 보이는 투명전극을 제조하도록 한 것이다.

[0020] 이에 대해 SnO_2/Zn 다층구조 박막의 투명전극의 제조에 있어 아연(Zn)의 증착 두께의 영향, 열처리 온도 및 열처리 유지시간에 따른 특성변화를 관찰하고, 박막 단면의 특성을 관찰하기 위해 FE-TEM(전계방사형 투과전자현미경)을 이용하였으며, XRD(X선 회절)를 이용하여 구조적 특성을 확인하고, UV-Visible을 이용하여 광학적 특성, Hall-effect 측정과 면저항 측정기를 이용하여 전기적 특성을 관찰하도록 한다.

[0021] 먼저 다음의 표 1에서와 같이 15㎜×15㎜의 쿼츠(Quartz) 기판 위에서 300㎚의 두께로 증착된 산화주석(SnO_2)의 아래 위에 5㎚, 10㎚, 25㎚ 및 50㎚의 두께로 아연(Zn)이 각각 증착되는 다층구조 박막의 샘플들을 제조한다. 상기 쿼츠(Quartz) 기판은 아세톤에서 20분, 에탄올에서 10분, DI수(deionized water)에서 20분 동안 초음파로 세척을 한다.

[0022] 상기 증착에 있어 2인치의 타깃 물질로 상기 99.99%의 순수 산화주석(SnO_2)의 아래 위에 99.99%의 아연(Zn)을 RF(Radio Frequency) 스퍼터링법에 의해 실온과 40sccm의 알곤(Ar) 압력하에 진공챔버 내에서 증착을 하며, 쿼츠 기판의 기지와 타깃 물질 사이의 거리는 10㎝이다.

[0023] 다음에 상기 쿼츠 기판 위에 증착된 SnO_2/Zn 박막을 350~500℃의 열처리 온도 범위 내에서 1~8시간 동안 열처리함으로써 다층구조 박막을 완성하고, 이를 이용하여 투명전극을 제조하게 된다.

표 1

[0024]

증착 물질	증착 두께(㎚)			
Zn	5	10	25	50
SnO_2	300			
Zn	5	10	25	50

[0025] 상기의 표 1에 의하면, SnO_2을 300㎚ 증착 두께로 고정한 상태에서 Zn을 5㎚, 10㎚, 25㎚ 및 50㎚의 증착 두께로 달리하여 다층구조 박막의 샘플들을 제작한 후 열처리 수행하였는데, 상기 아연(Zn)의 두께 및 열처리 조건에 따른 투명전극 샘플들의 구조적 특성과 광학적 특성 및 전기적 특성에 대해 각각 알아보기로 한다.

[0026] 도 1은 본 발명의 제조방법에서 일정한 열처리 조건 및 아연(Zn)의 증착 두께에 따라 투명전극의 투과도를 보여주는 그래프를 도시한 것이다.

[0027] 도 1에 도시한 바와 같이, 450℃에서 1시간 동안 유지하는 열처리 후, 즉 Zn(Xnm)/SnO_2(300nm)/Zn(Xnm)//450℃/1시간의 조건에서 모든 투명전극 샘플들은 가시광선의 영역에서 광 투과율에 있어 투과도가 85% 이상의 높은 투과성을 나타냄을 확인하였다.

[0028] 다음의 표 2는 아연(Zn)의 증착 두께에 따른 상기 투명전극 샘플들의 전기적 특성을 나타낸 것이다.

표 2

[0029]

Zn 두께(㎚)	농도(cm^{-3})	이동도($cm^2V^{-1}S^{-1}$)	비저항(Ω · cm)	전도형태
5	9.80×10^{16}	0.181	3.52×10^{2}	p
10	1.27×10^{15}	6.0×10^{-1}	8.08×10^{3}	p
25	-2.89×10^{14}	4.6×10^{-1}	4.66×10^{4}	n
50	-7.60×10^{17}	1.23	6.68	n

[0030] *Zn(Xnm)/SnO_2(300nm)/Zn(Xnm)//450℃/1h

[0031] 상기의 표 1에서 보는 바와 같이 Zn의 두께가 두꺼워질수록 캐리어 농도가 증가하고, 비저항이 감소하는 경향이 관찰되었고, 5㎚ 및 10㎚ 증착 두께의 Zn 샘플의 경우 p-형 전도형태가 관찰되었다.

[0032] 도 2는 본 발명의 제조방법에서 아연(Zn)의 증착 두께에 따라 Figure of Merit의 변화를 보여주는 그래프를 도시한 것이다.

[0033] 도 2에 도시한 바와 같이, Zn(Xnm)/SnO_2(300nm)/Zn(Xnm)//450℃/1시간의 조건에서 Figure of Merit가 높은 값을 가질수록 투명전극으로써의 특성이 우수한 것으로 평가할 수 있고, 상기한 바와 같이 5㎚ 및 10㎚ 증착 두께의 Zn 샘플의 경우 p-형 전도형태가 확인되었다. 여기서 Figure of Merit는 Φ_{tc}로, 다음의 수학식 1과 같다.

수학식 1

[0034]

$$\Phi = T_r^{10} / R_s$$

[0035] (T_r : optical transmittance, R_s : sheet resistance)

[0036] 도 3은 본 발명의 제조방법에서 10㎚의 아연(Zn)의 증착 두께와 열처리 온도에 따라 투명전극의 투과도를 보여주는 그래프이고, 도 4는 본 발명의 제조방법에서 25㎚의 아연(Zn)의 증착 두께와 열처리 온도에 따라 투명전극의 투과도를 보여주는 그래프이다.

[0037] 도 3 및 도 4에 도시한 바와 같이, 열처리 전의 SnO_2과 Zn이 도포된 상태에서의 투명전극 샘플의 광 투과도는 다소 낮았지만, 일정한 열처리 유지시간에서 다양한 열처리 온도에 따라 열처리한 후, Zn(10nm)/SnO_2(300nm)/Zn(10nm) 및 Zn(25nm)/SnO_2(300nm)/Zn(25nm)의 모든 투명전극 샘플들은 가시광선의 영역에서의 광 투과율에 있어 투과도가 85% 이상의 고 투과성을 나타냄을 확인하였다.

[0038] 다음의 표 3 및 표 4는 10㎚ 및 25㎚의 일정한 아연(Zn)의 증착 두께에서 다양한 열처리 조건에 따른 투명전극의 전기적 특성을 보여준 것이다.

표 3

[0039]

열처리 조건	농도(cm^{-3})	이동도($cm^2V^{-1}S^{-1}$)	비저항(Ω · cm)	전도형태
도포된 상태	-2.34×10^{14}	1.53	1.75×10^{4}	n
350℃/1시간	-5.59×10^{13}	2.82	1.51×10^{4}	n
400℃/1시간	5.84×10^{13}	4.59	2.33×10^{4}	p
450℃/1시간	1.27×10^{15}	6.0×10^{-1}	8.08×10^{3}	p
500℃/1시간	-6.92×10^{15}	1.7×10^{-1}	5.14×10^{3}	n

[0040] *Zn(10nm)/SnO_2(300nm)/Zn(10nm)

표 4

[0041]

열처리 조건	농도(cm^{-3})	이동도($cm^2V^{-1}S^{-1}$)	비저항(Ω · cm)	전도형태
도포된 상태	-2.34×10^{14}	1.53	1.75×10^{4}	n
350℃/1시간	-5.59×10^{13}	2.82	1.51×10^{4}	n
400℃/1시간	5.84×10^{13}	4.59	2.33×10^{4}	p
450℃/1시간	1.27×10^{15}	6.0×10^{-1}	8.08×10^{3}	p
500℃/1시간	-6.92×10^{15}	1.7×10^{-1}	5.14×10^{3}	n

[0042] *Zn(25nm)/SnO_2(300nm)/Zn(25nm)

[0043] 상기의 표 3 및 표 4에서 보는 바와 같이, 아연(Zn)의 증착 두께가 두꺼워질수록 캐리어 농도가 증가하고, 비저항이 감소하는 경향이 관찰되었고, 특히 5㎚ 및 10㎚의 아연(Zn)의 증착 두께의 투명전극 샘플의 경우 p-형 전도형태가 관찰되었다.

[0044] 도 5는 본 발명의 제조방법에서 10㎚의 아연(Zn)의 증착 두께와 열처리 온도 변화에 따른 투명전극의 결정구조를 보여주는 그래프이고, 도 6은 본 발명의 제조방법에서 25㎚의 아연(Zn)의 증착 두께와 열처리 온도 변화에 따른 투명전극의 결정구조를 보여주는 그래프이다.

[0045] 도 5 및 도 6에 도시한 바와 같이, 일정한 열처리 유지시간에서 다양한 열처리 온도에 따라 열처리를 한 후, Zn(10nm)/SnO_2(300nm)/Zn(10nm)과 Zn(25nm)/SnO_2(300nm)/Zn(25nm)의 모든 투명전극 샘플들에서 SnO_2(Tetragonal rutile structure) 피크가 관찰되었고, 전체적으로 낮은 강도(Intensity)를 보이지만 열처리 온도의 증가에 따라 결정성이 향상되었다.

[0046] 도 7은 본 발명의 제조방법에서 10㎚의 아연(Zn)의 증착 두께와 450℃의 열처리 온도에 따른 Figure of Merit의 변화를 보여주는 그래프이다.

[0047] 도 7에 도시한 바와 같이 Zn(10nm)/SnO_2(300nm)/Zn(10nm)//450℃의 조건에서 Figure of Merit가 높은 값을 가질수록 투명전극으로써 특성이 우수한 것으로 평가할 수 있고, 가장 높은 FOM값을 가지지는 않지만 400~450℃ 열처리 샘플에서 p-형 전도형태가 관찰되었다.

[0048] 도 8은 본 발명의 제조방법에서 5㎚의 아연(Zn)의 증착 두께와 열처리 유지시간에 따라 투명전극의 투과도를 보여주는 그래프이고, 도 9는 본 발명의 제조방법에서 10㎚의 아연(Zn)의 증착 두께와 열처리 유지시간에 따라 투명전극의 투과도를 보여주는 그래프를 도시한 것이다.

[0049] 일정한 열처리 온도에서 다양한 열처리 유지시간에 따라 열처리한 후, Zn(5nm)/SnO_2(300nm)/Zn(5nm)와 Zn(10nm)/SnO_2(300nm)/Zn(10nm)의 모든 투명전극 샘플들은 가시광선의 영역에서의 광 투과율에 있어 투과도가 85% 이상의 고 투과성을 나타냄을 확인하였다.

[0050] 다음의 표 5 및 표 6은 5㎚ 및 10㎚의 일정한 아연(Zn)의 증착 두께에서 일정한 열처리 조건에 따른 투명전극의 전기적 특성을 보여준 것이다.

표 5

[0051]

열처리 조건	농도(cm^{-3})	이동도($cm^2V^{-1}S^{-1}$)	비저항(Ω · cm)	전도형태
도포된 상태	-7.16×10^{15}	0.283	3.08×10^{3}	n
450℃/1시간	9.80×10^{16}	0.181	3.52×10^{2}	p
450℃/2시간	1.70×10^{17}	0.09	4.06×10^{2}	p
450℃/4시간	8.88×10^{13}	2.9	2.42×10^{4}	p

450℃/8시간	-1.47×10^{17}	0.104	4.10×10^{2}	n

[0052] *Zn(5nm)/SnO_2(300nm)/Zn(5nm)

표 6

[0053]

열처리 조건	농도(cm^{-3})	이동도($cm^2V^{-1}S^{-1}$)	비저항(Ω · cm)	전도형태
도포된 상태	-2.34×10^{14}	1.53	1.75×10^{4}	n
450℃/1시간	**-1.27×10^{15}**	**0.06**	**8.08×10^{3}**	**p**
50℃/2시간	**1.44×10^{12}**	**66.9**	**6.48×10^{4}**	**p**
50℃/4시간	**1.75×10^{13}**	**5.43**	**6.57×10^{4}**	**p**
50℃/8시간	-1.01×10^{15}	0.49	1.26×10^{4}	n

[0054] *Zn(10nm)/SnO_2(300nm)/Zn(10nm)

[0055] 상기의 표 5 및 표 6에서 보는 바와 같이, 5㎚ 및 10㎚의 아연(Zn)의 증착 두께의 투명전극 샘플들 모두 450℃/1~4시간의 열처리시 p-형 전도형태가 관찰되었고, 열처리 유지시간이 길어질수록 비저항이 증가하는 형태를 보였다.

[0056] 도 10은 본 발명의 제조방법에서 5㎚의 아연(Zn)의 증착 두께와 열처리 유지시간에 따라 투명전극의 결정구조를 보여주는 그래프이고, 도 11은 본 발명의 제조방법에서 10㎚의 아연(Zn)의 증착 두께와 열처리 유지시간에 따라 투명전극의 결정구조를 보여주는 그래프이다.

[0057] 도 10 및 도 11에 도시한 바와 같이, 일정한 열처리 온도에서 다양한 열처리 유지시간에 따라 열처리를 한 후, Zn(5nm)/SnO_2(300nm)/Zn(5nm)와 Zn(10nm)/SnO_2(300nm)/Zn(10nm)의 모든 투명전극 샘플들에서 SnO_2(Tetragonal rutile structure) 피크가 관찰되었고, 전체적으로 낮은 강도(Intensity)를 보이지만 열처리 온도의 증가에 따라 결정성이 향상되었다.

[0058] 도 12는 본 발명의 제조방법에서 5㎚의 아연(Zn)의 증착 두께와 450℃의 열처리 온도에 따른 Figure of Merit의 변화를 보여주는 그래프를 도시한 것이다.

[0059] 도 12에 도시한 바와 같이, Zn(5nm)/SnO_2(300nm)/Zn(5nm)//450℃의 조건에서 Figure of Merit가 높은 값을 가질수록 투명전극으로써 특성이 우수한 것으로 평가할 수 있고, 450℃/1시간의 열처리 조건에서 가장 특성이 우수한 p-형 투명전극이 제작되었다.

[0060] 도 13은 열처리 온도에 따른 투명전극 소재의 단면 조직사진을 나타낸 것이다.

[0061] 도 13에 나타낸 바와 같이, 아연(Zn)이 도포된 상태 또는 450℃에서 1시간 열처리하거나 8시간 열처리하는 Zn(5nm)/SnO_2(300nm)/Zn(5nm)의 투명전극 샘플들을 보면, 아연(Zn)의 증착 두께가 매우 얇기 때문에 Line profile 상으로는 상기 아연(Zn)의 확산 관찰이 쉽지 않으나, 열처리 유지시간(도포된 상태에서→1시간→8시간)이 증가함에 따라 표면에 위치하는 아연(Zn)으로 추정되는 층이 산화주석(SnO_2)층으로 확산되어 사라짐이 관찰되었다.

[0062] 도 14는 본 발명의 제조방법에서 450℃에서 1시간 유지하는 열처리 조건에서 아연(Zn)의 증착 두께에 따른 결정구조를 보여주는 그래프를 도시한 것이다.

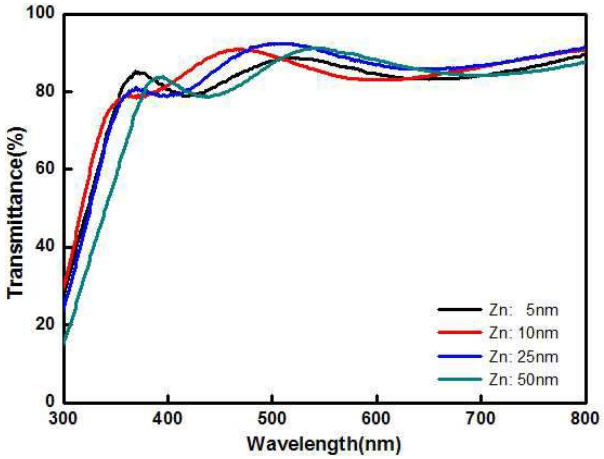
[0063] 도 14에 도시한 바와 같이, Zn(Xnm)/SnO_2(300nm)/Zn(Xnm)의 다양한 아연(Zn)의 증착 두께에 따라 열처리 후 모든 샘플에서 SnO_2(Tetragonal rutile structure) 피크가 관찰되었고, 아연(Zn) 증착 두께의 증가에 따라 결정성이 점차 약해지는 경향성을 보였다.

[0064] 이상과 같이 본 발명에 따른 산화주석(SnO_2)과 아연(Zn)으로 이루어진 다층구조 박막을 이용한 투명전극의 제조

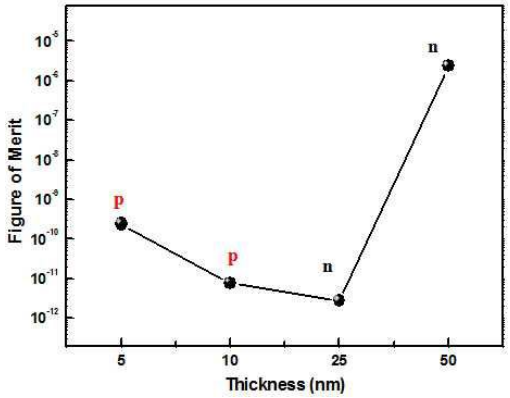
방법 및 그에 의한 투명전극에 대해서 예시한 도면을 참조로 하여 설명하였으나, 본 명세서에 개시된 실시예와 도면에 의해 본 발명이 한정되는 것은 아니며, 본 발명의 기술사상의 범위 내에서 당업자에 의해 다양한 변형이 이루어질 수 있음은 물론이다.

도면

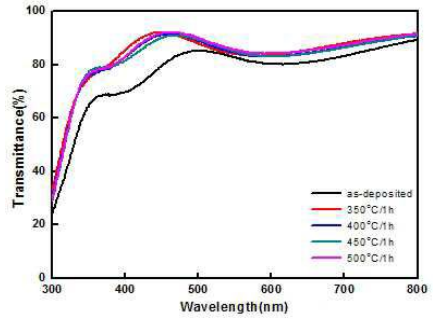
도면1



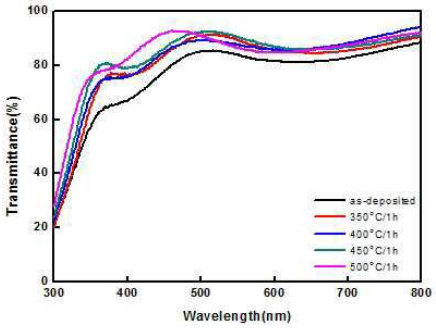
도면2



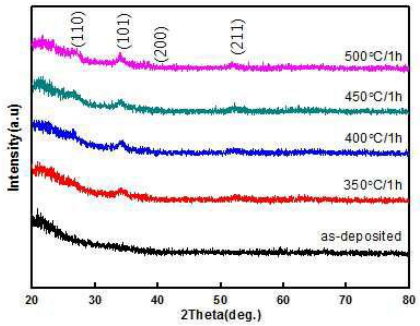
도면3



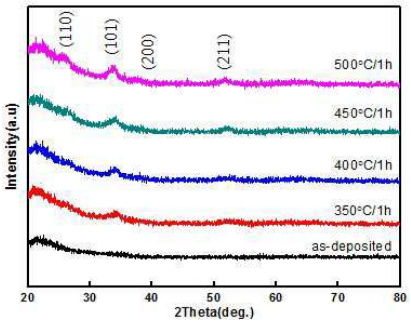
도면4



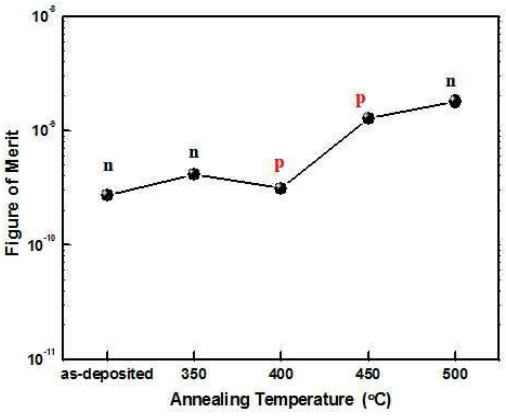
도면5



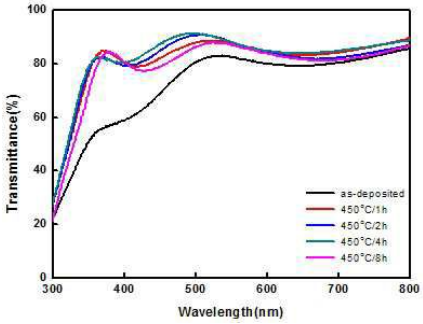
도면6



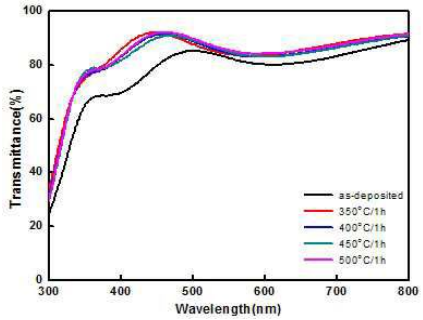
도면7



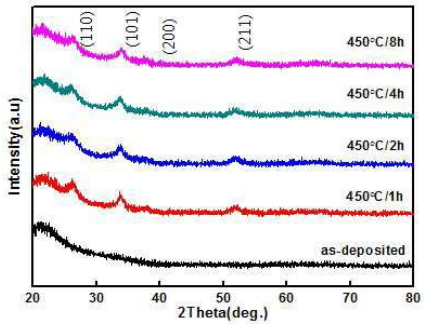
도면8



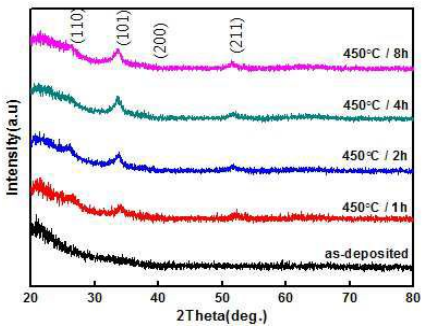
도면9



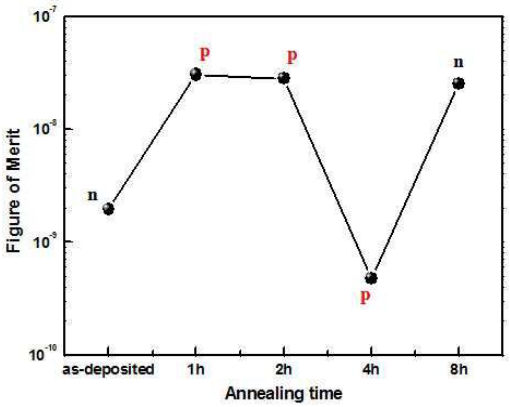
도면10



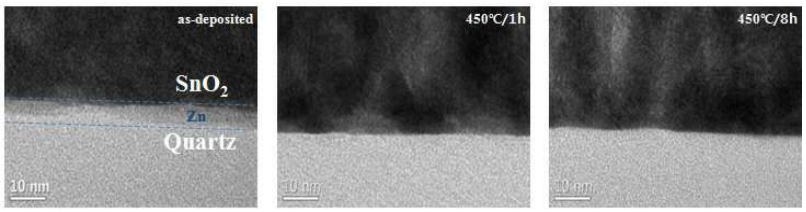
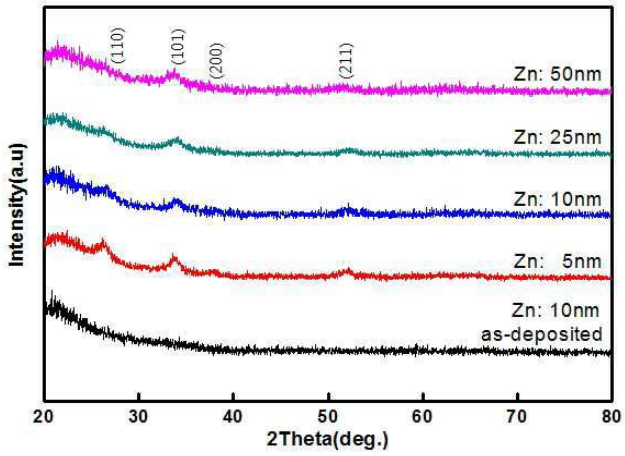
도면11



도면12



도면13



도면14