



(19)中華民國智慧財產局

(12)發明說明書公告本

(11)證書號數：TW I853921 B

(45)公告日：中華民國 113 (2024) 年 09 月 01 日

(21)申請案號：109113741

(22)申請日：中華民國 109 (2020) 年 04 月 24 日

(51)Int. Cl. : *H01G4/30 (2006.01)**H01B1/22 (2006.01)**H01G4/012 (2006.01)**H01G4/232 (2006.01)**H01G4/12 (2006.01)*

(30)優先權：2019/04/25 美國

62/838,406

(71)申請人：美商京瓷 A V X 元件公司 (美國) KYOCERA AVX COMPONENTS CORPORATION
(US)

美國

(72)發明人：豪金森 法蘭克 HODGKINSON, FRANK (GB) ; 寶雅 伊蓮 BOYLE, ELAINE (GB)

(74)代理人：陳長文

(56)參考文獻：

TW 201626407A

CN 104299677A

JP 2018-113367A

US 2016/0227650A1

審查人員：林益平

申請專利範圍項數：30 項 圖式數：4 共 30 頁

(54)名稱

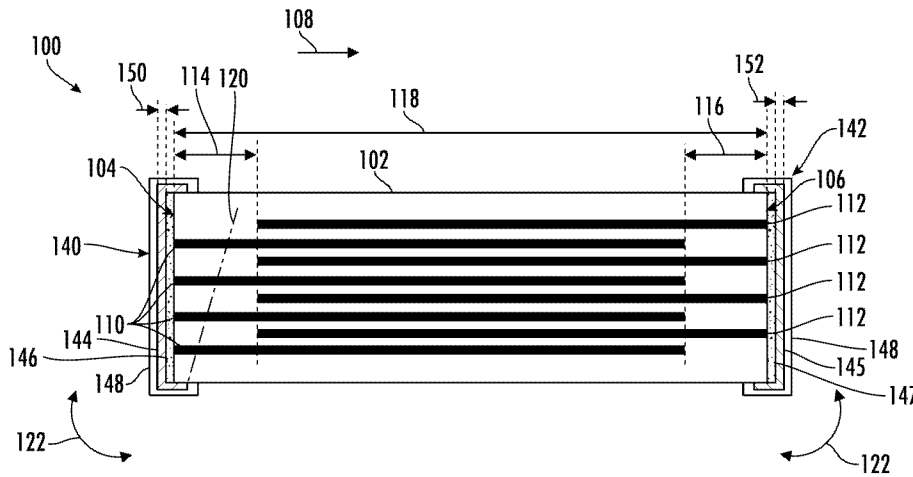
多層陶瓷電容及其形成方法

(57)摘要

本發明揭示一種多層陶瓷電容，其可包含一單塊體及分別自該單塊體之第一端及第二端朝向該單塊體之相對端延伸之經交錯的第一及第二複數個電極。一第一邊限距離及一第二邊限距離可係分別形成於該等電極與該單塊體之該等相對端之間。第一及第二外部端接可係分別沿著該單塊體之該第一端及第二端安置，且係分別與該等第一及第二複數個電極連接。該單塊體之一長度與該第一邊限距離及/或第二邊限距離之間之一邊限比率可小於約 10。該第一外部端接或該第二外部端接中之至少一者可包含一導電聚合物組合物。

A multilayer ceramic capacitor may include a monolithic body and interleaved first and second pluralities of electrodes extending from the first and second ends, respectively, of the monolithic body towards opposite ends of the monolithic body. A first margin distance and a second margin distance may be formed, respectively, between the electrodes and the opposite ends of the monolithic body. First and second external terminations may be respectively disposed along the first end and second end of the monolithic body and respectively connected with the first and second plurality of electrodes. A margin ratio between a length of the monolithic body and the first margin distance and/or second margin distance may be less than about 10. At least one of the first external termination or the second external termination may include a conductive polymeric composition.

指定代表圖：



【圖1】

符號簡單說明：

- 100:多層電容/電容
- 102:單塊體
- 104:第一端
- 106:第二端
- 108:縱向方向/縱向距離
- 110:第一複數個電極
- 112:第二複數個電極
- 114:第一邊限距離
- 116:第二邊限距離
- 118:體長度
- 120:裂紋
- 122:箭頭
- 140:第一外部端接
- 142:第二外部端接
- 144:第一柔性層/柔性層
- 145:第二柔性層/柔性層
- 146:第一基底層/基底層
- 147:第二基底層/基底層
- 148:電鍍層
- 150:厚度
- 152:厚度



I853921

【發明摘要】

【中文發明名稱】

多層陶瓷電容及其形成方法

【英文發明名稱】

MULTILAYER CERAMIC CAPACITOR AND METHOD FOR FORMING THE SAME

【中文】

本發明揭示一種多層陶瓷電容，其可包含一單塊體及分別自該單塊體之第一端及第二端朝向該單塊體之相對端延伸之經交錯的第一及第二複數個電極。一第一邊限距離及一第二邊限距離可係分別形成於該等電極與該單塊體之該等相對端之間。第一及第二外部端接可係分別沿著該單塊體之該第一端及第二端安置，且係分別與該等第一及第二複數個電極連接。該單塊體之一長度與該第一邊限距離及/或第二邊限距離之間之一邊限比率可小於約10。該第一外部端接或該第二外部端接中之至少一者可包含一導電聚合物組合物。

【英文】

A multilayer ceramic capacitor may include a monolithic body and interleaved first and second pluralities of electrodes extending from the first and second ends, respectively, of the monolithic body towards opposite ends of the monolithic body. A first margin distance and a second margin distance may be formed, respectively, between the electrodes and the opposite ends of the monolithic body. First and second external terminations may be respectively disposed along the first end and second

end of the monolithic body and respectively connected with the first and second plurality of electrodes. A margin ratio between a length of the monolithic body and the first margin distance and/or second margin distance may be less than about 10. At least one of the first external termination or the second external termination may include a conductive polymeric composition.

【指定代表圖】

圖1

【代表圖之符號簡單說明】

- 100:多層電容/電容
- 102:單塊體
- 104:第一端
- 106:第二端
- 108:縱向方向/縱向距離
- 110:第一複數個電極
- 112:第二複數個電極
- 114:第一邊限距離
- 116:第二邊限距離
- 118:體長度
- 120:裂紋
- 122:箭頭
- 140:第一外部端接
- 142:第二外部端接

144:第一柔性層/柔性層

145:第二柔性層/柔性層

146:第一基底層/基底層

147:第二基底層/基底層

148:電鍍層

150:厚度

152:厚度

【發明說明書】

【中文發明名稱】

多層陶瓷電容及其形成方法

【英文發明名稱】

MULTILAYER CERAMIC CAPACITOR AND METHOD FOR FORMING THE SAME

【技術領域】

【0001】 本發明一般而言係關於多層陶瓷電容。更特定而言，本發明係關於一種具有一開路模式電極配置及可撓性端接之多層電容。

【先前技術】

【0002】 諸多現代電子組件係封裝為單塊器件且可在一單個晶片封裝內包括一單個組件或多個組件。此一單塊器件之一項特定實例係一多層電容或電容陣列，且關於所揭示技術特別關注的係具有叉指型內部電極層及對應電極連接片之多層電容。

【0003】 多層電容已藉由提供自陶瓷材料之一先前製備之延伸長度或帶切割之一陶瓷介電質之個別片材來形成。該等個別片材係透過多組電極圖案用電極油墨絲網印刷的。然後將經印刷片材堆疊於多個層中且層壓成通常被稱為一襯墊之一固體層。然後可將該襯墊切割成個別多層組件，且可執行對多層組件之進一步處理，舉例而言，該襯墊之燒結且個別組件之端接。組件之端接可包含施加一金屬漆料以便與先前絲網塗漆之電極中之選定者接觸，後續接著進行另一燒製以將金屬漆端接材料固定至電容。

【0004】 多層組件(諸如電容)可由於熱應力及/或由於彎曲之機械應力而破裂。此等裂紋可在電容之邊限附近與電極相交，此可在與相對端接

連接之電極之間可能地導致一非想要電連接。然後可在電容之端接之間發生一短路。

【發明內容】

【0005】 根據本發明之一項實施例，一種多層陶瓷電容可包含一單塊體，該單塊體包括在垂直於一縱向方向及一橫向方向中之每一者之一Z方向上堆疊之複數個介電質層。該單塊體可具有一第一端及一第二端，該第二端係在該縱向方向上與該第一端間隔開。第一複數個電極可自該第一端朝向該單塊體之該第二端延伸。該第一複數個電極可與該單塊體之該第二端間隔開一第一邊限距離。第二複數個電極可自該第二端朝向該單塊體之該第一端延伸。該第二複數個電極可與該單塊體之該第一端間隔開一第二邊限距離。一第一外部端接可沿著該第一端安置且與該第一複數個電極連接。一第二外部端接可沿著該第二端安置且與該第二複數個電極連接。該單塊體可具有在該第一端與該第二端之間的縱向距離中之一體長度。該體長度與該第一邊限距離或該第二邊限距離中之至少一者之間的一邊限比率可小於約10。該第一外部端接或該第二外部端接中之至少一者可包含一導電聚合物組合物。

【0006】 根據本發明之另一態樣，一種用於形成一多層陶瓷電容之方法可包含分別在第一複數個介電質層上形成第一複數個電極，及在第二複數個介電質層上形成第二複數個電極。該方法可包含在垂直於一縱向方向之一Z方向上堆疊該第一複數個介電質層及第二複數個介電質層以形成一單塊體，使得該第一複數個電極自該單塊體之一第一端延伸且在該縱向方向上與該單塊體之一第二端間隔開一第一邊限距離。該方法可包含沿著該單塊體之該第一端形成與該第一複數個電極連接之一第一外部端接，及

沿著該單塊體之該第二端形成與該第二複數個電極連接之一第二外部端接。該單塊體可具有在該第一端與該第二端之間的縱向距離中之一體長度。該體長度與該第一邊限距離之間的一邊限比率可小於約10。該第一外部端接或該第二外部端接中之至少一者可包含一導電聚合物組合物。

【0007】

下文更詳細地陳述本發明之其他特徵及態樣。

【圖式簡單說明】

【0008】

參考附圖在本說明書中陳述指導熟習此項技術者之本發明(包含其最佳模式)之一全面及使能揭示內容，在附圖中：

圖1圖解說明根據本發明之態樣之包含一柔性層之一多層電容之一項實施例之一剖視圖；

圖2圖解說明根據本發明之態樣之包含錨連接片之一多層電容之另一實施例之一剖視圖；

圖3圖解說明根據本發明之態樣之包含浮動電極之一多層電容之另一實施例之一剖視圖；及

圖4係根據本發明之態樣之用於形成一多層陶瓷電容之一方法之一流程圖。

參考符號遍及本說明書及隨附圖式之重複使用意欲表示本發明之相同或類似特徵或元件。

【實施方式】

【0009】

相關申請案

本申請案主張於2019年4月25號提出申請之美國臨時申請案第62/838,406號的優先權，該申請案之全文係以引用的方式併入本文中。

熟習此項技術者應瞭解，本發明論述僅係對實例性實施例之一說明，且不意欲作為限制本發明之寬廣態樣，此等較寬態樣體現在實例性構造中。

【0010】 一般而言，本發明係關於一種採用經組態以減少或防止破裂之風險的特徵之一組合之多層陶瓷電容。首先，外部端接可包含導電聚合物組合物(例如，作為一柔性層)以減少組件所遭受之應力。導電聚合物組合物可包含一聚合物及經分散導電微粒。其次，多層陶瓷電容可具有一大邊限距離。由於裂紋通常在端接附近傳播，因此如果裂紋發生，一大邊限距離可減少一裂紋將與電極相交之機會。因此，大邊限距離與柔性外部端接之組合導致對應力更穩健及更具彈性之一組件，包含因組件所安裝至表面之撓曲導致之熱及/或機械應力。

【0011】 特定而言，本發明係關於一種在一單個單塊體內含有交替之介電質層與電極層之多層陶瓷電容。該電容之單塊體可包含一頂部表面及與該頂部表面相對之一底部表面。該單塊體亦可包含在該頂部表面與該底部表面之間延伸之至少一個側表面。該單塊體可包含在該頂部表面與該底部表面之間延伸之至少四個側表面。在一項實施例中，該單塊體包含總計至少六個表面(例如，一個頂部、一個底部、四個側)。例如，電容之單塊體可具有一平行六面體形狀，諸如一長方體形狀。

【0012】 該電容可包含自第一端朝向單塊體之第二端延伸的第一複數個電極。第一複數個電極可與單塊體之第二端間隔開一第一邊限距離。電容可包含自第二端朝向單塊體之第一端延伸且與複數個第一電極交錯的第二複數個電極。第二複數個電極可與單塊體之第一端間隔開一第二邊限

距離。多層陶瓷電容可在第一端與第二端之間之縱向距離中具有一電容長度。可在該電容長度與第一邊限距離或第二邊限距離中之至少一者之間形成一邊限比率。在某些實施例中，該邊限比率可小於約10、在某些實施例中小於約9、在某些實施例中小於約8、在某些實施例中小於約7、在某些實施例中小於約6、在某些實施例中小於約5，及在某些實施例中小於約4。在某些實施例中，該邊限比率可小於約15、在某些實施例中小於約20、在某些實施例中小於約30、在某些實施例中小於約50、在某些實施例中小於約70，及在某些實施例中小於約90。

【0013】 參考電容在經受過度撓曲時的故障模式，此配置可被稱為「開路模式」。更特定而言，當電容受彎曲出故障時，可在電容之一「邊限區」中形成一裂紋，使得該裂紋不與電極相交。因此，電容可發生「故障開路」，使得第一複數個電極與第二複數個電極保持斷開電連接。此可防止第一複數個電極與第二複數個電極之間之一電連接或「短路」。

【0014】 如上文所指示，外部端接中之一或多者可包含一導電聚合物組合物。該導電聚合物組合物可包含一或多種適合聚合物材料。實例包含，例如環氧樹脂、聚醯亞胺樹脂、三聚氰胺樹脂、脲甲醯樹脂、聚胺基甲酸酯樹脂、酚醯樹脂、聚酯樹脂等。環氧樹脂係特別適合的。適合環氧樹脂之實例包含，例如雙酚A型環氧樹脂、雙酚F型環氧樹脂、苯酚醯醯清漆型環氧樹脂、鄰甲酚醯醯清漆型環氧樹脂、溴化環氧樹脂及聯苯型環氧樹脂、環狀脂肪族環氧樹脂、縮水甘油酯型環氧樹脂、縮水甘油胺環氧樹脂、甲酚醯醯清漆型環氧樹脂、萘型環氧樹脂、苯酚芳烷基型環氧樹脂、環戊二烯型環氧樹脂、雜環環氧樹脂等。聚合物可包含一熱固性或熱塑性樹脂。

【0015】 導電聚合物組合物可包含導電微粒，該等導電微粒可分散於聚合物(例如，如一聚合物基質)內，且可改良柔性層之導電率。導電微粒可係或包含一金屬，諸如銀、金、銅等。舉例而言，導電微粒可係或包含銀、銅、金、鎳、錫、鈦，或其他導電金屬。因此，在某些實施例中，柔性層可包含一銀填充聚合物、鎳填充聚合物、銅填充聚合物等。

【0016】 然而，在其他實施例中，導電微粒可包含一導電陶瓷材料，諸如鋁之氧化物(例如，氧化鋁)及/或鋁之氮化物等。額外實例包含其他金屬(諸如鈦)之氧化物或氮化物。在某些實施例中，導電微粒可在一基底材料上方包含一導電材料層。例如，導電微粒可在一基底金屬(例如，銅)上方包含一貴金屬(例如，銀、金等)層。

【0017】 導電微粒可具有大於約 $10 \text{ W}/(\text{m}\cdot\text{K})$ 、在某些實施例中大於約 $20 \text{ W}/(\text{m}\cdot\text{K})$ 、在某些實施例中大於約 $50 \text{ W}/(\text{m}\cdot\text{K})$ 、在某些實施例中大於約 $100 \text{ W}/(\text{m}\cdot\text{K})$ 、在某些實施例中大於約 $200 \text{ W}/(\text{m}\cdot\text{K})$ 、在某些實施例中大於約 $200 \text{ W}/(\text{m}\cdot\text{K})$ 之一熱傳導率。

【0018】 如根據ASTM D638-14在約 23°C 及20%相對濕度下所測試，柔性層可具有小於約 3 GPa 、在某些實施例中小於約 1 GPa 、在某些實施例中小於約 500 MPa 、在某些實施例中小於約 100 MPa 、在某些實施例中小於約 50 MPa 及在某些實施例中小於約 15 MPa 之一楊氏模數。

【0019】 柔性層可呈現低電阻。舉例而言，如根據ASTM B193-16所測試，柔性層可呈現小於約 $0.01 \text{ ohm}\cdot\text{cm}$ 、在某些實施例中小於約 $0.001 \text{ ohm}\cdot\text{cm}$ ，及在某些實施例中約 $0.0001 \text{ ohm}\cdot\text{cm}$ 或更小之一體積電阻率。

【0020】 外部端接之柔性層可藉由將單塊體浸漬至一導電聚合物組

合物溶液中以形成該導電聚合物組合物之一厚膜層而形成。

【0021】 外部端接可包含形成於單塊體與柔性層之間的基底層。舉例而言，基底層可形成於單塊體之各別端上方，且柔性層可形成於各別基底層上方。基底層可包含各種適合導電材料。舉例而言，基底層可包含銅、鎳、錫、銀、金等。基底層可藉由將單塊體浸漬至一溶液中以形成基底層材料之一厚膜層而形成。然而，在其他實施例中，可使用一適合電鍍程序來形成基底層，舉例而言，如以下所闡述。

【0022】 一或多個電鍍層形成於柔性層上方。舉例而言，在某些實施例中，一第一電鍍層可形成於柔性層上方。一第二電鍍層可形成於該第一電鍍層上方。第一及第二電鍍層可包含各種適合導電金屬，諸如鎳、錫、銅等。例如，在一項實施例中，該第一電鍍層可包含鎳。該第二電鍍層可包含錫。

【0023】 電鍍層可藉由包含電鍍及無電極電鍍之各種電鍍技術來形成。例如，可首先採用無電極電鍍來沈積一初始材料層。然後可將電鍍技術切換為可允許材料之一快速堆積之一電化學電鍍系統。

【0024】 電鍍溶液含有用來形成經電鍍端接的一導電材料，諸如一導電金屬。此導電材料可係前述材料中之任一者或如此項技術中通常已知之任一者。例如，電鍍溶液可係一胺基磺酸鎳浴溶液或其他鎳溶液使得電鍍層及外部端接包括鎳。另一選擇係，電鍍溶液可係一銅酸浴溶液或其他適合銅溶液使得電鍍層及外部端接包括銅。

【0025】 另外，應理解電鍍溶液可包括其他添加劑，如此項技術中通常已知。例如，添加劑可包含其他有機添加劑及可輔助電鍍程序之介質。另外，可採用添加劑以便在一所期望pH下採用電鍍溶液。在一項實

施例中，可在溶液中採用降阻添加劑以輔助完整電鍍覆蓋及電鍍材料與電容及引線連接片之經曝露前導邊緣之接合。

【0026】 可將電容曝露、浸沒、或浸漬於電鍍溶液中一預判定量之時間。此曝露時間未必受限制但可持續一充足量之時間以允許足夠的電鍍材料沈積以便形成經電鍍端接。就此而言，時間應係充足的以允許在一組交替之介電質層與電極層內的一給定極性之各別電極層之引線連接片之所期望經曝露、毗鄰前導邊緣之中形成一連續連接。

【0027】 一般而言，電解電鍍與無電極電鍍之間的差異係電解電鍍採用一電偏壓，諸如藉由使用一外部電源供應器。電解電鍍溶液可大體上經受一高電流強度範圍，舉例而言10 amp/ft²至15 amp/ft² (額定電壓為9.4伏特)。一連接可在同一電鍍溶液中形成有一負連接及一正連接，該負連接至需要經電鍍端接之形成之電容且正連接至一固體材料(例如，Cu電鍍溶液中之Cu)。亦即，將電容加偏壓至與電鍍溶液之彼極性相反之一極性。使用此方法，將電鍍溶液之導電材料吸引至電極層之引線連接片之經曝露前導邊緣之金屬。

【0028】 在將電容浸沒或使電容經受一電鍍溶液之前，可採用各種預處理步驟。可出於各種目的進行此等步驟，包含催化、加速及/或改良電鍍材料至引線連接片之前導邊緣之黏附。

【0029】 另外，在電鍍或任何其他預處理步驟之前，可採用一初始清潔步驟。可採用此步驟來移除在電極層之經曝露引線連接片上形成之任何氧化物堆積。此清潔步驟可在內部電極或其他導電元件係由鎳形成時特別幫助輔助移除氧化鎳之任何堆積。組件清潔可藉由完全浸入一預清潔浴液中來實現，諸如包含一酸清潔劑之預清潔浴液。在一項實施例中，曝露

可持續一預判定時間，諸如近似約10分鐘。另一選擇係，清潔亦可藉由化學拋光或研磨步驟來實現。

【0030】 另外，可執行活化電極層之引線連接片之經曝露金屬前導邊緣之一步驟以促進導電材料之沈積。活化可藉由浸入於鈮鹽中、光圖案化之鈮有機金屬前體(經由遮罩或雷射)，絲網印刷或噴墨沈積之鈮化合物或電泳鈮沈積來達成。應瞭解，目前僅將基於鈮活化揭示為活化溶液之一實例，活化溶液通常與由鎳或其一合金形成之經曝露連接片部分之活化很好地起作用。然而，應理解亦可利用其他活化溶液。

【0031】 並且，代替或除前述活化步驟之外，可在形成電容之電極層時將活化摻雜劑引入至導電材料中。例如，當電極層包括鎳且活化摻雜劑包括鈮時，可將鈮摻雜劑引入至形成電極層之鎳油墨或組合物中。這樣做可消除鈮活化步驟。應進一步瞭解，上文活化方法中之某些方法，諸如有機金屬前體亦適於玻璃形成劑之共沈積以用於至電容之大體陶瓷體之經增加黏附。當如上文所闡述進行活化步驟時，活化劑材料之跡線可在端接電鍍之前或之後通常保持於經曝露導電部分處。

【0032】 另外，亦可採用電鍍之後的後處理步驟。可出於各種目的進行此等步驟，包含增強及/或改良材料之黏附。例如，可在執行電鍍步驟之後採用一加熱(或退火)步驟。此加熱可經由烘焙、雷射經受、UV曝光、微波曝光、電弧鍍等來進行。

【0033】 外部端接可具有約25 μm 或更多、諸如約35 μm 或更多、諸如約50 μm 或更多、諸如約75 μm 或更多之一總平均厚度。例如，外部端接可具有自約25 μm 至約150 μm 、諸如自約35 μm 至約125 μm 、諸如自約50 μm 至約100 μm 之一平均厚度。

【0034】 外部端接可具有約150 μm 或更少、諸如約125 μm 或更少、諸如約100 μm 或更少、諸如約80 μm 或更少之一最大厚度。外部端接可具有約25 μm 或更多、諸如約35 μm 或更多、諸如約50 μm 或更多、諸如約75 μm 或更多之一最大厚度。例如，外部端接可具有自約25 μm 至約150 μm 、諸如自約35 μm 至約125 μm 、諸如自約50 μm 至約100 μm 之一最大厚度。

【0035】 外部端接之基底層可具有介於自約3 μm 至約125 μm ，或更多，在某些實施例中自約5 μm 至約100 μm ，及在某些實施例中自約10 μm 至約80 μm 範圍內的平均厚度。柔性層可具有介於自約3 μm 至約125 μm 或更多，在某些實施例中自約5 μm 至約100 μm 、在某些實施例中自約10 μm 至約80 μm 範圍內之一平均厚度。

【0036】 在某些實施例中，邊限距離與柔性層之最大厚度之一比率可大於約5、在某些實施例中大於約10、在某些實施例中大於約15、在某些實施例中大於約20，及在某些實施例中大於約40。

【0037】 現在將詳細地參考多層電容之實例實施例。現在參考圖式，圖1圖解說明根據本發明之態樣之一多層電容100之一項實施例之一剖視圖。電容100可包含一單塊體102，其具有一第一端104；及一第二端106，其在一縱向方向108上與第一端104間隔開。單塊體102可包含自第一端104朝向單塊體102之第二端106延伸之第一複數個電極110。第一複數個電極110可與單塊體之第二端106間隔開一第一邊限距離114。第二複數個電極112可自第二端106朝向單塊體102之第一端104延伸。第二複數個電極112可與第一複數個電極110交錯。第二複數個電極112可與單塊體102之第一端104間隔開一第二邊限距離116。單塊體102可在第一端104與

第二端106之間之縱向距離108中具有一體長度118。可在體長度118與第一邊限距離114或第二邊限距離116中之至少一者之間界定一邊限比率。在某些實施例中，該邊限比率可小於約10。

【0038】 若一裂紋120係由於電容之撓曲(舉例而言，如藉由箭頭122所圖解說明)而發生，則裂紋120將被拘限在第一或第二邊限距離114、116內。裂紋120將不與第一複數個電極110及第二複數個電極112兩者相交，從而防止第一複數個電極110與第二複數個電極112之間的接觸，此原本將導致其之間的電連接(例如，一「短路」)。

【0039】 電容100可包含沿著第一端104安置且與第一複數個電極110連接之一第一外部端接140。電容100可包含沿著第二端106安置且與第二複數個電極112連接之一第二外部端接142。第一外部端接140可包含一第一柔性層144。第一柔性層144可形成於一第一基底層146上方。第一外部端接140之第一基底層146可與第一複數個電極110電連接。

【0040】 電容100可包含沿著第二端106安置且與第二複數個電極112連接之一第二外部端接142。第二外部端接142可包含一第二柔性層145。第二柔性層145可形成於一第二基底層147上方。第二外部端接142之第二基底層147可與第二複數個電極112電連接。

【0041】 柔性層144、145可包含一導電聚合物組合物，該導電聚合物組合物可包含一聚合物及導電微粒，舉例而言，如上文所闡述。在某些實施例中，該聚合物可係或包含一環氧樹脂。該等導電微粒可係或包含一金屬，諸如銀、金、銅等。

【0042】 在某些實施例中，基底層146、147可藉由浸漬單塊體102以形成厚膜層而形成。在其他實施例中，基底層146，147可經電鍍(例

如，使用電解或無電極電鍍)。

【0043】一或多個電鍍層148可形成於柔性層144、145上。舉例而言，第一外部端接140之電鍍層148可包含形成於柔性層144、145上方之一第一電鍍層及形成於第一電鍍層上方之一第二電鍍層。第一電鍍層及第二電鍍層(若存在)可由各種適合金屬形成。舉例而言，第一電鍍層可包含鎳。第二電鍍層可包含錫。

【0044】柔性層144、145可在縱向方向108上具有各別厚度150、152。第一邊限距離114與第一柔性層144之厚度150之一比率可大於約5。第二邊限距離116與第二柔性層145之厚度152之一比率可大於約5。

【0045】圖2圖解說明根據本發明之態樣之一多層電容200之另一實施例之一剖視圖。多層電容200通常可組態為圖1之多層電容100。圖2之元件符號可大體上與圖1之彼等元件符號對應。多層電容200可另外包含在單塊體202之第一端204處之第一複數個錨連接片254及/或在單塊體202之第二端206處之第二複數個錨連接片256。

【0046】錨連接片254、256可充當用於基底層246、247之電鍍(例如，無電極電鍍)之成核點。舉例而言，錨連接片254、256可促進牢固且可靠外部電鍍之形成。通常不提供內部電連接之錨連接片可經提供用於經增強外部端接連接性、較好機械完整性及電鍍材料之沈積。

【0047】圖3圖解說明根據本發明之態樣之一多層電容300之另一實施例之一剖視圖。圖3之元件符號可大體上與圖1之彼等元件符號對應。多層電容300可另外包含一或多個浮動電極358。舉例而言，第一複數個電極310可在一Z方向360上與第二複數個電極312之各別電極312大體上對準。浮動電極358可與各別對準之成對電極310、312交錯。

【0048】 一第一邊限距離314可在縱向方向308上界定於第一複數個電極310與單塊體302之第二端306之間。一第二邊限距離316可界定於第二複數個電極312與單塊體302之第一端304之間。然而，應理解，在某些實施例中，電容可無浮動電極。

【0049】 圖4係根據本發明之態樣之用於形成一多層陶瓷電容之一方法400之一流程圖。一般而言，本文中將參考上文參考圖1至圖3闡述之多層電容100、200、300來闡述方法400。然而，應瞭解可用任何適合多層電容來實施所揭示方法400。另外，雖然圖4出於圖解說明及論述之目的繪示以一特定次序執行步驟，但本文中所論述之方法不限於任何特定次序或配置。使用本文中所提供之揭示內容，熟習此項技術者將瞭解，本文中所揭示之方法之各種步驟可在不偏離本發明之範疇之情況下以各種方式省略、再配置、組合及/或調適。

【0050】 方法400可包含：在(402)處，分別在第一複數個介電質層上形成第一複數個電極，及在第二複數個介電質層上形成第二複數個電極，舉例而言，如上文參考圖1至圖3所闡述。

【0051】 方法400可包含：在(404)處，堆疊介電質層使得各別第一及第二複數個電極分別與單塊體之相對端間隔開第一及第二邊限距離，舉例而言，如上文參考圖1至圖3所闡述。更特定而言，第一複數個電極可自單塊體之一第一端延伸且在縱向方向上與單塊體之一第二端間隔開一第一邊限距離。第二複數個電極可自單塊體之一第二端延伸且可在縱向方向上與單塊體之第一端間隔開一第二邊限距離。體長度與第一邊限距離及/或第二邊限距離之間的一邊限比率可小於約10。

【0052】 方法400可包含：在(406)處，沿著單塊體之分別與第一複

數個電極及第二複數個電極連接之各別端形成外部端接。外部端接中之至少一者可包含一導電聚合物組合物，舉例而言，如上文參考圖1至圖3所闡述。。

【0053】 儘管本發明已關於其特定實施例詳細地闡述，但將瞭解，熟習此項技術者在獲得對前述內容之一理解後可容易地產生對此等實施例之變更、變化及等同物。因此，本發明之範疇係以實例之方式而非以限制之方式，且本發明不排除包含對本發明之此等修改、變化及/或添加，如對於熟習此項技術者將係容易顯而易見的。

【符號說明】

【0054】

100:多層電容/電容

102:單塊體

104:第一端

106:第二端

108:縱向方向/縱向距離

110:第一複數個電極

112:第二複數個電極

114:第一邊限距離

116:第二邊限距離

118:體長度

120:裂紋

122:箭頭

140:第一外部端接

- 142:第二外部端接
- 144:第一柔性層/柔性層
- 145:第二柔性層/柔性層
- 146:第一基底層/基底層
- 147:第二基底層/基底層
- 148:電鍍層
- 150:厚度
- 152:厚度
- 200:多層電容
- 202:單塊體
- 204:第一端
- 206:第二端
- 208:縱向方向/縱向距離
- 210:第一複數個電極
- 212:第二複數個電極
- 214:第一邊限距離
- 216:第二邊限距離
- 218:體長度
- 220:裂紋
- 222:箭頭
- 240:第一外部端接
- 242:第二外部端接
- 244:第一柔性層/柔性層

- 245:第二柔性層/柔性層
- 246:基底層
- 247:基底層
- 248:電鍍層
- 250:厚度
- 252:厚度
- 254:第一複數個錨連接片/錨連接片
- 256:第二複數個錨連接片/錨連接片
- 300:多層電容
- 302:單塊體
- 304:第一端
- 308:縱向方向
- 310:第一複數個電極/電極
- 312:第二複數個電極/電極
- 314:第一邊限距離
- 316:第二邊限距離
- 318:體長度
- 320:裂紋
- 322:箭頭
- 340:第一外部端接
- 342:第二外部端接
- 344:第一柔性層/柔性層
- 345:第二柔性層/柔性層

346:第一基底層/基底層

347:第二基底層/基底層

348:電鍍層

352:厚度

358:浮動電極

360:Z方向

400:方法

402:步驟

404:步驟

406:步驟

【發明申請專利範圍】

【請求項1】

一種多層陶瓷電容，該多層陶瓷電容包括：

一單塊體(monolithic body)，其包括在垂直於一縱向(longitudinal)方向之一Z方向上堆疊之複數個介電質層，該單塊體具有一第一端及一第二端，該第二端係在該縱向方向上與該第一端間隔開；

第一複數個電極，其自該第一端朝向該單塊體之該第二端延伸，該第一複數個電極係與該單塊體之該第二端間隔開一第一邊限距離(margin distance)；

第二複數個電極，其自該第二端朝向該單塊體之該第一端延伸，該第二複數個電極係與該單塊體之該第一端間隔開一第二邊限距離；

一第一外部端接(termination)，其係沿著該第一端安置且與該第一複數個電極連接，該第一外部端接包括一柔性層(compliant layer)，該柔性層包括一導電聚合物組合物；

一第二外部端接，其係沿著該第二端安置且與該第二複數個電極連接；

其中：

該單塊體在該第一端與該第二端之間之縱向方向中具有一體長度(body length)，且該體長度與該第一邊限距離或該第二邊限距離中之至少一者之間之一邊限比率小於約10；該柔性層在該縱向方向中具有一最大厚度，且該第一邊限距離與該柔性層之該最大厚度之一比率大於約5；且

該柔性層之一平均厚度大於20 μm 。

【請求項2】

如請求項1之多層陶瓷電容，其中該導電聚合物組合物包括一環氧樹脂。

【請求項3】

如請求項1之多層陶瓷電容，其中該導電聚合物組合物包括導電微粒。

【請求項4】

如請求項3之多層陶瓷電容，其中該等導電微粒包括銀。

【請求項5】

如請求項1之多層陶瓷電容，其中該導電聚合物組合物具有小於約3 GPa之一楊氏模數(Young's modulus)，如根據ASTM D638-14在約23°C及20%相對濕度下所測試。

【請求項6】

如請求項1之多層陶瓷電容，其中該導電聚合物組合物呈現小於約0.01 ohm-cm之一體積電阻率，如根據ASTM B193-16在約23°C及20%相對濕度下所測試。

【請求項7】

如請求項1之多層陶瓷電容，其中該第一外部端接進一步包括：一基底層，其係形成於該單塊體之該第一端上方，該柔性層形成於該基底層上方。

【請求項8】

如請求項7之多層陶瓷電容，進一步包括經安置於該單塊體內及該單塊體之該第一端處之複數個錨連接片(anchor tabs)，該複數個錨連接片係

與該基底層連接，該複數個錨連接片未提供內部電連接。

【請求項9】

如請求項7之多層陶瓷電容，其中該基底層包括一導電金屬。

【請求項10】

如請求項1之多層陶瓷電容，其中該第一外部端接進一步包括經形成於該柔性層上方之至少一個電鍍層。

【請求項11】

如請求項10之多層陶瓷電容，其中該至少一個電鍍層包括：一第一電鍍層，其包括一第一導電材料；及一第二電鍍層，其包括一第二導電材料，該第二導電材料不同於該第一導電材料。

【請求項12】

如請求項1之多層陶瓷電容，進一步包括與該第一外部端接及第二外部端接中之每一者無電連接之一浮動電極。

【請求項13】

如請求項1之多層陶瓷電容，其中該電容無浮動電極。

【請求項14】

如請求項1之多層陶瓷電容，其中該第一外部端接在該縱向方向上具有介於自約25 μm 至約150 μm 範圍內之一總平均厚度。

【請求項15】

如請求項1之多層陶瓷電容，其中該體長度與該第一邊限距離或該第二邊限距離中之至少一者之間之該邊限比率小於約5。

【請求項16】

如請求項1之多層陶瓷電容，其中該第一複數個電極係與該第二複數

個電極交錯。

【請求項17】

一種用於形成一多層陶瓷電容之方法，該方法包括：

分別在第一複數個介電質層上形成第一複數個電極；

在第二複數個介電質層上形成第二複數個電極；

在垂直於一縱向方向之一Z方向上，堆疊該第一複數個介電質層及第二複數個介電質層以形成一單塊體，使得該第一複數個電極自該單塊體之一第一端延伸且在該縱向方向上與該單塊體之一第二端間隔開一第一邊限距離，且使得該第二複數個電極自該單塊體之一第二端延伸且在該縱向方向上與該單塊體之該第一端間隔開一第二邊限距離；

沿著該單塊體之該第一端，形成與該第一複數個電極連接之一第一外部端接，該第一外部端接包括一柔性層，該柔性層包括一導電聚合物組合物；

沿著該單塊體之該第二端，形成與該第二複數個電極連接之一第二外部端接；

其中：

該單塊體在該第一端與該第二端之間之縱向方向中具有一體長度，且該體長度與該第一邊限距離或該第二邊限距離中之至少一者之間之一邊限比率小於約10；該柔性層在該縱向方向中具有一厚度，且該第一邊限距離與該柔性層之該厚度之一比率大於約5；且

該柔性層之一平均厚度大於20 μm 。

【請求項18】

如請求項17之方法，其中該導電聚合物組合物包括一環氧樹脂。

【請求項19】

如請求項17之方法，其中該導電聚合物組合物包括導電微粒。

【請求項20】

如請求項19之方法，其中該等導電微粒包括銀。

【請求項21】

如請求項17之方法，其中該導電聚合物組合物具有小於約3 GPa之一楊氏模數，如根據ASTM D638-14在約23°C及20%相對濕度下所測試。

【請求項22】

如請求項17之方法，其中該導電聚合物組合物呈現小於約0.01 ohm-cm之一體積電阻率，如根據ASTM B193-16在約23°C及20%相對濕度下所測試。

【請求項23】

如請求項17之方法，其中形成該第一外部端接包括：電鍍一基底層，該基底層係電鍍於該單塊體之該第一端上方；及在該基底層上方形成包括該導電聚合物組合物之該柔性層。

【請求項24】

如請求項23之方法，進一步包括在該單塊體之該第一端處形成複數個錨連接片，該複數個錨連接片係與該基底層連接，該複數個錨連接片未提供內部電連接。

【請求項25】

如請求項23之方法，其中形成該第一外部端接包括在該柔性層上方電鍍至少一個電鍍層。

【請求項26】

如請求項25之方法，其中電鍍該至少一個電鍍層包括：電鍍包括一第一導電材料之一第一電鍍層及電鍍包括一第二導電材料之一第二電鍍層，該第二導電材料不同於該第一導電材料。

【請求項27】

如請求項17之方法，進一步包括在該單塊體內形成一浮動電極，該浮動電極係與該第一外部端接及第二外部端接中之每一者無電連接。

【請求項28】

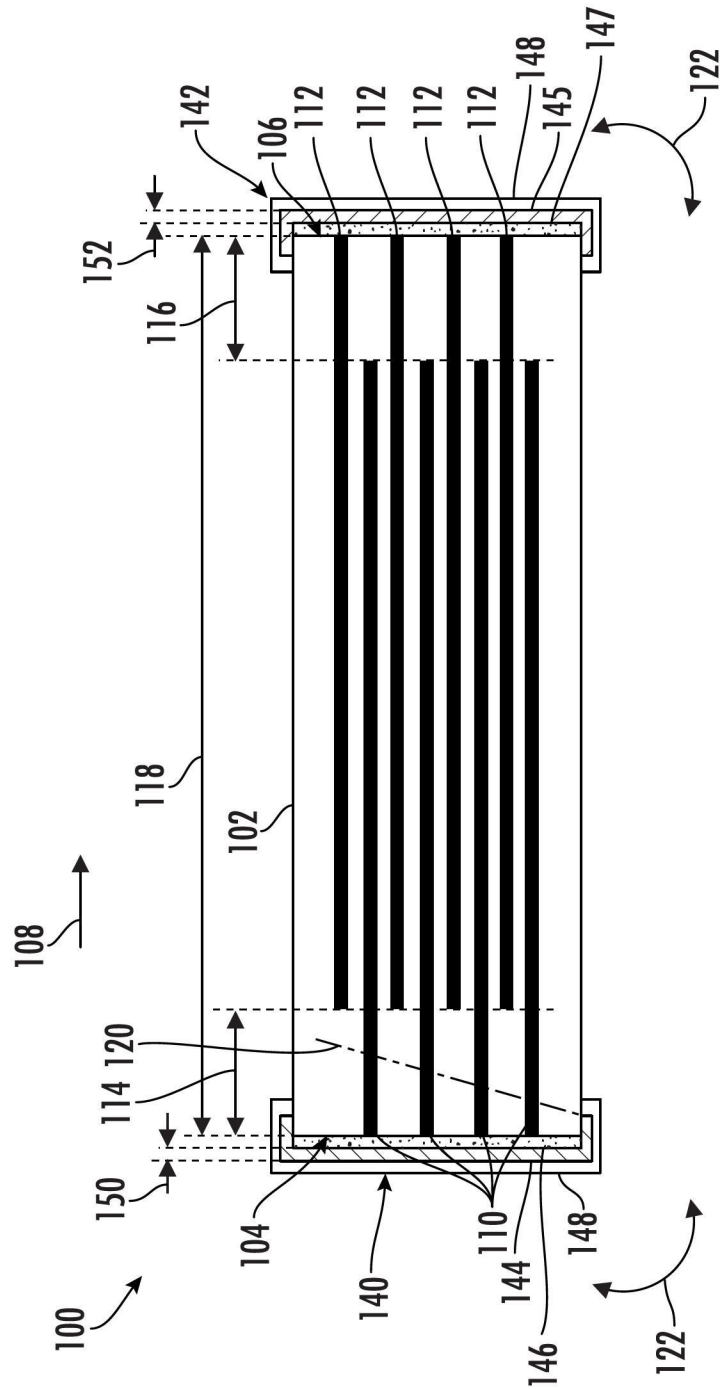
如請求項17之方法，其中該第一外部端接在該縱向方向上具有介於自約25 μm 至約150 μm 範圍內之一總平均厚度。

【請求項29】

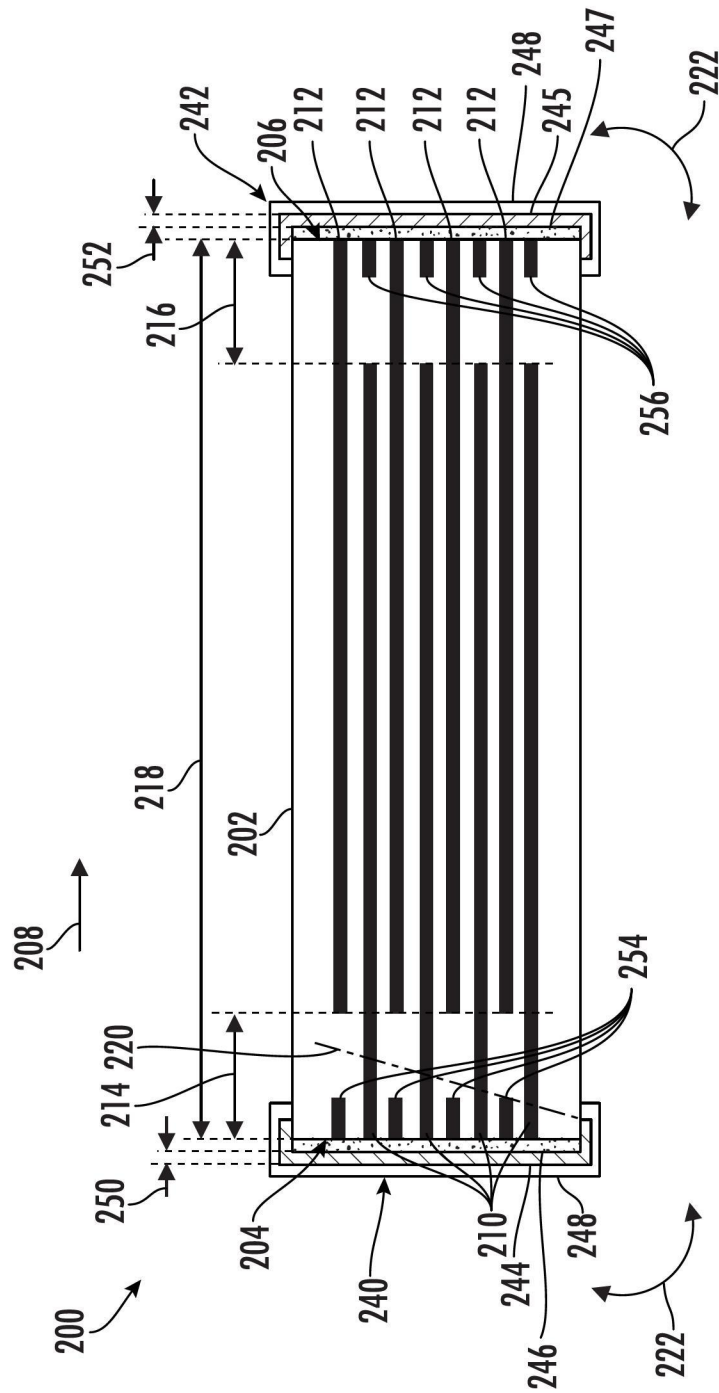
如請求項17之方法，其中該體長度與該第一邊限距離或該第二邊限距離中之至少一者之間之該邊限比率小於約5。

【請求項30】

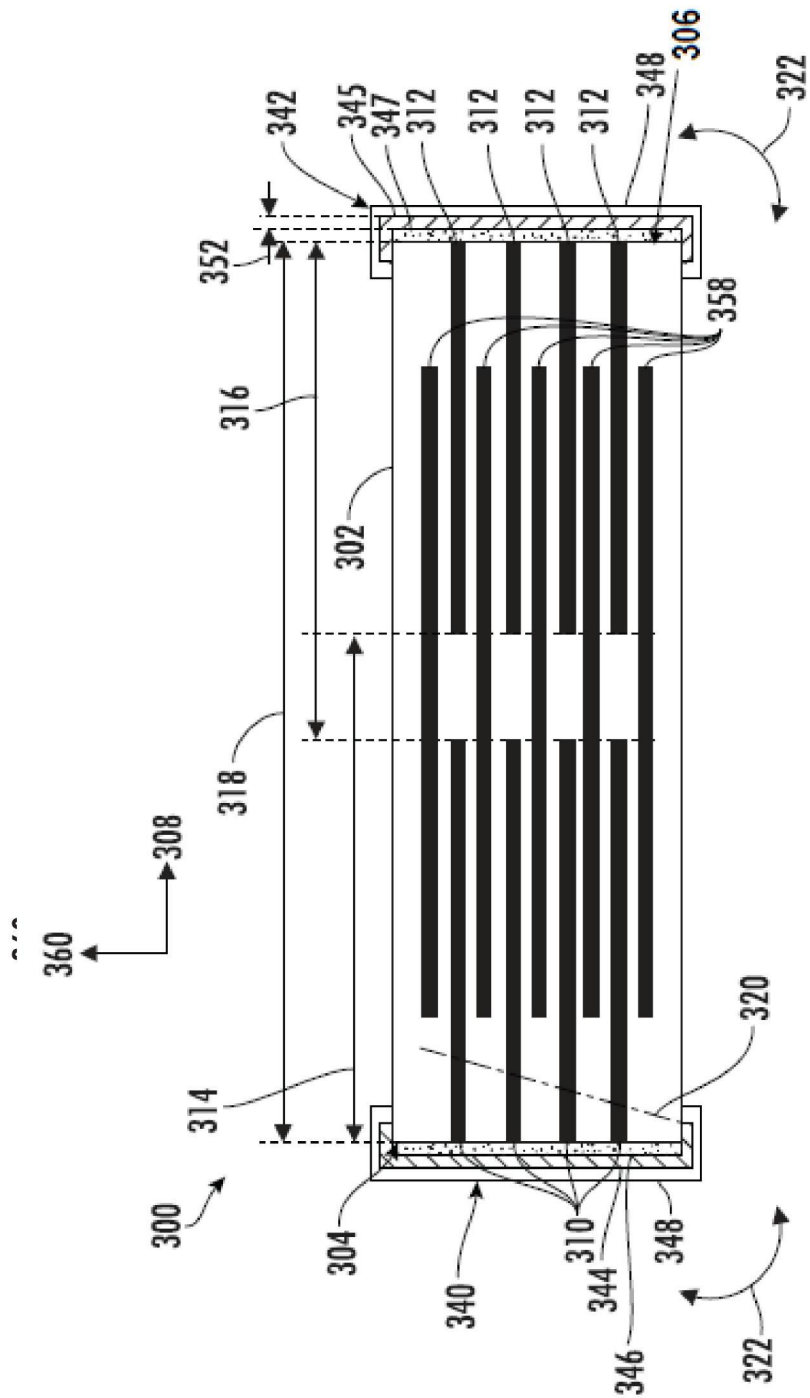
如請求項17之方法，其中堆疊該第一複數個介電質層及第二複數個介電質層包括交錯該第一複數個電極及第二複數個電極。



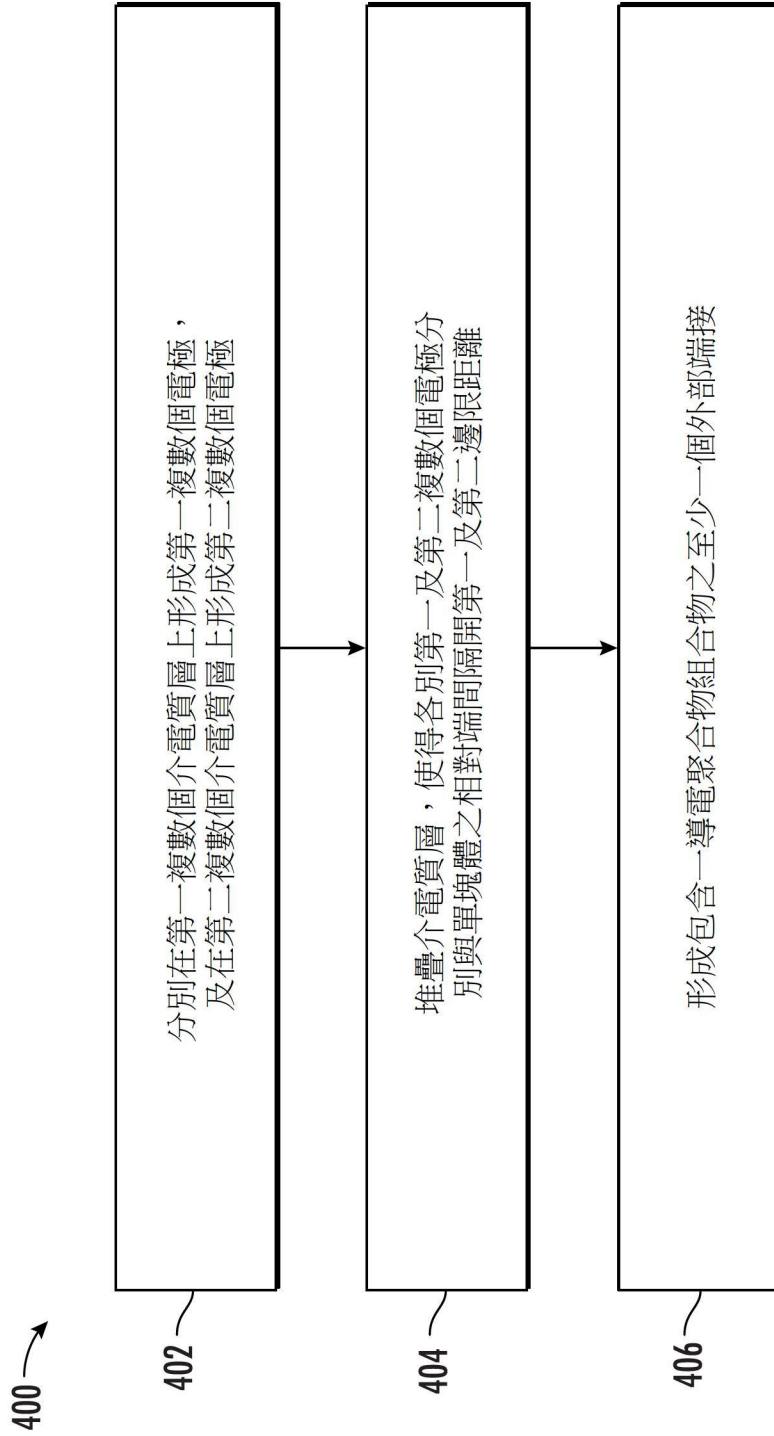
【圖1】



【圖2】



【圖3】



【圖4】