

[19]中华人民共和国国家知识产权局

[51]Int. Cl⁶

H01L 21/60

[12] 发明专利申请公开说明书

[21] 申请号 98800296.5

[43]公开日 1999年6月23日

[11]公开号 CN 1220773A

[22]申请日 98.1.16 [21]申请号 98800296.5

[30]优先权

[32]97.1.23 [33]JP [31]10722/97

[32]97.3.21 [33]JP [31]87443/97

[86]国际申请 PCT/JP98/00131 98.1.16

[87]国际公布 WO98/33212 日 98.7.30

[85]进入国家阶段日期 98.11.17

[71]申请人 精工爱普生株式会社

地址 日本东京都

[72]发明人 桥元伸晃

[74]专利代理机构 中国专利代理(香港)有限公司

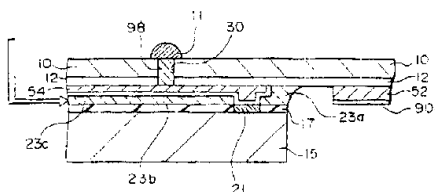
代理人 杨 凯 王忠忠

权利要求书 7 页 说明书 36 页 附图页数 29 页

[54]发明名称 膜载带、半导体组装体、半导体装置及其制造方法、安装基板和电子装置

[57]摘要

本发明是不需要在表面上涂敷焊料抗蚀剂的半导体装置。在聚酰亚胺膜 10 的一个面上形成引线 54, 通过通孔 30 在引线 54 上形成外部连接用的端子 11, 使其从聚酰亚胺膜 10 的另一个面上突出, 由于将 IC 芯片 15 粘接在一个面的一侧, 故用 IC 芯片 15 覆盖引线 54, 可省略焊料抗蚀剂的涂敷。



ISSN 1008-4274

权 利 要 求 书

1. 一种膜载带，包括具有柔性和绝缘性的基体材料以及在该基体材料的任一个面上形成的布线图形，其特征在于：

上述布线图形包括与半导体元件连接的多条引线以及与各引线一体地形成并设置外部连接端子的焊区（pad），

上述各引线的在上述基体材料一侧的整个面与上述基体材料紧密接触，

在对应于上述基体材料中的上述各焊区的位置上形成用于形成上述外部连接端子的开口部。

2. 如权利要求 1 所述的膜载带，其特征在于：在上述基体材料上的上述布线图形上具有用与上述布线图形相同的材料形成的、在与上述半导体元件的连接中使用的凸起。

3. 一种膜载带，其特征在于，包括：基体材料；在该基体材料的一个面上形成的布线图形；以及在上述基体材料的上述一个面上避开上述布线图形中的与半导体元件的连接部而且至少在对应于外部连接端子的被形成的位置的区域中设置的应力缓和部。

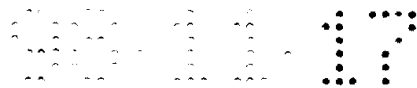
4. 如权利要求 3 所述的膜载带，其特征在于：至少在上述连接部上设置导电性树脂。

5. 如权利要求 3 或权利要求 4 所述的膜载带，其特征在于：上述连接部成为凸状。

6. 一种半导体组装体，其特征在于，包括：具有柔性和绝缘性的基体材料；在该基体材料的任一个面上以紧密接触的方式形成的布线图形；在上述基体材料的上述布线图形形成面一侧配置的多个半导体元件；在形成上述布线图形的一部分并与上述各半导体元件进行导电性连接的同时与上述基体材料紧密接触的连接部；形成上述布线图形的一部分的外部连接端子形成用的多个焊区；以及对应于上述各焊区在上述基体材料中形成的开口部。

7. 如权利要求 6 所述的半导体组装体，其特征在于：在上述半导体元件和与该半导体元件相对的上述基体材料之间具有绝缘性树脂。

8. 如权利要求 7 所述的半导体组装体，其特征在于：在上述半导体元件的电极和上述布线图形的至少任一方上形成与另一方相对



的凸起，在上述绝缘性树脂的至少上述半导体元件的电极与上述连接部之间存在导电粒子。

9. 如权利要求 8 所述的半导体组装体，其特征在于：上述绝缘性树脂是各向异性导电膜或各向异性导电粘接剂。

5 10. 一种半导体装置，其特征在于，包括：具有柔性和绝缘性的基体材料；在该基体材料的任一个面上以紧密接触的方式形成的布线图形；在上述基体材料的上述布线图形形成面一侧配置的半导体元件；在形成上述布线图形的一部分并与上述半导体元件进行导电性连接的同时与上述基体材料紧密接触的连接部；构成上述布线图形的一部分的多个焊区；对应于上述各焊区在上述基体材料中形成的开口部；以及通过上述开口部与上述焊区连接并在上述基体材料的与上述半导体元件配置面相反的面上突出的外部连接端子。

11. 如权利要求 10 所述的半导体装置，其特征在于：在上述布线图形和上述电极的至少一方上，形成与另一方相对的凸起。

15 12. 一种半导体装置，包括在一个面上形成布线图形并在另一个面上形成外部连接端子的基体材料以及在一个面上具有电极的半导体元件，其特征在于：

上述基体材料的上述一个面与上述半导体元件的上述一个面隔开预定间隔而相对，

20 上述布线图形与上述电极用导电性树脂进行导通，

在避开上述电极的区域中，在上述基体材料与上述半导体元件之间设置应力缓和部。

13. 如权利要求 12 所述的半导体装置，其特征在于：只在对应于上述外部连接端子的区域及其附近设置上述应力缓和部。

25 14. 一种半导体装置，包括：在一个面上形成布线图形并在另一个面上形成外部连接端子的基体材料；与上述一个面相对并将电极连接到上述布线图形上的半导体元件；以及在上述基体材料与上述半导体元件之间的粘接层，其特征在于：

30 上述基体材料在上述外部连接端子的形成区中具有孔，上述布线图形具有进入到上述孔中的立体的弯曲部，在上述立体的弯曲部上形成上述外部连接端子。

15. 一种半导体装置，包括：在一个面上形成布线图形并在另一



个面上形成外部连接端子的基体材料；与上述一个面相对并将电极连接到上述布线图形上的半导体元件；以及在上述基体材料与上述半导体元件之间的粘接层，其特征在于：

上述布线图形具有沿基体材料的面弯曲的平面的弯曲部。

5 16. 如权利要求 15 所述的半导体装置，其特征在于：在对应于上述平面的弯曲部的区域中的基体材料具有孔。

17. 如权利要求 12 所述的半导体装置，其特征在于：上述布线图形具有凸部，该凸部和上述电极通过上述导电性树脂进行导通。

10 18. 如权利要求 17 所述的半导体装置，其特征在于：上述导电性树脂是各向异性导电膜，以面状粘贴在上述基体材料与上述半导体元件之间，

在上述凸部与上述电极之间挤压上述各向异性导电膜中含有的导电粒子来谋求导通。

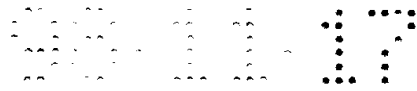
15 19. 如权利要求 17 所述的半导体装置，其特征在于：将上述导电性树脂只设置在对应于上述凸部和上述电极的区域及其附近。

20 20. 一种半导体装置，其特征在于，包括：在一个面的一侧形成布线图形并且外部连接端子从另一个面的一侧突出的基体材料；在该基体材料的上述一个面上设置的应力缓和部；设置在用上述基体材料夹住该应力缓和部的位置上的半导体元件；以及对上述布线图形与上述半导体元件进行导电性连接的引线。

21. 如权利要求 20 所述的半导体装置，其特征在于：上述基体材料在上述外部连接端子的形成区中具有孔，上述布线图形具有进入到上述孔中的立体的弯曲部，在上述立体的弯曲部上形成上述外部连接端子。

25 22. 一种膜载带的制造方法，其特征在于，包括：在具有柔性和绝缘性的基体材料上设置构成布线图形的金属的工序；由上述金属形成上述布线图形以便包含多条引线的工序；以及在与上述基体材料中的各引线重叠的区域的至少一部分上形成各自独立的开口部的工序。

30 23. 如权利要求 22 所述的膜载带的制造方法，其特征在于：形成上述布线图形的工序包含除了上述引线的至少一部分之外对上述布线图形进行半刻蚀的工序。



24. 如权利要求 23 所述的膜载带的制造方法，其特征在于：包含在上述半刻蚀工序后在上述凸起上镀金的工序。

25. 一种半导体组装体的制造方法，其特征在于，包括：

5 准备膜载带的工序，该膜载带具有基体材料和在该基体材料的任一个面上形成的布线图形，上述布线图形包含与半导体元件连接的多条引线和与各引线一体地形成并设置外部连接端子的焊区，各引线的与上述半导体元件的连接部与上述基体材料紧密接触并被其支撑，上述基体材料中在对应于各焊区的位置上形成用于形成上述外部连接端子的开口部；

10 把半导体元件的电极定位于上述基体材料的上述布线图形的形成面一侧的上述布线图形的安装区域中的工序；以及

将上述布线图形与上述电极导电性地连接起来的工序。

15 26. 如权利要求 25 所述的半导体组装体的制造方法，其特征在于：在上述布线图形和上述电极的至少一方上设置与另一方相对的凸起，相对于上述凸起从上述布线图形一侧或上述半导体元件一侧施加超声波来完成上述导电性连接工序。

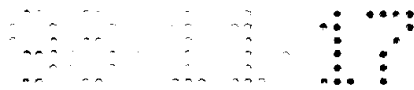
20 27. 如权利要求 26 所述的半导体组装体的制造方法，其特征在于：在上述导电性连接工序之前，在上述布线图形和与该布线图形相对的上述半导体元件之间设置绝缘性树脂，在上述导电性连接工序之后，使上述绝缘性树脂硬化。

28. 如权利要求 26 所述的半导体组装体的制造方法，其特征在于：在上述导电性连接工序之后，在上述布线图形和与该布线图形相对的上述半导体元件之间注入绝缘性树脂并使其硬化。

25 29. 如权利要求 25 所述的半导体组装体的制造方法，其特征在于：在上述布线图形与上述电极之间，从上述布线图形一侧或上述半导体元件一侧施加热和压力来完成上述导电性连接工序。

30 30. 如权利要求 25 所述的半导体组装体的制造方法，其特征在于：在上述导电性连接工序之前，在上述布线图形和与该布线图形相对的上述半导体元件之间设置绝缘性树脂，利用上述导电性连接工序，使在上述布线图形与上述半导体元件之间存在的上述绝缘性树脂与上述导电性连接同时硬化。

31. 一种半导体装置的制造方法，其特征在于，包括：



准备膜载带的工序，该膜载带具有基体材料和在该基体材料的任一个面上形成的布线图形，上述布线图形包含与半导体元件连接的多条引线和与各引线一体地形成并设置外部连接端子的焊区，各引线的与上述半导体元件的连接部与上述基体材料紧密接触并被其支撑，上述基体材料中在对应于各焊区的位置上形成用于形成上述外部连接端子的开口部；

把半导体元件的电极定位于上述基体材料的上述布线图形的形成面一侧的上述布线图形的安装区域中的工序；

将上述布线图形与上述电极导电性地连接起来的工序；

在上述开口部中设置导电部件的工序；以及

将上述膜载带冲切成各个片子的工序。

32. 如权利要求 31 所述的半导体装置的制造方法，其特征在于：设置上述导电部件的工序是在上述开口部中涂敷焊剂后装载焊锡球并进行加热的工序。

33. 如权利要求 31 所述的半导体装置的制造方法，其特征在于：设置上述导电部件的工序是在上述开口部中涂敷焊锡糊剂后进行加热的工序。

34. 如权利要求 33 所述的半导体装置的制造方法，其特征在于：在上述布线图形和上述电极的至少一方上设置与另一方相对的凸起，相对于上述凸起从上述布线图形一侧或上述半导体元件一侧施加超声波来完成上述导电性的连接工序。

35. 一种半导体装置的制造方法，其特征在于，包括：

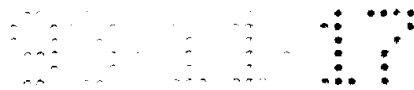
在形成了孔的基体材料上形成布线图形以便通过上述孔之上的工序；

使在上述基体材料上形成的上述布线图形和半导体元件的电极隔开预定间隔而相对，通过导电性树脂将上述布线图形与上述电极连接起来的工序；

在上述基体材料和上述半导体元件之间，在避开上述电极的区域中注入树脂，形成应力缓和部的工序；以及

在上述基体材料的与上述布线图形相反的一侧的面上，通过上述孔形成与上述布线图形导通的外部连接端子的工序。

36. 一种半导体装置的制造方法，其特征在于，包括：



在形成了孔的基体材料上形成布线图形以便通过上述孔之上的工序；

只在对应于上述孔的区域及其附近，在上述布线图形之上设置形成应力缓和部的树脂的工序；

5 在上述布线图形的一部分上设置导电性树脂的工序；

在上述布线图形和半导体元件之间介入了上述应力缓和部的状态下，通过上述导电性树脂将上述布线图形与上述半导体元件的电极连接起来的工序；以及

10 在上述基体材料的与上述布线图形相反的一侧的面上，通过上述孔形成与上述布线图形导通的外部连接端子的工序。

37. 如权利要求 35 所述的半导体装置的制造方法，其特征在于：只在上述布线图形和与上述电极的连接区域及其附近设置上述导电性树脂。

38. 一种半导体装置的制造方法，其特征在于，包括：

15 在形成了孔的基体材料上形成布线图形以便通过上述孔之上的工序；

对上述布线图形进行弯曲加工使其进入到上述孔中的工序；

20 使在上述基体材料上形成的上述布线图形和半导体元件的电极隔开预定间隔而相对，通过导电性树脂将上述布线图形与上述电极连接起来的工序；以及

在上述基体材料的与上述布线图形相反的一侧的面上，通过上述孔形成与上述布线图形导通的外部连接端子的工序。

25 39. 如权利要求 35 至权利要求 38 的任一项所述的半导体装置的制造方法，其特征在于：包含在上述布线图形上形成用于与上述半导体元件的电极连接的凸部的工序。

40. 如权利要求 39 所述的半导体装置的制造方法，其特征在于：上述导电性树脂是各向异性导电膜，使该各向异性导电膜中含有的导电粒子在上述凸部与上述电极之间受到挤压。

30 41. 如权利要求 40 所述的半导体装置的制造方法，其特征在于：对膜载带进行冲切来形成上述基体材料，

上述各向异性导电膜为带状，

沿上述膜载带的纵向，粘贴上述各向异性导电膜，

沿上述膜载带的纵向来排列上述半导体元件并进行连接。

42. 一种电路基板，其特征在于：具有如权利要求 10 至权利要求 21 的任一项所述的半导体装置和形成了所希望的布线图形的基板，

5 将上述半导体装置的外部连接端子连接到上述布线图形上。

43. 一种电子装置，其特征在于：具有如权利要求 42 所述的电路基板。

说明书

膜载带、半导体组装体、半导体装置及其制造方法、 安装基板和电子装置

5 技术领域

本发明涉及膜载带、半导体组装体、半导体装置及其制造方法、安装基板和电子装置，特别是涉及芯片尺寸封装（Chip Size Package）的制造技术和 CSP 的安装技术。

背景技术

10 关于芯片尺寸/比例封装（Chip Size/Scale Package；以下称为 CSP）没有正式的定义，但一般理解为封装尺寸与芯片相同或稍大的 IC 封装。为了推进高密度安装，CSP 技术的开发是重要的。

15 CSP 与只在封装的周边部分有外引线的 QFP（Quad Flat Package 四方扁平封装）不同，它能在平面上排列外部连接端子进行表面安装。具体地说，现有的 CSP 具有：形成了布线的聚酰亚胺基板、在该布线上设置的外部连接端子和在聚酰亚胺基板的与外部连接端子相对的侧面上安装的半导体芯片，将布线连接到半导体芯片的电极上。此外，在布线的表面上涂敷焊料抗蚀剂（solder resist），防止布线的氧化。

20 在此，如果焊料抗蚀剂在附着于布线上的同时也附着于外部连接端子上，则在安装时产生导电性方面的连接不良。因此，或是除去附着于外部连接端子上的焊料抗蚀剂，或是必须避开外部连接端子来涂敷焊料抗蚀剂，工序变得复杂。

25 本发明是为了解决上述课题而进行的，其目的在于提供在应用了 CSP 技术的膜载带、半导体组装体、半导体装置及其制造方法、安装基板和电子装置中不需要在表面上涂敷焊料抗蚀剂的技术。

发明的公开

与本发明有关的膜载带包括：具有柔性和绝缘性的基体材料；以及在该基体材料的任一个面上形成的布线图形，

30 上述布线图形包括：与半导体元件连接的多条引线；以及与各引线一体地形成并设置外部连接端子的焊区（pad），

上述各引线的在上述基体材料一侧的整个面与上述基体材料紧

密接触，

在对应于上述基体材料中的上述各焊区的位置上形成用于形成上述外部连接端子的开口部。

5 按照本发明，由于预先制备了开口部，故能通过该开口部在与布线图形形成面相反的一侧设置与该布线图形连接的外部连接端子。因而，不仅没有必要一边避开外部连接端子一边在布线图形上涂敷焊料抗蚀剂，而且如果在布线图形的形成面上配置半导体元件，则由于不露出布线图形，故还可省略焊料抗蚀剂的涂敷。

10 这样，在基体材料的布线图形的形成面一侧配置半导体元件，采取在其相反的面一侧与安装基板的连接结构，可得到超小型的半导体装置。

此外，由于开口部对应于焊区而形成，故焊区成为与基体材料独立的状态。因而，成为在焊区与基体材料之间难以产生应力的结构。

15 此外，在本发明中，最重要的引线中的与半导体元件的连接部与基体材料进行紧密接触。因而，从膜载带的制造时起直到其后的工序（半导体组装体制造、半导体装置制造）为止，即，在图形形成时以后，即使如果外部的负载加到引线上，则也由基体材料进行支撑，可防止引线的弯曲。因而，可得到能正确地进行引线与半导体元件的键合焊区的位置重合的效果。特别是在 CSP 那样的需要微细加工技术的形态中，引线的松弛区域越多，越容易发生弯曲，但如本发明那样，如果使引线的连接部与基体材料紧密接触，则其操作变得容易。

20 再者，在本发明中，在基体材料的表面上形成了包含引线的布线图形，引线的一部分成为与半导体元件的连接部。因而，由于引线中的除连接部以外的区域也在基体材料的表面上形成，故与只用其它部件的接合来构成连接部的情况相比，可恒定地施加热应力等，可谋求连接部的可靠性的提高。

25 此外，在本发明中，由于将半导体元件连接到在基体材料的表面上形成的布线图形的一部分上，故与用其它部件来连接半导体元件与布线图形并充填树脂的情况相比，可防止水分的侵入。特别是在 CSP 中，由于封装与电极接近，故本发明是有效的。

30 在本发明中，也可在上述基体材料上的上述布线图形上具有用与上述布线图形相同的材料形成的、在与上述半导体元件的连接中使用

的凸起。

按照这一点，可通过在基体材料上的布线图形上形成的凸起来得到在半导体元件上形成的电极与布线图形的导电性连接，能尽可能利用现有的 TAB（带自动键合）的生产线及现有的技术，能减轻设备的负担和特殊技术的开发负担。

此外，由于用同一材料来形成凸起和布线图形，故其热膨胀系数相等，在施加热应激（stress）的情况下，由于在它们之间不发生热应力，故可提高膜载带和利用膜载带形成的半导体组装体、半导体装置的热的可靠性。此外，由于氧化还原电位也相等，故即使施加湿度应激也不形成局部电池，可得到也能使其湿度的可靠性提高的效果。

与本发明的有关的膜载带包括：基体材料；在该基体材料的一个面上形成的布线图形；以及在上述基体材料的上述一个面上避开上述布线图形中的与半导体元件的连接部而且至少在对应于外部连接端子的被形成的位置的区域中设置的应力缓和部。

使用该膜载带，可制造上述的半导体装置。

在该膜载带中，也可至少在上述连接部上设置导电性树脂。可利用该导电性树脂谋求与半导体元件的导电性连接。

特别是，上述连接部最好是成为凸状的膜载带。

与本发明有关的半导体组装体包括：具有柔性和绝缘性的基体材料；在该基体材料的任一个面上以紧密接触的方式形成的布线图形；在上述基体材料的上述布线图形形成面一侧配置的多个半导体元件；在形成上述布线图形的一部分并与上述各半导体元件进行导电性连接的同时与上述基体材料紧密接触的连接部；形成上述布线图形的一部分的外部连接端子形成用的多个焊区；以及对应于上述各焊区在上述基体材料中形成的开口部。

按照该结构，可得到下述效果：可得到能尽可能利用现有的 TAB（带自动键合）的生产线及现有的技术、能减轻设备的负担和特殊技术的开发负担的半导体组装体。

再者，由于能够不在孔中而是在基体材料上形成与最重要的半导体元件的连接部，故可得到下述效果：可得到在半导体组装体制造时即使对布线图形加上外部负载也可防止其弯曲的半导体组装体。因而，可得到下述效果：可得到能正确地进行布线图形与半导体元件的

位置重合的半导体组装体。

在本发明中，也可在上述半导体元件的电极和上述布线图形的至少任一方上形成与另一方相对的凸起。

上述凸起也可在上述布线图形上形成。

5 按照该结构，由于没有必要在半导体元件一侧有凸点（bump），故可使用具有普通的 Al 电极的半导体元件，故可采用任何厂家的任何半导体元件，具有可增加能适用的半导体元件的种类的效果。

上述凸起也可在上述半导体元件的上述电极上形成。

10 按照该结构，在能够选择在电极上形成了焊锡或金的凸点（凸起）的半导体元件的情况下，在所使用的膜载带上不用形成凸起。因而，由于能够使用迄今为止使用的通常的 TAB 膜载带（只有指（finger）引线，没有形成凸起的膜载带），故具有可增加能适用的膜载带的种类的效果。

15 在本发明中，也可在上述半导体元件和与该半导体元件相对的上述基体材料之间具有绝缘性树脂。

按照该结构，由于半导体元件的有源元件的形成面被绝缘性树脂覆盖，故水分不聚集在有源元件形成面上，具有可提高湿度系列的半导体装置的可靠性的效果。

20 再者，在基体材料上形成布线图形时，由于在半导体元件与基体材料之间的绝缘性树脂的缘故，该布线也被绝缘性树脂覆盖，因为水分不聚集，故也具有可提高湿度系列的半导体装置的可靠性的效果。

也可在上述半导体元件的电极和上述布线图形的至少任一方上形成与另一方相对的凸起，也可在上述绝缘性树脂的至少上述半导体元件的电极与上述连接部之间存在导电粒子。

25 按照该结构，由于在需要导电性的半导体元件的电极与布线图形之间存在导电粒子，故例如即使存在各自的表面凹凸，导电粒子也吸收该凹凸并使导电性稳定地显现出来，故具有可提高电极与布线图形的导电的连接可靠性的效果。

30 上述绝缘性树脂也可以是各向异性导电膜或各向异性导电粘接剂。

按照该结构，在必须赋予导电性的半导体元件的电极与上述布线图形之间由电极和上述布线图形来挤压分散在各向异性导电膜或各

向异性导电粘接剂中的导电粒子。然后，只在该部分使导电性稳定地显现出来，在除此以外的部分，各向异性导电膜或各向异性导电粘接剂不挤压导电粒子。因而，各向异性导电膜或各向异性导电粘接剂作为稳定的绝缘粘接剂而起作用，与由绝缘性树脂来覆盖半导体元件的有源元件形成面是等效的。此外，因为在有源元件形成面上不聚集水分，故可提高湿度系列的半导体装置的可靠性。

再者，因为利用与半导体元件与基体材料之间的绝缘性树脂等效的各向异性导电膜或各向异性导电粘接剂，在布线图形上不聚集水分，故也具有可提高半导体装置的湿度系列的可靠性的效果。

按照该结构，可同时地并简单地得到上述效果这一点是优良的效果。

与本发明有关的半导体装置包括：具有柔性和绝缘性的基体材料；在该基体材料的任一个面上以紧密接触的方式形成的布线图形；在上述基体材料的上述布线图形形成面一侧配置的半导体元件；在形成上述布线图形的一部分并与上述半导体元件进行导电性连接的同时与上述基体材料紧密接触的连接部；构成上述布线图形的一部分的多个焊区；对应于上述各焊区在上述基体材料中形成的开口部；以及通过上述开口部与上述焊区连接并在上述基体材料的与上述半导体元件配置面相对的面上突出的外部连接端子。

按照该结构，使用上述的半导体组装体，在布线图形下在基体材料中形成开口部，通过该开口部将外部连接端子连接到布线图形上。外部连接端子在基体材料的与半导体元件配置面相反的面上突出。通过这样做，可得到在半导体元件的有源面的正下方而且外形与半导体元件大致相同的半导体装置。

也可在上述布线图形和上述电极的至少一方上，形成与另一方相对的凸起。

按照该结构，可利用凸起谋求布线图形与电极的导电性连接。

此外，如果用焊锡形成外部连接端子，则可与本发明以外的 SMD（表面安装部件）一起，一并利用 SMT（表面安装技术）安装到被称为母板（mother board）的主要安装基板上，在安装该半导体装置时，具有不需要特别的安装用的机械投资的优良的效果。

与本发明有关的半导体装置包括：在一个面上形成布线图形并在

另一个面上形成外部连接端子的基体材料；以及在一个面上具有电极的半导体元件，

上述基体材料的上述一个面与上述半导体元件的上述一个面隔开预定间隔而相对，

5 上述布线图形与上述电极用导电性树脂进行导通，

在避开上述电极的区域中，在上述基体材料与上述半导体元件之间设置应力缓和部。

按照本发明，由于布线图形与电极由导电性树脂连接，故不需要特殊的夹具及机械设备。此外，由于在基体材料与半导体元件之间设置应力缓和部，故可缓和加到外部连接端子上的应力。即，如果将该半导体装置安装到例如电路基板上，则在温度变化时，由于电路板的热膨胀系数与基体材料的热膨胀系数之差，产生使外部连接端子倾斜的应力，但该应力被应力缓和部所缓和。这样，可使外部连接端子的耐裂性提高。

15 也可只在对应于上述外部连接端子的区域及其附近设置上述应力缓和部。

由于应力缓和部缓和了加到外部连接端子上的应力，故即使只在对应于该外部连接端子的区域及其附近形成也能起到其作用。

与本发明有关的半导体装置包括：在一个面上形成布线图形并在另一个面上形成外部连接端子的基体材料；与上述一个面相对并将电极连接到上述布线图形上的半导体元件；以及在上述基体材料与上述半导体元件之间的粘接层，

上述基体材料在上述外部连接端子的形成区中具有孔，上述布线图形具有进入到上述孔中的立体的弯曲部，在上述立体的弯曲部上形成上述外部连接端子。

按照本发明，成为立体的弯曲部在孔中能变形的结构，利用该结构可吸收加到外部连接端子上的应力。

与本发明有关的半导体装置包括：在一个面上形成布线图形并在另一个面上形成外部连接端子的基体材料；与上述一个面相对并将电极连接到上述布线图形上的半导体元件；以及在上述基体材料与上述半导体元件之间的粘接层，

上述布线图形具有沿基体材料的面弯曲的平面的弯曲部。

按照本发明，利用平面的弯曲部可吸收加到外部连接端子上的应力。

在对应于上述平面的弯曲部的区域中的基体材料也可具有孔。通过这样做，平面的弯曲部容易在孔的内侧变形，也可提高应力吸收能力。

上述布线图形也可具有凸部，该凸部和上述电极通过上述导电性树脂进行导通。

这样，通过将凸部连接到电极上，可在基体材料与半导体元件之间隔开预定间隔，形成应力缓和部。

此外，上述导电性树脂是各向异性导电膜，以面状粘贴在上述基体材料与上述半导体元件之间，

也可在上述凸部与上述电极之间挤压上述各向异性导电膜中含有的导电粒子来谋求导通。

在此，各向异性导电膜是使导电性填充剂分散在树脂中并成为薄片状的导电膜，可简单地通过挤压谋求导通。

也可将上述导电性树脂只设置在对应于上述凸部和上述电极的区域及其附近。

由于为了谋求凸部与电极的导通而使用该导电性树脂，故通过只在所需要的最低限度的部分处使用，可减少材料费。

与本发明有关的半导体装置包括：在一个面的一侧形成布线图形并且外部连接端子从另一个面的一侧突出的基体材料；在该基体材料的上述一个面上设置的应力缓和部；设置在用上述基体材料夹住该应力缓和部的位置上的半导体元件；以及对上述布线图形与上述半导体元件进行导电性连接的引线（wire）。

按照本发明，由于在与外部连接端子相反的一侧设置布线图形，故布线图形不向外部露出。此外，由应力缓和层谋求缓和应力。

上述基体材料在上述外部连接端子的形成区中具有孔，上述布线图形具有进入到上述孔中的立体的弯曲部，也可在上述立体的弯曲部上形成上述外部连接端子。

通过这样做，可利用立体的弯曲部进一步谋求缓和应力。

与本发明有关的膜载带的制造方法包括：在具有柔性和绝缘性的基体材料上设置构成布线图形的金属的工序；由上述金属形成上述布

线图形以便包含多条引线的工序；以及在与上述基体材料中的各引线重叠的区域的至少一部分上形成各自独立的开口部的工序。

按照该方法，不是处理粘有未硬化的粘接剂的带那样的困难的工序，而是处理粘接剂的硬化已结束、已粘贴构成布线图形的金属的带。因而，由于进行某种程度的粗略的处理即可，对工序不作限定，故具有增加就开孔工序的工序自由度的效果。

这样，就可制造上述的膜载带。

在本发明中，形成上述布线图形的工序也可包含除了上述引线的至少一部分之外对上述布线图形进行半刻蚀的工序。

在此，如果除了基体材料上的布线图形上的一部分之外对其它布线图形的部分进行半刻蚀，则该被除去的部分作为凸起而遗留下来。这样，也可得到能在布线图形上一并地、容易地形成凸起的效果。

在本发明中，也可包含在上述半刻蚀工序后在上述凸起上镀金的工序。

按照该方法，在与半导体元件上形成的键合焊区（Al 电极）接合时，即使不准备接合材料，在凸起上形成的镀金层也可作为接合材料的金-铝合金的金供给部件来利用。因而，具有能使后工序即接合工序变得非常简化的效果。

与本发明有关的半导体组装体的制造方法包括：

准备膜载带的工序，该膜载带具有基体材料和在该基体材料的任一个面上形成的布线图形，上述布线图形包含与半导体元件连接的多条引线和与各引线一体地形成并设置外部连接端子的焊区，各引线的与上述半导体元件的连接部与上述基体材料紧密接触并被其支撑，上述基体材料中在对应于各焊区的位置上形成用于形成上述外部连接端子的开口部；

把半导体元件的电极定位于上述基体材料的上述布线图形的形成面一侧的上述布线图形的安装区域中的工序；以及

将上述布线图形与上述电极导电性地连接起来的工序。

按照该方法，具有可得到下述方法的效果：得到能尽可能利用现有的 TAB（带自动键合）的生产线及现有的技术、能减轻设备的负担和特殊技术的开发负担的半导体组装体。

再者，由于能够不在孔中而是在基体材料上形成最重要的引线中

的与半导体元件的连接部，故可得到下述效果：可得到在半导体组装体制造时即使对布线图形加上外部负载也可防止其弯曲的半导体组装体。因而，具有可得到下述方法的效果：得到能正确地进行引线

5 也可在上述布线图形和上述电极的至少一方上设置与另一方相对的凸起，也可相对于上述凸起从上述布线图形一侧或上述半导体元件一侧施加超声波来完成上述导电性连接工序。

例如，如果在布线图形与电极的接合中使用超声波，则可尽可能减少对于半导体元件或基体材料的热·压力的损伤。这样，可制造可

10 也可在上述导电性连接工序之前，在上述布线图形和与该布线图形相对的上述半导体元件之间设置绝缘性树脂，在上述导电性连接工序之后，使上述绝缘性树脂硬化。

按照该方法，由于预先可在膜载带或半导体元件的相对面上通过

15 涂敷·印刷等方法设置绝缘性树脂，故可选择最合适的绝缘性树脂及其涂敷方法。而且，具有能预先选择与要达到的目的相适应的效果（例如，重视可靠性，还是重视成本）。

也可在上述导电性连接工序之后，在上述布线图形和与该布线图形

20 按照该方法，可采取与现有的传统的倒装芯片安装同样的工序。因而，对于已具有倒装芯片安装的工序设备的人来说，不需要新的设备投资。

也可在上述布线图形与上述电极之间，从上述布线图形一侧或上述

25 按照该方法，导电性连接工序成为与现有的 TAB 安装工序大致相同的工艺。因而，对于已具有 TAB 安装的工序设备的人来说，具有不需要新的设备投资的效果。

在上述的导电性连接工序之前，在上述布线图形和与该布线图形

30 相对的上述半导体元件之间设置绝缘性树脂，利用上述的导电性连接工序，也可使在上述布线图形与上述半导体元件之间存在的上述绝缘性树脂与上述导电性连接同时硬化。

按照该方法，由于利用导电性连接工序同时使绝缘性树脂硬化，

故不需要独立的绝缘性树脂的硬化工序。因而，可谋求因工序减少引起的制造性的提高及半导体组装体成本的降低。

与本发明有关的半导体装置的制造方法包括：

5 准备膜载带的工序，该膜载带具有基体材料和在该基体材料的任一个面上形成的布线图形，上述布线图形包含与半导体元件连接的多条引线和与各引线一体地形成并设置外部连接端子的焊区，各引线的与上述半导体元件的连接部与上述基体材料紧密接触并被其支撑，上述基体材料中在对应于各焊区的位置上形成用于形成上述外部连接端子的开口部；

10 把半导体元件的电极定位于上述基体材料的上述布线图形的形成面一侧的上述布线图形的安装区域中的工序；

将上述布线图形与上述电极导电性地连接起来的工序；

在上述开口部中设置导电部件的工序；以及

将上述膜载带冲切成各个片子的工序。

15 按照本发明，由于具有在布线图形下在基体材料中设置的开口部中配置导电部件的工序，故可得到在半导体元件的有源面的正下方而且外形与半导体元件大致相同的半导体装置的制造方法。

设置上述导电部件的工序也可以是在上述开口部中涂敷焊剂（flux）后装载焊锡球并进行加热的工序。

20 按照该方法，由于在开口部中涂敷焊剂后装载焊锡球并进行加热，故可形成具有稳定的直径的外部连接端子。这一点与半导体装置的外形的稳定性的提高有关，成为可靠性高的半导体装置的制造方法。

25 设置上述导电部件的工序也可以是在上述开口部中涂敷焊锡糊剂后进行加热的工序。

按照该方法，由于在开口部中涂敷焊锡糊剂后进行加热，故与焊锡球相比，可采用廉价的焊锡糊剂，成为廉价的半导体装置的制造方法。

30 在上述布线图形和上述电极的至少一方上设置与另一方相对的凸起，也可相对于上述凸起从上述布线图形一侧或上述半导体元件一侧施加超声波来完成施加上述能量的工序。

例如，如果在布线图形与电极的接合中使用超声波，则可尽可能

降低对于半导体元件及基体材料的热·压力的损伤。这样可制造可靠性高的半导体组装体。

与本发明有关的安装基板安装上述的半导体装置来构成。

5 按照该结构，可得到安装了芯片尺寸封装（CSP）的半导体装置的高密度的安装基板，可谋求安装了电子部件的安装基板的进一步的小型化。

与本发明有关的电子装置中装入了上述的安装基板而构成。

10 按照该结构，由于装入了安装了芯片尺寸封装（CSP）的半导体装置的高密度的安装基板，故可谋求特别是携带用的电子装置等的超小型、轻量化。

与本发明有关的半导体装置的制造方法包括：

在形成了孔的基体材料上形成布线图形以便通过上述孔之上的工序；

15 使在上述基体材料上形成的上述布线图形和半导体元件的电极隔开预定间隔而相对，通过导电性树脂将上述布线图形与上述电极连接起来的工序；

在上述基体材料和上述半导体元件之间，在避开上述电极的区域中注入树脂，形成应力缓和部的工序；以及

20 在上述基体材料的与上述布线图形相反的一侧的面上，通过上述孔形成与上述布线图形导通的外部连接端子的工序。

按照本发明，利用导电性树脂来连接相对的布线图形与电极，注入树脂，形成应力缓和部。

与本发明有关的半导体装置的制造方法包括：

25 在形成了孔的基体材料上形成布线图形以便通过上述孔之上的工序；

只在对应于上述孔的区域及其附近，在上述布线图形之上设置形成应力缓和部的树脂的工序；

在上述布线图形的一部分上设置导电性树脂的工序；

30 在上述布线图形和半导体元件之间介入了上述应力缓和部的状态下，通过上述导电性树脂将上述布线图形与上述半导体元件的电极连接起来的工序；以及

在上述基体材料的与上述布线图形相反的一侧的面上，通过上述

孔形成与上述布线图形导通的外部连接端子的工序。

按照本发明，由于只在形成外部连接端子的区域及其附近形成应力缓和部，故可将材料消耗抑制到最小限度。

5 也可只在上述布线图形和与上述电极的连接区域及其附近设置上述导电性树脂。

由于导电性树脂用于布线图形与电极的连接，故可只在必要的区域中设置，以消除材料的浪费。

与本发明有关的半导体装置的制造方法包括：

10 在形成了孔的基体材料上形成布线图形以便通过上述孔之上的工序；

对上述布线图形进行弯曲加工使其进入到上述孔中的工序；

使在上述基体材料上形成的上述布线图形和半导体元件的电极隔开预定间隔而相对，通过导电性树脂将上述布线图形与上述电极连接起来的工序；以及

15 在上述基体材料的与上述布线图形相反的一侧的面上，通过上述孔形成与上述布线图形导通的外部连接端子的工序。

按照本发明，由于对布线图形进行弯曲加工使其进入到孔中，在该弯曲部分上形成外部连接端子，故施加到外部连接端子上的应力可被该弯曲部分吸收。

20 在本发明中，也可包含在上述布线图形上形成用于与上述半导体元件的电极连接的凸部的工序。

通过使用该凸部与电极连接，可在基体材料与半导体元件之间形成空间，在该空间中形成应力缓和部。

25 上述导电性树脂也可是各向异性导电膜，使该各向异性导电膜中含有的导电粒子在上述凸部与上述电极之间受到挤压。

在此，各向异性导电膜是使导电性填充剂分散在树脂中并成为薄片状的导电膜，可简单地通过挤压谋求导通。

对膜载带进行冲切来形成上述基体材料，

上述各向异性导电膜为带状，

30 沿上述膜载带的纵向，粘贴上述各向异性导电膜，

也可沿上述膜载带的纵向来排列上述半导体元件并进行连接。

按照这一点，由于可沿基体材料的纵向粘贴各向异性导电膜，故

可实现工序的自动化。此外，由于半导体装置也沿基体材料的纵向排列并进行连接，故可减少各向异性导电膜的浪费。

与本发明有关的电路基板具有上述半导体装置和形成了所希望的布线图形的基板，

5 将上述半导体装置的外部连接端子连接到上述布线图形上。

与本发明有关的电子装置具有上述电路基板。

附图的简单说明

图 1 是用于说明本发明的膜载带的制造方法（半导体装置的制造方法）的特征的图，图 2A~图 2C 是用于说明本发明的膜载带的制造方法（半导体装置的制造方法）的其它特征的图，图 3 是示出本发明的半导体装置的制造方法的第 1 工序的膜载带的剖面图，图 4 是示出本发明的半导体装置的制造方法的第 2 工序的膜载带的剖面图，图 5 是示出本发明的半导体装置的制造方法的第 3 工序的膜载带的剖面图，图 6 是示出本发明的半导体装置的制造方法的第 4 工序的膜载带的剖面图，图 7 是示出本发明的半导体装置的制造方法的第 5 工序的膜载带的剖面图，图 8 是示出本发明的半导体装置的制造方法的第 6 工序的膜载带的剖面图，图 9 是示出本发明的半导体装置的制造方法的第 7 工序的膜载带的剖面图，图 10 是示出本发明的半导体装置的制造方法的第 8 工序的膜载带的剖面图，图 11 是示出本发明的半导体装置的制造方法的第 9 工序的膜载带的剖面图，图 12 是示出本发明的半导体装置的制造方法的第 9 工序的膜载带的剖面图，图 13 是示出本发明的半导体装置的制造方法的第 10 工序的膜载带和半导体芯片的剖面图，图 14 是示出本发明的半导体装置的制造方法的第 11 工序的膜载带和半导体芯片的剖面图，图 15 是图 4 的工序中的膜载带的平面图，图 16 是图 8 的工序中的膜载带的平面图，图 17 是图 12 的工序中的膜载带的平面图，图 18 是图 13 的工序中的膜载带的平面图（透视图），图 19 被一个一个地分开了的本发明的半导体装置的平面图（透视图），图 20 是示出本发明的半导体装置的变形例的器件的剖面图，图 21 是示出本发明的膜载带的制造方法（半导体装置的制造方法）的变形例的图，图 22 是本发明的安装基板的剖面图，图 23 是本发明的电子装置的平面图，图 24 是示出本发明的半导体装置的制造方法的第 30 工序的膜载带的剖面图，图 25 是示出本发

明的半导体装置的制造方法的第 31 工序的膜载带和半导体芯片的剖面图，图 26 是示出本发明的半导体装置的制造方法的第 32 工序的膜载带和半导体芯片的剖面图，图 27 是示出与第 7 实施形态有关的半导体装置的图，图 28A~图 28C 是示出与第 8 实施形态有关的半导体装置的制造工序的图，图 29 是示出与第 8 实施形态有关的半导体装置的制造工序的变形例的图，图 30 是示出与第 9 实施形态有关的半导体装置的制造工序的图；图 31A 和图 31B 是示出与第 9 实施形态有关的半导体装置的制造工序的图，图 32 是示出第 9 实施形态的变形例的图，图 33 是示出第 9 实施形态的变形例的图，图 34 是示出第 9 实施形态的变形例的图，图 35 是示出在与第 10 实施形态有关的半导体装置中使用的膜载带的图，图 36 是图 35 中示出的膜载带的局部放大图，图 37 是示出使用图 35 和图 36 中示出的膜载带制造的半导体装置的图，图 38 是示出图 36 中示出的平面的弯曲部的变形例的图，图 39 是示出安装了应用本发明的半导体装置的电路基板的图，图 40 是示出具备安装了应用本发明的半导体装置的电路基板的电子装置的图。

用于实施发明的最佳形态

以下参照附图说明本发明的实施形态。

(1) 第 1 实施形态

在本实施形态中，利用 TAB（带自动键合）技术，实现芯片尺寸的半导体装置的制造。按照本实施形态的方法，能尽可能利用现有的 TAB 的生产线及现有的技术、减轻设备的负担和特殊技术的开发负担，另一方面，在高可靠性的条件下制造芯片尺寸的封装，同时可使其成品率提高。

(本实施形态的主要特征)

在说明具体例之前，使用图 1~图 2C 说明本实施形态的主要特征。

(a) 如图 1 中所示，在作为设置了预定的开口部、例如树脂注入用的孔 42（虽然不是必须的，但可根据需要来形成）、通孔（用于形成外部连接端子的开口部）等的基体材料的聚酰亚胺膜 10 上，形成了对铜箔进行刻蚀而形成的图形。（在图 1 中未示出通孔等）。

该图形包括：框体（frame）59a、59b、59c；引线（54a、54x、

54y 等)；例如与导电性凸起(外部连接端子)一体地形成或分别形成的焊区部 55；用于相互连接各引线(和焊区)的多个连接部(57a、57x、57y 等)；以及用于将框体与引线组导电性地连接起来的悬吊引线(TR1~TR3 等)。

5 再有，导电性凸起(外部连接端子)不是必须在焊区部上，也可根据需要在安装侧、例如在母板侧设置凸起。

此外，例如在焊区部上设置导电性凸起(外部连接端子)的情况下，在带形成时预先设置、或是在其后的工序、例如在封装形成时和在此之后设置、这是自由的。

10 将引线(54a、54x、54y 等)的前端部连接到 IC 芯片(半导体元件)上，有时也将其称为“指”(finger)。再有，由于在引线的前端与 IC 芯片连接这一点不是本发明的必须的结构，故也可在前端以外的部位进行连接。

15 在本实施形态中，各指的终端在聚酰亚胺膜 10 上，故成为自由端。即，各指从指形成工序以前开始到与 IC 芯片连接工序以后，一直在聚酰亚胺膜上，并被其所支撑。

即，引线(指)中的与 IC 芯片的电极连接的部分成为与聚酰亚胺膜紧密接触并被其支撑的状态。

20 因而，由于即使在引线与 IC 芯片的连接工序中也保持了预先设计的指的位置，故可实现引线与 IC 芯片的正确的位置重合。如下面所述那样，指不一定必须是自由端，也可从 CSP 端 27(以此为边界从聚酰亚胺膜切开)向外侧伸出并分别直接连接到框体 59b 上。

25 但是，在本形态的情况下，为了一并地对在聚酰亚胺等的绝缘性膜上形成的多条引线(54a 等)进行电镀，结果有必要将全部引线导电性地连接到框体 59a、59b、59c 上。因此，在本实施形态中，在半导体芯片的安装区内配置多个连接部(57a、57x、57y 等)，在 1 个 IC 芯片的安装面的内侧连接多条引线(2 条以上)，而且，成为通过该连接部(57a、57x、57y 等)导电性地连接到框体 59a、59b、59c 的结构。由此，例如将电池 29 的一端连接到框体 59a、59b、59c 上，
30 可进行对包含引线(54a 等)的导体图形的一并的电镀。再有，「半导体芯片的安装区」和「1 个 IC 芯片的安装面」都与用图 1 中的一点虚线示出的 CSP 端 27 大体一致。

然后，将不需要的连接部（57a、57x、57y等）与绝缘性膜一起通过冲模来除去，使各引线（54a、54x、54y等）在电气方面隔离开来。可一并地进行冲裁，不导致工序的复杂化。再有，即使不通过冲模除去绝缘膜，如果只是为了使各引线在电气方面隔离开来，则可以只除去连接部。此外，由于将连接部（57a、57x、57y等）配置在1个IC芯片的安装面的内侧区域内，故与位于芯片安装面的边界处的引线的前端部（指）分离开。于是，连接部（57a、57x、57y等）的切断对引线的前端部（指）没有任何影响。

如下面所述，在进行无电解电镀的情况下，不需要连接部、框体、连接部。

通过这样做，不会使工序变得复杂，可提供能防止引线弯曲的实现可靠的键合的膜载带。此外，在进行电镀的情况下可一并地进行。

此外，图2A~图2C是与IC芯片的键合焊区对应的指部的放大图，但如这里所示出的那样，为了对应于IC芯片的键合焊区的位置，有时例如多条引线的前端（指）必须位于同一线上。例如，如图2A中所示，IC芯片（CP）的键合焊区21c、21d位于同一线上。

在这种情况下，有必要如图2B中所示，使引线54呈放射线形状、或如图2C中所示，呈弯曲形状。

在现有技术中，在除去了聚酰亚胺膜10的孔（开口部）的部分上形成指。在这些形状中，放射线形状的引线 with 直角坐标不一致，在膜载带的制造上存在问题。此外，如果引线的前端在开口部内弯曲，则由于重力的缘故，不需要的力矩起作用，容易产生引线的扭曲。在本发明中，由于完全在聚酰亚胺膜上形成指，故即使不进行特殊的设计，利用上述的那样的形态，也可形成能对应任何键合焊区的位置的指。

（半导体装置的制造方法的具体例）

其次，使用图3~图14（剖面图）和图15~图19（平面图）说明与本实施形态有关的半导体装置的制造方法的具体例。图15对应于图4，图16对应于图7，图17对应于图12，图18对应于图13。

工序1

如图3中所示，在聚酰亚胺膜10的背面涂敷粘接剂12。

工序2

例如，通过冲压器的冲切或激光加工或化学刻蚀等所希望的方法，如图 4 或图 15 中所示，有选择地对聚酰亚胺膜 10 进行开口，设置通孔 30(30a、30x 等)。此外，根据需要设置树脂注入用的孔(42)、树脂阻塞孔(44a、44b)。

5 工序 3

如图 5 中所示，在聚酰亚胺膜 10 的一个面上粘贴铜箔 50。该铜箔 50 以后作为布线图形、凸起等的金属材料来使用。

在此，在粘贴铜箔之前在工序 2 中设置开口部，但实际的工序不限于此，也可在粘贴铜箔之后具有使其开口的工序。

10 按照该方法，不是处理粘有未硬化的粘接剂的带那样的困难的工序，而是处理粘接剂的硬化已结束、已粘贴完布线图形金属的带，故进行某种程度的粗略的处理即可。此外，由于不限定工序，故具有开孔工序的工序自由度增加的效果。此时，因为在粘贴铜箔之后不在铜箔中开孔而在聚酰亚胺中开孔，故使用激光加工或化学刻蚀等对聚酰
15 亚胺以外的材料不产生影响的方法。

工序 4

如图 6 中所示，在铜箔 50 上形成光致抗蚀剂 62。

工序 5

20 如图 7 中所示，对铜箔 50 进行刻蚀以形成预定的图形，其后，除去光致抗蚀剂 62。在刻蚀中使用已知的刻蚀剂（例如，三氯化铁、氯化铜等水溶液）。该状态的平面图是图 16。

如图 16 中所示，由铜构成的图形包括：框体 59a、59b、59c；引线(54a、54b 等)；用于连接导电性凸起的焊区部(55a、55x 等)；以及连接部(57a~57j)。在图 16 中，对与图 1、图 2A~图 2C、图
25 21 相同的部分附以相同的参照号码。

工序 6

为了使引线 54a 等的前端部分(与 IC 芯片连接的部分，即，“指”)突出以形成连接用的凸点(bump)(图 10)，首先如图 8 中所示，形成光致抗蚀剂 70、72。

30 工序 7

如图 9 中所示，对铜图形在厚度方向上进行半刻蚀。与工序 5 相同，将时间缩短来进行刻蚀。

工序 8

如图 10 中所示, 除去光致抗蚀剂 70、72。如图示那样, 在引线 54a 等前端部分(与 IC 芯片连接的部分, 即, “指”)上形成凸起 56a。

再有, 此时, 即使在指以外的部分上也可适当地形成凸起(未图
5 示)。该凸起起到确保铜图形与 IC 芯片之间的树脂充填用的间隙的作用。

在通常的 TAB 工序中, 在 TAB 的引线与半导体芯片的连接中, 在半导体芯片上形成金属的凸点(凸起), 但该凸点的形成是很麻烦的, 而且, 一般来说存在制造成本高的趋势。

因此, 在本实施形态中, 在 TAB 的引线一侧形成凸点(凸起),
10 以代替在半导体芯片上形成凸点。加工该引线前端的技术是在现有的在冲切了聚酰亚胺膜的孔部分上形成指的技术中, 本申请人已开发完成的具有实效的技术, 可利用现有的 TAB 生产线来实现。在本实施形态中, 使加工该引线前端的技术得到发展, 使该技术也能适用于聚酰
15 亚胺膜上的引线上。此外, 在这种情况下, 在半导体芯片一侧露出用铝 (Al) 等形成的焊区即可, 不需要金属凸点, 可简化工序, 进而是较大地有助于降低半导体装置整体的成本的技术。

工序 9

如图 11 中所示, 在铜图形的表面上形成了抗蚀剂 80a、80b 后,
20 在铜图形的背面进行电镀, 形成由 Ni/Au 构成的电镀层(90a~90b)。镍 (Ni) 起到阻挡金属的作用。在铜的表面扩散不成为问题的组装、安装工序、及要求可靠性的情况下, 只进行金 (Au) 的电镀也没有关系。如图 1 中已说明的那样, 通过在框体 59a~59c 上施加电压来进行该电镀。例如, 将一个电极(一般是阴极)连接到框体上来进行电
25 镀。

再有, 不限于电镀。例如, 也可使用无电解电镀法来进行电镀。

工序 10

首先, 如图 12 中所示, 除去前面的工序的抗蚀剂 80, 接着, 如
图 17 中所示, 进行连接部 57a~57j 的一并的冲裁。由此, 各引线
30 54a 等在电气方面隔离开。由此, 完成 CSP 用的膜载带(图 17)。虽然在图 17 中没有详细记载, 但在本实施形态中的引线 54 上形成了凸起 56a(参照图 10)。

再有，由于在无电解电镀的情况下也可以使各引线在电气方面隔离开，故没有必要制成图 16 中的连接部 57a~57j，也可不进行冲裁。

工序 11

其次，如图 13、图 18 中所示，将 IC 芯片 15 的 A1 电极（键合焊区）21（21a~21d 等）连接到各引线的连接部上。该连接通过在使用键合夹具 53 压住引线前端的凸起 56a 的同时施加超声波振动以形成 Au/A1 合金来进行（施加接合能量）。再有，在本实施形态中，使用了在膜载带的引线 54 上形成了凸起 56 的 BTAB 型带，但也可使用没有凸起 56 的带。在这种情况下，也可在 IC 芯片 15 的 A1 电极（键合焊区）21 用金、焊锡等形成凸点。或者，也可设置引线 54 的凸起 56 和 A1 电极 21 上的凸起（凸点）两者。

在图 18 中，用粗的实线示出的是图 13 中示出的 IC 芯片 15。也可从 IC 芯片的背面一侧来施加超声波振动。

再者，如果在 A1 电极（键合焊区）21（21a~21d 等）上预先覆盖钎焊性良好的金属、例如焊锡、金等，则以由加压和加热产生的能量施加为主即可，或是不需要施加超声波，或是施加弱的超声波即可。如果在不发生变化的 A1 电极（键合焊区）21 上施加非常短的时间（例如 2 秒以内）的高温加热（例如 500℃ 以上），则可实现与上述同样的连接。

工序 12

如上所述，将 IC 芯片 15 的 A1 电极 21 与引线 54 的凸起 56a 以金属键合方式接合的部件作为对象，如图 14 中所示，从树脂注入用的孔（图 18 的参照号码 42）注入例如环氧树脂等树脂。再有，在上述工序中，在 A1 电极 21 与凸起 56a 的金属键合中使用了超声波的情况也是同样的。此外，在没有树脂注入用的孔（不设置）的情况下，使用 IC 芯片与膜之间存在的间隙来注入树脂即可。

树脂完全地覆盖 IC 芯片 15 与引线（54a 等）的连接部。另一方面，由于树脂阻塞孔 44a、44b 的存在，限制了向横方向的扩展。在图 14 中，参照号码 23a、23b、23c 表示树脂。在使用了环氧树脂的情况下，起到显示出高的电绝缘性的绝缘性树脂的功能，同时起到应力缓和层的功能。

再有，作为树脂，除环氧树脂以外，也可使用感光性聚酰亚胺树

脂、硅酮变性聚酰亚胺树脂、硅酮变性环氧树脂等，也可使用在固化时的杨氏模量低（ 1×10^{10} Pa 以下）、能起到应力缓和的作用的材料。

其次，使注入的树脂热硬化。此时，在工序 10 中对连接部（57a~57j）进行了冲裁时在聚酰亚胺膜 10 中形成的孔，例如也起到封装的加热时产生的水蒸气等的气体的排出孔的作用，对封装的可靠性的提高是有用的。但是，在进行无电解电镀等不需要连接部的冲裁的情况下，这不是一种限制。

树脂的注入，也可如以上所述，在 IC 芯片与膜载带的接合后来进行，也可将 IC 芯片接合到预先涂敷了环氧树脂的膜载带上并在其后进行使其硬化。树脂的涂敷也可在 IC 芯片一侧进行。通过这样做，由于不用进行树脂注入，可选择不具有注入特性那样的特殊的性能的普通的材料，可降低半导体组装体、半导体装置的成本。此外，由于也不需要树脂注入用的孔（图 18 的参照号码 42）及不需要聚酰亚胺膜的冲裁，故可廉价地形成半导体组装体、半导体装置。

作为树脂，也可使用应力缓和效果好的聚酰亚胺系列、硅系列的树脂。这种情况下的硬化利用各自的树脂的硬化机理即可，到该工序为止，IC 芯片的有源面、Al 电极等物理、化学方面的性能较弱的部分被树脂所覆盖，故可安心地进行工序间或工厂间的运送。将该形态称为半导体组装体。由于在该工序以后进行的外部连接端子的形成中，使 IC 芯片的有源面、Al 电极等受到污染的可能性较高，故以半导体组装体的形态移动到其它工序中，可使其后完成的半导体装置整体的可靠性提高。利用以上的工序来制造使用了连接多个 IC 芯片膜载带的半导体组装体。当然也可以该状态出厂供给顾客。

接着，通过电镀、印刷法等通孔 30 内充填金属（镍等）98，接着，形成外部连接用端子（焊锡球）11。再有，为了得到高精度，在通孔 30 内充填了镍等金属 98，但从减少制造工序的观点来看，也可将焊锡充填到通孔 30 内，与外部连接用端子 11 的形成一起一并地来形成。此时，在通孔 30 内的铜图形上预先除去工序 10 的抗蚀剂之后进行工序 9 的电镀这一点，从改善焊锡涂敷性的方面来看是较为理想的。至于焊锡，在通孔 30 中涂敷了焊剂之后将焊锡球置于其上，通过加热成为外部连接用端子（焊锡球）11。或者，在通孔 30 中涂敷了焊锡糊剂之后，通过加热成为外部连接用端子（焊锡球）11。如

果这样做，则没有必要购入高价的焊锡球，故有助于降低半导体装置的价格。

5 通过这样做，由于在用环氧树脂等树脂来覆盖 IC 芯片 15 和引线 54 与 IC 芯片 15 的连接部之后设置外部连接端子 11，故具有在外部连接端子 11 的形成时不担心芯片区域的污染、因而可提高可靠性的优点。

再有，在以上的例子中，如图 14 中所示，在形成外部连接端子 11 之前经过图 12、图 13 的工序来制造半导体装置，但不限于于此。

10 例如，也可在图 14 的树脂封装工序之前（工序 10 等），形成外部连接用端子 11。（形成方法与以上所述相同。）如果这样做，则也可作为带有外部连接用端子 11 的半导体组装体或半导体组装体用的柔性带出厂供给顾客。

工序 13

15 沿着用图 18 的一点虚线包围示出的 CSP 端 27 对绝缘性膜 10 进行冲裁。由此，完成图 19 中示出的芯片尺寸的半导体装置（CSP）33。在图 19 中用斜线示出的区域是用树脂覆盖的区域。

如图中所示，只露出悬吊引线 TR1、TR2 的切断面，在耐湿性方面也是良好的。此外，由于采取封装的形态，故也可进行老化等的检查。

20 再有，在以上的例子中，说明了使用粘接剂 12 的膜载带的制造例，但使用未用已知的粘接剂的膜载带、所谓的 2 层 TAB 的技术来制成本形态的膜载带也没有关系。此外，也可使用将导电层作成 2 层的膜载带。此时，如果作为地（GND）平面层使用 1 层，则可提供对应于高频特性的封装。

25 此外，在上述实施形态中，在绝缘性膜 10 的背面上形成了铜图形，但不限于于此，即使在绝缘性膜 10 的表面上形成铜图形，也能应用同样的制造方法，此外，也可得到同样的效果。

此外，如下面所述，为了提高放热性、可靠性，使用罐容器也没有关系。

30 （2）第 2 实施形态

如图 20 中所示，不仅形成 IC 芯片 15 的内侧的外部连接端子 11a、而且也可在外侧形成外部连接端子（焊锡球）11b。

在本实施形态中，将 IC 芯片 15 置于罐容器 23 内，使引线 54 延伸到该罐容器 23 上。如果使用热传导性良好的材料、例如铜系列的材料作为罐容器，则由于罐容器与 IC 芯片 15 的背面紧密接触，可将来自 IC 芯片 15 的发热传递到罐容器 23 上，再者以机械方式保护 IC 芯片 15 的背面，故可将其用于提高放热性、可靠性。

然后，在通孔 30b 内形成金属电极 98b，将焊锡球 11b 连接到该金属电极 98b 上。当然，如前面所述，也可只用焊锡球一并地形成。

在图 20 中图示了将同一引线 54 连接到内侧、外侧的外部连接端子（焊锡球）11a、11b 上的例子，但当然也可根据 A1 电极（键合焊区）21 的连接要求，只连接到内侧、或只连接到外侧。此时，也可如图 20 那样，引线 54 横切与 A1 电极 21 的连接部，也可如第 1 实施形态那样，其终端在聚酰亚胺膜 10 上，成为自由端（在内外两侧、或单侧）。

按照本实施形态，不会受到因半导体芯片 15 的尺寸引起的限制，可自由地增加外部连接用端子（焊锡球）的数目。

为了降低成本，当然不使用罐容器也没有关系。关于半导体组装体的制造，大体可原封不动地应用第 1 实施形态。

（3）第 3 实施形态

在封装的尺寸的要求比较宽松的情况下，如图 21 中所示，在半导体芯片 15 与引线 54 的连接结束后，在与芯片连接的点的外侧进行冲裁（在图 21 中，在用二点虚线示出的 CSP 端 31 处进行冲裁），可采用将引线 54 与框体 59 分开这样的制造方法。

按照本制造方法，由于将每一条引线 54 连接到框体 59 上，故在中途设置测定用的的焊区（未图示），可在最终工序中在测定用的焊区的外侧将引线 54 与框体 59 分离后，采用已知的进行电检查的 TAB 的检查方法，在不对检查装置、例如专用插座进行投资的情况下就可出厂良好的半导体装置（CSP）。

关于半导体组装体的制造，大体可原封不动地应用第 1 实施形态。

（4）第 4 实施形态

图 22 示出将本发明的芯片尺寸的半导体装置（CSP）33 安装到印刷布线基板 37 上的状态。能够与已知的其它 SMD（表面安装部件）

一起，例如利用已知的 SMT（表面安装技术：回流法）进行安装。也是本发明的优点。

5 将芯片尺寸的半导体装置（CSP）33 的外部连接用端子（焊锡球）11a、11b 连接到印刷布线基板（安装基板）37 上的导体图形 39a、39b 上。由于封装尺寸是芯片尺寸，故可实现极高密度的安装。再有，在图 22 中，参照号码 17 是在印刷布线基板 37 上安装的其它 IC。

此时，由于外部连接用端子（焊锡球）11a、11b 是使用高温焊锡来制造的，故保持原有的高度，由涂敷在基板一侧的焊锡糊剂 41（共晶焊锡）来进行焊锡连接。

10 这样，如果外部连接用端子（焊锡球）11a、11b 使用高温焊锡，则即使进行回流安装，外部连接用端子在共晶焊锡熔融温度下也不熔融而维持其高度，故可防止因外部连接用端子的塌陷而引起的它们之间的短路。该技术也适用于其它实施形态。

（5）第 5 实施形态

15 图 23 是示出装入了安装本发明的芯片尺寸的半导体装置（CSP）的安装基板的摄像机一体型 VTR 的内部的图。

在摄像机一体型 VTR43 中装入了 2 个安装基板 37a、37b，在各安装基板上安装了本发明的 CSP33、35。

20 在图 23 中，参照号码 45 表示镜头，参照号码 47 表示镜头单元，参照号码 49 表示电池盒，参照号码 51 表示电池。

这样，由于本发明的半导体装置（CSP）的尺寸是芯片尺寸，故可适用于以小型、重量轻为根本宗旨的摄像机一体型 VTR 等的可携带装置。此外，本发明的半导体装置（CSP）在耐湿性及耐热性方面的可靠性也提高了，其结果，可提高电子装置的可靠性。

25 （6）第 6 实施形态

图 24～图 26 示出了本发明的另一芯片尺寸的半导体装置（CSP）、半导体组装体的制造方法。同时也示出了其结构。

工序 A

30 如图 24 中所示，将导电粘接部件 25 暂时附着于用图 11 中示出的工序 9 制成的膜载带的整个面上。作为导电粘接部件 25，最好使用用已知的技术制造的膜状（薄片状）的各向异性导电膜。各向异性导电膜是将具有导电性的粒子分散在未硬化的绝缘粘接剂（大多称为

“B 阶段 stage”) 而成膜的。因而, 如果将导电粘接部件 25 定位于膜载带上而一般性地进行弱加热, 则可由于粘接而暂时附着于其上。可将粒子分散在膜的整个面上 (由于容易制造故成本低), 也可将粒子只集中于凸起 56a 的部分上。此时, 由于可完全消除在凸起 56a 以外的粒子凝集而引起的短路, 故可进一步提高制成的半导体组装体、半导体装置 (CSP) 的可靠性。

由于已经较多地在 LCD 的屏幕与 TAB、屏幕与带有凸点的 IC 的安装中采用各向异性导电膜, 故可将已使用的装置、技术用于工序中, 因此可将投资、技术的风险降低到最小限度。

在使用各向异性导电膜作为导电粘接部件 25 的情况下, 如图 25 中放大地示出的那样, 导电粘接部件 25 原来的厚度、引线 54 的高度 t 和凸点 (凸起 56a + 电镀层 90b) 的高度 h 的关系最好为:

导电粘接部件 25 原来的厚度 $\geq t + h$ 。

一般来说, 因为

$$t \geq 5\mu\text{m}$$

$$h \geq 15\mu\text{m}$$

故

导电粘接部件 25 原来的厚度 $\geq 20\mu\text{m}$ 是较为理想的。通过这样做, 由于导电性粘接部件 (各向异性导电膜) 25 比 $t + h$ 厚, 故在涂敷了粘接剂 12 的聚酰亚胺膜 10 或 IC 芯片 15 与导电性粘接部件 25 之间难以形成间隙。这样, 由于气泡变少, 故水分的混入变少, 也难以产生腐蚀, 可提高耐湿性和绝缘可靠性。此外, 由于导电性粘接部件 25 也绕到 IC 芯片 15 的侧面 15a 上, 故可保护 IC 芯片 15 的侧面, 在这一点上也提高了可靠性。

再有, 在本实施形态中, 通过在引线 54 上形成凸起 56a 并形成电镀层 90b 来构成凸点, 但也可在 IC 芯片 15 的 Al 电极 21 上用金, 焊锡等形成凸点。关于此时的导电性粘接部件 25 的厚度, 如果超过引线和凸点的高度的合计, 则也可得到与上述同样的效果。

作为导电粘接部件 25, 也可使用液状或糊剂状各向异性导电粘接剂或各向异性导电糊剂。虽然各向异性导电膜的使用较容易, 但由于为了成膜对材料有限制, 故难以兼顾高可靠性·低成本。在这一点上, 由于各向异性导电粘接剂或各向异性导电糊剂是液状或糊剂状即

可，故容易兼顾高可靠性·低成本。在使用的情况下，可通过散布，涂敷在膜载带的整个面上来代替暂时附着即可。

再者，作为导电粘接部件 25，不限于具有各向异性的导电性的部件，也可使用具有各向同性的导电性的部件。但是，在使用具有各向同性的导电性的部件的情况下，必须局部地使用，以免使相邻的 Al 电极 21 之间发生短路。

工序 B

其次，如图 25 中所示那样，将 IC 芯片 15 的 Al 电极（键合焊区）21 连接到各引线 54 的前端部的凸起 56a 上。可一边用键合夹具 53 挤压引线前端的凸起 56a，一边进行加热，使导电性粘接部件 25 的粘接力显现出来，从而进行该连接（施加接合能量）。特别是在使用各向异性导电膜时，除了粘接力以外使各向异性导电性显现出来，从而进行该连接。即，同时地进行由粘接剂的硬化收缩引起的聚酰亚胺膜 10 与 IC 芯片 15 的机械支撑，和由夹在凸起 56a 和 Al 电极（键合焊区）21 之间的粒子（未图示）引起的只在凸起 56a 和 Al 电极 21 的方向上的导电性的显现。在各向异性导电粘接剂的情况下也为同一机理。

这样，如果在平面上观察，则可得到与图 18 相同的形态。在图 18 中，用粗的实线示出的是 IC 芯片 15。再有，在作为导电粘接部件 25 使用具有各向异性导电性的粘接剂的情况下，由于在连接部以外显示出与树脂同样的绝缘性（成为绝缘性树脂），故没有必要重新注入树脂。因而，在这种情况下可不预先形成树脂注入用的孔（图 18 的参照号码 42）。通过这样做，可增加关于外部连接用端子（焊锡球）的配置的设计的自由度，可作成更小型的半导体装置。此外，特别是由于各向异性导电膜的因压接而产生的树脂部分的流动性较差，故也没有必要设置树脂阻塞孔（44a、44b），因为双方都不需要聚酰亚胺带的冲模，故可廉价地形成半导体组装体、半导体装置。

此外，可从 IC 芯片的背面一侧进行加热、加压，也可从两侧进行加热、加压。

到该工序为止，与第 1 实施形态的工序 12 中所述的相同，由于 IC 芯片的有源面、Al 电极等物理、化学方面的性能较弱的部分被与绝缘树脂同等的各向异性导电膜或各向异性导电粘接剂所覆盖，故可

在该形态下作为半导体组装体来处理。

5 作为变形例，在图 24 中示出的工序中将具有各向异性导电性的导电粘接部件 25 转移或涂敷到凸起 56a 与 A1 电极 21 之间，使导电粒子只在该处存在，在图 25 中示出的工序中加热后，使得只在凸起 56a 与 A1 电极 21 的方向上显现出导电性，也可在除此以外的区域中注入树脂。

10 在这种情况下，可使用银、银钯糊剂等导电糊剂，或者，也可使用膜状或液状各向异性导电粘接部件。在使用导电糊剂的情况下，由于在其加热后并在树脂注入硬化以前可进行电检查，故可作为不合格品的再生工序。即，由于导电糊剂的粘接力较弱，故可在机械方面只除去与不合格品的连接。通过这样做，由于可在使其带有附加价值之前进行不合格品的剔除，故可降低不良成本。再有，可将导电粘接部件 25 只设置在凸起 56a 与 A1 电极 21 之间，也可在其周围多少有些溢出。

15 工序 C

20 其次，如图 26 中所示，通过电镀、印刷法等，在通孔 30 内充填金属（镍等）98，接着，形成外部连接用端子（焊锡球）11。再有，为了得到高精度，在通孔 30 内充填了镍等金属，但从减少制造工序的方面看，也可将焊锡充填到通孔 30 内，与外部连接用端子 11 的形成一并地形成。

25 通过这样做，由于在用各向异性导电膜等覆盖 IC 芯片 15 和引线 54 与 IC 芯片 15 的连接部之后设置外部连接端子，故具有在外部连接端子 11 的形成时不担心芯片区域的污染、因而具有提高可靠性的优点。再有，如第 1 实施形态中所述的那样，也可在图 24 中示出的工序等中预先设置外部连接端子 11。再者，经过第 1 实施形态的工序 13 以后，完成半导体装置（CSP）。

30 此外，在本实施形态中，位于 IC 芯片 15 和引线 54 之间的导电粘接部件 25 也成为应力缓和层。即，在将本实施形态的半导体装置安装在安装基板（未图示）上后，导电粘接部件 25 可吸收在外部连接端子 11 与安装基板之间产生的应力。通过在导电粘接部件 25 中掺入应力缓和成分（软扇部或橡胶等）或附加到构成导电粘接部件 25 的树脂中，可得到上述效果。导电粘接部件 25 不管是各向异性导电

膜或各向异性导电粘接剂的哪一种，都可得到该效果。

再有，如果使用不包含导电粒子的绝缘粘接剂来代替导电粘接部件 25，则由于可防止引线 54 的腐蚀并提高消除气泡的效果，故可提高耐湿可靠性和绝缘可靠性。所谓绝缘粘接剂，是从各向异性导电膜或各向异性导电粘接剂中除去了导电粒子的膜状或液状的粘接剂。

此时，为了维持 IC 芯片 15 的 A1 电极 21 与聚酰亚胺膜 10 上形成的引线 54 的凸起 56a（以及电镀层 90a）的接触状态，最好使用硬化性树脂。详细地说，最好使用即使在高温下也不变软的环氧树脂等。如果这样做，即使在 A1 电极 21 与凸起 56a 之间没有导电性的接合部件，也可实现两者的导电性连接。

此外，在这种情况下，由于在聚酰亚胺膜 10 上形成的引线 54 位于与 IC 芯片 15 的接合侧面上，故该引线 54 不向外部露出。因而，关于省略焊料抗蚀剂的涂敷的效果，与上述实施形态相同。

在上述第 1 至第 6 实施形态中，叙述了使用聚酰亚胺作为基体材料的例子，但使用已知的 PET、玻璃环氧树脂等的基体材料也没有关系。此外，由于在凸起 54a 与 A1 电极 21 的接合中不需要很高的温度，故基体材料的选择的范围非常宽，也可选择适应于所要的目的的基体材料。再者，在膜载带的布线图形上形成了凸起 56a，但即使如现有的 TAB 使用的那样，使用在 IC 芯片的 A1 电极一侧形成了凸点的结构也没有关系。由于布线图形的接合部分位于带上，故不改变可解决现有的 TAB 引起的引线弯曲等的问题的效果。此时，由于不是使用带有已说明的特殊的凸起的带、而是可使用一般的带，故可得到稳定的市场供应。

（第 7 实施形态）

图 27 是示出与第 7 实施形态有关的半导体装置的图。该半导体装置 110 包含半导体芯片 112 和绝缘膜 114，在绝缘膜 114 上形成了外部连接端子 116。半导体芯片 112 具有多个电极 113。图 27 中示出的电极 113 只在相对的两边上形成，但如众所周知的那样，也可在四边上形成。

详细地说，绝缘膜 114 由聚酰亚胺树脂等构成，在一个面上形成了布线图形 118。此外，在绝缘膜 114 上形成了多个孔 114a，通过这些孔 114a 在布线图形 118 上形成了外部连接端子 116。因而，外部连

接端子 116 在与布线图形 118 相对的一侧突出。再有，外部连接端子 116 由焊锡、铜或镍等构成，形成为球状。

5 在各个布线图形 118 上形成凸部 118a。各凸部 118a 对应于半导体芯片 112 的各电极 113 而形成。因而，在电极 113 沿半导体芯片 112 的外周并排在四边上的情况下，凸部 118a 也在四边上并排地形成。将电极 113 导电性地连接到凸部 118a 上通过布线图形 118 与外部连接端子 116 导通。此外，通过形成凸部 118a，可在绝缘膜 114 与半导体芯片 112 之间、或在布线图形 118 与半导体芯片 112 之间间隔较宽的间隔。

10 在此，由各向异性导电膜 120 来谋求电极 113 与凸部 118a 的导电性连接。各向异性导电膜 120 是使树脂中的金属微粒子（导电粒子）分散并形成薄片状的膜。如果在电极 113 与凸部 118a 之间挤压各向异性导电膜，则也挤压金属微粒子（导电粒子），使两者间导电性地导通。此外，如果使用各向异性导电膜 120，则只在挤压金属
15 微粒子（导电粒子）的方向上导通，在除此以外的方向上不导通。因而，即使在多个电极 113 上粘贴薄片状各向异性导电膜 120，在相邻的电极 113 之间也不会导电性地导通。

在本实施形态中，只在电极 113 与凸部 118a 之间及其附近形成了各向异性导电膜 120，但也可只在电极 113 与凸部 118a 之间形成。
20 而且，在绝缘膜 114 与半导体芯片 112 之间形成的间隙中形成应力缓和部 122。应力缓和部 122 从在绝缘膜 114 中形成的凝胶注入孔 124 注入树脂而形成。

在此，作为构成应力缓和部 122 的树脂，使用了杨氏模量低并能起到应力缓和的作用的材料。例如可举出，聚酰亚胺树脂、硅酮树脂、
25 硅酮变性聚酰亚胺树脂、环氧树脂、硅酮变性环氧树脂、丙烯酸树脂等。通过形成该应力缓和部 122，可缓和从外部加到外部连接端子 116 上的应力。

其次，关于与本实施形态有关的半导体装置 110 的制造方法，说明主要的工序。首先，在绝缘膜 114 中形成用于设置外部连接端子
30 116 的孔 114a 和凝胶注入孔 124。然后，在绝缘膜 114 上粘贴铜箔，通过刻蚀形成布线图形 118，再者，把凸部 118a 的形成区域掩蔽起来，进行刻蚀使得除此以外的部分的厚度变薄。这样，如果除去掩模，

就可形成凸部 118a。

此外，在绝缘膜中，从凸部 118a 之上起粘贴各向异性导电膜 120。详细地说，在多个凸部 118a 沿相对的两边并排的情况下，以平行的 2 条直线状粘贴各向异性导电膜 120，在凸部 118a 在四边上并排的情况下，与此相对应，以描绘成矩形的方式来粘贴各向异性导电膜 120。

这样，使凸部 118a 和电极 113 对应，将上述绝缘膜 114 压在半导体芯片 112 上，用凸部 118a 及电极 113 挤压各向异性导电膜 120。这样，可谋求凸部 118a 与电极 113 的导电性连接。

其次，从凝胶注入孔 124 注入树脂，在绝缘膜 114 与半导体芯片 112 之间形成应力缓和部 122。

然后，通过孔 114a 在布线图形 118 上设置焊锡，形成球状的外部连接端子 116。

通过这些工序，可得到半导体装置 110。再有，在本实施形态中，使用了各向异性导电膜 120，但也可使用各向异性粘接剂来代替它。各向异性粘接剂除了没有作成为薄片状这一点以外，其结构与各向异性导电膜 120 相同。

(第 8 实施形态)

图 28A~图 28C 是示出与第 8 实施形态有关的半导体装置的制造工序的图。在该图中，将重点放在只有一个单一封装上来描述实施形态，但通常以连续的方式(带状(整体地))来制造半导体装置。所完成的半导体装置 130 如图 28C 中所示，包含半导体芯片 132 和绝缘膜 134，在绝缘膜 134 中形成了外部连接端子 136。该半导体装置 130 如下述那样来制造。

首先，在绝缘膜 134 中预先形成用于形成外部连接端子 136 的孔 134a，粘贴铜箔并对其进行刻蚀来形成布线图形 138。此外，在布线图形 138 中，通过相对地将其它部分刻蚀得较薄来形成凸部 138a。凸部 138a 与第 7 实施形态的凸部 118a 相同，在对应于半导体芯片 132 的电极 133 的位置上形成。

然后，如图 28A 中所示，在布线图形 138 之上形成应力缓和部 142。详细地说，在绝缘膜 134 的布线图形 138 一侧的面上，只在对应于各孔 134a 的区域及其附近设置应力缓和部 142。应力缓和部 142

由聚四氟乙烯、硅酮或聚酰亚胺等的树脂构成，通过利用涂敷或印刷或以带状粘贴来设置。此外，作为应力缓和部 142 的材料，也可使用在第 7 实施形态中使用的材料（聚酰亚胺树脂、硅酮树脂、硅酮变性聚酰亚胺树脂、环氧树脂或硅酮变性环氧树脂等）。

5 其次，如图 28B 中所示，从应力缓和部 142 和布线图形 138 之上起，在绝缘膜 134 的整个面上粘贴各向异性导电膜 140。各向异性导电膜 140 与上述第 1 实施例的各向异性导电膜 120 相同。或者，也可使用各向异性粘接剂来代替各向异性导电膜 140。再有，各向异性导电膜 140 与图 27 中示出的各向异性导电膜 120 相同，也可只设置在
10 作为接合部的凸部 138a 的附近。

其次，如图 28C 中所示，将粘贴了各向异性导电膜 140 的绝缘膜 134 粘贴并压在半导体芯片 132 上。详细地说，将绝缘膜 134 压到半导体芯片 132 上，以便在凸部 138a 与电极 133 之间挤压各向异性导电膜 140。通过这样做，凸部 138a 与电极 133 通过各向异性导电膜
15 140 而导通。再者，如图 28C 中所示，通过孔 134a 在布线图形 138 上设置焊锡，形成球状的外部连接端子 136。

按照由以上的工序制造的半导体装置 130，可利用应力缓和部 142 来缓和加到外部连接端子 136 上的应力。而且，由于只在需要应力缓和的区域中设置应力缓和部 142，故可减少材料费。

20 本实施形态也可如图 29 中所示那样来变形。图 29 是示出对应于图 28A 的变形例的图。如果将图 29 与图 28A 进行比较，则绝缘膜 134、布线图形 138 和凸部 138a 是相同的，但图 29 中示出的应力缓和部 144 与图 28A 中示出的应力缓和部 142 不同。

图 28A 中示出的应力缓和部 142 在对应于各个孔 134a 的区域及其附近分别地形成。与此不同，图 29 中示出的应力缓和部 144 以包含对应于多个或全部孔 134a 的区域的一个面状来形成。利用这样的变形例，也可谋求应力的缓和。

此外，按照图 29 中示出的变形例，由于不是使应力缓和部 144 的位置对应于用于形成外部连接端子的孔 143a 并严格地进行位置重
30 合就可以，故不要求高的位置重合精度。而且，通过不是局部地而是整体地设置应力缓和部，可进一步谋求应力缓和。

在该变形例中，各向异性导电膜与图 27 中示出的各向异性导电

膜 120 相同，也可只设置在作为接合部的凸部 138a 的附近。

(第 9 实施形态)

图 30 - 图 31B 是示出与第 9 实施形态有关的半导体装置的制造工序的图。所完成的半导体装置 150 如图 31B 中所示，包含半导体芯片 152 和绝缘膜 154，在绝缘膜 154 中形成了外部连接端子 136。半导体装置 150 如下述那样来制造。

首先，在条状（切断成各个片之前的状态）的绝缘膜 154 中预先形成孔 154a，然后粘贴铜箔并对其进行刻蚀，形成布线图形 158，使其通过孔 154a 之上。通过刻蚀使其它部分相对地变薄，在布线图形 158 上形成凸部 158a。凸部 158a 与第 7 实施形态的凸部 118a 相同，在对应于半导体芯片 152 的电极 153 的位置上形成。

然后，如图 30 中所示，对布线图形 158 进行弯曲加工以形成立体的弯曲部 162，使其进入到孔 154a 中。由于将立体的弯曲部 162 弯曲成圆状，故变形的应力难以集中，裂纹难以进入。

在弯曲加工中，也可使用冲压器等逐一地形成立体的弯曲部 162，但在本实施形态中，使用图 30 中示出的模具 151。模具 151 具有多个凸部 151a，可同时形成多个立体的弯曲部 162。因而，与形成单一的立体的弯曲部 162 相比，操作时间缩短、操作效率提高，也可容易地将各立体的弯曲部 162 作成同一形状。通过使各立体的弯曲部 162 在孔 154a 中凹陷而成为立体的形状，可在沿绝缘膜 154 的面的方向上发生变形。

在形成立体的弯曲部 162 时，存在位于布线图形 158 中的孔 154a 的周边的端部 158b 多少被拉入到孔 154a 内的可能性。因而，最好这样来设计立体的弯曲部 162 的高度 H 和端部 158b 的原来的长度 d，以免端部 158b 脱落到孔 154a 内。具体地说，

$$H \leq d$$

是较为理想的。特别是，考虑到孔 154a 的穿孔误差和图形位置的误差的合计 S，

$$H + S \leq d$$

是更为理想的。

通过这样做，在立体的弯曲部 162 的形成时，可防止布线图形 158 的脱落。

再有，在如果这样来进行弯曲，使得立体的弯曲部 162 的最靠上（外）的面（在图 30 中是下侧）成为与图 30 中的绝缘膜 154 的下表面同等或其下的位置，则由于立体的弯曲部 162 不从绝缘膜 154 突出，故在绝缘膜 154 的带状状态下，运送变得容易。由于绝缘膜 154 一般来说具有约 $75\mu\text{m}$ 的厚度，故即使将立体的弯曲部 162 作成该程度的大小，也可得到应力吸收的效果。另一方面，如果使立体的弯曲部 162 超过绝缘膜 154 的上表面来形成，可更有效地吸收应力。

在立体的弯曲部 162 的形成工序之前或之后，对布线图形 158 进行电镀。

其次，如图 31A 中所示，从布线图形 158 之上起，在绝缘膜 154 上粘贴粘接层 160。由于粘接层 160 用于将绝缘膜 154 粘接到半导体芯片 152 上，故最好具有缓和应力的性质。或者，如果粘接层 160 为液状，则可利用印刷来设置。

此外，在本实施形态中，使用各向异性导电膜作为粘接层 160，可谋求在必要部位的导电性导通。在各向异性导电膜中，也有具有缓和应力的性质的导电膜。再有，也可使用各向异性粘接剂来代替各向异性导电膜。

其次，如图 31B 中所示，将形成了粘接层 160 的绝缘膜 154 粘贴并压在半导体芯片 152 上。详细地说，将绝缘膜 154 压到半导体芯片 152 上，以便在凸部 158a 与电极 153 之间挤压作为粘接层 160 的各向异性导电膜。通过这样做，凸部 158a 与电极 153 通过作为粘接层 160 的各向异性导电膜而导通。

或者，也可使用绝缘性的材料作为粘接层 160，在凸部 158a 与电极 153 之间设置导电性的材料来谋求两者间的导通。

再者，如图 31B 中所示，在立体的弯曲部 162 之上设置焊锡，形成球状的外部连接端子 156。此外，在对应于需要的时刻进行检查。

按照由以上的工序制造的半导体装置 150，即使粘接层 160 不缓和加在外部连接端子 156 上的应力，也可利用立体的弯曲部 162 来缓和加在外部连接端子 156 上的应力。再有，即使使立体的弯曲部 162 弯曲成角状，虽然在耐久性方面较差，但在缓和应力方面可得到相同的效果。

作为本实施形态的变形例，如图 32 中所示，如果在立体的弯曲

部 162 的凹陷一侧, 在预先设置了比各向异性导电膜或各向异性导电粘接剂柔软的树脂 163 之后再设置粘接层 160, 则可提高应力缓和功能。在此, 作为柔软的树脂, 可举出在第 7 实施形态中在应力缓和部 122 中使用的树脂。

5 树脂 163 通过使用掩模 165 进行的印刷来设置。在此, 将掩模 165 的开口部 165a 形成得比立体的弯曲部 162 大。通过这样做, 树脂 163 在与布线图形 158 接触后可进入立体的弯曲部 162 的凹陷一侧。因而, 可进行稳定的印刷, 可提高印刷工序的成品率。其后, 将各向异性导电膜粘贴到半导体芯片的整个下表面或凸部上, 用上述的安装工
10 序进行安装。

在本实施形态中, 用导电部件来连接半导体芯片 152 的电极 153 与布线图形 158 的凸部 158a, 但即使在用引线来连接两者的情况下, 也能应用本发明。

例如, 用引线 206 来连接图 33 中示出的半导体装置 200 的布线
15 图形 202 与半导体芯片 204。详细地说, 在绝缘膜 208 的布线图形 202 的形成面上形成应力缓和层 210, 通过粘接剂 212 将与具有半导体芯片 204 的电极 214 的面相对的一侧的面粘接到该应力缓和层 210 上。在绝缘膜 208 中形成孔 208a。通过该孔 208a 在布线图形 202 上形成
20 凸点 220。详细地说, 在布线图形 202 上形成凸点 220, 使其向与绝缘膜 208 中的布线图形 202 相对的一侧的面突出。然后, 用树脂 216 来密封半导体芯片 204 的外周和绝缘膜 208 的具有布线图形 202 的面。

或者, 图 34 中示出的半导体装置 300 也是由引线 306 来连接布
25 线图形 302 与半导体芯片 304。详细地说, 在绝缘膜 308 中形成孔 308a, 使布线图形 302 的一部分弯曲并进入到该孔 308a 中, 形成立体的弯曲部 309。将实现应力缓和的效果的树脂 310 充填到立体的弯曲部 309 的凹陷一侧。在该相对的一侧, 在立体的弯曲部 309 上形成
30 凸点 320。详细地说, 在立体的弯曲部 309 上形成凸点 320, 使其向与绝缘膜 308 中的布线图形 302 的形成面相对的一侧的面突出。然后, 通过粘接剂 312 将与半导体芯片 304 的具有电极 314 的面相对的一
30 侧的面粘接到绝缘膜 308 的布线图形 302 的形成面上。然后, 由树脂 316 来密封半导体芯片 304 的外周和绝缘膜 308 的具有布线图形

302 的面。

由于在这些变形例中，在与绝缘膜 208、308 中的凸点 220、320 突出的面相对的一侧的面上也形成了布线图形 202、302，故布线图形 202、320 不向外部露出。因而，可省略焊料抗蚀剂的涂敷。

5 此外，即使是使用这样的引线进行键合的半导体装置，也可将其构成为具有应力缓和功能。

(第 10 实施形态)

10 图 35 是示出在与第 10 实施形态有关的半导体装置中使用的膜载带的图，图 33 是其局部放大图。图 35 中示出的膜载带 170 是在众所周知的 TAB (带自动键合) 技术中使用的。例如，具有齿孔 172，并连续地形成了多个对应于各个半导体装置的布线图形 174。此外，为了进行电解电镀，将全部布线图形 174 连接起来等，这些与现有的结构相同。再有，图 35 和图 36 是从形成该布线图形 174 的面来观察的图。

15 在图 37 中示出了对应于图 36 的 37-37 剖面，使用该膜载带 170 制造的半导体装置。在该图中示出的半导体装置 180 具有半导体芯片 182 和从膜载带 170 冲切下来而形成的绝缘膜 184，在半导体芯片 182 和绝缘膜 184 之间设有各向异性导电膜 186。布线图形 174 的凸部 174a 与半导体芯片 182 的电极 183 通过各向异性导电膜 186 进行导电性导通这一点，与上述的实施形态相同。

20 各向异性导电膜 186 成为带状，如图 35 中用两点虚线所示，从布线图形 174 之上起沿其纵向粘贴到膜载带 170 上。在此，由于各自的布线图形 174 也沿膜载带 170 的纵向并排成一列，故通过将带状的各向异性导电膜 186 以直线来粘贴可覆盖全部布线图形 174。再有，
25 在本实施形态中，虽然布线图形 174 并排成一列，但也可并排成多列。此时，最好使用比本实施形态宽度宽的各向异性导电膜，以便能覆盖多列的布线图形。

30 本实施形态在布线图形 174 的形状方面有特征。如图 36 或图 37 中所示，布线图形 174 具有连接到电极 183 上的凸部 174a、用于形成外部连接端子 188 的焊区部 176 和平面的弯曲部 178。在此，这样来形成平面的弯曲部 178，使其在平面方向上弯曲并连接凸部 174a 与焊区部 176。通过设置该平面的弯曲部 178，即使应力加到外部连

接端子 188 上，也可缓和该应力。

再者，如图 38 中所示，如果预先在绝缘膜 190 中形成孔 192，并形成平面的弯曲部 194 使其在孔 192 的内侧成为浮起的状态，则由于该平面的弯曲部 194 能自由地变形，可进一步强化对应力的缓和。再有，最好在孔 192 内设置柔软的树脂。在此，作为柔软的树脂，可举出在第 7 实施形态中在应力缓和部 122 中使用的树脂。

在图 39 中示出了安装了应用本发明的半导体装置 1100 的电路板 1000。在电路板 1000 中，一般使用例如玻璃环氧基板等的有机系列的基板。在电路板 1000 中形成了例如由铜构成的布线图形以便形成所希望的电路，通过将 these 布线图形与半导体装置 1100 的外部连接端子的机械连接，谋求上述两者的导电性导通。此时，半导体装置 1100 具有吸收因与上述那样的外部的热膨胀的差产生的变形的结构，即使将本半导体装置 1100 安装在电路板 1000 上，也可提高连接时和连接后的可靠性。此外，如果对于半导体装置 1100 的布线再想一些办法，则可提高连接时和连接后的可靠性。再有，可将安装面积减小到用裸芯片安装的面积。因此，如果在电子装置中使用该电路板 1000，则可谋求电子装置本身的小型化。此外，在同样的面积内可进一步确保安装空间，还可谋求高功能化。

而且，作为具备该电路板 1000 的电子装置，在图 40 中示出了笔记本型个人计算机 1200。

再有，上述实施形态是将本发明应用于半导体装置的例子，但是，如果是与半导体装置同样的需要多个外部连接端子的表面安装用的电子部件，则不管它是有源部件还是无源部件，都可应用本发明。作为电子部件，例如有电阻器、电容器、线圈、振荡器、滤波器、温度传感器、热敏电阻、压敏电阻、变阻器或熔断器等。

关于第 7-第 10 实施形态中叙述的各向异性导电膜，如第 1 实施形态中所述的那样，即使使用各向异性导电粘接剂、各向同性导电粘接剂或绝缘粘接剂也没有关系。

此外，在第 7-第 10 实施形态中叙述了在绝缘膜一侧形成凸部的例子，但如第 1 实施形态中所述的那样，即使是在半导体芯片的电极上形成凸点的形态，也没有关系。

再者，在第 1-第 10 实施形态中，相对地形成了半导体芯片和绝



缘膜上的布线图形，但也可在绝缘膜的相反一侧形成布线图形，用通孔或凸点等连接到半导体芯片的电极上。

5

10

说明书附图

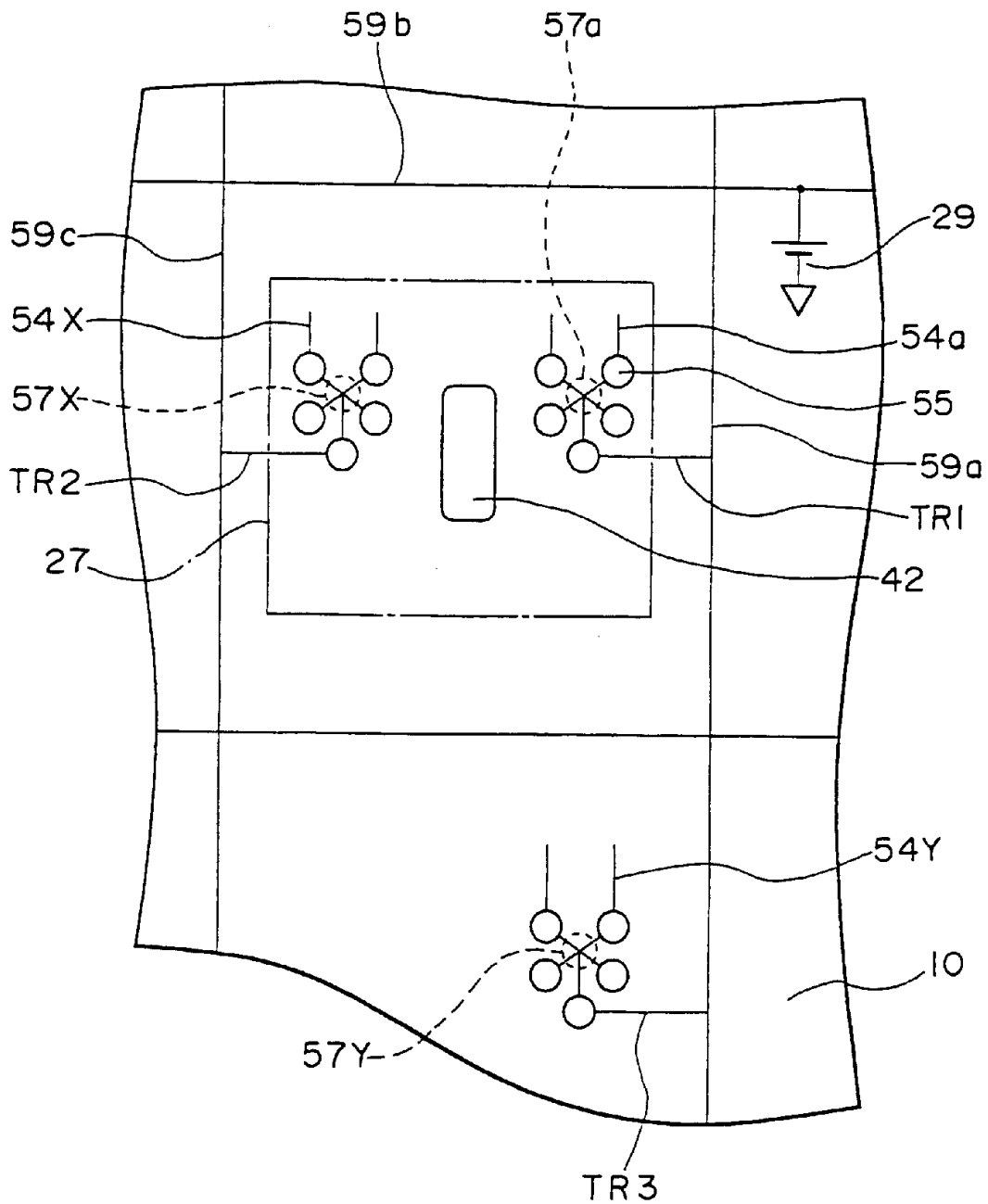


图 1

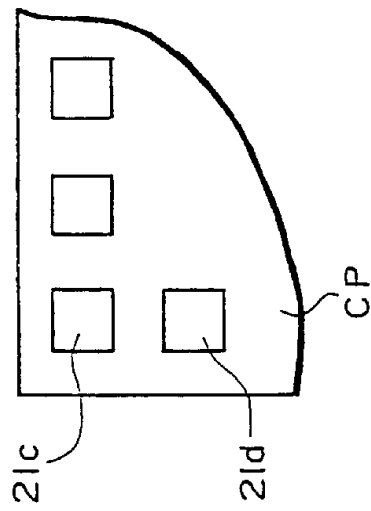


图 2A

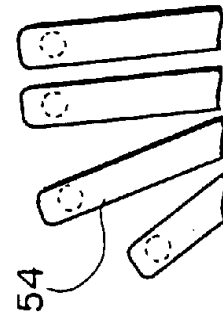


图 2B

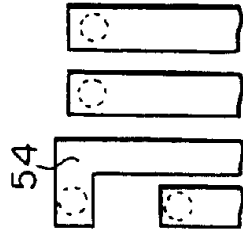


图 2C

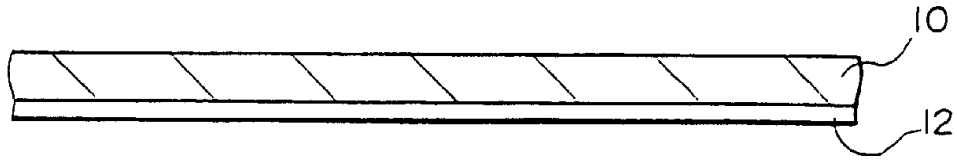


图 3

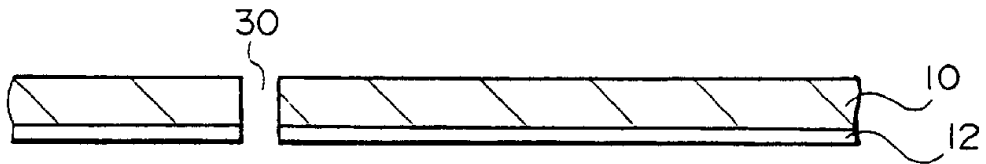


图 4

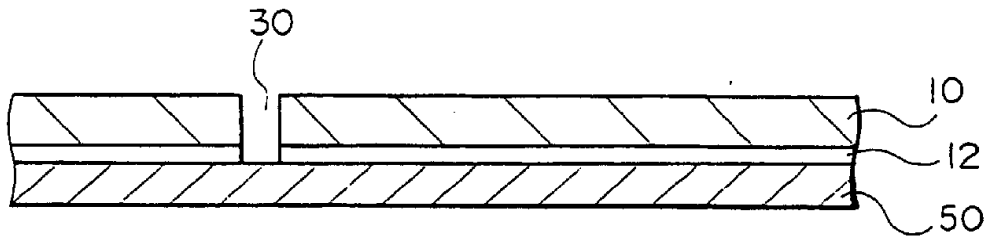


图 5

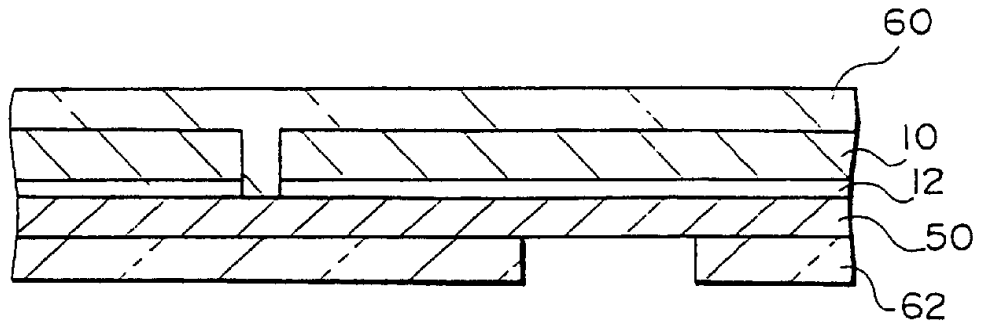


图 6

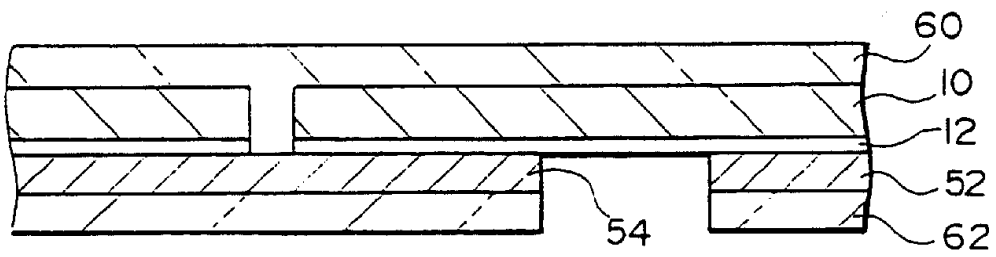


图 7

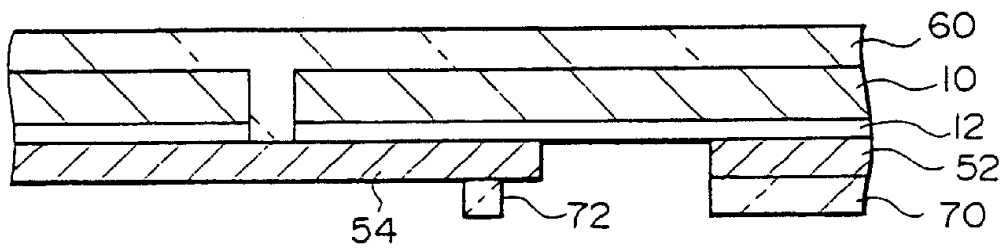


图 8

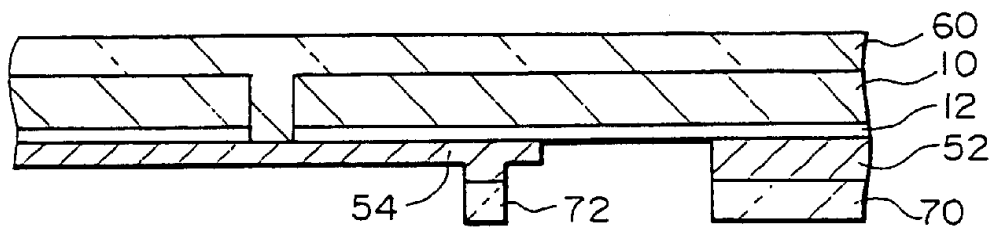


图 9

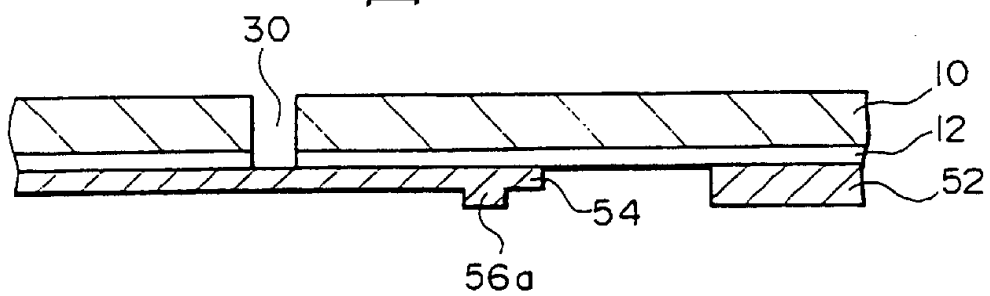


图 10

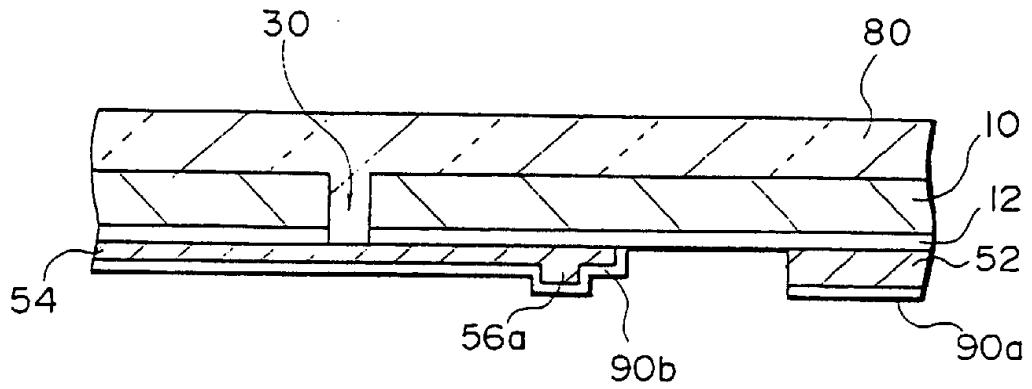


图 11

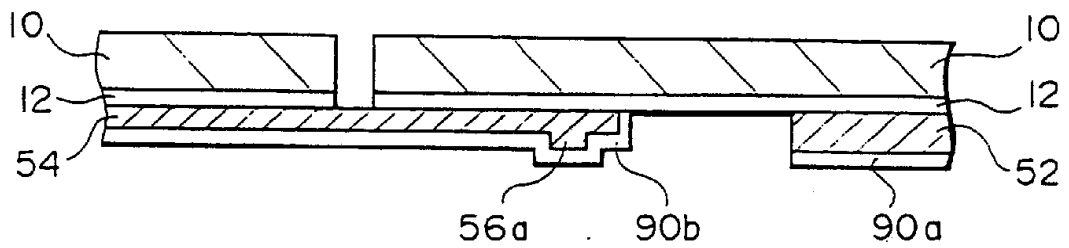


图 12

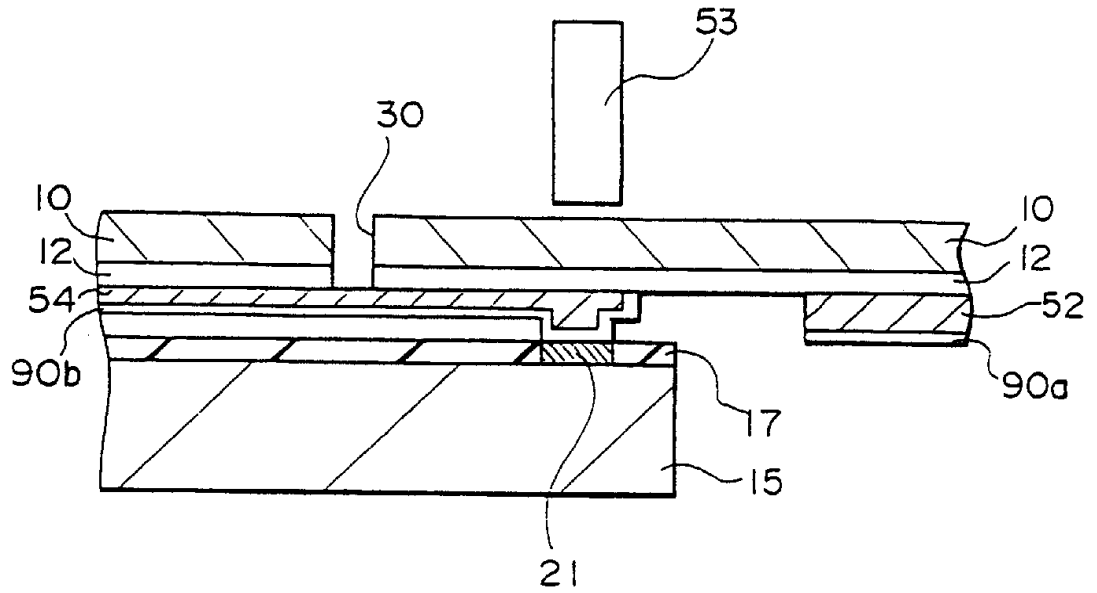


图 13

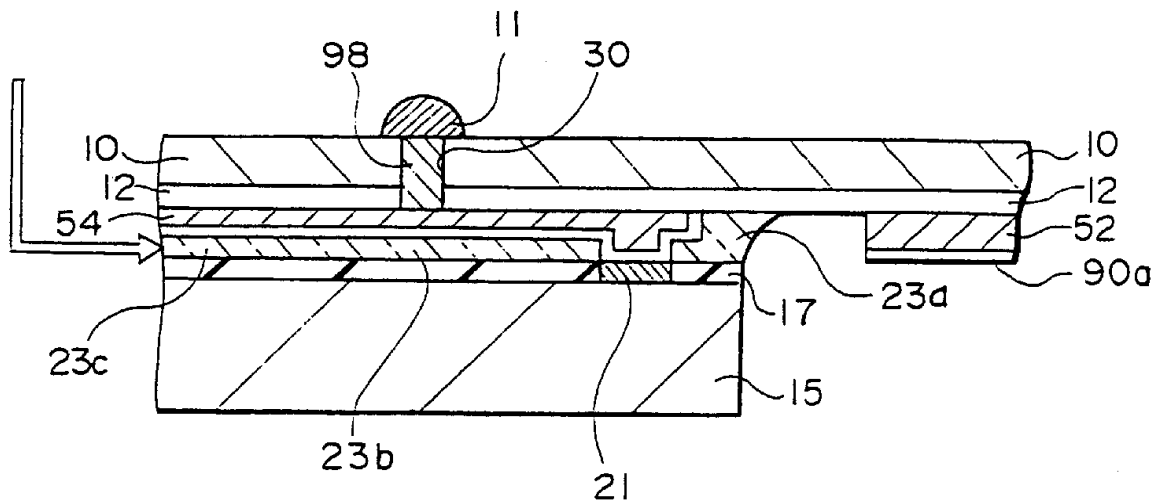


图 14

3 3 3 3 3
3 3 3 3 3
3 3 3 3 3
3 3 3 3 3
3 3 3 3 3

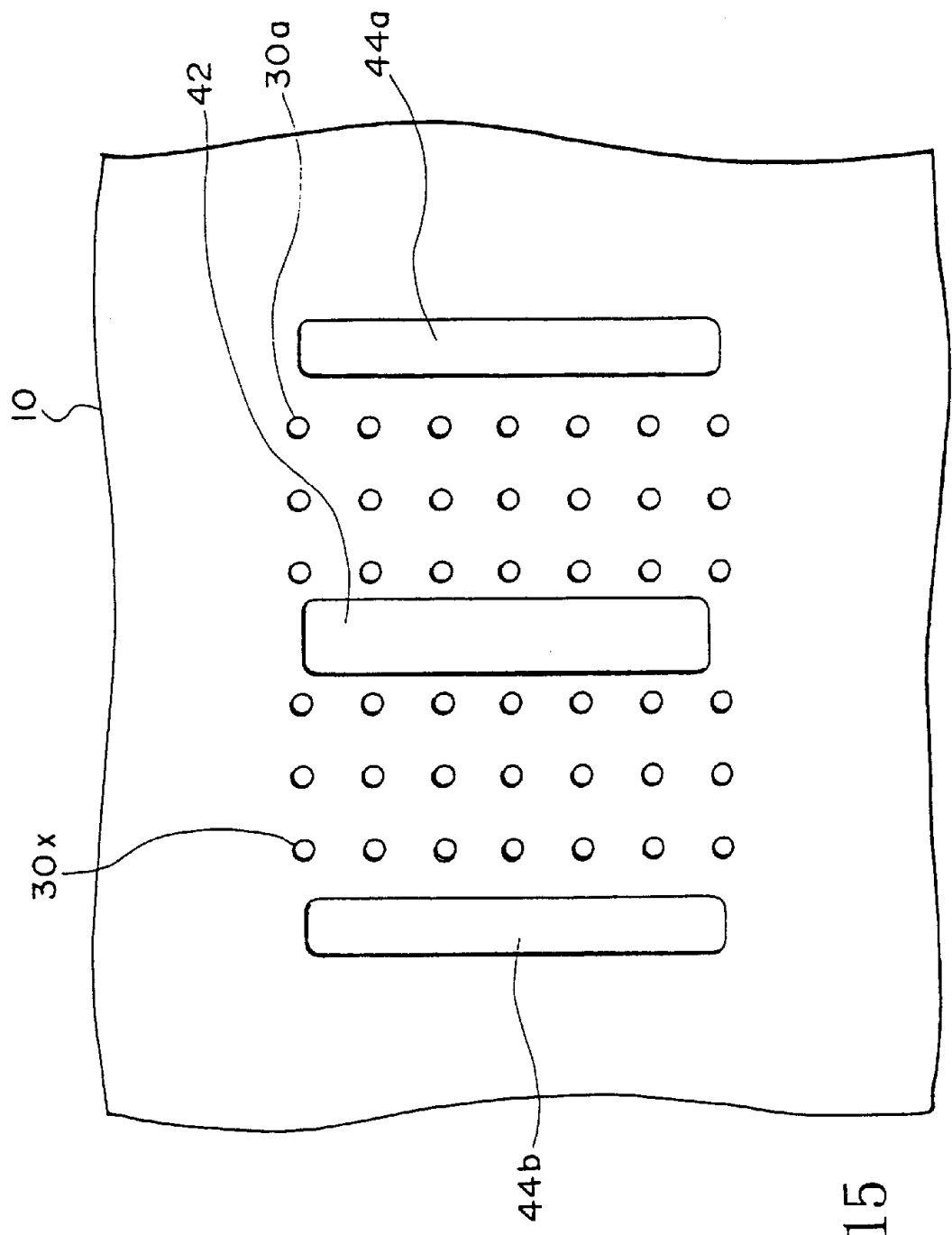


图 15

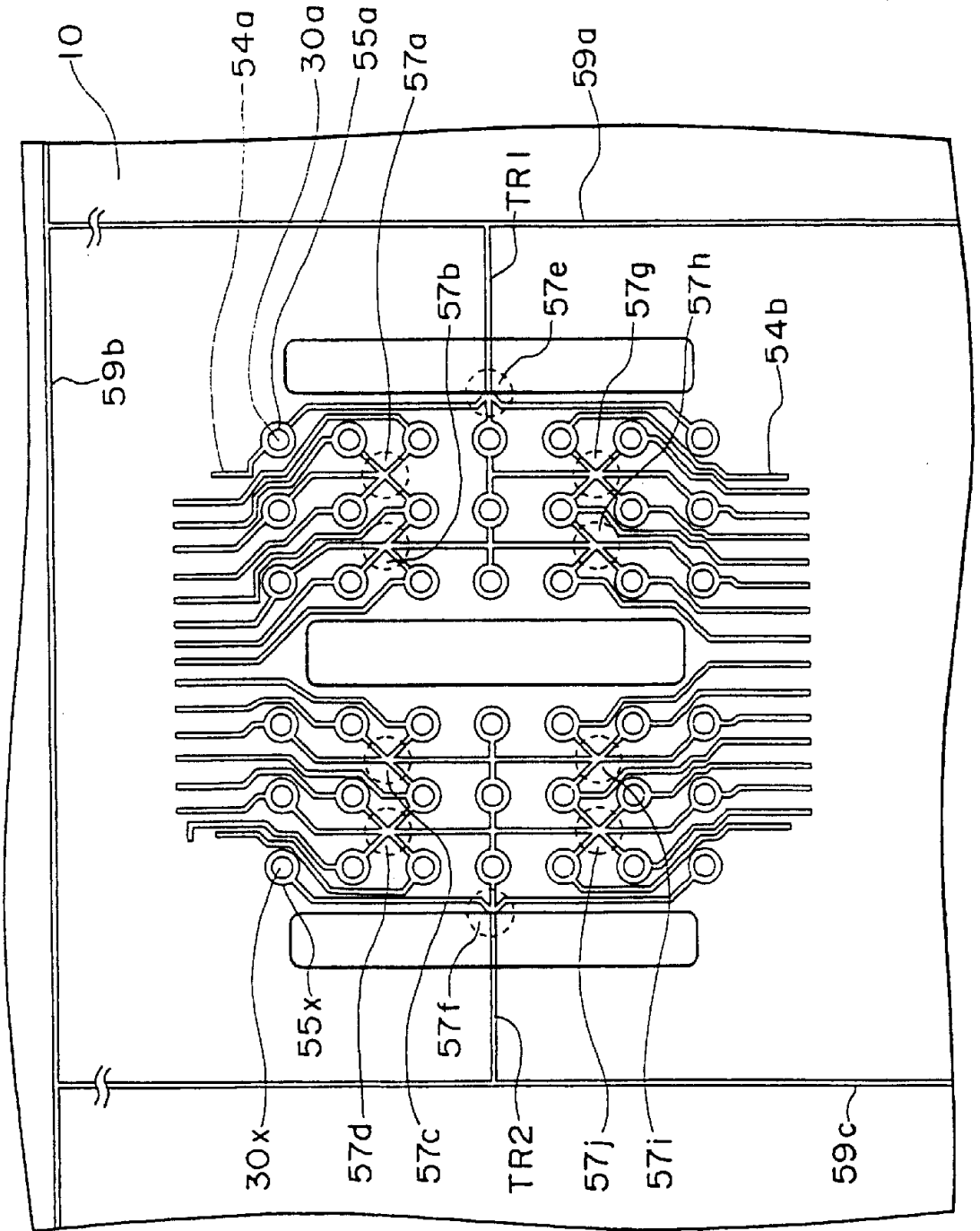


图 16

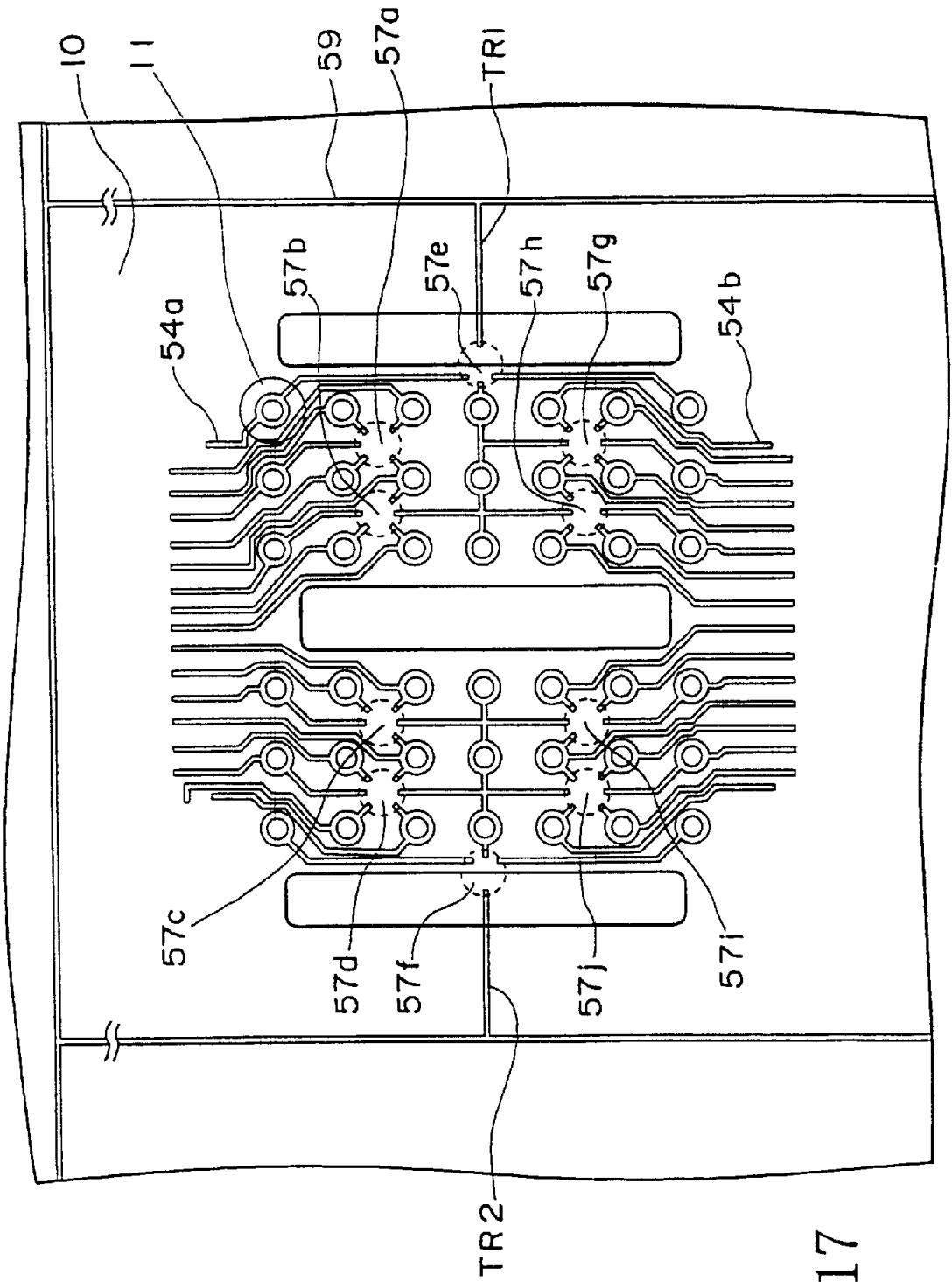


图 17

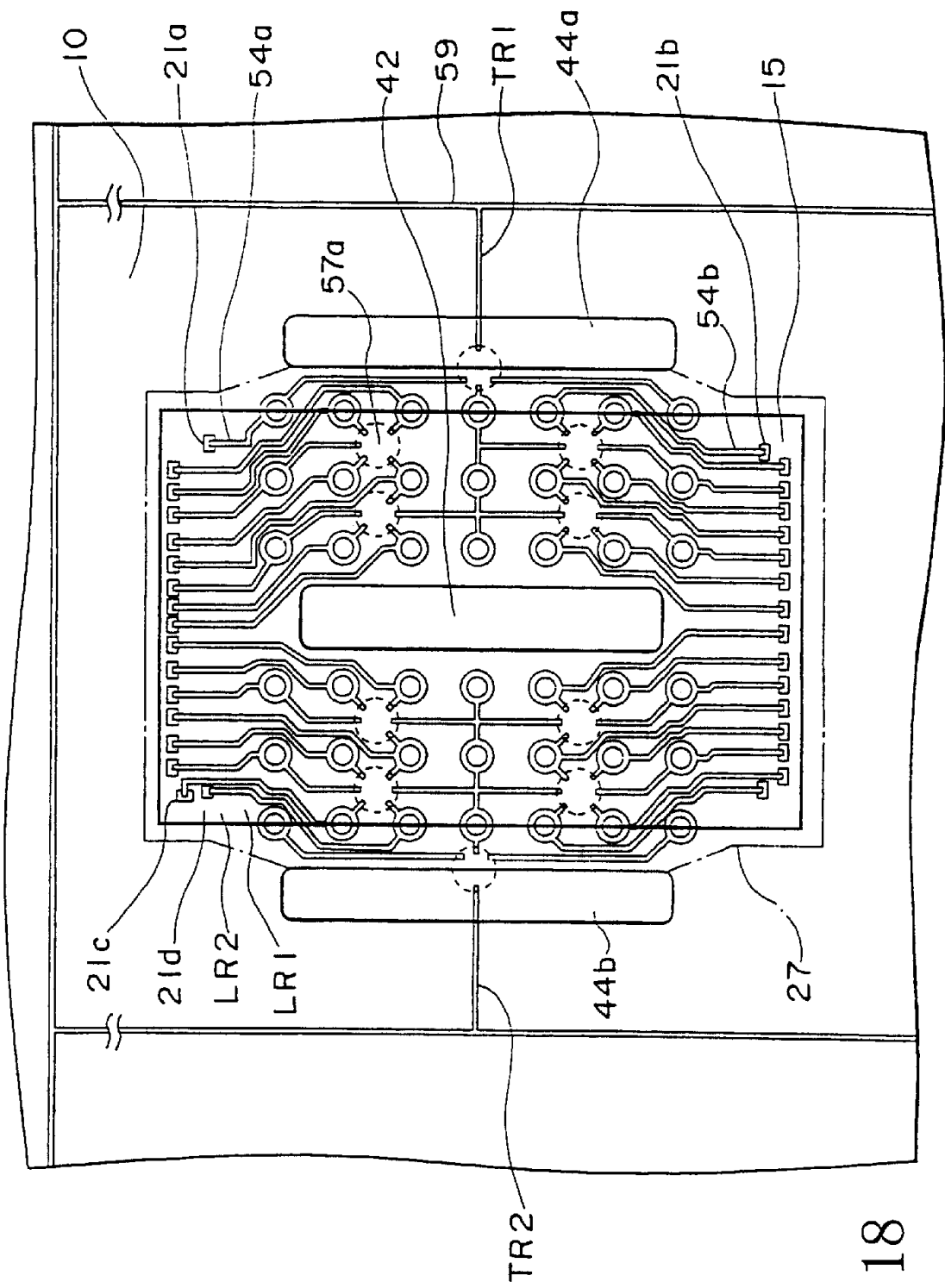


图 18

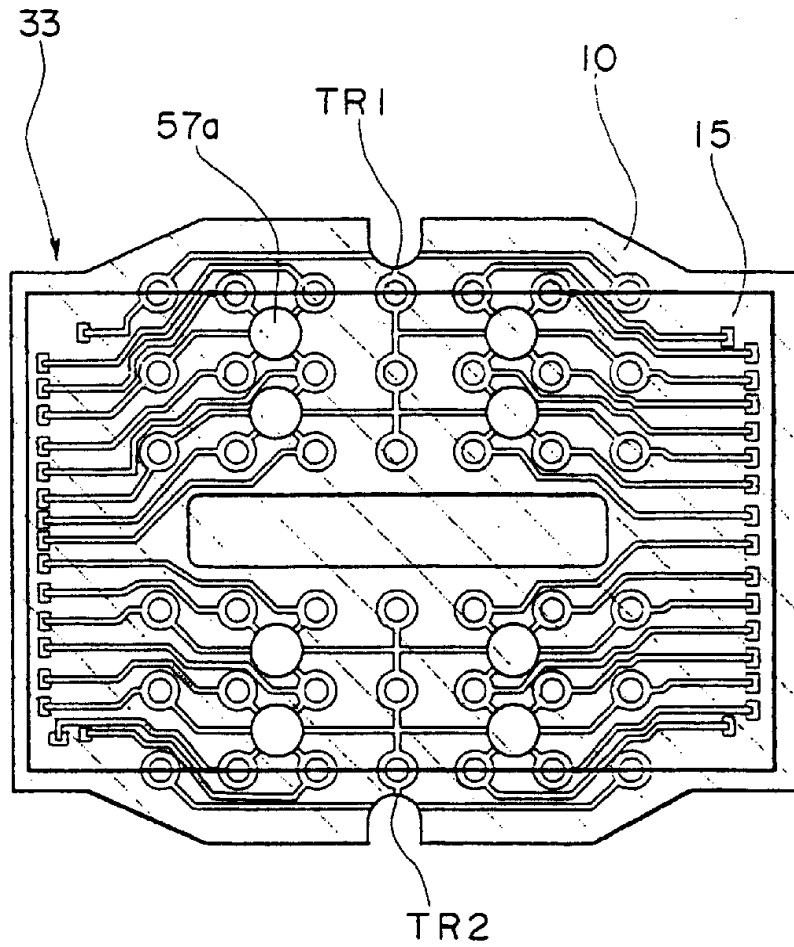


图 19

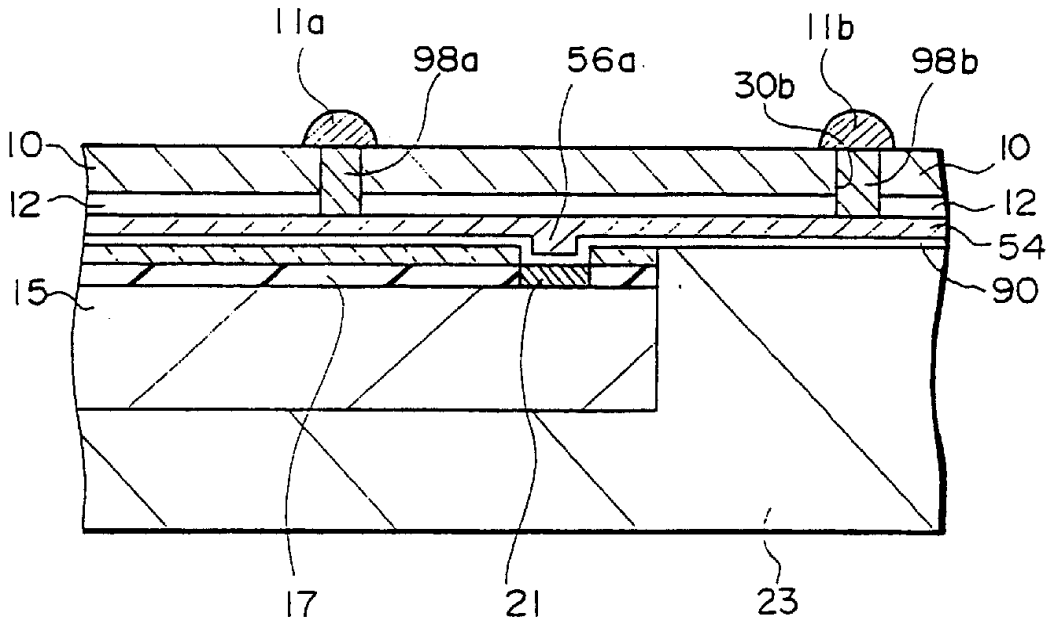


图 20

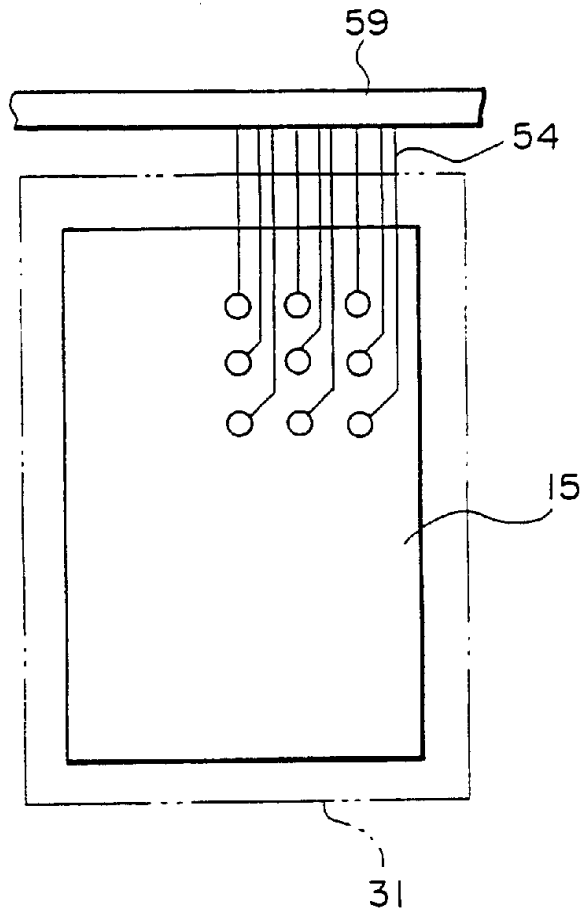


图 21

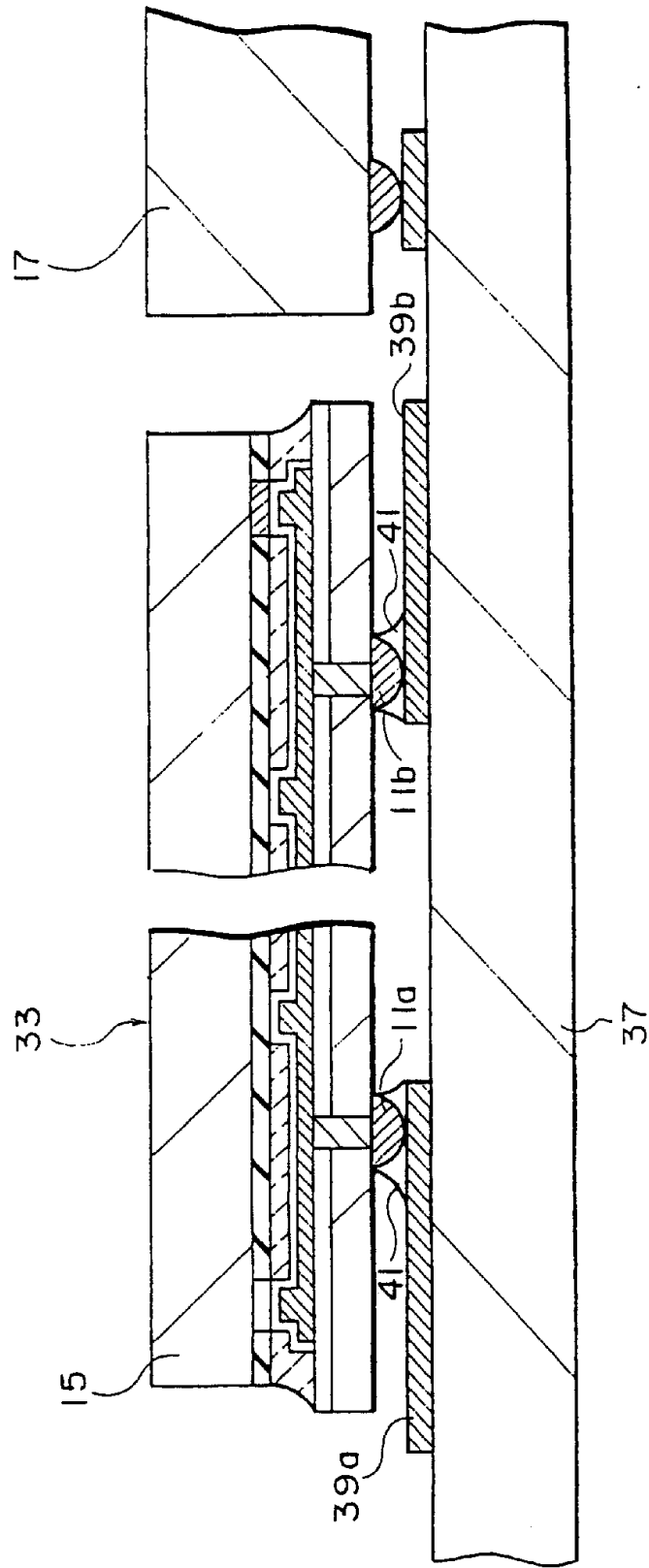


图 22

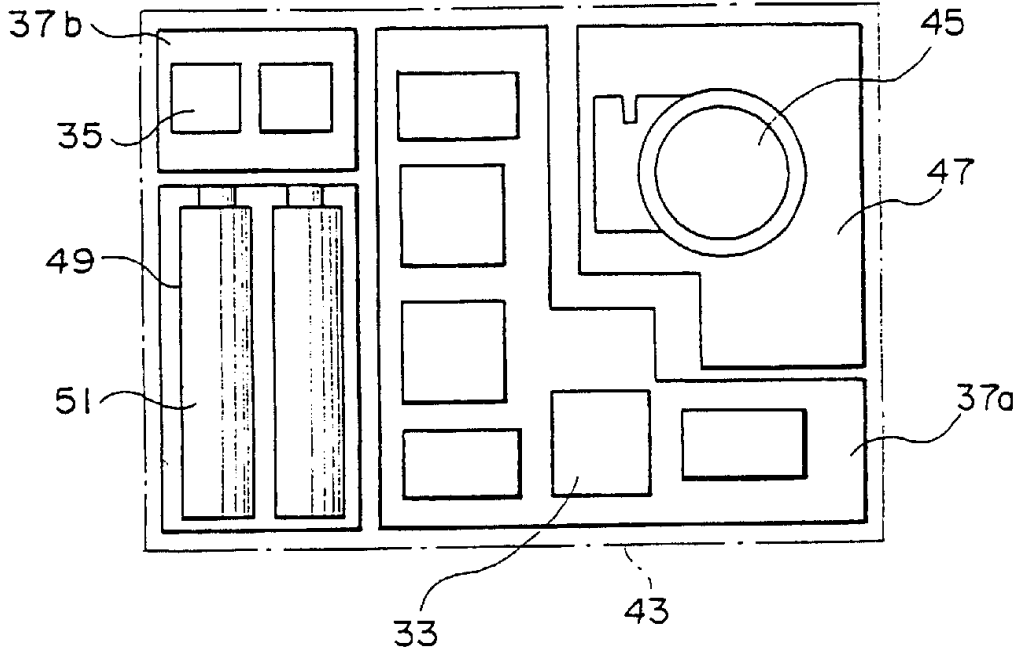


图 23

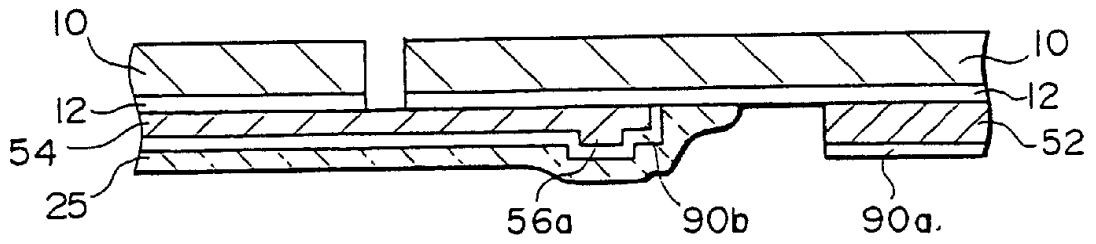


图 24

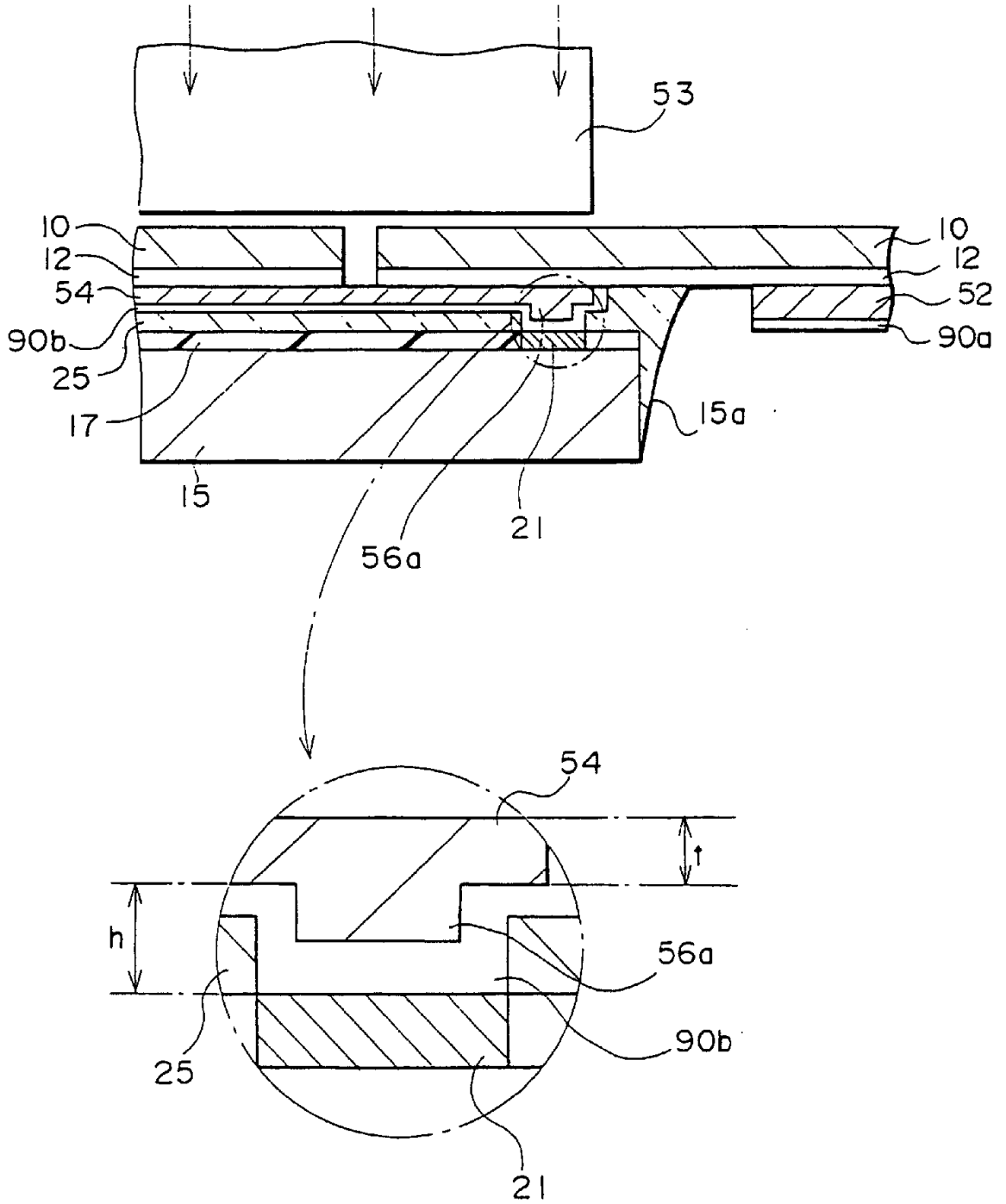


图 25

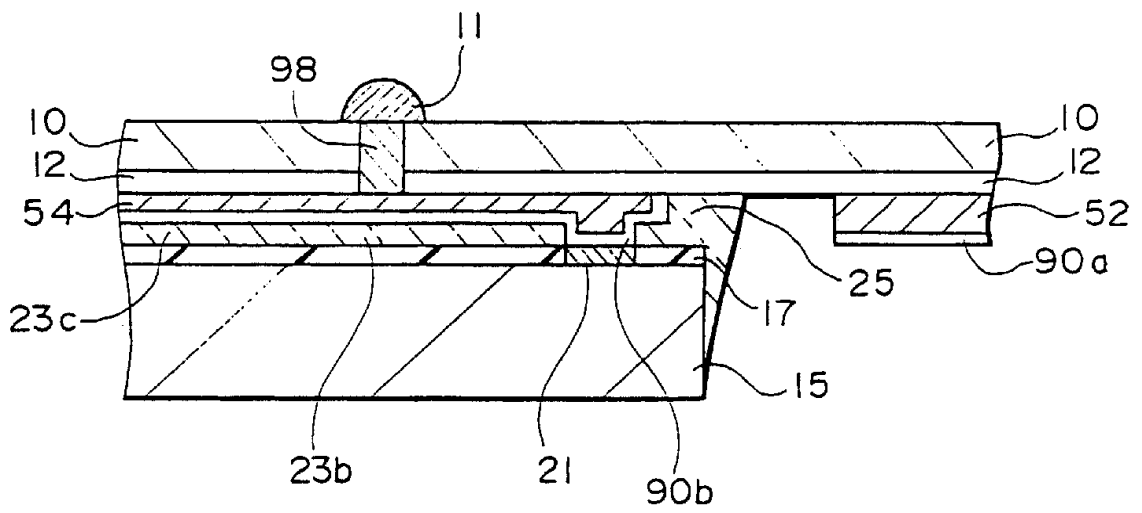


图 26

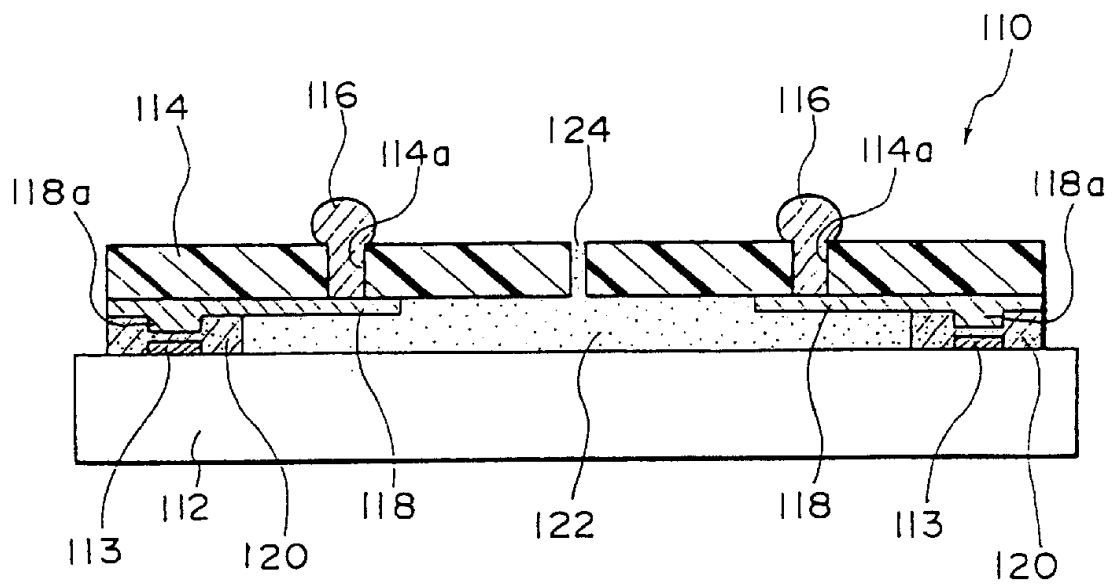


图 27

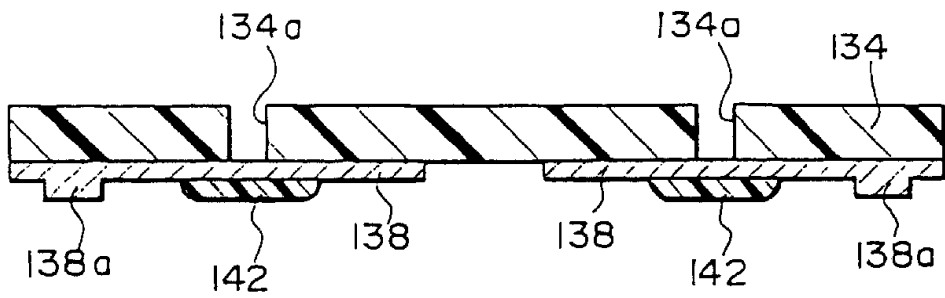


图 28A

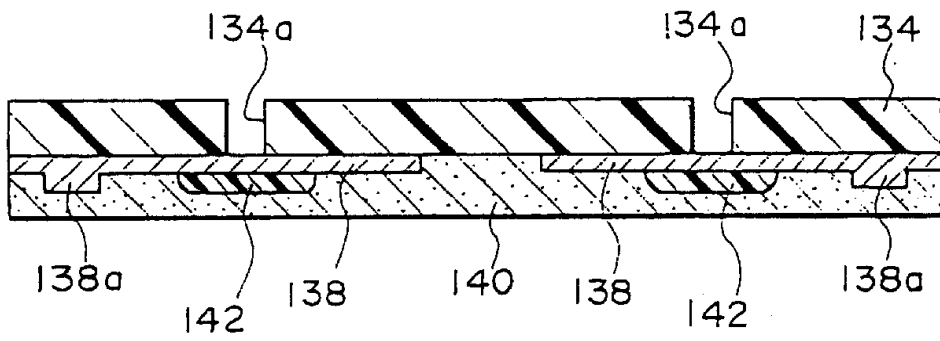


图 28B

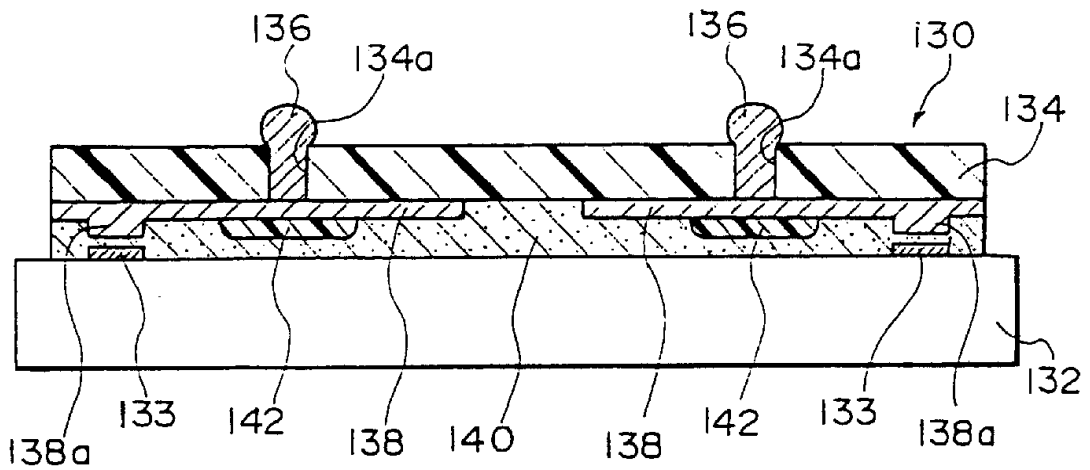


图 28C

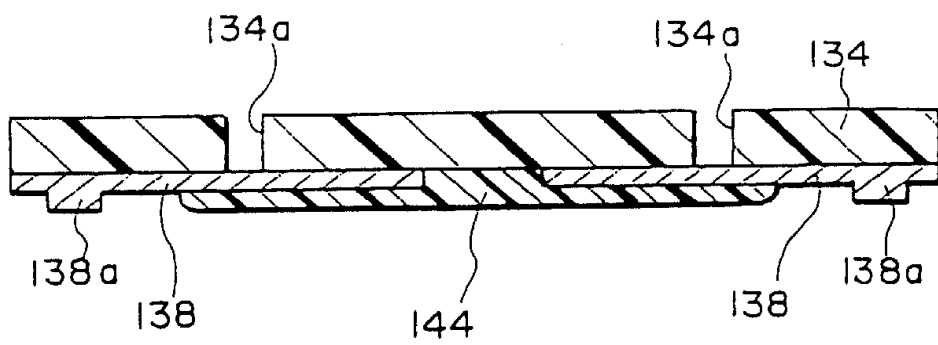


图 29

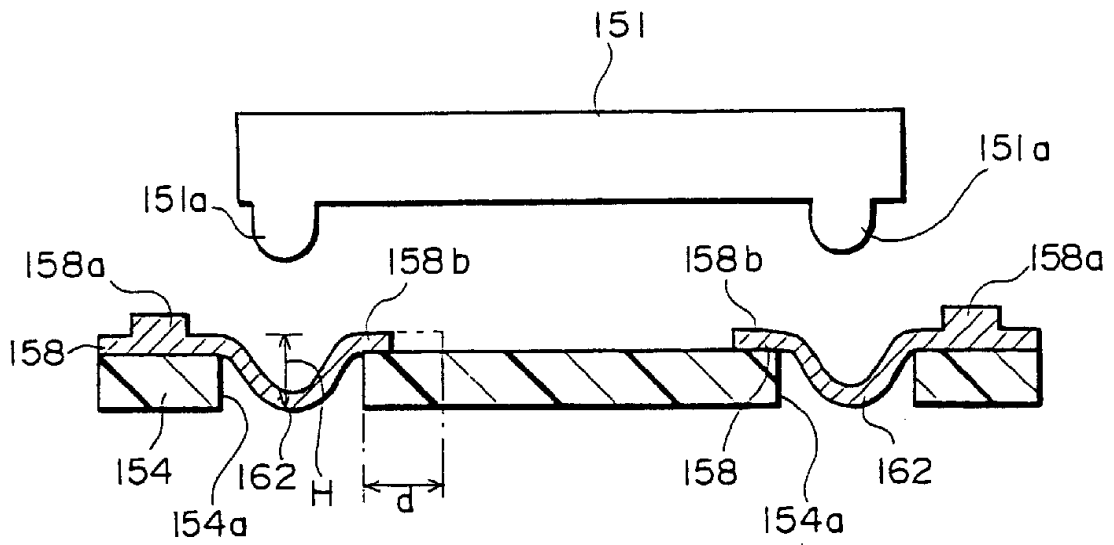


图 30

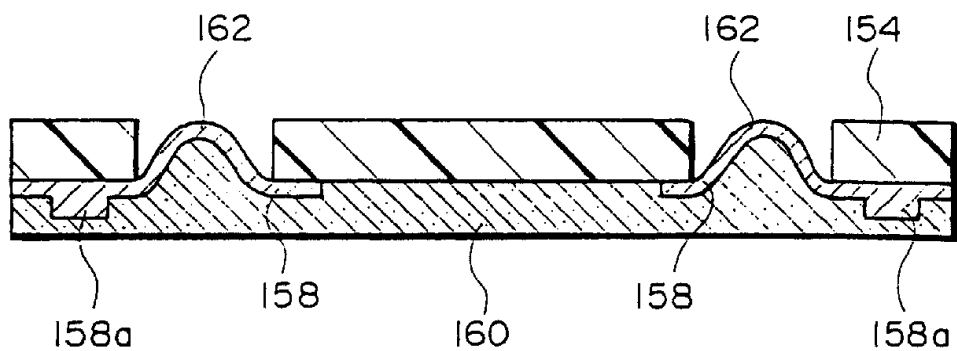


图 31A

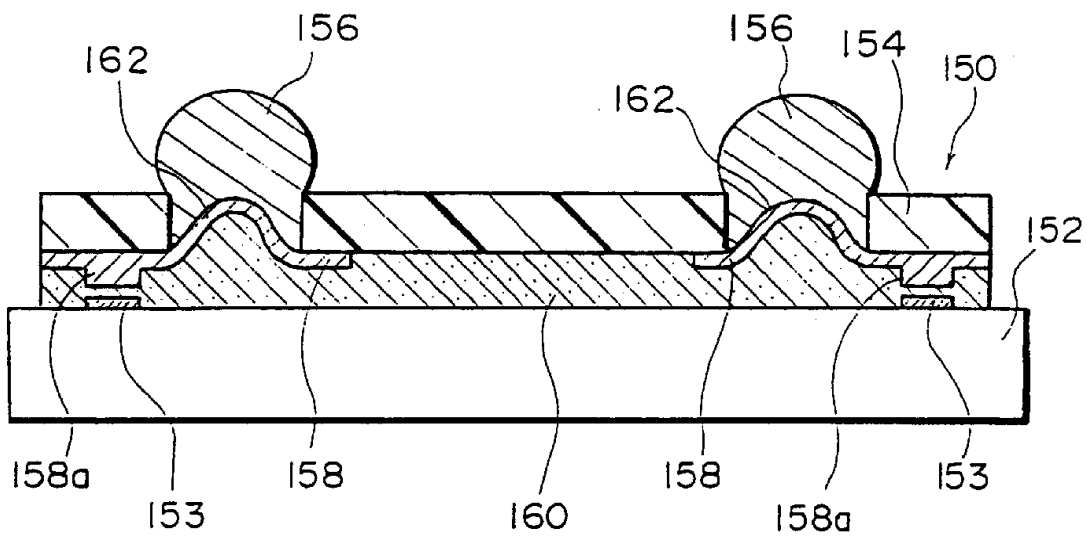


图 31B

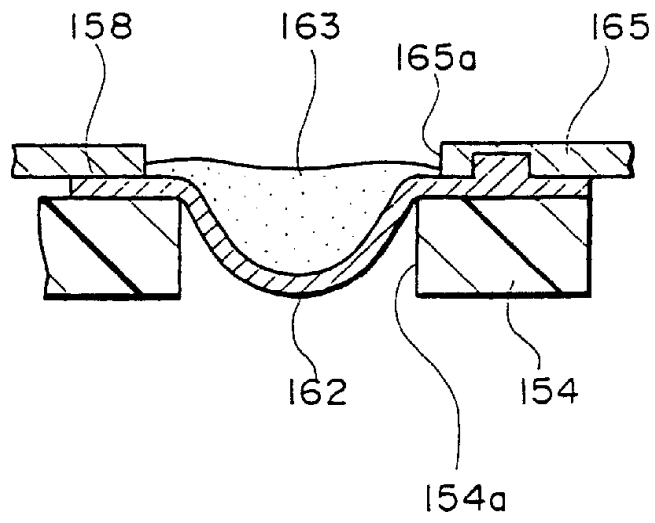


图 32

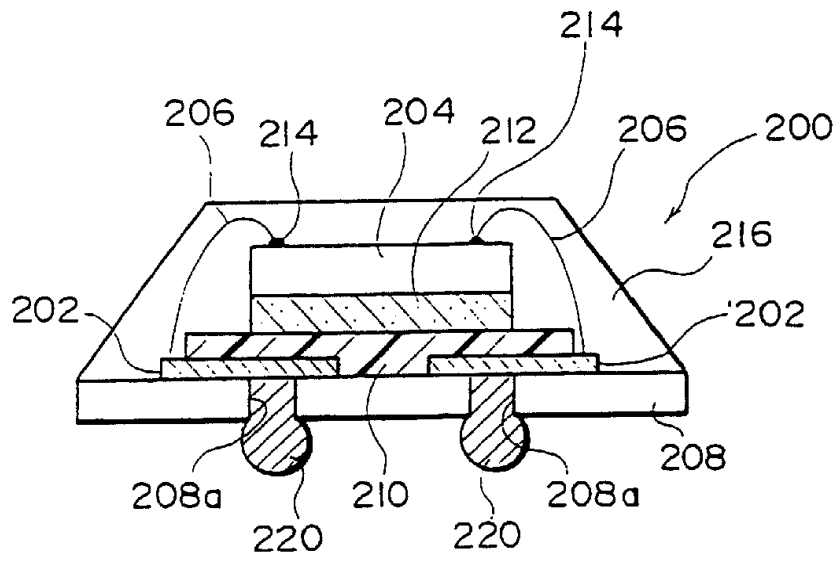


图 33

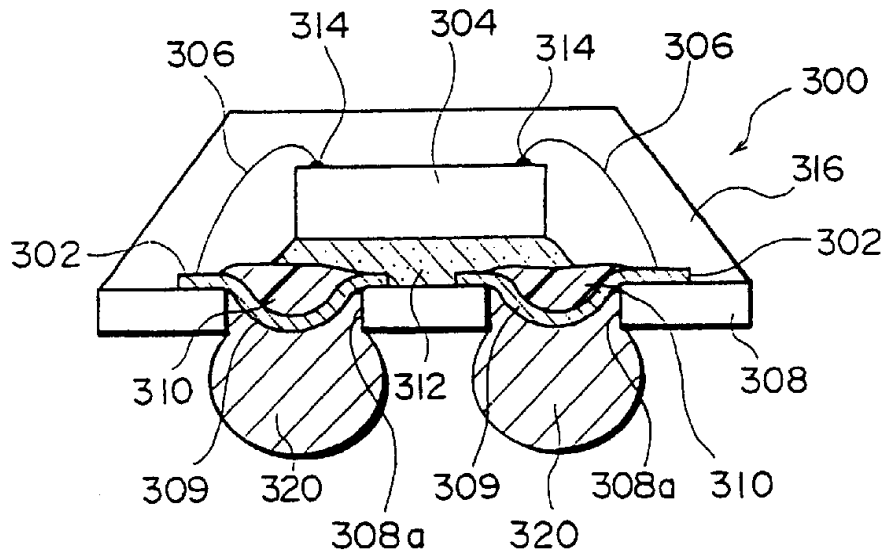


图 34

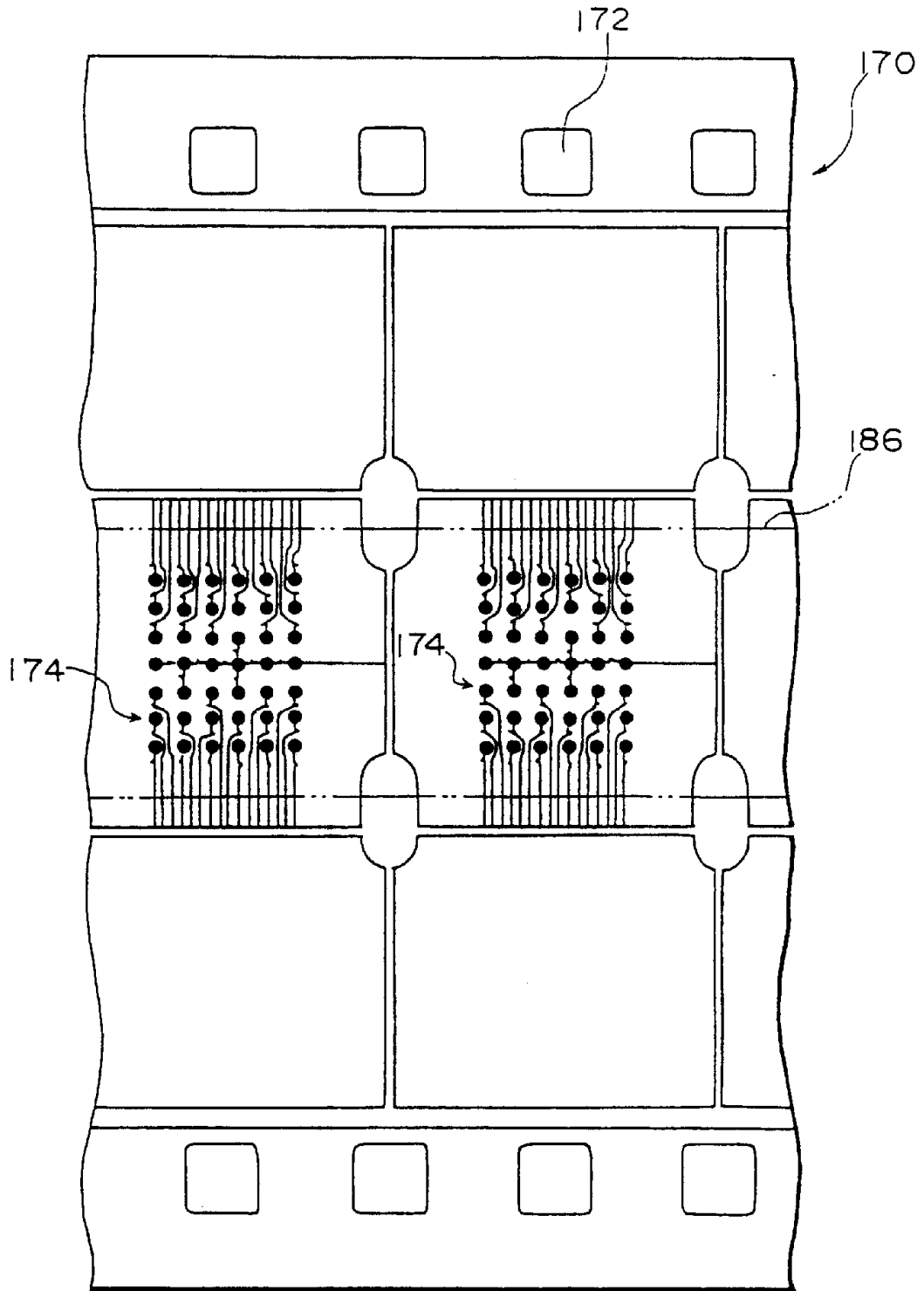


图 35

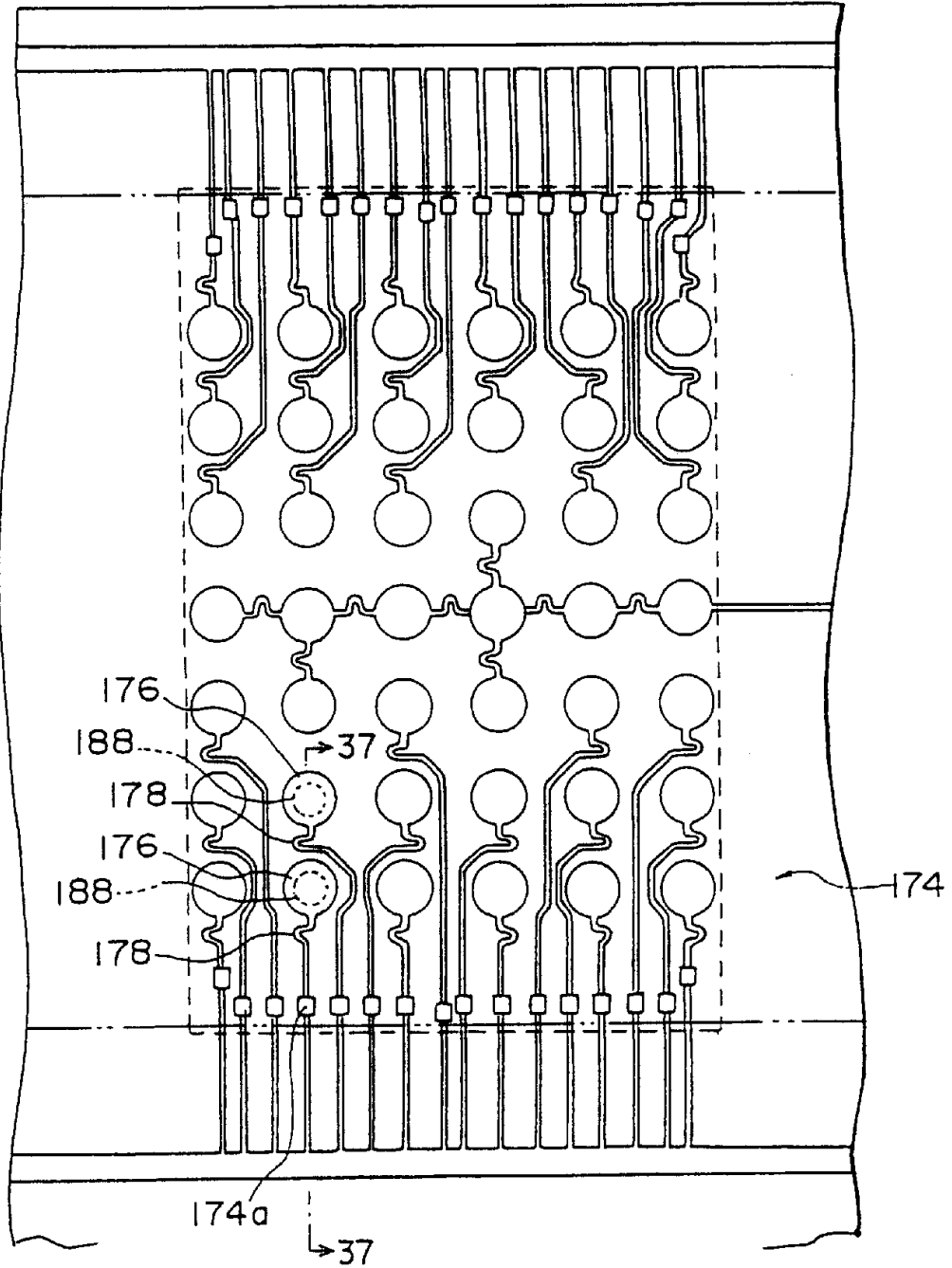


图 36

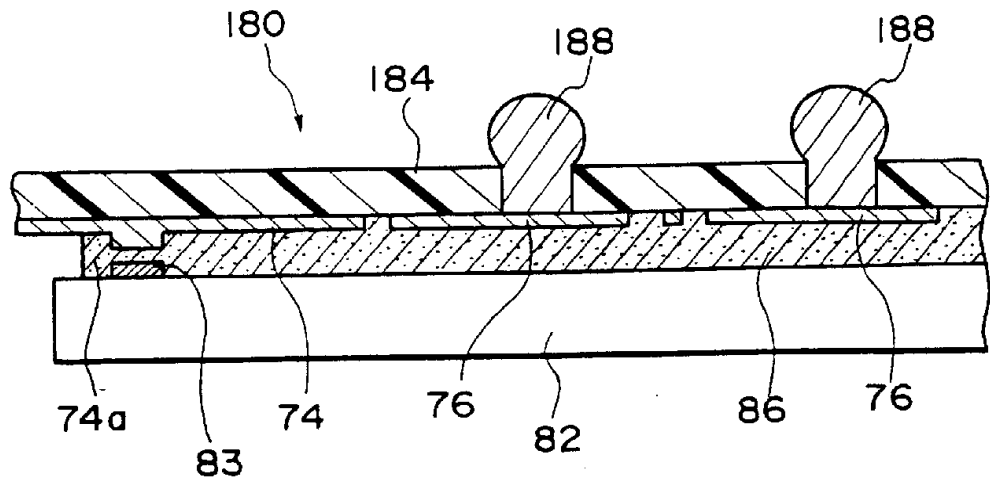


图 37

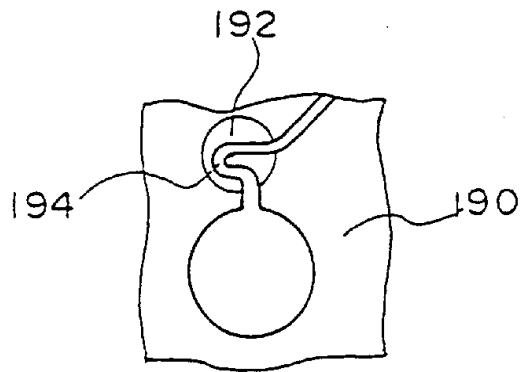


图 38

901117

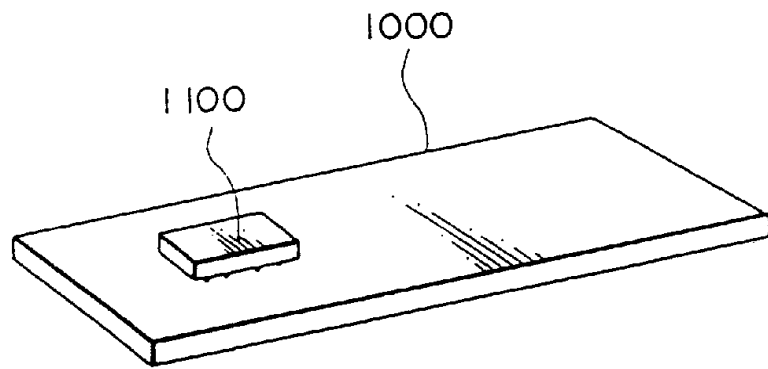


图 39

90117

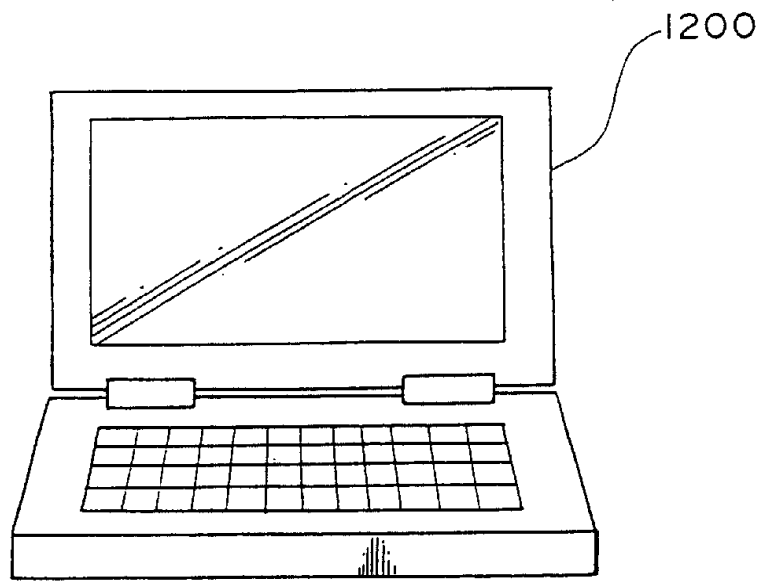


图 40



权 利 要 求 书

1. 一种膜载带，包括具有柔性和绝缘性的基体材料以及在该基体材料的任一个面上形成的布线图形，其特征在于：

上述布线图形包括与半导体元件连接的多条引线以及与各引线一体地形成并设置外部连接端子的焊区（pad），

上述各引线的在上述基体材料一侧的整个面与上述基体材料紧密接触，

在对应于上述基体材料中的上述各焊区的位置上形成用于形成上述外部连接端子的开口部。

10 2. 如权利要求 1 所述的膜载带，其特征在于：在上述基体材料上的上述布线图形上具有用与上述布线图形相同的材料形成的、在与上述半导体元件的连接中使用的凸起。

15 3. 一种膜载带，其特征在于，包括：基体材料；在该基体材料的一个面上形成的布线图形；以及在上述基体材料的上述一个面上避开上述布线图形中的与半导体元件的连接部而且至少在对应于外部连接端子的被形成的位置的区域中设置的应力缓和部。

4. 如权利要求 3 所述的膜载带，其特征在于：至少在上述连接部上设置导电性树脂。

20 5. 如权利要求 3 或权利要求 4 所述的膜载带，其特征在于：上述连接部成为凸状。

25 6. 一种半导体组装体，其特征在于，包括：具有柔性和绝缘性的基体材料；在该基体材料的任一个面上以紧密接触的方式形成的布线图形；在上述基体材料的上述布线图形形成面一侧配置的多个半导体元件；在形成上述布线图形的一部分并与上述各半导体元件进行导电性连接的同时与上述基体材料紧密接触的连接部；形成上述布线图形的一部分的外部连接端子形成用的多个焊区；以及对应于上述各焊区在上述基体材料中形成的开口部。

30 7. 如权利要求 6 所述的半导体组装体，其特征在于：在上述半导体元件和与该半导体元件相对的上述基体材料之间具有绝缘性树脂。

8. 如权利要求 7 所述的半导体组装体，其特征在于：在上述半导体元件的电极和上述布线图形的至少任一方上形成与另一方相对



的凸起，在上述绝缘性树脂的至少上述半导体元件的电极与上述连接部之间存在导电粒子。

9. 如权利要求 8 所述的半导体组装体，其特征在于：上述绝缘性树脂是各向异性导电膜或各向异性导电粘接剂。

5 10. (补正后) 一种半导体装置，其特征在于，包括：具有柔性和绝缘性的基体材料；在该基体材料的任一个面上以紧密接触的方式形成的布线图形；在上述基体材料的上述布线图形形成面一侧配置的半导体元件；在形成上述布线图形的一部分并与上述半导体元件进行导电性连接的同时与上述基体材料紧密接触的连接部；在构成上述布线图形的一部分的同时，设置在上述连接部的上述半导体元件中央区域一侧的多个焊区；对应于上述各焊区在上述基体材料中形成的开口部；以及通过上述开口部与上述焊区连接并在上述基体材料的与上述半导体元件配置面相反的面上突出的外部连接端子。

15 11. 如权利要求 10 所述的半导体装置，其特征在于：在上述布线图形和上述电极的至少一方上形成与另一方相对的凸起。

12. 一种半导体装置，包括在一个面上形成布线图形并在另一个面上形成外部连接端子的基体材料以及在一个面上具有电极的半导体元件，其特征在于：

20 上述基体材料的上述一个面与上述半导体元件的上述一个面隔开预定间隔而相对，

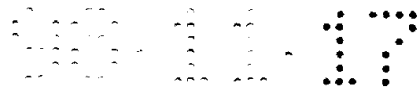
上述布线图形与上述电极用导电性树脂进行导通，

在避开上述电极的区域中，在上述基体材料与上述半导体元件之间设置应力缓和部。

25 13. 如权利要求 12 所述的半导体装置，其特征在于：只在对应于上述外部连接端子的区域及其附近设置上述应力缓和部。

30 14. 一种半导体装置，包括：在一个面上形成布线图形并在另一个面上形成外部连接端子的基体材料；与上述一个面相对并将电极连接到上述布线图形上的半导体元件；以及在上述基体材料与上述半导体元件之间的粘接层，其特征在于：

上述基体材料在上述外部连接端子的形成区中具有孔，上述布线图形具有进入到上述孔中的立体的弯曲部，在上述立体的弯曲部上



形成上述外部连接端子。

15. 一种半导体装置，包括：在一个面上形成布线图形并在另一个面上形成外部连接端子的基体材料；与上述一个面相对并将电极连接到上述布线图形上的半导体元件；以及在上述基体材料与上述
- 5 半导体元件之间的粘接层，其特征在于：

上述布线图形具有沿基体材料的面弯曲的平面的弯曲部。

16. 如权利要求 15 所述的半导体装置，其特征在于：在对应于上述平面的弯曲部的区域中的基体材料具有孔。

17. 如权利要求 12 所述的半导体装置，其特征在于：上述布线
- 10 图形具有凸部，该凸部和上述电极通过上述导电性树脂进行导通。

18. 如权利要求 17 所述的半导体装置，其特征在于：上述导电性树脂是各向异性导电膜，以面状粘贴在上述基体材料与上述半导体元件之间，

- 在上述凸部与上述电极之间挤压上述各向异性导电膜中含有的导
- 15 电粒子来谋求导通。

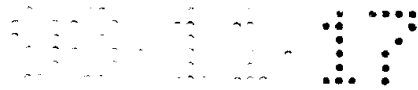
19. 如权利要求 17 所述的半导体装置，其特征在于：将上述导电性树脂只设置在对应于上述凸部和上述电极的区域及其附近。

20. 一种半导体装置，其特征在于，包括：在一个面的一侧形成
- 20 布线图形并且外部连接端子从另一个面的一侧突出的基体材料；在该基体材料的上述一个面上设置的应力缓和部；设置在用上述基体材料夹住该应力缓和部的位置上的半导体元件；以及对上述布线图形与上述半导体元件进行导电性连接的引线。

21. 如权利要求 20 所述的半导体装置，其特征在于：上述基体材料在上述外部连接端子的形成区中具有孔，上述布线图形具有进入到上述孔中的立体的弯曲部，在上述立体的弯曲部上形成上述外
- 25 部连接端子。

22. 一种膜载带的制造方法，其特征在于，包括：在具有柔性和绝缘性的基体材料上设置构成布线图形的金属的工序；由上述金属形成上述布线图形以便包含多条引线的工序；以及在与上述基体材料中的各引线重叠的区域的至少一部分上形成各自独立的开口部的
- 30 工序。

23. 如权利要求 22 所述的膜载带的制造方法，其特征在于：形



成上述布线图形的工序包含除了上述引线的至少一部分之外对上述布线图形进行半刻蚀的工序。

24. 如权利要求 23 所述的膜载带的制造方法，其特征在于：包含在上述半刻蚀工序后在上述凸起上镀金的工序。

5 25. 一种半导体组装体的制造方法，其特征在于，包括：

准备膜载带的工序，该膜载带具有基体材料和在该基体材料的任一个面上形成的布线图形，上述布线图形包含与半导体元件连接的多条引线和与各引线一体地形成并设置外部连接端子的焊区，各引线的与上述半导体元件的连接部与上述基体材料紧密接触并被其支撑，上述基体材料中在对应于各焊区的位置上形成用于形成上述外部连接端子的开口部；

10 将半导体元件的电极定位于上述基体材料的上述布线图形的形成面一侧的上述布线图形的安装区域中的工序；以及

将上述布线图形与上述电极导电性地连接起来的工序。

15 26. 如权利要求 25 所述的半导体组装体的制造方法，其特征在于：在上述布线图形和上述电极的至少一方上设置与另一方相对的凸起，相对于上述凸起从上述布线图形一侧或上述半导体元件一侧施加超声波来完成上述导电性连接工序。

20 27. 如权利要求 26 所述的半导体组装体的制造方法，其特征在于：在上述导电性连接工序之前，在上述布线图形和与该布线图形相对的上述半导体元件之间设置绝缘性树脂，在上述导电性连接工序之后，使上述绝缘性树脂硬化。

25 28. 如权利要求 26 所述的半导体组装体的制造方法，其特征在于：在上述导电性连接工序之后，在上述布线图形和与该布线图形相对的上述半导体元件之间注入绝缘性树脂并使其硬化。

29. 如权利要求 25 所述的半导体组装体的制造方法，其特征在于：在上述布线图形与上述电极之间，从上述布线图形一侧或上述半导体元件一侧施加热和压力来完成上述导电性连接工序。

30 30. 如权利要求 25 所述的半导体组装体的制造方法，其特征在于：在上述的导电性连接工序之前，在上述布线图形和与该布线图形相对的上述半导体元件之间设置绝缘性树脂，利用上述的导电性连接工序，使在上述布线图形与上述半导体元件之间存在的上述绝



缘性树脂与上述导电性连接同时硬化。

31. (补正后) 一种半导体装置的制造方法, 其特征在于, 包括:

5 准备膜载带的工序, 该膜载带具有基体材料和在该基体材料的任一个面上形成的布线图形, 上述布线图形包含与半导体元件连接的多条引线和与各引线一体地形成并设置外部连接端子的焊区, 各引线的与上述半导体元件的连接部与上述基体材料紧密接触并被其支撑, 上述基体材料中在对应于各焊区的位置上形成用于形成上述外部连接端子的开口部;

10 将半导体元件的电极定位于上述基体材料的上述布线图形的形成面一侧的上述布线图形的上述连接部中的工序;

通过上述基体材料对上述连接部加压力, 将上述连接部与上述电极导电性地连接起来的工序;

在上述开口部中设置导电部件的工序; 以及

将上述膜载带冲切成各个片子的工序。

15 32. 如权利要求 31 所述的半导体装置的制造方法, 其特征在于: 设置上述导电部件的工序是在上述开口部中涂敷焊剂后装载焊锡球并进行加热的工序。

20 33. 如权利要求 31 所述的半导体装置的制造方法, 其特征在于: 设置上述导电部件的工序是在上述开口部中涂敷焊锡糊剂后进行加热的工序。

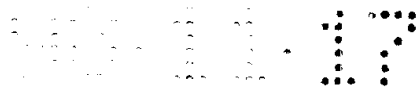
34. 如权利要求 33 所述的半导体装置的制造方法, 其特征在于: 在上述布线图形和上述电极的至少一方上设置与另一方相对的凸起, 相对于上述凸起从上述布线图形一侧或上述半导体元件一侧施加超声波来完成上述导电性的连接工序。

25 35. 一种半导体装置的制造方法, 其特征在于, 包括:

在形成了孔的基体材料上形成布线图形以便通过上述孔之上的工序;

30 使在上述基体材料上形成的上述布线图形和半导体元件的电极隔开预定间隔而相对, 通过导电性树脂将上述布线图形与上述电极连接起来的工序;

在上述基体材料和上述半导体元件之间, 在避开上述电极的区域中注入树脂以形成应力缓和部的工序; 以及



在上述基体材料的与上述布线图形相反的一侧的面上，通过上述孔形成与上述布线图形导通的外部连接端子的工序。

36. 一种半导体装置的制造方法，其特征在于，包括：

5 在形成了孔的基体材料上形成布线图形以便通过上述孔之上的工序；

只在对应于上述孔的区域及其附近，在上述布线图形之上设置形成应力缓和部的树脂的工序；

在上述布线图形的一部分上设置导电性树脂的工序；

10 在上述布线图形和半导体元件之间介入了上述应力缓和部的状态下，通过上述导电性树脂将上述布线图形与上述半导体元件的电极连接起来的工序；以及

在上述基体材料的与上述布线图形相反的一侧的面上，通过上述孔形成与上述布线图形导通的外部连接端子的工序。

15 37. 如权利要求 35 所述的半导体装置的制造方法，其特征在于：只在上述布线图形和与上述电极的连接区域及其附近设置上述导电性树脂。

38. 一种半导体装置的制造方法，其特征在于，包括：

20 在形成了孔的基体材料上形成布线图形以便通过上述孔之上的工序；

对上述布线图形进行弯曲加工使其进入到上述孔中的工序；

使在上述基体材料上形成的上述布线图形和半导体元件的电极隔开预定间隔而相对，通过导电性树脂将上述布线图形与上述电极连接起来的工序；以及

25 在上述基体材料的与上述布线图形相反的一侧的面上，通过上述孔形成与上述布线图形导通的外部连接端子的工序。

39. 如权利要求 35 至权利要求 38 的任一项所述的半导体装置的制造方法，其特征在于：包含在上述布线图形上形成用于与上述半导体元件的电极连接的凸部的工序。

30 40. 如权利要求 39 所述的半导体装置的制造方法，其特征在于：上述导电性树脂是各向异性导电膜，使该各向异性导电膜中含有的导电粒子在上述凸部与上述电极之间受到挤压。

41. 如权利要求 40 所述的半导体装置的制造方法，其特征在于：



对膜载带进行冲切来形成上述基体材料，

上述各向异性导电膜为带状，

沿上述膜载带的纵向，粘贴上述各向异性导电膜，

沿上述膜载带的纵向来排列上述半导体元件并进行连接。

- 5 42. 一种电路基板，其特征在于：具有如权利要求 10 至权利要求 21 的任一项所述的半导体装置和形成了所希望的布线图形的基板，

将上述半导体装置的外部连接端子连接到上述布线图形上。

- 10 43. 一种电子装置，其特征在于：具有如权利要求 42 所述的电路基板。

关于第 19 条修改的说明

对权利要求第 10 项作了修改，明确了将焊区设置在与半导体元件的连接部的半导体元件中央区域一侧。

5 在引用例中，在特开平 6-120296 号公报中记载的半导体装置中，将焊区设置在与半导体元件的连接部的外侧。

按照本发明，由于将焊区设置在半导体元件中央区域一侧，故可谋求半导体装置的小型化。

10 对权利要求第 31 项作了修改，明确了将半导体元件的电极定位于布线图形的连接部上，通过基体材料对连接部加压力，将连接部与电极导电性地连接起来。

在引用例中，在特开平 7-321157 号公报中记载的方法中，键合夹具直接与连接部接触。

15 按照本发明，由于键合夹具不与连接部接触，故可防止连接部质量的恶化。