

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局



PCT



(10) 国际公布号

WO 2010/108409 A1

(43) 国际公布日
2010 年 9 月 30 日 (30.09.2010)

- (51) 国际专利分类号:
G06F 13/16 (2006.01)
- (21) 国际申请号: PCT/CN2010/070954
- (22) 国际申请日: 2010 年 3 月 10 日 (10.03.2010)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (30) 优先权:
200910080708.1 2009 年 3 月 25 日 (25.03.2009) CN
- (71) 申请人 (对除美国外的所有指定国): 联想 (北京) 有限公司 (LENOVO (BEIJING) CO., LTD.) [CN/CN]; 中国北京市海淀区上地西路 6 号, Beijing 100085 (CN)。
- (72) 发明人: 及
- (75) 发明人/申请人 (仅对美国): 张福良 (ZHANG, Fuliang) [CN/CN]; 中国北京市海淀区上地西路 6 号, Beijing 100085 (CN)。 单文英 (SHAN, Wenying) [CN/CN]; 中国北京市海淀区上地西路 6 号, Beijing 100085 (CN)。 孙春辉 (SUN, Chunhui) [CN/CN]; 中国北京市海淀区上地西路 6 号, Beijing 100085 (CN)。
- (74) 代理人: 北京市柳沈律师事务所 (LIU, SHEN & ASSOCIATES); 中国北京市朝阳区北辰东路 8 号汇宾大厦 A0601, Beijing 100101 (CN)。
- (81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。
- (84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), 欧洲 (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE,

[见续页]

(54) Title: METHOD, MOBILE TERMINAL AND COMPUTER PROGRAM PRODUCT FOR SHARING STORAGE DEVICE

(54) 发明名称: 共用存储设备的方法、移动终端及计算机程序产品

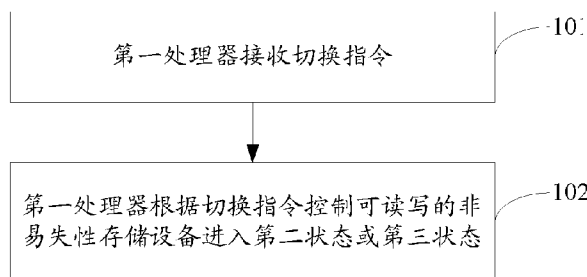


图 1 /Fig.1

(57) Abstract: A method and a mobile terminal for sharing a storage device are disclosed. The mobile terminal comprises a first processor, a second processor and a readable and writable nonvolatile storage device. The processing ability of the first processor is different from the processing ability of the second processor, a state in which the first processor operates and uses the storage device is a second state, and a state in which the second processor operates and uses the storage device is a third state. The method includes: the first processor receives a switch instruction; and the first processor controls the storage device to enter into the second state or the third state according to the switch instruction.

[见续页]

101 ... THE FIRST PROCESSOR RECEIVES
A SWITCH INSTRUCTION
102 ... THE FIRST PROCESSOR CONTROLS
THE READABLE AND WRITABLE
NONVOLATILE STORAGE DEVICE TO
ENTER INTO THE SECOND STATE OR THE
THIRD STATE ACCORDING TO THE
SWITCH INSTRUCTION



WO 2010/108409 A1



IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, **本国际公布:**

SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, — 包括国际检索报告(条约第 21 条(3))。
GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG)。

(57) 摘要:

公开了共用存储设备的方法和移动终端。移动终端包括第一处理器、第二处理器和可读写的非易失性存储设备。所述第一处理器和第二处理器的处理能力不同,第一处理器工作且使用所述存储设备的状态为第二状态,第二处理器工作且使用所述存储设备的状态为第三状态。该方法包括:第一处理器接收切换指令;第一处理器根据所述切换指令,控制所述存储设备进入所述第二状态或所述第三状态。

共用存储设备的方法、移动终端及计算机程序产品

技术领域

本发明涉及计算机通信技术领域，特别涉及共用存储设备的方法、移动终端及计算机程序产品。

背景技术

现有移动终端通常包括两个处理器，分别为 ARM 处理器和 X86 处理器。其中，ARM 处理器通常具有低功耗、低速率的特点，因此其待机时间长，仅能支持复杂度比较低的应用；而 X86 处理器通常具有高速率、高功耗的特点，是一种可以支持通用的 Windows 操作系统的处理器，可以对处理能力要求较高的任务进行处理。

现有技术中，ARM 处理器和 X86 处理器的混合系统，为了数据的共享，一般会采用共用存储器的方式为：在 ARM 处理器和 X86 处理器之间设置一个存储访问控制器和多个多路复用器，用于对地址、数据和控制信号进行选择。存储访问控制器具有一个控制寄存器，包括对应 ARM 存储器的第一存储元件，和对应 X86 处理器的第二存储元件。存储访问控制器通过两个存储元件接收到的访问请求，生成选择信号，作为多路复用器的选择开关，通过逻辑判断控制存储器由 ARM 处理器或 X86 处理器使用。

发明人在对现有技术的研究过程中发现，ARM 处理器和 X86 处理器共用存储器时，需要在移动终端内设置包括存储访问控制器和多路复用器等在内的元器件，增加了移动终端的硬件成本；并且存储访问控制器需要根据两个处理器的访问请求生成选择信号，其内部逻辑控制过程复杂，增加了共用存储器的复杂度。

发明内容

本发明的目的在于提供共用存储设备的方法、移动终端及计算机程序产

品，以解决现有技术中共用存储设备需要增加大量元器件，导致移动终端硬件成本增加的问题。

为解决上述技术问题，本发明提供如下技术方案：

一种共用存储设备的方法，应用于包括第一处理器、第二处理器和可读写的非易失性存储设备的移动终端，所述第一处理器和第二处理器的处理能力不同，第一处理器工作且使用所述存储设备的状态为第二状态，第二处理器工作且使用所述存储设备的状态为第三状态，包括：

第一处理器接收切换指令；

第一处理器根据所述切换指令，控制所述存储设备进入所述第二状态或所述第三状态。

所述第一处理器工作且未使用所述存储设备的状态为第一状态，还包括：

所述移动终端开机后，所述第一处理器与所述存储设备连通；

所述第一处理器控制所述存储设备处于下电状态，所述移动终端进入所述第一状态。

还包括：

在所述第一状态，所述第一处理器接收切换到所述第二状态的指令；

所述第一处理器根据所述指令控制所述存储设备处于上电状态，所述移动终端进入所述第二状态。

还包括：

在所述第二状态，所述第一处理器接收切换到所述第一状态的指令；

所述第一处理器根据所述指令控制所述存储设备处于下电状态，所述移动终端进入所述第一状态。

所述第一处理器在所述第二状态，接收切换到所述第三状态的指令；

所述第一处理器根据所述切换指令，控制所述存储设备进入所述第三状态包括：

第一处理器接收到所述指令后，将预先设置的切换开关从与所述第一处理器连通切换到与所述第二处理器连通；第一处理器控制所述存储设备处于上电状态，所述移动终端进入所述第三状态；或

第一处理器接收到所述指令后，建立所述存储设备与所述第二处理器之

间的直连通道；第一处理器控制所述存储设备处于上电状态，所述移动终端进入所述第三状态。

所述第一处理器在所述第三状态，接收切换到所述第二状态的指令；

所述第一处理器根据所述切换指令，控制所述存储设备进入所述第二状态包括：

第一处理器接收到所述指令后，将预先设置的切换开关从与所述第二处理器连通切换到与所述第一处理器连通；第一处理器控制所述存储设备处于上电状态，所述移动终端进入所述第二状态；或

第一处理器接收到所述指令后，断开已建立的所述存储设备与所述第二处理器之间的直连通道；第一处理器控制所述存储设备处于上电状态，所述移动终端进入所述第二状态。

所述第一处理器工作且未使用所述存储设备的状态为第一状态，还包括：

在所述第三状态，所述第一处理器接收切换到所述第一状态的指令；

所述第一处理器根据所述指令控制所述存储设备进入所述第一状态。

所述第一处理器根据所述指令控制所述存储设备进入所述第一状态包括：

第一处理器接收到所述指令后，将预先设置的切换开关从与所述第二处理器连通切换到与所述第一处理器连通；第一处理器控制所述存储设备处于下电状态，所述移动终端进入所述第一状态；或

第一处理器接收到所述指令后，断开已建立的所述存储设备与所述第二处理器之间的直连通道；所述第一处理器控制所述存储设备处于下电状态，所述移动终端进入所述第一状态。

还包括：

在所述第一状态，所述第一处理器接收切换到所述第三状态的指令；

所述第一处理器根据所述指令控制所述存储设备进入所述第三状态。

所述第一处理器根据所述指令控制所述存储设备进入所述第三状态包括：

第一处理器接收到所述指令后，将预先设置的切换开关从与所述第一处理器连通切换到与所述第二处理器连通；第一处理器控制所述存储设备处于

上电状态，所述移动终端进入所述第三状态；或

第一处理器接收到所述指令后，建立所述存储设备与所述第二处理器之间的直连通道；所述第一处理器控制所述存储设备处于上电状态，所述移动终端进入所述第三状态。

- 5 一种移动终端，包括第一处理器、第二处理器和可读写的非易失性存储设备，所述第一处理器和第二处理器的处理能力不同，第一处理器工作且使用所述存储设备的状态为第二状态，第二处理器工作且使用所述存储设备的状态为第三状态，所述第一处理器包括：

接收单元，用于接收切换指令；

- 10 控制单元，用于根据所述切换指令，控制所述存储设备进入所述第二状态或所述第三状态。

所述第一处理器工作且未使用所述存储设备的状态为第一状态，所述第一处理器还包括：

- 15 初始化单元，用于所述移动终端开机后，与所述存储设备连通，控制所述存储设备处于下电状态，所述移动终端进入所述第一状态。

所述接收单元还包括：第一接收单元，用于在所述第一状态，接收切换到所述第二状态的指令；

所述控制单元还包括：第一控制单元，用于根据所述指令控制所述存储设备处于上电状态，所述移动终端进入所述第二状态。

- 20 所述接收单元还包括：第二接收单元，用于在所述第二状态，接收切换到所述第一状态的指令；

所述控制单元还包括：第二控制单元，用于根据所述指令控制所述存储设备处于下电状态，所述移动终端进入所述第一状态。

- 25 所述接收单元包括：第三接收单元，用于在所述第二状态，接收切换到所述第三状态的指令；

所述控制单元包括：第三控制单元，用于将预先设置的切换开关从与所述第一处理器连通切换到与所述第二处理器连通，并控制所述存储设备处于上电状态，所述移动终端进入所述第三状态，或建立所述存储设备与所述第二处理器之间的直连通道，并控制所述存储设备处于上电状态，所述移动终

端进入所述第三状态。

所述接收单元包括：第四接收单元，用于在所述第三状态，接收切换到所述第二状态的指令；

所述控制单元包括：第四控制单元，用于将预先设置的切换开关从与所述第二处理器连通切换到与所述第一处理器连通，并控制所述存储设备处于上电状态，所述移动终端进入所述第二状态，或断开已建立的所述存储设备与所述第二处理器之间的直连通道，并控制所述存储设备处于上电状态，所述移动终端进入所述第二状态。

所述第一处理器工作且未使用所述存储设备的状态为第一状态，所述接收单元还包括：第五接收单元，用于在所述第三状态，接收切换到所述第一状态的指令；

所述控制单元还包括：第五控制单元，用于将预先设置的切换开关从与所述第二处理器连通切换到与所述第一处理器连通，并控制所述存储设备处于下电状态，所述移动终端进入所述第一状态，或断开已建立的所述存储设备与所述第二处理器之间的直连通道，并控制所述存储设备处于下电状态，所述移动终端进入所述第一状态。

所述接收单元还包括：第六接收单元，用于在所述第一状态，接收切换到所述第三状态的指令；

所述控制单元还包括：第六控制单元，用于将预先设置的切换开关从与所述第一处理器连通切换到与所述第二处理器连通，并控制所述存储设备处于上电状态，所述移动终端进入所述第三状态，或建立所述存储设备与所述第二处理器之间的直连通道，并控制所述存储设备处于上电状态，所述移动终端进入所述第三状态。

所述移动终端还包括位于所述第一处理器和所述第二处理器之间的消息通道，用于在所述第一处理器和所述第二处理器之间传递消息。

一种计算机程序产品，该计算机程序产品包括实现了计算机可用程序的计算机可用介质，所述计算机可用程序被并入上述移动终端中，所述程序使得第一处理器接收切换指令；使得所述第一处理器根据所述切换指令，控制所述存储设备进入所述第二状态或所述第三状态。

由以上本发明提供的技术方案可见，本发明实施例应用在具有第一处理

器、第二处理器和存储设备的移动终端内，第一处理器接收到切换命令后，控制存储设备进入由第一处理器使用的第二状态或由第二处理器使用的第三状态。本发明通过第一处理器控制存储设备的共用，因此与现有技术相比，移动终端内的元器件数量较少，节约了移动终端的硬件成本；并且移动终端内各部件之间的物理连接简单，便于控制。

附图说明

- 图 1 为本发明共用存储设备的方法的第一实施例流程图；
图 2 为本发明共用存储设备的方法的第二实施例流程图；
10 图 3 为本发明移动终端的一种内部结构示意图；
图 4 为应用本发明方法第二实施例的状态转移示意图；
图 5 为本发明共用存储设备的方法的第三实施例流程图；
图 6 为本发明移动终端的另一种内部结构示意图；
图 7 为应用本发明方法第三实施例的状态转移示意图；
15 图 8 为本发明移动终端的又一种内部结构示意图；
图 9 为本发明移动终端的第一实施例框图；
图 10 为本发明移动终端的第二实施例框图。

具体实施方式

- 20 本发明提供了一种共用存储设备的方法及移动终端，为了使本技术领域的人员更好地理解本发明方案，并使本发明的上述目的、特征和优点能够更加明显易懂，下面结合附图和具体实施方式对本发明作进一步详细的说明。

- 本发明实施例中的移动终端包括第一处理器和第二处理器，这两个处理器均可以独立使用可读写的非易失性存储设备。其中，本发明实施例的移动终端内的处理器在共用存储设备时，主要包括三个状态，分别为：第一处理器工作且未使用存储设备的第一状态，第一处理器工作且使用存储设备的第二状态，第二处理器工作且使用存储设备的第三状态。

本发明共用存储设备的方法的第一实施例流程如图 1 所示：

步骤 101：第一处理器接收切换指令。

步骤 102：第一处理器根据切换指令控制可读写的非易失性存储设备进入第二状态或第三状态。

5 本发明共用存储设备的方法的第二实施例流程如图 2 所示，该实施例示出了第一处理器通过控制切换开关使移动终端内的不同处理器可以共用存储设备的过程：

步骤 201：移动终端开机后，第一处理器与存储设备连通。

10 步骤 202：第一处理器控制存储设备处于下电状态，移动终端进入第一状态。

步骤 203：判断接收到的切换指令的类型，若为切换到第二状态的指令，则执行步骤 204；若为切换到第三状态的指令，则执行步骤 209。

步骤 204：第一处理器控制存储设备处于上电状态，移动终端进入第二状态。

15 步骤 205：判断接收到的切换指令的类型，若为切换到第三状态的指令，则执行步骤 206；若为切换到第一状态的指令，则执行步骤 210。

步骤 206：第一处理器将预先设置的切换开关从与第一处理器连通切换到与第二处理器连通，并控制存储设备处于上电状态，移动终端进入第三状态。

20 步骤 207：判断接收到的切换指令的类型，若为切换到第二状态的指令，则执行步骤 208；若为切换到第一状态的指令，则执行步骤 211。

步骤 208：第一处理器将预先设置的切换开关从与第二处理器连通切换到与第一处理器连通，并控制存储设备处于上电状态，移动终端进入第二状态，返回步骤 205。

25 步骤 209：第一处理器将预先设置的切换开关从与第一处理器连通切换到与第二处理器连通，并控制存储设备处于上电状态，移动终端进入第三状态，返回步骤 207。

步骤 210：第一处理器控制存储设备处于下电状态，移动终端进入第一状态，返回步骤 203。

步骤 211：第一处理器将预先设置的切换开关从与第二处理器连通切换到

与第一处理器连通,并控制存储设备处于下电状态,移动终端进入第一状态,返回步骤 203。

如图 3 所示,为应用上述实施例的移动终端的内部结构示意图。该移动终端内,第一处理器为 ARM 处理器,第二处理器为 X86 处理器,还包括一个切换开关 (Switch) 电路,以 USB 开关 (USB Switch) 举例,USB 开关的一个选择端与 ARM 处理器相连,另一个选择端与 X86 处理器相连,切换信号接收端 (SEL_USB) 与 ARM 处理器相连,切换信号 SEL_USB 下拉接地,由 ARM 处理器控制该 USB 开关的切换,USB 开关的连接端与硬盘驱动器 (HDD, Hard Disk Drive) 相连,以 USB HDD 举例,ARM 处理器和 X86 处理器共用该 USB HDD,USB HDD 通过 ARM 处理器对 USB 开关电路的控制可以选择切换连接到 ARM 处理器或 X86 处理器上,ARM 处理器还直接与 USB HDD 连接,用于向 USB HDD 发送控制信号 (HDD_Power_Control),根据 USB HDD 的使用情况控制 USB HDD 上电或下电。X86 处理器与 ARM 处理器之间还存在一条消息通道,该消息通道可以通过 I2C 或 UART 串口等方式实现,用于在 X86 处理器与 ARM 处理器之间传递状态信息和是否需要切换的消息等。

其中,USB HDD 是否上电 (HDD_Power_Control),以及切换开关电路 USB 开关的切换 (SEL_USB) 均由 ARM 处理器控制,原因在于移动终端内,ARM 处理器由于功耗低的特点,一直处于上电工作状态,而 X86 处理器由于功耗高,可能在一段时间内不上电,因此 ARM 处理器由于一直上电,所以其在控制逻辑上比 X86 处理器更简便直接,并且由于 ARM 处理器采用 GPIO (General Purpose I/O, 通用型输入/输出) 接口发送控制信令,因此其控制方式也比 X86 处理器的控制方式简单。

ARM 处理器在控制时,在 X86 处理器关机或深度睡眠情况下,ARM 处理器可在需要时控制 USB 开关与自身连通,然后通过 USB 访问 USB HDD 的内容;ARM 处理器也可以在单独工作时,通过发送 HDD_Power_Control 使 USB HDD 断电,以减少移动终端的功耗;当 X86 处理器处于工作状态时,ARM 处理器通过 SEL_USB 控制 USB 开关与 X86 处理器连通,并通过 HDD_Power_Control 控制 USB HDD 上电。

如图 4 所示为应用上述实施例的状态之间转移示意图,下面结合图 3 所

示的移动终端结构示意图，对各个状态之间的转移过程进行详细描述。

首先，对移动终端可能存在的状态进行定义：

状态 1：表示 ARM 处理器工作，但不使用 USB HDD，而 X86 处理器处于下电或深度睡眠状态；

5 此处需要说明的是，本发明实施例中 ARM 处理器具有一个 flash 存储器，ARM 处理器启动的操作系统存储在该 flash 中，因此并不需要在 HDD 中保存 ARM 处理器的操作系统，此时 HDD 相当于是 ARM 处理器系统的一个外接存储设备。

10 状态 2：表示 ARM 处理器工作，同时使用 USB HDD，而 X86 处理器处于下电或深度睡眠状态；

状态 3：表示 X86 处理器工作，同时使用 USB HDD，而 ARM 处理器进入待机状态，但仍然维持 USB HDD 与 X86 处理器的连通。

此处需要说明的是，本发明实施例中的 X86 处理器启动的操作系统存储在该 HDD 中，HDD 相当于是 X86 处理器系统的组成部分。

15 其次，对状态之间的转移进行描述：

初始开机进入状态 1：移动终端初始开机后，USB HDD 默认与 ARM 处理器连通，此时 ARM 处理器不使用 USB HDD，因此 USB HDD 处于下电状态，以便节约功耗。

20 从状态 1 转移到状态 2：当 ARM 处理器需要使用 USB HDD 时，ARM 处理器向 USB HDD 发送 HDD_Power_Control 信号，以控制其上电；

从状态 2 转移到状态 3：当 X86 处理器需要使用 USB HDD 时，则 ARM 处理器控制 USB 开关从与 ARM 处理器连通切换到与 X86 处理器连通，切换时可以采用置 SEL_USB 为高的方式（预设 SEL_USB 为高时 USB 开关与 X86 处理器连通，SEL_USB 为低时 USB 开关与 ARM 处理器连通），同时
25 ARM 处理器可以进一步向 USB HDD 发送 HDD_Power_Control 信号，控制 USB HDD 先下电再上电，以保证 X86 处理器工作时硬盘状态正常；

从状态 3 转移到状态 1：当 X86 处理器不需要使用 USB HDD，且 ARM 处理器也不需要使用 USB HDD 时，ARM 处理器控制 USB 开关从与 X86 处理器连通切换到与 ARM 处理器连通，切换时可以采用置 SEL_USB 为低的

方式，同时 ARM 处理器向 USB HDD 发送 HDD_Power_Control 信号，控制 USB HDD 下电；

从状态 1 转移到状态 3：当 X86 处理器需要使用 USB HDD 时，ARM 处理器控制 USB 开关从与 ARM 处理器连通切换到与 X86 处理器连通，切换
5 时将 SEL_USB 置高，同时 ARM 处理器向 USB HDD 发送 HDD_Power_Control 信号，控制 USB HDD 上电；

从状态 3 转移到状态 2：当 ARM 处理器需要使用 USB HDD 时，ARM 处理器控制 USB 开关从与 X86 处理器连通切换到与 ARM 处理器连通，切换时将 SEL_USB 置低，同时 ARM 处理器可以进一步向 USB HDD 发送
10 HDD_Power_Control 信号，控制 USB HDD 先下电后上电，以保证 ARM 处理器工作时硬盘状态正常；

从状态 2 转移到状态 1：当 ARM 处理器不需要使用 USB HDD 时，ARM 处理器向 USB HDD 发送 HDD_Power_Control 信号，控制 USB HDD 下电。

由上述实施例可知，相对于现有共用存储设备的方案，本发明通过 ARM
15 处理器对切换开关电路的控制实现存储设备的共用，因此移动终端内各部件之间的物理连接与逻辑控制电路简单，状态切换逻辑简便，易于通过软件实现控制。

本发明共用存储设备的方法的第三实施例流程如图 5 所示，该实施例示出了第一处理器通过建立或断开直连通道使移动终端内的不同处理器可以
20 共用存储设备的过程：

步骤 501：移动终端开机后，第一处理器与存储设备连通。

步骤 502：第一处理器控制存储设备处于下电状态，移动终端进入第一状态。

步骤 503：判断接收到的切换指令的类型，若为切换到第二状态的指令，
25 则执行步骤 504；若为切换到第三状态的指令，则执行步骤 509。

步骤 504：第一处理器控制存储设备处于上电状态，移动终端进入第二状态。

步骤 505：判断接收到的切换指令的类型，若为切换到第三状态的指令，则执行步骤 506；若为切换到第一状态的指令，则执行步骤 510。

步骤 506: 第一处理器建立存储设备与第二处理器之间的直连通道, 并控制所述存储设备处于上电状态, 移动终端进入第三状态。

步骤 507: 判断接收到的切换指令的类型, 若为切换到第二状态的指令, 则执行步骤 508; 若为切换到第一状态的指令, 则执行步骤 511。

5 步骤 508: 第一处理器断开已建立的存储设备与第二处理器之间的直连通道, 并控制存储设备处于上电状态, 移动终端进入第二状态, 返回步骤 505。

步骤 509: 第一处理器建立存储设备与第二处理器之间的直连通道, 并控制存储设备处于上电状态, 移动终端进入第三状态, 返回步骤 507。

10 步骤 510: 第一处理器控制存储设备处于下电状态, 移动终端进入第一状态, 返回步骤 503。

步骤 511: 第一处理器断开已建立的存储设备与第二处理器之间的直连通道, 并控制存储设备处于下电状态, 移动终端进入第一状态, 返回步骤 503。

如图 6 所示, 为应用上述实施例的移动终端内部结构示意图。该移动终端内, 同样以 ARM 处理器、X86 处理器、USB HDD 举例, 第一处理器为 ARM 处理器, 第二处理器为 X86 处理器, USB HDD 直接与 ARM 处理器相连, ARM 处理器和 X86 处理器共用该 USB HDD, USB HDD 可以通过 ARM 处理器是否建立直连通道选择连接到 ARM 处理器或 X86 处理器上; 另外, ARM 处理器还可以向 USB HDD 发送控制信号 (HDD_Power_Control), 用于根据 USB HDD 的使用情况控制 USB HDD 上电或者下电。

20 其中, USB HDD 是否上电 (HDD_Power_Control), 以及建立或断开 X86 处理器与 USB HDD 之间的直连通道均由 ARM 处理器控制, 原因在于移动终端内, ARM 处理器由于功耗低的特点, 一直处于上电工作状态, 而 X86 处理器由于功耗高, 可能在一段时间内不上电, 因此 ARM 处理器由于一直上电, 所以其在控制逻辑上比 X86 处理器更简便直接, 并且由于 ARM 处理器采用 GPIO 接口发送控制信令, 因此其控制方式也比 X86 处理器的控制方式简单。

ARM 处理器在控制时, 在 X86 处理器关机或深度睡眠情况下, ARM 处理器可在需要时访问 USB HDD 的内容, 此时 ARM 处理器控制 USB 直连通道断开, ARM 处理器作为 USB 主机端 (USB Host) 访问 USB HDD; ARM 30 处理器也可以单独工作, 通过发送 HDD_Power_Control 使 USB HDD 断电,

以减少移动终端的功耗；当 X86 处理器处于工作状态时，ARM 处理器建立一个透明的 USB 直连通道，桥接 X86 处理器与 USB HDD，此时 ARM 处理器仅仅维持此 USB 直连通道，并通过 HDD_Power_Control 控制 USB HDD 上电，ARM 处理器同时进入待机状态以节约移动终端的功耗。

5 如图 7 所示为应用上述实施例的状态之间转移示意图，下面结合图 6 所示的移动终端结构示意图，对各个状态之间的转移过程进行描述，其中，移动终端内可能存在的状态定义与图 4 中的描述一致，在此不再赘述。

初始开机进入状态 1：移动终端初始开机后，USB HDD 默认与 ARM 处理器连通，此时 ARM 处理器不使用 USB HDD，因此 USB HDD 处于下电状态，以便节约功耗。

从状态 1 转移到状态 2：当 ARM 处理器需要使用 USB HDD 时，ARM 处理器向 USB HDD 发送 HDD_Power_Control 信号，以控制其上电，此时 ARM 处理器作为 USB 的主机端访问该 USB HDD；

15 从状态 2 转移到状态 3：当 X86 处理器需要使用 USB HDD 时，则 ARM 处理器为 X86 处理器和 USB HDD 之间建立 USB 直连通道，此时 X86 处理器作为 USB 的主机端可以通过该 USB 直连通道对 USB HDD 进行访问，同时 ARM 处理器可以进一步向 USB HDD 发送 HDD_Power_Control 信号，控制 USB HDD 先下电再上电，以保证 X86 处理器工作时硬盘状态正常；

20 从状态 3 转移到状态 1：当 X86 处理器不需要使用 USB HDD，且 ARM 处理器也不需要 USB HDD 时，ARM 处理器断开 X86 处理器与 USB HDD 之间的 USB 直连通道，同时 ARM 处理器向 USB HDD 发送 HDD_Power_Control 信号，控制 USB HDD 下电；

25 从状态 1 转移到状态 3：当 X86 处理器需要使用 USB HDD 时，ARM 处理器为 X86 处理器和 USB HDD 之间建立 USB 直连通道，同时 ARM 处理器向 USB HDD 发送 HDD_Power_Control 信号，控制 USB HDD 上电；

从状态 3 转移到状态 2：当 ARM 处理器需要使用 USB HDD 时，ARM 处理器断开 X86 处理器与 USB HDD 之间的 USB 直连通道，同时 ARM 处理器可以进一步向 USB HDD 发送 HDD_Power_Control 信号，控制 USB HDD 先下电后上电，以保证 ARM 处理器工作时硬盘状态正常；

30 从状态 2 转移到状态 1：当 ARM 处理器不需要使用 USB HDD 时，ARM

处理器向 USB HDD 发送 HDD_Power_Control 信号, 控制 USB HDD 下电。

由上述实施例可知, 相对于现有共用存储设备的方案, 本发明通过 ARM 处理器维护 X86 处理器与 USB HDD 之间 USB 直连通道的连接或断开, 实现存储设备的共用, 由于其无需额外的硬件的设备, 只需 ARM 处理器对 USB HDD 上电或下电进行控制, 因此移动终端内各部件之间的物理连接与逻辑控制电路简单, 易于通过软件实现控制, 并且与现有技术相比, 进一步节约了硬件成本。并且, 上述移动终端的内部结构为未来实现 X86 处理器与 ARM 处理器共同访问 USB HDD 提供了可能。

本发明移动终端内部结构的又一种示意图如图 8 所示, 与前述两个移动终端内部结构示意图的实施例不同在于, 该移动终端内, 第一处理器和第二处理器都可以发起并实施对切换开关的切换控制, 因此无需让某一处理器一直处于启动状态。

其中, 在对 USB 开关进行控制时, 可以通过第一处理器的 USB_SEL_1, 也可以是第二处理器的 USB_SEL_2, 它们通过逻辑电路 1 接入到 USB 开关上。在接入 USB 开关之前, 通过下拉电阻接地, 即为 USB 开关默认接入状态。

USB HDD 的上电信号可以是第一处理器发出的 HDD_Power_Control_1, 也可以是第二处理器发出的 HDD_Power_Control_2, 它们通过逻辑电路 2 接入到 USB 开关上。

第一处理器和第二处理器之间存在消息通道, 该消息通道可以是 I2C、UART 串口等等。消息通道的作用就是在第一处理器和第二处理器之间传递状态信息与是否需要切换的消息。

下面通过一个实际应用场景描述本发明实施例:

假设 X86 处理器与 ARM 处理器共存于一个笔记本电脑中, 各自具有独立的系统, 为了省电, 开机后仅进入状态 1, 用户仅使用笔记本电脑的 ARM 系统上网, HDD 不工作。

在上网过程中, 用户发现比较有用的图像资料, 希望将该图像资料下载到 HDD, ARM 处理器在响应文件保存命令的时候, 自动使 HDD 连接在 ARM 系统并上电工作, 从而进入状态 2。

当下载完毕后, 可以根据设定策略自动或者根据用户手动选择返回状态 1

或仍保持状态 2。如果需要使用复杂度较高的图片编辑软件，如 Photoshop，对下载的图像资料进行编辑修改时，则进入状态 3，具体实现可以在 ARM 处理器操作界面中存在进入 X86 处理器的选项，选择该选项后，ARM 处理器通过 I2C 或 UART 串口等通道，通知 X86 处理器，由此控制 X86 处理器启动并进入状态 3，X86 处理器启动完成后再由 I2C 或 UART 串口等通道告知 ARM 处理器，使得 ARM 处理器进入待机状态。

当通过 X86 处理器对照片编辑修改的工作完成并保存退出后，用户想接着用省电方式上网，于是返回到状态 1，具体实现可以为在 X86 处理器操作界面上存在进入 ARM 处理器工作的选项，选择该选项后，X86 处理器通过 I2C 或 UART 串口等通道，通知 ARM 处理器，由此控制 ARM 处理器唤醒并进入状态 1 或状态 2，ARM 处理器启动完成后再由 I2C 或 UART 串口等通道告知 X86 处理器，使得 X86 处理器进入睡眠或关机。

上述应用场景举例，仅仅示出了一种实现方式，实际上操作方式可以是多种多样的，比如笔记本电脑上可以设置两个开关机按键，一个对应 ARM 处理器系统，另一个对应 X86 处理器系统，用以控制进入哪种状态，对此本发明实施例不再赘述。

需要说明的是，上述各个实施例中均是以 USB 接口举例（USB 开关、USB HDD），但在实际应用过程中，也可以是 PATA 或 SATA 等接口。如果使用的是某一处理器不直接支持的接口，具体实现可以是在控制切换开关后，接入处理器之前，将 PATA 或 SATA 接口转换成 USB 接口。

此外，上述各个实施例中，可读写的非易失性存储器仅以 HDD 举例，当然也可以是其他满足条件的存储设备，比如 SSD 等。

另外，上述实施例在描述移动终端应用时，第一处理器为 ARM 架构处理器，第二处理器为 X86 架构处理器，但是此处仅为示例性描述。根据移动终端的具体类型不同，实际上第一处理器和第二处理器可以均为 ARM 架构处理器，或均为 X86 架构处理器，或为其他架构处理器等，即对不同种类处理器的组合使用本发明实施例不做限制，只要第一处理器和第二处理器不同，并可以处理不同复杂度的任务，并且存在第一处理器无法处理但第二处理器可以处理的任务。

并且，将两个处理器集成在一起的移动终端设备，可以是 Notebook（笔

记本计算机)或 Netbook(上网本),还可以是 Smartphone(智能手机),或者 PDA(个人数码助理),或者 UMPC(超便携计算机),或者 MID(移动互联网设备)等。

与本发明共用存储设备的方法的实施例相对应,本发明还提供了使用该方法的移动终端的实施例。

本发明移动终端的第一实施例框图如图 9 所示,该移动终端包括:第一处理器 910、第二处理器 920 和可读写的非易失性存储设备 930。预先定义第一处理器 910 工作且使用所述存储设备 930 的状态为第二状态,第二处理器 920 工作且使用所述存储设备 930 的状态为第三状态。

其中,第一处理器 910 包括:

接收单元 911,用于接收切换指令;控制单元 912,用于根据所述切换指令,控制所述存储设备 930 进入第二状态或第三状态。

本发明移动终端的第二实施例框图如图 10 所示,该移动终端包括:第一处理器 1010、第二处理器 1020 和可读写的非易失性存储设备 1030。预先定义第一处理器 1010 工作且未使用所述存储设备 1030 的状态为第一状态,第一处理器 1010 工作且使用所述存储设备 1030 的状态为第二状态,第二处理器 1020 工作且使用所述存储设备 1030 的状态为第三状态。

其中,第一处理器 1010 包括:

初始化单元 1011,用于所述移动终端开机后,与所述存储设备 1030 连通,控制所述存储设备 1030 处于下电状态,所述移动终端进入所述第一状态;接收单元 1012,用于接收切换指令;控制单元 1013,用于根据所述切换指令,控制所述存储设备 1030 进入由所述第一处理器 1010 使用的第二状态或由所述第二处理器 1020 使用的第三状态。

下面具体描述接收单元 1012 和控制单元 1013 对应不同状态所包含的不同单元,这些单元在图 10 中未示出。

其中,接收单元 1012 还可以包括:第一接收单元,用于在所述第一状态,接收切换到所述第二状态的指令;相应的,控制单元 1013 还可以包括:第一控制单元,用于根据所述指令控制所述存储设备 1030 处于上电状态,所述移动终端进入所述第二状态;

接收单元 1012 还可以包括:第二接收单元,用于在所述第二状态,接收

切换到所述第一状态的指令；所述控制单元还可以包括：第二控制单元，用于根据所述指令控制所述存储设备 1030 处于下电状态，所述移动终端进入所述第一状态；

接收单元 1012 还可以包括：第三接收单元，用于在所述第二状态，接收
5 切换到所述第三状态的指令；所述控制单元 1013 还可以包括：第三控制单元，用于将预先设置的切换开关从与所述第一处理器 1010 连通切换到与所述第二处理器 1020 连通，并控制所述存储设备 1030 处于上电状态，所述移动终端进入所述第三状态，或建立所述存储设备 1030 与所述第二处理器 1020 之间的直连通道，并控制所述存储设备 1030 处于上电状态，所述移动
10 终端进入所述第三状态；

接收单元 1012 还可以包括：第四接收单元，用于在所述第三状态，接收
切换到所述第二状态的指令；所述控制单元 1013 还可以包括：第四控制单元，用于将预先设置的切换开关从与所述第二处理器 1020 连通切换到与所述第一处理器 1010 连通，并控制所述存储设备 1030 处于上电状态，所述移
15 动终端进入所述第二状态，或断开已建立的所述存储设备 1030 与所述第二处理器 1020 之间的直连通道，并控制所述存储设备 1030 处于上电状态，所述移动终端进入所述第二状态；

接收单元 1012 还可以包括：第五接收单元，用于在所述第三状态，接收
切换到所述第一状态的指令；控制单元 1013 还可以包括：第五控制单元，
20 用于将预先设置的切换开关从与所述第二处理器 1020 连通切换到与所述第一处理器 1010 连通，并控制所述存储设备 1030 处于下电状态，所述移动终端进入所述第一状态，或断开已建立的所述存储设备 1030 与所述第二处理器 1020 之间的直连通道，并控制所述存储设备 1030 处于下电状态，所述移动终端进入所述第一状态；

接收单元 1012 还可以包括：第六接收单元，用于在所述第一状态，接收
切换到所述第三状态的指令；所述控制单元 1013 还可以包括：第六控制单元，用于将预先设置的切换开关从与所述第一处理器 1010 连通切换到与所述第二处理器 1020 连通，并控制所述存储设备 1030 处于上电状态，所述移
25 动终端进入所述第三状态，或建立所述存储设备 1030 与所述第二处理器 1020 之间的直连通道，并控制所述存储设备 1030 处于上电状态，所述移动
30 终端进入所述第三状态；

终端进入所述第三状态。

通过以上的实施方式的描述可知，本发明实施例应用在具有第一处理器、第二处理器和存储设备的移动终端内，第一处理器接收到切换命令后，控制存储设备进入由第一处理器使用的第二状态或由第二处理器使用的第三状态。本发明通过第一处理器控制存储设备的共用，因此与现有技术相比，移动终端内的元器件数量较少，节约了移动终端的硬件成本；并且移动终端内各部件之间的物理连接简单，便于控制。

本领域的技术人员可以清楚地了解到本发明可借助软件加必需的通用硬件平台的方式来实现。基于这样的理解，本发明的技术方案本质上或者说对现有技术做出贡献的部分可以以软件产品的形式体现出来，该计算机软件产品可以存储在存储介质中，如 ROM/RAM、磁碟、光盘等，包括若干指令用以使得一台计算机设备（可以是个人计算机，服务器，或者网络设备等）执行本发明各个实施例或者实施例的某些部分所述的方法。

例如，本发明的计算机程序产品可包括实现了计算机可用程序的计算机可用介质。该计算机可用程序可被并入上述移动终端中，使得第一处理器接收切换指令；使得第一处理器根据所述切换指令，控制存储设备进入第二状态或所述第三状态。

以上所述的本发明实施方式，并不构成对本发明保护范围的限定。任何在本发明的精神和原则之内所作的修改、等同替换和改进等，均应包含在本发明的保护范围之内。

权利要求

- 1、一种共用存储设备的方法，应用于包括第一处理器、第二处理器和可读写的非易失性存储设备的移动终端，其特征在于，所述第一处理器和第二处理器的处理能力不同，第一处理器工作且使用所述存储设备的状态为第二状态，第二处理器工作且使用所述存储设备的状态为第三状态，包括：

第一处理器接收切换指令；

第一处理器根据所述切换指令，控制所述存储设备进入所述第二状态或所述第三状态。

- 2、根据权利要求 1 所述的方法，其特征在于，所述第一处理器工作且未使用所述存储设备的状态为第一状态，还包括：

所述移动终端开机后，所述第一处理器与所述存储设备连通；

所述第一处理器控制所述存储设备处于下电状态，所述移动终端进入所述第一状态。

- 3、根据权利要求 2 所述的方法，其特征在于，还包括：

在所述第一状态，所述第一处理器接收切换到所述第二状态的指令；

所述第一处理器根据所述指令控制所述存储设备处于上电状态，所述移动终端进入所述第二状态。

- 4、根据权利要求 3 所述的方法，其特征在于，还包括：

- 在所述第二状态，所述第一处理器接收切换到所述第一状态的指令；

所述第一处理器根据所述指令控制所述存储设备处于下电状态，所述移动终端进入所述第一状态。

- 5、根据权利要求 1 所述的方法，其特征在于，所述第一处理器在所述第二状态，接收切换到所述第三状态的指令；

- 所述第一处理器根据所述切换指令，控制所述存储设备进入所述第三状态包括：

第一处理器接收到所述指令后，将预先设置的切换开关从与所述第一处理器连通切换到与所述第二处理器连通；第一处理器控制所述存储设备处于上电状态，所述移动终端进入所述第三状态；或

第一处理器接收到所述指令后，建立所述存储设备与所述第二处理器之间的直连通道；第一处理器控制所述存储设备处于上电状态，所述移动终端进入所述第三状态。

6、根据权利要求 1 所述的方法，其特征在于，所述第一处理器在所述第三状态，接收切换到所述第二状态的指令；

所述第一处理器根据所述切换指令，控制所述存储设备进入所述第二状态包括：

第一处理器接收到所述指令后，将预先设置的切换开关从与所述第二处理器连通切换到与所述第一处理器连通；第一处理器控制所述存储设备处于上电状态，所述移动终端进入所述第二状态；或

第一处理器接收到所述指令后，断开已建立的所述存储设备与所述第二处理器之间的直连通道；第一处理器控制所述存储设备处于上电状态，所述移动终端进入所述第二状态。

7、根据权利要求 1 所述的方法，其特征在于，所述第一处理器工作且未使用所述存储设备的状态为第一状态，还包括：

在所述第三状态，所述第一处理器接收切换到所述第一状态的指令；

所述第一处理器根据所述指令控制所述存储设备进入所述第一状态。

8、根据权利要求 7 所述的方法，其特征在于，所述第一处理器根据所述指令控制所述存储设备进入所述第一状态包括：

第一处理器接收到所述指令后，将预先设置的切换开关从与所述第二处理器连通切换到与所述第一处理器连通；第一处理器控制所述存储设备处于下电状态，所述移动终端进入所述第一状态；或

第一处理器接收到所述指令后，断开已建立的所述存储设备与所述第二处理器之间的直连通道；所述第一处理器控制所述存储设备处于下电状态，所述移动终端进入所述第一状态。

9、根据权利要求 7 所述的方法，其特征在于，还包括：

在所述第一状态，所述第一处理器接收切换到所述第三状态的指令；

所述第一处理器根据所述指令控制所述存储设备进入所述第三状态。

10、根据权利要求 9 所述的方法，其特征在于，所述第一处理器根据所

述指令控制所述存储设备进入所述第三状态包括:

第一处理器接收到所述指令后, 将预先设置的切换开关从与所述第一处理器连通切换到与所述第二处理器连通; 第一处理器控制所述存储设备处于上电状态, 所述移动终端进入所述第三状态; 或

- 5 第一处理器接收到所述指令后, 建立所述存储设备与所述第二处理器之间的直连通道; 所述第一处理器控制所述存储设备处于上电状态, 所述移动终端进入所述第三状态。

- 11、一种移动终端, 包括第一处理器、第二处理器和可读写的非易失性存储设备, 其特征在于, 所述第一处理器和第二处理器的处理能力不同, 第一处理器工作且使用所述存储设备的状态为第二状态, 第二处理器工作且使用所述存储设备的状态为第三状态, 所述第一处理器包括:

接收单元, 用于接收切换指令;

控制单元, 用于根据所述切换指令, 控制所述存储设备进入所述第二状态或所述第三状态。

- 12、根据权利要求 11 所述的移动终端, 其特征在于, 所述第一处理器工作且未使用所述存储设备的状态为第一状态, 所述第一处理器还包括:

初始化单元, 用于所述移动终端开机后, 与所述存储设备连通, 控制所述存储设备处于下电状态, 所述移动终端进入所述第一状态。

- 13、根据权利要求 12 所述的移动终端, 其特征在于, 所述接收单元还包括: 第一接收单元, 用于在所述第一状态, 接收切换到所述第二状态的指令;

所述控制单元还包括: 第一控制单元, 用于根据所述指令控制所述存储设备处于上电状态, 所述移动终端进入所述第二状态。

14、根据权利要求 13 所述的移动终端, 其特征在于, 所述接收单元还包括: 第二接收单元, 用于在所述第二状态, 接收切换到所述第一状态的指令;

- 25 所述控制单元还包括: 第二控制单元, 用于根据所述指令控制所述存储设备处于下电状态, 所述移动终端进入所述第一状态。

15、根据权利要求 11 所述的移动终端, 其特征在于, 所述接收单元包括: 第三接收单元, 用于在所述第二状态, 接收切换到所述第三状态的指令;

所述控制单元包括: 第三控制单元, 用于将预先设置的切换开关从与所

述第一处理器连通切换到与所述第二处理器连通，并控制所述存储设备处于上电状态，所述移动终端进入所述第三状态，或建立所述存储设备与所述第二处理器之间的直连通道，并控制所述存储设备处于上电状态，所述移动终端进入所述第三状态。

- 5 16、根据权利要求 11 所述的移动终端，其特征在于，所述接收单元包括：第四接收单元，用于在所述第三状态，接收切换到所述第二状态的指令；

所述控制单元包括：第四控制单元，用于将预先设置的切换开关从与所述第二处理器连通切换到与所述第一处理器连通，并控制所述存储设备处于上电状态，所述移动终端进入所述第二状态，或断开已建立的所述存储设备
10 与所述第二处理器之间的直连通道，并控制所述存储设备处于上电状态，所述移动终端进入所述第二状态。

17、根据权利要求 11 所述的方法，其特征在于，所述第一处理器工作且未使用所述存储设备的状态为第一状态，所述接收单元还包括：第五接收单元，用于在所述第三状态，接收切换到所述第一状态的指令；

- 15 所述控制单元还包括：第五控制单元，用于将预先设置的切换开关从与所述第二处理器连通切换到与所述第一处理器连通，并控制所述存储设备处于下电状态，所述移动终端进入所述第一状态，或断开已建立的所述存储设备与所述第二处理器之间的直连通道，并控制所述存储设备处于下电状态，所述移动终端进入所述第一状态。

- 20 18、根据权利要求 17 所述的移动终端，其特征在于，所述接收单元还包括：第六接收单元，用于在所述第一状态，接收切换到所述第三状态的指令；

所述控制单元还包括：第六控制单元，用于将预先设置的切换开关从与
所述第一处理器连通切换到与所述第二处理器连通，并控制所述存储设备处于上电状态，所述移动终端进入所述第三状态，或建立所述存储设备与
25 所述第二处理器之间的直连通道，并控制所述存储设备处于上电状态，所述移动终端进入所述第三状态。

19、根据权利要求 11 所述的移动终端，其特征在于，还包括位于所述第一处理器和所述第二处理器之间的消息通道，用于在所述第一处理器和所述第二处理器之间传递消息。

- 30 20、一种计算机程序产品，该计算机程序产品包括实现了计算机可用程

序的计算机可用介质，所述计算机可用程序被并入根据权利要求 11 到 19 中的任何一个所述的移动终端中，其特征在于，所述程序使得第一处理器接收切换指令；使得所述第一处理器根据所述切换指令，控制所述存储设备进入所述第二状态或所述第三状态。

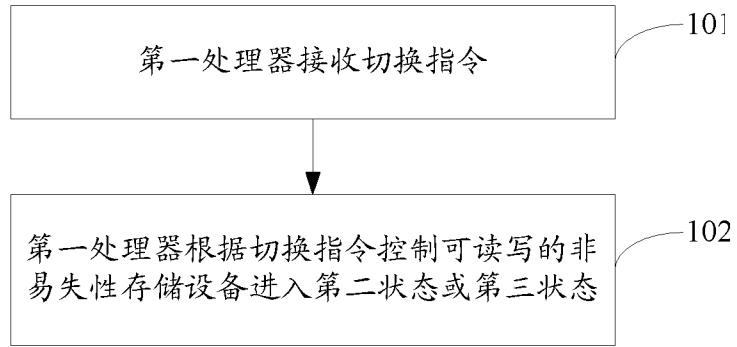


图 1

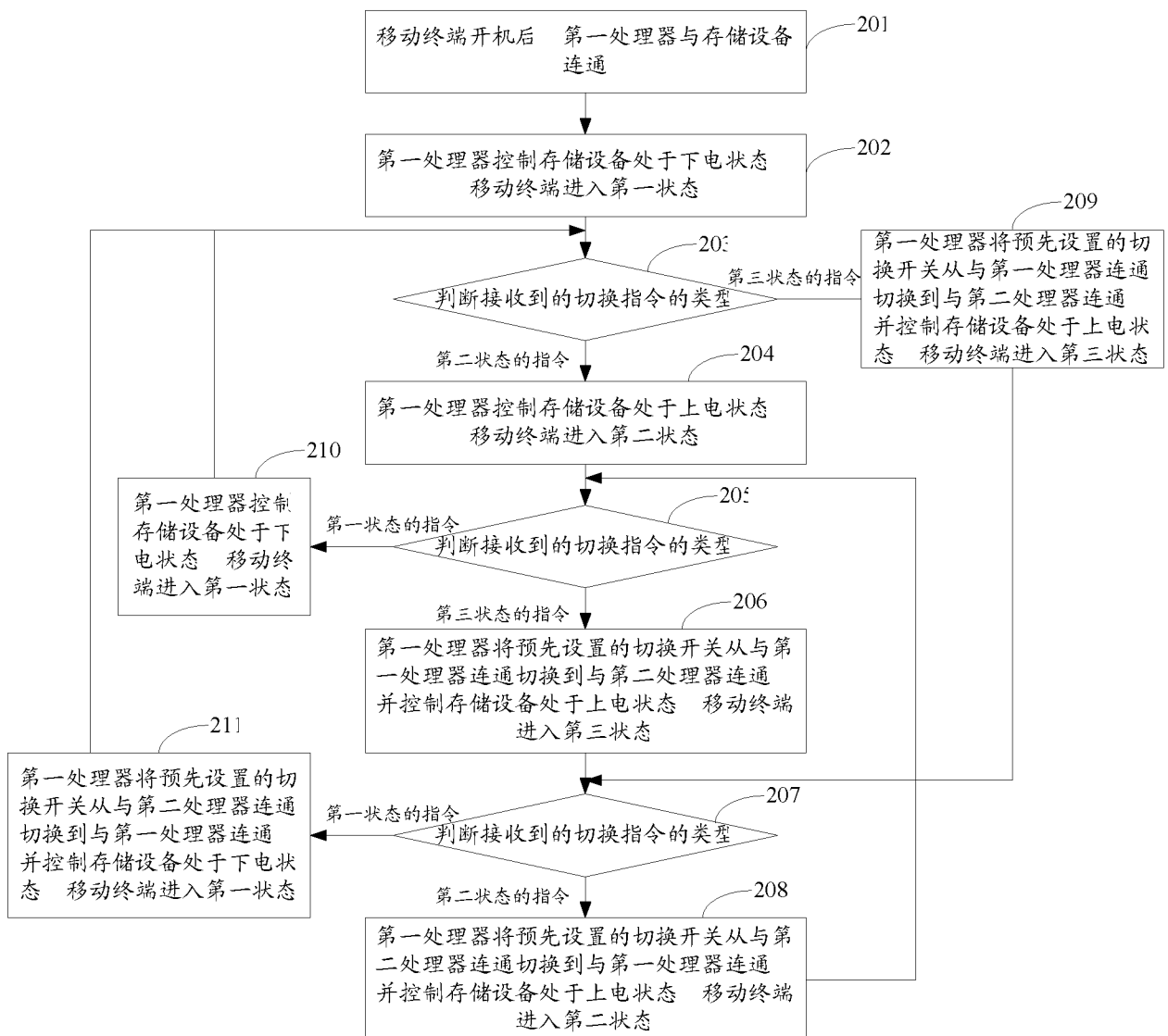


图 2

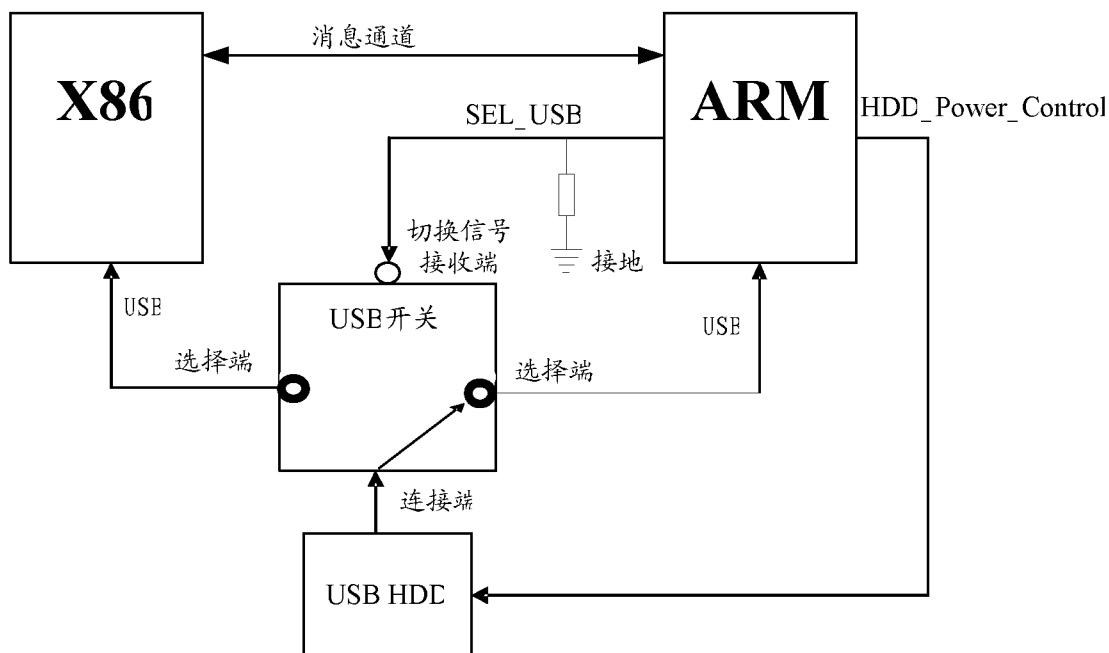


图 3

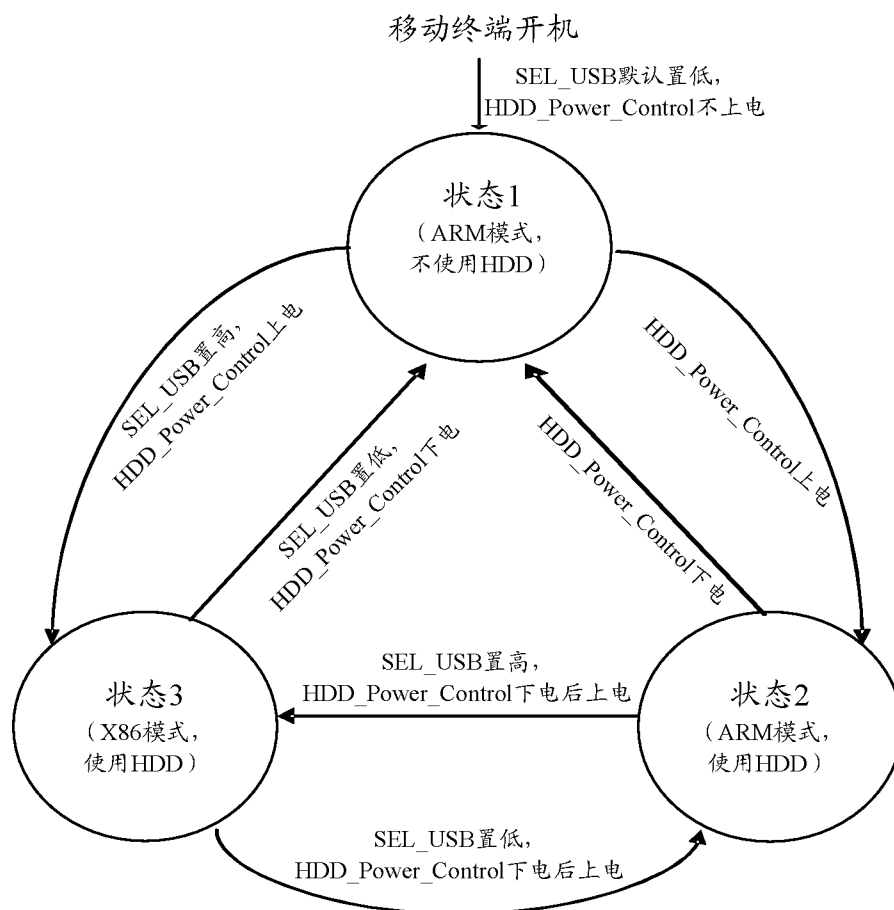


图 4

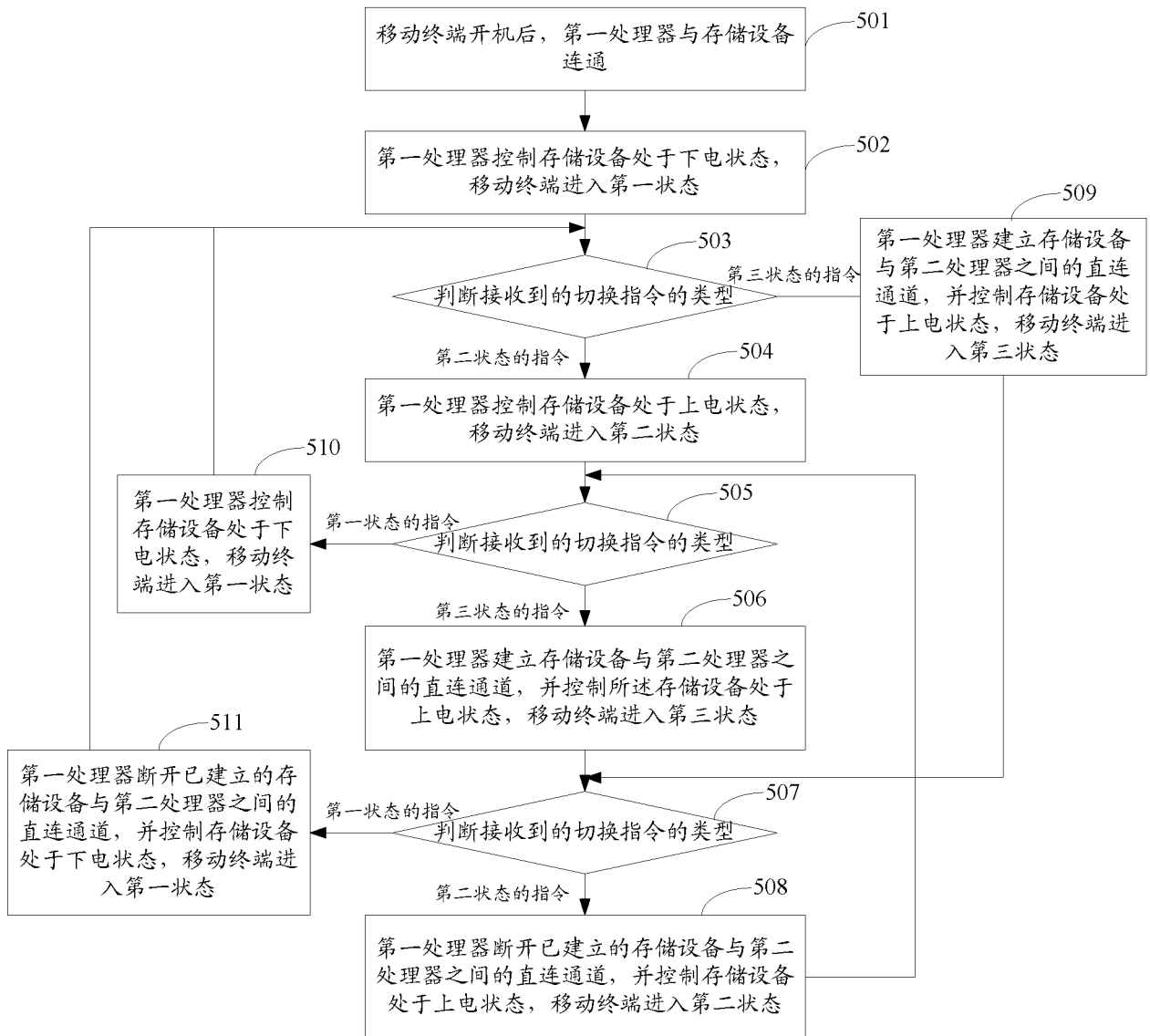


图 5

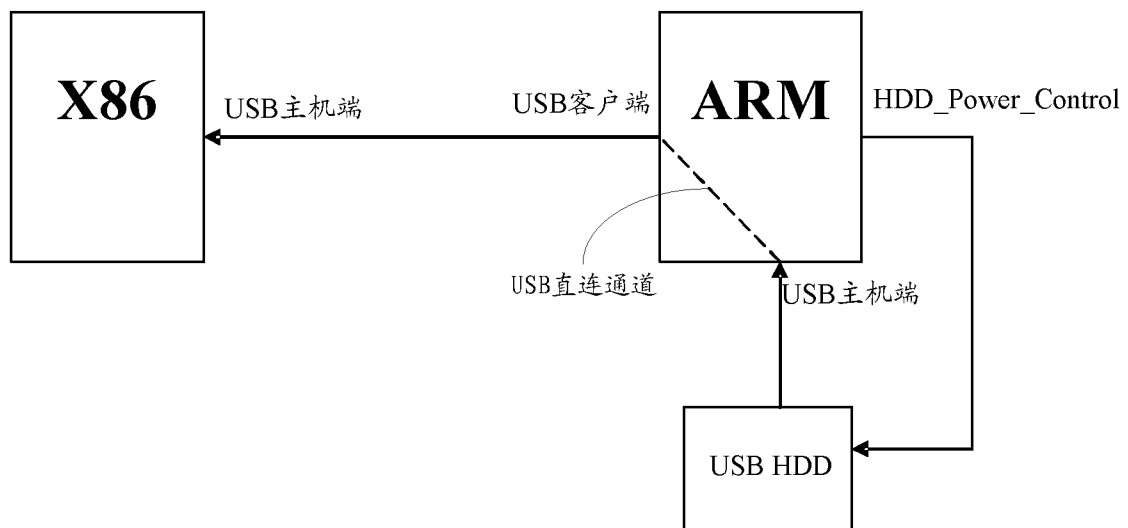


图 6

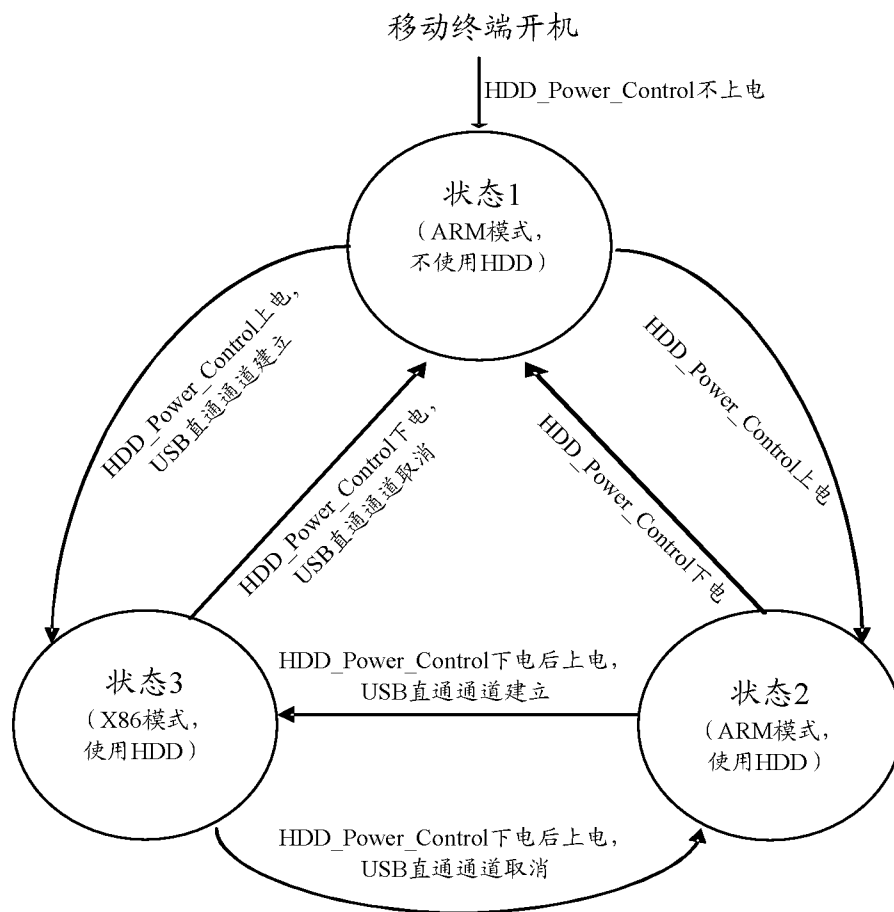


图 7

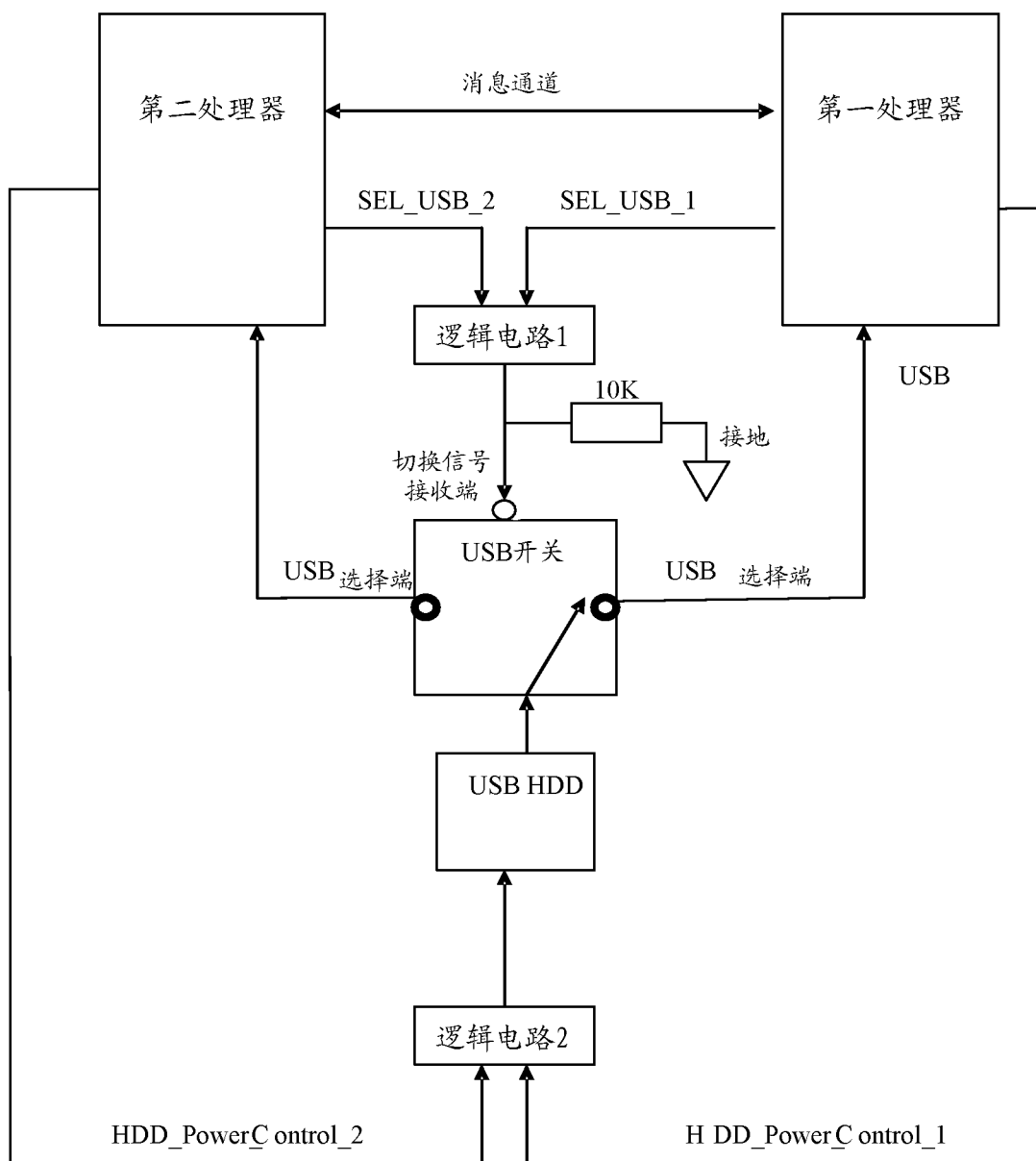


图 8

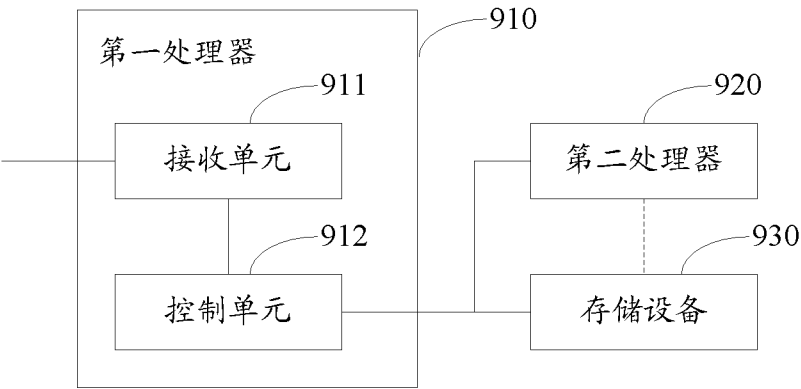


图 9

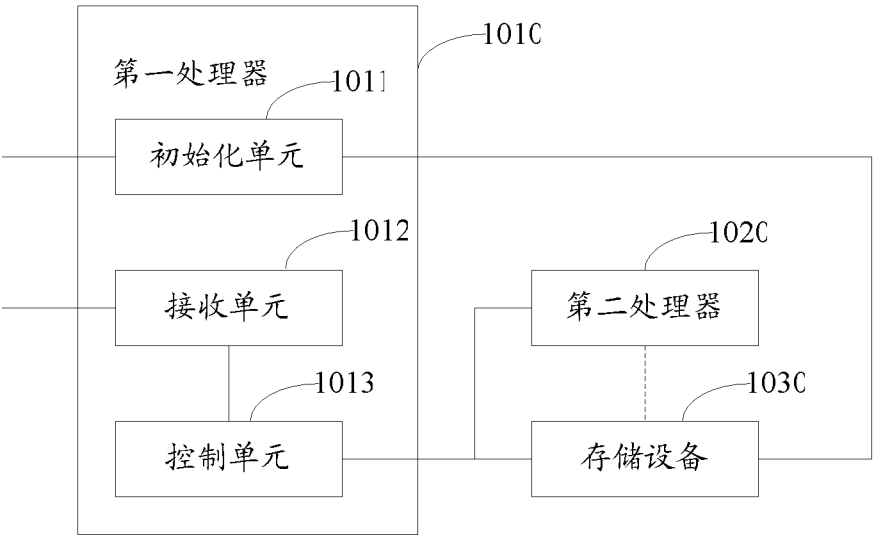


图 10

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2010/070954

A. CLASSIFICATION OF SUBJECT MATTER

G06F 13/16 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

IPC: G06F 13/-

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNPAT; CNKI; WPI; EPODOC

shar+, memory, storage, processor?, switch+, mobile, wireless, portable, two, second, multiple, plural+

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US2008256374A1 (HARRIS Ian F et al.) 16 Oct. 2008(16.10.2008) see the	1,5-6,11,15-16,19-20
A	description paragraphs 48,63-67,76-81, the claims 1-10, the figure 4	2-4,7-10,12-14,17-18
A	CN101346700A (MTEK VISION CO LTD) 14 Jan. 2009(14.01.2009) see the whole	1-20
	document	
A	CN1922597A (SONY ERICSSON MOBILE COMM AB) 28 Feb. 2007(28.02.2007)	1-20
	see the whole document	

☐ Further documents are listed in the continuation of Box C.☒ See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim (S) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 28 May 2010(28.05.2010)	Date of mailing of the international search report 17 Jun. 2010 (17.06.2010)
Name and mailing address of the ISA/CN The State Intellectual Property Office, the P.R.China 6 Xitucheng Rd., Jimen Bridge, Haidian District, Beijing, China 100088 Facsimile No. 86-10-62019451	Authorized officer JIA, Yong Telephone No. (86-10)62411850

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2010/070954

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
US2008256374A1	16.10.2008	CN101441607A	27.05.2009
		TW200907690A	16.02.2009
CN101346700A	14.01.2009	WO2007074999A1	05.07.2007
		KR20070068050A	29.06.2007
		KR100740635B1	18.07.2007
		US2009019248A1	15.01.2009
CN1922597A	28.02.2007	US2005144401A1	30.06.2005
		WO2005069151A1	28.07.2005
		EP1702272A1	20.09.2006
		INMUMNP200600833E	27.04.2007
		JP2007517307T	28.06.2007

国际检索报告

国际申请号

PCT/CN2010/070954

A. 主题的分类

G06F 13/16 (2006.01) i

按照国际专利分类(IPC)或者同时按照国家分类和 IPC 两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

IPC: G06F 13/-

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))

CNPAT; CNKI; WPI; EPODOC

共享, 共用, 存储, 处理器, 切换, 移动, 无线, 便携, 两, 二, 多; shar+, memory, storage, processor?, switch+, mobile, wireless, portable, two, second, multiple, plural+

C. 相关文件

类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
X A A A	US2008256374A1 (HARRIS Ian F 等) 16.10 月 2008 (16.10.2008) 参 见说明书第 48,63-67,76-81 段、权利要求 1-10, 图 4 CN101346700A (安泰科技有限公司) 14.1 月 2009 (14.01.2009) 参见 全文 CN1922597A (索尼爱立信移动通讯股份有限公司) 28.2 月 2007 (28.02.2007) 参见全文	1,5-6,11,15-16,19-20 2-4,7-10,12-14,17-18 1-20 1-20

☐ 其余文件在 C 栏的续页中列出。

☒ 见同族专利附件。

* 引用文件的具体类型:

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇
引用文件的公布日而引用的或者因其他特殊理由而引
用的文件(如具体说明的)

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了
理解发明之理论或原理的在后文件

“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的
发明不是新颖的或不具有创造性

“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件
结合并且这种结合对于本领域技术人员为显而易见时,
要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期

28.5 月 2010(28.05.2010)

国际检索报告邮寄日期

17.6 月 2010 (17.06.2010)

ISA/CN 的名称和邮寄地址:

中华人民共和国国家知识产权局

中国北京市海淀区蓟门桥西土城路 6 号 100088

传真号: (86-10)62019451

受权官员

贾勇

电话号码: (86-10) **62411850**

国际检索报告
关于同族专利的信息

国际申请号
PCT/CN2010/070954

检索报告中引用的 专利文件	公布日期	同族专利	公布日期
US2008256374A1	16.10.2008	CN101441607A	27.05.2009
		TW200907690A	16.02.2009
CN101346700A	14.01.2009	WO2007074999A1	05.07.2007
		KR20070068050A	29.06.2007
		KR100740635B1	18.07.2007
		US2009019248A1	15.01.2009
CN1922597A	28.02.2007	US2005144401A1	30.06.2005
		WO2005069151A1	28.07.2005
		EP1702272A1	20.09.2006
		INMUMNP200600833E	27.04.2007
		JP2007517307T	28.06.2007