

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第5635432号
(P5635432)

(45) 発行日 平成26年12月3日 (2014. 12. 3)

(24) 登録日 平成26年10月24日 (2014. 10. 24)

(51) Int. Cl.

F I

H O 1 L 33/22 (2010.01)

H O 1 L 33/00 1 7 2

請求項の数 11 (全 11 頁)

(21) 出願番号	特願2011-22205 (P2011-22205)	(73) 特許権者	598061302
(22) 出願日	平成23年2月4日 (2011. 2. 4)		晶元光電股▲ふん▼有限公司
(65) 公開番号	特開2011-166139 (P2011-166139A)		台湾新竹科学工業園區新竹市力行五路5號
(43) 公開日	平成23年8月25日 (2011. 8. 25)	(74) 代理人	100070150
審査請求日	平成26年2月3日 (2014. 2. 3)		弁理士 伊東 忠彦
(31) 優先権主張番号	61/302, 662	(74) 代理人	100091214
(32) 優先日	平成22年2月9日 (2010. 2. 9)		弁理士 大貫 進介
(33) 優先権主張国	米国 (US)	(74) 代理人	100107766
早期審査対象出願			弁理士 伊東 忠重
		(72) 発明者	シーアイ, チェン
			台湾 シンチュ・300 サイエンスーベ ースド・インダストリアル・パーク リー シン・5ス・ロード 5

最終頁に続く

(54) 【発明の名称】 光電素子及びその製造方法

(57) 【特許請求の範囲】

【請求項 1】

光電半導体素子であって、
 基板と、
 前記基板に形成され、第一シート抵抗値と、第一厚みと、第一ドーパント濃度とを有する第一ウィンドウ層と、
 第二シート抵抗値と、第二厚みと、第二ドーパント濃度とを有する第二ウィンドウ層と、
 、
 前記第一ウィンドウ層と前記第二ウィンドウ層との間に形成される半導体システムと、
 を含み、
 前記第二ウィンドウ層は、前記半導体システムと異なる半導体材料を含み、
 前記第二シート抵抗値は、前記第一シート抵抗値よりも低い、光電半導体素子。

【請求項 2】

前記半導体システムは、第一導電型を有する第一半導体層と、第二導電型を有する第二半導体層と、前記第一半導体層と前記第二半導体層との間に形成される変換ユニットと、
 を含む、請求項 1 に記載の光電半導体素子。

【請求項 3】

前記第二ウィンドウ層の幅及び前記半導体システムの幅は、幅差を有し、前記幅差は、
 1 μ m よりも大きい、請求項 1 に記載の光電半導体素子。

【請求項 4】

前記第二厚みは、前記第一厚みよりも大きく、及び／又は、前記第二ドーパント濃度は、前記第一ドーパント濃度よりも大きい、請求項 1 に記載の光電半導体素子。

【請求項 5】

前記第二ウィンドウ層の上表面及び側壁は、不平坦な表面を有する、請求項 1 に記載の光電半導体素子。

【請求項 6】

前記第二ウィンドウ層は、p 型半導体材料を含む、請求項 1 に記載の光電半導体素子。

【請求項 7】

前記基板と前記第一ウィンドウ層との間に形成される透明導電層をさらに含む、請求項 1 に記載の光電半導体素子。

【請求項 8】

前記透明導電層は、金属酸化物を含む、請求項 7 に記載の光電半導体素子。

【請求項 9】

前記基板と前記透明導電層との間に形成される金属反射層をさらに含む、請求項 8 に記載の光電半導体素子。

【請求項 10】

光電半導体素子であって、

基板と、

前記基板に形成される n 型ウィンドウ層と、

前記 n 型ウィンドウ層に形成される半導体システムと、

前記半導体システムに形成される p 型ウィンドウ層と、

を含み、

前記光電半導体素子は、琥珀色の光又は赤色の光を発し、駆動電流の密度が $0.1 \sim 0.32 \text{ mA} / \text{mil}^2$ の下で、少なくとも 70 ルーメン / ワットの発光効率を有する、光電半導体素子。

【請求項 11】

光電半導体素子の製造方法であって、

基板を提供するステップと、

前記基板に半導体システムを形成するステップと、

前記半導体システムにウィンドウ層を形成するステップであって、前記ウィンドウ層は、前記半導体システムと異なる半導体材料を含む、ステップと、

前記ウィンドウ層を選択的に除去し、これによって、前記ウィンドウ層及び前記半導体システムに幅差を持たせ、前記幅差は、 $1 \mu\text{m}$ よりも大きい、光電半導体素子の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、光電素子及びその製造方法に関する。

【背景技術】

【0002】

近年、省エネルギー・二酸化炭素削減の議題が益々重要視されているため、発光ダイオードがバックライト及び照明の応用分野においてより重要となり、発光ダイオードの光取り出し率を向上する様々な方法が提案されている。光取り出し率を向上するには、いくつかの方法を使っても良いが、その中の一つの方法としては、エピタキシャル成長の品質を改善するために、電子と正孔との結合率を増加することにより、内部量子効率 (IQE) を向上することである。その一方、発光ダイオードが発生した光線は、効果的に取り出されないと、一部の光線は、全反射により発光ダイオードの内部において繰り返し反射又は回折され、最終的には電極又は発光層により吸収されてしまい、輝度を向上することができないので、表面粗化、又は、構造を変えた幾何学形状を用いることによって外部量子効率 (EQE) を向上する。光取り出し効率 (LEE) を向上することにより、発光ダイオ

10

20

30

40

50

ードの輝度を向上することができる。

【発明の概要】

【発明が解決しようとする課題】

【0003】

本発明の目的は、光取り出し効率を向上する構造を有する光電半導体素子を提供することにある。

【課題を解決するための手段】

【0004】

本発明による発光素子は、基板と、前述の基板に形成され、第一シート抵抗値、第一厚み及び第一ドーパント濃度を有する第一ウィンドウ層と、第二シート抵抗値、第二厚み及び第二ドーパント濃度を有する第二ウィンドウ層と、前述の第一ウィンドウ層と前述の第二ウィンドウ層との間に形成される半導体システムと、を含み、そのうち、前述の第二ウィンドウ層及び前述の半導体システムは、異なる半導体材料であり、前述の第二シート抵抗値は、前述の第一シート抵抗値より低い。

【0005】

また、本発明による光電半導体素子は、基板と、前述の基板に形成され、金属元素を有する金属層と、前述の金属元素を含む第一ウィンドウ層と、前述の金属層と前述の第一ウィンドウ層との間に形成される透明導電層と、を含み、そのうち、前述の第一ウィンドウ層の前述の金属元素の濃度は、 $1 \times 10^{19} \text{ cm}^{-3}$ より小さい。

【0006】

また、本発明による光電発光素子は、基板と、前述の基板に形成されるn型ウィンドウ層と、前述のn型ウィンドウ層に形成される半導体システムと、前述の半導体システムに形成されるp型ウィンドウ層と、を含み、そのうち、前述の光電半導体素子は、駆動電流の密度が $0.1 \sim 0.32 \text{ mA/mil}^2$ の下で、70ルーメン/ワットの発光効率を有し、発した光は、琥珀色光と赤色光との間にある。

【0007】

また、本発明による光電発光素子の製造方法は、基板を提供するステップと、前述の基板に半導体システムを形成するステップと、前述の半導体システムにウィンドウ層を形成するステップと、を含み、そのうち、前述のウィンドウ層及び前述の半導体システムは、異なる半導体材料により構成され、また、前述のウィンドウ層を除去し、これにより、前述のウィンドウ層と前述の半導体とに幅差を持たせるステップとをさらに含み、そのうち、前述の幅差は、 $1 \mu\text{m}$ （マイクロメートル）より大きい。

【発明の効果】

【0008】

本発明は、光取り出し効率を向上する構造を有する光電半導体素子を提供することができる。

【図面の簡単な説明】

【0009】

【図1A】本発明による製造方法により製造された本発明による光電半導体素子の、一製造ステップに対応する構造の側面断面図である。

【図1B】本発明による製造方法により製造された本発明による光電半導体素子の、一製造ステップに対応する構造の側面断面図である。

【図1C】本発明による製造方法により製造された本発明による光電半導体素子の、一製造ステップに対応する構造の側面断面図である。

【図1D】本発明による製造方法により製造された本発明による光電半導体素子の、一製造ステップに対応する構造の側面断面図である。

【図1E】本発明による製造方法により製造された本発明による光電半導体素子の、一製造ステップに対応する構造の側面断面図である。

【図1F】本発明による製造方法により製造された本発明による光電半導体素子の、一製造ステップに対応する構造の側面断面図である。

【図 1 G】本発明による製造方法により製造された本発明による光電半導体素子の、一製造ステップに対応する構造の側面断面図である。

【図 1 H】本発明による製造方法により製造された本発明による光電半導体素子の、一製造ステップに対応する構造の側面断面図である。

【図 2】本発明による光電半導体素子の一実施例の側面断面図である。

【図 3】本発明による光電半導体素子の一実施例の SEM 図である。

【図 4】本発明による光電半導体素子の第一オーミック接触層の上面図である。

【発明を実施するための形態】

【0010】

次に、添付した図面を参照しながら、本発明の好適な実施形態を詳細に説明する。

10

【0011】

図 1 A ないし図 1 H は、本発明による製造方法により製造された本発明による光電半導体素子の、各製造ステップに対応する構造の側面断面図である。図 1 A を参照する。本発明による光電半導体素子の製造方法により、まず、基板 101 を提供する。基板 101 は、成長基板とされ、その上に光電システム 120 を成長又は積載させるために用いられる。前述の成長基板 101 を構成する材料は、Ge、GaAs、InP、GaP、サファイア、SiC、Si、LiAlO₂、ZnO、GaN、AlN のうち一つ又はそれらの組合せを含むが、これに限らない。基板 101 を構成する材料は、Ge、GaAs、InP、GaP、サファイア、SiC、Si、LiAlO₂、ZnO、GaN、AlN、ガラス、ダイヤモンド、CVD ダイヤモンド、ダイヤモンドライクカーボン (DLC) のうち一つ又はそれらの組合せを含む。

20

【0012】

基板 101 には第一ウィンドウ層 111 が形成され、第一ウィンドウ層 111 の材料は、Al、Ga、In、As、P、N からなるグループから選択された少なくとも一つ又はそれらの組み合わせを含み、例えば、GaN 又は AlGaInP の半導体化合物又はその他の代替材料であっても良い。第一ウィンドウ層 111 は、導電薄膜であり、例えば、n 型又は p 型 (Al_xGa_(1-x))_{0.5}In_{0.5}P であり、そのうち、0.5 ≤ x ≤ 0.8 である。第一ウィンドウ層 111 は、相対する二つの表面を有し、そのうち、第一表面は、基板 101 に接触する。

【0013】

30

過渡層 (図示せず) が基板 101 と第一ウィンドウ層 111 との間に選択的に形成される。前述の過渡層は、基板 101 と第一ウィンドウ層 111 との間に介在する緩衝層とされても良い。発光ダイオードの構造では、前述の過渡層は、二つの層の材料の間の格子不整合を減少するためのものである。その一方、前述の過渡層は、単層、多層、二つの種類の材料の結合、又は、二つの別々の構造であっても良く、そのうち、前述の過渡層の材料は、有機金属、無機金属、又は、半導体のうち任意の一つであっても良い。前述の過渡層は、反射層、熱伝導層、電気伝導層、オーミック接触層、抗変形層、応力釈放層、応力調整層、接合層、波長変換層又は固定構造などとされても良い。

【0014】

光電システム 120 は第一ウィンドウ層 111 の第二表面に形成される。光電システム 120 は、少なくとも、第一ウィンドウ層 111 に順に形成される第一導電型の第一層 121、変換ユニット 122、及び、第二導電型の第二層 123 を含む。第一層 121 及び第二層 123 は、二つの単層構造又は二つの多層構造 (多層構造とは、二層以上を指す) であっても良い。第一層 121 及び第二層 123 は、異なる導電型、電気的な特性、極性又はドーパントによる元素を有し、電子又は正孔を提供するためである。第一層 121 及び第二層 123 は、半導体材料の組合せであり、例えば、(Al_xGa_(1-x))_{0.5}In_{0.5}P、ここで、0.5 ≤ x ≤ 0.8 であり、前述の導電型は、n 型又は p 型であっても良い。第一ウィンドウ層 111 及び第一層 121 は、同じ導電型を有し、例えば、同じ n 型の導電型を有する。第一ウィンドウ層 111 のドーパント濃度は、第一層 121 のドーパント濃度より大きく、比較的高い導電率を有する。変換ユニット 122 は、第

40

50

一層 1 2 1 と第二層 1 2 3 との間に形成(堆積)され、変換ユニット 1 2 2 は、光エネルギーと電気エネルギーとの相互変換を行う、或いは、引き起こすことができる。光電システム 1 2 0 は、半導体素子、設備、製品、回路などに応用でき、これにより、光エネルギーと電気エネルギーとの相互変換を行い、或いは、引き起こす。具体的には、光電システム 1 2 0 は、発光ダイオード(LED)、レーザーダイオード(LD)、ソーラー電池、液晶表示器又は有機発光ダイオードのうち一つを含んでも良い。変換ユニット 1 2 2 は、電気エネルギーを光エネルギーに変換し、光電システム 1 2 0 は、発光ダイオード、液晶表示器、又は有機発光ダイオードであっても良い。変換ユニット 1 2 2 は、光エネルギーを電気エネルギーに変換し、光電システム 1 2 0 は、ソーラー電池又は光電ダイオードであっても良い。なお、本明細書における「光電システム」は、各層が半導体材料により構成されるものに限られず、非半導体材料であっても良く、例えば、金属、酸化物、絶縁材料などである。

10

【0015】

発光ダイオードを例とすると、光電システム 1 2 0 の中の一つの層又は複数の層の物理又は化学成分を変更することにより、発する光の波長を調整することができる。常用の材料は、AlGaInP系、AlGaInN系、ZnO系である。変換ユニット 1 2 2 は、シングルヘテロ構造(SH)、ダブルヘテロ構造(DHS)、両面ダブルヘテロ構造(DDH)、多層量子井戸(MWQ)であっても良い。具体的には、変換ユニット 1 2 2 は、複数の阻止層及び量子井戸層が交替にスタックされる多層量子井戸構造を含み、各阻止層は、 $(Al_y Ga_{(1-y)})_{0.5} In_{0.5} P$ を含み、そのうち、 $0.5 < y < 0.8$ であり、また、各量子井戸層は、 $In_{0.5} Ga_{0.5} P$ を含む。また、発する光の波長の調整も、阻止層及び量子井戸層の数、又は、阻止層の成分を変更することにより行われ、例えば、赤色の光の波長は、600~630nmであり、そのyの成分は、約0.7であり、また、琥珀色の光の波長は、580~600nmであり、そのyの成分は、約0.55である。

20

【0016】

第二ウィンドウ層 1 1 2 が光電システム 1 2 0 の第一表面に形成され、その材料は、Al、Ga、In、As、P、Nからの少なくとも一つ又はそれらの組合せを含み、例えば、GaN、AlGaInP又はその他の適切な材料であっても良い。第二ウィンドウ層 1 1 2 は、光電システム 1 2 0 又は第二層 1 2 3 と異なる少なくとも一つの材料を含む。好ましくは、第二ウィンドウ層 1 1 2 は、第二層 1 2 3 と同じ導電型を有し、例えば、p型GaP層である。もう一つの実施例では、第二ウィンドウ層 1 1 2 の側壁及び/又は光電システム 1 2 0 は、直交しなくても良く、例えば、図3に示すような斜角を有しても良い。

30

【0017】

その後、第一オーミック接触層 1 3 0 が第二ウィンドウ 1 1 2 に形成され、第一オーミック接触層 1 3 0 の材質は、導電材料であり、例えば、BeAu又はGeAuの合金層であり、図1Aに示すような第一スタック構造 1 0 を形成し、そのうち、第一オーミック接触層 1 3 0 は、図4に示すように、電極 1 3 1 から境界へ延伸する複数の指状電極 1 3 2 を含む。第一合金化過程の温度が300~500 又はそれ以上であり、第一オーミック接触層 1 3 0 と第二ウィンドウ層 1 1 2 との間のオーミック接触を形成する。なお、前述の合金化過程の詳細は、当業者に良く知られている。

40

【0018】

その後、図1Bに示すように、第一オーミック接触層 1 3 0 及び第二ウィンドウ層 1 1 2 に一時基板 1 0 2 を接合し、該一時基板 1 0 2 の材質は、例えば、ガラスである。また、図1Cに示すように、基板 1 0 1 を除去し、第一ウィンドウ層 1 1 1 の第一表面を露出させる。

【0019】

その後、第二オーミック接触層 1 4 0 が第一ウィンドウ層 1 1 1 の第一表面に形成される。第二オーミック接触層 1 4 0 の材質は、導電材料であり、例えば、図1Dに示すよう

50

に、BeAu又はGeAuの合金層である。そのうち、第二オーミック接触層140は、複数の二次元のドット電極アレーを含み、これらのドット電極アレーは、好ましくは、図1Dに示すように、垂直方向に、第一オーミック接触層130の第一スタック構造10及び指状電極132と重なり合わず、好適な電流分散効果を有する。第二合金化過程の温度が300～500又はそれ以上であり、第二オーミック接触層140と第一ウィンドウ層111の間のオーミック接触を形成する。なお、前述の合金化過程の詳細は、当業者に良く知られている。

【0020】

電子束又はスパッタリングを利用して第二オーミック接触層140を覆う透明導電層141を形成し、そのうち、透明導電層141の材料は、金属酸化物を含み、例えば、ITO、CTO、アンチモン酸化スズ、酸化インジウム亜鉛、酸化亜鉛アルミニウム及び亜鉛スズ酸化物からの少なくとも一つを含み、その厚みは、約0.005 μ m～0.6 μ m、0.005 μ m～0.5 μ m、0.005 μ m～0.4 μ m、0.005 μ m～0.3 μ m、0.005 μ m～0.2 μ m、0.2 μ m～0.5 μ m、0.3 μ m～0.5 μ m、0.5 μ m～0.4 μ m、0.2 μ m～0.4 μ m、又は、0.3 μ m～0.2 μ mである。

【0021】

図1Eに示すように、反射層150が透明導電層141に形成され、その材質は、導電材料であり、金属例えば銀を含む。その後、図1Fのように、金属層160を結合層として利用し、反射層150を保持基板103に接合する。本実施例では、保持基板103は、シリコンを含む。金属層160は、金、錫、鉛、InAu、SnAuからの少なくとも一つ又はそれらの合金を含む。

【0022】

一時基板102を除去し、第一オーミック接触層130及び第二ウィンドウ接触層112を露出させ、リソグラフィーを利用して保持基板103に複数のチップ領域（図示せず）をエッチングで形成する。そのうち、エッチングに用いるエッチング剤は、例えば、ドライエッチングの場合は、弗素（F）又は塩素（Cl）を含み、また、第二ウィンドウ層112をエッチングする速度は、前述のエッチング剤で光電システム120をエッチングする速度より大きく、これにより、光電システム120或いは第二導電型層123の表面に第一エッチングプラットホームS1を形成する。図1Gに示すように、光電システム120及び第二導電型層123の幅は、第二ウィンドウ層112の幅より大きい。第二エッチングプラットホームS2が第一ウィンドウ層111に形成され、第一ウィンドウ層111の底部の幅は、光電システム120或いは第一導電型層121より大きい。

【0023】

続いて、第二ウィンドウ112に対してウェットエッチングを行い、少なくとも第二ウィンドウ層112の露出表面及び側壁に粗化構造を形成し、そのうち、エッチング液は、例えば、フッ化水素酸（HF）、硝酸（HNO₃）及び酢酸を含み、また、第二ウィンドウ層112に対するエッチング速度は、光電システム120に対するエッチング速度より大きく、幅差L1を形成し、L1は、第一エッチングプラットホームS2の幅よりさらに拡大される。第二ウィンドウ層112は、光電システム120よりさらに増大した表面粗化度を有し、そのうち、幅差L1は、1 μ mより大きく及び/又は10 μ mより小さく、図1H又は図3に示すようである。

【0024】

最後に、第一パッド171が第一オーミック接触層130に形成され、第二パッド172が保持基板103に形成される。図2に示すように、鈍化層180が第二ウィンドウ層112及び第一オーミック接触層130を覆い、光電半導体素子を形成する。鈍化層180は、保護層とされ、環境による破壊（例えば、水分又は機械による破壊）から光電半導体素子を保護する。光電半導体素子の走査電子顕微鏡による写真は、図3に示される。

【0025】

本発明の一実施例によれば、第一ウィンドウ層111は、半導体材料、例えば、（Al

10

20

30

40

50

$x \text{Ga} (1-x))_{0.5} \text{In}_{0.5} \text{P}$ (そのうち、 0.5×0.8) を含む。反射層 150 は、金属元素、例えば、銀を含み、第一及び第二の合金化処理過程後に形成され、反射層の金属元素が第一ウィンドウ層 111 に拡散することを防ぐためである。第一ウィンドウ層 111 は、半導体材料を含み、好ましくは、第一層 121 の材料と同じ成分を有する。本発明の他の実施例によれば、そのうち、第一ウィンドウ層 111 の金属元素の濃度は、 $1 \times 10^{19} \text{cm}^{-3}$ より小さい。好ましくは、金属元素の濃度は、 $1 \times 10^{17} \text{cm}^{-3}$ より小さく、 $1 \times 10^{16} \text{cm}^{-3}$ より大きい。反射層 150 の劣化を下げることにより、反射層 150 に、90% より大きい反射率を持たせる。

【0026】

表 1 は、本発明の実施例による光電素子のテストにより得られた光学効率を示し、光電素子は、サイズが小さいチップであり、例えば、サイズが 10mil^2 のものである。20 mA 又は $0.2 \text{mA} / \text{mil}^2$ の駆動電流の下で、光学効率は、70 ルーメン/ワットに達する。光電素子が、サイズが 14mil^2 のチップである場合は、20 mA 又は $0.1 \text{mA} / \text{mil}^2$ の駆動電流の下で、光学効率は、100 ルーメン/ワットに達する。光電素子が、サイズが 28mil^2 のチップである場合は、250 mA 又は $0.32 \text{mA} / \text{mil}^2$ の駆動電流の下で、光学効率は、約 106 ルーメン/ワットに達する。光電素子が、サイズが大きいチップであり、例えば、サイズが 42mil^2 である場合は、350 mA 又は $0.2 \text{mA} / \text{mil}^2$ の駆動電流の下で、光学効率は、約 121 ルーメン/ワットに達する。表 1 によれば、公開されている光学効率により、駆動電流密度が $0.1 \sim 0.32 \text{mA} / \text{mil}^2$ の下で、少なくとも 70 ルーメン/ワットに達し、或いは、少なくとも 100 ルーメン/ワットに達することが分かる。

【0027】

【表 1】

表 1： 本発明による光電素子の光学効率表である。

チップサイズ [mil^2]	操作電流 [mA]	電流密度 [mA / mil^2]	光学効率 [ルーメン/ワット]	光の波長 [nm]
10	20	0.2	~70	~620
14	20	~0.1	~90	~620
28	250	~0.32	~106	~613
42	350	~0.2	~121	~613

本発明の一実施例による光電素子では、第一ウィンドウ層 111 の薄膜のシート抵抗値は、第二ウィンドウ層 112 の薄膜のシート抵抗値より高い。また、第二オーミック接触層 140 と第一オーミック接触層 130 とは、垂直方向に重なり合わない。よって、駆動電流は、第二オーミック接触層 140 の付近に集まることになる。光電半導体素子が発した光線は、第二オーミック接触層 140 の領域に対応し、第一オーミック接触層 130 の領域により阻止されることがないので、電流阻止の機能を有し、横向き電流の拡散に有利である。

【0028】

また、本発明の一実施例によれば、第一ウィンドウ層 111 のドーパント濃度は、第二ウィンドウ層 112 より低く、第一ウィンドウ層 111 のシート抵抗値は、第二ウィンドウ層 112 より低い。本発明の他の実施例によれば、第一ウィンドウ層 111 は、ドーパント濃度が約 $1 \times 10^{17} \sim 5 \times 10^{17} \text{cm}^{-3}$ である n 型ドーパントを含み、第二ウ

ィンドウ層 1 1 2 は、ドーパント濃度が約 $1 \times 10^{18} \sim 5 \times 10^{18} \text{ cm}^{-3}$ である p 型ドーパントを含み、第二ウィンドウ層 1 1 2 のドーパント濃度は、第一ウィンドウ層 1 1 1 より高い。本発明のもう一つの実施例によれば、第一ウィンドウ層 1 1 1 の厚みは、約 $1 \sim 5 \mu\text{m}$ であり、第二ウィンドウ層 1 1 2 の厚みは、 $5 \sim 20 \mu\text{m}$ であり、第一ウィンドウ層 1 1 1 の厚みは、第二ウィンドウ層 1 1 2 より小さい。

【0029】

本発明の他の実施例によれば、第二ウィンドウ層 1 1 2 の側壁の表面には粗化構造を有するので、光は、横向きに取り出されることができる。前述のチップ領域は、矩形の形状であっても良く、これにより、より高い発光効率を有することができる。前述の矩形の長さとの幅の比は、 $1.5 : 1 \sim 10 : 1$ である。

10

【0030】

以上、本発明の好ましい実施形態を説明したが、本発明はこの実施形態に限定されず、本発明の趣旨を離脱しない限り、本発明に対するあらゆる変更は本発明の範囲に属する。

【符号の説明】

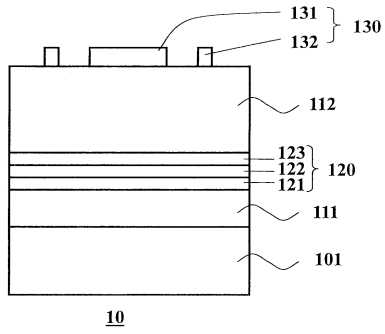
【0031】

- 1 0 第一スタック構造
- 1 0 1 基板
- 1 0 2 保持基板
- 1 0 3 保持基板
- 1 1 1 第一ウィンドウ層
- 1 1 2 第二ウィンドウ層
- 1 2 0 光電システム
- 1 2 1 第一層
- 1 2 2 変換ユニット
- 1 2 3 第二層
- 1 3 0 第一オーミック接触層
- 1 3 1 電極
- 1 3 2 指状電極
- 1 4 0 第二オーミック接触層
- 1 4 1 透明導電層
- 1 5 0 反射層
- 1 6 0 金属層
- 1 7 1 第一パッド
- 1 7 2 第二パッド
- 1 8 0 鈍化層
- S 1 第一エッチングプラットフォーム
- S 2 第二エッチングプラットフォーム
- L 1 幅差

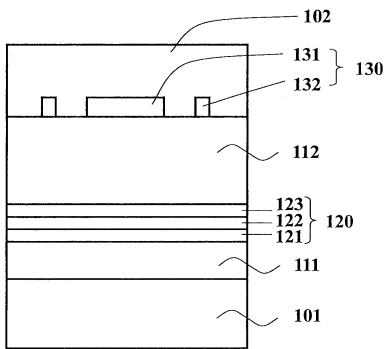
20

30

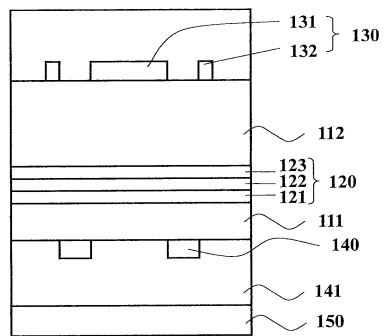
【図 1 A】



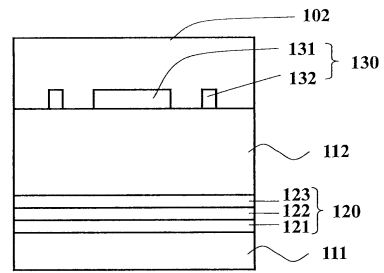
【図 1 B】



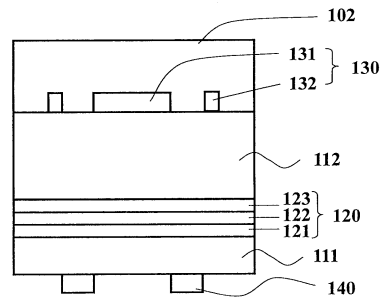
【図 1 E】



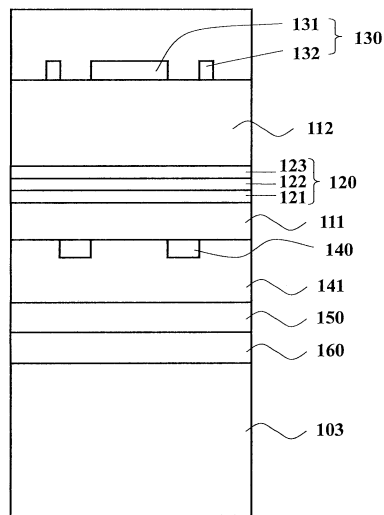
【図 1 C】



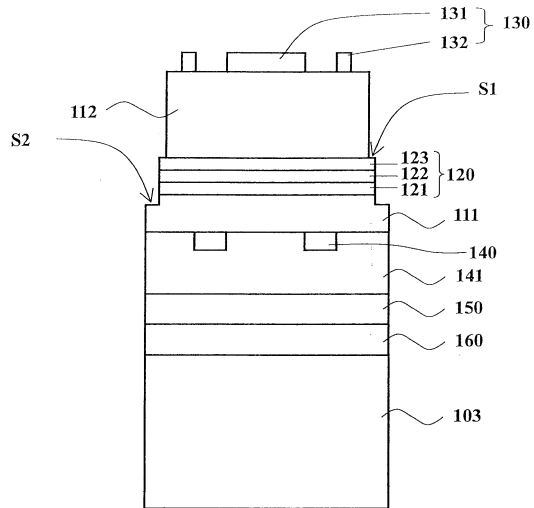
【図 1 D】



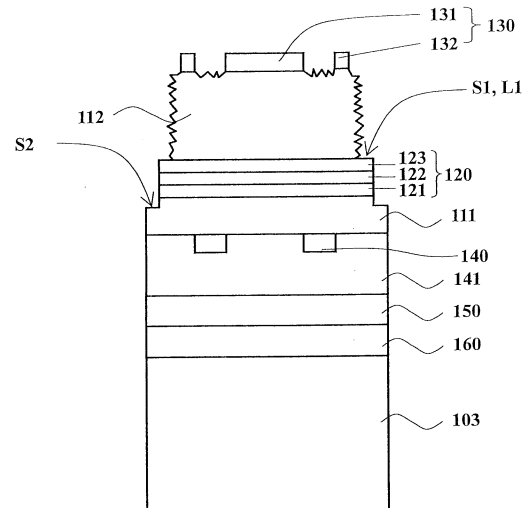
【図 1 F】



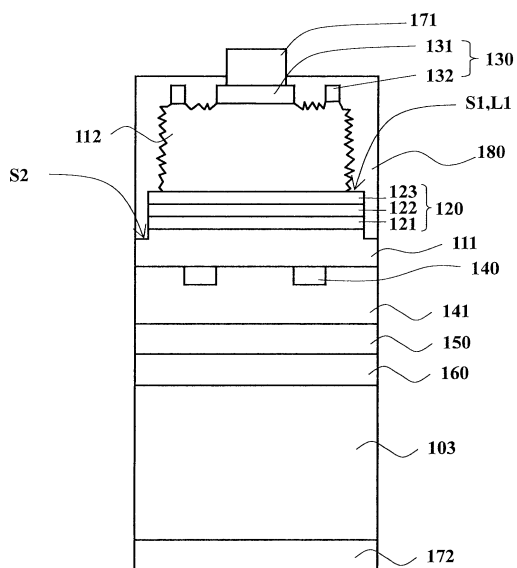
【図 1 G】



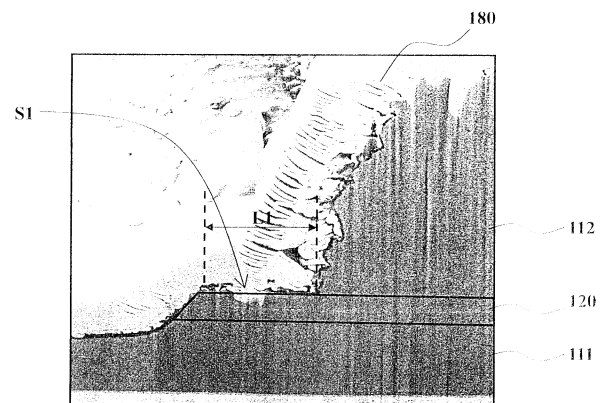
【図 1 H】



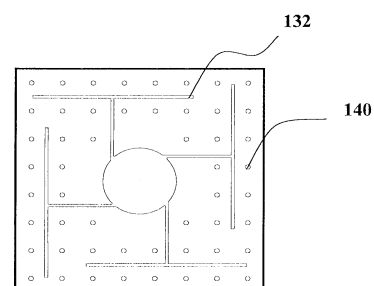
【図 2】



【図 3】



【図 4】



フロントページの続き

- (72)発明者 チア - リアン, シュウ
台湾 シンチュ・３００ サイエンス - ベースド・インダストリアル・パーク リ - シン・５ス・
ロード ５
- (72)発明者 ツウ チエ, シュウ
台湾 シンチュ・３００ サイエンス - ベースド・インダストリアル・パーク リ - シン・５ス・
ロード ５
- (72)発明者 チュン - イー, ウ
台湾 シンチュ・３００ サイエンス - ベースド・インダストリアル・パーク リ - シン・５ス・
ロード ５
- (72)発明者 チェン フ, ファン
台湾 シンチュ・３００ サイエンス - ベースド・インダストリアル・パーク リ - シン・５ス・
ロード ５

審査官 金高 敏康

- (56)参考文献 特開２００８ - ００４５８７ (ＪＰ, Ａ)
特開２００６ - ３３９２９４ (ＪＰ, Ａ)
特開２００８ - １６６６７８ (ＪＰ, Ａ)
米国特許第０８２０７５５０ (ＵＳ, Ｂ１)
特開２００４ - ０４７７６０ (ＪＰ, Ａ)

- (58)調査した分野(Int.Cl., ＤＢ名)
H 0 1 L 3 3 / 0 0 - 3 3 / 6 4