

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2008-153354
(P2008-153354A)

(43) 公開日 平成20年7月3日(2008.7.3)

(51) Int.Cl.	F 1	テーマコード (参考)
HO1L 29/786 (2006.01)	HO1L 29/78	618B 5F11O
HO1L 21/336 (2006.01)	HO1L 29/78	618A
HO1L 51/05 (2006.01)	HO1L 29/78	627C
HO1L 51/40 (2006.01)	HO1L 29/28	100A
	HO1L 29/28	310K

審査請求 未請求 請求項の数 9 O.L. (全 8 頁)

(21) 出願番号	特願2006-338380 (P2006-338380)	(71) 出願人	000002185 ソニー株式会社 東京都港区港南1丁目7番1号
(22) 出願日	平成18年12月15日 (2006.12.15)	(74) 代理人	100086298 弁理士 船橋 國則
		(72) 発明者	平井 暢一 東京都品川区北品川6丁目7番35号 ソ ニー株式会社内
		F ターム (参考)	5F110 AA06 AA30 BB01 CC03 DD01 DD02 EE06 EE42 FF01 FF27 GG05 GG42 HK02 HK21 QQ01 QQ14

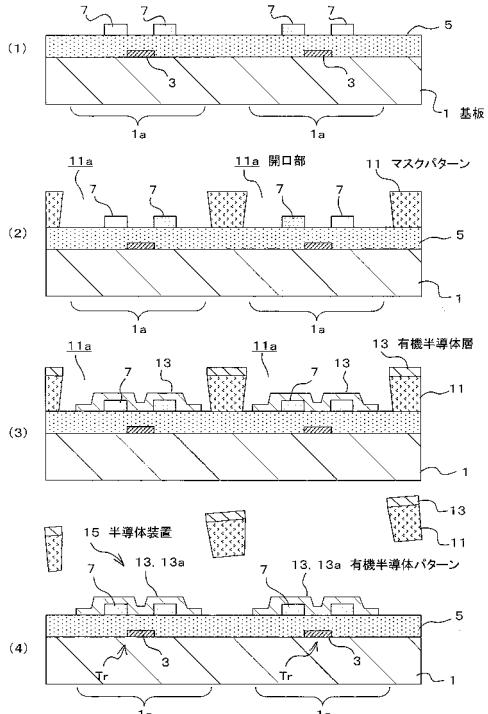
(54) 【発明の名称】有機半導体パターンの形成方法および半導体装置の製造方法

(57) 【要約】

【課題】有機半導体層にダメージを与えることなく微細なパターン形成が可能な有機半導体パターンの形成方法を提供する。

【解決手段】基板1上にマスクパターン11を形成する。次に、マスクパターン11上からの成膜により基板1上に有機半導体層13を形成する。その後、マスクパターン11を基板1上から剥がし取ることにより、マスクパターン11上の有機半導体層13部分を除去し、マスクパターン11の開口部11aにおいて基板1上に直接成膜された有機半導体層13部分のみを有機半導体パターン13aとして残す。

【選択図】図1



【特許請求の範囲】

【請求項 1】

基板上にマスクパターンを形成する工程と、
前記マスクパターンが形成された前記基板上に有機半導体層を形成する工程と、
前記マスクパターンを前記基板上から剥がし取ることにより、当該マスクパターン上の前記有機半導体層部分をリフトオフ除去し、当該マスクパターンの開口部において当該基板上に直接成膜された前記有機半導体層部分のみを有機半導体パターンとして残す工程とを行う

ことを特徴とする有機半導体パターンの形成方法。

【請求項 2】

請求項 1 記載の有機半導体パターンの形成方法において、
前記マスクパターンは、感光性樹脂を用いたリソグラフィー法によって形成する
ことを特徴とする有機半導体パターンの形成方法。

10

【請求項 3】

請求項 1 記載の有機半導体パターンの形成方法において、
前記マスクパターンは、印刷法によって形成する
ことを特徴とする有機半導体パターンの形成方法。

【請求項 4】

請求項 1 記載の有機半導体パターンの形成方法において、
前記マスクパターンは、ディウェッティング法によって形成する
ことを特徴とする有機半導体パターンの形成方法。

20

【請求項 5】

請求項 1 記載の有機半導体パターンの形成方法において、
前記マスクパターンを基板上から剥がし取る前に、当該マスクパターンに対して光照射を行うことによって当該マスクパターンと基板との密着性を弱める工程を行う
ことを特徴とする有機半導体パターンの形成方法。

【請求項 6】

請求項 1 記載の有機半導体パターンの形成方法において、
前記マスクパターンは、側壁が逆テープ形状に形成される
ことを特徴とする有機半導体パターンの形成方法。

30

【請求項 7】

請求項 1 記載の有機半導体パターンの形成方法において、
前記有機半導体層は、前記マスクパターンよりも薄膜で形成される
ことを特徴とする有機半導体パターンの形成方法。

【請求項 8】

請求項 1 記載の有機半導体パターンの形成方法において、
前記マスクパターンは、前記基板上で連続したパターンとして形成される
ことを特徴とする有機半導体パターンの形成方法。

【請求項 9】

有機半導体パターンを用いて構成された半導体装置の製造方法であって、
基板上にマスクパターンを形成する工程と、
前記マスクパターンが形成された前記基板上に有機半導体層を形成する工程と、
前記マスクパターンを前記基板上から剥がし取ることにより、当該マスクパターン上の前記有機半導体層部分をリフトオフ除去し、当該マスクパターンの開口部において当該基板上に直接成膜された前記有機半導体層部分のみを有機半導体パターンとして残す工程とを行う
ことを特徴とする半導体装置の製造方法。

40

【発明の詳細な説明】

【技術分野】

【0001】

50

本発明は有機半導体パターンの形成方法および半導体装置の製造方法に関し、特に有機半導体材料を劣化させることなくパターン形成する方法およびこの形成方法を適用した半導体装置の製造方法に関する。

【背景技術】

【0002】

薄膜トランジスタ (thin film transistor) は、電子回路、特にアクティブマトリックス型のフラットパネルディスプレイにおける画素トランジスタとして広く用いられている。

【0003】

現在、大部分の薄膜トランジスタは、半導体層（活性層）としてアモルファスシリコンまたは多結晶シリコンを用いる Si 系無機半導体トランジスタである。これらの製造には、高温での熱処理が必要であることから、基板に耐熱性が要求される。

【0004】

これに対して、有機半導体を利用した有機薄膜トランジスタは、活性層となる半導体薄膜を低温での塗布成膜や蒸着成膜によって行うことが可能であり、低コスト化に有利であると共に、プラスチック等の耐熱性はないがフレキシブルな基板上への形成も可能である。

【0005】

ここで、有機半導体を利用した薄膜トランジスタの製造工程として、以下の手順が例示される。先ず、基板上にゲート電極を形成した後、このゲート電極を覆う状態でゲート絶縁膜を形成する。次に、ゲート絶縁膜上にソース／ドレイン電極を形成し、これらを覆う状態で有機半導体パターンを形成する。有機半導体パターンの形成は、例えば第1例としてメタルマスク上からの蒸着成膜によって行われる。

【0006】

また、有機半導体パターン形成の第2例としては、下地にレジストパターンを形成し、この上部に有機半導体層を成膜した後、レジスト剥離液を用いたエッチングによってレジストパターンと共にその上部の有機半導体層部分を選択的にリフトオフ除去する方法がある。またさらに第3例としては、有機半導体層を成膜した後にレジストパターンを形成し、これをマスクにして当該有機半導体層をパターンエッチングする方法がある。さらに第4の例としては、有機半導体層上に有機半導体層の特性を変化される能力を有する破壊剤をパターン形成し、破壊剤下部の有機半導体層部分の導電性を劣化させて絶縁体とする方法が提案されている（以上、下記特許文献1, 2 参照）。

【0007】

【特許文献1】特開2000-268640号公報

【特許文献2】特表2003-508924号公報

【発明の開示】

【発明が解決しようとする課題】

【0008】

しかしながら上述した有機半導体パターンの形成方法には、それぞれ次のような問題があった。すなわち、第1例として述べたメタルマスクを用いた方法では、パターンの精細度に限界があり、また大面積の基板上に位置精度良好にパターン形成を行うにことも困難である。

【0009】

さらに第2例および第3例では、レジストパターンの除去に用いるレジスト剥離液が、有機半導体層にもダメージを与えるため、有機半導体層中のリーク電流の増加や移動度の低下や閾値のシフトが生じてしまう問題があった。特に第3例において、レジストパターンをマスクに用いて有機半導体層をドライエッチングする場合には、有機半導体層にプラズマダメージが入り、上述した問題が発生しやすい。また第4例では、有機半導体層に対して破壊剤の影響を及ぼす部分を制御することが困難であり、微細なパターンを高精度に形成することが困難である。

10

20

30

40

50

【0010】

そこで本発明は、有機半導体層にダメージを与えることなく微細なパターン形成が可能な有機半導体パターンの形成方法を提供すること、さらにはこれにより有機半導体パターンを用いた半導体装置における特性の向上を図ることを目的とする。

【課題を解決するための手段】**【0011】**

このような目的を達成するための本発明の有機半導体パターンの形成方法は、次のような手順で行うことを特徴としている。先ず、基板上にマスクパターンを形成する。次に、マスクパターンが形成された基板上に有機半導体層を形成する。その後、マスクパターンを基板上から剥がし取ることにより、当該マスクパターン上の有機半導体層部分を選択的にリフトオフ除去し、当該マスクパターンの開口部において当該基板上に直接成膜された有機半導体層部分のみを有機半導体パターンとして残す。

10

【0012】

また本発明の半導体装置の製造方法は、有機半導体パターンを用いて構成された半導体装置の製造において、上記形成方法を適用して有機半導体パターン形成することを特徴としている。

【0013】

このような形成方法では、基板上からマスクパターンを剥がし取る構成であるため、有機半導体層に対して化学的な影響（ダメージ）を加えることなく、マスクパターン上の有機半導体層のみを選択的にリフトオフ除去できる。これにより、基板上には、成膜時の物性が維持された劣化のない有機半導体層部分からなる有機半導体パターンが形成される。また、基板の上方に直接形成したマスクパターンの剥がし取りによるリフトオフによって有機半導体パターンが形成されるため、メタルマスク上から有機半導体層の成膜したパターンと比較して、パターンの微細化に有利である。

20

【発明の効果】**【0014】**

以上説明したように本発明によれば、成膜時の物性が維持された劣化のない有機半導体層部分からなる微細な有機半導体パターンを形成することが可能になる。この結果、この有機半導体パターンを用いた半導体装置において、リーク電流の増加や移動度の低下や閾値のシフトなどが抑えられ、装置特性の向上を図ることが可能である。

30

【発明を実施するための最良の形態】**【0015】**

以下、本発明を、ボトムゲート・ボトムコンタクト型の薄膜トランジスタの製造に適用した実施の形態を図面に基づいて説明する。

【0016】

先ず、図1(1)に示すように、基板1を用意する。この基板1は、ポリエチレンテレフタレート(PET)、ポリエーテルスルファン(PES)、ポリエチレンナフタレート(PEN)等のプラスチック基板等からなるか、またはプラスチック基板やガラス基板上に樹脂材料からなるバッファ層を設けた基板であっても良い。

40

【0017】

そして、この基板1上に、基板1に設定された各素子領域1aを横切る状態でゲート電極3をパターン形成する。このようなゲート電極3のパターン形成は、インクジェット法、マイクロコンタクト法、またはスクリーン印刷法等の印刷法や、フォトリソグライ法を適用して行われる。

【0018】

例えば、より微細なゲート電極3を高精度に形成するためには、リソグライ法を適用したパターン形成を行うことが好ましい。この場合、成膜した電極材料層をリソグラフィー法によって形成したレジストパターンをマスクに用いてパターンエッチングする。ここでは例えば、金(Au)とクロム(Cr)の合金層を、レジストパターンをマスクに用いてエッチングすることにより、Au/Crゲート電極3を50nmの膜厚で形成するこ

50

ととする。

【0019】

以上その他にも、リソグラフィー法によって形成したレジストパターンを覆う状態で電極材料層を成膜した後、レジストパターンを除去することにより上部の電極材料層部分をリフトオフ除去してゲート電極3を形成しても良い。尚、工程の簡略化を図るには、電極材料層の成膜は、塗布によって行なうことが好ましい。

【0020】

また、さらに工程の簡略化を図るには、印刷法によってゲート電極3を形成することが好ましい。この場合、例えば導電性材料を含有するペースト状または液状の塗布系材料を用いた印刷法により、塗布系材料をパターン印刷した後、これを固化させることにより、ゲート電極3を形成する。

【0021】

次に、ゲート電極3がパターン形成された基板1上にゲート絶縁膜5を形成する。ここでは、スピンドルコート法、スリットコート法などにより、ポリ4ビニルフェノールからなるゲート絶縁膜5を500nmの膜厚で塗布成膜することとする。

【0022】

次に、ゲート絶縁膜5上のゲート電極3を挟む位置に、ソース／ドレイン電極7をパターン形成する。ソース／ドレイン電極7のパターン形成は、ゲート電極3と同様に行って良い。ここでは例えば、金(Au)とプラチナ(Pt)の積層膜を、レジストパターンをマスクに用いてエッチングすることにより、Au/Ptソース／ドレイン電極7を150nmの膜厚で形成することとする。

【0023】

以上までは、特に限定された工程で行われる必要はなく、例えば従来と同様の手法またはその他の手法の中から適宜選択した手法を適用して行って良く、次の工程からが本発明に特徴的な工程となる。

【0024】

先ず、図1(2)に示すように、ソース／ドレイン電極7までが形成された基板1上に、マスクパターン11を形成する。このマスクパターン11は、素子領域1aを露出する開口部11aを備えている。

【0025】

また、マスクパターン11は、基板1の表面を覆う下地材料層(ここではゲート絶縁膜5およびソース／ドレイン電極)に対して、ある程度の密着性を有しながらも、下地材料層の構造を破壊することなく剥がし取ることが可能な材料で構成されることとする。このため、ここではゲート電極5-ソース／ドレイン電極7間の密着性よりも、ゲート電極5-マスクパターン11間の密着性およびソース／ドレイン電極7-マスクパターン11間の密着性が低くなるように、マスクパターン11の構成材料を選択することが重要である。尚、ソース／ドレイン電極7は、素子領域1aだけではなく、素子領域1aの外側領域にも配線されていることとする。

【0026】

例えば、基板1上を覆うゲート絶縁膜5がポリ4ビニルフェノールからなり、ゲート絶縁膜5上のソース／ドレイン電極7がAu/Pt積層膜からなる場合には、マスクパターン11を構成する材料の一例としてポリビニルアルコールが選択される。

【0027】

また図2の平面図にも示すように、マスクパターン11の形状は、基板1の各素子領域1aを露出させる複数の開口部11aを備えていると共に、基板1の上方において連続した形状を備えていることが好ましい。これにより、以降の工程において基板1上からマスクパターン11を剥がし取る場合の作業が容易になり、かつマスクパターン11の剥がし残しが防止される。このような観点からすれば、マスクパターン11の平面形状は、複数枚に分割されていても良いが、基板1上の中間に島状部分が形成されることが無い形状であることが好ましい。ただし、図2に示すように、マスクパターン11の形状は、基板1

10

20

30

40

50

上において1枚の連続した形状であれば、剥がし取りの作業が最も容易である。また、マスクパターン11を剥がし取る場合に、マスクパターン11が干切ることない程度の膜厚であることも重要である。

【0028】

以上のようなマスクパターン11の形成は、例えばリソグラフィー法を適用して行われる。この場合、ソース／ドレイン電極7までが形成された基板1の上方に感光性樹脂を塗布成膜し、この塗布膜に対してパターン露光および現像処理を行うことにより、上記形状のマスクパターン11が得られる。この際、感光性樹脂として感光性ポリビニルアルコールを用いることで、ポリビニルアルコールからなるマスクパターン11が得られる。

【0029】

また、他のマスクパターン形成方法として、スクリーン印刷、グラビア印刷、フレキソ印刷、インクジェット印刷などの印刷法を適用しても良い。この場合、樹脂は感光性ではなくても上記形状の印刷パターンを形成することによりマスクパターン11が得られる。

【0030】

さらに他のマスクパターン形成方法としては、ディウェッティング(dewetting)法を適用することができる。この方法を行う場合には、先ず何らかの方法(例えばリソグラフィー法)により、開口となる部分に撥水レジストからなるマスクを形成する。次に、この上部に撥水レジスト部ではじかれる樹脂を塗布する。これにより、撥水レジスト部を開口部としてその他の部分に自己整合的に樹脂が塗布されたマスクパターン11が形成される。マスクパターン11が形成された後には、酸素プラズマ処理により撥水レジストを除去すれば良い。これにより、印刷法と比較して微細なマスクパターンを形成することができる。また撥水レジストのパターンをリソグラフィー法以外で形成すれば、感光性を持たない樹脂によってマスクパターン11を形成することができる。

【0031】

尚、このマスクパターン11は、開口部11aの側壁が略垂直であって良いが、逆テープで構成されていることがさらに好ましい。このような側壁逆テープ形状の開口部11aを備えたマスクパターン11は、例えばネガ型の感光性樹脂を用いたリソグラフィーで、感光性樹脂層の深さ方向における露光量の変化に追従して樹脂の架橋を減少させることで形成されるが、これに限定されることはない。

【0032】

次に、図1(3)に示すように、マスクパターン11が形成された基板1の上方に、有機半導体層13を成膜する。有機半導体層13の成膜は、蒸着成膜、またはインクジェット法やディスペンス法や回転塗布法などの塗布成膜によって行われる。例えばペンタセンからなる有機半導体層13の成膜であれば、蒸着成膜によって100nm程度の膜厚の有機半導体層13が成膜されることとする。

【0033】

尚、ここで成膜する有機半導体層13は、マスクパターン11上分部と開口部11a内部分とで分断される程度に、マスクパターン11の膜厚に対して充分に薄膜であることが好ましい。

【0034】

次に、ここでの図示は省略したが、必要に応じて光照射を行うことにより、マスクパターン11と下地層(ここではゲート絶縁膜5およびソース／ドレイン電極7)との密着性を弱める工程を行っても良い。

【0035】

以上の後、図1(4)に示すように、基板1上からマスクパターン11を剥がし取る。この場合、図3の平面図にも示すように、先ず、マスクパターン11の端縁をめくり上げ、めくり上げた部分から徐々にマスクパターン11を基板1に対して引き剥がし、基板1上からマスクパターン11を物理的に除去する。

【0036】

これにより、マスクパターン11上に成膜された有機半導体層13部分が、マスクパ

10

20

30

40

50

ーン 11と共に基板 1 上から物理的にリフトオフ除去される。一方、マスクパターン 11 の開口部 11a 内に成膜された有機半導体層 13 部分は基板 1 上に残り、この残された部分を有機半導体パターン 13a として基板 1 の素子領域 1a 上にパターン形成する。

【0037】

マスクパターン 11 が複数枚に分割形成されている場合には、全てまたは必要部分のマスクパターン 11 を基板 1 上から引き剥がす。

【0038】

以上により、基板 1 の各素子領域 1a 上には、ゲート電極 3 と、これを覆うゲート絶縁膜 5 と、ゲート絶縁膜 5 上のゲート電極 3 を挟む位置に設けられたソース / ドレイン電極 7 と、ソース / ドレイン電極 7 を覆う有機半導体パターン 13a とからなる、ボトムゲート・ボトムコンタクト型の薄膜トランジスタ Tr が形成される。そして、基板 1 上にこのような構成の薄膜トランジスタ Tr を配列してなる半導体装置 15 が得られる。

10

【0039】

以上説明した製造方法によれば、図 1(4) および図 3 を用いて説明したように、基板 1 上からマスクパターン 11 を剥がし取る構成であるため、有機半導体層 13 に対して化学的な影響 (ダメージ) を加えることなく、マスクパターン 11 上に有機半導体層 13 分部のみを選択的にリフトオフ除去することができる。これにより、基板 1 上には、成膜時の物性が維持された劣化のない有機半導体層 13 部分からなる有機半導体パターン 13a を形成することが可能である。

20

【0040】

また、基板 1 の上方に直接形成したマスクパターン 11 の剥がし取りによるリフトオフによって有機半導体パターン 13a が形成されるため、メタルマスク上からの成膜によって形成したパターンと比較して、パターンの微細化に有利であり、10 μm よりも精細なピッチで有機半導体パターンを得ることが可能である。特に、マスクパターン 11 の形成をリソグラフィー法によって行った場合には、リソグラフィー法における解像限界の近くまで有機半導体パターン 14a を微細化できる。上述した実施形態の手順では、5 μm のライン & スペースで有機半導体パターン 13a を形成できることが確認されており、パターン幅 1 μm 程度までの微細化が可能である。また、マスクパターン 11 の形成を、印刷法によって行うことで、有機半導体パターン 13a 形成におけるスループットの向上を図ることができる。

30

【0041】

この結果、有機半導体パターン 13a を用いた半導体装置 (薄膜トランジスタ Tr) において、リーコ電流の増加や移動度の低下や閾値のシフトなどが抑えられ、素子特性の向上が図られ、この薄膜トランジスタ Tr を用いて構成される半導体装置の装置性能の向上を図ることが可能になる。

【0042】

尚、上述した実施形態においては、ボトムゲート・ボトムコンタクト型の薄膜トランジスタ Tr を備えた半導体装置の製造に本発明を適用した構成を説明した。しかしながら、本発明は、有機半導体パターンの形成方法に特徴があることからすれば、有機半導体パターンを有する半導体装置の製造方法に広く適用可能であり、同様の効果を得ることができる。

40

【0043】

このような例として、例えば、ボトムゲート・ボトムコンタクト型以外の薄膜トランジスタ、すなわちボトムゲート・トップコンタクト型、トップゲート・ボトムコンタクト型、さらにはトップゲート・トップコンタクト型の薄膜トランジスタを複数設けてなる半導体装置の製造にも適用可能である。また、薄膜トランジスタ以外であれば、例えば有機電界発光素子における有機発光層などの有機半導体パターン形成に、上述した有機半導体パターンの形成方法を適用しても良い。そして、この有機電界発光素子を配列した表示装置としての半導体装置の製造方法に、本発明を適用することも可能である。

【図面の簡単な説明】

50

【0044】

【図1】実施形態の製造方法を説明する断面工程図である。

【図2】マスクパターンの形状を説明する平面図である。

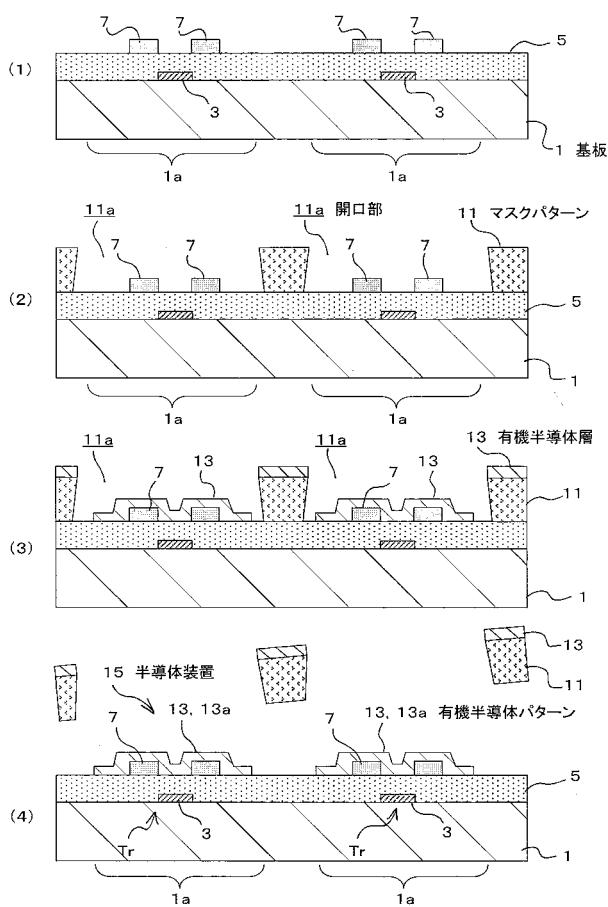
【図3】マスクパターンを剥がし取る工程を示す平面図である。

【符号の説明】

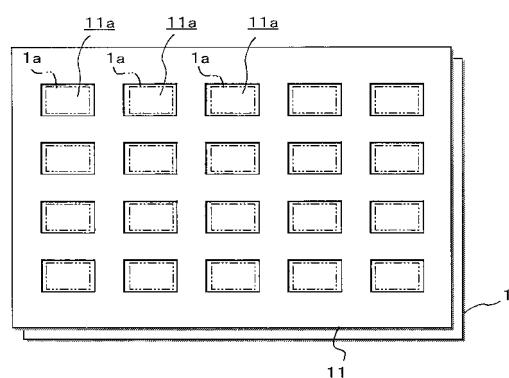
【0045】

1・基板、11…マスクパターン、11a…開口部、13…有機半導体層、13a…有機半導体パターン、15…半導体装置

【図1】



【図2】



【図3】

