(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2007년09월05일
(11) 등록번호 10-0755196
(24) 등록일자 2007년08월29일

(51) Int. Cl.
H01L 21/00(2006.01)
(21) 출원번호 10-2005-7018160
(22) 출원일자 2005년09월27일
심사청구일자 2005년09월27일
번역문제출일자 2005년09월27일
(65) 공개번호 10-2006-0002875
공개일자 2006년01월09일
(86) 국제출원번호 PCT/US2004/006847
국제출원일자 2004년03월05일
(87) 국제공개번호 WO 2004/095545
국제공개일자 2004년11월04일
(30) 우선권주장
10/402,915 2003년03월28일 미국(US)
(56) 선행기술조사문헌
JP61213374 A
전체 청구항 수 : 총 25 항

(73) 특허권자
생-고뱅 세라믹스 앤드 플라스틱스, 인코포레이티드
미국 매사추세츠 01615-0008, 우스터 박스 넘버 15008 뉴 본드 스트리트 1
(72) 발명자
벅클리 리차드 에프.
미국 메사추세츠 01545 쉬로우즈베리 콤스톡 드라이브 8
하얼리 앤드류 지.
미국 메사추세츠 01590 슈톤 맨초그 로드 34
창 한 씨.
타이완 300 타이완 신-주 시티 3번지 리-신 로드 II씨알디 13층 사이언스-베이스드 인더스트리얼 파크
(74) 대리인
장훈

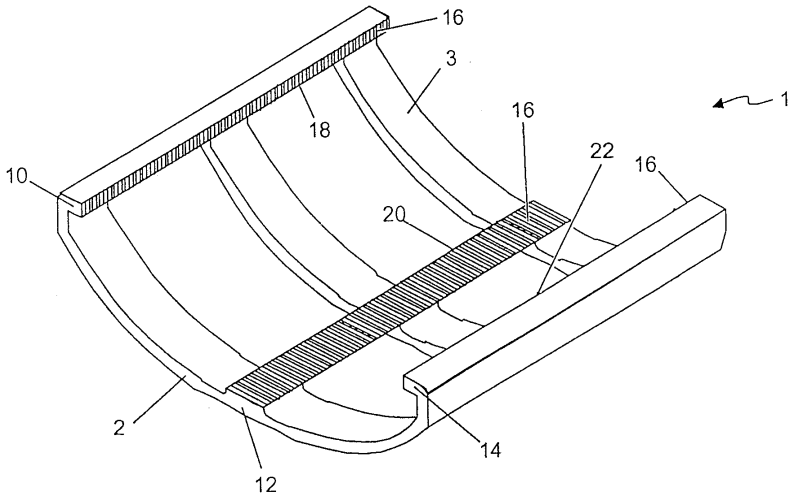
심사관 : 백양규

(54) 개선된 처리 특성을 갖는 웨이퍼 캐리어

(57) 요 약

크래들 내에 제공된 복수의 슬롯을 포함하는 복수의 웨이퍼를 지지하기 위한 웨이퍼 캐리어로서, 크래들은 실리콘 카바이드로 형성되고 실리콘 카바이드를 덮는 산화물층을 갖는다.

대표도 - 도1



특허청구의 범위

청구항 1

복수의 웨이퍼를 지지하기 위한 웨이퍼 캐리어로서, 상기 웨이퍼는 두께 t_w 및 양의(positive) 반경 r_w 을 갖고, 상기 웨이퍼 캐리어는 웨이퍼의 어레이를 지지하기 위한 복수의 슬롯을 포함하고, 각각의 슬롯의 적어도 일부는 슬롯 폭 w_s 및 양의 곡률 반경 r_s 을 갖고, w_s는 약 $1.30t_w$ 이상이고 r_s는 약 $1.15r_w$ 이상인, 웨이퍼 캐리어.

청구항 2

제 1 항에 있어서, 상기 웨이퍼 캐리어는 실리콘 카바이드를 포함하고 상기 실리콘 카바이드를 덮는 산화물층을 갖는, 웨이퍼 캐리어.

청구항 3

제 2 항에 있어서, 상기 웨이퍼 캐리어는 실리콘 함침 실리콘 카바이드를 포함하는, 웨이퍼 캐리어.

청구항 4

제 2 항에 있어서, 상기 웨이퍼 캐리어는 변환된 실리콘 카바이드를 포함하는, 웨이퍼 캐리어.

청구항 5

제 2 항에 있어서, 상기 웨이퍼 캐리어는 자립식(free-standing) CVD SiC를 포함하는, 웨이퍼 캐리어.

청구항 6

제 2 항에 있어서, 상기 산화물층은 실리콘 산화물을 포함하는, 웨이퍼 캐리어.

청구항 7

제 6 항에 있어서, 상기 실리콘 산화물은 약 0.5 미크론 이상의 두께를 갖는, 웨이퍼 캐리어.

청구항 8

제 6 항에 있어서, 상기 실리콘 산화물은 약 0.75 미크론 이상의 두께를 갖는, 웨이퍼 캐리어.

청구항 9

제 6 항에 있어서, 상기 실리콘 산화물은 약 1.0 미크론 이상의 두께를 갖는, 웨이퍼 캐리어.

청구항 10

제 6 항에 있어서, 상기 실리콘 산화물은 약 1.5 미크론 이상의 두께를 갖는, 웨이퍼 캐리어.

청구항 11

삭제

청구항 12

삭제

청구항 13

제 1 항에 있어서, 상기 웨이퍼 캐리어는 일반적으로 직립의 수직 자세로 배향된 웨이퍼를 지지하기 위한 수평 웨이퍼 캐리어인, 웨이퍼 캐리어.

청구항 14

제 1 항에 있어서, 상기 슬롯은 선형 어레이로 배열되고 일정 피치로 서로로부터 이격되는, 웨이퍼 캐리어.

청구항 15

제 2 항에 있어서, 상기 웨이퍼 캐리어는 재결정화 실리콘 카바이드를 포함하는, 웨이퍼 캐리어.

청구항 16

제 1 항에 있어서, W_s는 약 $1.35t_w$ 이상인, 웨이퍼 캐리어.

청구항 17

제 1 항에 있어서, W_s는 약 $1.35t_w$ 내지 약 $1.50t_w$의 범위인, 웨이퍼 캐리어.

청구항 18

제 1 항에 있어서, 상기 웨이퍼 캐리어는 적어도 제 1, 제 2 및 제 3 지지 부재를 포함하고, 상기 지지 부재 각각은 웨이퍼를 지지하고 접촉하도록 제공되고, 각각의 슬롯은 상기 제 1, 제 2 및 제 3 지지 부재를 따라 각각 연장하는 제1, 제2 및 제3 슬롯 세그먼트를 갖는, 웨이퍼 캐리어.

청구항 19

제 18 항에 있어서, 상기 제 1, 제 2 및 제 3 슬롯 세그먼트는 웨이퍼의 반경에 동일한 반경을 갖는 원호를 따라 위치되고, 상기 제 1, 제 2 및 제 3 지지 부재는 상기 제 2 지지 부재가 상기 제 1 및 제 3 지지 부재 사이에 원주방향으로 위치되도록 원호를 따라 순차적으로 위치되는, 웨이퍼 캐리어.

청구항 20

제 19 항에 있어서, 슬롯 폭 W_s를 갖는 각각의 슬롯의 상기 부분은 상기 제2 슬롯 세그먼트의 적어도 일부를 포함하는, 웨이퍼 캐리어.

청구항 21

제 19 항에 있어서, 상기 제 1, 제 2 및 제 3 슬롯 세그먼트는 180° 이하인 상기 원호를 따라 이격되는, 웨이퍼 캐리어.

청구항 22

제 19 항에 있어서, 상기 제 1, 제 2 및 제 3 슬롯 세그먼트는 150° 이하인 상기 원호를 따라 이격되는, 웨이퍼 캐리어.

청구항 23

삭제

청구항 24

제 1 항에 있어서, r_s는 약 $1.25r_w$ 이상인, 웨이퍼 캐리어.

청구항 25

제 1 항에 있어서, r_s는 약 $1.35r_w$ 이상인, 웨이퍼 캐리어.

청구항 26

제 1 항에 있어서, r_s는 약 $1.50r_w$ 이상인, 웨이퍼 캐리어.

청구항 27

삭제

청구항 28

삭제

청구항 29

삭제

청구항 30

삭제

청구항 31

삭제

청구항 32

복수의 웨이퍼를 처리하기 위한 방법에 있어서,

웨이퍼 캐리어에 복수의 웨이퍼를 적재하는 단계와,

상기 웨이퍼에 처리 작업을 가하는 단계를 포함하고,

상기 웨이퍼는 양의 반경 r_w 및 두께 t_w를 갖고, 상기 웨이퍼 캐리어는 복수의 웨이퍼를 지지하기 위한 복수의 슬롯을 포함하고, 각각의 슬롯의 적어도 일부는 양의 곡률 반경 r_s 및 슬롯 폭 w_s를 갖고, r_s는 약 $1.15r_w$ 이상이고 w_s는 약 $1.30t_w$ 이상인, 복수의 웨이퍼 처리 방법.

청구항 33

제 32 항에 있어서, 상기 처리 작업은 웨이퍼를 산화하기 위해 산화 환경에 웨이퍼를 노출시키는 것을 포함하는, 복수의 웨이퍼 처리 방법.

청구항 34

삭제

명 세 서

기 술 분 야

<1> 본 발명은 일반적으로 로 설비(kiln furniture)에 관한 것이고, 더 구체적으로는 고온 처리 작업으로의 노출과 같은 처리를 경험하는 웨이퍼를 지지하기 위한 웨이퍼 캐리어에 관한 것이다. 게다가, 본 발명은 일반적으로 이러한 웨이퍼 캐리어를 이용하는 웨이퍼 처리에 관한 것이다.

배 경 기 술

<2> 당 기술 분야에 이해되는 바와 같이, 반도체 프로세스는 일반적으로 어닐링, 화학 기상 증착, 산화 등을 포함하는 고온 프로세스를 포함하는 다양한 처리 단계 동안에 반도체 웨이퍼를 지지하고 및/또는 운반하기 위해 가공편을 채용한다. 이와 관련하여, 또한 웨이퍼 보트(wafer boat)로 당 기술 분야에 공지되어 있는 수평 및 수직 웨이퍼 캐리어는 일반적으로 웨이퍼의 어레이를 형성하는 일정한 피치에서 서로로부터 이격된 복수의 웨이퍼를 지지하는 데 이용된다. 이와 관련하여, 처리 작업으로의 웨이퍼의 노출은 일반적으로 복수의 웨이퍼가 동시에 처리되는 "뱃치 처리(batch processing)"라 공지되어 있다.

<3> 트랜지스터 임계 치수, 다이 크기 및 집적 회로 크기의 감소와 함께, 처리되는 웨이퍼의 실제 직경이 계속 증가되고 있다. 예를 들면, 산업은 101.6㎜(4인치)로부터 152.4㎜(6인치) 웨이퍼로 이전되고, 최근에는 203.2㎜(8인치) 웨이퍼가 통상적으로 사용되고 있다. 더욱이, 300㎜(12인치) 반도체 제조 설비(장비)가 도래하고 있다. 증가된 웨이퍼 크기의 도입에 의해, 새로운 가공 문제점이 제조 프로세스의 다수의 단계에서 발생한다.

<4> 또한, 주로 실리콘으로 구성된 반도체 웨이퍼는 논리 및 메모리 디바이스를 포함하는 통상의 집적 회로 구조, 뿐만 아니라 도파관 다중화기(waveguide multiplexer) 및 마이크로 전자 기계 시스템(MEMS)과 같은 광전 디바이스(opto-electronic device)의 형성에 사용되고 있다. 이와 관련하여, 디바이스 제조는 종종 통상의 반도체 처

리에서 일반적으로 소요되는 것을 넘는 시간의 연장된 기간 동안 종종 반도체 웨이퍼가 산화되는 연장된 산화 단계를 이용한다. 예를 들면, 웨이퍼를 5 내지 10일 정도와 같은 수일 동안 동시에 처리 작업에 노출시키는 것은 통상적이다. 상술한 바와 같이, 종종 이러한 처리 작업은 웨이퍼의 산화를 포함한다.

<5> 연장된 처리 시간, 뿐만 아니라 증가된 웨이퍼 크기의 관점에서, 디바이스의 견고성 및 품질에 영향을 주는 기술적인 과제가 발생하고 있다. 이와 관련하여, 본 발명자들은 웨이퍼의 국부적 또는 심지어는 궁극적 파괴와 같은 이러한 처리 작업을 받은 후의 웨이퍼의 결함과 부닥쳤다. 다른 결함은 특히 수평 웨이퍼 보트의 경우에 웨이퍼 캐리어의 저부 지지부와 같은 웨이퍼 캐리어에 접촉하는 지점들에서 외주부 둘레의 변형 및 노치 형성을 포함한다.

<6> 따라서, 개선된 웨이퍼 캐리어 또는 보트(boat) 및 특히 수평 웨이퍼 캐리어 및 개선된 디바이스 수율 및 낮은 결함성을 제공하는 개선된 처리 작업에 대한 요구가 당 기술 분야에 존재한다.

발명의 상세한 설명

<7> 본 발명의 하나의 양태에 따르면, 복수의 웨이퍼를 지지하기 위한 웨이퍼 캐리어가 제공되고, 캐리어는 크래들(cradle)에 제공된 복수의 슬롯을 포함하고, 크래들은 실리콘 카바이드를 포함하고 실리콘 카바이드를 덮는 산화물층을 갖는다.

<8> 본 발명의 다른 양태에 따르면, 특정 폭을 갖는 복수의 슬롯을 갖는 웨이퍼 캐리어가 제공된다. 특히, 각각의 슬롯의 부분은 폭(w_s)을 갖고, w_s는 약 $1.30t_w$ 이상이고, t_w는 웨이퍼의 두께이다.

<9> 본 발명의 또 다른 특징에 따르면, 복수의 웨이퍼를 지지하기 위한 웨이퍼 캐리어가 제공되고, 웨이퍼는 반경 r_w를 갖고, 웨이퍼 캐리어는 웨이퍼를 지지하기 위한 복수의 슬롯을 포함하고, 각각의 슬롯의 적어도 일부는 약 $1.15r_w$ 이상인 곡률 반경 r_s를 갖는다. 본 발명의 이 양태의 변형에 따르면, r_s는 음의 값을 가질 수 있고 반면 r_w는 양의 값을 갖는다.

<10> 본 발명의 다른 양태에 따르면, 상술한 특징 중 하나 또는 모두를 갖는 웨이퍼 캐리어 상에 복수의 웨이퍼가 적재되고, 웨이퍼 캐리어 상에 적재된 상태로 웨이퍼에 처리 작업을 가하는, 복수의 웨이퍼를 처리하기 위한 방법이 제공된다. 처리 작업은 웨이퍼를 산화시키기 위해 웨이퍼가 산화 환경에 노출되는 것일 수 있다.

<11> 본 발명은 첨부 도면을 참조하여 더 양호하게 이해될 것이고, 그의 다수의 목적, 특징 및 장점이 당업자들에게 명백해질 것이다.

실 시 예

<19> 상이한 도면에서의 동일한 도면 부호는 유사하거나 동일한 항목을 지시한다.

<20> 본 발명의 실시예에 따르면, 복수의 웨이퍼를 지지하기 위한 특정 웨이퍼 캐리어가 제공된다. 이와 관련하여, 본 발명의 실시예에 따른 웨이퍼 캐리어의 사시도를 도시하는 도 1을 참조한다. 도시된 바와 같이, 웨이퍼 캐리어(1)는, 일반적으로 개방 구조를 갖고 일반적으로 아치형 형상을 취하며 웨이퍼를 지지하기 위한 복수의 지지 부재와 일체로 형성되는 복수의 크래들 아암(cradle arm)(3)을 포함하는 크래들(2)을 구비한다. 특히, 제1, 제2 및 제3 지지 부재(10, 12, 14)가 제공되고, 그 각각은 반경 방향 내향으로 돌출되고, 이를 따라 복수의 슬롯(16)이 제공된다. 각각의 슬롯(16)은 단일의 각각 웨이퍼를 지지하기 위해 고정 반경의 동일 원호를 따라 위치되도록 배치되어 배향된다. 각각의 슬롯은 제1, 제2 및 제3 슬롯 세그먼트(segment;18, 20, 22)로 각각 구성되고, 그 각각은 제1, 제2 및 제3 지지 부재(10, 12, 14)를 따라 각각 위치된다.

<21> 도 2에 도시된 바와 같이, 웨이퍼 캐리어(1) 상에 결합되어 적재된 웨이퍼(30)의 배향을 도시하는 단면도가 제공된다. 도 1 및 도 2에 도시된 웨이퍼 캐리어의 일반적인 배향은 수평이고, 특히 반도체 제조 환경에서의 사용시에 웨이퍼 캐리어의 배향이다. 도시된 바와 같이, 캐리어는 일반적으로 상향의 수직 자세로 웨이퍼를 지지한다.

<22> 도 1에 가장 명백히 도시된 바와 같이, 슬롯(16)은 선형 어레이로 배열되고 일정 피치로 서로로부터 이격된다. 예를 들면, 제2 슬롯 세그먼트(20)는 일정 피치로 서로로부터 이격되어 어레이 포맷으로 도시되어 있다. 이와 같이, 웨이퍼는 캐리어에 의해 선형으로 유지되어, 웨이퍼의 수평 스택을 형성한다. 홈의 피치, 따라서 웨이퍼의 피치는 특정 적용에 따라 변경될 수 있지만, 일반적으로는 약 2 내지 약 4㎜의 범위이고, 공칭적으로는 약

2.38㎜이다.

<23> 도 2에 도시된 바와 같이, 제1, 제2 및 제3 지지 부재(10, 12, 14)는, 제1, 제2 및 제3 지지 부재가 원호(32)를 따라 순차적으로 위치되고 제2 지지 부재가 제1 및 제3 지지 부재(10, 14) 사이에 원주 방향으로 위치되도록 웨이퍼의 반경 r_w과 동일한 반경을 갖는 원호(32)를 따라 위치된다. 이와 관련하여, 제2 지지 부재는 최저부 위치, 즉 6시 위치에 배치되기 때문에, 일반적으로 웨이퍼의 중량의 상당 부분을 지지한다. 원호(32)는 웨이퍼의 적재를 용이하게 하기 위해 180° 이하의 각도에 걸친다. 일반적으로, 지지부는 약 150° 이하 또는 일반적으로는 약 130° 이하인 원호(32)를 형성하도록 위치된다.

<24> 3개의 지지 부재가 도 1 및 도 2에 도시되어 있지만, 웨이퍼 캐리어는 상이한 수의 지지 부재를 가질 수도 있다. 예를 들면, 제2 지지 부재는 별개의 슬롯 세그먼트를 갖는 두 개의 별개의 지지 부재를 형성하도록 분기될 수 있다. 이러한 경우에, 지지 부재는 최저부의 6시 위치로부터 균일하게 이격될 수 있다.

<25> 상술한 바와 같이, 웨이퍼 캐리어는 일반적으로 개방 디자인을 갖고, 이는 하기에 더 상세히 설명되는 바와 같이 다수의 장점을 제공한다. 일반적으로, 크래들 아암(3)과 지지 부재 사이에 형성된 윈도우가 크래들의 외부 부분 원통형 표면을 따라 적어도 40% 개방 영역을 제공한다. 일반적으로, 개방 영역은 약 50% 미만이다. 이 웨이퍼 캐리어의 개방 디자인은 예비 산화 단계 동안에 웨이퍼 캐리어 둘레의 가스 유동을 유리하게 향상시켜, 순응적이고 비교적 균일한 산화층을 형성한다.

<26> 웨이퍼 캐리어의 재료에 대해서, 상술한 바와 같이, 크래들은 실리콘 카바이드로 구성된다. 일 실시예에 따르면, 실리콘 카바이드는 당 기술 분야에 공지된 재료인 재결정 실리콘 카바이드를 포함한다. 일반적으로, 반도체 등급 실리콘 카바이드 분말을 함유하는 소지(green body)가 소결 보조제 및 바인더와 혼합되고, 소정 형상으로 성형되고, 건조되고, 유기 바인더를 번아웃(burn-out)하도록 가열되고, 소지를 조밀화하고 재결정화하기 위해 열처리된다. 조밀화에 이어서, 가공 단계가 웨이퍼 캐리어의 최종 치수에 도달하는데 사용될 수 있다.

<27> 다른 유형의 실리콘 카바이드가 재결정 실리콘 카바이드 대신에 또는 이와 조합하여 이용될 수 있다. 예를 들면, 실리콘 카바이드 기판은, 탄소 예비 성형체가 기상 또는 액상 기술에 의해 실리콘 카바이드로 변환되는 변환 프로세스에 의해 형성될 수 있다. 일반적으로, 이 경우에, 예비 성형체는 반도체 등급 흑연과 같은 탄소질 재료로 형성된다. 또한, 웨이퍼 캐리어의 기재에 다공질 실리콘 카바이드를 사용하는 경우에, 캐리어는 실리콘으로 함침될 수 있다. 이러한 조성 특징은 Si-SiC 또는 실리콘화 실리콘 카바이드로서 공지되어 있다. 이와 관련하여, 비교적 다공질 실리콘 카바이드 기판의 형성 후에, 기판은 반도체 처리 환경에서와 같은 내화 적용에서의 사용에 적합한 정도로 구조를 조밀화하기 위해 용융 실리콘으로 함침된다. 실리콘화 실리콘 카바이드는 화학 기상 증착(CVD) 실리콘 카바이드와 같은 실리콘 카바이드의 부가의 층으로 코팅될 수 있다.

<28> 또한, 웨이퍼 캐리어는 CVD에 의해 형성된 자립식 SiC로 형성될 수 있다. 이 경우, 확장 CVD 프로세스가 웨이퍼 캐리어 자체를 형성하도록 수행된다.

<29> 산화물층이 웨이퍼 캐리어의 실리콘 카바이드를 덮기 위해 제공된다. 산화물층은 950 내지 약 1300℃의 범위, 더 일반적으로는 약 1000 내지 약 1250℃의 범위와 같은 상승된 온도의 산소 함유 환경에서 캐리어를 산화하는 등과 같은 산화 환경에서의 캐리어의 산화에 의해 형성될 수 있다. 산화는 건식 또는 습식 환경에서 수행될 수 있고, 일반적으로 대기압에서 수행된다. 습식 분위기는 증기를 도입함으로써 생성될 수 있고, 산화 속도를 증가시키고 산화물층의 밀도를 향상시키는 기능을 한다. 이와 관련하여, 1150℃에서의 습식 산화가 약 12-48 시간 동안 견고하고 두꺼운(약 2-3 미크론 등) 산화물층을 형성할 수 있다. 한편, 이러한 층은 건식 산화 처리에 따라 형성하기 위해 10-20일과 같이, 5일 정도를 소요할 수도 있다. 일반적으로 산화물층이 산화에 의해 형성되지만, 이는 또한 TEOS 소스 가스를 반응시키는 등에 의해 증착될 수도 있다. 그러나, 내구성 및 견고성을 위해 열 성장층이 바람직할 수도 있다.

<30> 일반적으로, 산화물층은 실리콘 산화물, 일반적으로는 SiO_2이다. 실리콘 산화물층은 웨이퍼 캐리어의 실리콘 카바이드와 직접 접촉할 수 있다. 대안적으로, 실리콘과 같은 중간층이 실리콘 함침 실리콘 카바이드의 경우에서와 같이 실리콘 카바이드와 상위 산화물층 사이에 존재할 수도 있다.

<31> 도 3은 실리콘 카바이드 웨이퍼 캐리어 상의 시간의 함수로서의 산화물층의 성장 곡선을 도시한다. 도시된 바와 같이, 산화물층은 일반적으로 포물선 성장 곡선을 따른다. 이하에 설명되는 이유로, 본 발명의 일 실시예에 따르면, 산화물층은 곡선의 비교적 급속 성장부의 상부에 있는 두께를 갖는다. 예를 들면, 산화물층은 약 0.5 미크론 이상, 또는 특히 약 1.0 미크론 이상 및 심지어는 1.5 미크론과 같은 약 0.75 미크론 이상의 두께를 가

질 수도 있다. 본 발명의 특정 실시예에 따르면, 산화물은 약 2 내지 약 3 미크론의 정도와 같은 적어도 2 미크론의 두께를 갖는다. 본 발명의 실시예에 따른 산화물층은 웨이퍼 캐리어에 존재할 수도 있는 임의의 자연 산화물과는 반대로, 그러나 비교적 작은 두께로 웨이퍼 캐리어에 제공된 층이라는 것을 주목하라. 또한, 상술한 산화물층은 일반적으로 열 산화 기술에 의해 형성되었지만, 산화물층의 직접 증착과 같은 다른 기술이 또한 이용될 수도 있다.

<32> 열 예비 산화 단계에 의한 것과 같은 산화물층의 형성은 반도체 제조 환경에서의 프로세스 제어를 향상시키는 것으로 판명되었다. 특히, 본 발명자들은 웨이퍼 상에 비교적 두꺼운 산화물층을 형성하기 위한 통상의 산화 처리 동안에, 웨이퍼가 웨이퍼 캐리어를 형성하는 산화물층 및/또는 웨이퍼 상의 산화물층의 성장을 통해 웨이퍼 캐리어와 접합하는 경향이 있다는 것을 인식하였다. 웨이퍼/웨이퍼 캐리어 조립체의 후속의 냉각 동안에, 웨이퍼와 캐리어의 열팽창 계수의 차이에 의한 수축의 차이가 웨이퍼에 열 유도 응력을 발생시키는 것으로 고려된다. 이러한 열팽창/수축 특성의 차이는 조성 및 구조적 차이에 기인할 수 있고, 궁극적으로는 웨이퍼에 손상을 유발할 수 있다. 극단의 경우에, 웨이퍼는 균열 메카니즘에 의해 궁극적으로 파괴될 수도 있다. 캐리어 상에 산화물층을 형성하기 위한 예비 산화 단계의 합체에 의해, 웨이퍼의 열처리 동안의 캐리어 상의 산화물층의 성장이 약화되고, 웨이퍼와 캐리어 사이의 접합의 경향이 감소되어, 프로세스 제어 및 웨이퍼 수율을 향상시킨다.

<33> 본 발명의 다른 특징에 따르면, 웨이퍼 캐리어 내의 슬롯은 특히 상술한 바와 같은 고온 처리 동안에 프로세스 제어 및 웨이퍼 수율을 더욱 향상시키는 특정 곡률 반경 r_s을 갖는다.

<34> 도 2와 관련하여 도시된 바와 같이, 웨이퍼는 공칭 반경 r_w을 갖는다. 현재의 당 기술 분야의 웨이퍼 설비는 203.2㎜(8인치) 및 더욱이 300㎜(12인치 직경) 웨이퍼를 이용한다. 따라서, 더 새로운 설비는 약 150㎜ 정도인 반경 r_w을 갖는 웨이퍼를 이용할 수 있지만, 이전의 설비는 더 작은 웨이퍼를 이용할 수 있고 더 신세대 설비는 더 큰 웨이퍼를 이용할 수 있다. 일 실시예의 특정 특징에 따르면, 슬롯의 곡률 반경 r_s은 약 $1.15r_w$ 이상이다. 달리 말하면, 웨이퍼를 지지하기 위한 슬롯의 곡률 반경은 적어도 15% 만큼 웨이퍼의 반경보다 크다. 일반적으로, r_s는 $1.35r_w$ 및 $1.50r_w$와 같이 약 $1.25r_w$ 이상이다. 도 4를 참조하면, r_s는 대략 r_w의 두 배로 도시되어 있다. 더욱이, 슬롯의 곡률 반경은 직선(r_s=무한)에 접근할 수 있다. 이 특정 실시예는 도 5에 도시되어 있다. 이 경우에, 웨이퍼에 접촉하는 슬롯의 부분은 직선을 따라 연장한다.

<35> 더욱이, 슬롯의 곡률 반경은 대향 배향을 가질 수 있다, 즉 웨이퍼의 반경 r_w과 비교할 때 음의 곡률 반경을 가질 수 있다. 이는 슬롯이 일반적으로 볼록 형상이고 웨이퍼와 슬롯 사이의 접촉 지점으로부터 웨이퍼의 반경의 대향 방향으로 연장하는 반경을 갖는 도 6에 도시되어 있다.

<36> 상기 실시예에서, 각각의 슬롯 세그먼트는 동일한 곡률 반경을 갖도록 요구되지는 않는다. 그러나, 일반적으로, 제2 지지 부재를 따르는 제2 슬롯 세그먼트의 적어도 일부는 상술한 바와 같은 반경 특성을 갖는다.

<37> 상술한 바와 같이 곡률 반경 r_s을 갖는 슬롯부를 제공함으로써, 웨이퍼와 캐리어 사이의 잠재적 산화 접합 영역이 최소화된다. 이와 같이 산화물 접합이 웨이퍼와 캐리어 사이에 형성되는 정도로, 최소화된 접합 계면이 약해지고 처리 중에(예를 들면, 냉각 중에) 파괴될 가능성이 더 많고, 이에 의해 상술한 바와 같이 파괴를 유발할 수 있는 웨이퍼의 열 응력을 감쇠시킨다.

<38> 본 발명의 다른 실시예에 따르면, 웨이퍼 캐리어의 슬롯의 적어도 일부는 웨이퍼의 두께(t_w)보다 큰 폭(w_s)을 갖는다. 특히, 폭(w_s)은 일반적으로 약 $1.30t_w$ 이상이다. 다른 실시예에 따르면, w_s는 일반적으로 약 $1.35t_w$ 이상이고, 약 $1.35t_w$ 내지 약 $1.50t_w$ 의 범위 내에 있을 수 있다. 이와 관련하여, 도 7은 웨이퍼의 두께(t_w)에 대한 슬롯의 폭(w_s)을 도시한다(축적대로 도시되지 않음). 웨이퍼의 실제 두께(t_w)는 웨이퍼 상표, 사용 용도, 웨이퍼 직경, 조성[예를 들면, 실리콘 온 절연기(SOI)] 등에 기초하여 변경될 수 있다. 그러나, 일반적으로 웨이퍼는 통상 약 0.45㎜ 내지 약 0.80㎜의 범위, 더 일반적으로는 약 0.50 내지 약 0.765㎜ 사이의 두께를 갖는다. 상기의 상대 폭을 갖는 슬롯을 제공함으로써, $1.10t_w$ 내지 $1.25t_w$의 정도와 같은 더 좁은 폭과 대조적으로, 비교적 두꺼운 산화물층의 형성이 슬롯의 여분의 공간에 의해 용이해진다. 게다가, 웨이퍼가 산화물 성장 동안에 슬롯 내에 구속되는 정도를 감쇠시킴으로써, 웨이퍼 크립(creep)이 문제가 되지 않는다. 이와 관련하여, 통상

의 기술을 이용하여, 슬롯 내의 웨이퍼의 구속은 웨이퍼가 고온으로 크립하게 하여 노치 형성을 유발하는 경향이 있다. 외주부 둘레의 웨이퍼의 노치의 형성은 기계적 상호 체결 구조를 형성하는 경향이 있고, 이는 단점이 있다. 특히, 냉각 시에, 노치는 슬롯과 결합하는 경향이 있고 웨이퍼 및 웨이퍼 캐리어의 상이한 열 수축 특성에 기인하여 냉각 시에 웨이퍼에 기계적 응력을 주는 원인이 된다.

<39> 상술한 바와 같은 웨이퍼 캐리어의 실시예의 특정 특징에 부가하여, 본 발명은 또한 뱃치 처리로서 공지된 복수의 웨이퍼용 처리를 제공한다. 이와 관련하여, 웨이퍼 캐리어는 일반적으로 일정 피치로 선형 어레이로 배열된 복수의 웨이퍼가 적재된다. 그 후에, 웨이퍼/웨이퍼 캐리어 조립체는 고온 처리를 위해 프로세스 튜브와 같은 노 내에 배치된다. 상술한 바와 같이, 바람직한 처리 작업은 특히 MEMS 및 광전 적용에 적합한 웨이퍼 상의 비교적 두꺼운 산화물층의 형성이다.

<40> 본 발명의 실시예가 특정하게 상술되었지만, 다양한 변경이 본 발명의 청구범위의 범주로부터 일탈하지 않고 이루어질 수 있다는 것을 이해한다.

도면의 간단한 설명

<12> 도 1은 본 발명의 실시예에 따른 수평 웨이퍼 캐리어의 사시도.

<13> 도 2는 실리콘 웨이퍼가 적재된 본 발명의 실시예에 따른 수평 웨이퍼 캐리어의 단면도.

<14> 도 3은 실리콘 카바이드 웨이퍼 캐리어 상의 산화물 성장 곡선을 도시하는 그래프.

<15> 도 4는 본 발명의 실시예에 따라 반도체 웨이퍼가 적재된 슬롯의 곡률 반경을 나타내는 도면.

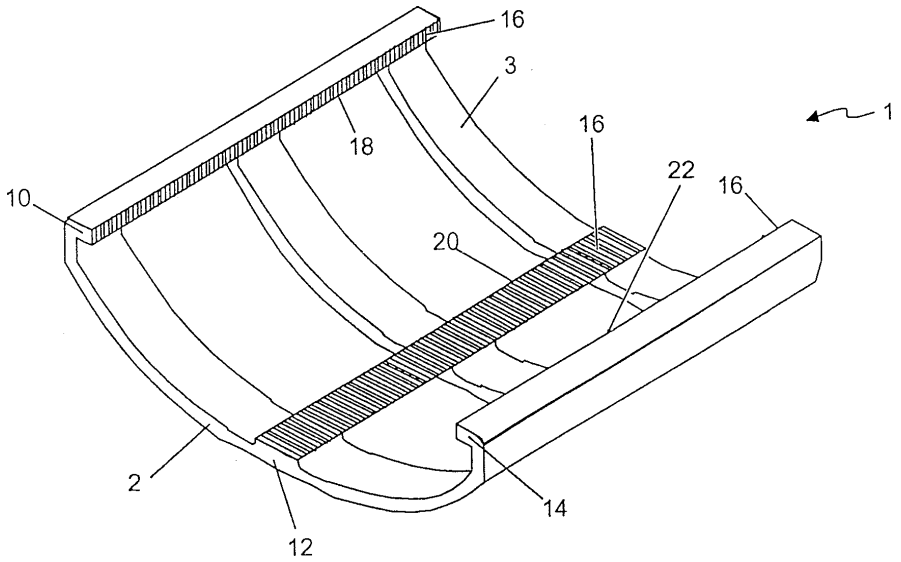
<16> 도 5는 본 발명의 다른 실시예에 따라 반도체 웨이퍼가 적재된 슬롯의 곡률 반경을 나타내는 도면.

<17> 도 6은 본 발명의 또 다른 실시예에 따라 반도체 웨이퍼가 적재된 슬롯의 곡률 반경을 나타내는 도면.

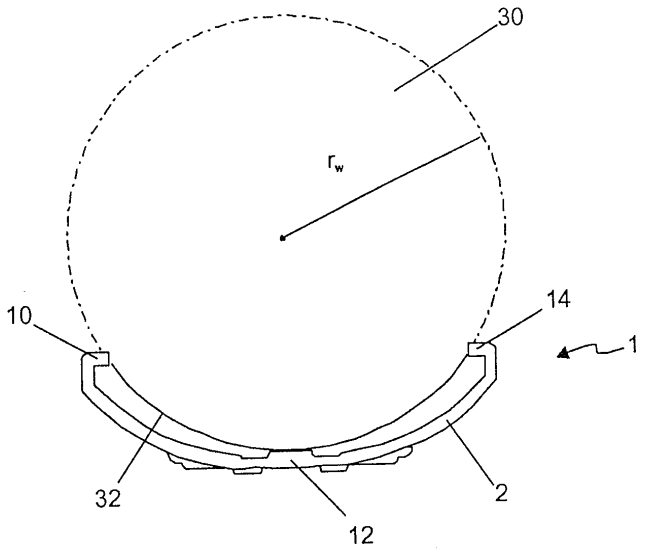
<18> 도 7은 본 발명의 실시예에 따라 슬롯에 적재된 상태의 단면에서의 웨이퍼의 두께를 슬롯의 폭에 대해 나타내는 도면.

도면

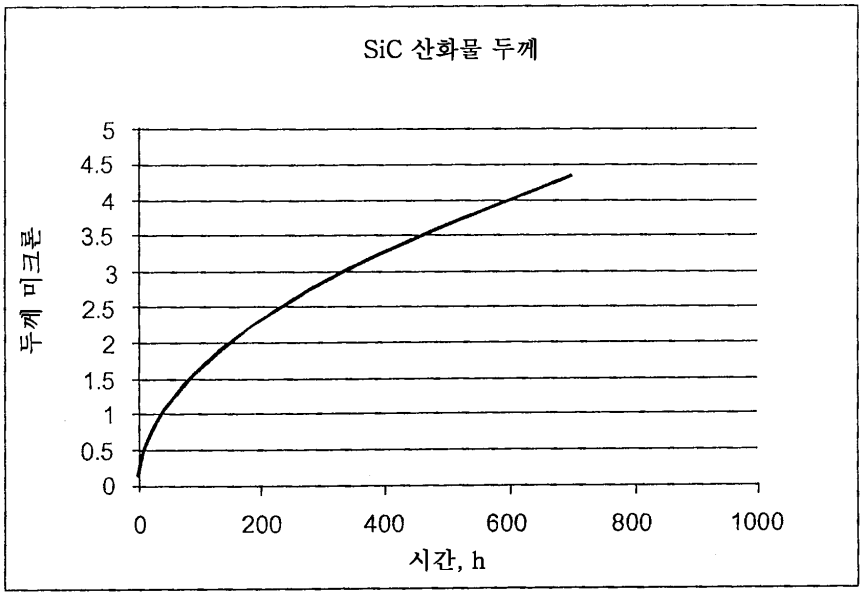
도면1



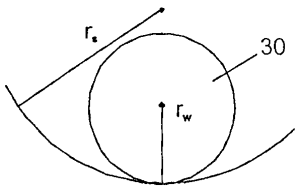
도면2


30
r_w
10
14
1
32
12
2

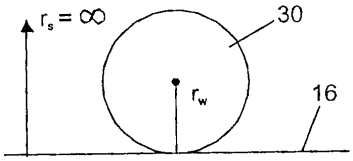
도면3


SiC 산화물 두께
두께 미크론
5
4.5
4
3.5
3
2.5
2
1.5
1
0.5
0
0
200
400
600
800
1000
시간, h

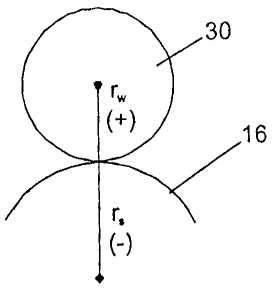
도면4


r_s
30
r_w

도면5



도면6



도면7

