



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2019-0080569
(43) 공개일자 2019년07월08일

(51) 국제특허분류(Int. Cl.)
H01L 31/0392 (2006.01) H01L 31/0224 (2006.01)
H01L 31/0236 (2006.01) H01L 31/18 (2006.01)
(52) CPC특허분류
H01L 31/03925 (2013.01)
H01L 31/022441 (2013.01)
(21) 출원번호 10-2017-0183100
(22) 출원일자 2017년12월28일
심사청구일자 2017년12월28일

(71) 출원인
고려대학교 산학협력단
서울특별시 성북구 안암로 145, 고려대학교 (안암동5가)
(72) 발명자
김지현
서울특별시 강남구 도곡로93길 12, 205동 302호
변은교
서울특별시 송파구 올림픽로 135, 263동 2302호
권용범
경기도 수원시 영통구 광교호수로 84, 2005동 2005호
(74) 대리인
정은열

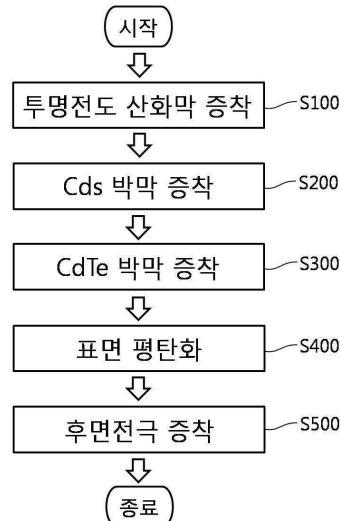
전체 청구항 수 : 총 8 항

(54) 발명의 명칭 CdTe 박막 태양전지 제조방법

(57) 요약

본 발명은 CdTe 박막 태양전지 제조방법에 관한 것으로, 본 발명에 따른 CdTe 박막 태양전지 제조방법은 (a) 기판 상에 투명전도 산화막을 증착하는 단계(S100); (b) 투명전도 산화막 상에 CdS 박막을 증착하는 단계(S200); (c) CdS 박막 상에 CdTe 박막을 증착하는 단계(S300); (d) CdTe 박막의 표면을 평탄화하는 단계(S400); 및 (e) 평탄화된 CdTe 박막의 표면 상에 후면전극을 형성하는 단계(S500);를 포함한다.

대표도 - 도1



(52) CPC특허분류

H01L 31/02366 (2013.01)

H01L 31/18 (2013.01)

Y02E 10/50 (2013.01)

이 발명을 지원한 국가연구개발사업

과제고유번호 20153030012110

부처명 산업통상자원부

연구관리전문기관 한국에너지기술평가원

연구사업명 에너지기술개발사업

연구과제명 12.5 % 효율을 갖는 곡률반경 5 cm 이내의 곡면용 Cadmium telluride 태양전지 및 봉지재 개발

기 여 율 1/1

주관기관 고려대학교 산학협력단

연구기간 2017.06.01 ~ 2018.05.31

명세서

청구범위

청구항 1

- (a) 기판 상에 투명전도 산화막을 증착하는 단계;
 - (b) 상기 투명전도 산화막 상에 Cds 박막을 증착하는 단계;
 - (c) 상기 Cds 박막 상에 CdTe 박막을 증착하는 단계;
 - (d) 상기 CdTe 박막의 표면을 평탄화하는 단계; 및
 - (e) 평탄화된 상기 CdTe 박막의 표면 상에 후면전극을 형성하는 단계;
- 를 포함하는 CdTe 박막 태양전지 제조방법.

청구항 2

청구항 1에 있어서,
상기 (d) 단계는,
연마재를 투입하면서, 상기 CdTe 박막을 기계적으로 연마하는 CdTe 박막 태양전지 제조방법.

청구항 3

청구항 2에 있어서,
상기 연마재는,
다이아몬드페이스트 및 에탄올을 포함하는 혼합물인 CdTe 박막 태양전지 제조방법.

청구항 4

청구항 1에 있어서,
상기 (e) 단계는,
평탄화된 상기 CdTe 박막의 표면 상에 그래핀을 배치하여 그래핀 박막을 형성하는 단계;
를 포함하는 CdTe 박막 태양전지 제조방법.

청구항 5

청구항 4에 있어서,
상기 (e) 단계는,
상기 그래핀 박막 상에 구리(Cu)를 증착하여, 구리 박막을 형성하는 단계;
를 더 포함하는 CdTe 박막 태양전지 제조방법.

청구항 6

청구항 1에 있어서,
상기 (e) 단계 이후에,
상기 후면전극을 캡핑(capping)하는 단계;
를 더 포함하는 CdTe 박막 태양전지 제조방법.

청구항 7

청구항 6에 있어서,
상기 후면전극의 캡핑은,
상기 후면전극 상에 금(Au)을 증착하여 이루어지는 CdTe 박막 태양전지 제조방법.

청구항 8

청구항 5에 있어서,
상기 (e) 단계는,
상기 그래핀 박막 영역 중 상기 구리 박막이 미증착된 영역을 에칭하여 제거하는 단계;
를 더 포함하는 CdTe 박막 태양전지 제조방법.

발명의 설명

기술 분야

[0001] 본 발명은 CdTe 박막 태양전지 제조방법에 관한 것으로, 보다 상세하게는 CdTe 박막 표면을 평탄화하여 후면전극과 쇼트키 장벽 없이 오믹 접촉을 형성하는 CdTe 박막 태양전지를 제조하는 방법에 관한 것이다.

배경 기술

[0003] 최근에 화석연료 고갈에 대비하여 대체 에너지의 확보에 대한 관심이 높아지고 있다. 대표적인 대체 에너지로서는 대기오염, 소음, 진동 등의 공해가 없는 청정 에너지원인 태양광을 이용하는 태양전지를 들 수 있다.

[0004] 태양전지는 태양 에너지를 전기 에너지로 직접 변환시키는 장치로서, 간단하게는 시계, 계산기 등의 전원으로 이용되며, 크게는 이동통신 기지국, 인공위성 등의 전기 에너지원으로 사용되고 있다. 이러한 태양전지는 유가 급등, 화석연료의 고갈 위기, 및 이산화탄소 배출 규제 등으로 인해 무공해 대체 에너지원으로 부각되고 있는데, 가속화되는 IT 정보 산업화 시대에서 무선 통신 수단의 에너지원으로서 공간적 지배를 받지 않고 자가 발전이 가능하다는 장점에 힘입어 그 필요성은 더욱 가속화될 전망이다.

[0005] 기본적으로 태양전지는 2종류의 반도체를 사용해 전기를 일으킨다. 구체적으로, 하기 선행기술문헌의 특허문헌에 개시된 바와 같이, 태양전지는 p형 반도체 기판 상에 n형 반도체 기판이 배치되고, n형 반도체 기판의 상부면, 즉 태양광을 수광하는 수광면에 전면전극이, p형 반도체 기판의 하부면에는 후면전극이 구비되는 구조로 이루어진다. 여기서, p형 반도체 기판과 n형 반도체 기판이 접합하는 p-n 접합부에 태양광이 입사되면, 전자-정공 쌍이 생성되고, 전자는 n층으로, 정공은 p층으로 이동하여 광기전력(전위차)이 발생하므로, 전면전극과 후면전극에 부하를 연결하면 전류가 흐르게 된다.

[0006] 한편, 태양전지는 기판 상에 박막 형태로 반도체를 형성하는 박막형 태양전지와 실리콘과 같은 반도체 물질 자체를 기판으로 이용하는 기판형 태양전지로 구분될 수 있다. 박막형 태양전지는 상기 기판형 태양전지에 비하여 효율이 다소 떨어지기는 하나, 얇은 두께로 제조가 가능하고 저가의 재료를 이용할 수 있으므로, 제조비용이 감소되어 태양전지의 대량생산에 적합하다는 장점이 있다.

[0007] 카드뮴텔루라이드(CdTe)는 $\sim 1.5\text{eV}$ 의 밴드 갭을 가지는 직접천이형 반도체로, 대략 105 cm^{-1} 의 높은 흡광계수를 가지고 있어 밴드 갭 이상의 파장에서 태양광을 매우 잘 흡수하기 때문에 박막형 태양전지로 사용된다. 그러나 CdTe 태양전지는 CdTe가 금속과 안정적인 전극 형성을 하기 어렵다는 문제가 있다. CdTe는 $\sim 4.5\text{eV}$ 의 매우 높은 전자 친화도를 가지기 때문에 쇼트키 장벽이 없는 완전한 오믹 접촉을 만들기 위해서는 5.7eV 이상의 일함수를 가지는 금속이 필요하지만, 그러한 금속의 부재로 인해 현재는 주로 구리를 후면전극으로 사용하고 있다.

[0008] 이에 CdTe와 후면전극이 쇼트키 장벽 없이 오믹 접촉을 형성할 수 있는 기술 개발이 절실히 요구되고 있다.

선행기술문헌

특허문헌

[0010] (특허문헌 0001) KR 10-2017-0021825 A

발명의 내용

해결하려는 과제

[0011] 본 발명은 상술한 종래기술의 문제점을 해결하기 위한 것으로, 본 발명의 일 측면은 CdTe 박막 표면을 물리적으로 평탄화하여, 그래핀을 후면전극으로 도입하는 CdTe 태양전지의 제조방법을 제공하는 데 있다.

과제의 해결 수단

[0013] 본 발명에 따른 CdTe 박막 태양전지 제조방법은 (a) 기판 상에 투명전도 산화막을 증착하는 단계; (b) 상기 투명전도 산화막 상에 Cds 박막을 증착하는 단계; (c) 상기 Cds 박막 상에 CdTe 박막을 증착하는 단계; (d) 상기 CdTe 박막의 표면을 평탄화하는 단계; 및 (e) 평탄화된 상기 CdTe 박막의 표면 상에 후면전극을 형성하는 단계;를 포함한다.

[0014] 또한, 본 발명에 따른 CdTe 박막 태양전지 제조방법에 있어서, 상기 (d) 단계는, 연마재를 투입하면서, 상기 CdTe 박막을 기계적으로 연마한다.

[0015] 또한, 본 발명에 따른 CdTe 박막 태양전지 제조방법에 있어서, 상기 연마재는, 다이아몬드페이스트 및 에탄올을 포함하는 혼합물이다.

[0016] 또한, 본 발명에 따른 CdTe 박막 태양전지 제조방법에 있어서, 상기 (e) 단계는, 평탄화된 상기 CdTe 박막의 표면 상에 그래핀을 배치하여 그래핀 박막을 형성하는 단계;를 포함한다.

[0017] 또한, 본 발명에 따른 CdTe 박막 태양전지 제조방법에 있어서, 상기 그래핀 박막 상에 구리(Cu)를 증착하여, 구리 박막을 형성하는 단계;를 포함한다.

[0018] 또한, 본 발명에 따른 CdTe 박막 태양전지 제조방법에 있어서, 상기 (e) 단계 이후에, 상기 후면전극을 캡핑(capping)하는 단계;를 더 포함한다.

[0019] 또한, 본 발명에 따른 CdTe 박막 태양전지 제조방법에 있어서, 상기 후면전극의 캡핑은, 상기 후면전극 상에 금(Au)을 증착하여 이루어진다.

[0020] 또한, 본 발명에 따른 CdTe 박막 태양전지 제조방법에 있어서, 상기 (e) 단계는, 상기 그래핀 박막 영역 중 상기 구리 박막이 미증착된 영역을 에칭하여 제거하는 단계;를 더 포함한다.

[0022] 본 발명의 특징 및 이점들은 첨부도면에 의거한 다음의 상세한 설명으로 더욱 명백해질 것이다.

[0024] 이에 앞서 본 명세서 및 청구범위에 사용된 용어나 단어는 통상적이고 사전적인 의미로 해석되어서는 아니

되며, 발명자가 그 자신의 발명을 가장 최선의 방법으로 설명하기 위해 용어의 개념을 적절하게 정의할 수 있다는 원칙에 입각하여 본 발명의 기술적 사상에 부합하는 의미와 개념으로 해석되어야만 한다.

발명의 효과

[0026] 본 발명에 따르면, CdTe 반도체 박막 표면을 물리적으로 평탄화함으로써, 도핑에 의해 일함수 조절이 가능한 그래핀 등의 이차원 물질이 후면전극으로 도입되어, CdTe 박막과 후면전극이 안정적으로 쇼트키 장벽 없이 오픈 접촉을 형성할 수 있다.

도면의 간단한 설명

[0028] 도 1은 본 발명에 따른 CdTe 박막 태양전지 제조방법의 공정도이다.
 도 2는 본 발명에 따른 CdTe 박막 태양전지 제조방법에 의해 제조된 CdTe 박막 태양전지의 단면도이다.
 도 3은 증착된 CdTe 박막 표면(a)과 연마된 CdTe 박막 표면(b)의 광학현미경 사진이다.
 도 4는 연마된 CdTe 박막 상에 증착된 그래핀의 라만 그래프이다.
 도 5는 그래핀 후면전극을 도입하지 않은 CdTe 박막 태양전지의 I-V 그래프이다.
 도 6은 그래핀 후면전극을 도입한 CdTe 박막 태양전지의 I-V 그래프이다.

발명을 실시하기 위한 구체적인 내용

[0029] 본 발명의 목적, 특정한 장점들 및 신규한 특징들은 첨부된 도면들과 연관되어지는 이하의 상세한 설명과 바람직한 실시예들로부터 더욱 명백해질 것이다. 본 명세서에서 각 도면의 구성요소들에 참조번호를 부가함에 있어서, 동일한 구성 요소들에 한해서는 비록 다른 도면상에 표시되더라도 가능한 한 동일한 번호를 가지도록 하고 있음에 유의하여야 한다. 이하, 본 발명을 설명함에 있어서, 본 발명의 요지를 불필요하게 흐릴 수 있는 관련된 공지 기술에 대한 상세한 설명은 생략한다.

[0031] 이하, 첨부된 도면을 참조하여 본 발명의 바람직한 실시형태를 상세히 설명하기로 한다.

[0032] 도 1은 본 발명에 따른 CdTe 박막 태양전지 제조방법의 공정도이고, 도 2는 본 발명에 따른 CdTe 박막 태양전지 제조방법에 의해 제조된 CdTe 박막 태양전지의 단면도이다.

[0034] 도 1에 도시된 바와 같이, 본 발명에 따른 CdTe 박막 태양전지 제조방법은 (a) 기판 상에 투명전도 산화막을 증착하는 단계(S100); (b) 투명전도 산화막 상에 CdS 박막을 증착하는 단계(S200); (c) CdS 박막 상에 CdTe 박막을 증착하는 단계(S300); (d) CdTe 박막의 표면을 평탄화하는 단계(S400); 및 (e) 평탄화된 CdTe 박막의 표면에 후면전극을 형성하는 단계(S500);를 포함한다.

[0036] 본 발명은 카드뮴텔루라이드(CdTe) 박막 태양전지 제조방법에 관한 것이다. CdTe는 $\sim 1.5\text{eV}$ 의 밴드 갭을 가지는 직접천이형 반도체로, 대략 105 cm^{-1} 의 높은 흡광계수를 가지고 있어 밴드 갭 이상의 파장에서 태양광을 매우 잘 흡수하기 때문에 박막형 태양전지로 사용되는데, 금속과 안정적인 전극을 형성하기 위해서는 5.7eV 이상의 일함수를 가지는 금속이 요구된다. 그러나 이러한 일함수를 가지는 금속의 부재로 인해 현재는 주로 구리를 후면전극으로 사용 중이고, 이로 인해 태양전지의 성능이 크게 저하된다. 이에 종래 CdTe 태양전지의 문제점을 해결하기 위한 방안으로서 본 발명이 안출되었다.

[0038] 본 발명에 따라 CdTe 태양전지를 제조하기 위해서, 우선, 기판 상에 투명전도 산화막을 증착한다(S100). 여기서, 기판의 소재가 특별히 한정되는 것은 아니지만, 바람직하게는 투명기판으로서, 예를 들어 소다석회 유

리(SLG), 켈즈(Quartz) 기판 등을 사용할 수 있다.

- [0039] 여기서, 투명전도 산화막은 ITO, FTO 등으로 형성될 수 있고, 화학증착법(CVD)이나 스퍼터링 등과 같은 방법을 사용하여 기판에 증착할 수 있다.
- [0041] 투명전도 산화막이 형성되면, 황화카드뮴(CdS) 박막을 증착한다(S200). 여기서, CdS 박막은 투명전도 산화막 상에 형성되는 광 투과층으로서, 화학적 용액성장법(chemical bath deposition, CBD), 스퍼터링(sputtering) 방법 등을 사용하여 증착될 수 있다.
- [0043] 다음, CdS 박막 상에, 카드뮴텔루라이드(CdTe) 박막을 증착한다(S300). CdTe 박막은 광 흡수층으로 사용되는 박막으로, 근접승화법(Close Spaced sublimation, CSS), 프린트 스크린(Print screen), 또는 스퍼터링(sputtering) 방법 등을 사용하여 증착될 수 있다.
- [0045] 이렇게 CdTe 박막이 형성되면, CdTe 박막의 표면을 평탄화한다(S400). 여기서, 평탄화되는 CdTe 박막의 표면은, CdTe 박막의 외면 중에서 후술할 후면전극이 형성되는 표면이다. 이때, 표면 평탄화는 기계적 연마 공정을 통해 수행할 수 있다. 기계적 연마는 CdTe 박막 표면과의 마찰을 통해, 표면을 매끄럽게 하는 것으로, 예를 들어, 회전하는 디스크(disk)를 이용해 공작물 표면을 연마하는 폴리싱 머신(polishing machine)을 사용하여 실행될 수 있다.
- [0046] 한편, 연마 공정이 수행되는 동안, 연마재가 투입될 수 있는데, 여기서 연마재는 다이아몬드페이스트 및 에탄올을 포함하는 혼합물을 사용할 수 있다. 이때, 다이아몬드페이스트에 함유된 다이아몬드의 입경은 대략 0.5 ~ 1.5 μm , 바람직하게는 1 μm 일 수 있다.
- [0047] 이러한 표면 평탄화는 CdTe 박막과 후면전극에 사용되는 금속, 특히 구리(Cu)와의 안정성을 유지할 수 있게 한다. CdTe는 대략 ~4.5eV의 매우 높은 전자 친화도를 가지기 때문에 쇼트키 장벽이 없는 완전한 오믹 접촉을 만들기 위해서는 약 5.7eV 이상의 일함수를 가지는 금속을 후면전극으로 사용해야 한다. 그러나 현재 그 정도 수준의 일함수를 가지는 금속이 없기 때문에, 구리(Cu)를 사용하는데, 구리는 상온에서도 확산속도가 매우 빠르므로, CdS 박막과 CdTe 박막 사이의 계면쪽으로 이동하여 편석된다. 따라서, 구리로 형성된 후면전극은 CdTe 태양전지의 효율을 저해하는 원인이 되는바, 본 발명에서는 표면 평탄화를 통해 보다 안정적인 후면전극을 구현하고자 한다.
- [0049] CdTe 박막의 표면 평탄화가 종료되면, 평탄화된 CdTe 박막에 후면전극을 형성한다(S500). 여기서, 후면전극은 다양한 금속을 박막 형태로 형성하여 사용할 수 있다. 이외에도, 특히 그래핀 등의 이차원 물질을, 박막 형태로 형성하여, 평탄화된 CdTe 박막에 배치함으로써, 후면전극을 구현할 수 있다. 이때, 그래핀은 두께조절 및 도핑을 이용해 일함수 조절이 가능하기 때문에, 이론적으로 CdTe 박막과 쇼트키 장벽이 거의 없는 오믹 접촉을 형성할 수 있다. 또한, 일반적인 CdTe 박막의 경우, 표면 조도(roughness)가 크기 때문에, 표면 평탄화 없이 CdTe 박막 상에 그래핀을 전사하면, 그래핀 박막이 찢기는 등 훼손되어 안정적인 전극 형성이 어렵지만, 본 발명에 따라 CdTe 박막에 대해 표면 평탄화를 수행함으로써, 안정적으로 그래핀 박막이 배치되어 유지될 수 있다.
- [0050] 한편, 그래핀이 증착되어 형성된 그래핀 박막 상에는, 구리(Cu)가 증착되어 구리 박막이 구비될 수 있다. 이때, 구리의 CdTe 박막으로의 확산 및 투과는 그래핀 박막에 의해 차단된다.
- [0052] 이렇게 후면전극이 형성된 후에는, 후면전극을 캡핑(capping)할 수도 있다. 캡핑은, 후면전극 상에 소정의 금속을 증착하여 이루어지는데, 여기서 캡핑에 사용되는 물질로 금(Au)을 사용할 수 있다. 캡핑 물질은 후면전극에 공기가 접촉되는 것을 차단하는 역할을 수행하는데, 나아가 전도성 물질로서 후면전극의 기능을 수행할 수도 있다.
- [0054] 또한, 그래핀 박막 중 구리(Cu)가 증착되지 않은 영역이 존재하는 경우, 구리가 미증착된 영역을 에칭하여 제거

할 수 있다. 이때, 에칭 방법에 특별한 제한은 없으나, 일례로 산소 플라즈마를 이용한 반응성 이온에칭(RIE) 등을 사용할 수 있다.

[0056] 이러한 방법에 의해 제조된 CdTe 태양전지는, 도 2와 같이, 기판(10) 상에, 투명전도 산화막(20), CdS 박막(30), CdTe 박막(40), 및 후면전극(50)이 순차적으로 적층되는 구조를 가진다. 여기서, 후면전극(50)은, 그래핀이 증착되어 형성된 그래핀 박막(51) 상에, 구리(Cu) 박막(53)이 적층되도록 형성될 수 있고, 그 구리 박막(53) 상에는 금(Au)이 증착되어 캡핑층(60)이 배치될 수 있다.

[0058] 종합적으로, 본 발명에 따르면, CdTe 반도체 박막 표면을 물리적으로 평탄화함으로써, 도핑에 의해 일함수 조절이 가능한 그래핀 등의 이차원 물질이 후면전극으로 도입되어, CdTe 박막과 후면전극이 안정적으로 쇼트키 장벽 없이 오픈 접촉을 형성할 수 있다.

[0060] 이하에서는 구체적 실시예를 통해 본 발명을 더욱 상세하게 설명한다.

[0062] 실시예 1: 본 발명에 따른 CdTe 태양전지 제조

[0063] 켈츠 글라스 상에 ITO를 CVD 방법을 이용해 증착하여 투명전도 산화막을 형성하고, 그 투명전도 산화막 상에 광 투과층으로 사용되는 CdS 박막을 CBD(Chemical Bath Deposition) 방법을 이용하여 증착시켰다. 그 후, CdS 박막 상에 광 흡수층으로 사용되는 CdTe 박막을 CSS 방법을 이용하여 증착시켰다. 그 다음에, 1 μm 의 지름을 갖는 다이아몬드페이스트와 에탄올 혼합물을 투입하면서, 폴리싱 머신을 이용해 CdTe 박막의 표면을 평탄화하였다.

[0064] 한편, 구리(Cu) 박막을 CVD에 넣고 메탄 가스와 수소 가스를 흘려주면서 열($\sim 1000^\circ\text{C}$)을 가해 그래핀을 성장시켰다. 그 후, 구리 박막 상에 형성된 그래핀을 PMMA를 이용하여 감싸 PMMA/그래핀/구리 박막 형태의 구조를 얻은 다음, PMMA/그래핀/구리 박막 구조를 원하는 크기로 절단한 후, 암모니아 페서페이트(ammonia persulfate) 용액을 이용하여 구리 박막을 제거하였다. 그 뒤, PMMA/그래핀 구조를 기판 상으로 옮긴 뒤 아세톤으로 PMMA를 제거하여 그래핀 박막을 CdTe 박막 상에 형성하였다. 그 다음에, 그래핀 박막 상에 구리(Cu)를 증착하여 구리 박막을 배치함으로써, 후면전극을 형성하고, 그 구리 박막 위에 금(Au)을 증착하여 캡핑하였다. 마지막으로, 구리 박막이 형성되지 않은 그래핀 박막은 RIE를 이용해 제거함으로써, CdTe 태양전지를 제조하였다.

[0066] 비교예 1

[0067] 실시예 1에 의한 제조공정에 의하되, 그래핀 후면전극을 도입하지 않고, CdTe 태양전지를 제조하였다.

[0069] 평가예 1: CdTe 박막의 평탄화

[0070] 실시예 1에서, CdTe 박막이 연마되었는지를 확인하기 위해서, 연마 전후의 CdTe 박막 표면을 광학현미경으로 관찰하고, 그 결과를 도 3에 나타내었다.

[0071] 도 3은 증착된 CdTe 박막 표면(a)과 연마된 CdTe 박막 표면(b)의 광학현미경 사진으로, 도 3의 (a)와 (b)를 비교하면, 연마 후의 CdTe 박막 표면(b)이 편평해진 것을 알 수 있다.

[0073] 평가예 2: 그래핀 박막의 형성

[0074] 실시예 1에 따라, 그래핀 박막을 형성한 후에, 그래핀 박막이 CdTe 박막 표면에 전사되었는지 확인하기 위해서, 라만 분석을 하였다. 도 4는 연마된 CdTe 박막 상에 증착된 그래핀의 라만 그래프이다.

[0075] 도 4를 참고로, 2개의 피크(peak) 값이 나타난 것을 확인했다. 연마되지 않은 CdTe 박막의 경우, 조도(roughness)가 높기 때문에 그 위에 그래핀 박막을 전사하면 그래핀 박막이 찢어지는 경향을 보이는데, 도 4의 라만 그래프를 통해, CdTe 박막이 연마되어 안정적으로 그래핀 박막이 형성되었음을 알 수 있다.

[0077] 평가예 3: CdTe 태양전지의 성능 평가

[0078] 비교예 1, 및 실시예 1에 따른 CdTe 태양전지 각각의 성능을 평가하였다. 도 5는 그래핀 후면전극을 도입하지 않은 CdTe 박막 태양전지(비교예 1)의 I-V 그래프이고, 도 6은 그래핀 후면전극을 도입한 CdTe 박막 태양전지(실시예 1)의 I-V 그래프이다.

[0079] 비교예 1과 실시예 1에 따른 CdTe 박막 태양전지의 특성값은 아래 [표 1]과 같다.

표 1

	개방전압(V)	전류밀도(mA/cm ²)	충전률(%)	효율(%)
비교예 1	0.5606	21.708	46.52	5.66
실시예 1	0.7587	22.782	61.59	10.65

[0082] 각각의 성능을 분석한 결과, 실시예 1에 따른 CdTe 박막 태양전지가, 비교예 1에 따른 CdTe 박막 태양전지와 비교하여, 효율이 2배 정도 상승하는 것으로 확인되었다. 이는, 본 발명에 따라 CdTe 박막 표면을 연마하고, 연마된 표면에 그래핀을 전사하여 후면전극을 형성함으로써, 태양전지의 효율이 향상되는 것을 의미한다.

[0084] 이상 본 발명을 구체적인 실시예를 통하여 상세히 설명하였으나, 이는 본 발명을 구체적으로 설명하기 위한 것으로, 본 발명은 이에 한정되지 않으며, 본 발명의 기술적 사상 내에서 당 분야의 통상의 지식을 가진 자에 의해 그 변형이나 개량이 가능함이 명백하다.

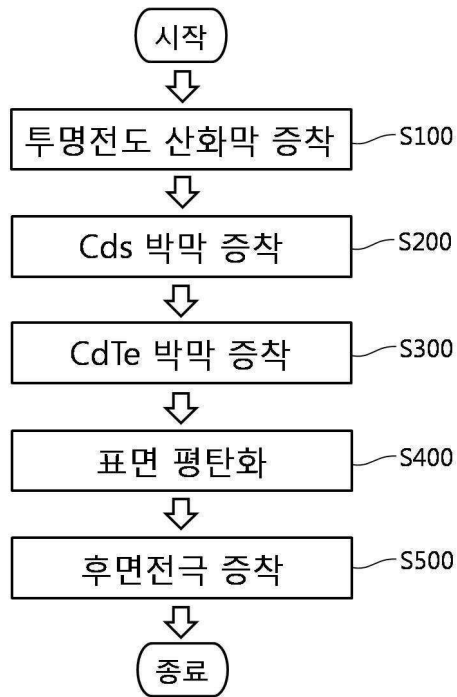
[0086] 본 발명의 단순한 변형 내지 변경은 모두 본 발명의 영역에 속한 것으로 본 발명의 구체적인 보호 범위는 첨부된 특허청구범위에 의하여 명확해질 것이다.

부호의 설명

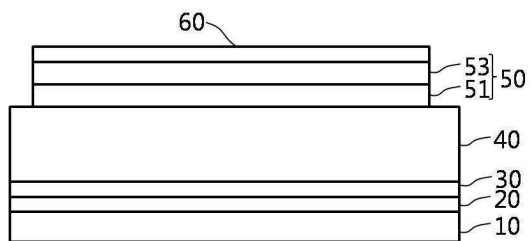
[0088] 10: 기판 20: 투명전도 산화막
30: CdS 박막 40: CdTe 박막
50: 전극층 51: 그래핀
53: 구리 60: 캡핑층

도면

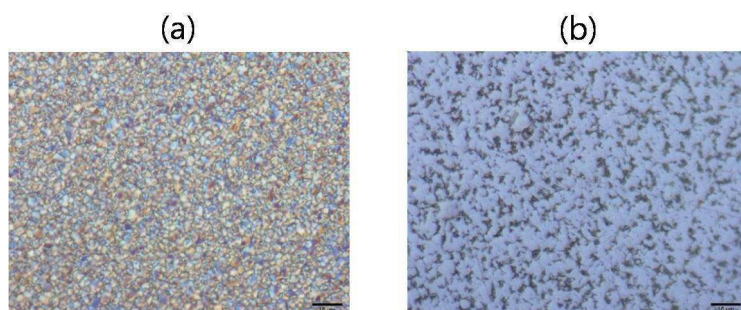
도면1



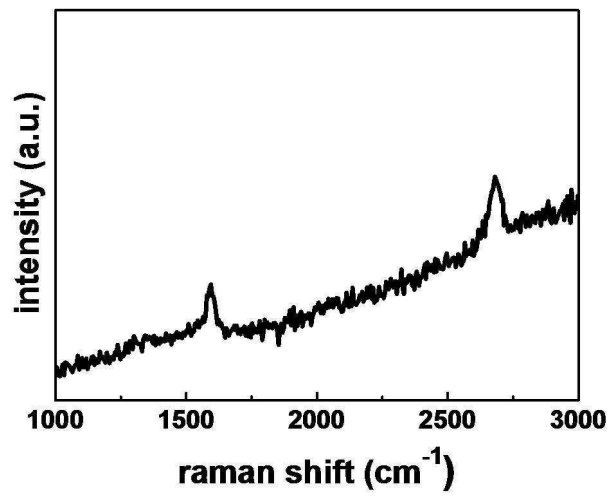
도면2



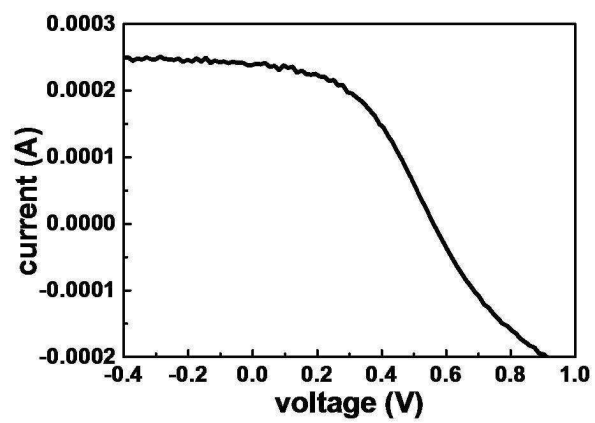
도면3



도면4



도면5



도면6

