



ÚŘAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU K AUTORSKÉMU OSVĚDČENÍ

228075

(11) (B1)

(51) Int. Cl.³
G 06 F 1/04

(22) Přihlášeno 17 12 82
(21) (PV 9304-82)

(40) Zveřejněno 15 09 83

(45) Vydáno 15 02 86

(75)
Autor vynálezu

FEBER STANISLAV ing., BYSTRICE

(54) Zapojení pro dálkově ovládané cyklické generování posloupnosti
řídících impulsů

1

Vynález se týká zapojení pro dálkově ovládané cyklické generování posloupnosti řídících impulsů, zejména v měřicí a řídící technice.

Jsou známá zapojení, pro generování posloupnosti řídících impulsů využívající vlastností časových obvodů, monostabilních klopných obvodů a podobně. Nevýhodou známých zapojení je omezená přesnost doby trvání impulsů generovaných posloupností impulsů, a také jejich kmitočet.

Uvedené nevýhody odstraňuje zapojení pro dálkově ovládané cyklické generování posloupnosti řídících impulsů podle vynálezu, jehož podstata spočívá v tom, že vstup povelového impulsu je spojen se vstupem druhého derivátoru, se vstupem časového obvodu a s řídícím vstupem třetího hradla, jehož výstup je výstupem vkládacího impulsu, výstup druhého derivátoru je spojen s druhým vstupem sumátoru, výstup zpožďovacího obvodu je spojen s prvním vstupem sumátoru, jehož výstup je spojen s nulovacím vstupem počítacího obvodu, dále s nastavovacím vstupem první paměti a je výstupem nulovacího impulsu, výstup generátoru impulsů je spojen se signálním vstupem prvního hradla, výstup první paměti je spojen s řídícím vstupem prvního hradla, jehož výstup je spojen se signálním vstupem druhého hradla, a s nastavovacím vstupem druhé paměti, jejíž výstup je spojen s řídícím vstupem druhého hradla a je výstupem otevíracího impulsu, výstup druhého hradla je spojen s impulsním vstupem počítacího obvodu, jehož výstup je spojen se vstupem prvního derivátoru, jehož výstup je spojen se signálním vstupem čtvrtého hradla, jehož výstup je spojen s mazacím vstupem první paměti, s mazacím vstupem druhé paměti, se vstupem zpožďovacího obvodu a se signálním vstupem třetího hradla, dále výstup časového obvodu je spojen s řídícím vstupem čtvrtého hradla.

Zapojení pro dálkově ovládané generování posloupnosti řídících impulsů podle vynálezu

228075

je v příkladném provedení znázorněno na přiložených výkresech. Na obr. 1 je znázorněn vstup I_n povelového impulsu, který je spojen se vstupem d_2 druhého derivátoru D_2 , se vstupem i časového obvodu T , a s řídicím vstupem h_3 třetího hradla H_3 , jehož výstup je výstupem I_k vkládacího impulsu, výstup druhého derivátoru D_2 je spojen s druhým vstupem a_2 sumátoru S , výstup zpožďovacího obvodu Z je spojen s prvním vstupem a_1 sumátoru S , jehož výstup je spojen s nulovacím vstupem c_2 počítačícího obvodu C , dále s nastavovacím vstupem p_1 první paměti P_1 a je výstupem I_o nulovacího impulsu, výstup generátoru GI impulsů je spojen se signálním vstupem h_1 prvního hradla H_1 , výstup první paměti P_1 je spojen s řídicím vstupem h_1 prvního hradla H_1 , jehož výstup je spojen se signálním vstupem h_2 druhého hradla H_2 a s nastavovacím vstupem p_2 druhé paměti P_2 , jejíž výstup je spojen s řídicím vstupem h_2 druhého hradla H_2 a je výstupem I_z otevíracího impulsu, výstup druhého hradla H_2 je spojen s impulsním vstupem c_1 počítačícího obvodu C , jehož výstup je spojen se vstupem d_1 prvního derivátoru D_1 , jehož výstup je spojen se signálním vstupem h_4 čtvrtého hradla H_4 , jehož výstup je spojen s mazacím vstupem p_1 první paměti P_1 , s mazacím vstupem p_2 druhé paměti P_2 , se vstupem z zpožďovacího obvodu Z a se signálním vstupem h_3 třetího hradla H_3 , dále výstup časového obvodu T je spojen s řídicím vstupem h_4 čtvrtého hradla H_4 .

Zapojení dle vynálezu, cyklicky generuje posloupnost řídicích impulsů pro zapojení vnějšího čítače se vstupním hradlem zapojeným signálním vstupem na vnější zdroj impulsů o proměnné frekvenci a s přenosem načítaného údaje impulsů do paměti. Na řídicí vstup hradla vnějšího čítače je veden otevírací impuls I_{zo} , na nulovací vstup vnějšího čítače nulovací impuls I_{oo} a na vkládací vstup paměti vkládací impuls I_{ko} .

Výstupní impulsní signály zapojení jsou rozlišeny symbolem výstupu zapojení a indexem o .

Funkce zapojení a charakter generované posloupnosti řídicích impulsů je zřejmý dle výkresů na obr. 2.

Příchodem povelového impulsu I_{no} dálkového ovládní je od jeho kladné náběžné hrany generován druhým derivátorem D_2 nulovací impuls I_{oo} a zároveň je nastavován do výchozího postavení počítačící obvod C a první paměť P_1 . Otevřením prvního hradla H_1 je uvolněn průchod řídicích impulsů vytvářených generátorem GI impulsů a první prošlý impuls mění stav druhé paměti P_2 , na jejímž výstupu vzniká otevírací impuls I_{zo} a je otevřeno druhé hradlo H_2 . Vlastností počítačícího obvodu C je čítání požadovaného počtu impulsů, po jejichž načítání vytváří první derivátor D_1 impuls uzavírací první paměti P_1 , druhou paměť P_2 , který dále prochází třetím hradlem H_3 a vystupuje jako vkládací impuls I_{ko} a po zpoždění vytvořeným zpožďovacím obvodem Z vstupuje do sumátoru S , na jehož výstupu je vytvořen nulovací impuls I_{oo} , který nastavuje počítačící obvod C do výchozího stavu a otevírá první paměť P_1 atd. Tento děj se opakuje do té doby než zanikne povelový impuls I_{no} , čímž dojde k uzavření třetího hradla H_3 a není možný průchod vkládacího impulsu I_{ko} .

Impulsy otevírací I_{zo} a nulovací I_{oo} jsou generovány nadále. Opětovným příchodem povelového impulsu I_{no} je přednostně vytvořen nulovací impuls I_{oo} , který zahájí generování následující posloupnosti řídicích impulsů. Čtvrté hradlo H_4 je zapojeno na výstupu prvního derivátoru D_1 za tím účelem, aby bránilo průchodu parazitního impulsu, který může vzniknout na výstupu počítačícího obvodu C v okamžiku jeho nastavování do výchozího stavu v okamžiku vzniku povelového impulsu I_{no} .

Kmitočtem impulsů vytvářených generátorem GI impulsů a kapacitou počítačícího obvodu C je určena délka trvání otevíracího impulsu I_{zo} . Délka vkládacího impulsu I_{ko} je určena vlastnostmi prvního derivátoru D_1 , délka nulovacího impulsu I_{oo} je určena vlastnostmi prvního derivátoru D_1 a druhého derivátoru D_2 .

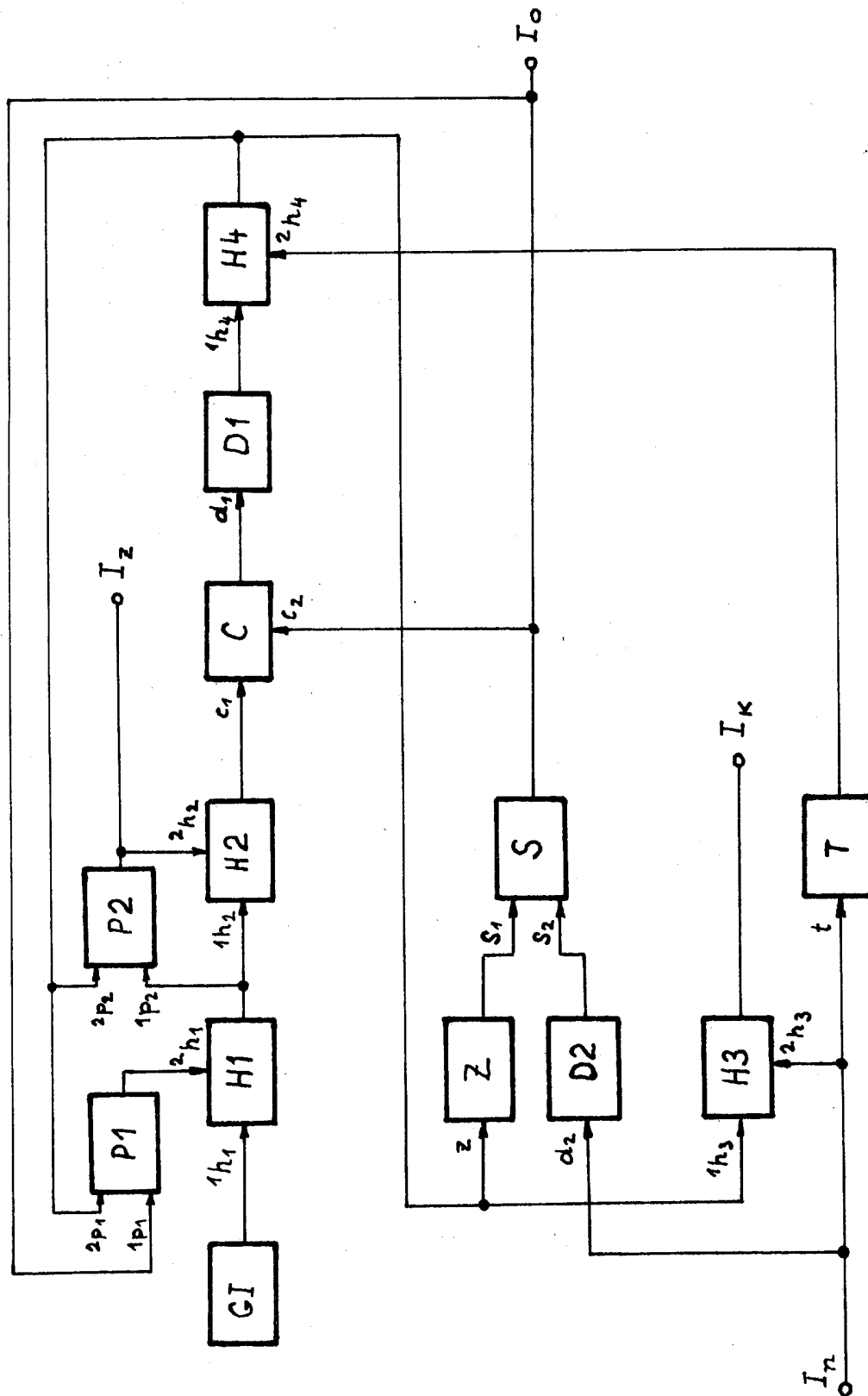
Zpožďovací obvod Z vytváří potřebné zpoždění nulovacího impulsu I_{oo} za vkládacím impulsem I_{ko} , které je závislé od vlastností vnějšího čítače a paměti.

Zapojení dle vynálezu, nachází široké uplatnění v impulsní řídicí technice a zejména v oblasti číslicových měřicích přístrojů.

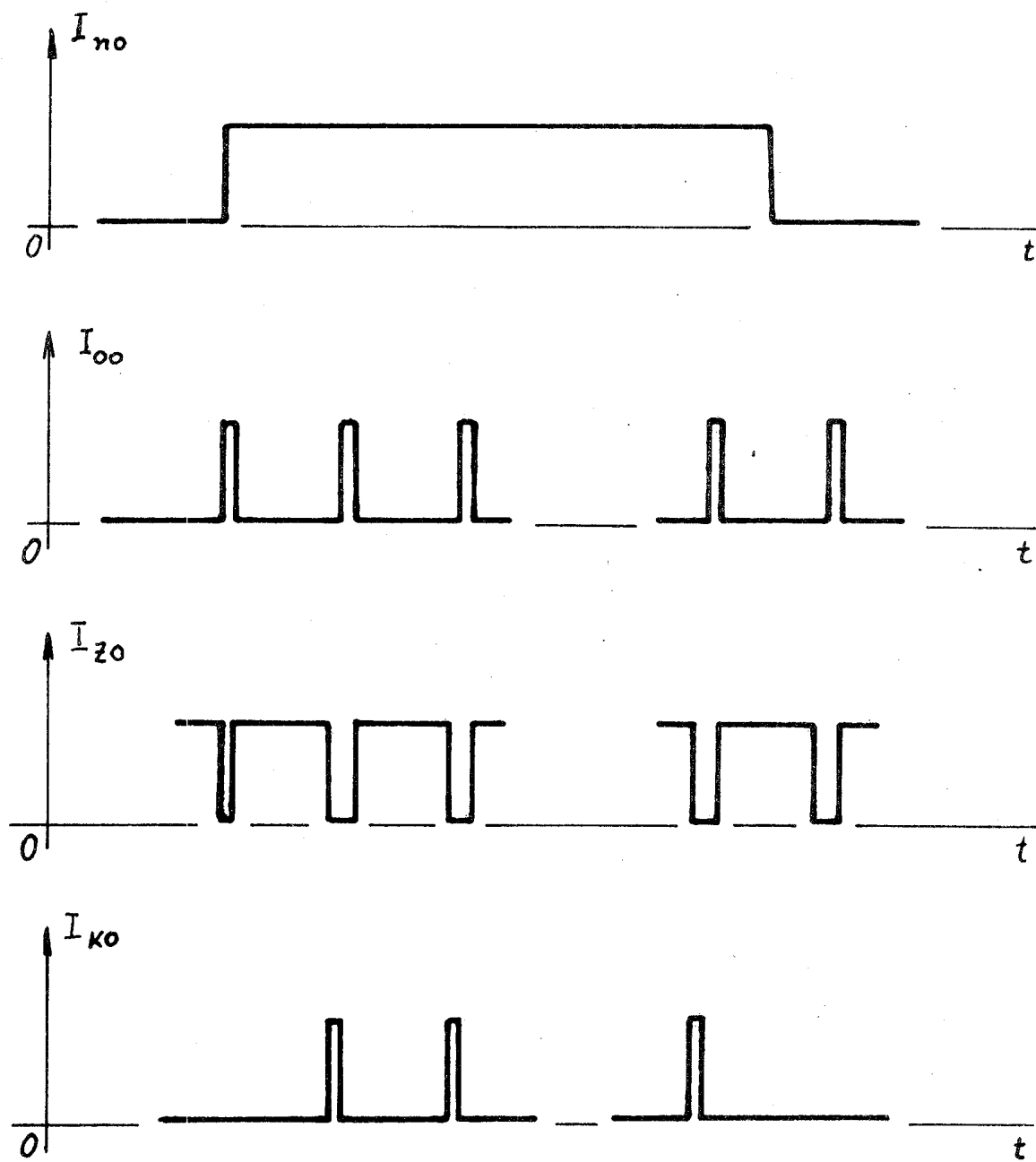
PŘEDMĚT VYNÁLEZU

Zapojení pro dálkově ovládané cyklické generování posloupnosti řídicích impulsů, vyznačené tím, že vstup (I_n) povelového impulsu je spojen se vstupem (d_2) druhého derivátoru (D_2), se vstupem (t) časového obvodu (T) a s řídicím vstupem (2h_3) třetího hradla (H_3), jehož výstup je výstupem (I_k) vkládacího impulsu, výstup druhého derivátoru (D_2) je spojen s druhým vstupem (s_2) sumátoru (S), výstup zpožďovacího obvodu (Z) je spojen s prvním vstupem (s_1) sumátoru (S), jehož výstup je spojen s nulovacím vstupem (c_2) počítacího obvodu (C), dále s nastavovacím vstupem (1p_1) první paměti (P_1) a je výstupem (I_o) nulovacího impulsu, výstup generátoru (GI) impulsů je spojen se signálním vstupem (1h_1) prvního hradla (H_1), výstup první paměti (P_1) je spojen s řídicím vstupem (2h_1) prvního hradla (H_1), jehož výstup je spojen se signálním vstupem (1h_2) druhého hradla (H_2) a s nastavovacím vstupem (1p_2) druhé paměti (P_2), jejíž výstup je spojen s řídicím vstupem (2h_2) druhého hradla (H_2) a je výstupem (I_z) otevíracího impulsu, výstup druhého hradla (H_2) je spojen s impulsním vstupem (c_1) počítacího obvodu (C), jehož výstup je spojen se vstupem (d_1) prvního derivátoru (D_1), jehož výstup je spojen se signálním vstupem (1h_4) čtvrtého hradla (H_4), jehož výstup je spojen s mazacím vstupem (2p_1) první paměti (P_1), s mazacím vstupem (2p_2) druhé paměti (P_2), se vstupem (z) zpožďovacího obvodu (Z) a se signálním vstupem (1h_3) třetího hradla (H_3), dále výstup časového obvodu (T) je spojen s řídicím vstupem (2h_4) čtvrtého hradla (H_4).

2 výkresy



Obr. 1



Obr. 2