



República Federativa do Brasil
Ministério do Desenvolvimento, Indústria
e do Comércio Exterior
Instituto Nacional da Propriedade Industrial

(21) **PI 1103076-3 A2**

(22) Data de Depósito: 15/06/2011
(43) Data da Publicação: 04/12/2012
(RPI 2187)



(51) *Int.Cl.:*
H02H 7/122

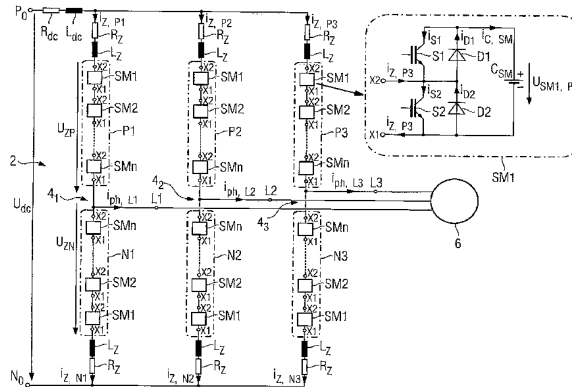
(54) **Título:** MÉTODO PARA INIBIR UM CONVERSOR COM ARMAZENAMENTOS DE ENERGIA DISTRIBUÍDA

(30) **Prioridade Unionista:** 15/06/2010 US 10 2010 030 078.0

(73) **Titular(es):** Siemens Akiengesellschaft

(72) **Inventor(es):** Dietmar Krug, Marc Hiller, Rainer Sommer

(57) **Resumo:** MÉTODO PARA INIBIR UM CONVERSOR COM ARMAZENAMENTOS DE ENERGIA DISTRIBUÍDA. A presente invenção refere-se a um método para inibir um conversor (2) com armazenamentos de energia distribuída (Csm) apresentando pelo menos dois módulos de fase (4₁, 4₂, 4₃), que apresentam, cada qual uma ramificação de válvula superior e uma ramificação de válvula inferior (P1, N1, P2, N2, P3, N3), que apresentam, cada qual uma multiplicidade de submódulos de dois polos (SM1, SM2, ... SMn), que são eletricamente conectados em série e que apresentam, cada qual, um capacitor de armazenamento de energia unipolar (CsM), com o qual um circuito em série de dois comutadores semicondutores (S1, S2), que podem ser desligados, cada qual com um diodo (D1, D2) conectado costas com costas em paralelo, é conectado eletricamente em paralelo. De acordo com a invenção, os módulos (SM1, SM2, ..., SMn) em uma ramificação de válvula superior e em uma ramificação de válvula inferior (P1, N1, P2, N2, P3, N3) em cada módulo de fase (4₁, 4₂, 4₃) no conversor (2) são controlados para um estado de comutação III, escalonado em tempo. Isto consideravelmente reduz a carga de tensão para o conversor (2) e um motor polifásico conectado (6), ou um sistema de suprimento de energia conectado.



Relatório Descritivo da Patente de Invenção para "**MÉTODO PARA INIBIR UM CONVERSOR COM ARMAZENAMENTOS DE ENERGIA DISTRIBUÍDA**".

A presente invenção refere-se a um método para inibir um con-
5 versor com armazenamentos de energia distribuída apresentando pelo me-
nos dois módulos de fase, que apresentam cada qual, uma ramificação de
válvula superior e uma ramificação de válvula inferior, que apresentam cada
qual, uma multiplicidade de submódulos de dois polos, que são eletricamen-
te conectados em série e que apresentam cada qual, um capacitor de arma-
10 zamento de energia unipolar, com o qual um circuito em série de dois co-
mutadores semicondutores que podem ser desligados, cada com um diodo
conectado costas com costas em paralelo, é conectado eletricamente em
paralelo.

Um conversor com armazenamentos de energia distribuída é
15 conhecido a partir de DE 101 03 031 A1, e é ilustrado esquematicamente na
figura 1. De acordo com esta ilustração, este conversor 2 apresenta três mó-
dulos de fase 4_1 , 4_2 e 4_3 , que apresentam, cada qual, uma respectiva ramifi-
cação de válvula superior e uma respectiva ramificação de válvula inferior P1
e N1, P2 e N2, bem como P3 e N3. Estas duas ramificações de válvula P1,
20 N1, P2, N2, e P3, N3, em cada módulo de fase 4_1 , 4_2 , e 4_3 , respectivamente,
são conectadas para formarem um braço de ponte. Um ponto de junção en-
tre uma ramificação de válvula superior e uma ramificação de válvula inferior
P1 e N1, P2 e N2, bem como P3 e N3 é ultrapassado como uma respectiva
conexão L1, L2 ou L3, respectivamente, no lado de tensão CA do respectivo
25 módulo de fase 4_1 , 4_2 ou 4_3 . Um motor polifásico 6 ou um sistema de supri-
mento de energia é conectado a estas conexões L1, L2 ou L3 no lado CA.
Os módulos de fase 4_1 , 4_2 ou 4_3 são eletricamente conectados em paralelo
entre si e são conectados para formarem um dispositivo de alimentação de
tensão CC, que não é ilustrado em maiores detalhes, mas é conectado às
30 conexões de tensão CC P_0 e N_0 do conversor 2 com armazenamentos de
energia distribuída C_{SM} . Uma tensão CC gerada U_{cc} está presente entre es-
tas conexões de tensão CC P_0 e N_0 .

Esta ilustração do conversor 2 com armazenamentos de energia distribuída C_{SM} mostra igualmente que cada ramificação de válvula P1, N1, P2, N2, P3, e N3 apresenta uma multiplicidade de submódulos de dois polos SM1, SM2, ..., SMn, que são eletricamente conectados em série. Cada submódulo de dois polos SM1, SM2, ..., SMn, com base na ilustração do submódulo SM1, apresenta um capacitor de armazenamento de energia unipolar C_{SM} , dois comutadores semicondutores S1 e S2, que podem ser desligados, e dois diodos D1 e D2. Os dois comutadores semicondutores S1 e S2 que podem ser desligados são eletricamente conectados em série, e, este circuito em série, é eletricamente conectado em paralelo com o capacitor de armazenamento de energia unipolar C_{SM} . Um respectivo diodo D1 ou D2 é conectado costas com costas em paralelo com os comutadores semicondutores S1 e S2 que podem ser desligados. Estes diodos D1 e D2 formam, portanto, cada um deles, um diodo de roda livre. Um ponto de junção entre os dois comutadores semicondutores S1 e S2, que podem ser desligados, é ultrapassado como a conexão de módulo X2. A conexão negativa do capacitor de armazenamento de energia unipolar C_{SM} forma uma segunda conexão de módulo X1. Quando o capacitor de armazenamento de energia unipolar C_{SM} tiver sido carregado, uma tensão de capacitor U_{SM} irá sofrer uma queda através dele.

Estas tensões de capacitor U_{SM1} , U_{SM2} , ..., U_{SMn} dos subsistemas de dois polos SM1, SM2, ..., SMn em cada ramificação de válvula P1, N1, P2, N2, P3 e N3 serão respectivamente acrescentadas para formarem uma tensão de válvula U_{ZP1} , U_{ZN1} , U_{ZP2} , U_{ZN2} , U_{ZP3} e U_{ZN3} . A adição, em cada caso, de duas tensões de válvula U_{ZP1} , U_{ZN1} , U_{ZP2} e U_{ZN2} , bem como U_{ZP3} e U_{ZN3} de um respectivo de módulo de fase 4₁, 4₂ ou 4₃ resulta na tensão CC U_{CC} que está presente entre as conexões de tensão CC P₀ e N₀.

A configuração de cada subsistema de dois polos SM no conversor 2 com armazenamentos de energia distribuída C_{SM} permite que cada submódulo SM seja controlado com relação aos três estados de comutação, especificamente os estados de comutação I, II e III. No estado de comutação I, o comutador semicondutor S1, que pode ser desligado, está no estado

ligado, e o comutador semicondutor S2, que pode ser desligado, está no estado desligado. A tensão de capacitor U_{SM} está, portanto, presente como a tensão terminal U_{x2x1} nas conexões de módulo X2 e X1 do submódulo SM, independentemente da direção de uma corrente de ramificação i_z que flui.

5 No estado de comutação II, o comutador semicondutor S1, que pode ser desligado, está no estado desligado, e o comutador semicondutor S2, que pode ser desligado, está no estado ligado, resultando assim em uma tensão terminal U_{x2x1} com amplitude zero estando presente nas conexões de módulo X2 e X1 do submódulo SM, do mesmo modo independentemente da direção

10 de uma corrente de ramificação i_z que flui. No estado de comutação III, ambos os comutadores semicondutores S1 e S2, que podem ser desligados, estão no estado desligado. A amplitude da tensão terminal U_{x2x1} de cada submódulo SM, quando no estado de comutação III, é dependente da direção de uma corrente de ramificação i_z que flui. Se a corrente de ramificação

15 for maior do que zero, então, a amplitude da tensão terminal U_{x2x1} do submódulo SM corresponderá à amplitude da tensão de capacitor U_{SM} neste módulo Sm. Em contraste, se a corrente de ramificação for menor do que zero, a amplitude da tensão terminal será igual a zero. Se nenhuma corrente de ramificação i_z estiver fluindo e se a tensão dividida entre os comutadores

20 semicondutores S1 e S2 que podem ser desligados no submódulo SM for simétrica, a amplitude da tensão terminal U_{x2x1} corresponderá à metade da amplitude da tensão de capacitor U_{SM} no módulo SM.

De acordo com DE 101 03 031 A1, apenas os estados de comutação I e II dos submódulos SM no conversor 2 com armazenamentos de

25 energia distribuída C_{SM} são usados durante a operação normal deste conversor 2. O estado de comutador III é usado apenas no caso de defeitos, por exemplo, um curto-circuito em suas conexões de tensão CC P_0 e N_0 , para um circuito aberto deliberado (interrupção da operação do conversor) e para tempos de retardo de comutação insignificamente curtos para os comuta-

30 dores semicondutores S1 e S2 que poderão ser desligados em um módulo SM, quando da ocorrência de uma mudança de estado de comutação.

De modo geral, sabe-se que a inibição de pulso assim chamada

é ativada, a fim de desligar o conversor em estados de operação críticos, por exemplo, de sobrecorrente, sobretensão, falha de um drive, falha de um sistema de controle, falha de comunicações entre a válvula do conversor e o modulador, ..., de tal modo que este conversor fique em um estado seguro depois da operação da inibição de pulso. De acordo com DE 10 2004 043 877 A1, esta inibição de pulso é implementada com a inibição de todas as válvulas de conversor no conversor autocomutado (inversor). Isto é preferivelmente feito com a interrupção da tensão de suprimento, que é derivada de uma tensão externa, para os optoacopladores nos circuitos de acionamento associados.

Quando uma inibição de pulso em um conversor 2 com armazenamentos de energia distribuída C_{SM} for disparada, então, todos os sinais de acionamento para os comutadores semicondutores S1 e S2, que podem ser desligados em todos os submódulos SM1, SM2, ..., SMn em todas as ramificações de válvula P1, N1, P2, N2, P3 e N3 nos módulos de fase 4₁, 4₂ e 4₃ no conversor 2 com armazenamentos de energia distribuída C_{SM} , terão que ser inibidos ao mesmo tempo, conforme mostrado na figura 1.

Apenas no módulo de fase 4₁ do conversor 2 com armazenamentos de energia distribuída C_{SM} , conforme mostrado na figura 1, é ilustrado em maiores detalhes na figura 2a, para fins de clareza. Os submódulos SM1, ..., SM4 nas ramificações de válvula superior e inferior P1 e N1 neste módulo de fase 4₁ ilustram uma distribuição de estado de comutação durante a operação normal deste conversor 2. Dos quatro submódulos SM1, ..., SM4 na ramificação de válvula superior P1, os submódulos SM2 a SM4 estão no estado de comutação I, e o submódulo SM1 está no estado de comutação II. Dos submódulos SM1, ..., SM4 na ramificação de válvula inferior N1, os submódulos SM1 a SM3 estão no estado de comutação II, e o submódulo SM4 está no estado de comutação I. A amplitude da tensão CC U_{cc} que está presente nas conexões de tensão CC P₀ e P₀ do conversor 2 é, portanto, $U_{cc} = 4 \cdot U_{SM}$. A tensão u_{ZP} na ramificação de válvula superior P1 com relação a um ponto neutro virtual é fornecida por $u_{ZP} = 3 \cdot U_{SM}$, enquanto que, em contraste, a tensão U_{ZN} na ramificação de válvula inferior N1 é for-

ocorre por $u_{ZN}=1 \cdot U_{SM}$.

Uma vez que uma inibição de pulso tenha sido disparada, todos os submódulos SM1 a SM4 nas ramificações de válvula superior P1 e N1 são comutados para o estado de comutação III. O módulo de fase 4₁ com os submódulos SM1 a SM4 no estado de comutação III é ilustrado na figura 2b. A inibição de pulso pode ser ajustada, por um lado, por uma falha que ocorre (por exemplo, uma sobrecorrente) por um dispositivo de controle de laço aberto e de laço fechado, que não é ilustrado em maiores detalhes, no conversor 2, ao passo que, por outro lado, de modo autônomo pelos submódulos SM1 a SM4 (distúrbio ou ruptura de comunicação, sobretensão). Uma vez que o tempo no qual é ajustada uma inibição de pulso não pode ser previsto, as tensões u_{ZP} e u_{ZN} e/ou suas taxas de mudança du_{ZP}/dt e du_{ZN}/dt sobre as ramificações de válvula P1 e N1 em um módulo de fase 4₁ serão controladas unicamente pela direção da corrente de ramificação correspondente i_{ZP1} e i_{ZN1} , quando a inibição de pulso for ajustada.

Com a suposição de que a soma das duas tensões de ramificação u_{ZP} e u_{ZN} em uma respectiva fase 4₁, 4₂ ou 4₃ corresponde, na média, à tensão CC U_{cc} durante a operação normal, isto resulta nas tensões e mudanças de tensão, conforme mostrado na seguinte tabela depois de uma inibição de pulso ter sido ajustada.

Direção das correntes de ramificação i_{ZP} / i_{ZN}	pos / pos	pos / neg	neg/ pos	neg/ neg
u_{ZP}	U_{cc}	U_{cc}	0	0
u_{ZN}	U_{cc}	0	U_{cc}	0
$u_{ZP} + u_{ZN}$	$2 U_{cc}$	U_{cc}	U_{cc}	0
$\Delta(u_{ZP} + u_{ZN})^*$	$+ U_{cc}$	0	0	$- U_{cc}$

* Suposição: soma média das tensões de ramificação antes da inibição de pulso $(u_{ZP}+u_{ZN})=U_{cc}$

Também é assumido que as tensões de capacitor U_{SM} em cada submódulo SM, na média, apresentam um valor de $U_{SM} = U_{cc}/n_{sub}$, onde n_{sub} representa o número de submódulos conectados em série SM1, ..., SMn em

cada ramificação de válvula P1, N1, P2, N2, P3 e N3 no conversor 2 com armazenamentos de energia distribuída C_{SM} .

Conforme pode ser visto a partir desta tabela, ocorrerão dois cenários de pior caso com relação à mudança de tensão nas ramificações em uma fase, quando uma inibição de pulso for ajustada. A mudança de tensão máxima na soma das tensões de ramificação u_{ZP} e u_{ZN} em um módulo de fase 4₁, 4₂ e 4₃ é $\pm U_{CC}$ e ocorrerá quando ambas as correntes de ramificação i_{ZP} e i_{ZN} em um módulo de fase 4 apresentarem o mesmo sinal matemático. Este estado é mantido até que uma das correntes de ramificação tenha sido comutada a zero.

A comutação do estado de comutação III resultará em processos de comutação do comutador semicondutor S1, que pode ser desligado, para um diodo D2 nos ditos submódulos SM2, SM3, SM4 na ramificação de válvula superior P1 e no submódulo SM4 na ramificação de válvula inferior N1 no módulo de fase 4₁, se, antes do ajuste da inibição de pulso, a soma das tensões de ramificação u_{ZP} e u_{ZN} em um módulo de fase 4₁ for, na média, igual à tensão CC U_{CC} entre as conexões de tensão CC P_o e N_o, e as correntes de ramificação i_{ZP} e i_{ZN} apresentarem um sinal matemático negativo. Quando o estado de comutação III estiver ligado, nenhum processo de comutação ocorrerá no submódulo SM1 na ramificação de válvula superior P1 e nos submódulos SM1, SM2, SM3 na ramificação de válvula inferior N1 no módulo de fase 4₁, se, antes do ajuste da inibição de pulso, a soma das tensões de ramificação u_{ZP} e u_{ZN} em um módulo de fase 4₁ for, na média, igual à tensão CC U_{CC} e as correntes de ramificação i_{ZP} e i_{ZN} apresentarem um sinal matemático negativo, uma vez que o diodo D2 conduzia a corrente de ramificação correspondente antes da comutação no estado de comutação III.

Em contraste, os processos de comutação acontecerão do comutador semicondutor S2, que pode ser desligado, para o diodo D1 nos ditos submódulos como resultado da comutação no estado de comutação III no submódulo SM1 na ramificação de válvula superior P1 e nos submódulos SM1, SM2, SM3 na ramificação de válvula inferior N1 no módulo de fase 4₁, se, antes do ajuste da inibição de pulso, a soma das tensões de ramificação

u_{ZP} e u_{ZN} de um módulo de fase 4_1 for, na média, igual à tensão CC U_{cc} entre as conexões de tensão CC P_0 e N_0 , e as correntes de ramificação i_{ZP} e i_{ZN} apresentarem um sinal matemático positivo. Nenhum processo de comutação acontecerá, quando o estado de comutação III for comutado nos submódulos SM2, SM3, SM4 na ramificação de válvula superior P1 e no submódulo SM4 na ramificação de válvula inferior N1 no módulo de fase 4_1 , se, antes do ajuste de uma inibição de pulso, a soma das tensões de ramificação u_{ZP} e u_{ZN} de um módulo de fase 4_1 for, na média, igual à tensão CC U_{cc} e as correntes de ramificação i_{ZP} e i_{ZN} apresentarem um sinal matemático negativo, uma vez que o diodo D1 conduzia a corrente de ramificação correspondente antes da comutação no estado de comutação III.

Uma taxa de mudança de tensão que, por exemplo, pode ser de $4 \text{ kV}/\mu\text{s}$, pode ser assumida para um comutador semicondutor S1 ou S2 que pode ser desligado em cada submódulo SM, para cada mudança de tensão que ocorre durante um processo de comutação. Isto resulta então em uma taxa de mudança de tensão através das duas ramificações de válvula P1 e N1 no módulo de fase 4_1 com um valor de $16 \text{ kV}/\mu\text{s}$, porque há quatro submódulos SM no módulo de fase 4_1 no estado de comutação I antes do ajuste de uma inibição de pulso. Quanto maior o número de submódulos SM que são usados em cada ramificação de válvula P1, N1, P2, N2, P3 e N3 no conversor 3 com armazenamentos de energia distribuída C_{SM} , maior o valor da mudança de tensão por módulo de fase 4_1 , 4_2 e 4_3 .

A fim de obter uma respectiva tensão u_{L10} , u_{L20} , u_{L30} com uma forma de onda senoidal tanto quanto possível na respectiva saída L1, L2 ou L3 de um respectivo módulo de fase 4_1 , 4_2 ou 4_3 no conversor 2 com armazenamentos de energia distribuída C_{SM} , doze ou mais submódulos SM, por exemplo, são usados para cada ramificação de válvula P1, N1, P2, N2, P3 e N3. Quando houver doze submódulos SM para cada ramificação de válvula P1, N1, P2, N2, P3 e N3, a taxa de mudança de tensão será já de $48 \text{ kV}/\mu\text{s}$.

Se a tensão CC U_{cc} , que está presente nas conexões de tensão CC P_0 e N_0 do conversor 2 com armazenamentos de energia distribuída C_{SM} , for assumida como sendo constante, então, a dita taxa de mudança de ten-

são atuará não apenas em um indutor de ramificação L_2 , mas também sobre um indutor parasítico L_{cc} no circuito de tensão CC. Esta carga de tensão sobre o indutor de ramificação L_z resulta em um tamanho físico grande, por causa do uso de isolamento reforçado.

5 Com relação às tensões de saída u_{L10} , u_{L20} e u_{L30} do conversor 2 com armazenamentos de energia distribuída C_{SM} , diferentes condições de pior caso ocorrerão em comparação às tensões internas do conversor u_{ZP} e u_{ZN} . Uma situação de pior caso será explicada com referência às figuras 3a e 3b, com relação às mudanças de tensão nas tensões de fase u_{L10} no mó-
10 dulo de fase 4₁ no conversor 2, conforme mostrado na figura 1.

Devido à distribuição de estado de comutação dos submódulos SM1 a SM4 nas ramificações de válvula P1 e N1 no módulo de fase 4₁ no conversor 2 com armazenamentos de energia distribuída C_{SM} , conforme mostrado na figura 1, os submódulos SM1 a SM4 na ramificação de válvula superior P1 estarão todos no estado de comutação II. Em contraste, os submódulos SM1 a SM4 na ramificação de válvula inferior N1 estão todos no estado de comutação I. A tensão de fase u_{L10} , que é igual à metade da diferença entre as tensões de válvula u_{ZN} e u_{ZP} , é de $U_{cc}/2$. Se uma inibição de pulso for agora ajustada, então, isto resultará em uma mudança de tensão
15 na tensão de fase U_{L10} que é dependente da direção de corrente instantânea das correntes de ramificação i_{ZP} e i_{ZN} . A seguinte tabela provê um resumo das tensões e mudanças de tensão sobre as ramificações de válvula P e N em um módulo de fase 4 depois de uma inibição de pulso ter sido ajustada.

Inibição de Pulso	Direção das correntes de ramificação i_{ZP}/i_{ZN}	pos/pos	pos/neg	neg/ pos	neg/ neg
Antes	u_{ZP}	0	0	0	0
	u_{ZN}	U_{cc}	U_{cc}	U_{cc}	U_{cc}
	u_{L10}	$U_{cc}/2$	$U_{cc}/2$	$U_{cc}/2$	$U_{cc}/2$
Depois	u_{ZP}	U_{cc}	U_{cc}	0	0
	u_{ZN}	U_{cc}	0	U_{cc}	0
	u_{L10}	0	$-U_{cc}/2$	$U_{cc}/2$	0

Inibição de Pulso	Direção das correntes de ramificação i_{ZP}/i_{ZN}	pos/pos	pos/neg	neg/ pos	neg/ neg
	Δu_{L10}	$- U_{cc}/2$	$- U_{cc}$	0	$- U_{cc}/2$
	$\Delta(u_{ZP} + u_{ZN})^*$	U_{cc}	0	0	$- U_{cc}$

* Suposição: Tensão do capacitor de um submódulo $U_{SM,x} = U_{cc}/n_{sub}$

A situação de pior caso com relação à mudança de tensão na tensão de fase u_{L10} , u_{L20} ou u_{L30} depois do ajuste de uma inibição ocorrerá quando as seguintes condições ocorrerem antes do ajuste da inibição de pulso:

5

- todos os submódulos em uma ramificação de válvula, por exemplo, na ramificação de válvula N1, em um módulo de fase estão no estado de comutação I,

10 - todos os submódulos em uma ramificação de válvula correspondente, por exemplo, a ramificação de válvula P1, em um módulo de fase está no estado de comutação II,

- a corrente de ramificação, por exemplo, a corrente de ramificação i_{ZN} , na ramificação de válvula com os submódulos que estão no estado de comutação I apresenta um sinal matemático negativo, e

15 - a corrente de ramificação, por exemplo, a corrente de ramificação i_{ZP} , na ramificação de válvula com os submódulos que estão no estado de comutação II apresenta um sinal matemático positivo.

Nestas condições, a tensão de fase u_{L10} salta de $U_{cc}/2$ para $-U_{cc}/e$, ou de $-U_{cc}/2$ para $U_{cc}/2$. Nestas condições, a mudança na tensão de fase u_{L10} é, portanto, $\pm U_{cc}$. Se for agora assumido que uma taxa de mudança de tensão de, por exemplo, $4 \text{ kV}/\mu\text{s}$ ocorre através de cada submódulo SM no módulo de fase 4₁ em cada submódulo SM1 a SM4 em cada ramificação de válvula P1 e N1 em um módulo de fase 4-1, por causa da comutação de um comutador semiconductor S1 ou S2 que pode ser desligado para um respectivo diodo D2 ou D1, então, isto resultará em um valor de $16 \text{ kV}/\mu\text{s}$ para a taxa de mudança de tensão da tensão de fase u_{L10}/dt , u_{L20}/dt e u_{L30}/dt , quando houver quatro submódulos SM em cada ramificação de válvula P e N, e em um valor de $48 \text{ kV}/\mu\text{s}$, quando houver doze submódulos SM em ca-

20

25

da ramificação de válvula P e N em um módulo de fase 4₁.

Isto significa que, na situação de pior caso, na qual duas tensões de fase mudam repentinamente através de $\pm U_{cc}$ em sentidos opostos, para uma tensão de linha u_{L1L2} , uma mudança de tensão de $\Delta u_{L1L2} = \pm 2U_{cc}$ e uma taxa de mudança de tensão de 32 kV/ μ s ocorrerão através de uma impedância de entrada (enrolamento de estator de um motor polifásico conectado 6), quando quatro submódulos SM forem usados em cada ramificação de válvula P e N em um módulo de fase 4₁, ou de 96 kV/ μ s, quando doze submódulos SM forem usados em cada ramificação de válvula P e N em um módulo de fase 4₁. A fim de impedir que um alimentador de tensão CC no lado do sistema de suprimento de energia e um motor polifásico 6 conectado no lado de carga sejam excessivamente danificados, quando da ocorrência de situações de pior caso, estes componentes terão que ser projetados para uma taxa de mudança de tensão muito maior, resultando assim em custos adicionais em um nível não insignificante.

A invenção agora se baseia no objetivo de especificar um método para inibir um conversor com armazenamentos de energia distribuída, no qual a carga de tensão em situações de pior caso é consideravelmente reduzida.

Este objetivo é alcançado de acordo com a invenção pelas etapas do método da reivindicação 1.

Uma vez que os submódulos no conversor com armazenamentos de energia distribuída não são todos controlados ao mesmo tempo, mas escalonados em tempo, para o estado de comutação III, apenas a carga de tensão correspondendo a uma taxa de mudança de tensão de um submódulo ocorre em cada escalonador de tempo. O número de escalonadores de tempo corresponde ao número de submódulos em uma ramificação de válvula no conversor com armazenamentos de energia distribuída. Isto significa que apenas um submódulo em uma ramificação de válvula superior e/ou inferior, em cada caso, um módulo de fase, é continuamente controlado do presente estado de comutação I ou II para o estado de comutação III em cada escalonador de tempo. Quando houver quatro submódulos em cada

ramificação de válvula no conversor com armazenamentos de energia distribuída, quatro escalonadores de tempo serão exigidos a fim de completamente implementar uma inibição de pulso de ajuste.

5 A vantagem principal deste método de acordo com a invenção é a de que a carga de tensão corresponde, quando muito, à taxa de mudança de tensão de dois submódulos. Esta redução na carga de tensão se tornará maior, quanto maior o número de submódulos que são providos para cada ramificação de válvula no conversor com armazenamentos de energia distribuída. A fim de assegurar que as tensões de saída de fase do conversor
10 com armazenamentos de energia distribuída sejam tão senoidais quanto possível (grande número de etapas escalonadas), o número de submódulos usados em cada ramificação de válvula tem que ser doze ou mais.

Se os submódulos em um módulo de fase forem, cada qual, controlados e escalonados em tempo para o estado de comutação III na sequência de fora para dentro ou de dentro para fora não muda nada com relação ao valor de reduzir a carga de tensão e o intervalo e tempo para implementação de uma inibição de pulso.
15

Em uma concretização vantajosa, o intervalo de tempo mínimo entre dois escalonadores de tempo é igual a um tempo de retardo de desligamento de um comutador semicondutor, que pode ser desligado, em um submódulo. Isto assegura que, depois de um intervalo de tempo mínimo de dois escalonadores de tempo sucessivos ter decorrido, um submódulo em uma ramificação de válvula superior e em uma ramificação de válvula inferior de cada módulo de fase no conversor com armazenamentos de energia distribuída tenha completado a mudança de estado de comutação.
20
25

Para explanação adicional, é feita referência ao desenho, que ilustra o método de acordo com a invenção, e no qual:

a figura 1 mostra um circuito equivalente de um conversor conhecido com armazenamentos de energia distribuída,

30 as figuras 2a, 2b mostram distribuições de estado de comutação nos submódulos em um módulo de fase no conversor, conforme mostrado na figura 1, antes e depois do ajuste de uma inibição de pulso,

as figuras 3a, 3b mostram distribuições de estado de comutação nos submódulos em um módulo de fase no conversor, conforme mostrado na figura 1 antes e depois do ajuste de uma inibição de pulso, e

5 as figuras 4a a 4e mostram, cada qual, distribuições de estado de comutação nos submódulos em um módulo de fase no conversor, conforme mostrado na figura 1, que resultam por meio do método de acordo com a invenção.

O método de acordo com a invenção para inibir um conversor 2 com armazenamentos de energia distribuída C_{SM} , conforme mostrado na
10 figura 1, será agora explicado em maiores detalhes com referência às figuras 4a a 4e. De acordo com o método de acordo com a invenção, depois de uma inibição de pulso ter sido ajustada, os submódulos SM1 a SM4 em uma ramificação de válvula superior e em uma ramificação de válvula inferior P1 e N1 em cada módulo de fase 4_1 , 4_2 e 4_3 no conversor 2 não são mais controlados ao mesmo tempo para o estado de comutação III, mas escalonados em tempo. Este escalonamento de tempo do processamento de uma inibição de pulso que foi ajustada é ilustrado por quatro distribuições de estado de comutação dos submódulos SM1 a SM4 nas ramificações de válvula P1 e N1 no módulo de fase 4_1 , com as setas entre duas respectivas distribuições
15 de estado de comutação no módulo de fase 4_1 , conforme mostrado nas figuras de 4b a 4e, cada qual simbolizando um intervalo de tempo predeterminado Δt para a implementação escalonada por tempo do processamento de uma inibição de pulso que foi ajustada.

A figura 4a ilustra o módulo de fase 4_1 no conversor 2, conforme
25 mostrado na figura 1 com uma distribuição de estado de comutação aleatória dos submódulos SM1 a SM4 em suas ramificações de válvula superior e inferior P1 e N1. Dos submódulos SM1 a SM4 nas ramificações de válvula P1 e N1 no módulo de fase 4_1 , os submódulos SM1 e SM2 estão, cada qual no estado de comutação II, enquanto que, em contraste, os submódulos
30 SM3 e SM4 estão, cada qual, na etapa de comutação I. Se uma inibição de pulso for agora ajustada, então, em uma primeira etapa no tempo t_1 (figura 4b), um submódulo SM1 nas ramificações de válvula superior e inferior P1 e

N1 será, em cada caso, controlado com relação ao estado de comutação III. Depois de um intervalo de tempo predeterminado Δt ter decorrido, isto é, no tempo t_2 (figura 4c), um submódulo adicional SM2 nas ramificações de válvula superior e inferior P1 e N1 no módulo de fase 4₁ é, em cada caso, controlado com relação ao estado de comutação III. Depois de um intervalo de tempo predeterminado Δt ter decorrido, especificamente no tempo t_3 (figura 4d), um submódulo adicional SM3 nas ramificações de válvula superior e inferior P1 e N1 neste módulo de fase 4₁ é, em cada caso, controlado com relação ao estado de comutação III. Depois de um intervalo de tempo adicional Δt ter decorrido, no tempo t_4 (figura 4e), um submódulo adicional SM4 nas ramificações de válvula superior e inferior P1 e N1 neste módulo de fase 4₁ é controlado com relação ao estado de comutação III. No tempo t_4 , todos os submódulos SM1 a SM4 em cada ramificação de válvula P1, N1, P2, N2, P3 e N3 no conversor 2 com armazenamentos de energia distribuída C_{SM} estão, portanto, no estado de comutação III, com uma inibição de pulso que foi ajustada sendo implementada em uma forma escalonada, de acordo com a invenção.

Há um intervalo de tempo predeterminado Δt , em cada caso, como o escalonador de tempo entre as etapas individuais do método (figura 4b a 4e), e isto preferivelmente corresponde a um "retardo de tempo" assim chamado de um comutador semicondutor S1 ou S2 que foi desligado em um submódulo SM. Este retardo de tempo de um comutador semicondutor S1 ou S2 que pode ser desligado em um submódulo SM é o intervalo de tempo mínimo Δt que pode ser implementado. Depois de um intervalo de tempo mínimo Δt ter decorrido, em cada caso, uma mudança de estado de comutação de um submódulo SM está completa. Isto assegura que a carga de tensão em cada etapa de tempo do processamento escalonado de uma inibição de pulso que foi ajustada corresponde, quando muito, apenas à taxa de mudança de tensão de dois submódulos SM.

Por exemplo, se a taxa de mudança de tensão em cada submódulo SM for 4 kV/ μ s, a carga máxima du/dt durante cada mudança de estado de comutação será apenas de 8 kV/ μ s em comparação a 16 kV/ μ s, quando

uma inibição de pulso for processada na maneira convencional. Isto significa que o método de acordo com a invenção provê pelo menos metades da carga de tensão para tensões internas do conversor e tensões de saída de fase.

5 Quando uma inibição de pulso que foi ajustada for processada e escalonada em tempo de acordo com a invenção, não haverá nenhuma necessidade de controlar, em cada caso, um submódulo SM em uma ramificação de válvula superior e em uma ramificação de válvula inferior com relação ao estado de comutação III ao mesmo tempo, enquanto que, em vez disso,
10 também é possível controlar apenas um submódulo SM em cada módulo de fase 4_1 , 4_2 e 4_3 com relação ao estado de comutação III. É irrelevante com qual dos submódulos SM em um módulo de fase 4_1 , 4_2 e 4_3 se inicia. A sequência com base em quais submódulos SM em uma ramificação de válvula superior e em uma ramificação de válvula inferior P1, N1, P2, N2, P3 e N3 e
15 em um módulo de fase 4_1 , 4_2 e 4_3 são controlados com relação ao estado de comutação III é também irrelevante para a redução na carga du/dt .

É importante que haja um deslocamento de tempo entre as mudanças de estado de comutação, em cada caso, de um submódulo SM em uma ramificação de válvula superior e em uma ramificação de válvula inferior
20 P1, N1, P2, N2, P3 e N3 e de um módulo de fase 4_1 , 4_2 e 4_3 .

Se apenas um submódulo SM em um módulo de fase 4_1 , 4_2 e 4_3 no conversor 2 com armazenamentos de energia distribuída C_{SM} , conforme mostrado na figura 1, for, em cada caso, controlado com relação ao estado de comutação III, quando uma inibição de pulso que foi ajustada for processada e escalonada em tempo, serão exigidas duas vezes tantas etapas de
25 tempo em vez de quatro etapas de tempo mostradas na figura 4, isto é, oito etapas de tempo são exigidas antes que tenha sido implementada uma inibição de pulso que foi ajustada. Consideravelmente mais tempo é consequentemente exigido para implementar uma inibição de pulso que foi ajustada. Se
30 houver doze ou mais submódulos em cada ramificação de válvula P1, N1, P2, N2, P3 e N3 no conversor 2, conforme mostrado na figura 1, será necessário verificar, dependendo da aplicação do conversor, se as funções de pro-

teção que são inicializadas com a inibição de pulso podem ser satisfeitas.

A inibição de pulso é ajustada a fim de desligar o conversor 2 com armazenamentos de energia distribuída C_{SM} em estados de operação críticos, por exemplo, sobrecorrente, sobretensão ou falha do acionamento, de tal modo que o conversor 2 esteja em um estado seguro depois da inibi-

5 ção de pulso ter sido aplicada. O tempo disponível para desligar o conversor 2 não é ilimitado, por causa destas situações de falha.

O método de acordo com a invenção é usado por esta razão, no qual dois submódulos, especificamente um submódulo na ramificação de válvula superior P1, P2, P3 e um submódulo SM na ramificação de válvula

10 inferior N1, N2, N3 são controlados para o estado de comutação III ao mesmo tempo em cada escalonador de tempo.

REIVINDICAÇÕES

1. Método para inibir um conversor (2) com armazenamentos de energia distribuída (C_{sm}) apresentando pelo menos dois módulos de fase (4_1 , 4_2 , 4_3), que apresentam, cada qual, uma ramificação de válvula superior e
5 uma ramificação de válvula inferior (P1, N1, P2, N2, P3, N3), que apresentam, cada qual uma multiplicidade de submódulos de dois polos (SM1, SM2, ... SMn), que são eletricamente conectados em série e que apresentam, cada qual, um capacitor de armazenamento de energia unipolar (C_{SM}), com o qual um circuito em série de dois comutadores semicondutores (S1, S2), que
10 podem ser desligados, cada com um diodo (D1, D2) conectado costas com costas em paralelo, é conectado eletricamente em paralelo, apresentando as seguintes etapas do método:

a) o disparo de uma inibição de pulso com base em uma falha que ocorre durante a operação deste conversor (2),

15 b) o controle de um estado de comutação de um subsistema de dois polos (SM1) em cada ramificação de válvula (P1, N1, P2, N2, P3, N3) com relação a um estado de comutação III depois de uma inibição de pulso ter sido ajustada,

c) o controle de um estado de comutação de um submódulo adicional (SM2) em cada ramificação de válvula (P1, N1, P2, N2, P3, N3) a um
20 estado de comutação III depois de um intervalo de tempo predeterminado (Δt) ter decorrido, e

d) a repetição da etapa de método c) até que todos os submódulos de dois polos (SM1, SM2, ..., SMn) em cada ramificação de válvula (P1,
25 N1, P2, N2, P3, N3) tenham sido controlados para o estado de comutação III.

2. Método, de acordo com a reivindicação 1, caracterizado pelo fato de que o controle de estado de comutação escalonado por tempo dos subsistemas de dois polos (SM1, SM2, ..., SMn) em cada ramificação de
30 válvula (P1, N1, P2, N2, P3, N3) no conversor (2) com armazenamentos de energia distribuída (C_{SM}) começa com um subsistema de dois polos externo (SM1) em uma ramificação de válvula superior e em uma ramificação de vál-

vula inferior (P1, N1, P2, N2, P3, N3) em cada módulo de fase (4₁, 4₂, 4₃).

3. Método, de acordo com a reivindicação 1, caracterizado pelo fato de que o controle de estado de comutação escalonado por tempo dos subsistemas de dois polos (SM1, SM2, ..., SMn) em cada ramificação de válvula (P1, N1, P2, N2, P3, N3) no conversor (2) com armazenamentos de energia distribuída (C_{SM}) começa com um subsistema de dois polos interno (SMn) em uma ramificação de válvula superior e em uma ramificação de válvula inferior (P1, N1, P2, N2, P3, N3) em cada módulo de fase (4₁, 4₂, 4₃).

4. Método, de acordo com a reivindicação 1, caracterizado pelo fato de que o intervalo de tempo predeterminado (Δt) é igual a um tempo de retardo de desligamento de um comutador semicondutor (S1, S2) que pode ser desligado, em um subsistema de dois polos (SM1, SM2, ..., SMn).

5. Método, de acordo com a reivindicação 1, caracterizado pelo fato de que quando um submódulo de dois polos (SM1, SM2, ..., SMn) estiver no estado de comutação III, os dois comutadores semicondutores (S1, S2) que podem ser desligados neste submódulo de dois polos (SM1, SM2, ..., SMn) serem desligados.

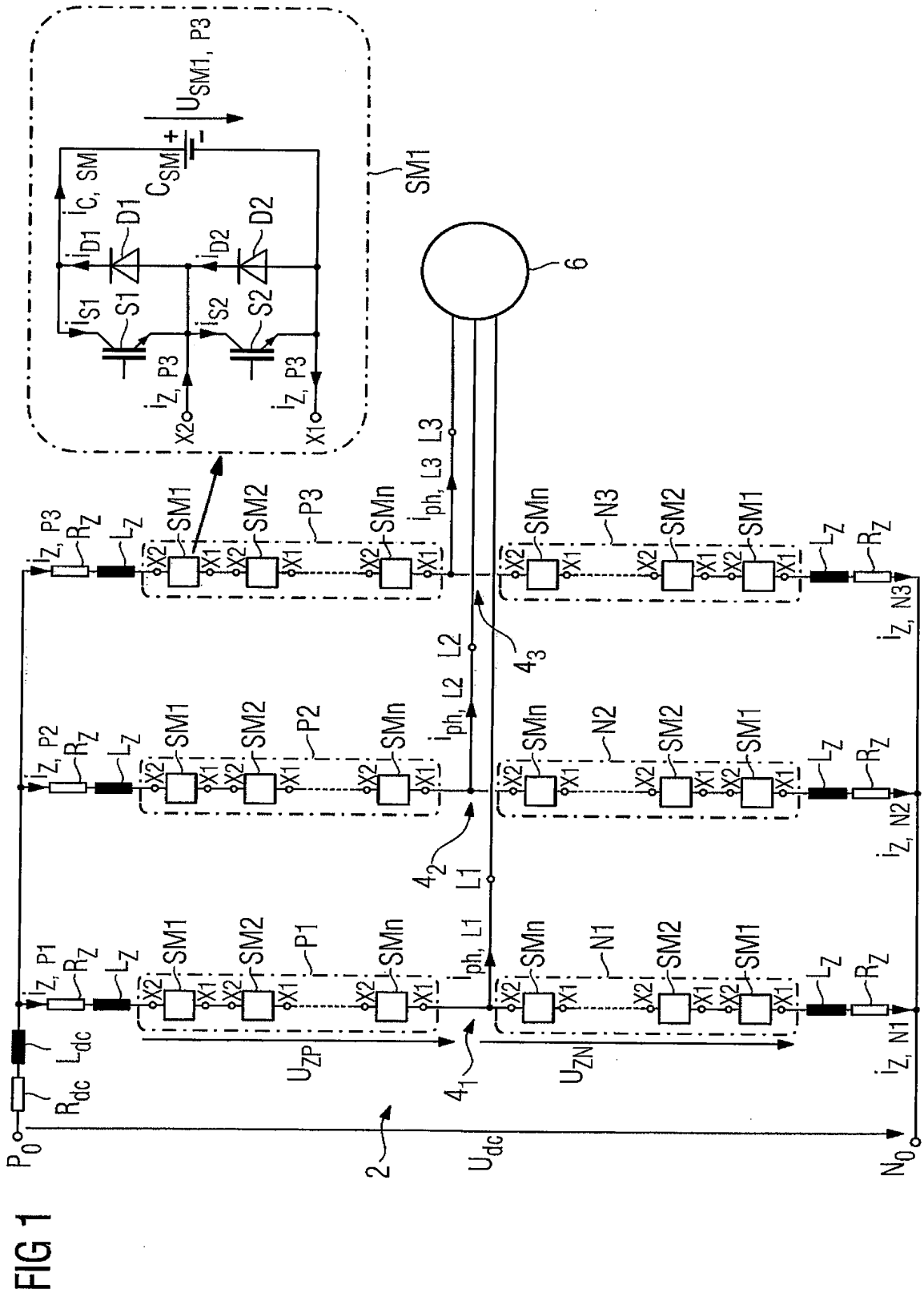


FIG 1

FIG 2A

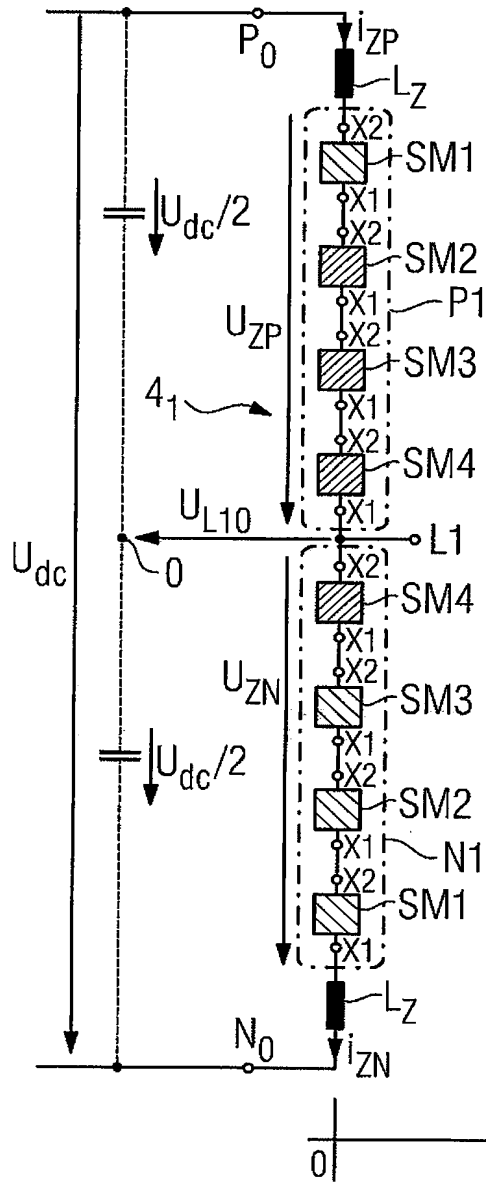
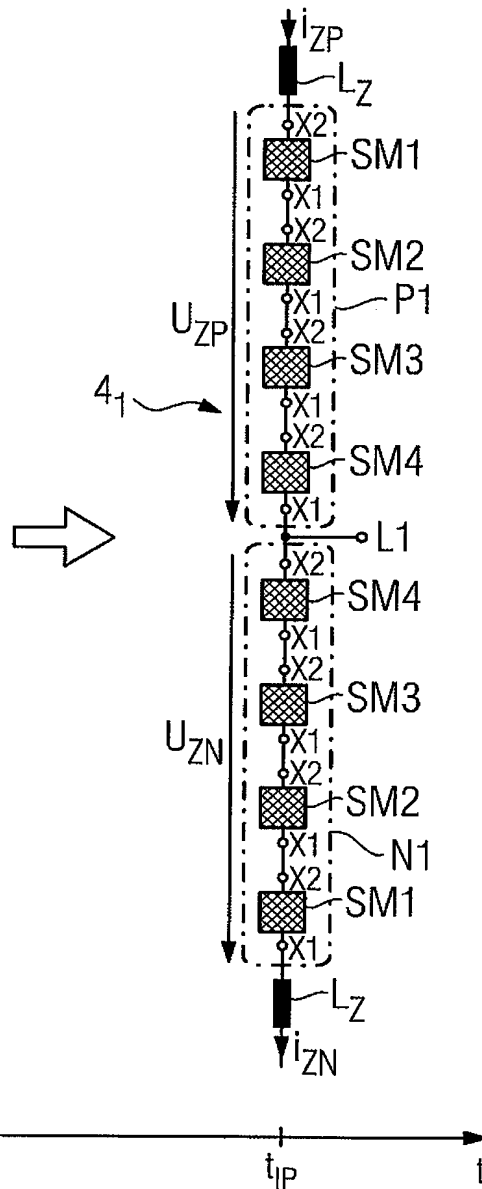




FIG 2B



 $S_Z = I$
 $U_{X2X1} = U_{SM, x}$

 $S_Z = II$
 $U_{X2X1} = 0$


 $S_Z = III$
 $U_{X2X1} = f(i_{zP/N})$

FIG 3A

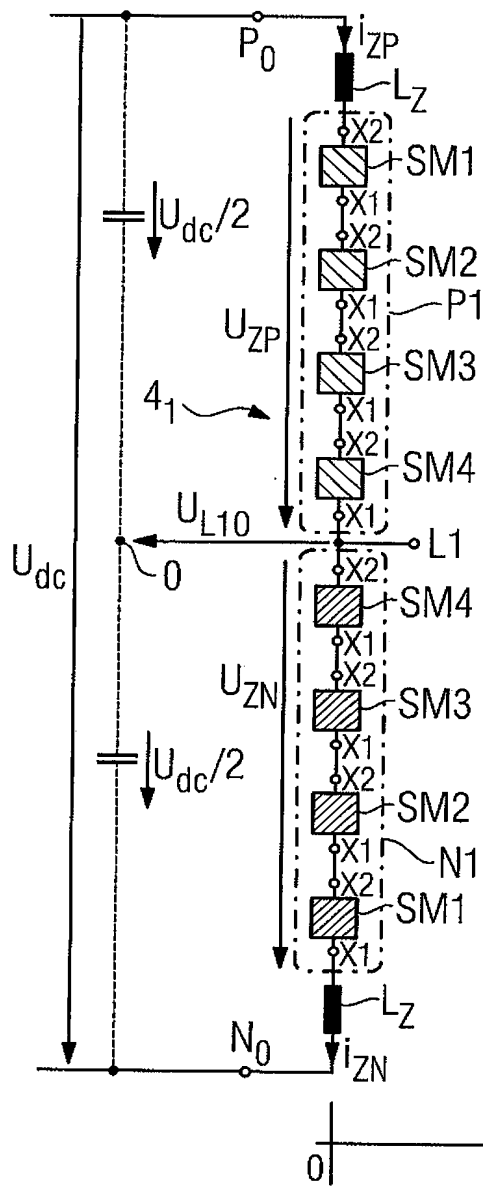
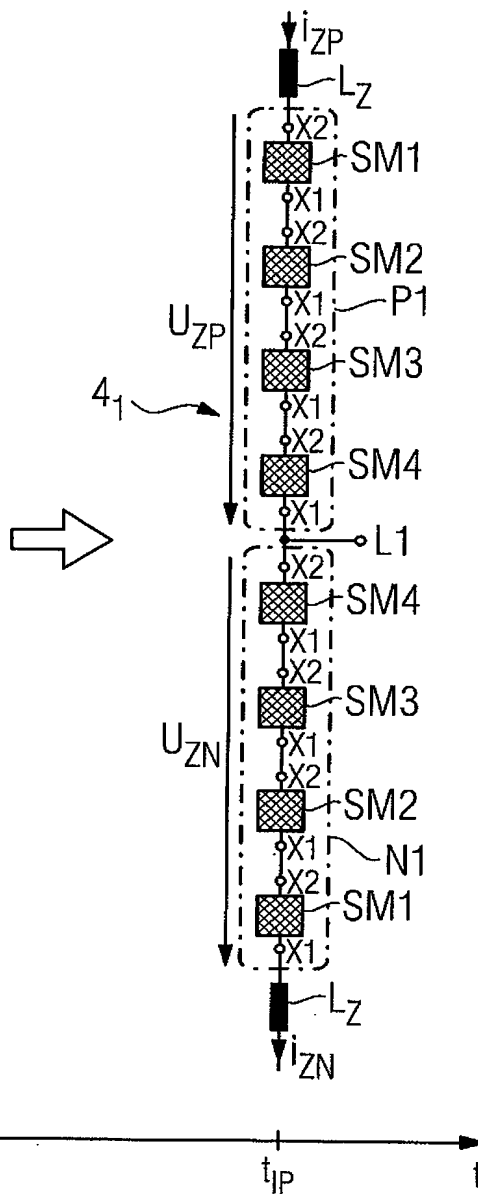





FIG 3B



 $S_Z = \text{I}$
 $U_{X2X1} = U_{SM, x}$

 $S_Z = \text{II}$
 $U_{X2X1} = 0$

 $S_Z = \text{III}$
 $U_{X2X1} = f(i_{ZP}/N)$

RESUMO

Patente de Invenção: **"MÉTODO PARA INIBIR UM CONVERSOR COM ARMAZENAMENTOS DE ENERGIA DISTRIBUÍDA"**.

A presente invenção refere-se a um método para inibir um con-
5 versor (2) com armazenamentos de energia distribuída (C_{sm}) apresentando
pelo menos dois módulos de fase ($4_1, 4_2, 4_3$), que apresentam, cada qual
uma ramificação de válvula superior e uma ramificação de válvula inferior
(P1, N1, P2, N2, P3, N3), que apresentam, cada qual uma multiplicidade de
submódulos de dois polos (SM1, SM2, ... SMn), que são eletricamente co-
10 nectados em série e que apresentam, cada qual, um capacitor de armaze-
namento de energia unipolar (C_{SM}), com o qual um circuito em série de dois
comutadores semicondutores (S1, S2), que podem ser desligados, cada qual
com um diodo (D1, D2) conectado costas com costas em paralelo, é conec-
tado eletricamente em paralelo. De acordo com a invenção, os módulos
15 (SM1, SM2, ..., SMn) em uma ramificação de válvula superior e em uma ra-
mificação de válvula inferior (P1, N1, P2, N2, P3, N3) em cada módulo de
fase ($4_1, 4_2, 4_3$) no conversor (2) são controlados para um estado de comu-
tação III, escalonado em tempo. Isto consideravelmente reduz a carga de
tensão para o conversor (2) e um motor polifásico conectado (6), ou um sis-
20 tema de suprimento de energia conectado.