

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2017年12月21日(21.12.2017)



(10) 国際公開番号

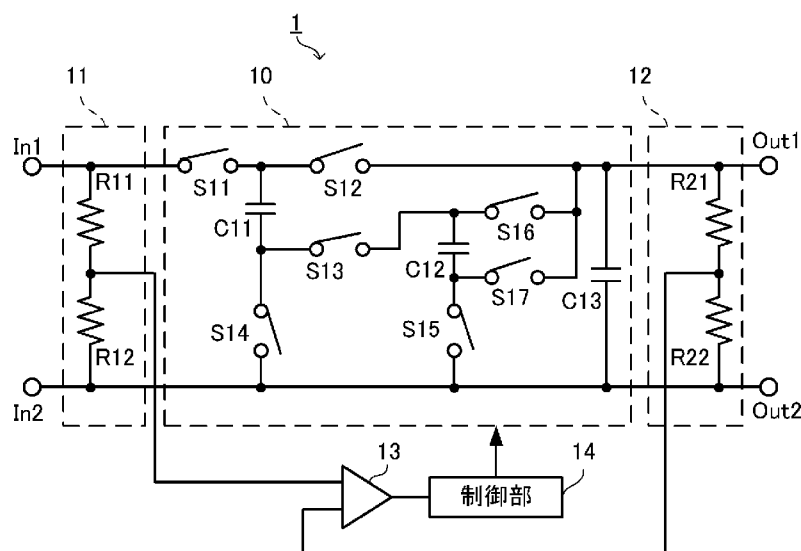
WO 2017/217249 A1

- (51) 国際特許分類:
H02M 3/07 (2006.01) *H02M 3/155* (2006.01)
- (21) 国際出願番号: PCT/JP2017/020541
- (22) 国際出願日: 2017年6月2日(02.06.2017)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2016-119488 2016年6月16日(16.06.2016) JP
- (71) 出願人: 株式会社村田製作所 (MURATA MANUFACTURING CO., LTD.) [JP/JP]; 〒6178555 京都府長岡京市東神足 1 丁目 1 0 番 1 号 Kyoto (JP).
- (72) 発明者: 津田 和則(TSUDA Kazunori); 〒6178555 京都府長岡京市東神足 1 丁目 1 0 番 1 号 株式会社村田製作所内 Kyoto (JP).
- (74) 代理人: 特許業務法人 楓国際特許事務所 (KAEDE PATENT ATTORNEYS' OFFICE); 〒5400011 大阪府大阪市中央区農人橋 1 丁目 4 番 3 4 号 Osaka (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA,

(54) Title: POWER CONVERTER

(54) 発明の名称: パワーコンバータ

図1



14 Control unit

(57) **Abstract:** A power converter (1) is provided with: a capacitive power conversion unit (10) that steps a voltage up or down by switching a plurality of switch elements (S11-S17) to charge or discharge a plurality of capacitors (C11-C13), and outputs to a load; an input voltage detection circuit (11) that detects an input voltage; an output voltage detection circuit (12) that detects an output voltage; and a control unit (14) that compares an input detection value detected by the input voltage detection circuit (11) with an output detection value detected by the output voltage detection circuit (12),

MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA,
NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA,
RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM,
ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG,
US, UZ, VC, VN, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類：

- 一 国際調査報告（条約第21条(3)）

and determines the state of a load. As a result of this configuration, the state of a load is determined without causing a loss for current detection.

(57) 要約：パワーコンバータ（1）は、複数のスイッチ素子（S 1 1～S 1 7）を切り替えて複数のキャパシタ（C 1 1～C 1 3）を充放電することで電圧を昇降圧し、負荷へ出力する容量性電力変換部（1 0）と、入力電圧を検出する入力電圧検出回路（1 1）と、出力電圧を検出する出力電圧検出回路（1 2）と、入力電圧検出回路（1 1）が検出する入力検出値と、出力電圧検出回路（1 2）が検出する出力検出値とを比較して、負荷の状態を判定する制御部（1 4）とを備える。この構成により、電流検出のための損失を生じさせることなく負荷の状態を判定する。

明 細 書

発明の名称： パワーコンバータ

技術分野

[0001] 本発明は、複数のスイッチ素子を切り替えて、複数のキャパシタを充放電することで電圧を昇降圧する容量性電力変換部を有するパワーコンバータに関する。

背景技術

[0002] 特許文献 1 には、スイッチトキャパシタ（チャージポンプ回路とも言う）等の容量性電力変換器が開示されている。これまで、容量性電力変換器は大電力が要求される系には用いられてこなかった。しかしながら、近年、電力変換効率の観点から、容量性電力変換器を大電流用途に用いる試みがある。

先行技術文献

特許文献

[0003] 特許文献1：米国特許第 8 6 1 9 4 4 5 号明細書

発明の概要

発明が解決しようとする課題

[0004] 特許文献 1 に記載の容量性電力変換器は、スイッチ素子をオンオフして、キャパシタを充放電している。容量性電力変換器に接続される負荷が過負荷となり、負荷電流が大電流となると、キャパシタが過放電する。この状態で、スイッチ素子がオンされてキャパシタへの充電が開始されると、突入電流が発生する。突入電流は素子破壊等を引き起こす原因となりうる。

[0005] 一方、容量性変換器を大電力用途に用いる場合、電力変換効率を高めるため、容量性電力変換器のスイッチ素子のオン抵抗を小さくして、オン抵抗での損失を抑えることが重要である。しかし、スイッチ素子のオン抵抗を小さくすると、発生する突入電流はより大きくなり、素子破壊等が引き起こされる可能性が高まる。したがって、容量性変換器を大電力用途に用いる場合には、負荷の状態を監視して、キャパシタの過放電が引き起こされない範囲で

動作させることが要求される。

[0006] 一般的に、負荷の状態を監視するために、負荷電流が流れる経路中に電流検出用の抵抗を設ける手法がある。しかしながら、負荷電流が増大するに従い、電流検出用抵抗での損失が増え、その結果、容量性電力変換器による電力変換効率が低下するといった問題がある。さらに、突入電流のような瞬間的に大きなピークを持つ電流を検出するのは困難である。

[0007] そこで、本発明の目的は、電流検出のための損失を生じさせることなく負荷の状態を判定するパワーコンバータを提供することである。

課題を解決するための手段

[0008] 本発明に係るパワーコンバータは、複数のキャパシタと、複数のスイッチ素子と、前記複数のスイッチ素子をスイッチング制御する制御部とを有し、前記複数のスイッチ素子を切り替えて前記複数のキャパシタを充放電することで電圧を昇降し、負荷へ出力する容量性電力変換部と、前記容量性電力変換部への入力電圧を検出する入力電圧検出部と、前記容量性電力変換部からの出力電圧を検出する出力電圧検出部と、前記入力電圧検出部が検出する入力検出値と、前記出力電圧検出部が検出する出力検出値とを比較して、前記負荷の状態を判定する判定部とを備え、前記制御部は、負荷の増大に伴い前記出力検出値の値が線形的に低下するようにスイッチング制御されることを特徴とする。

[0009] この構成では、容量性電力変換部の入力電圧と出力電圧とを検出することで、負荷の状態（負荷が過負荷であるか否か等）を判定する。この場合、負荷電流の流れる経路に抵抗を設けて負荷電流を検出する一般的な手法と比べて、損失を抑制でき、容量性電力変換部による電力変換効率の低下を回避できる。また、全負荷領域において負荷電流の増大に伴い出力電圧が線形的に下降する特性を持つため、負荷状態の判定を容易にすることができる。

[0010] 前記判定部は、既定の電圧変換比に基づく規定値で、前記入力検出値及び前記出力検出値の少なくとも一方を演算し、演算後の前記入力検出値と前記出力検出値とを比較して、前記負荷の状態を判定する構成でもよい。

- [0011] この構成では、損失を抑制し、容量性電力変換部による電力変換効率の低下を回避して、負荷の状態を判定できる。
- [0012] 前記判定部は、前記入力検出値と、前記出力検出値と、既定の等価抵抗値とから、推定電流を演算し、前記推定電流に基づいて前記負荷の状態を判定する構成でもよい。
- [0013] この構成では、損失を抑制し、容量性電力変換部による電力変換効率の低下を回避して、負荷の状態を判定できる。
- [0014] 前記パワーコンバータは、前記判定部による判定結果に基づいて、故障防止制御を行う故障防止制御部、を備えてもよい。
- [0015] この構成では、過負荷である場合に、パワーコンバータの動作を制限又は停止させることで、突入電流の発生を抑制して、突入電流によるスイッチ素子又はキャパシタの故障等を回避できる。
- [0016] 前記判定部による判定結果を送信する送信部をさらに備えてもよい。
- [0017] 前記容量性電力変換部に縦続接続され、インダクタと、スイッチング素子とを有し、前記スイッチング素子の状態を切り替えて前記インダクタへのエネルギーを畜放電することで電圧を昇降圧する誘導性電力変換部をさらに備える構成でもよい。
- [0018] この構成では、初段コンバータの素子破壊による突入電流の発生を防止することができるため、後段のコンバータの連鎖的な素子破壊を防ぐことができる。

発明の効果

- [0019] 本発明によれば、負荷の直前に抵抗を設けて負荷電流を検出する一般的な手法と比べて、損失を抑制し、容量性電力変換部による電力変換効率の低下を回避して、負荷の状態を判定できる。

図面の簡単な説明

- [0020] [図1]図1は、実施形態1に係るパワーコンバータの回路図である。
- [図2]図2（A）及び図2（B）は、容量性電力変換部でのスイッチング制御を説明するための図である。

[図3]図3は、負荷が過負荷であるか否かの判定方法を説明するための図である。

[図4]図4は、容量性電力変換部の出力電圧と負荷電流との関係を示す図である。

[図5]図5は、別の例の過負荷の判定方法を示す図である。

[図6]図6は、別の例の過負荷の判定方法を示す図である。

[図7]図7は、実施形態2に係るパワーコンバータの回路図である。

[図8]図8は、容量性電力変換部と、誘導性電力変換器とを縦続接続したパワーコンバータの回路図である。

発明を実施するための形態

[0021] (実施形態1)

図1は、実施形態1に係るパワーコンバータ1の回路図である。

[0022] パワーコンバータ1は、一対の入力端子In1及び入力端子In2と、一対の出力端子Out1及び出力端子Out2とを備える。入力端子In1及び入力端子In2には直流電源が接続される。出力端子Out1及び出力端子Out2には負荷が接続される。パワーコンバータ1は、入力端子In1及び入力端子In2から入力される直流電圧を降圧して、出力端子Out1及び出力端子Out2から出力する。本実施形態では、入力端子In2及び出力端子Out2は回路グランドであるものとして説明する。

[0023] パワーコンバータ1は、容量性電力変換部10と、入力電圧検出回路11と、出力電圧検出回路12と、比較器13と、制御部14とを備える。

[0024] 容量性電力変換部10は、入力端子In1及び入力端子In2と、出力端子Out1及び出力端子Out2との間に接続される。容量性電力変換部10は、例えばスイッチトキャパシタであり、スイッチ素子の状態を切り替えてキャパシタを充放電させることで、入力電圧を降圧する。

[0025] 容量性電力変換部10は、スイッチ素子S11と、スイッチ素子S12と、スイッチ素子S13と、スイッチ素子S14と、スイッチ素子S15と、スイッチ素子S16と、スイッチ素子S17と、キャパシタC11と、キャ

パシタC 1 2と、キャパシタC 1 3とを有する。スイッチ素子S 1 1～S 1 7は制御部1 4によりスイッチング制御される。

[0026] スイッチ素子S 1 1とスイッチ素子S 1 2とは、入力端子I n 1と出力端子O u t 1との間に接続される。スイッチ素子S 1 1とスイッチ素子S 1 2との接続点とグラウンドとの間には、キャパシタC 1 1とスイッチ素子S 1 4の直列回路が接続される。出力端子O u t 1とグラウンドの間には、スイッチ素子S 1 6と、キャパシタC 1 2と、スイッチ素子S 1 5との直列回路が接続される。キャパシタC 1 1とスイッチ素子S 1 4との接続点と、スイッチ素子S 1 6とキャパシタC 1 2との接続点の間には、スイッチ素子S 1 3が接続される。また、キャパシタC 1 2とスイッチ素子S 1 5との接続点と、出力端子O u t 1の間には、スイッチ素子S 1 7が接続される。キャパシタC 1 3は、出力端子O u t 1と出力端子O u t 2との間に接続される。キャパシタC 1 1と、キャパシタC 1 2と、キャパシタC 1 3は、それぞれ同じキャパシタンスを有する。なお、キャパシタC 1 1と、キャパシタC 1 2と、キャパシタC 1 3は、異なるキャパシタンスであってもよい。

[0027] 以下に、容量性電力変換部1 0での降圧動作について説明する。

[0028] 図2 (A) 及び図2 (B) は、容量性電力変換部1 0でのスイッチング制御を説明するための図である。この例では、容量性電力変換部1 0は、3. 0 Vの入力電圧を、1. 0 Vの出力電圧に降圧する場合について考える。

[0029] 制御部1 4 (図1 参照) は、第1 状態では、図2 (A) に示すように、スイッチ素子S 1 1と、スイッチ素子S 1 3と、スイッチ素子S 1 7とをオンにし、スイッチ素子S 1 2と、スイッチ素子S 1 4と、スイッチ素子S 1 5と、スイッチ素子S 1 6とをオフにする。この場合、図2 (A) の矢印で示すように、入力端子I n 1とグラウンドの間には、キャパシタC 1 1と、キャパシタC 1 2と、キャパシタC 1 3との直列回路が接続される構成となる。この場合には、入力電圧は3. 0 Vであるため、キャパシタC 1 1と、キャパシタC 1 2と、キャパシタC 1 3とに、それぞれ1. 0 Vの電圧が充電される。

[0030] 次に、制御部14は、第2状態で、図2（B）に示すように、スイッチ素子S11と、スイッチ素子S13と、スイッチ素子S17とをオフにし、スイッチ素子S12と、スイッチ素子S14と、スイッチ素子S15と、スイッチ素子S16とをオンにする。この場合、図2（B）に示すように、出力端子Out1とグランドとの間には、キャパシタC11と、キャパシタC12と、キャパシタC13とがそれぞれ並列に接続される構成となる。そのため、出力端子Out1と出力端子Out2とから1.0Vの電圧が出力される。

[0031] このように、容量性電力変換部10において、図2（A）の第1状態と、図2（B）の第2状態とを交互に切り替えることによって、入力電圧は1/3に降圧される。

[0032] 図1に戻り、入力端子In1及び入力端子In2には、入力電圧検出回路11が接続される。入力電圧検出回路11は、抵抗R11と抵抗R12とを含む分圧回路である。入力電圧検出回路11は、入力端子In1及び入力端子In2からの入力電圧を分圧して出力する。入力電圧検出回路11は、本発明に係る「入力電圧検出部」の一例である。

[0033] 出力端子Out1及び出力端子Out2には、出力電圧検出回路12が接続される。出力電圧検出回路12は、抵抗R21と抵抗R22とを含む分圧回路である。出力電圧検出回路12は、出力端子Out1及び出力端子Out2からの出力電圧を分圧して出力する。出力電圧検出回路12は、本発明に係る「出力電圧検出部」の一例である。

[0034] 入力電圧検出回路11の出力電圧と、出力電圧検出回路12の出力電圧は、比較器13に入力される。比較器13は、入力電圧検出回路11及び出力電圧検出回路12それぞれの出力電圧を比較し、比較した結果により、Hレベル又はLレベルの信号を制御部14へ出力する。

[0035] 制御部14は、比較器13の出力信号がHレベルであるか、Lレベルであるかに従い、出力端子Out1及び出力端子Out2に接続される負荷側の状態を判定する。負荷側の状態とは、例えば、負荷が過負荷状態、又は、負

荷側がショートした状態等を言う。以下では、制御部 14 は、負荷が過負荷であるか否かを判定するものとして説明する。

[0036] 負荷が過負荷であると、容量性電力変換部 10 の出力電流（負荷電流）は大きくなる。出力電流が大きくなると、容量性電力変換部 10 のキャパシタが過放電する。その結果、キャパシタを充電する際に突入電流が発生し、スイッチ素子又はキャパシタの故障の原因となる。そこで、制御部 14 は、負荷が過負荷であるか否かを判定して、過負荷である場合には、例えば、パワーコンバータ 1 の動作を制限又は停止させる。これにより、突入電流によるスイッチ素子又はキャパシタの故障等を回避する。

[0037] 制御部 14 は、判定結果を、外部、例えば他の回路へ送信する。

[0038] 制御部 14 は、本発明に係る「判定部」、「故障防止制御部」及び「送信部」の一例である。

[0039] 以下、負荷が過負荷であるか否かの判定方法について詳述する。

[0040] 図 3 は、負荷が過負荷であるか否かの判定方法を説明するための図である。図 3 は、図 1 を簡略化した図である。

[0041] 図 3 において、容量性電力変換部 10 の電圧変換比 $1/K$ 、容量性電力変換部 10 の入力電圧を V_i 、出力電圧を V_o 、負荷電流を I_c 、容量性電力変換部 10 の等価抵抗を R_{sc} で表す。

[0042] 理想状態での容量性電力変換部 10 の出力電圧を V_{IDEAL} で表した場合、 $V_{IDEAL} = V_i / K$ で表せる。理想状態とは、容量性電力変換部 10 において損失が発生しない状態を言う。負荷電流 I_c が流れると、容量性電力変換部 10 での電圧降下 ($R_{sc} * I_c$) が生じる。理想状態において、入力電圧検出回路 11 及び出力電圧検出回路 12 は、出力電圧検出回路 12 の出力電圧が、入力電圧検出回路 11 の出力電圧よりも高くなるよう、定数設定される。

[0043] 例えば、容量性電力変換部 10 は、12.0V の入力電圧を 4.0V に降圧するものとする。この場合に、入力電圧検出回路 11 は、分圧比が $1/12$ となるように定数設定する。出力電圧検出回路 12 は、分圧比が $1/2$ となるように定数設定する。そうすると、入力電圧検出回路 11 の出力電圧は

1. 0 V、出力電圧検出回路 12 の出力電圧は 2. 0 V である。つまり、出力電圧検出回路 12 の出力電圧は、入力電圧検出回路 11 の出力電圧よりも高い。

[0044] 比較器 13 は、出力電圧検出回路 12 の出力電圧が入力電圧検出回路 11 の出力電圧よりも高い場合、L レベルの信号を出力する。制御部 14 は、比較器 13 の出力信号が L レベルである場合には、負荷は過負荷でないと判定する。

[0045] 負荷電流が流れると、前記のように、容量性電力変換部 10 において電圧降下が生じる。このときの出力電圧 V_o は、 $V_o = V_{IDEAL} - R_{sc} * I_c = V_i / K - R_{sc} * I_c$ で表せる。

[0046] 図 4 は、容量性電力変換部 10 の出力電圧 V_o と負荷電流 I_c との関係を示す図である。

[0047] 図 4 に示すように、負荷電流 I_c が大きくなるに従い、容量性電力変換部 10 の出力電圧 V_o には線形的な電圧降下が発生する。この電圧降下は、出力電圧 V_o と理想電圧 V_{IDEAL} ($= V_i / K$) との乖離度合いである。すなわち、出力電圧 V_o は、 V_i / K よりも電圧 ($R_{sc} * I_c$) 分低くなる。この結果、出力電圧検出回路 12 の出力電圧は、理想状態での出力電圧検出回路 12 の出力電圧よりも低くなる。出力電圧検出回路 12 の出力電圧が、入力電圧検出回路 11 の出力電圧よりも低くなると、比較器 13 は、H レベルの信号を出力する。制御部 14 は、比較器 13 の出力信号が H レベルである場合には、負荷は過負荷であると判定する。

[0048] このように、制御部 14 は、容量性電力変換部 10 の入力電圧 V_i と、出力電圧 V_o とを検出することで、出力電圧 V_o の電圧降下を監視して、負荷が過負荷であるか否かを判定する。本実施形態では、入力電圧と出力電圧との電圧差を計測して、負荷の状態を判定するため、負荷電流検出用抵抗を設ける場合と異なり、その抵抗での損失は生じない。そして、過負荷である場合に、制御部 14 は、容量性電力変換部 10 の動作を制限又は停止させることで、突入電流の発生を回避する。具体的には、制御部 14 は、全部又は一

部のスイッチ素子をオフにする。

[0049] なお、制御部 14 による過負荷の判定レベルは、入力電圧検出回路 11 と出力電圧検出回路 12 との分圧比により調整できる。具体的には、負荷電流 I_c が大きくなり、出力電圧検出回路 12 の出力電圧が、入力電圧検出回路 11 の出力電圧よりも低くなる電圧値の条件を調整することで、過負荷の判定レベルを調整できる。理想状態において、入力電圧検出回路 11 の出力電圧と出力電圧検出回路 12 の出力電圧との差分を小さくすれば、過負荷電流検出の閾値が低くなる。一方で、理想状態において、入力電圧検出回路 11 の出力電圧と出力電圧検出回路 12 の出力電圧との差分を大きくすれば、前記閾値は高くなる。

[0050] 電源電圧の変動が小さい場合、つまり、電源電圧変動の影響を受けない場合には、図 3 の構成により、過負荷の判定を行える。以下では、電源電圧の変動が大きい場合でも行える過負荷の判定方法の例を示す。

[0051] 図 5 は、別の例の過負荷の判定方法を示す図である。

[0052] この例では、出力電圧検出回路 12 は設けられない。入力電圧検出回路 11 は、分圧比が、容量性電力変換部 10 の電圧変換比 $1/K$ と同じとなるように定数設定する。入力電圧検出回路 11 の出力は、比較器 18 の非反転入力部に入力される。比較器 18 の反転入力部には、比較器 18 の出力がフィードバック入力される。比較器 18 の出力は抵抗 17 を介して、比較器 18 の非反転入力部に入力される。また、抵抗 17 の出力側（比較器 18 側）には、定電流回路 19 が接続される。

[0053] 比較器 18 の反転入力部には、容量性電力変換部 10 の出力電圧 V_o が入力される。ここで、抵抗 17 の抵抗値を R_{LIM} 、抵抗 17 を流れる電流を I_{LIM} で表す。入力電圧検出回路 11 の分圧比は容量性電力変換部 10 と同じであるため、入力電圧検出回路 11 の出力電圧は、理想状態での容量性電力変換部 10 の出力電圧 $V_{IDEAL} = V_i / K$ で表せる。

[0054] 比較器 18 の非反転入力部への入力電圧 V_{LIM} は、 $V_{LIM} = V_{IDEAL} - R_{LIM} * I_{LIM} = V_i / K - R_{LIM} * I_{LIM}$ で表せる。また、前記のように、容量性電

力変換部 10 の出力電圧 V_o は、 $V_o = V_{IDEAL} - R_{sc} * I_c = V_i / K - R_{sc} * I_c$ で表せる。

[0055] 比較器 18 は、出力電圧 V_o が入力電圧 V_{LIM} よりも高い場合、L レベルの信号を出力する。制御部 14 は、比較器 18 の出力信号が L レベルである場合には、負荷は過負荷でないと判定する。また、比較器 18 は、出力電圧 V_o が入力電圧 V_{LIM} よりも低くなると、H レベルの信号を出力する。制御部 14 は、比較器 18 の出力信号が H レベルである場合には、負荷は過負荷であると判定する。

[0056] なお、入力電圧 V_{LIM} は、前記のパラメータ、 R_{LIM} 、 I_{LIM} を任意に設定することで、適宜変更可能である。つまり、過負荷の判定レベルは、電源の依存性、又は温度等によって、前記のパラメータを任意に設定することで、調整可能である。

[0057] また、比較器 18 が V_o と電圧 V_{LIM} との誤差増幅を出力する誤差増幅回路である場合には、制御部 14 は、連続的な負荷電流 I_c を検出できる。

[0058] 図 6 は、別の例の過負荷の判定方法を示す図である。

[0059] この例では、入力電圧検出回路 11 の出力が、抵抗 21, 22, 23, 24 と、比較器 25 とからなる増幅回路に入力される。この増幅回路は、入力電圧検出回路 11 の出力電圧 V_{IDEAL} と、出力電圧 V_o との誤差を増幅した電圧 V_{dif} を出力する。ここで、抵抗 21, 22, 23, 24 のインピーダンスをそれぞれ R_{21} , R_{22} , R_{23} , R_{24} で表し、 $R_{21} = R_{23}$, $R_{22} = R_{24}$ とすると、増幅回路の出力電圧 V_{dif} は、 $V_{dif} = (V_{IDEAL} - V_o) * (R_{24} / R_{23})$ で表せる。出力電圧 V_o は、 $V_o = V_{IDEAL} - R_{sc} * I_c = V_i / K - R_{sc} * I_c$ で表せるため、 $V_{dif} = R_{sc} * I_c * (R_{24} / R_{23})$ で表せる。

[0060] 比較器 26 は、増幅回路の出力電圧 V_{dif} と、基準電圧 V_{ref} とを比較する。比較器 26 は、電圧 V_{dif} が電圧 V_{ref} よりも高い場合、H レベルの信号を出力する。制御部 14 は、比較器 26 の出力信号が H レベルである場合には、負荷は過負荷であると判定する。また、比較器 26 は、電圧 V_{dif} が電圧 V_{ref} よりも低くなると、L レベルの信号を出力する。比較器 26 の出力信号が

Lレベルである場合には、負荷は過負荷でないと判定する。このように、図6に示す例では、電圧Vdifのドロップを視ることで、負荷の過負荷を判定する。

[0061] なお、電圧Vdifは、前記のパラメータ、 R_{23} 、 R_{24} 、Vrefを任意に設定することで、適宜変更可能である。つまり、過負荷の判定レベルは、電源の依存性、又は温度等によって、前記のパラメータを任意に設定することで、調整可能である。

[0062] (実施形態2)

図7は、実施形態2に係るパワーコンバータ2の回路図である。この例では、負荷側の状態を判定する構成(方法)が実施形態1と相違する。以下、その相違点について説明する。容量性電力変換部10と、入力電圧検出回路11と、出力電圧検出回路12との構成は、実施形態1と同じであるため、説明は省略する。

[0063] パワーコンバータ2は、ADコンバータ15Aと、ADコンバータ15Bとを備える。ADコンバータ15Aは、入力電圧検出回路11の出力電圧が入力され、デジタル値に変換し、制御部16へ出力する。ADコンバータ15Bは、出力電圧検出回路12の出力電圧が入力され、デジタル値に変換し、制御部16へ出力する。

[0064] 制御部16は、入力された2つのデジタル値と、容量性電力変換部10の電圧変換比 $1/K$ 及び等価抵抗 R_{sc} とに基づいて、負荷電流 I_c を算出する。この算出される負荷電流 I_c は、本発明に係る「推定電流」の一例である。実施形態1で説明したように、出力電圧 V_o は、 $V_o = V_i / K - R_{sc} * I_c$ で表せる。 R_{sc} 、 K は既知であり、 V_o と V_i とは、ADコンバータ15AとADコンバータ15Bとから得られる。その結果、制御部16は負荷電流 I_c を算出できる。

[0065] 制御部16は、例えば不図示の記憶部に閾値を記憶しておき、算出した負荷電流 I_c と閾値とを比較して、閾値よりも大きいと、負荷が過負荷であると判定する。このように、実施形態1と同様、パワーコンバータ2は、損失

を発生させて、電力変換効率を低下させることなく、負荷の状態を判定することができる。

[0066] なお、制御部 16 は、温度情報、又は、製造プロセスによる各素子のばらつきを考慮して、負荷電流 I_c の算出を行ってもよい。例えば、容量性電力変換部 10 の等価抵抗 R_{sc} 、又は、記憶部に記憶する閾値は、固定値であってもよいし、温度又は電圧に応じて変わる変数値としてもよい。また、予め計算した値をテーブル（ルックアップテーブル）として書き込んでおき、その値を必要に応じて参照するようにしてもよい。さらには、外部から補正可能としてもよい。

[0067] また、実施形態 1, 2 では、降圧用のパワーコンバータ 1 について説明したが、本発明に係る「パワーコンバータ」は、昇圧することも可能である。詳しくは、図 1 に示す出力端子 Out_1 と出力端子 Out_2 を入力側とし、入力端子 In_1 と入力端子 IN_2 を出力側とする。これにより、出力端子 Out_1 及び出力端子 Out_2 からの入力電圧を、昇圧して、入力端子 In_1 及び入力端子 IN_2 から出力できる。このように、容量性電力変換部 10 が昇圧動作するパワーコンバータにおいても、同様に過負荷状態であるか否かを判定することができる。

[0068] また、容量性電力変換部 10 の電圧変換比 $1/K$ は固定倍率とし、レギュレーションを行なわない構成としてもよい。ここで、レギュレーションとは、電力変換器の入力電圧や負荷電流などが変動した場合であっても、出力電圧を一定に保とうとする制御のことを指す。容量性電力変換部 10 でレギュレーションを行なわないことで、全負荷領域において負荷電流の増大に伴い出力電圧が線形的に下降する特性を持つため、負荷状態の判定を容易にすることができる。

[0069] また、容量性電力変換部 10 に誘導性電力変換器を縦続接続することも可能である。

[0070] 図 8 は、容量性電力変換部 10 と、誘導性電力変換器 30 とを縦続接続したパワーコンバータ 3 の回路図である。

- [0071] 容量性電力変換部 10 と誘導性電力変換器 30 とは、容量性電力変換部 10 が入力側となるように、端子 I_{n1} 及び端子 I_{n2} と、端子 O_{ut1} 及び端子 O_{ut2} との間で縦続接続される。
- [0072] 誘導性電力変換器 30 は降圧コンバータである。誘導性電力変換器 20 は、スイッチ素子 Q_{11} と、スイッチ素子 Q_{12} と、インダクタ L_1 と、キャパシタ C_2 と、ドライバ 31 とを有する。スイッチ素子 Q_{11} は p 型 MOS-FET である。スイッチ素子 Q_{12} は n 型 MOS-FET である。ドライバ 31 は、スイッチ素子 Q_{11} とスイッチ素子 Q_{12} とをスイッチング制御する。誘導性電力変換器 20 は、スイッチ素子 Q_{11} と、スイッチ素子 Q_{12} とをオンオフして、容量性電力変換部 10 の出力電圧を降圧し、端子 O_{ut1} 及び端子 O_{ut2} に接続される負荷へ供給する。
- [0073] この構成とすることで、初段コンバータの素子破壊による突入電流の発生を防止することができるため、後段のコンバータの連鎖的な素子破壊を防ぐことができる。さらに、初段の容量性電力変換部 10 を非レギュレーション段とし、後段の誘導性電力変換器 30 にレギュレーション機能を担わせることで、安定した電力を出力することができ、電力変換効率が向上する。

符号の説明

- [0074] C_{11} , C_{12} , C_{13} …キャパシタ
 I_c …負荷電流
 I_{n1} , I_{n2} …入力端子
 O_{ut1} , O_{ut2} …出力端子
 R_{11} , R_{12} , R_{21} , R_{22} …抵抗
 S_{11} , S_{12} , S_{13} , S_{14} , S_{15} , S_{16} , S_{17} …スイッチ素子
1, 2, 3…パワーコンバータ
10…容量性電力変換部
11…入力電圧検出回路（入力電圧検出部）
12…出力電圧検出回路（出力電圧検出部）
13…比較器

1 4 …制御部（判定部、故障防止制御部）

1 5 A, 1 5 B …A Dコンバータ

1 6 …制御部（判定部、故障防止制御部）

請求の範囲

- [請求項1] 複数のキャパシタと、複数のスイッチ素子と、前記複数のスイッチ素子をスイッチング制御する制御部とを有し、前記複数のスイッチ素子を切り替えて前記複数のキャパシタを充放電することで電圧を昇降圧し、負荷へ出力する容量性電力変換部と、
- 前記容量性電力変換部への入力電圧を検出する入力電圧検出部と、
- 前記容量性電力変換部からの出力電圧を検出する出力電圧検出部と、
- 、
- 前記入力電圧検出部が検出する入力検出値と、前記出力電圧検出部が検出する出力検出値とを比較して、前記負荷の状態を判定する判定部と、
- を備え、
- 前記制御部は、負荷の増大に伴い前記出力検出値の値が線形的に低下するようにスイッチング制御されるパワーコンバータ。
- [請求項2] 前記判定部は、
- 既定の電圧変換比に基づく規定値で、前記入力検出値及び前記出力検出値の少なくとも一方を演算し、演算後の前記入力検出値と前記出力検出値とを比較して、前記負荷の状態を判定する、
- 請求項1に記載のパワーコンバータ。
- [請求項3] 前記判定部は、
- 前記入力検出値と、前記出力検出値と、既定の等価抵抗値とから、推定電流を演算し、前記推定電流に基づいて前記負荷の状態を判定する、
- 請求項1又は2に記載のパワーコンバータ。
- [請求項4] 前記判定部による判定結果に基づいて、故障防止制御を行う故障防止制御部、
- を備える、請求項1から請求項3の何れか1項に記載のパワーコンバータ。

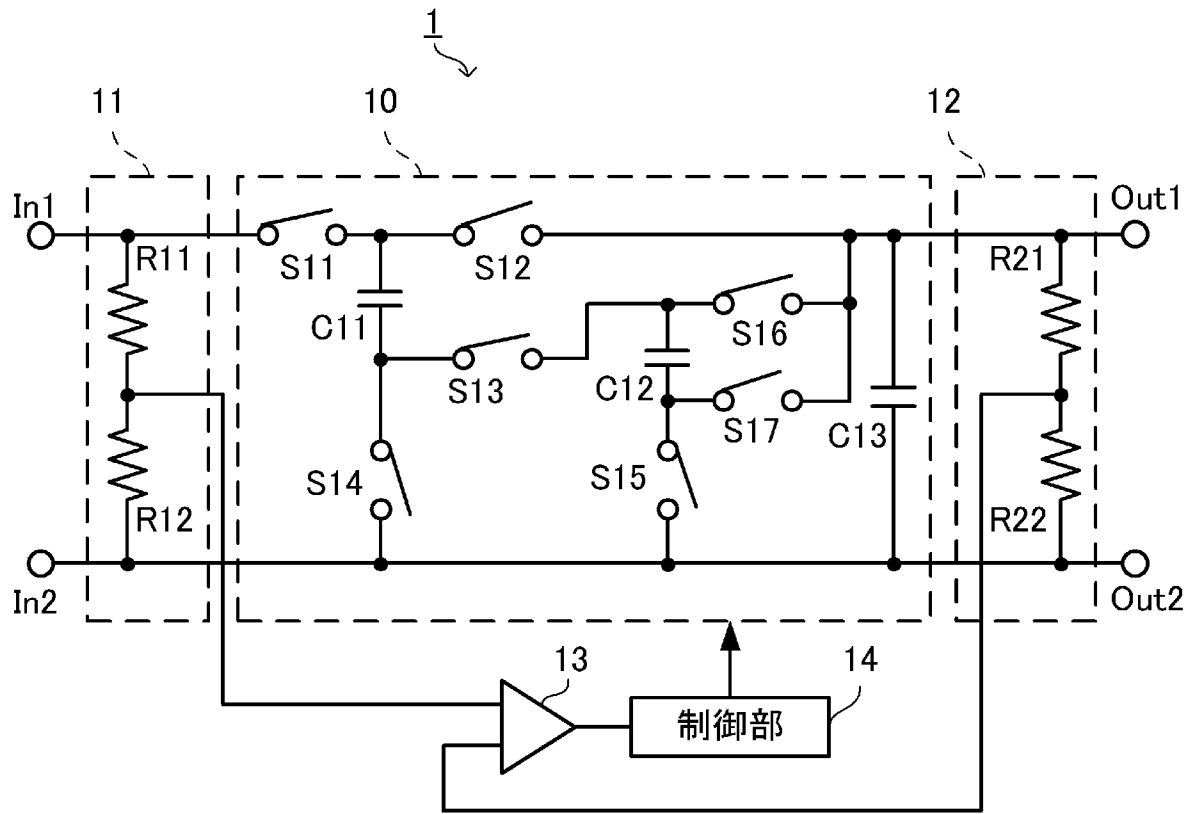
[請求項5] 前記判定部による判定結果を送信する送信部をさらに備える、請求項1から請求項4の何れか1項に記載のパワーコンバータ。

[請求項6] 前記容量性電力変換部に縦続接続され、インダクタと、スイッチング素子とを有し、前記スイッチング素子の状態を切り替えて前記インダクタへのエネルギーを畜放電することで電圧を昇降圧する誘導性電力変換部をさらに備える、

請求項1から請求項5の何れか1項に記載のパワーコンバータ。

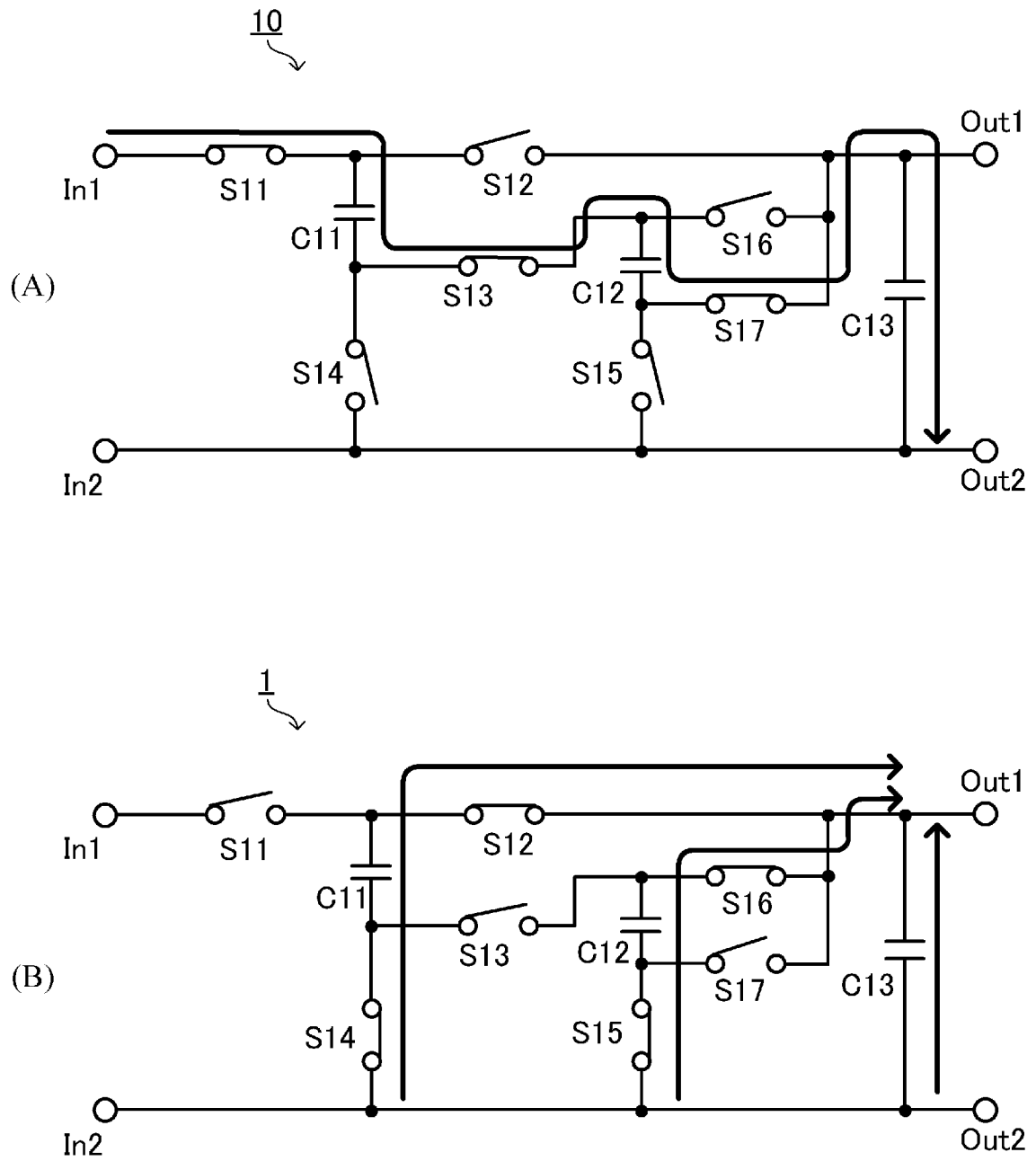
[図1]

図1



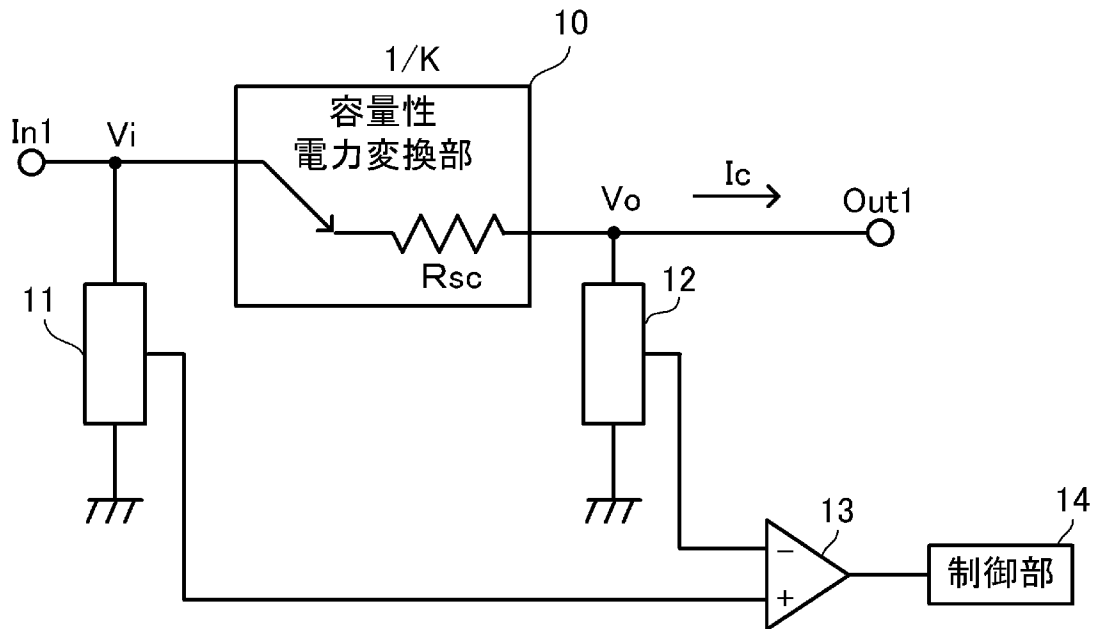
[図2]

図2



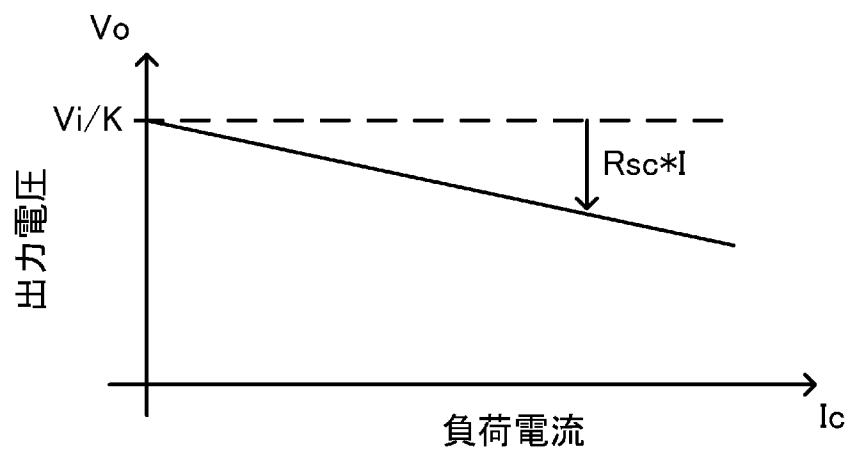
[図3]

図3



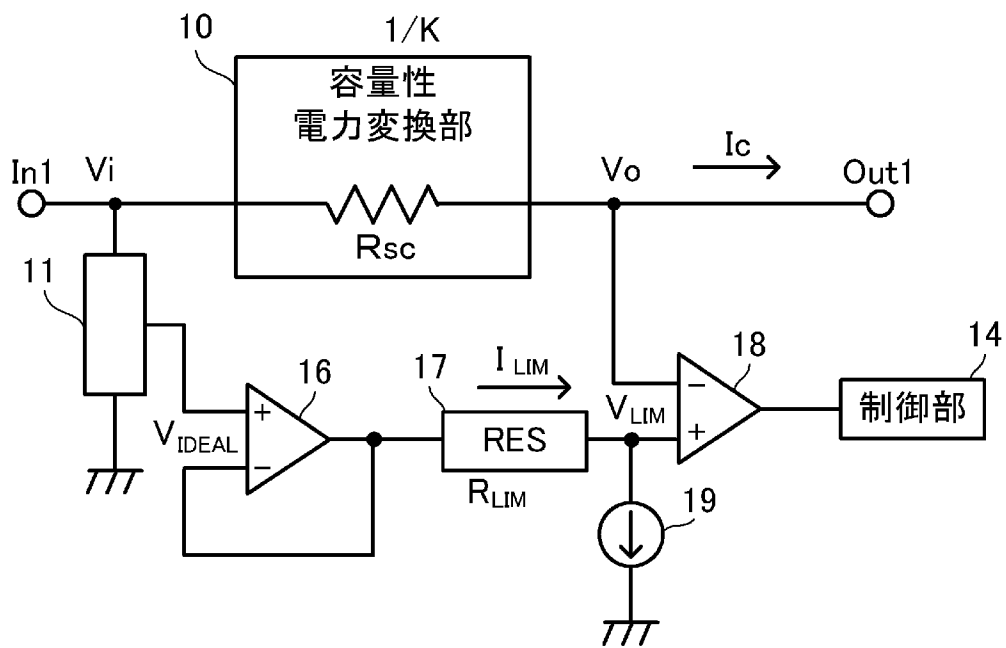
[図4]

図4



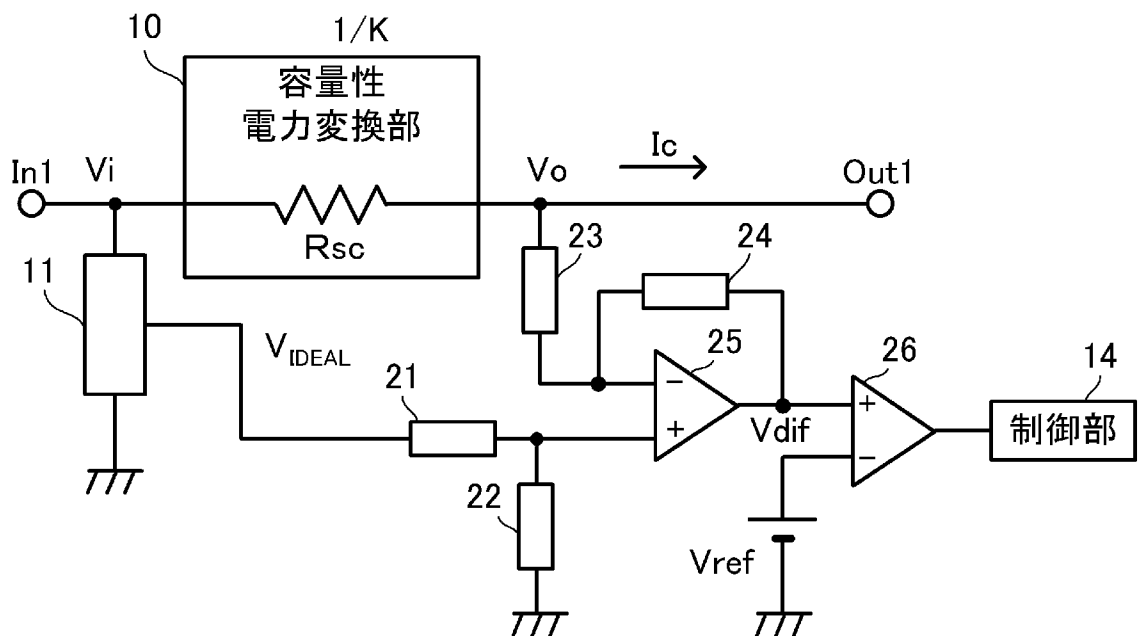
[図5]

図5



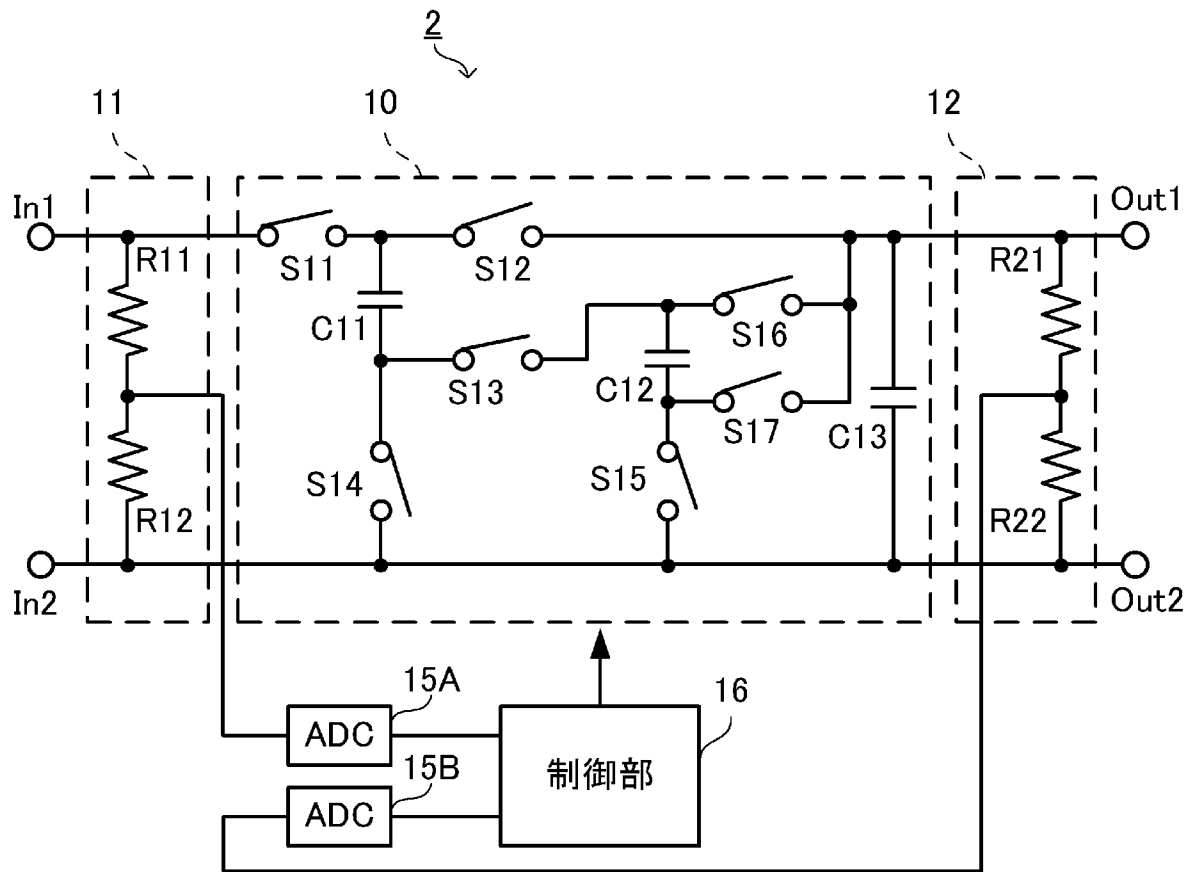
[図6]

図6



[図7]

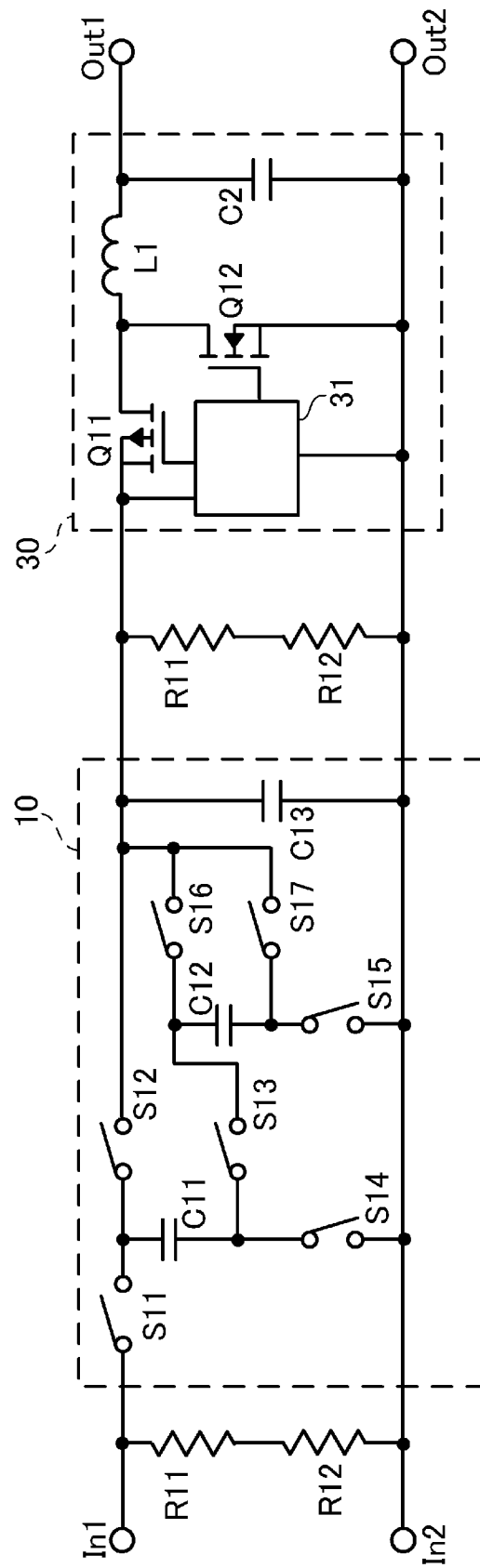
図7



[図8]

図8

3



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2017/020541

A. CLASSIFICATION OF SUBJECT MATTER

H02M3/07(2006.01)i, H02M3/155(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H02M3/07, H02M3/155

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2017
Kokai Jitsuyo Shinan Koho	1971-2017	Toroku Jitsuyo Shinan Koho	1994-2017

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2005-224060 A (Honda Motor Co., Ltd.), 18 August 2005 (18.08.2005), paragraphs [0036] to [0087]; fig. 1 to 10 & US 2005/0174098 A1 paragraphs [0106] to [0202]; fig. 1 to 6, 9 to 19	1-6
Y	JP 2007-174744 A (Matsushita Electric Industrial Co., Ltd.), 05 July 2007 (05.07.2007), paragraphs [0048], [0051] to [0074]; fig. 4 to 7 & US 2007/0139982 A1 paragraphs [0067], [0072] to [0096]; fig. 6 to 9	1-6

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance
 "E" earlier application or patent but published on or after the international filing date
 "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
 "O" document referring to an oral disclosure, use, exhibition or other means
 "P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
 "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
 "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
 "&" document member of the same patent family

Date of the actual completion of the international search
29 June 2017 (29.06.17)

Date of mailing of the international search report
11 July 2017 (11.07.17)

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2017/020541

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2008-236863 A (Honda Motor Co., Ltd.), 02 October 2008 (02.10.2008), paragraphs [0028], [0029], [0036]; fig. 1 & US 2008/0238383 A1 paragraphs [0047], [0048], [0056]; fig. 1	4-6
Y	JP 2015-211539 A (Rohm Co., Ltd.), 24 November 2015 (24.11.2015), paragraphs [0059], [0080] to [0082]; fig. 5 & US 2015/0311787 A1 paragraphs [0074], [0097] to [0099]; fig. 5	5, 6
Y	JP 2011-135738 A (Sharp Corp.), 07 July 2011 (07.07.2011), paragraphs [0052] to [0056]; fig. 3 (Family: none)	6

A. 発明の属する分野の分類（国際特許分類（IPC））

Int.Cl. H02M3/07(2006.01)i, H02M3/155(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（IPC））

Int.Cl. H02M3/07, H02M3/155

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2017年
日本国実用新案登録公報	1996-2017年
日本国登録実用新案公報	1994-2017年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2005-224060 A（本田技研工業株式会社）2005.08.18, 段落[0036]-[0087], 図 1-10 & US 2005/0174098 A1, 段落[0106]-[0202], 図 1-6, 9-19	1-6
Y	JP 2007-174744 A（松下電器産業株式会社）2007.07.05, 段落[0048], [0051]-[0074], 図 4-7 & US 2007/0139982 A1, 段落[0067], [0072]-[0096], 図 6-9	1-6

☒ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

29.06.2017

国際調査報告の発送日

11.07.2017

国際調査機関の名称及びあて先

日本国特許庁（ISA/J P）

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

北嶋 賢二

5G

3792

電話番号 03-3581-1101 内線 3526

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2008-236863 A (本田技研工業株式会社) 2008. 10. 02, 段落[0028], [0029], [0036], 図 1 & US 2008/0238383 A1, 段落[0047], [0048], [0056], 図 1	4-6
Y	JP 2015-211539 A (ローム株式会社) 2015. 11. 24, 段落[0059], [0080]-[0082], 図 5 & US 2015/0311787 A1, 段落[0074], [0097]-[0099], 図 5	5, 6
Y	JP 2011-135738 A (シャープ株式会社) 2011. 07. 07, 段落[0052]-[0056], 図 3 (ファミリーなし)	6