



Patent dodatkowy
do patentu nr _____

MKP H03f 3/04

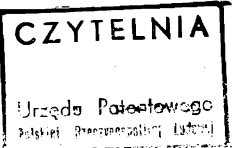
Zgłoszono: 01.06.74 (P 171604)

Pierwszeństwo: 01.06.73 Stany Zjednoczone
Ameryki

Int. Cl.² H03F 3/04

Zgłoszenie ogłoszono: 02.06.75

Opis patentowy opublikowano: 31.03.1978



Twórca wynalazku: _____

Uprawniony z patentu: RCA Corporation, Princeton (Stany Zjednoczone
Ameryki)

Dzielnik prądowy

1

Przedmiotem wynalazku jest dzielnik prądowy, zwłaszcza dla dzielenia prądu wejściowego przez stały, niezależny od temperatury współczynnik podziału.

Przy projektowaniu obwodów scalonych wykorzystujących tranzystory złączowe korzystne jest stosowanie rezystorów o wartościach nie większych niż kilka kiloohmów, zwłaszcza wówczas, gdy konieczne jest zapewnienie tolerancji mniejszych od 20% wartości nominalnej. Rezystory o większych wartościach i dokładniejsze zajmują na płycie obwodu scalonego zbyt dużą powierzchnię. Z tego względu uzyskanie w obwodzie scalonym prądu rzędu kilku mikroamperów następuje pewne trudności.

Jako źródło małych prądów można wykorzystać prąd bazy tranzystora z regulowanym prądem kolektora lub emitera. Prąd bazy tranzystora w znacznym stopniu zależy jednak od parametrów technologicznych oraz od temperatury.

Z opisu patentowego Stanów Zjednoczonych Ameryki nr 3689752 znane są obwody przystosowane do wykorzystywania przemiennej sygnałów prądowych nałożonych na składowe prądu stałego o stosunkowo znacznych jednakowych wartościach. W pewnej części tych obwodów wykorzystuje się w stopniach wejściowych identyczne szeregowo połączenia diod, zrealizowane np. za pomocą połączonych diodowo tranzystorów bipolarnych, dla uzyskania różnicy napięć przykładanych na elektro-

2

dy bazy pary tranzystorów sprzężonych emiterowo. Te sprzężone emiterowo tranzystory sterowane sygnałami symetrycznymi reagują na przykładane na wejście sygnały prądami kolektorowymi o podobnych składowych stałych.

Celem wynalazku jest opracowanie dzielnika prądowego dostarczającego stosunkowo małych prądów przy wykorzystaniu rezystorów o niewielkiej wartości, przy czym współczynnik podziału powinien być stały w funkcji temperatury i zmian napięcia zasilania.

Cel wynalazku osiągnięty został przez to, że dzielnik zawiera pierwsze znane szeregowo połączenie N diod włączone między elektrodę bazy pierwszego tranzystora i punkt potencjału odniesienia i drugie znane szeregowo połączenie N diod, włączone między elektrodę bazy drugiego tranzystora i punkt potencjału odniesienia, przy czym elektrody baz tranzystorów pierwszego i drugiego zasilane są prądami, odpowiednio, pierwszym i drugim o takiej biegunowości, że diody w obu połączeniach szeregowych są spolaryzowane w kierunku przewodzenia i pozostającymi w stałym stosunku do siebie tak, że różnica napięć towarzyszących składowych sygnału proporcjonalna do temperatury w skali Kelwina, w pobliżu której pracują tranzystory i diody dzielnika, pojawia się między elektrodami baz tranzystorów pierwszego i drugiego, przez co, niezależnie od temperatury, ustalona jest wartość współczynnika podziału.

Diody w pierwszym połączeniu szeregowym korzystnie mają efektywne obszary spolaryzowanych w kierunku przewodzenia złącz różne od odpowiednich efektywnych obszarów diod w drugim połączeniu szeregowym, dla zwiększenia wartości współczynnika podziału.

Dzielnik może zawierać co najmniej jedno dalsze szeregowo połączenie N diod włączonych równolegle z jednym z szeregowych połączeń diod dla zwiększenia wartości współczynnika podziału.

Obwody dostarczające prądów pierwszego i drugiego korzystnie dostarczają jednakowych prądów i mogą obejmować rezystory pierwszy i drugi o stałym stosunku wartości, przy czym pierwszy rezystor włączony jest między elektrodę bazy pierwszego tranzystora i punkt potencjału zasilania różnego od potencjału odniesienia, a drugi rezystor włączony jest między elektrodę bazy drugiego tranzystora i punkt potencjału zasilania. Dzielnik może ponadto zawierać co najmniej jeden dalszy tranzystor włączony równolegle z pierwszym, albo z drugim tranzystorem dla zwiększenia współczynnika podziału.

Dzielnik może być kaskadowo połączony z co najmniej jednym dalszym dzielnikiem prądowym, obejmującym tranzystory trzeci i czwarty, których elektrody emiterowe połączone są ze sobą i sterowane dzielonym prądem, przy czym elektrody bazy tranzystorów trzeciego i czwartego dołączone są do punktów pośrednich szeregowych połączeń diod dla odbierania określonej części potencjałów bazowych tranzystorów, odpowiednio, pierwszego i drugiego.

Przedmiot wynalazku uwidoczniiony jest w przykładzie wykonania na rysunku, na którym fig. 1 przedstawia schemat blokowo-idealowy dzielnika według wynalazku, fig. 2 — układ z fig. 1, w którym źródła prądowe zrealizowane zostały za pomocą pojedynczych rezystorów, fig. 3 — układ dzielnika stosowany w przypadku tak dużych wartości N, że napięcia na obwodach szeregowych przekraczają poziom napięcia zasilania, fig. 4 — układ dzielnika, umożliwiający zwiększenie napięcia zasilania odbiornika przez wprowadzenie dodatkowego obwodu szeregowego, fig. 5 — układ dzielnika z fig. 4, w którym odpowiadające tranzystory w równoległe połączonych obwodach szeregowych mają wspólne obszary baz i kolektorów, fig. 6 — układ dzielnika, w którym zwiększenie współczynnika podziału uzyskuje się przez wprowadzenie kilku pierwszych tranzystorów, połączonych równoległe, fig. 7 — schemat struktury dzielnika prądowego uzyskanego przez połączenie kaskadowe wielu obwodów dzielących prąd.

Na fig. 1 źródło 100 prądu stałego dostarcza na wspólny węzeł końcówek emiterowych tranzystorów 101 i 102 prądu $I_F + I_G$, który poddawany jest rozdzielaniu. Jak to zostanie szczegółowo wyjaśnione poniżej, składowa prądu I_G podawana jest z kolektora tranzystora 102 do odbiornika 103. Źródło 104 napięcia stałego dostarcza zarówno napięcia odniesienia, jak i napięcia zasilania. Prąd przepływający przez odbiornik 103 pochodzi ze źródła 104. Końcówka kolektora tranzystora 101 połączona jest ze źródłem napięciowym 104 dla uzyskania napięcia

zasilania, wobec czego przez kolektor tranzystora 101 przepływa prąd I_P .

Końcówka bazy tranzystora 101 połączona jest z potencjałem odniesienia, w tym przypadku ziemią, poprzez szeregowo połączenie 105 N diod 105-1, 105-2, ... 105-N. Baza tranzystora 102 połączona jest z potencjałem odniesienia, poprzez szeregowo połączenie 106 N diod 106-1, 106-2, ... 106-N. Na rysunku przedstawiony został przykład realizacji połączeń 105 i 106 za pomocą tranzystorów, których bazy są zwarte z kolektorami, co jest najczęściej stosowanym sposobem realizacji diod w obwodach scalonych. Układ według wynalazku może jednak zostać zrealizowany dowolną inną techniką wytwarzania diod półprzewodnikowych.

Połączenia szeregowo 105 i 106 zasilane są prądami I_F i I_G ze źródeł prądowych, odpowiednio 107 i 108. Prąd I_F , który polaryzuje w kierunku przewodzenia diody wchodzące w skład szeregowo połączenia 105 ma określoną stałą wartość pozostającą w stosunku $(M+1):1$ względem prądu I_G , który polaryzuje w kierunku przewodzenia diody wchodzące w skład szeregowo połączenia 106. Wartość M jest dodatnia, więc prąd I_F jest zawsze nieco większy niż I_G .

Wiadomo, że napięcie na diodzie półprzewodnikowej stanowi funkcję logarytmiczną prądu w kierunku przewodzenia. W przypadku zastosowania do realizacji szeregowych obwodów 105 i 106 tranzystorów, w których bazy są zwarte z kolektorami można zastosować następującą zależność:

$$V_{BE} = \frac{kT}{q} \ln \frac{I_C}{I_S} \quad (1)$$

gdzie: V_{BE} — napięcie między zaciskami bazy i emitera tranzystora, k — stała Boltzmanna, T — temperatura w skali Kelvina, q — ładunek elektronu, I_C — prąd kolektorowy tranzystora, I_S — prąd nasycenia tranzystora.

Wobec tego potencjały V_{B101} i V_{B102} na zaciskach baz tranzystorów, odpowiednio 101 i 102, określa się w następujący sposób:

$$V_{B101} = NV_{BE105} = \frac{NkT}{q} \ln \frac{I_{C105}}{I_{S105}} = \frac{kT}{q} \ln \left(\frac{I_{C105}}{I_{S105}} \right)^N \quad (2)$$

$$V_{B102} = NV_{BE106} = \frac{NkT}{q} \ln \frac{I_{C106}}{I_{S106}} = \frac{kT}{q} \ln \left(\frac{I_{C106}}{I_{S106}} \right)^N \quad (3)$$

Indeksy 105 i 106 w powyższych zależnościach dotyczą parametrów połączonych diodowo tranzystorów wchodzących w skład szeregowych obwodów, odpowiednio 105 i 106. W przypadku tych zależności przyjęto założenie, że wszystkie tranzystory w danym obwodzie szeregowym są zasadniczo identyczne.

Napięcie ΔV pojawiające się pomiędzy zaciskami baz tranzystorów 102 i 101 można określić następująco:

$$\begin{aligned} \Delta V = V_{B101} - V_{B102} &= \frac{kT}{q} \ln \left(\frac{I_{C105}}{I_{S105}} \right)^N - \frac{kT}{q} \ln \left(\frac{I_{C106}}{I_{S106}} \right)^N = \\ &= \frac{kT}{q} \left[\ln \left(\frac{I_{C105}}{I_{C106}} \right)^N - \ln \left(\frac{I_{S105}}{I_{S106}} \right)^N \right] \quad (4) \end{aligned}$$

Jeżeli wszystkie tranzystory w obwodach szere-

gowych 105 i 106 mają identyczne charakterystyki, co może zostać spełnione w przypadku obwodów scalonych,

$$I_{S105} = I_{S106} \quad (5)$$

więc

$$\frac{I_{S105}}{I_{S106}} = 1 \quad (6)$$

Logarytm z 1 podniesiony do dowolnej potęgi równy jest zeru dla każdej bazy. Stąd

$$\Delta V = \frac{kT}{q} \ln \left(\frac{I_{C105}}{I_{C106}} \right)^N \quad (7)$$

Przyjmując, że prądy baz tranzystorów 101 i 102 są pomijalnie małe w porównaniu z prądami płynącymi przez szeregowe obwody 105 i 106, uzyskuje się

$$I_{C105} = \alpha_{105} I_{E105} \alpha_{105} I_F = I_{E105} \quad (8)$$

oraz

$$I_{C106} = \alpha_{106} I_{E106} \alpha_{106} I_G = I_{E106} \quad (9)$$

gdzie I_{E105} i I_{E106} są prądami emiterów połączonych diodowo tranzystorów wchodzących w skład szeregowych obwodów odpowiednio 105 i 106. Współczynnik wzmocnienia prądowego w konfiguracji wspólnej bazy α_{105} tranzystorów w obwodzie 105 i α_{106} tranzystorów w obwodzie 106, są zasadniczo równe, zwłaszcza gdy tranzystory mają jednakowe charakterystyki. Pozwala to na uzyskanie uproszczonego poniższego równania (10), które uzyskuje się przez podstawienie równań (8) i (9) do równania (7):

$$\Delta V = \frac{kT}{q} \ln \left(\frac{\alpha_{105} I_F}{\alpha_{106} I_G} \right)^N = \frac{kT}{q} \ln \left(\frac{I_F}{I_G} \right)^N \quad (10)$$

Równanie (10) określa napięcie ΔV występujące pomiędzy zaciskami baz tranzystorów 102 i 101, które połączone są w układ wzmacniacza różnicowego ze sprzężeniem emiterowym.

Równanie (1) można wykorzystać do analizy działania wzmacniacza różnicowego utworzonego przez tranzystory 101 i 102, przy założeniu, że ΔV jest różnicą napięć występujących w tych tranzystorach pomiędzy zaciskami baz i emiterów odpowiednio V_{BE101} i V_{BE102} .

$$V_{BE101} = \frac{kT}{q} \ln \frac{I_P}{I_{S101}} \quad (11)$$

$$V_{BE102} = \frac{kT}{q} \ln \frac{I_Q}{I_{S102}} \quad (12)$$

$$\Delta V = V_{BE101} - V_{BE102} \quad (13)$$

$$\Delta V = \left[\ln \left(\frac{I_P}{I_Q} \right) - \ln \left(\frac{I_{S101}}{I_{S102}} \right) \right] \quad (14)$$

Dla podobnych tranzystorów 101 i 102 I_{S101} jest w zasadzie równe I_{S102} . Wobec tego

$$\Delta V = \frac{kT}{q} \ln \left(\frac{I_P}{I_Q} \right) \quad (15)$$

Z porównania równań (10) i (15) wynika, że

$$\frac{kT}{q} \ln \left(\frac{I_P}{I_Q} \right) = \Delta V = \frac{kT}{q} \ln \left(\frac{I_F}{I_G} \right)^N$$

$$\ln \left(\frac{I_P}{I_Q} \right) = \ln \left(\frac{I_F}{I_G} \right)^N \quad (16)$$

$$\frac{I_P}{I_Q} = \left(\frac{I_F}{I_G} \right)^N$$

a więc:

$$I_Q = \frac{I_P + I_Q}{1 + \left(\frac{I_F}{I_G} \right)^N} \quad (17)$$

Zależność (17) opisuje układ przedstawiony na fig. 1 w przypadku, gdy wszystkie diodowo połączone tranzystory stanowiące elementy składowe obwodów szeregowych są podobne.

W monolitycznych obwodach scalonych można w prosty sposób dokładnie ustalać prądy I_F i I_G w stosunku zawierającym się pomiędzy 1:1 a 4:1. Gdy stosunek I_F do I_G wzrasta powyżej 4:1 jego dokładne ustalenie staje się bardzo trudne. W układzie według wynalazku nawet gdy stosunek I_F do I_G utrzymany jest w korzystnym zakresie wartości, można uzyskać bardzo małą wartość stosunku I_Q do $I_P + I_G$ przez odpowiednie zwiększenie wartości N .

W tabelicy I przedstawione zostały wartości $\frac{I_P + I_Q}{I_Q}$ odpowiadające różnym wartościom N , czyli liczby diod w każdym z obwodów szeregowych 105 i 106, oraz dla różnych wartości $\frac{L \cdot I_F}{I_G}$. L jest tu stałą, która w przedstawionym przykładzie ma wartość 1.

Tabela I

N	$\frac{L I_F}{I_G}$				
	2:1	3:1	4:1	5:1	6:1
1	3	4	5	6	7
2	5	10	17	26	37
3	9	28	65	126	217
4	17	82	257	626	1297
5	33	244	1025	3126	7777
6	65	730	4097	15626	46657

Jak wynika z tabelicy I znaczny spadek prądu I_Q uzyskuje się przez nieznaczne zwiększenie liczby diodowo połączonych tranzystorów, przy czym każdy z tych tranzystorów zajmuje bardzo małą powierzchnię w obwodzie scalonym.

Fig. 2 przedstawia układ z fig. 1, w którym każde ze źródeł prądowych 100, 107 i 108 zrealizowane zostało ze pomocą jednego rezystora. Szeregowe obwody 105 i 106 diodowe razem ze złączami baza — emiter tranzystorów 101 i 102 regulują potencjał na wspólnym węźle emiterów tranzystorów 101 i 102, w stosunku do potencjału odniesienia ziemi. Wobec

tego prąd płynący przez obwód rezystancyjny włączony między ten wspólny węzeł i zacisk o potencjale odniesienia, reprezentowany na fig. 2 przez rezystor 100, ma wartość $I_P + I_Q$.

Wartość różnicy napięć ΔV pojawiającej się pomiędzy końcówkami baz tranzystorów 101 i 102 jest mała w porównaniu z wartością spadków napięć na rezystorach 107 i 108 tak, że te spadki napięć można uważać za równe sobie. Jeżeli wartość rezystora 108 zostanie wybrana jako $(M+1)$ razy większa niż rezystora 107, prąd I_F płynący przez rezystor 107 będzie $(M+1)$ razy większy od prądu I_G przepływającego przez rezystor 108. Jak wynika z zależności (16), chwilowe wartości tych prądów nie wpływają na wzajemny stosunek prądów I_P i I_Q . Istotny jest natomiast stosunek prądów I_F i I_G . Wobec tego zmiany wartości napięcia ze źródła 104 nie wpływają na ustalenie I_P i I_Q tak długo, jak długo diody wchodzące w skład obwodów szeregowych 105 i 106 spolaryzowane są w kierunku przewodzenia.

Jeżeli N ma dużą wartość potencjału na końcówkach bez tranzystorów 101 i 102 osiągają stosunkowo duże wartości. Ponieważ napięcie zasilające odbiornik 103 stanowi różnicę pomiędzy napięciem ze źródła 104 a potencjałem bazy tranzystora 102 jego wartość może okazać się niewystarczająca dla zasilania odbiornika 103. Wobec tego, w przypadku tak dużych wartości N , że napięcia na obwodach szeregowych 105 i 106 przekraczają połowę napięcia zasilania, korzystne jest włączenie obwodów szeregowych 105 i 106 między zaciski bez tranzystorów, odpowiednio, 102 i 101, a zacisk źródła napięciowego 104, zamiast między te zaciski baz a ziemię. Układ taki, przedstawiony na fig. 3, realizuje operację dzielenia prądu tak samo, jak układ z fig. 1.

Należy zwrócić uwagę na to, że w opisanym przypadku obwód szeregowy 105, który przewodzi większy prąd, musi być włączony między źródło napięciowe 104 a zacisk bazy tranzystora 102, a nie 101 jak na fig. 1, oraz obwód szeregowy 106, który przewodzi mniejszy prąd; musi być włączony między źródło napięciowe 104 a zacisk bazy tranzystora 101. Dzięki temu potencjał na bazie tranzystora 101 jest, tak samo jak w układzie z fig. 1, bardziej dodatni niż potencjał na bazie tranzystora 102.

W przypadku zastosowania tranzystorów 101 i 102 typu pnp i odwrócenia polaryzacji źródła 104, nadal korzystne jest stosowanie diodowo połączonych tranzystorów npn w obwodach szeregowych 105 i 106. Dzieje się tak dlatego, że elementy typu npn mają zwykle strukturę pionową, a elementy pnp poziomą. Elementy npn zajmują wobec tego mniejszą powierzchnię w obwodzie scalonym. Należy zwrócić uwagę, aby diody w obwodach szeregowych 105 i 106 były prawidłowo spolaryzowane w kierunku przewodzenia.

Fig. 4 również przedstawia układ, umożliwiający zwiększenie napięcia zasilania odbiornika 103. Przez równoległe połączenie obwodu szeregowego 106 z co najmniej jednym obwodem szeregowym 116 zawierającym N diod 116-1, 116-2, ... 116- N uzyskuje się zmniejszenie liczby diod N koniecznej

dla uzyskania odpowiednio dużej wartości stosunku $\frac{I_P + I_Q}{I_Q}$

Działanie tego układu najłatwiej zrealizować przy założeniu, że prąd I_G rozdziela się równo pomiędzy równoległe gałęzie utworzone przez szeregowy układ 106 i 116. Gdyby układ obejmował L gałęzi zrealizowanych w postaci L obwodów szeregowych włączając 106 i 116, prąd w każdej gałęzi wynosiłby $\frac{I_G}{L}$

Wobec tego, ponieważ napięcie na każdej z diod jest funkcją płynącego przez nią prądu można uproszczyć zależność (17) do postaci

$$I_Q = \frac{I_P + I_Q}{1 + \left(\frac{LI_F}{I_G}\right)^N} \quad (18)$$

Wyniki uzyskane dla tego układu przedstawione zostały w tabelicy I.

Zaletą układu przedstawionego na fig. 4 jest to, że I_F nie musi już być większe od I_G dla rozdzielania prądu. Wynika stąd, że M może przyjmować wartości od -1 do 0 , a także wartości dodatnie.

Prąd I_F nie może być jedynie większy niż $\frac{I_G}{L}$

Wobec tego prądy I_F i I_G mogą mieć jednakowe wartości, o ile L jest większe niż 1 . W przypadku wykorzystania techniki obwodów scalonych można wykonać źródła prądowe 107 i 108 jako identyczne, a więc bardziej precyzyjnie ustalić wzajemne wartości prądów I_F i I_G .

Napięcia na kolektorach tranzystorów 106- n i 116- n gdzie n jest dowolną liczbą naturalną z przedziału 1 do N , są równe. W ten sposób tranzystory 106- n i 116- n , jeżeli wytworzone zostały jako tranzystory dyfuzyjne o pionowej strukturze, mogą mieć wspólne obszary baz i emiterów.

Jak to przedstawiono na fig. 5, istnieć nawet może połączenie omowe pomiędzy końcówkami kolektorów tranzystorów 106- n i 116- n . Nie zmienia to działania układu w porównaniu z układem przedstawionym na fig. 4.

Wiadomo, że równoległe połączone tranzystory mogą być zastąpione przez pojedynczy tranzystor o efektywnej powierzchni złącza baza — emiter równej sumie efektywnych powierzchni złącza baza — emiter tych tranzystorów. Wobec tego działanie układu przedstawionego na fig. 1, gdy diody w obwodzie szeregowym 106 mają efektywne powierzchnie złącza baza-emiter L razy większe od powierzchni diod w obwodzie szeregowym 105, jest równoważne działaniu układu przedstawionego na fig. 4. Dane zawarte w tabelicy I są więc prawdziwe również dla tego układu.

Dlatego też postawiono warunek, aby tranzystory 101 i 102 miały podobną geometrię i identyczne charakterystyki. Efektywna powierzchnia złącza baza — emiter tranzystora 101 przedstawionego na fig. 1 może być większa K -krotnie od analogicznej powierzchni tranzystora 102. Możliwe jest również, jak przedstawiono na fig. 6, aby tranzystor 101 utworzony był przez równoległe połączenie K tran-

zystorów 101-1, 101-2, ... 101-K, z których każdy podobny jest do tranzystora 102. W obu przypadkach prąd I_Q będzie dodatkowo dzielony ze współczynnikiem K w porównaniu z układem, w którym tranzystory 101 i 102 są identyczne.

Fig. 7 przedstawia inne rozwiązanie układu według wynalazku, w którym uzyskuje się większe wartości stosunku $\frac{I_P + I_Q}{I_Q}$ przy wykorzystaniu mniejszej ilości elementów. Rozwiązanie to umożliwia również uzyskanie większych wartości stosunku $\frac{I_P + I_Q}{I_Q}$ przy mniejszej wartości stosunku

$\frac{I_F}{I_G}$. Jest to korzystne, ponieważ zwykle im bardziej równe są prądy I_F i I_G , tym dokładniejszy jest podział prądu. Chociaż dla realizacji układu według wynalazku najbardziej korzystne są elementy typu npn wszystkie omówione rozwiązania nadają się do realizacji przy użyciu elementów typu pnp.

Na fig. 7 przedstawiono zastosowanie tranzystorów typu pnp, gdyż wówczas przebieg procesu dzielenia prądów staje się bardziej jasny.

Do wspólnego węzła emiterów tranzystorów 401 i 402 doprowadzany jest prąd $I_P + I_Q$, który jest rozdzielany przez te tranzystory dla uzyskania na kolektorze tranzystora 402 prądu kolektora I_{C402} z zależności (18).

$$I_{C402} = \frac{I_P + I_Q}{1 + \left(\frac{LI_F}{I_Q}\right)^2} \quad (19)$$

Prąd I_{C402} jest doprowadzany do sprzężonych emiterami tranzystorów 301, 302 i rozdzielany przez te tranzystory dla uzyskania na kolektorze tranzystora 302 prądu kolektora I_{C302} , który określony jest zależnością

$$I_{C302} = \frac{I_{C402}}{1 + \left(\frac{LI_F}{I_Q}\right)^3} \quad (20)$$

Prąd I_{C302} jest doprowadzany do sprzężonych emiterami tranzystorów 201, 202 i rozdzielany przez te tranzystory dla uzyskania na kolektorze tranzystora 202 prądu kolektora I_{C202} , który określony jest zależnością

$$I_{C202} = \frac{I_{C302}}{1 + \left(\frac{LI_F}{I_Q}\right)^4} \quad (21)$$

Prąd I_{C202} doprowadzany jest do sprzężonych emiterami tranzystorów 101, 102 i rozdzielany przez te tranzystory dla uzyskania na kolektorze tranzystora 102, prądu kolektora I_Q , który określony jest zależnością

$$I_Q = \frac{I_{C202}}{1 + \left(\frac{LI_F}{I_Q}\right)^5} \quad (22)$$

Z połączenia zależności 19 do 22 uzyskuje się na-

stępujące wyrażenie ilustrujące proces dzielenia prądu w układzie z fig. 7

$$I_Q = \frac{I_P + I_Q}{\left[1 + \left(\frac{LI_F}{I_G}\right)^5\right] \left[1 + \left(\frac{LI_F}{I_G}\right)^4\right] \left[1 + \left(\frac{LI_F}{I_G}\right)^3\right] \left[1 + \left(\frac{LI_F}{I_G}\right)^2\right]} \quad (23)$$

Ponieważ wyrażenie $\left(\frac{LI_F}{I_G}\right)^N$ dla N większych niż 1 ma wartość większą niż 1, wystarczającym przybliżeniem wyrażenia (23) jest wyrażenie

$$I_Q = \frac{I_P + I_Q}{\left(\frac{LI_F}{I_G}\right)^{14}} \quad (24)$$

Wynik ten można uzyskać dla układu przedstawionego na fig. 1 tylko wtedy, gdy N ma wartość 14, a w takim przypadku układ przedstawiony na fig. 1 musi obejmować 30 elementów. Wykonanie takiego układu może przedstawiać pewne trudności, ponieważ napięcie na 14 diodach każdego z szeregowych obwodów 105, 106 osiąga wówczas około 10V. Taka wartość napięcia jest bliska lub przekracza dopuszczalne napięcia stosowane w pracy wielu układów scalonych. Z kolei układ przedstawiony na fig. 7 wymaga zastosowania jedynie 18 elementów. Napięcie na pięciu diodach w obwodach szeregowych 105, 106 wynosi około 3,5V, co dobrze się mieści w zakresie napięć stosowanych dla zasilania obwodów scalonych.

Analizując zależności 19 do 23 można zauważyć, że udział w rozdzielaniu prądów przez każdy następny stopień dzielący jest większy niż stopnia poprzedniego. Dlatego w celu zmniejszenia stopnia podziału prądu i jednocześnie dla zminimalizowania ilości zastosowanych elementów należy najpierw eliminować stopnie dzielące w bliskiej źródła zasilania 100. W sposób podobny do zastosowanego w związku z zależnościami 19 do 23, można uzyskać tablice przedstawiające wartości $\frac{I_P + I_Q}{I_Q}$ dla danych ilości stopni dzielących i war-

tości $\frac{LI_F}{I_G}$. Pewną ilość przykładów przedstawiają poniższe tablice II, III i IV. Wartości określone w tablicach jako „bardzo duże” są tak wielkie, że praktycznie nie można układów zrealizować ze względu na zjawisko upływności.

Tablica II

Stosunek $\frac{I_P + I_Q}{I_Q}$ ma wartość maksymalną; $\frac{LI_F}{I_G} = 2$

N	Liczba stopni dzielących				
	1	2	3	4	5
1	3				
2	5	15			
3	9	45	153		
4	17	153	765	2295	
5	33	561	5049	25245	75735
6	65	2145	36465	328185	1640925

Tablica III

Stosunek $\frac{I_P + I_Q}{I_G}$ ma wartość maksymalną; $\frac{LI_F}{I_G} = 3$

N	Liczba stopni dzielących			
	1	2	3	4
1	4			
2	10	40		
3	28	280	920	
4	82	2296	22960	75440
5	244	20008	560224	5602240
6	730	178120	14605840	bardzo duże

Tablica IV

Stosunek $\frac{I_P + I_Q}{I_G}$ ma wartość maksymalną; $\frac{LI_F}{I_G} = 4$

N	Liczba stopni dzielących		
	1	2	3
1	5		
2	17	85	
3	65	1105	5525
4	257	16705	283985
5	1025	263425	17122625
6	4097	4199425	bardzo duża

Zastrzeżenia patentowe

1. Dzielnik prądowy, zwłaszcza dla dzielenia prądu wejściowego przez stały, niezależny od temperatury współczynnik podziału zasadniczo większy od dwóch, obejmujący tranzystory złączowe pierwszy i drugi, których elektrody emiterowe połączone są ze sobą dla odbierania dzielonego prądu, którego określone części pojawiają się na elektrodach kolektorowych tranzystorów, odpowiednio pierwszego i drugiego, **znamienny tym**, że zawiera pierwsze, znane szeregowe połączenie (105) N diod (105-1, 105-2, ... 105-N) włączone między elektrodę bazy pierwszego tranzystora (101) i punkt potencjału odniesienia i drugie znane szeregowe połączenie (106) N diod (106-1, 106-2, ... 106-N), włączone między elektrodę bazy drugiego tranzystora (102) i punkt potencjału odniesienia, przy czym elektrody baz tranzystorów pierwszego (101) i drugiego (102) zasilane są prądami, odpowiednio, pierwszym (I_F) i drugim (I_G) o takiej biegunowości, że diody w obu połączeniach szeregowych (105, 106) są spo-

laryzowane w kierunku przewodzenia, i pozostającymi w stałym stosunku do siebie tak, że różnica napięć towarzyszących składowych sygnału proporcjonalna do temperatury w skali Kelvina, w pobliżu której pracują tranzystory i diody dzielnika, pojawia się między elektrodami baz tranzystorów pierwszego (101) i drugiego (102), przez co niezależnie od temperatury ustalona jest wartość współczynnika podziału.

2. Dzielnik według zastrz. 1, **znamienny tym**, że diody (105-1, 105-2, ... 105-N) w pierwszym połączeniu szeregowym (105) mają efektywne obszary spolaryzowanych w kierunku przewodzenia złącz różne od odpowiednich efektywnych obszarów diod (106-1, 106-2, ... 106-N) w drugim połączeniu szeregowym (106), dla zwiększenia wartości współczynnika podziału.

3. Dzielnik według zastrz. 1, **znamienny tym**, że zawiera co najmniej jedno dalsze szeregowe połączenie (116) N diod włączone równolegle z jednym z szeregowych połączeń (105, 106) diod dla zwiększenia wartości współczynnika podziału.

4. Dzielnik według zastrz. 1, albo 2, albo 3, **znamienny tym**, że obwody (107, 108), dostarczające prądów pierwszego (I_F) i drugiego (I_G), dostarczają jednakowych prądów.

5. Dzielnik według zastrz. 4, **znamienny tym**, że obwody dostarczające prądów pierwszego (I_F) i drugiego (I_G) obejmują rezystory pierwszy (107) i drugi (108) o stałym stosunku wartości, przy czym pierwszy rezystor (107) włączony jest między elektrodę bazy pierwszego tranzystora (101) i punkt potencjału zasilania różnego od potencjału odniesienia, a drugi rezystor (108) włączony jest między elektrodę bazy drugiego tranzystora (102) i punkt potencjału zasilania.

6. Dzielnik według zastrz. 1, **znamienny tym**, że zawiera co najmniej jeden dalszy tranzystor (101-2) włączony równolegle z tranzystorem pierwszym (101), albo z drugim (102) dla zwiększenia współczynnika podziału.

7. Dzielnik według zastrz. 1, **znamienny tym**, że połączony jest kaskadowo z co najmniej jednym dalszym dzielnikiem prądowym obejmującym tranzystory trzecie (201, 301, 401) i czwarte (202, 302, 402), których elektrody emiterowe połączone są ze sobą i sterowane dzielonym prądem, przy czym elektrody bazy tranzystorów trzeciego (201, 301, 401) i czwartego (202, 302, 402) dołączone są do punktów pośrednich szeregowych połączeń (105, 106) diod dla odbierania określonej części potencjałów bazowych tranzystorów, odpowiednio pierwszego (101) i drugiego (102).

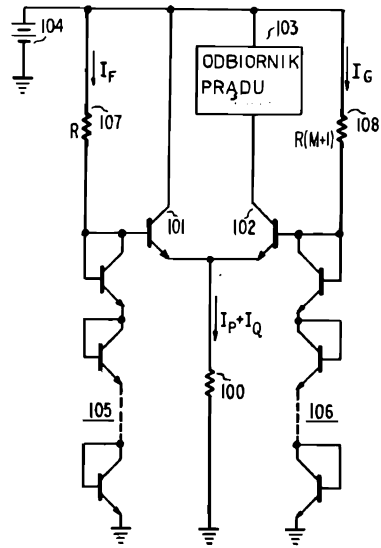


Fig. 2

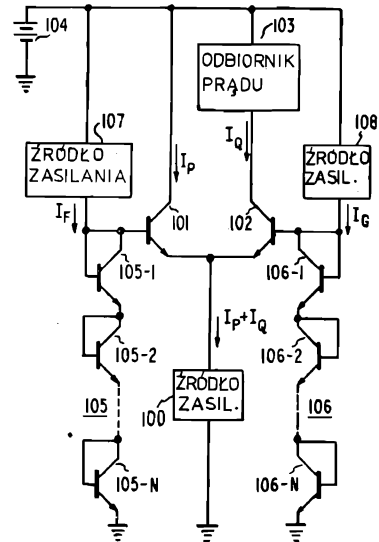


Fig. 1

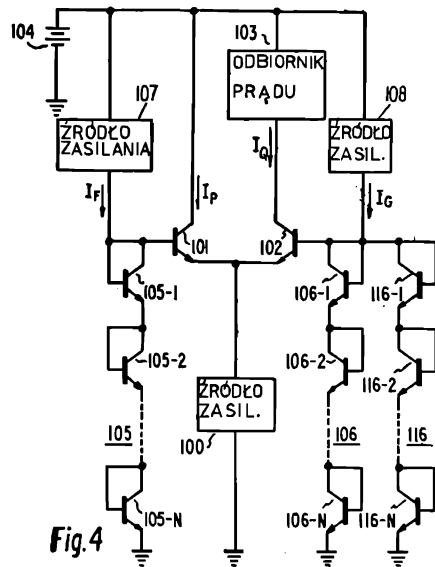


Fig. 4

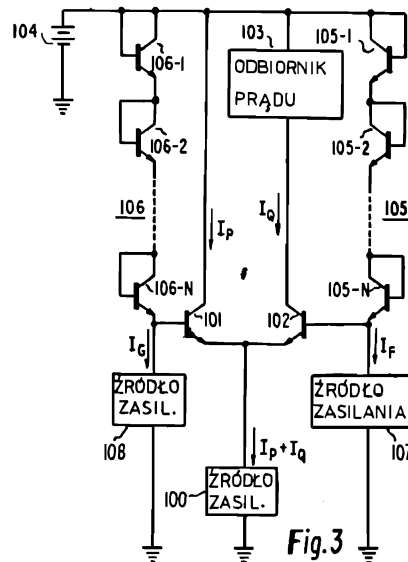


Fig. 3

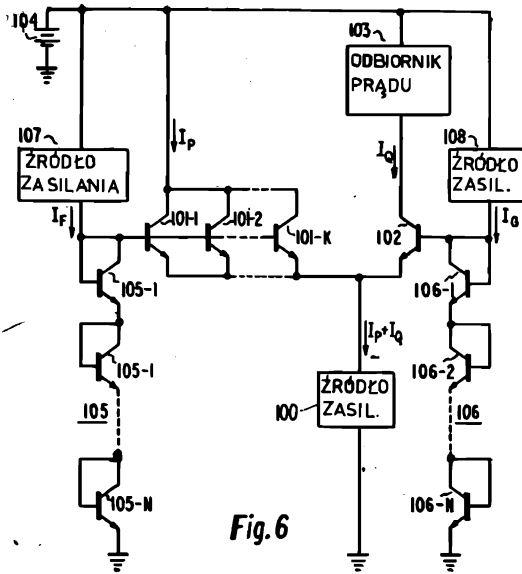


Fig. 6

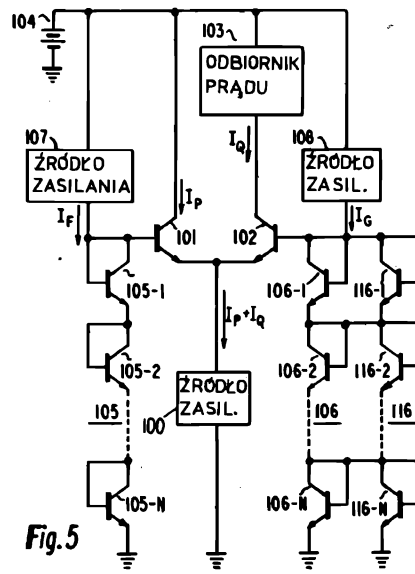


Fig. 5

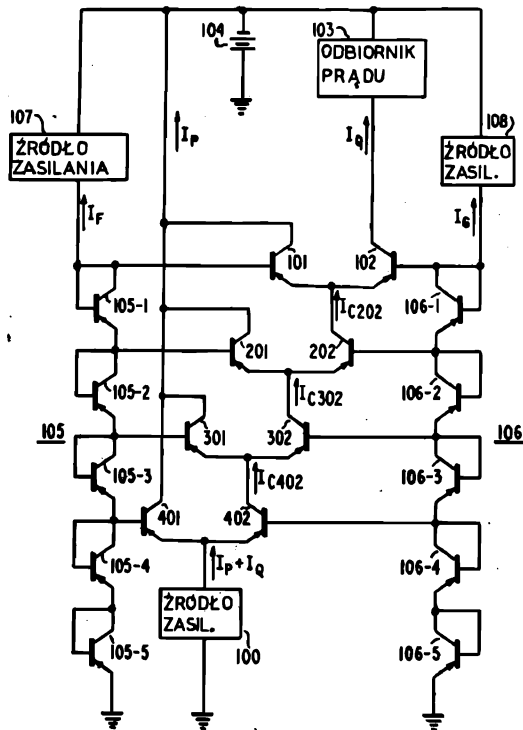


Fig. 7

Cena 45 zł

Drukarnia Narodowa Zakład Nr 6, zam. 917/77