



(12) 发明专利申请

(10) 申请公布号 CN 102289705 A

(43) 申请公布日 2011. 12. 21

(21) 申请号 201110134085. 9

(51) Int. Cl.

(22) 申请日 2003. 12. 15

G06K 19/077(2006. 01)

H03K 19/00(2006. 01)

(30) 优先权数据

10/328, 461 2002. 12. 23 US

(62) 分案原申请数据

200380107079. 8 2003. 12. 15

(71) 申请人 3M 创新有限公司

地址 美国明尼苏达州

(72) 发明人 P·F·鲍德 M·A·哈泽

(74) 专利代理机构 上海专利商标事务所有限公

司 31100

代理人 钱慰民

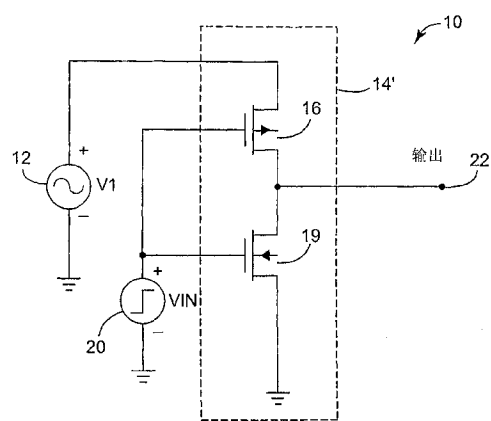
权利要求书 1 页 说明书 8 页 附图 15 页

(54) 发明名称

AC 供电的逻辑电路

(57) 摘要

本发明涉及 AC 供电的逻辑电路。将 ac 电源用于基于薄膜晶体管的逻辑电路能支持满足各种应用的器件性能,同时提高电路的长期稳定性。例如,当基于有机薄膜晶体管(OTFT)的逻辑电路由 ac 电源供电时,该逻辑电路可以在延长的工作周期呈现出稳定的性能特征。增强的稳定性可允许使用 OTFT 电路来形成各种电路器件,包括:反相器、振荡器、逻辑门、寄存器等。这些电路器件可能会在多种应用中具有实用性,这些应用包括:集成电路、印刷电路板、平板显示器、智能卡、手机和 RFID 标签等。在一些应用中,ac 供电的逻辑电路可以消除对 ac-dc 整流块的需求,从而减少装载薄膜晶体管电路的元件的制作时间、开销、成本、复杂性及的尺寸。



1. 一种射频标识 (RFID) 标签, 其特征在于, 包括:
逻辑门, 它至少由第一晶体管和第二晶体管形成; 和
射频变换器, 用于将 RF 能量转换成交流电 (ac) 电源, 并直接用所述 ac 电源为所述逻辑门供电, 其中所述 ac 电源的波形具有比所述逻辑门的传播延迟时间短的周期。

AC 供电的逻辑电路

[0001] 本申请是申请号为 200380107079.8、国际申请日为 2003 年 12 月 25 日、发明名称为“AC 供电的逻辑电路”的发明专利申请的分案申请。

技术领域

[0002] 本发明涉及逻辑电路。

背景技术

[0003] 包括晶体管、二极管等在内的薄膜电路器件被广泛地用于各种现代电子器件,这些器件包括:集成电路、印刷电路板、平板显示器、智能卡、手机及射频标识(RFID)标签。薄膜电路器件通常通过沉积、掩模和蚀刻各种导体、半导体和绝缘层形成薄膜迭层来制成的。

[0004] 通常,薄膜晶体管根据诸如非晶硅或硒化镉之类的无机半导体材料。最近,针对使用有机半导体材料来形成薄膜晶体管电路进行了有意义的研究和开发。

[0005] 有机半导体材料提供许多晶体管制作的方面的优点。具体来说,有机半导体材料允许在诸如薄玻璃、聚合体或基于纸的基片之类的柔性基片上制作有机薄膜晶体管(OTFT)。另外,有机半导体材料可以用诸如印刷、模压加工或网板之类的低成本制作技术来形成。虽然 OTFT 的性能特征随着持续的研究和开发得以改善,器件性能和稳定性还呈现挑战性。

发明内容

[0006] 通常,本发明针对由交流(ac)电源供电的逻辑电路。本发明可以用于合并基于非晶或多晶硅有机半导体、无机半导体或两者的组合薄膜晶体管的逻辑电路。

[0007] 将 ac 电源用于基于薄膜晶体管的逻辑电路能支持满足各种应用的器件性能,同时提高电路的长期稳定性。例如,当 OTFT 电路由 ac 电源供电时,OTFT 电路可以在延长的工作周期内显示出稳定的性能特征。

[0008] 增强的稳定性可允许使用 OTFT 电路来形成各种基于薄膜晶体管的逻辑电路器件,包括:反相器、振荡器、逻辑门、寄存器等。这些逻辑电路器件可能会在多种应用中具有实用性,这些应用包括:集成电路、印刷电路板、平板显示器、智能卡、手机和 RFID 标签等。

[0009] 对于一些应用,ac 供电的薄膜晶体管可以消除对 ac-dc 整流块的需求,从而减少制作装载薄膜晶体管电路的元件的时间、开销、成本、复杂性及尺寸。ac 电源直接为逻辑电路供电。具体来说,ac 电源直接向一个或多个单个逻辑门提供 ac 电源波形,而不是通过 ac-dc 整流块将 dc 电源加至逻辑门。

[0010] 在一个实施例中,本发明提供一种电路,它包括排列形成逻辑门的第一晶体管和第二晶体管和用 ac 电源波形直接为逻辑门充电的交流电(ac)电源。

[0011] 在另一实施例中,本发明提供一种方法,它包括直接用由交流电(ac)电源产生的交流电(ac)电源波形为由至少一个第一晶体管和第二晶体管所形成的逻辑门供电。

[0012] 在增加的实施例中,本发明提供一种射频标识(RFID)标签,它包括:由至少一个

第一晶体管和一个第二晶体管所形成的逻辑门,和将 RF 能量转换成交流电 (ac) 电源并直接用该 ac 电源为逻辑门供电的射频变换器。

[0013] 在另一实施例中,本发明提供一种射频标识 (RFID) 系统,该系统包括:包括了由至少一个第一晶体管和一个第二晶体管所排列形成的逻辑门在内的 RFID 标签、将 RF 能量转换成交流电 (ac) 电源并直接用该 ac 电源为逻辑门供电的射频变换器、传送信息的调制器、将 RF 能量传送至用于由 RF 变换器转换的 RFID 标签并读取由调制器传送的信息的 RFID 读出器。

[0014] 在另一实施例中,本发明提供包括多个晶体管排列形成一串反相器级的环形振荡器电路(该反相器级耦合形成一个环形振荡器)和用交流电源波形直接为环形振荡器中的反相器级供电的交流电 (ac) 电源。

[0015] 本发明能提供多个优点。例如:交流电供电的逻辑电路,特别是基于 OTFT 的逻辑电路相对于直流供电的薄膜晶体管电路可以在延长的周期上显示出增强的稳定性。在环形振荡器的情况中,例如,交流电供电的薄膜晶体管电路可以在比直流电供电薄膜晶体管电路更长的周期内维持振幅。

[0016] 具体来说,使用稳定的 OTFT 电路可以用更可靠的性能、耐用性和长寿命促进在更广泛的各种应用中使用 OTFT。结果,各种 OTFT 的应用可以从与 OTFT 电路相关联的制造优点中受益(例如:在玻璃、聚合体或基于纸的基片之类的柔性基片上形成电路并使用低成本制造工艺的能力)。

[0017] 作为进一步的优点,将交流电源用于薄膜晶体管电路可以消除在一些将直流电源传送至电路的应用中对 ac-dc 整流元件的需求。因此,通过消除对整流元件的需求,使用交流电源可以减少制造装载薄膜晶体管电路的元件的时间、开销、成本、复杂性和尺寸。

[0018] 对于 RFID 标签,作为一个特定的例子,使用 ac 供电的薄膜电路可以通过消除 ac-dc 整流元件大大减少标签的成本和尺寸。具体来说,通过消除对前端整流块的需求,ac 供电的薄膜逻辑电路可以明显地节省在 RFID 标签的设计和制造中的成本和尺寸。

[0019] 附图和以下说明书中列出了这些和其它实施例的其它细节。从说明书、附图和权利要求书中可以明显地看出其它特征、目的和优点。

附图说明

[0020] 图 1 为示出 ac 供电的反相电路的电路图。

[0021] 图 2 为示出图 1 的反相电路的模拟的性能的图。

[0022] 图 3 为示出基于互补金属氧化物半导体 (CMOS) 晶体管的 ac 供电反相电路的电路图。

[0023] 图 4 为示出 ac 供电的 NAND 门电路的电路图。

[0024] 图 5 为示出基于 ac 供电的薄膜晶体管的 NOR 门电路的电路图。

[0025] 图 6 为示出基于 ac 供电的薄膜晶体管的带负载电容器的环形振荡器电路的电路图。

[0026] 图 7 为示出图 6 的环形振荡器电路的模拟性能的图。

[0027] 图 8 为示出基于 ac 供电的薄膜晶体管的不带负载电容器的环形振荡器电路的电路图。

- [0028] 图 9 为示出图 8 的环形振荡器电路的模拟性能的图。
- [0029] 图 10 为示出 ac 供电的薄膜晶体管电路在 RFID 标签 / 读出器系统中的应用的方框图。
- [0030] 图 11 为进一步示出图 10 的 RFID 标签 / 读出器系统的电路图。
- [0031] 图 12 为进一步示出与图 10 的 RFID 标签 / 读出器系统相关联的读出器的电路图。
- [0032] 图 13 为示出用 ac 供电的薄膜晶体管电路构成的 RFID 标签的模拟输出的图。
- [0033] 图 14 为示出驱动液晶显示元件的 ac 供电的反相电路的电路图。
- [0034] 图 15 为示出驱动发光二极管 (LED) 的 ac 供电的反相电路的电路图。

具体实施方式

[0035] 图 1 为示出 ac 供电的反相电路的电路图。反相电路 10 可包括一个将 ac 电源供给采用具有负载晶体管 16 和驱动晶体管 18 的反相器 14 形式的逻辑门的交流电源 12。各晶体管 16、18 可以是薄膜场效应晶体管且可以基于非晶或多晶硅无机或有机半导体材料。作为一个例子,可以将诸如并五苯之类的有机半导体材料用于形成 OTFT。另选地,可以通过组合有机和无机半导体材料来形成电路 10,例如,形成互补金属氧化物半导体 (CMOS) 的反相电路。例如,在一些应用中,反相电路 10 可由 NMOS 无机场效应晶体管和 PMOS 有机场效应晶体管形成。当使用 OTFT 时,晶体管 16、18 可能特别适用于用低成本制作技术制作并且对于一些应用可以形成在柔性基片上。

[0036] 交流电源 12 用 ac 电源波形直接为反相器 14 供电。在反相器接收 ac 电源波形而不是由 ac-dc 整流元件产生的直流电源的意义上,ac 电源直接供给反相器 14。因此,如果反相器仍接收 ac 电源波形而不是直流电源信号作为工作功率,在 ac 电源 12 和反相器 14 之间可存在插入电路 (intervening circuit)。在图 1 的例子中,ac 电源波形直接加到负载晶体管 16 公共栅极和漏极连接及与驱动晶体管 18 的源极耦合的接地连接的两端。

[0037] 使用 ac 电源 12 为基于薄膜晶体管的逻辑电路供电,诸如图 1 中的反相器 14,能支持满足各种应用的器件性能,同时提高电路的长期稳定性。例如,当反相器 14 由 ac 电源 12 直接供电时,该反相器相对于 dc 供电的反相器,特别对有机半导体材料,会在延长的工作周期呈现出稳定的性能特征。又,对于一些应用,反相器 14 的交流工作会消除对向反相器供电的 ac-dc 整流元件需求。提供给反相电路 10 的 ac 电源波形可以具有各种规则的形状,例如,正弦曲线、正方形或锯齿形。另外,在一些实施例,ac 电源波形可以具有不规则形状。因此,ac 电源波形显示出交流电流但不限于任何特定的形状。不过,在许多应用中,ac 电源波形可以是正弦波形。

[0038] 如图 1 所示,负载晶体管 16 的栅极和漏极与 ac 电源 12 耦合。驱动晶体管 18 的漏极与负载晶体管 16 的源极相耦合,而驱动晶体管的源极接地。信号源 20 用例如逻辑信号来驱动该驱动晶体管 18 的栅极。相应地,反相器 14 产生一个反相的输出 22,该输出可以跨负载电容 24 输出。负载电容 24 用于滤出呈现在输出中的一些交流电压以使输出信号更清楚。过滤的数量取决于负载电容 24 的电容和 ac 电源的频率。如果耦合反相器 10 来驱动一个或多个附加的逻辑门,则负载电容 24 可以通过在与输出 22 耦合的逻辑门中重叠的栅极 / 源极产生的输入电容形成。

[0039] 在后续逻辑门中的驱动晶体管 18 的制造期间可以控制栅极 / 源极重叠以在负载

电容 24 中产生希望的电容大小。另选地,可以独立地形成负载电容 24,特别当输入出 22 不驱动另一逻辑门时。在一些实施例中,负载晶体管 16 的栅极宽度与栅极长度比可以大于或等于驱动晶体管 18 的栅极宽度与栅极长度的比。在此情况下,电路的直流电 (dc) 供电会导致逻辑门的劣操作 (对于 NMOS 或 PMOS 设计),因为减小的增益。例如,如果不是直流电供电,基于此设计的 NMOS 或 PMOS 环形振荡器不会工作。负载晶体管 16 的栅极宽度与栅极长度比可以大于或等于驱动晶体管 18 的栅极宽度与栅极长度比的另一优点是可以减小总的电路面积。

[0040] 图 2 为示出图 1 的反相电路的模拟的性能的图。具体来说,该图示出在一个周期内信号电压转换。为了此模拟,将晶体管 16、18 模拟成 PMOS 有机场效应晶体管。在图 2 中,迹线 25 为由信号源 20 加到驱动晶体管 18 的栅极上的输入信号波形。迹线 26 为在输出 22 由反相器 14 产生的输出信号波形。在图 2 的例子中,输入信号波形在逻辑 ‘0’ 状态 28 和逻辑 ‘1’ 状态 27 之间转换。相应地,反相器 14 响应于该输入信号波形产生一个反相的输出,即,逻辑 ‘1’ 状态 32 和逻辑 ‘0’ 状态 30,如图 2 中所示。反相器 14 显示出与加至负载晶体管 16 的 ac 电压及形成反相器的半导体材料的迁移率的相关性相反,并与晶体管 16、18 及任何可以被独立地加到反相电路 10 的外部电容成比例的传播延迟。ac 电流 12 可以具有由小于反相器 14 的传播延迟时间的周期为特征的频率。

[0041] 在图 2 的例子中,ac 电源 12 产生一个具有 125kHz 频率和 80 伏特的峰间振幅值的正弦波形。又,信号源 20 产生一个在约 0 和 -15 伏特之间约 100Hz 的方波输入信号波形。反相器 14 响应于由 ac 电源 12 施加的 ac 电源波形切换到“on”,并用于倒置由信号源 20 提供的输入信号波形。可以将反相器 14 的输出 22 加至附加逻辑电路。另外,多个反相器 14 可以组合成多个逻辑元件,例如振荡器、逻辑门、寄存器等。虽然图 1 中所示的反相器用作逻辑门,在某些情况下,反相电路也可以用作模拟放大器。另外,反相器 10 可以用于驱动多个负载,包括诸如液晶显示 (LCD) 元件之类的显示器元件,或包括有机发光二极管 (OLED) 在内的发光二极管 (LED)。

[0042] 图 3 为示出基于合并互补金属氧化物半导体 (CMOS) 晶体管的 ac 供电反相电路的电路图。如图 3 所示,p 沟道晶体管 16 的源极与 ac 电源 12 相耦合。n 沟道晶体管 19 具有与晶体管 16 的漏极相耦合的漏极。另外,晶体管 16、19 的栅极耦合在一起并由信号源 20 驱动。信号源 20 用例如逻辑信号驱动晶体管 16、19 的栅极。晶体管 19 的源极接地。晶体管 16 的源极和晶体管 19 的漏极耦合在一起以形成反相电路 14’ 的输出 22。响应于该逻辑信号,反相电路 14’ 产生一个反相的输出 22。在一些实施例中,负载电容可以耦合在输出 22 和接地之间。又,负载电容可以由与反相电路 14’ 的输出相耦合的后续逻辑门的输入电容形成。另选地,可以独立地形成负载电容以为输出 22 提供希望的负载电容。

[0043] 图 4 为示出 ac 供电的 NAND 门电路的电路图。如图 4 所示,负载晶体管 16 的栅极和漏极与 ac 电源 12 相耦合。第一驱动晶体管 18A 的漏极与负载晶体管 16 的源极相耦合。第二驱动晶体管 18B 的漏极与第一驱动晶体管 18A 的源极相耦合。第二驱动晶体管 18B 的源极接地。第一和第二信号源 20A、20B 分别驱动驱动晶体管 18A、18B 的栅极。相应地,NAND 门 23 产生一个逻辑 NAND 输出 22。晶体管 16、18A、18B 形成一个 NAND 门。NAND 电路 21 是可响应于由 ac 电源 12 直接传送到 NAND 电路的 ac 电源信号工作的。在一些实施例中,负载电容可以与输出 22 并联。负载电容可以由 NAND 电路 21 的输出 22 所驱动的逻辑门的输

入电容独立形成或实现。

[0044] 图 5 为示出基于 ac 供电的薄膜晶体管的 NOR 门电路 25 的电路图。图 5 表示根据本发明的用 ac 电源工作的基于薄膜晶体管的逻辑电路的另一个例子。如图 5 所示,负载晶体管 16 的栅极和漏极与 ac 电源 12 相耦合。晶体管 16、29A、29B 形成一个 NOR 门 27。第一和第二驱动晶体管 29A、29B 的漏极与负载晶体管 16 的源极相耦合,并耦合至输出 22。第一和第二驱动晶体管 29A、29B 的源极接地。第一和第二信号源 31A、31B 分别驱动这两个驱动晶体管 29A、29B 的栅极。相应地,NOR 门 27 产生一个逻辑 NOR 输出 22。NOR 电路 25 可响应于由电源 12 传送的 ac 电源信号工作。在一些实施例中,负载电容可以与逻辑 NOR 输出 22 并联。负载电容可以由 NOR 电路 25 的输出 22 所驱动的逻辑门的输入电容独立形成或实现。

[0045] 图 6 为示出基于 ac 供电的薄膜晶体管的带负载电容器的环形振荡器电路 33。环形振荡器电路 33 是可以用 ac 供电的逻辑门实施的另一电路的例子,例如,包括基于 OTFT 的反相器级。如图 6 所示,环形振荡器电路 33 包括奇数个串联的反相器级。在图 6 的例子中,环形振荡器电路 33 包括 7 个各具有负载晶体管 34A-34G 和驱动晶体管 35A-35G 的反相器级 36A-36G。环形振荡器电路 33 中的各晶体管 34、35 为 ac 供电的薄膜场效应晶体管。例如,ac 电源 12 将 ac 电源传送给负载晶体管 34 的栅极和漏极。驱动晶体管 35 的源极接地。

[0046] 在图 6 的例子中,各反相器级 36 具有与各负载电容 38A-38G 并联的输出。例如,反相器级 36A 的输出与负载电容 38B 并联,而反相器级 36G 与负载电容 38A 并联。各电容 38 可由各反相器级的输入所驱动的后续反相器级 36 的驱动晶体管 35 中的栅极/源极叠加产生的输入电容形成的。最后一个反相器级 36G 的输出 40 与第一反相器级 36A 中的驱动晶体管 35A 的栅极相耦合以提供反馈。如同图 1 的反相电路 10 那样,图 6 的环形振荡器电路 33 响应于由 ac 电源 12 传送的 ac 电源波形工作。在工作期间,环形振荡器电路 33 提供一个时钟信号。例如,环形振荡器电路 33 中各反相器级 36 的输出可以被抽头以提供一个具有希望相位的时钟信号。

[0047] 图 7 为示出图 6 的环形振荡器电路的模拟性能的图。如图 7 所示,环形振荡器电路 33 产生一个以高波峰 42 和低波峰 43 为特征的振荡输出波形 41。在图 7 的例子中,ac 电源 12 产生一个频率为 125KHz 且峰间振幅为 40 伏特的正弦波形。图 7 中的振荡输出波形 41 显示出约为 300Hz 的频率。通常,由环形振荡器电路产生的输出波形会具有一个取决于反相器级 36 的个数和由单个反相器级产生的传播延迟的频率。传播延迟与提供给环形振荡器电路 33 的 ac 电源和半导体材料的迁移率的相关性相反并与反相器级 36 中呈现的任何可用寄生或外部电容成比例。

[0048] 图 8 为示出基于 ac 供电的薄膜晶体管的不带电容器 38 的环形振荡器电路 33' 的电路图。图 9 为示出图 8 的环形振荡器电路 33' 的模拟性能的图。图 8 的环形振荡器电路 33' 基本与图 6 的环形振荡器电路 33 相一致,但在各反相器级 36 的输出不包括电容 38。没有电容 38 时,图 9 中包括峰值 44 和 46 的的振荡器输出波形 41' 显示更多 125kHz 的 ac 电源波形。

[0049] 诸如环形振荡器电路 33 之类的薄膜晶体管电路的工作也可以具有更高的 ac 电源频率。据观察,基本与环形振荡器电路 33 相一致的环形振荡器电路以 6MHz 类的 ac 电源频

率工作。随着半导体迁移率的增加,有理由预期本文所述的环形振荡器电路可以使用高于 MHz 的 ac 电源频率。

[0050] 图 10 为示出 ac 供电的薄膜晶体管电路在 RFID 标签 / 读出器系统 55 中的应用的方框图。由于下列多种原因,在 RFID 标签中使用基于 ac 供电的薄膜晶体管的电路可能特别理想的。如图 10 所示,系统 55 可包括读出器单元 56、RFID 标签 58。

[0051] 读出器单元 56 可包括射频 (RF) 源 62 和读出器 64。RF 源 62 将 RF 能量发送至 RFID 标签 58 以提供电源。以此方式,RFID 标签 58 不需要装载诸如电池之类的独立电源。相反,RFID 标签 58 可以在读出器单元 56 和 RFID 标签之间的无线空气中的两端供电的。为了实现此目的,读出器单元 56 包括一个实际上用作传送和接收 RF 能量的天线的电感器 59。

[0052] 如图 10 中进一步示出的,RFID 标签可包括 ac 电源 66。如下所述,ac 电源 66 可用于将读出器单元 56 传送的 RF 能量转换成用于传送至 RFID 标签 58 装载的薄膜晶体管电路的 ac 电源。电容 77 还可以与电感器 67 并联。RFID 标签 58 还包括时钟电路 68、数据电路 70、控制逻辑电路 72、输出缓冲器电路 74 和调制反相器 76,其中的一个或多个可以由薄膜晶体管电路的排列形成。

[0053] 时钟 68 驱动控制逻辑电路 72 输出来自数据电路 70 的数据,该数据电路可包括多条传送标识码的数据线。输出缓冲器电路 74 缓存来自控制逻辑电路 72 的输出。调制反相器 76 又通过电感器 67 调制由读出器单元 56 翻译的缓冲的输出。例如,调制反相器 76 通过调制加在电感器 67 两端的信号传送信息。

[0054] 图 11 为进一步示出图 10 的 RFID 标签 / 读出器系统 55 的电路图。如图 11 所示,RF 源 62 可包括经过电感器 59 传送 ac 输出信号的 ac 产生器 71。对于某些应用,ac 产生器 71 可以取具有频率约 125kHz 电流约 0 至 5 安培的输出的正弦电流源的形式。

[0055] 电感器 59 和 67 形成用于 RF 源和 RFID 标签 58 之间的 RF 能量的电磁耦合的变压器。选择电阻 73 来限流。电容 77 与 ac 电源 66 中的电感 67 并联以形成根据下列等式控制 ac 电源的频率的并联谐振回路:

$$[0056] \quad f = \frac{1}{2\pi\sqrt{LC}},$$

[0057] 其中, L 为电感 67 的电感,而 C 为电容 77 的电容。用 50 μ H 的电感和 32nF 的电容,电感 67 和电容 77 产生一个约 125KHz 的谐振频率。因此,在此例中,ac 电源 66 的输出是频率约为 125KHz 的正弦波形。然后将此波形通过终端 ACPOWER 和 COMMON 提供给图 11 所表示的时钟电路 68、控制逻辑 72、数据线 70 和输出缓冲器 74。

[0058] 图 11 描述了传送 n 位识别码的 RFID 标签 58。为了便于示例,RFID 标签 58 装载一个由数据线 70 指定的 7 位识别码。在许多应用中,RFID 标签 58 可装载大得多的识别码,例如,31 位、63 位或 127 位码。在一些实施例,选择的数据线 70 可以传送用于起始位标识、数据流同步和误差校验的信息。在图 11 的例子中,时钟电路 68 为由串联成反馈环的 7 个反相器级形成的环形振荡器。

[0059] 图 11 的环形振荡器可以类似于图 6 和 8 和环形振荡器 33 或 33'。两个连续的反相器的输出被加至控制逻辑 72 中设置的各 NOR 门。以此方式,用 7 个 NOR 在由环形振荡器产生的各时钟周期产生一个 7 个脉冲的序列。注意控制逻辑 72 中 NOR 门的个数是可变的。又,原则上,此排列可以延长至更大的位数,例如, n = 31、63 或 127。

[0060] 所示的与数据线 70 串联的开关在一端与各 NOR 门输出相连。如果开关关,各数据线与 NOR 门输出相耦合,如果开关开,则将 NOR 门输出作为一个输入耦合到控制逻辑 72 中的 7 输入 OR 门。

[0061] 在图 11 中的例子中,第二和第四数据线(从左至右)的开关关。结果,数据线 70 存储 7 位识别码“1010111”。开关可以由例如从 NOR 门输出延伸到接地的金属线制成。在有效地制造开路开关时可以有意断开或连接接地的电连接,籍此将唯一识别码编码成 RFID 标签 58 的数据线 70。可以通过诸如激光蚀刻、机械划线、电熔融或网板等各种制造工艺来断开电连接。

[0062] 将控制逻辑 72 中的 7 输入 OR 门的输出加至输出缓冲器 74 中串联的缓冲放大器以帮助将逻辑电路的输出电阻与调制反相器 76 的输入电阻匹配。输出缓冲器 74 中的缓冲放大器的输出被加至调制反相器 76 的输入。具体来说,将信号 TAGOUTPUT 提供给与调制反相器 76 相关联的驱动晶体管的栅极。然后,调制反相器 76 调制由电感器 67 主电容 77 形成的谐振回路的 Q 以提供载波信号的振幅调制。以此方式,将接收到的缓冲输出传送至读出器单元 56 使识别码可以由读出器 64 读出。具体来说,读出器 64 处理经电感器 59 在 L₋ 抽头处接收到的信号。

[0063] 图 12 为进一步示出与图 10 的 RFID 标签/读出器系统 55 相关联的读出器的电路图。读出器 64 通过 L₋ 抽头接收到的包含载波信号的信号,例如,可由 1KHz 级别的 TAG OUTPUT 信号根据时钟电路 68 频率所调制的 125KHz 信号。在低结电容信号二极管用于解调信号。低通滤波器部分 80 去除载波频率并可包括电感 84、电容 86、电阻 88、电感 90、电容 92 和电阻 94。放大级 82 包括非反相结构的放大器 98,以及具有与反相端相耦合的电阻 96 和反馈电阻 100。

[0064] 图 13 为示出用图 10-12 所示的 ac 供电的薄膜晶体管电路构成的 RFID 标签的模拟输出的图。具体来说,图 13 示出从输出缓冲器 74 产生的信号 TAG OUTPUT 的转变。如图 13 所示,在将 ac 电源波形用于时钟电路 68、控制逻辑 72、数据线 70 和输出缓冲器 74 时,该电路可以产生一串依照时钟电路 68 的序列的脉冲。

[0065] 图 13 示出由数据线 70 指定的识别码在位 0(102)、位 1(104)、位 2(106)、位 3(108)、位 4(110)、位 5(112) 和位 6(114) 之间转变。具体来说,从图 13 可以看出 7 位码在与代码 1010111 相应的图形中由高至低转变。因此,该图形可以容易地由读出器 64 解决以确定由 RFID 标签 58 传送的识别码。

[0066] 图 14 为示出驱动液晶显示元件 118 的 ac 供电的反相电路 116 的电路图。在图 14 的例子中,反相电路 116 基本上与图 1 的反相电路 10 相一致。然而,反相器 114 的输出驱动液晶显示元件 118。具体来说,液晶显示元件 118 的一个电极与负载晶体管 16 的源极以及驱动晶体管 18 的漏极相耦合。液晶显示元件 118 的另一电极接地。

[0067] 图 15 为示出驱动发光二极管(LED)122 的 ac 供电的反相电路 122 的电路图。反相电路 120 基本上与图 1 的反相电路 10 相一致,但驱动 LED 122。LED 22 的阴极与负载晶体管 16 的源极以及驱动晶体管 18 的漏极相耦合。LED 22 的阳极接地。

[0068] 本发明有多个优点。例如,ac 供电的逻辑电路,特别是基于 OTFT 的逻辑电路相对于 dc 供电的薄膜电路可以在更长的周期显示出稳定的性能。虽然 dc 供电的 OTFT 逻辑电路随着时间的过去似乎经过了阈电压的显著变化,ac 供电的 OTFT 逻辑电路的整个性能似

乎变得不那么快。相反,ac 供电的 OTFT 似乎在延长的周期更稳定。

[0069] 在环形振荡器的情况下,例如 ac 供电的 OTFT 电路相对于 dc 供电的 OTFT 电路,似乎在长得多的周期维持振荡振幅。当用 dc 为基于 OTFT 的环形振荡器供电并在时间上监控时,振荡振幅可显示出相当快的减小。然而,当相同类型的环形振荡器为 ac 供电时,不出现快速减小。具体来说,6 个小时的连续观察到的 ac 供电的基于 OTFT 的环形振荡器的振荡振幅是不变的,与在 10 分钟之内显示出性能变化的 dc 供电的基于 OTFT 的环形振荡器相反。

[0070] 使用稳定而可靠的 OTFT 电路可以用更可靠的性能、耐用性和长寿命促进在更广泛的各种应用中使用 OTFT。结果,各种 ac 供电的 OTFT 电路的应用(包括本文所述的)可以从与 OTFT 电路相关联的制造优点中受益(例如:在柔性基片上形成电路并使用低成本制造工艺的能力)。

[0071] 作为进一步的优点,将交流电源用于薄膜晶体管电路可以消除在一些将直流电源传送至电路的应用中对 ac-dc 整流元件的需求。因此,通过消除对整流元件的需求,使用交流电源可以减少装载薄膜晶体管电路的元件的制造时间、开销、成本、复杂性和尺寸。

[0072] 对于 RFID 标签,作为一个特定的例子,使用 ac 供电的薄膜电路可以通过消除 ac-dc 整流元件大大减少标签的成本的尺寸。另外,RFID 标签可以从与 OTFT 电路相关联的性能和可靠性优点中受益,很可能产生新的应用 RFID 技术的机会。例如,ac 供电的 OTFT 的增加的可靠性可以允许无论何种形式的 RFID 标签与读出器单元一起更连续或甚至持久地工作的应用。

[0073] 本文所述可用于形成 ac 供电的逻辑电路的薄膜晶体管可以有多种形式并可用各种制造过程来制造。例如,薄膜晶体管可包括有机半导体材料、无机半导体材料或两者的组合。对一些应用,可以使用有机和无机半导体材料形成 CMOS 薄膜晶体管。这里所述的可用于形成 ac 供电的逻辑电路的薄膜晶体管可包括,但不限于,根据美国专利号:6,433,359;美国专利申请号:10/012,654,申请日:2001 年 11 月 2 日;美国专利申请号:10/012,655,申请日:2001 年 11 月 5 日;美国专利申请号:10/076,174,10/076,005 和 10/076,003,申请日全部为 2002 年 2 月 14 日;及美国专利申请号:10/094,007,申请日:2002 年 3 月 7 日中所述的工艺制造的薄膜晶体管。

[0074] 可以不偏离本发明的精神和范围作出各种修改。这些和其它实施例在下列权利要求的范围内。

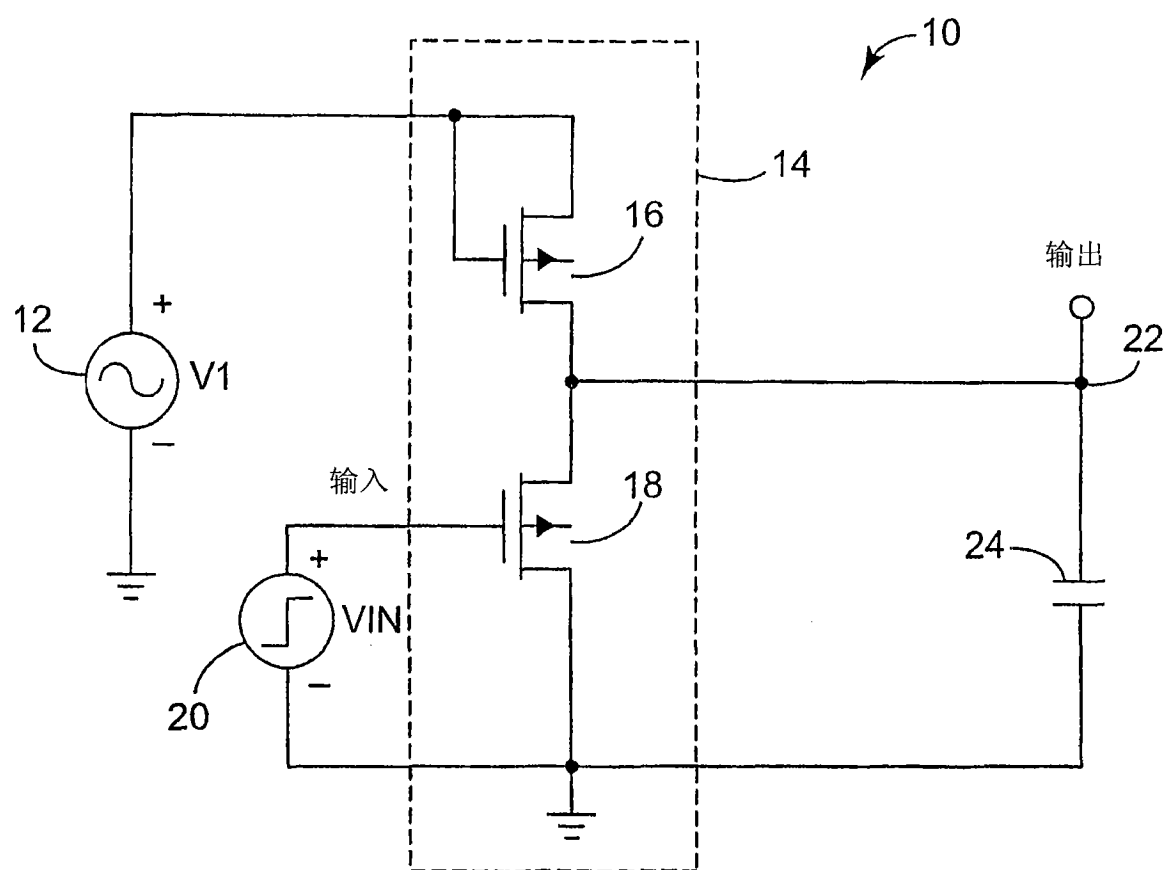


图 1

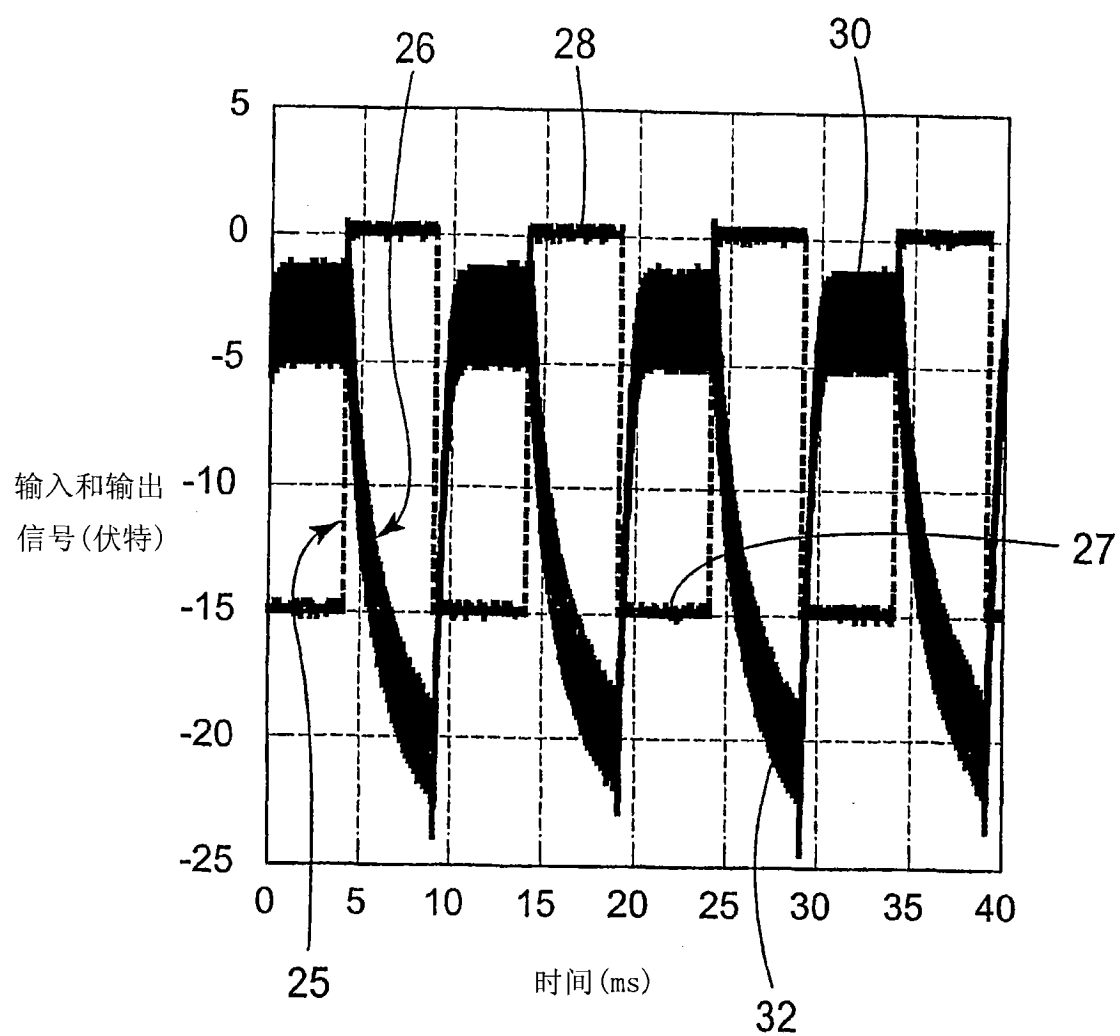


图 2

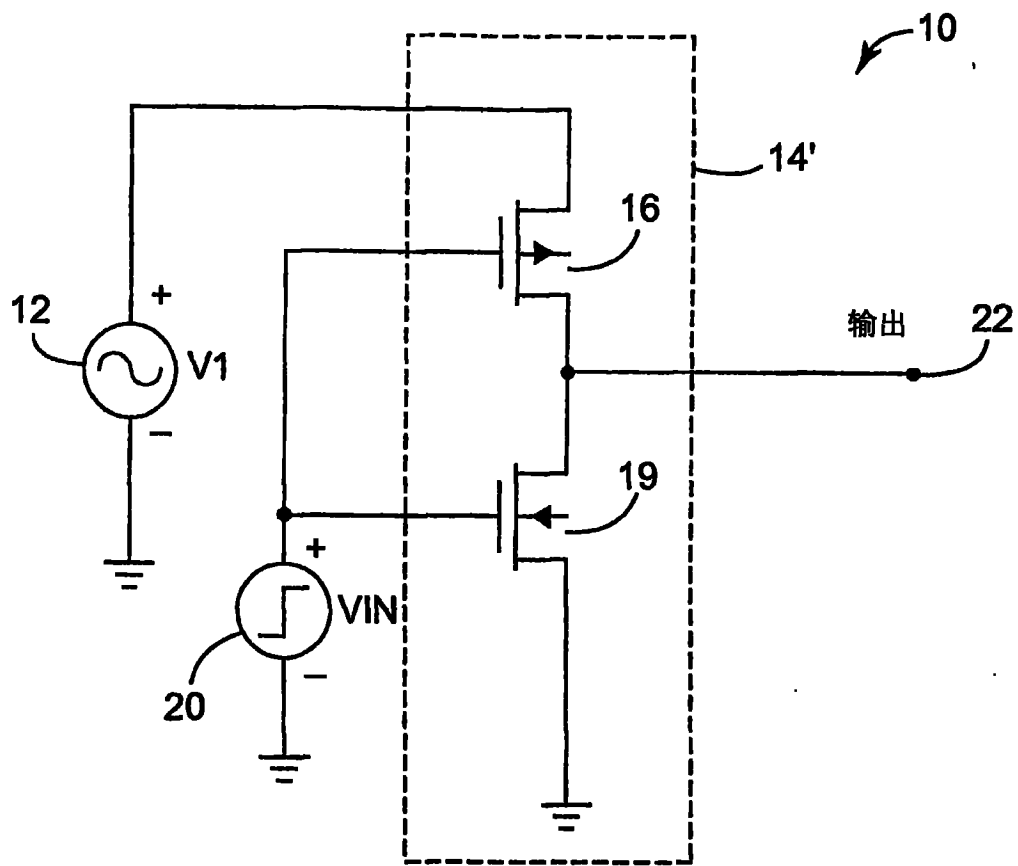


图 3

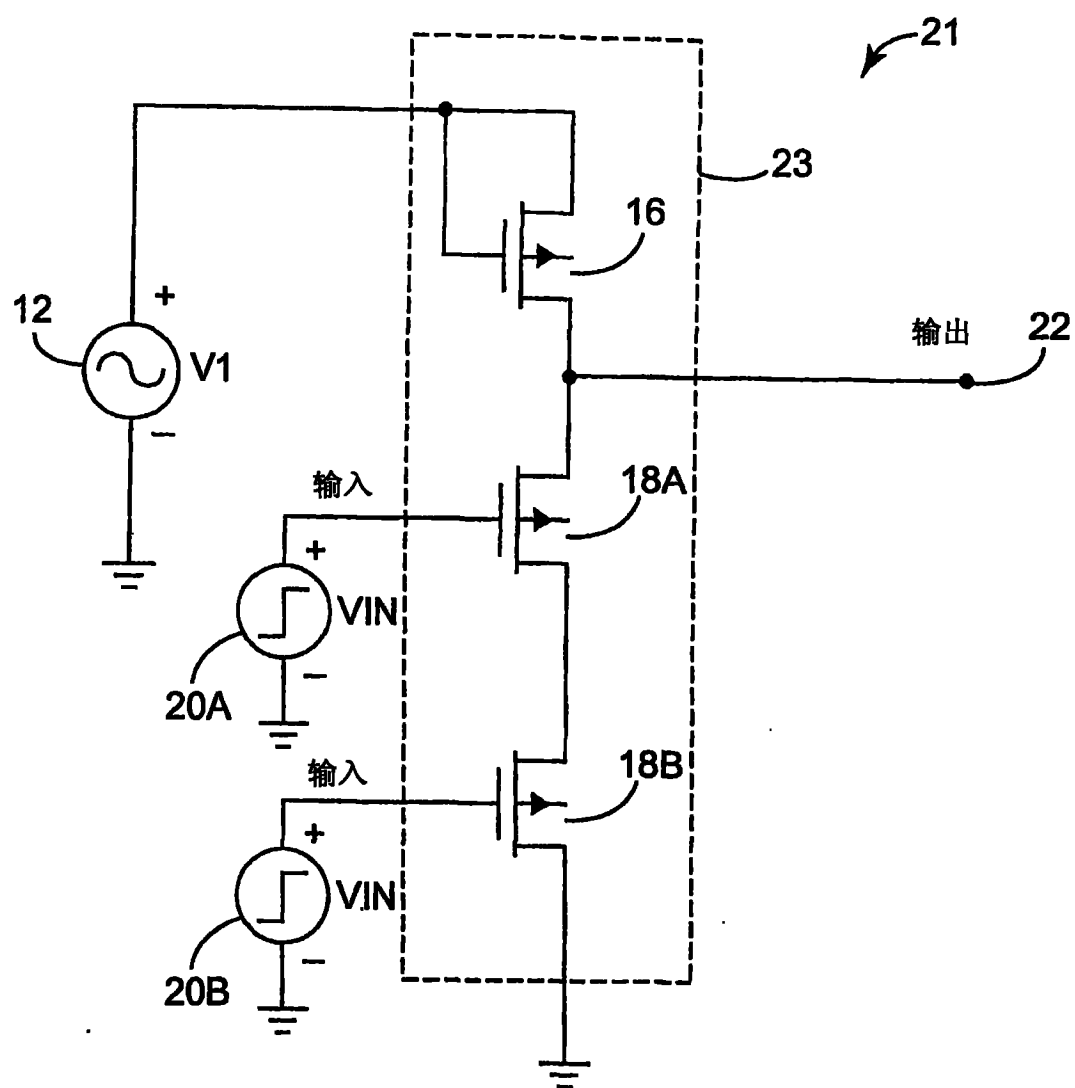


图 4

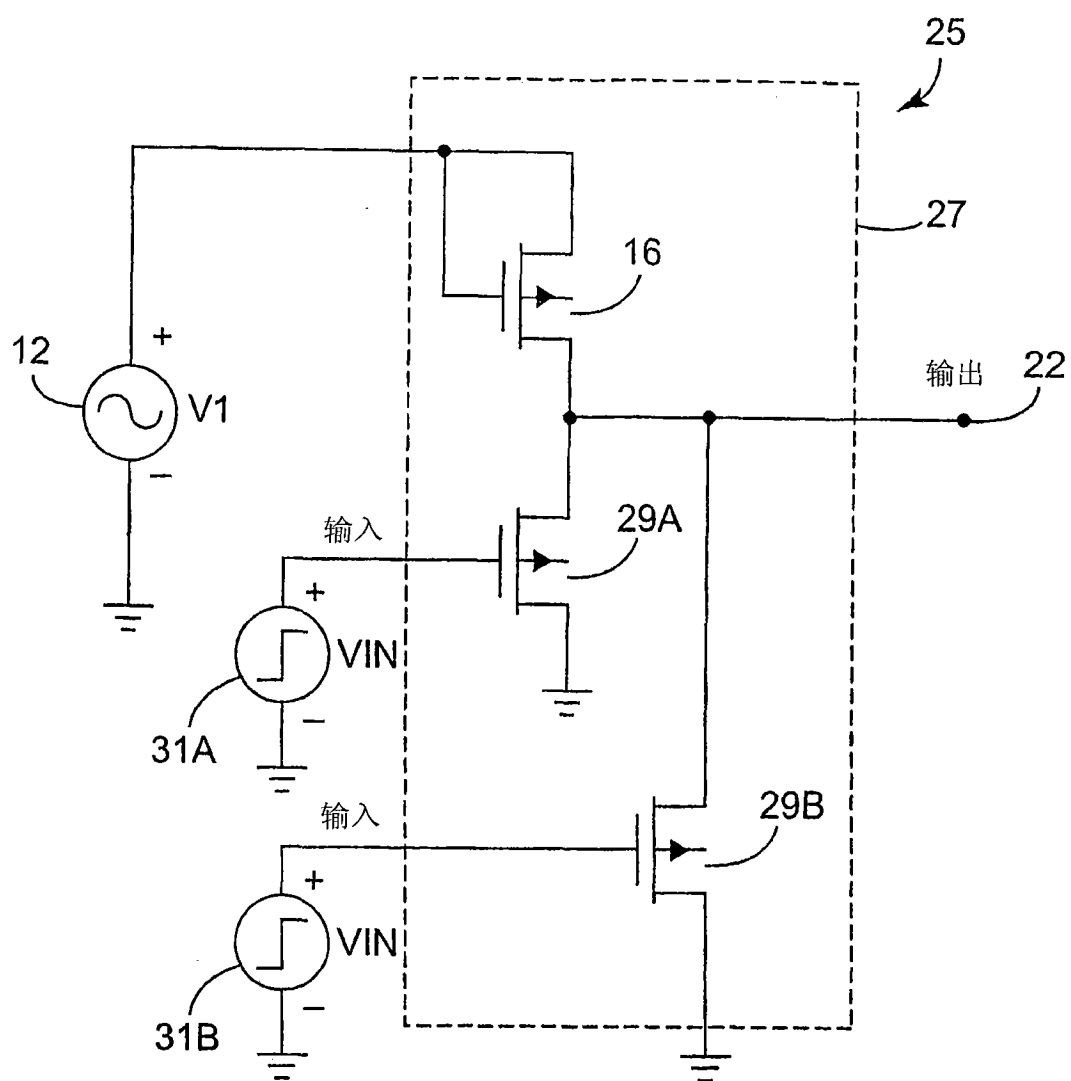


图 5

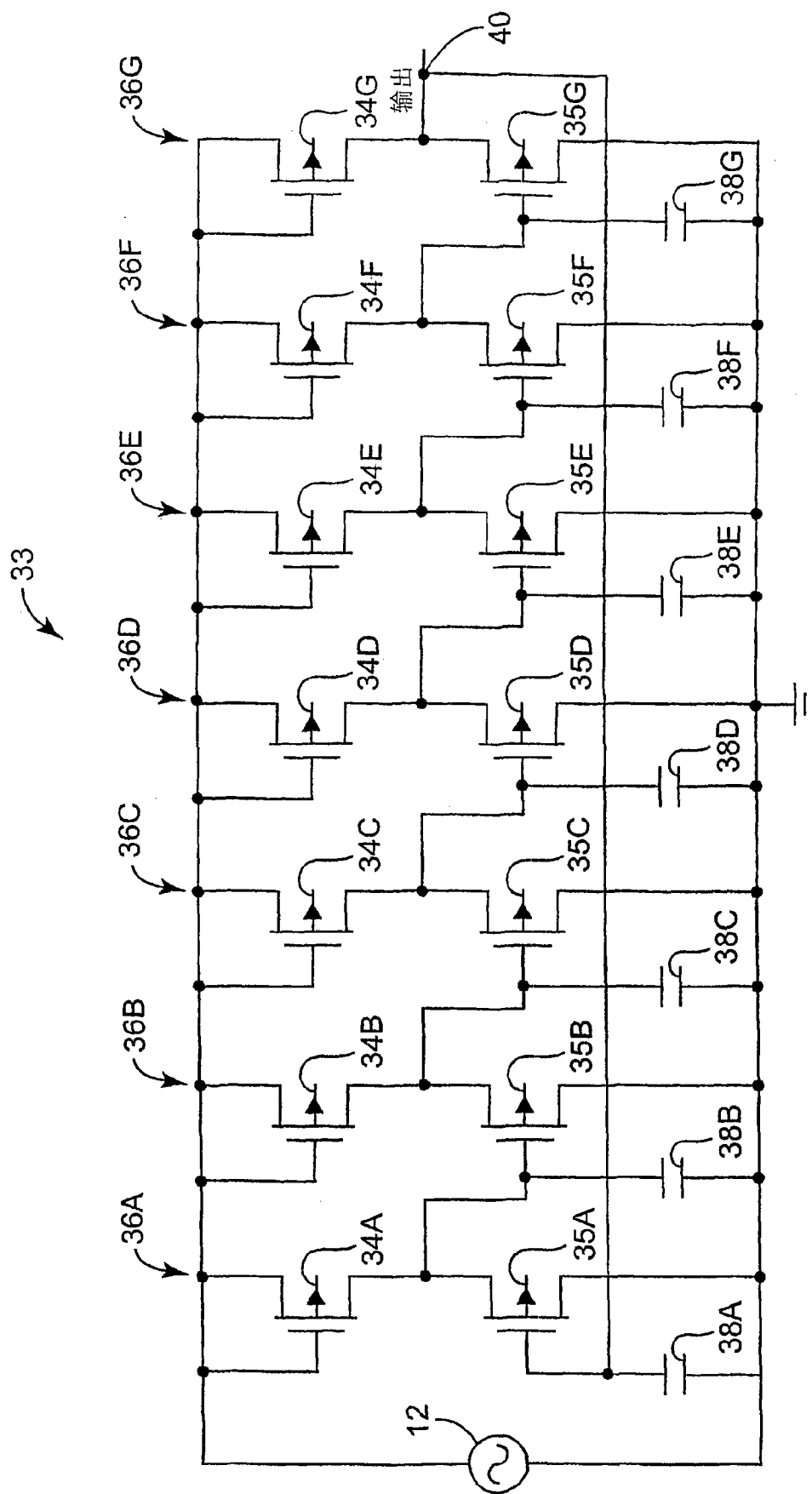


图 6

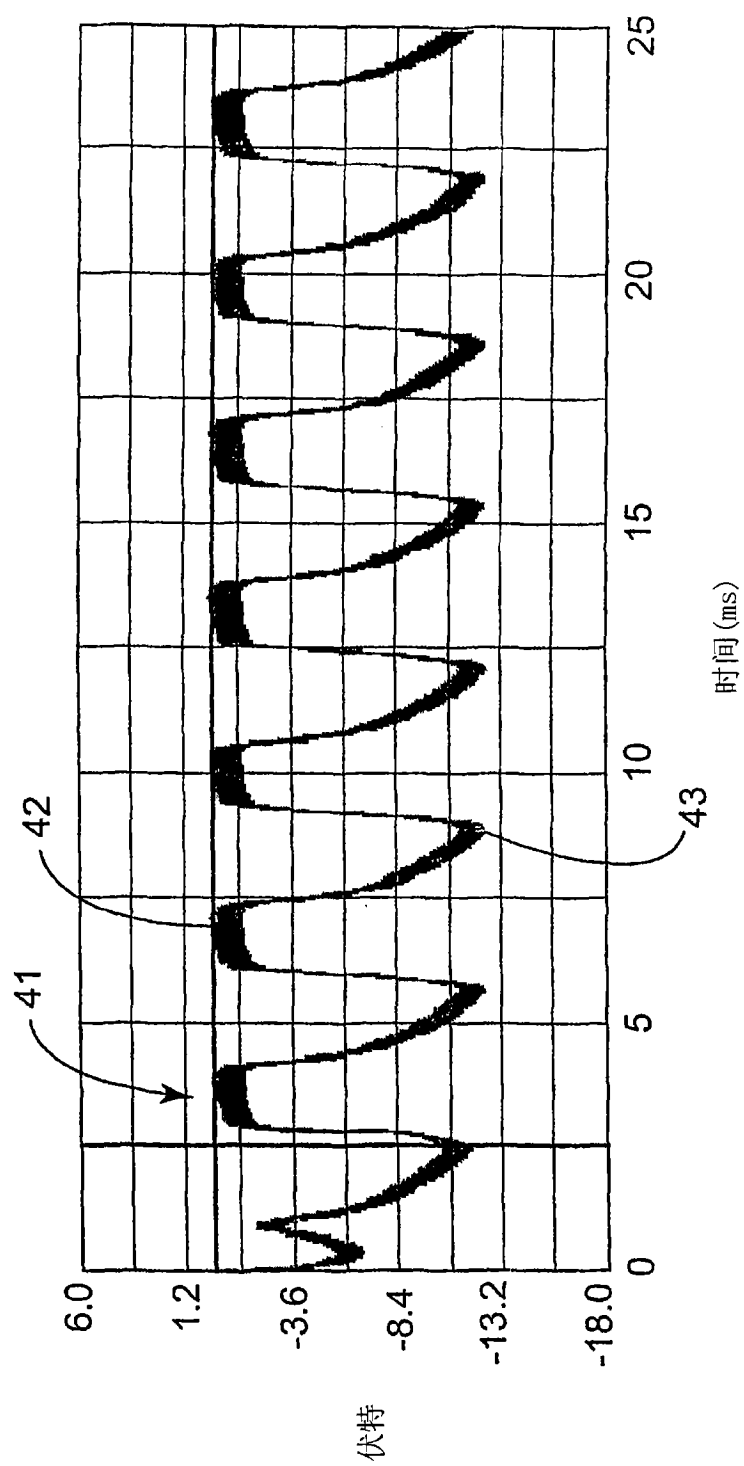


图 7

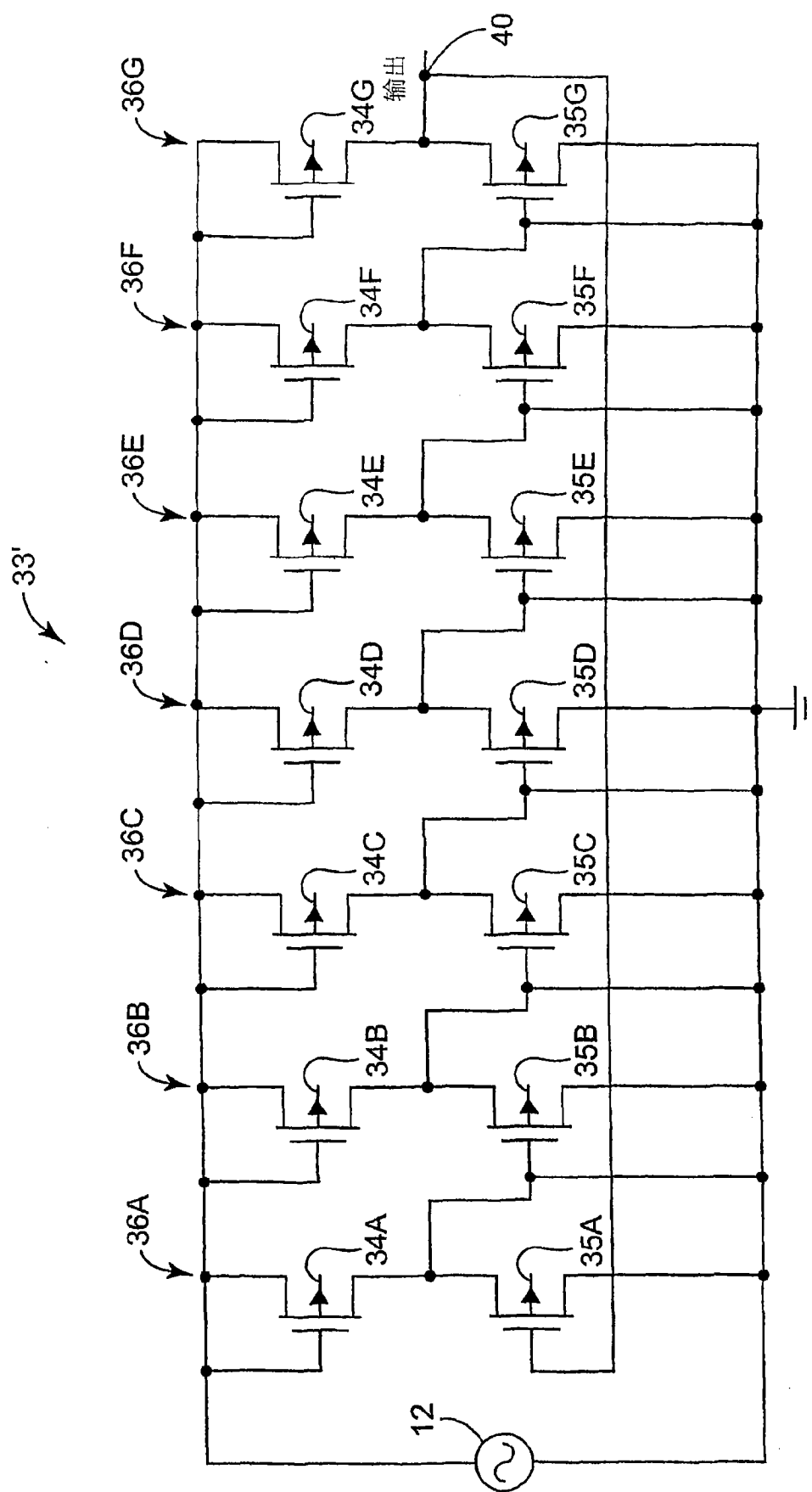


图 8

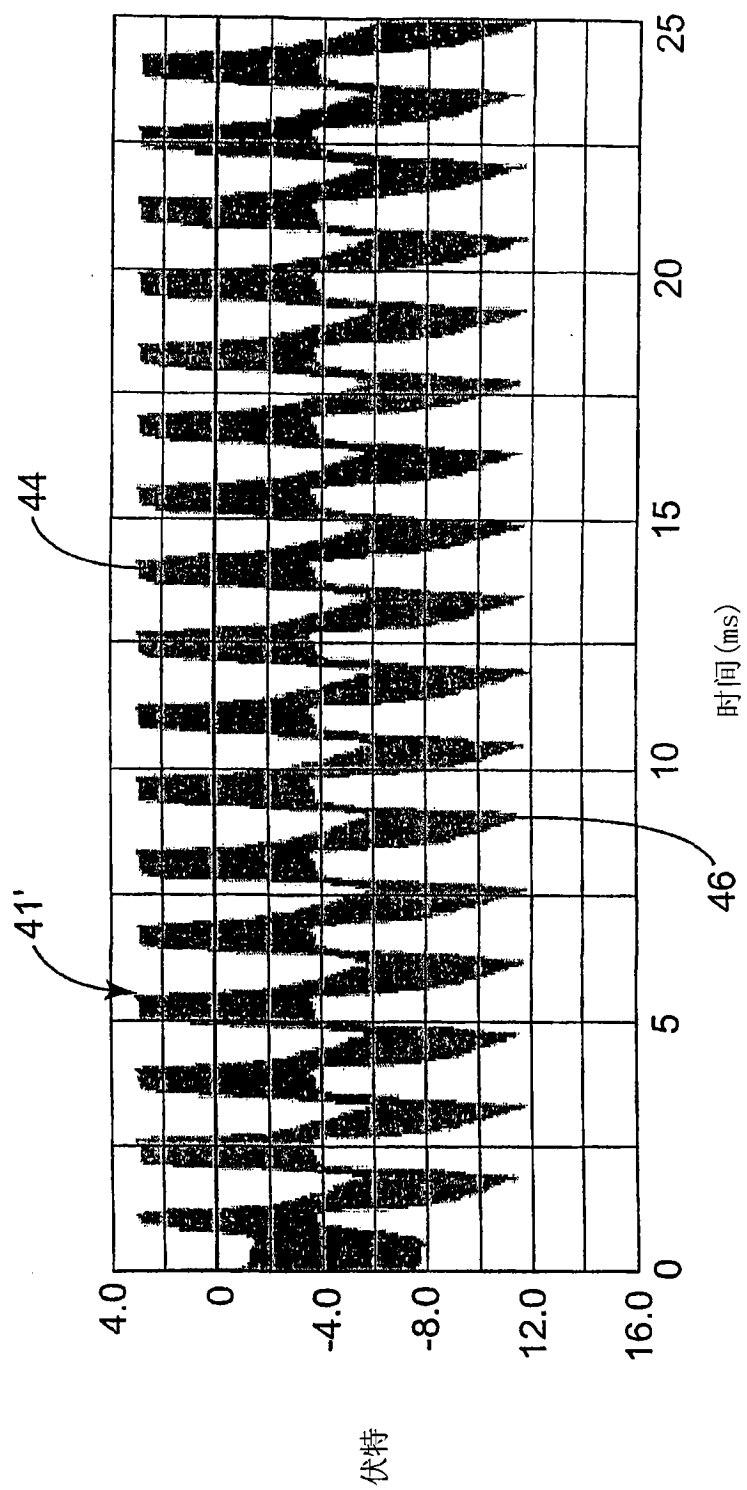


图 9

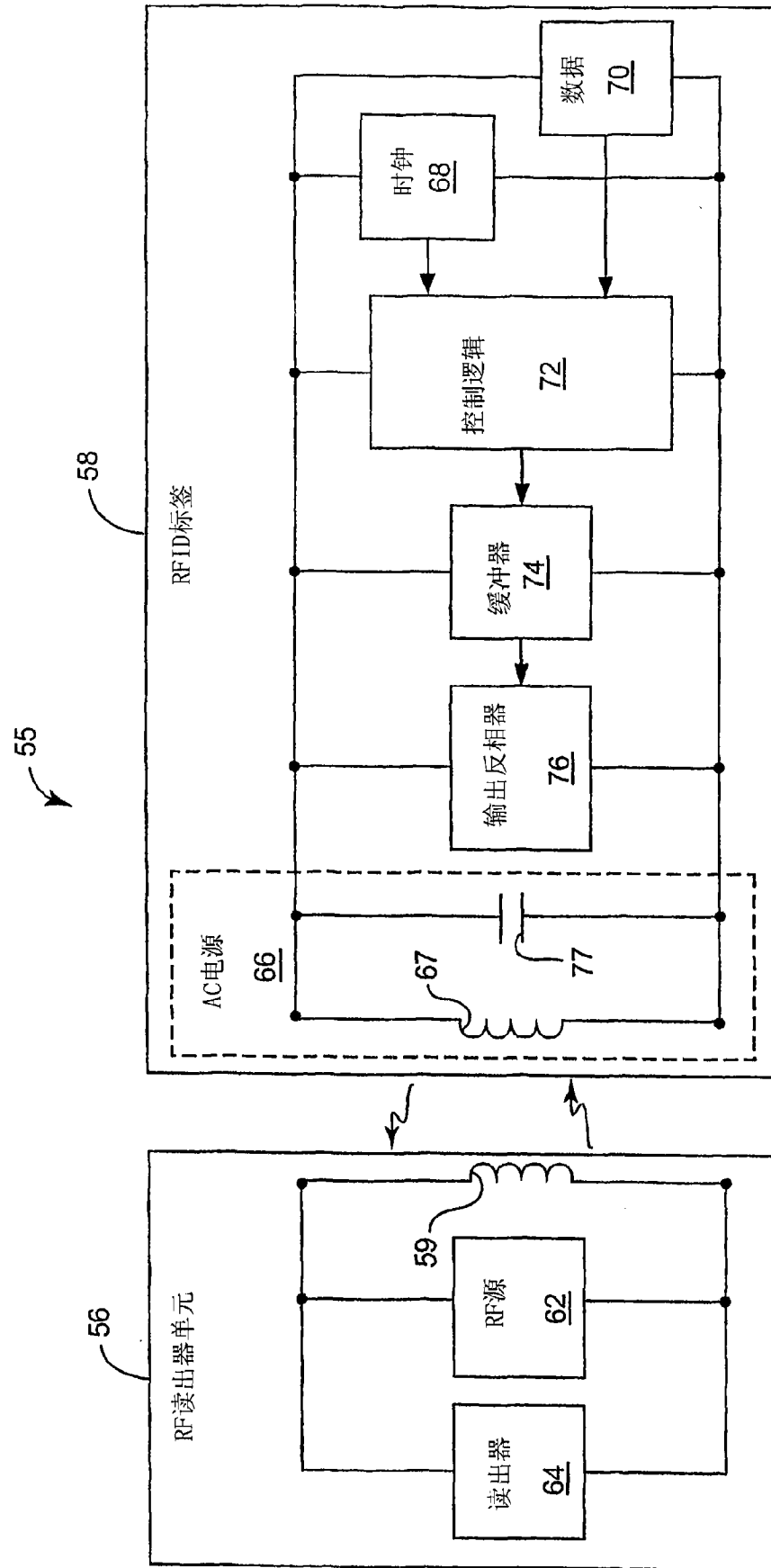


图 10

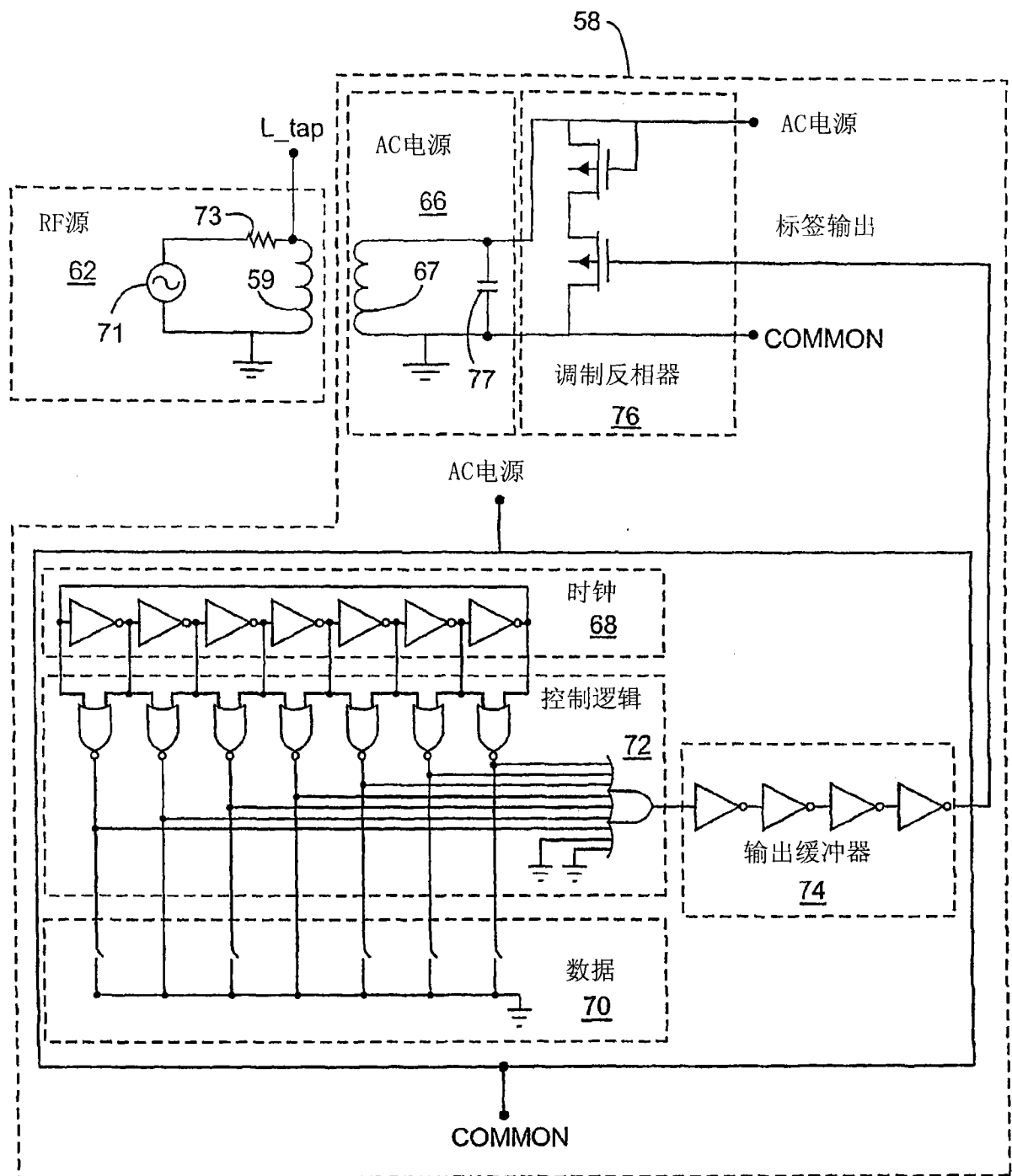


图 11

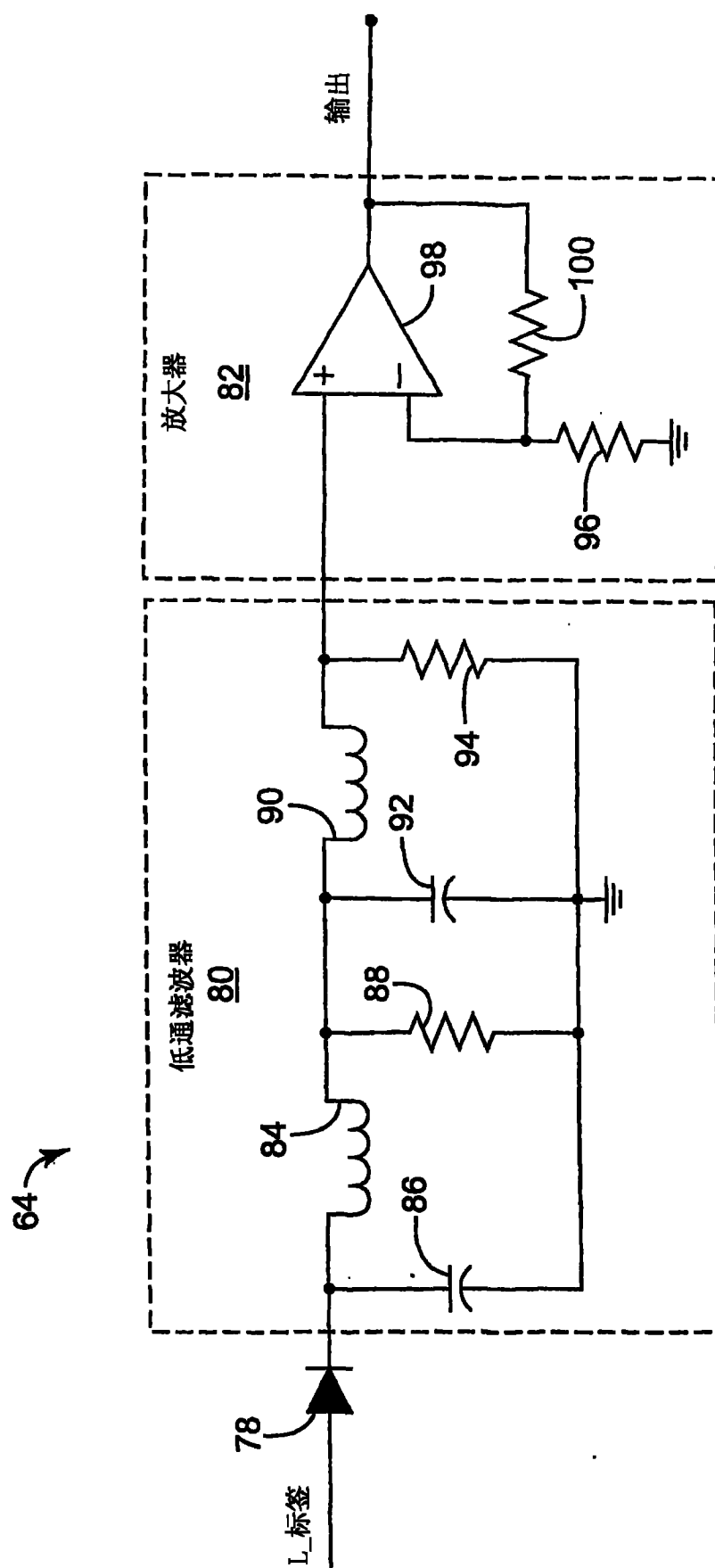


图 12

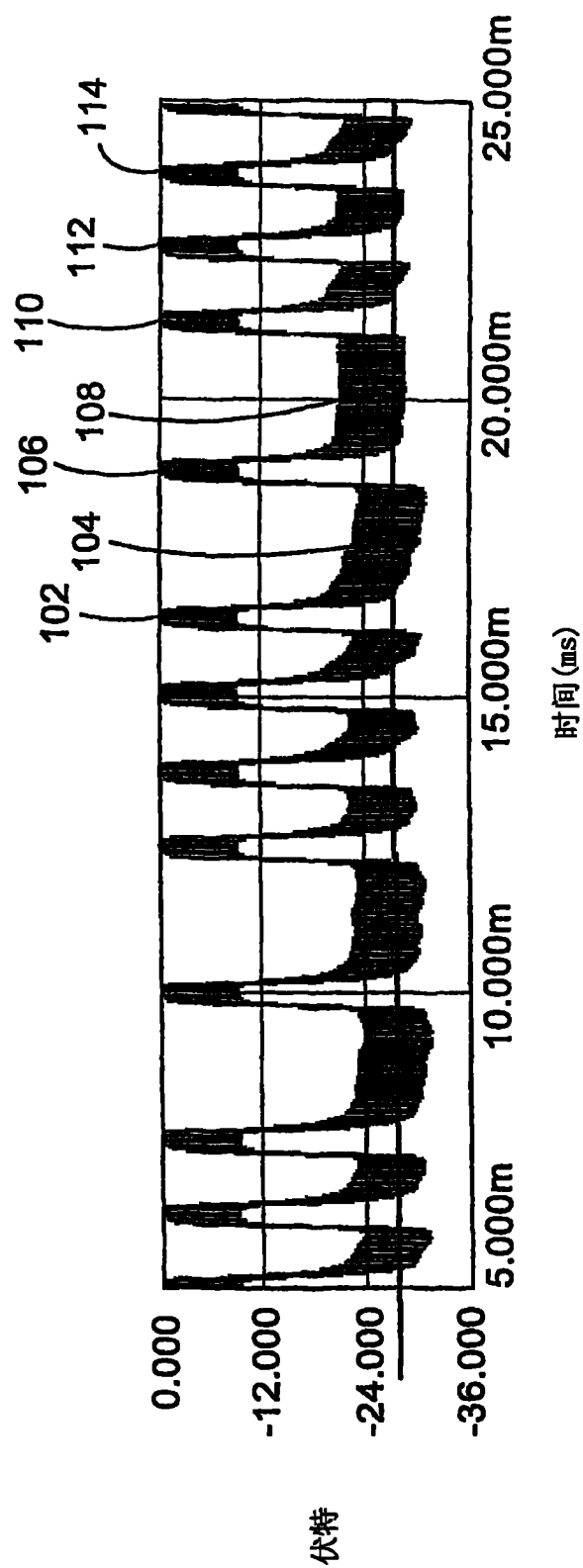


图 13

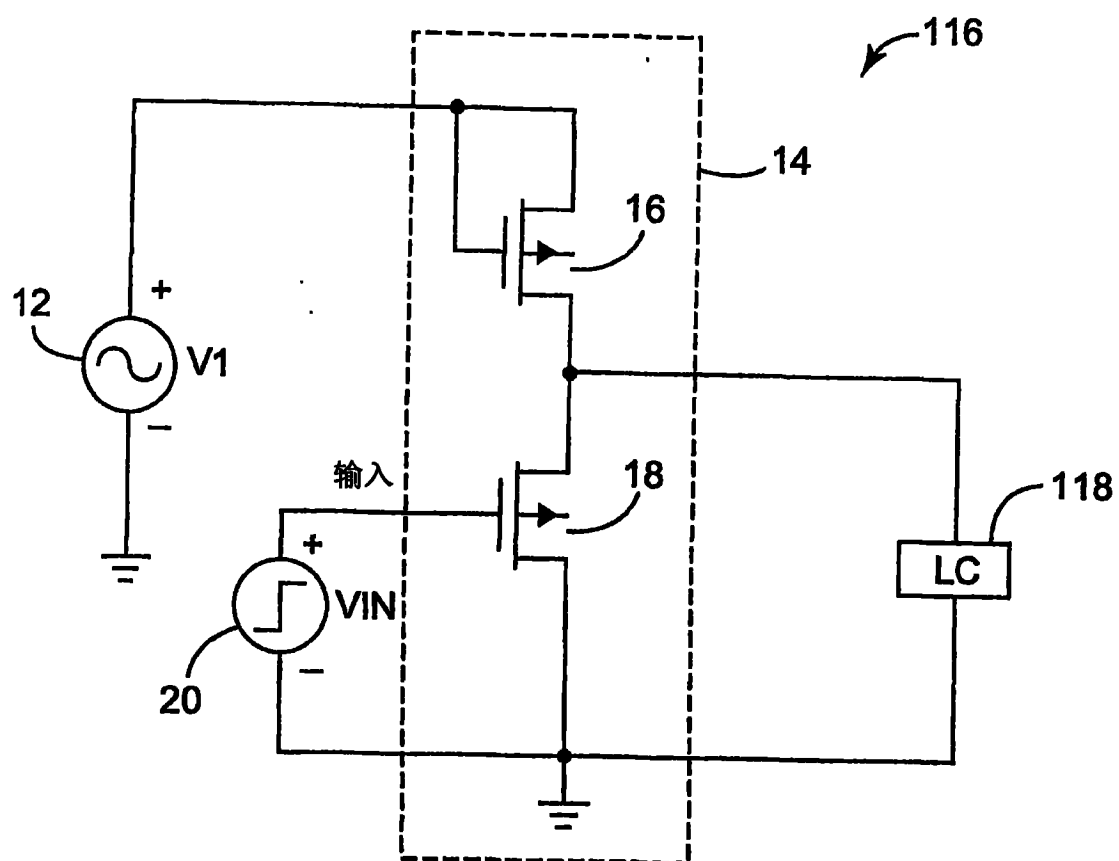


图 14

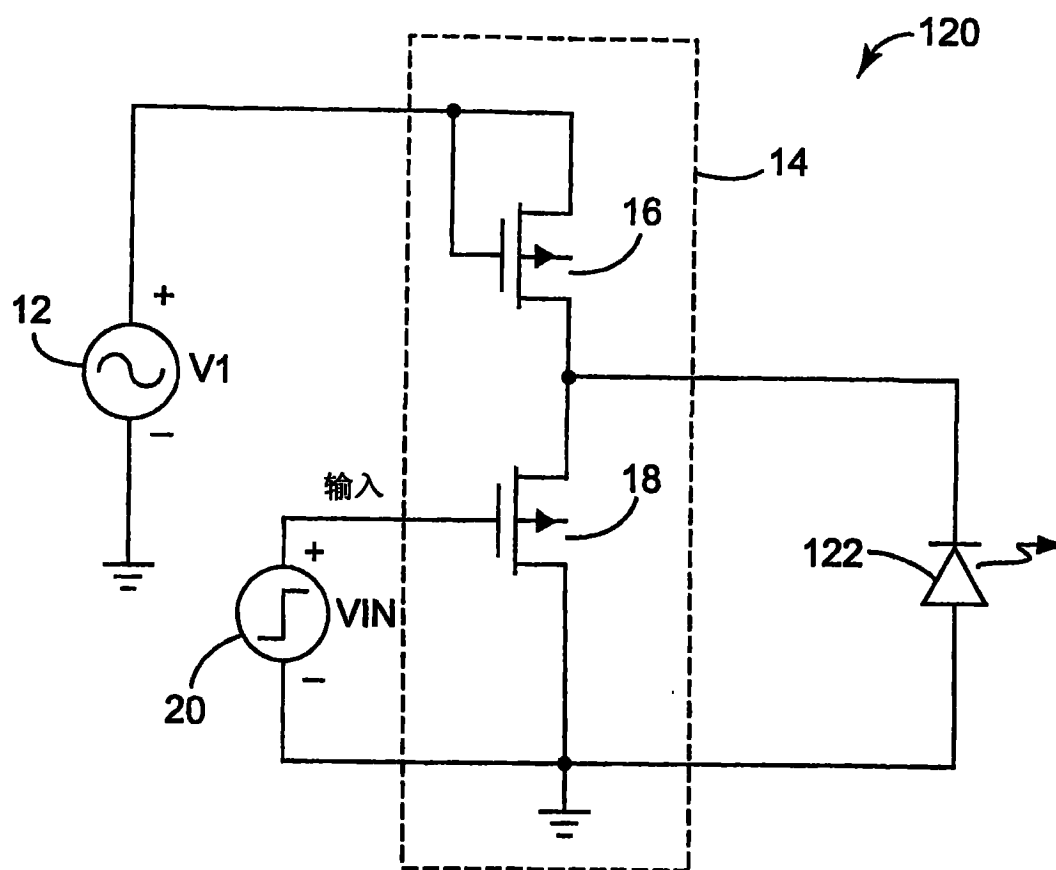


图 15