

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号

特許第7057635号

(P7057635)

(45)発行日 令和4年4月20日(2022.4.20)

(24)登録日 令和4年4月12日(2022.4.12)

(51)国際特許分類

F I

H 0 4 N 5/376(2011.01)

H 0 4 N 5/376

H 0 4 N 5/374(2011.01)

H 0 4 N 5/374

B 6 0 R 11/02 (2006.01)

B 6 0 R 11/02

C

請求項の数 19 (全20頁)

(21)出願番号	特願2017-156884(P2017-156884)	(73)特許権者	000001007
(22)出願日	平成29年8月15日(2017.8.15)		キヤノン株式会社
(65)公開番号	特開2019-36843(P2019-36843A)		東京都大田区下丸子3丁目30番2号
(43)公開日	平成31年3月7日(2019.3.7)	(74)代理人	110003281
審査請求日	令和2年7月21日(2020.7.21)		特許業務法人大塚国際特許事務所
		(72)発明者	戸塚 洋史
			東京都大田区下丸子3丁目30番2号
			キヤノン株式会社内
		(72)発明者	森 克彦
			東京都大田区下丸子3丁目30番2号
			キヤノン株式会社内
		審査官	橘 高志

最終頁に続く

(54)【発明の名称】 撮像装置、カメラおよび輸送機器

(57)【特許請求の範囲】

【請求項1】

複数の画素が行列状に配された画素アレイと、前記画素アレイからの信号を複数の列信号線を介して読み出す複数の読出回路と、を備える撮像装置であって、

前記複数の画素は、

前記画素アレイの第1の画素行、かつ、前記画素アレイの第1の画素列に属する第1の画素と、

前記画素アレイの第2の画素行、かつ、前記画素アレイの前記第1の画素列に属する第2の画素と、

前記画素アレイの前記第2の画素行、かつ、前記画素アレイの第2の画素列に属する第3の画素と、

を含み、

前記画素アレイは、前記第1の画素行と前記第2の画素行との間に配される第3の画素行を含み、

前記複数の読出回路は、前記第1の画素および前記第2の画素に接続された第1の読出回路と、前記第3の画素に接続された第2の読出回路と、を含み、

前記撮像装置は、前記第1の読出回路による前記第1の画素からの信号の読み出しと、前記第2の読出回路による前記第3の画素からの信号の読み出しとを前記複数の列信号線のうち前記第1の画素列の列信号線および前記第2の画素列の列信号線を介して同時に行うことによる第1の撮像と、前記第1の撮像の後に前記第1の読出回路による前記第2の画

素からの信号を読み出すことによる第 2 の撮像と、を行い、

前記撮像装置は、前記第 1 の撮像において前記第 1 の画素および前記第 3 の画素からの信号の読み出しを同時に行う際、前記第 3 の画素行の画素から信号を読み出さず、
前記撮像装置は、前記第 1 の撮像によって生成された信号に基づいて、前記第 2 の撮像の制御に用いる制御パラメータを決定する制御部をさらに備えることを特徴とする撮像装置。

【請求項 2】

前記第 1 の画素および前記第 2 の画素は第 1 の信号線を介して前記第 1 の読出回路に接続されており、前記第 3 の画素は第 2 の信号線を介して前記第 2 の読出回路に接続されていることを特徴とする請求項 1 に記載の撮像装置。

【請求項 3】

前記複数の画素は、前記第 1 の画素行、かつ、前記第 2 の画素列に属し、前記第 2 の読出回路に接続された第 4 の画素を含み、
前記第 1 の読出回路による前記第 1 の画素からの信号の読み出しと、前記第 2 の読出回路による前記第 4 の画素からの信号の読み出しとを前記複数の列信号線のうち前記第 1 の画素列の列信号線および前記第 2 の画素列の列信号線を介して同時に行い、その後、前記第 1 の読出回路による前記第 2 の画素からの信号の読み出しと、前記第 2 の読出回路による前記第 3 の画素からの信号の読み出しとを前記複数の列信号線のうち前記第 1 の画素列の列信号線および前記第 2 の画素列の列信号線を介して同時に行う、ことを特徴とする請求項 1 または 2 に記載の撮像装置。

【請求項 4】

前記複数の画素の各々は、光電変換素子と、前記光電変換素子をリセットするためのリセットトランジスタと、を含み、
前記撮像装置は、
前記第 1 の画素の前記リセットトランジスタを制御するように前記第 1 の画素行に配された第 1 のリセット信号線と、
前記第 2 の画素の前記リセットトランジスタを制御するように前記第 2 の画素行に配された第 2 のリセット信号線と、
前記第 3 の画素の前記リセットトランジスタを制御するように前記第 2 の画素行に前記第 2 のリセット信号線とは別に配された第 3 のリセット信号線と、
をさらに含むことを特徴とする請求項 1 乃至 3 の何れか 1 項に記載の撮像装置。

【請求項 5】

前記複数の画素は、前記第 1 の画素および前記第 3 の画素を含み、かつ、前記第 1 の画素および前記第 3 の画素と同時に信号の読み出しを行う複数の第 1 種画素と、前記第 2 の画素を含む複数の第 2 種画素と、を含み、
前記複数の第 1 種画素が属する画素行のそれぞれにおいて、前記複数の第 1 種画素のそれぞれは、M 画素（M は 2 以上の正の整数）ごとに配され、
前記画素アレイにおいて、前記複数の第 1 種画素が属する画素行は、N 行（N は 2 以上の整数）ごとに配され、
前記複数の第 1 種画素が属する画素行のうち連続する L 行（L は 2 以上の整数）の画素行に属する第 1 種画素から同時に信号を読み出すことを特徴とする請求項 1 乃至 3 の何れか 1 項に記載の撮像装置。

【請求項 6】

前記撮像装置は、前記複数の第 1 種画素が属する画素行のそれぞれの画素行において、前記複数の第 1 種画素のうちそれぞれの画素行に属する第 1 種画素を制御するための第 1 の信号線群と、前記複数の第 1 種画素以外の画素を制御するための第 2 の信号線群と、をさらに含むことを特徴とする請求項 5 に記載の撮像装置。

【請求項 7】

前記撮像装置は、前記複数の第 1 種画素を含まない複数の画素行のそれぞれの画素行に含まれる画素を制御するための第 3 の信号線群をさらに含み、
前記第 1 の信号線群および前記第 2 の信号線群の信号線の数の合計と、前記第 3 の信号線

10

20

30

40

50

群の信号線の数と、が同じであることを特徴とする請求項 6 に記載の撮像装置。

【請求項 8】

前記制御パラメータが、前記第 2 の撮像における、電荷を蓄積する露光時間、前記複数の読出回路のゲイン、前記複数の読出回路の変換分解能、および、前記画素アレイのうち信号を読み出す領域のうち少なくとも 1 つを含むことを特徴とする請求項 5 乃至 7 の何れか 1 項に記載の撮像装置。

【請求項 9】

前記制御部は、前記画素アレイの 1 つ以上の行ごと、および、前記画素アレイの 1 つ以上の列ごとの少なくとも一方ごとに前記制御パラメータを決定することを特徴とする請求項 5 乃至 8 の何れか 1 項に記載の撮像装置。

10

【請求項 10】

前記撮像装置は、

1 回の前記第 1 の撮像および 1 回の前記第 2 の撮像を行う撮像動作を繰り返し、

前記撮像動作において、前記第 1 の撮像によって生成された信号を前記複数の読出回路に読み出させた後、前記第 2 の撮像によって生成された信号を前記複数の読出回路に読み出させることを特徴とする請求項 5 乃至 9 の何れか 1 項に記載の撮像装置。

【請求項 11】

前記制御部は、前記制御パラメータが、前記第 2 の撮像における前記複数の読出回路のゲイン、前記複数の読出回路の変換分解能、または、前記画素アレイのうち信号を読み出す領域の場合、同じ撮像動作の期間の前記第 1 の撮像によって決定した前記制御パラメータを用いて前記第 2 の撮像を行うことを特徴とする請求項 10 に記載の撮像装置。

20

【請求項 12】

前記第 1 の撮像が、第 1 の予備撮像と前記第 1 の予備撮像の後に行われる第 2 の予備撮像とを含み、

前記複数の第 1 種画素は、前記第 1 の予備撮像に用いられる第 1 の予備撮像画素と、前記第 2 の予備撮像に用いられ前記第 1 の予備撮像画素とは異なる第 2 の予備撮像画素と、を含み、

前記制御部は、

前記第 1 の予備撮像によって前記第 1 の予備撮像画素で生成された信号に基づいて、前記第 2 の予備撮像で電荷を蓄積する際、および、前記第 2 の予備撮像の制御に用いる予備撮像パラメータを決定し、

30

前記第 2 の予備撮像において、前記第 2 の予備撮像画素で生成された信号を前記複数の読出回路に読み出させ、

前記第 2 の予備撮像画素で生成された前記信号を用いて前記制御パラメータを決定することを特徴とする請求項 5 乃至 11 の何れか 1 項に記載の撮像装置。

【請求項 13】

前記画素アレイにおいて、前記第 1 の予備撮像画素が配される領域が、前記第 2 の予備撮像画素が配される領域を含むことを特徴とする請求項 12 に記載の撮像装置。

【請求項 14】

前記画素アレイにおいて、前記第 2 の予備撮像画素が配される領域が、前記複数の画素のうち前記第 2 の撮像で信号が読み出される画素が配される領域を含むことを特徴とする請求項 12 または 13 に記載の撮像装置。

40

【請求項 15】

前記予備撮像パラメータが、前記第 2 の予備撮像における、電荷を蓄積する露光時間、前記複数の読出回路のゲイン、前記複数の読出回路の変換分解能、および、前記画素アレイのうち信号を読み出す領域のうち少なくとも 1 つを含むことを特徴とする請求項 12 乃至 14 の何れか 1 項に記載の撮像装置。

【請求項 16】

前記 L と前記 M と前記 N とのうち少なくともいずれかが 3 以上であること、および

50

前記 L と前記 M と前記 N とのうち少なくとも 2 つが互いに等しいこと、
の少なくともいずれかを満足することを特徴とする請求項 5 乃至 15 の何れか 1 項に記載
の撮像装置。

【請求項 17】

請求項 1 乃至 16 の何れか 1 項に記載の撮像装置であって、
互いに積層された第 1 の半導体チップと第 2 の半導体チップとを含み、
前記画素アレイが、前記第 1 の半導体チップに配され、
前記複数の読出回路、および、前記複数の読出回路によって得られた信号を処理する信号
処理部の少なくとも一方が、前記第 2 の半導体チップに配されることを特徴とする撮像装
置。

10

【請求項 18】

請求項 1 乃至 17 の何れか 1 項に記載の撮像装置と、
前記撮像装置の動作を制御する制御装置と、
を備えることを特徴とするカメラ。

【請求項 19】

駆動装置を具備する輸送機器であって、請求項 1 乃至 17 の何れか 1 項に記載の撮像装置
を搭載し、前記撮像装置で得られた情報に基づいて前記駆動装置を制御する制御装置を備
えることを特徴とする輸送機器。

【発明の詳細な説明】

【技術分野】

20

【0001】

本発明は、撮像装置、カメラおよび輸送機器に関する。

【背景技術】

【0002】

CMOS 回路を用いた撮像装置が、デジタルカメラ、デジタルカムコーダ、監視カメラな
どに広く用いられている。特許文献 1 には、画素アレイに配された全画素から信号を読み
出すモードのほか、縮小画像の信号を出力する場合など、画素信号を間引いて読み出すモ
ードを備える CMOS イメージセンサが示されている。特許文献 2 には、フレームレートを
向上させるためにフレームごとに読み出す画素数を減らし、動画などの撮像用の信号と
、オートフォーカスなどの撮像対象の認識用の信号を、フレームごとに交互に読み出す固
体撮像装置が示されている。

30

【先行技術文献】

【特許文献】

【0003】

【文献】特開 2002 - 320235 号公報

特開 2005 - 86245 号公報

【発明の概要】

【発明が解決しようとする課題】

【0004】

特許文献 1、2 において、画素アレイに配される画素のうち一部の画素を読み出す際、行
ごとに信号を読み出す構成となっているため、複数の行にわたって信号を読み出す画素が
配置されている場合、読出動作にかかる時間が長くなりうる。

40

【0005】

本発明は、画素アレイに配される画素のうち一部の画素から信号を読み出す際、読出時間
を短縮するのに有利な技術を提供することを目的とする。

【課題を解決するための手段】

【0006】

本発明の 1 つの側面は、複数の画素が行列状に配された画素アレイと、前記画素アレイか
らの信号を複数の列信号線を介して読み出す複数の読出回路と、を備える撮像装置に係り
、前記複数の画素は、前記画素アレイの第 1 の画素行、かつ、前記画素アレイの第 1 の画

50

素列に属する第 1 の画素と、前記画素アレイの第 2 の画素行、かつ、前記画素アレイの前記第 1 の画素列に属する第 2 の画素と、前記画素アレイの前記第 2 の画素行、かつ、前記画素アレイの第 2 の画素列に属する第 3 の画素と、を含み、前記画素アレイは、前記第 1 の画素行と前記第 2 の画素行との間に配される第 3 の画素行を含み、前記複数の読出回路は、前記第 1 の画素および前記第 2 の画素に接続された第 1 の読出回路と、前記第 3 の画素に接続された第 2 の読出回路と、を含み、前記撮像装置は、前記第 1 の読出回路による前記第 1 の画素からの信号の読み出しと、前記第 2 の読出回路による前記第 3 の画素からの信号の読み出しとを前記複数の列信号線のうち前記第 1 の画素列の列信号線および前記第 2 の画素列の列信号線を介して同時に行うことによる第 1 の撮像と、前記第 1 の撮像の後に前記第 1 の読出回路による前記第 2 の画素からの信号を読み出すことによる第 2 の撮像と、を行い、前記撮像装置は、前記第 1 の撮像において前記第 1 の画素および前記第 3 の画素からの信号の読み出しを同時に行う際、前記第 3 の画素行の画素から信号を読み出さず、前記撮像装置は、前記第 1 の撮像によって生成された信号に基づいて、前記第 2 の撮像の制御に用いる制御パラメータを決定する制御部をさらに備える。

10

【発明の効果】

【0007】

本発明によれば、画素アレイに配される画素のうち一部の画素から信号を読み出す際、読出時間を短縮するのに有利な技術を提供することができる。

【図面の簡単な説明】

【0008】

20

【図 1】本発明の実施形態に係る撮像装置の構成例を示す図。

【図 2】図 1 の撮像装置の画素アレイの構成例を示す図。

【図 3】図 1 の撮像装置の全画素読出動作のタイミング図。

【図 4】図 1 の撮像装置の間引き読出動作のタイミング図。

【図 5】図 1 の撮像装置の間引き読出動作のタイミング図。

【図 6】図 1 の撮像装置の動作のタイミング図。

【図 7】図 1 の撮像装置の画素アレイの構成例を示す図。

【図 8】図 7 の画素アレイを備える撮像装置の動作のタイミング図。

【図 9】図 1 の撮像装置が組み込まれたカメラの構成例を示す図。

【図 10】図 1 の撮像装置が搭載された輸送機器の構成例を示す図。

30

【発明を実施するための形態】

【0009】

以下、本発明に係る撮像装置の具体的な実施形態を、添付図面を参照して説明する。なお、以下の説明および図面において、複数の図面に渡って共通の構成については共通の符号を付している。そのため、複数の図面を相互に参照して共通する構成を説明し、共通の符号を付した構成については適宜説明を省略する。

【0010】

図 1 ~ 10 を参照して、本発明の実施形態による撮像装置の構成および動作について説明する。図 1 は、本発明の実施形態における撮像装置 100 の構成を示す図である。撮像装置 100 は、画素アレイ 101、垂直走査回路 102、読出回路 103、水平走査回路 104、制御部 105、制御パラメータ線 106 を含む。

40

【0011】

画素アレイ 101 には、それぞれ光電変換素子が配される複数の画素が行列状に配される。ここで、図 1 の横方向を行方向（水平方向）、縦方向を列方向と呼ぶ。図 1 に示される構成において、画素アレイ 101 は、上端を 0 行目および下端を 15 行目とする 16 行、右端を 0 列目および左端を 15 列目とする 16 列の画素が配される。垂直走査回路 102 は、行方向に配された画素を選択する。読出回路 103 は、列ごとに配され、垂直走査回路 102 によって選択された行の画素からの信号を、列ごとに列信号線を介して読み出す。制御部 105 は、水平走査回路 104 によって走査される読出回路 103 からの信号の処理を行い、生成された制御パラメータを垂直走査回路 102 や読出回路 103 などに制

50

御パラメータ線 106 を用いてフィードバックする。制御部 105 は、垂直走査回路 102 や読出回路 103、水平走査回路 104 など、撮像装置 100 の各構成要素の制御を行ってもよい。なお、画素アレイ 101 の各画素にはカラーフィルタアレイによって画素の色が対応づけることができる。カラーフィルタアレイは例えば、 2×2 画素の対角の 2 画素に緑画素を割り当て、残りの 2 画素のそれぞれに赤画素と青画素を割り当てたベイヤー配列を採用することができる。

【0012】

画素アレイ 101 に配される画素は、後述する間引き読出に用いられる複数の第 1 種画素 110 と、間引き読出に用いられない、画像の生成などに用いられる複数の第 2 種画素 120 とを含む。第 1 種画素 110 を間引き読出用画素と称することができ、第 2 種画素 120 を非間引き読出用画素、あるいは、通常読出用画素と称することができる。なお、第 2 種画素 120 を読み出す際には、第 1 種画素 110 も第 2 種画素 120 と同様に間引かずに読み出すことができる。第 1 種画素 110 と第 2 種画素 120 は読出し方が異なる点で区別しているのであって、画素の構造自体は同様であってもよい。ここで、行方向に第 1 種画素 110 および第 2 種画素 120 が配される行を第 1 種画素行と呼ぶ。換言すると、画素アレイ 101 は、複数の第 1 種画素 110 のうち少なくとも 1 つの第 1 種画素 110 と、複数の第 2 種画素 120 のうち何れかと、をそれぞれ含む複数の第 1 種画素行を含む。また、画素アレイ 101 は、行方向に第 1 種画素以外の第 2 種画素 120 のみが配される複数の第 2 種画素行を含む。それぞれの第 1 種画素行において、互いに隣り合う第 1 種画素 110 の間には少なくとも 1 つの第 2 種画素 120 が配されている。また、互いに隣り合う第 1 種画素行の間には、少なくとも 1 行の第 1 種画素以外の画素のみ、具体的には第 2 種画素 120 のみによって構成される画素行が配されている。図 1 に示される構成において、第 1 種画素 110 は、列方向に 4 画素（4 行）ごと、行方向に 4 画素（4 列）ごとにそれぞれ配される。さらに、それぞれの第 1 種画素行において、第 1 種画素 110 が行方向に配される位置には、複数の種類がある。例えば、複数の第 1 種画素行のうち画素アレイ 101 の 2 行目の第 1 種画素行（第 1 の行と呼ぶ）と、2 行目の第 1 種画素行と隣り合う画素アレイ 101 の 6 行目の第 1 種画素行（第 2 の行と呼ぶ）と、に注目する。複数の第 1 種画素 110 のうち第 1 の行に配された第 1 種画素 110 が位置する列と、複数の第 1 種画素 110 のうち第 2 の行に配された第 1 種画素 110 が位置する列と、が互いに異なっている。このように、互いに隣り合う第 1 種画素行同士で、第 1 種画素 110 の配される列が、互いに異なってもよい。図 1 に示される構成において、第 1 種画素 110 は、16 行 \times 16 列に画素が配された画素アレイ 101 の互いに異なる列に位置するように配される。

【0013】

図 2 (a) は、画素アレイ 101 に配される第 1 種画素 110、第 2 種画素 120、垂直走査回路 102 および画素アレイ 101 の列ごとに対応して配される複数の読出回路 103 の接続関係を示す。図 2 (a) には、画素アレイ 101 の 1、2、5 行目かつ 0 ~ 3 列目が示されている。第 1 種画素 110 および第 2 種画素 120 は、光電変換素子 PD、浮遊拡散領域 FD、トランジスタ M1 ~ M4 を含む。トランジスタ M1 は、光電変換素子 PD において光から変換され、蓄積された電荷を浮遊拡散領域 FD に転送する転送トランジスタである。トランジスタ M2 は、光電変換素子 PD および浮遊拡散領域 FD をリセットするためのリセットトランジスタである。トランジスタ M3 は、浮遊拡散領域 FD に転送された電荷を電圧の信号に変換して出力するソースフォロワトランジスタである。トランジスタ M4 は、それぞれの画素において入射した光から生成された信号を列方向に沿って配された列信号線 107 に出力するための選択トランジスタである。

【0014】

第 1 種画素行（1 行目、5 行目）には、垂直走査回路 102 から、第 1 種画素 110 を制御するための信号線群 130 および第 2 種画素 120 を制御するための信号線群 140 が配される。第 2 種画素 120 のみが配される画素行（2 行目）には、第 2 種画素 120 を制御するための信号線群 141 が配される。それぞれの信号線群 130、140、141

は、トランジスタM1を制御する信号線PTX（転送制御信号線）、トランジスタM2を制御する信号線PRES（リセット制御信号線）、トランジスタM4を制御する信号線PSEL（行選択信号線）を含む。それぞれの信号線PTX、PRES、PSELは、列信号線の延在する列方向と交差する行方向に延在しうる。図2（a）において、第1種画素110に接続されるそれぞれの信号線PTX、PRES、PSELの参照符号に1を、第2種画素120に接続されるそれぞれの信号線PTX、PRES、PSELの参照符号に2を付加している。また、それぞれの信号線PTX、PRES、PSELの参照符号の後の括弧内の数字は行番号を示している。

【0015】

図2（a）に示される構成において、第1種画素110が配されず、第2種画素120のみが配される2行目の画素行には、信号線群141として計3本の信号線が配されているが、この構成に限られることはない。例えば、光電変換素子PDに対する開口や浮遊拡散領域FDに対する寄生容量の均一性を確保するため、第1種画素行と同数の6本の信号線となるよう配線を追加してもよい。換言すると、信号線群130および信号線群140の信号線の数の合計と、信号線群141の信号線の数と、が同じであってもよい。信号線群141に追加される配線は、図2（b）に示すように、どの第2種画素120にも接続されないダミーの信号線PTXD、PRES D、PSEL Dであってもよい。また、信号線群141に追加される信号線は、図2（c）に示すように第2種画素120のうち第1種画素行に配される第1種画素110と同数の一部の第2種画素120に接続する2組目の信号線群であってもよい。2組目の信号線群を加えることで、垂直走査回路102からみた出力配線負荷が、第1種画素行と第2種画素行以外の画素行とで合わせることができる。この場合、例えば、図2（c）に示すように、0、2、3行目の画素行において2列目の第2種画素120が、信号線群141のうち信号線PTX2B、PRES2B、PSEL2Bにそれぞれ接続されてもよい。つまり、0、2、3行目の画素行の第2種画素120と信号線群141との接続関係が、1行目の第1種画素行の第1種画素110および第2種画素120と信号線群130、140との接続関係と同じであってもよい。同様に、4、6、7行目と5行目との接続関係が、8、10、11行目と9行目との接続関係が、12、14、15行目と13行目との接続関係が、それぞれ同じであってもよい。

【0016】

次に、撮像装置100の動作について説明する。図3は、画素アレイ101に配された全画素から信号を読み出す読出動作を行う際のタイミング図である。図3には、画素アレイ101のうち0行目から5行目までの画素から信号を読み出す際のタイミング図が示されている。

【0017】

時刻t1において、信号線PSEL2[0]と信号線PRES2[0]とにHi信号が供給されることによって、トランジスタM2が浮遊拡散領域FDをリセットする。また、浮遊拡散領域FDのリセットと同時に、トランジスタM4がON動作（導通）することによって、0行目が選択状態となり、トランジスタM4を介してトランジスタM3からリセットレベルが列信号線107に出力される。その後、信号線PRES[0]がLo信号となった後、0行目のリセットレベルが、各列の読出回路103に読み出される。

【0018】

次いで、時刻t2において、信号線PTX2[0]にHi信号が供給されることによって、光電変換素子PDから浮遊拡散領域FDに蓄積された電荷が転送される。信号線PTX2[0]がLo信号となった後、0行目の信号レベルが読出回路103によって読み出される。読み出されたりセットレベルと信号レベルは、読出回路103、または、制御部105において、相関二重サンプリング処理が施されうる。

【0019】

時刻t3において、信号線PSEL2[0]がLo信号となりトランジスタM4がOFF動作（開放）となることによって、0行目が非選択状態となる。この、時刻t1～t3までの時間が1行分の読み出し時間となる。時刻t3では、同時に1行目の信号線PRES

10

20

30

40

50

1[1]、PRES2[1]、PSEL1[1]、PSEL2[1]にHi信号が供給されることによって、1行目の全画素の読み出し動作が開始され、時刻t4で終了する。以降同様に各行が順次走査され、それぞれの画素から信号が読み出される。

【0020】

次に、画素アレイ101に配された画素のうち第1種画素110のみから信号を読み出す間引き読出動作について説明する。図4は、間引き読出動作を行う際のタイミング図である。

【0021】

時刻t11において、第1種画素行である1、5、9、13行目の信号線PSEL1、PRES1のみにHi信号が供給され、それぞれの第1種画素行の第1種画素110がリセットされる。その後、信号線PRES1が、Lo信号に遷移し、リセットレベルの読み出しが行われる。次いで、時刻t12において、第1種画素行の信号線PTX1のみにHi信号が供給され、その後、Lo信号に遷移し、それぞれの第1種画素行の信号レベルの読み出しが行われる。続く時刻t13において、第1種画素行の信号線PSEL1がLo信号となり、それぞれ第1種画素行の読み出しが終了する。

【0022】

本実施形態において、図1に示されるように、1、5、9、13行目の第1種画素110は、それぞれ異なる列に配されている。このため、図4で説明したように4行に配された第1種画素110からの信号を、時刻t11から時刻t13までの1行分の読出時間で、それぞれ対応する列に配された読出回路103に同時に読み出すことができる。このように、画素アレイ101に配された画素のうち一部の画素から信号を読み出す際、異なる列に配された第1種画素110を同時に読み出すことによって、間引き読出の動作が高速化できる。

【0023】

制御部105は、複数の第1種画素110から読出回路103が信号を読み出す読出動作において、複数の第1種画素110のうち互いに異なる列に配された第1種画素110を、複数の列信号線107のうち互いに異なる列信号線107にそれぞれ接続させる。これによって、撮像装置100は、複数の第1種画素行のうち少なくとも2行の第1種画素行に配された2つ以上の第1種画素110から同時に信号を対応する列に配された読出回路103に読み出すことができる。より具体的には、図2に示される構成において、例えば、複数の画素は、画素アレイの1行目の画素行かつ2列目の画素列に配される第1種画素110aと、画素アレイの5行目の画素行かつ1列目の画素列に配される第1種画素110bと、を含む。また、複数の画素は、画素アレイの5行目の画素行かつ2列目の画素列に配される第2種画素120aを含む。また、複数の読出回路103は、第1種画素110aおよび第2種画素120aが接続された読出回路103aと、第1種画素110bが接続された読出回路103bを含む。この構成によって、読出回路103aによる第1種画素110aからの信号の読み出しと、読出回路103bによる第1種画素110bからの信号の読み出しとを同時に行うことができる。また、第1種画素110aと同じ列信号線107aに接続されている第2種画素120aからの信号の読み出しは行わず、別々のタイミングで第2種画素120aから信号の読み出しを行う。同様に、第1種画素110bと同じ列信号線107bに接続されている他の第2種画素120からの信号の読み出しは行わず、別々のタイミングで第2種画素120から信号の読み出しを行う。つまり、第1種画素110a、110bからの信号の読み出しを同時に行う際、それぞれの第1種画素行（図2の構成において、1行目の画素行と5行目の画素行と）の間に配される画素行から信号を読み出さない。

【0024】

図4のタイミング図において、16行×16列の画素を有する画素アレイ101を用いて説明したが、画素アレイ101の配置はこれに限られることない。例えば、図5(a)に示されるような図1と同様の規則で第1種画素110が配された64行×64列の画素の画素アレイ101における間引き読出動作のタイミングを図5(b)に示す。この場合、

10

20

30

40

50

6 4 行存在する第 1 種画素行に配される第 1 種画素 1 1 0 のうち、1、5、9、1 3 行目の第 1 種画素 1 1 0 を 1 行分の時間で読み出す。その後、1 7、2 1、2 5、2 9 行目の読み出し、3 3、3 7、4 1、4 5 行目の読み出し、4 9、5 3、5 7、6 1 行目の読み出しと、時刻 t_{21} から時刻 t_{22} の 4 行分の読出時間で、すべての第 1 種画素 1 1 0 から信号を読み出すことが可能となる。

【0025】

このように、複数の第 1 種画素行のそれぞれにおいて、複数の第 1 種画素 1 1 0 のそれぞれは、M 画素 (M 列) ごとに配され、また、画素アレイ 1 0 1 において、複数の第 1 種画素行は、N 画素 (N 行) ごとに配されうる。第 1 種画素 1 1 0 から信号を読み出すための読出動作において、複数の第 1 種画素行のうち連続する L 行の第 1 種画素行に属する第 1 種画素 1 1 0 から同時に信号を読み出す。これによって、間引き読出の動作が高速化できる。ここで、L と M と N とは、2 以上の正の整数であり、3 以上であることが好ましい。M と N とが 3 以上であれば、十分な範囲の画素を間引き読出によって高速に読出することができる。L と M と N とは、互いに異なってもよく、いずれか 2 つが異なってもよく、いずれか 2 つが同じであってもよく、全て同じであってもよい。間引き読出によって得られる画像の歪みを低減するためには、M と N とが等しいこと ($M = N$) が好ましい。本例は、L と M と N とが全て同じく 4 である。このように、L と M と N との関係は、L と M と N との少なくともいずれかが 3 以上であること、および、L と M と N とのうちの少なくとも 2 つが互いに等しいこと、の少なくともいずれかの関係を満足していてもよい。また、読出速度と得られる画質のバランスを考慮すると、L は M の半分以上であること、かつ、M の 2 倍以下であること ($M / 2 \leq L \leq 2 \times M$) が好ましく、L は N の半分以上であること、かつ、N の 2 倍以下であること ($N / 2 \leq L \leq 2 \times N$) が好ましい。

【0026】

これまで、画素アレイ 1 0 1 に配された画素のうち一部の画素から信号を読み出す際、第 1 種画素 1 1 0 を適切な位置に配することによって間引き読出動作が高速化できることを説明した。次いで、読出動作を高速化した第 1 種画素 1 1 0 での撮像の情報を基に、次に読み出す第 2 種画素 1 2 0 の信号に対する制御パラメータを決定し、高速に動く動体へ追随して最適な撮像の条件を決定する処理動作に関して説明する。

【0027】

図 6 は、間引き撮像動作を行う第 1 種画素 1 1 0 を用いて撮像した信号に基づいた制御パラメータを用いて、第 2 種画素 1 2 0 を用いた撮像を行う際のタイミング図である。撮像装置 1 0 0 の構成は、図 1、2 に示したものと同様である。

【0028】

シャッタ動作 1 0 0 0 (破線) は、第 1 種画素 1 1 0 で撮像を行うシャッタ動作である。シャッタ動作 1 0 0 0 の破線の縦方向は列方向 (または、シャッタ動作する画素行の位置) を示している。シャッタ動作 1 0 0 0 は、画素アレイ 1 0 1 の上端から下端、または、下端から上端に向かって垂直走査回路 1 0 2 によって走査され、それぞれの第 1 種画素行の第 1 種画素 1 1 0 の露光が開始されることを示している。具体的に、シャッタ動作 1 0 0 0 では、第 1 種画素行の信号線 P T X 1、P R E S 1 に H i 信号が供給され、第 1 種画素 1 1 0 の光電変換素子 P D がリセットされ、次いで信号線 P T X 1 が L o 信号となった後、露光が開始される。

【0029】

読出動作 1 1 0 0 (実線) は、第 1 種画素 1 1 0 から信号を読み出す動作である。垂直走査回路 1 0 2 で選択された複数の第 1 種画素行の第 1 種画素 1 1 0 の信号が、同時に読み出される。このとき、第 1 種画素 1 1 0 から信号を読み出す間引き読出動作は、上述の図 4、図 5 で説明したタイミングと同様である。シャッタ動作 1 0 0 0 と読出動作 1 1 0 0 の間の期間が、第 1 種画素 1 1 0 での撮像の期間 (以後、第 1 の撮像の期間) の最大幅であり、必要に応じてシャッタ動作 1 0 0 0 と読出動作 1 1 0 0 との間隔を短くしてもよい。

【0030】

信号処理動作 1 1 1 0 は、読出回路 1 0 3 に読み出させた第 1 種画素 1 1 0 の信号に基づ

10

20

30

40

50

き、後述する第2種画素120で撮像する際の制御パラメータが制御部105によって決定される。制御パラメータは、例えば、第2種画素120での撮像における電荷を蓄積する蓄積時間、読出回路103のゲインやAD変換する際の変換分解能、画素アレイ101のうち信号の読み出しを行う領域(ROI: Region Of Interest)などを含む。このほか、制御パラメータは、第2種画素120での撮像のためにカメラで行われるシャッタースピードの設定や、ISO感度の設定、絞りの設定、レンズの合焦、信号処理レベル(例えばノイズ除去の強弱)などに用いることともできる。シャッタ動作1200(破線)は、第2種画素120のシャッタ動作である。読出動作1300(実線)は、第2種画素120から信号を読み出す読出動作である。シャッタ動作1200と読出動作1300との間の期間が、第2種画素120での撮像の期間(以後、第2の撮像の期間)の最大幅となる。

10

【0031】

次に撮像装置100の動作について説明する。まず、制御部105は、第1の撮像において第1種画素110で撮像を行うように制御する。時刻 t_{101} において、画素アレイ101の上端の第1種画素行からシャッタ動作1000のための走査が開始され、 t_{102} でシャッタ動作1000が完了する。次いで、時刻 t_{103} において、読出動作1100が開始される。画素アレイ101の上端側の第1種画素行から順次、制御部105は、撮像によって第1種画素110で生成された信号を対応する列に配されたそれぞれの読出回路103に読み出させる。制御部105は、この信号を用いて信号処理動作1110を開始する。信号処理動作1110において、制御部105は、制御パラメータとして例えば既に読み出された任意の領域の第1種画素110で生成された信号に基づいて、各行での第2種画素120の第2の撮像での電荷を蓄積する露光時間の長さを決定する。ここでは、行ごとに露光時間を決定するとしたが、複数の行ごとに露光時間を決定してもよい。また、撮像装置100が、行方向に任意の画素数ごとに露光制御機構を有する場合、各行に加えて、任意の列ごとに露光時間の長さを決定してもよい。また、制御パラメータは、第2種画素120での露光時間だけでなく、第2種画素120によって撮像された信号を読み出す読出動作1300の際の読出回路103のゲインやAD変換の変換分解能、画素アレイ101のうち信号を読み出す読出領域であってもよい。例えば、露光時間やゲインを任意の行ごと、または、領域ごとに最適設定ができるようになるため、撮像装置100のダイナミックレンジを拡大することが可能となる。このように、制御部105は、画素アレイ101の1つ以上の行ごとおよび画素アレイ101の1つ以上の列ごとの少なくとも一方ごとに制御パラメータを決定しうる。

20

30

【0032】

制御部105によって決定された制御パラメータは、制御パラメータ線106を介して、垂直走査回路102や読出回路103にフィードバックされる。時刻 t_{104} においてすべての第1種画素行の第1種画素110で生成された信号が読み出された後、2フレーム目の第1の撮像のシャッタ動作1000を開始できる。時刻 $t_{103} \sim t_{104}$ において、第1種画素110から信号を読み出す間引き読出動作は、上述の図4、図5で説明したタイミングと同様である。

【0033】

次いで、制御部105は、第1の撮像の後に行われる第2の撮像において、この制御パラメータに応じて第2種画素120で撮像を行うように制御する。具体的には、制御部105によって制御パラメータが決定されると、時刻 t_{105} において、第1の撮像のすべてのシャッタ動作1000が終了した後、第2の撮像のシャッタ動作1200が開始される。信号処理動作1110で決定された行ごとの露光時間に基づいて、それぞれの行のシャッタ動作1200が行われるため、例えば n 行目のシャッタ動作は時刻 t_{106} に行われ、 n 行目の露光が開始される。同様に以降の各行の露光が開始される。時刻 $t_{108} \sim t_{109}$ の期間において、第1の撮像の2フレーム目の読出動作1100が行われる。すべての第1種画素110で生成された信号が読み出された後、第2の撮像の1フレーム目の読出動作1300が開始され、時刻 t_{111} ですべての第2種画素120で生成された信

40

50

号の読み出しが完了する。

【 0 0 3 4 】

第 2 種画素 1 2 0 は、画素アレイ 1 0 1 のすべての行に配されており、ほとんどの行において互いに隣接する行で同じ列に第 2 種画素 1 2 0 が存在するため、一行ずつ走査して読み出していく必要がある。従って、第 1 種画素 1 1 0 から信号を読み出す読出動作 1 1 0 0 の走査にかかる時間は、第 2 種画素 1 2 0 から信号を読み出す読出動作 1 3 0 0 の走査にかかる時間より短くできる。読出動作 1 3 0 0 の詳細なタイミング図は図示しないが、図 3 において、信号線群 1 3 0 が、すべて L o 信号とした場合と同じである。以降の動作は前のフレームと同様の動作となるため説明を省略する。

【 0 0 3 5 】

上述の実施形態では、制御パラメータとして第 2 の撮像の電荷を蓄積する露光時間を制御する場合を示した。しかしながら、制御部 1 0 5 は、制御パラメータとして、第 2 種画素 1 2 0 によって撮像された信号を読み出す読出動作 1 3 0 0 の際の読出回路 1 0 3 のゲインや A D 変換の変換分解能、画素アレイ 1 0 1 のうち信号を読み出す読出領域を制御してもよい。この場合、制御パラメータとして第 2 種画素 1 2 0 での蓄積時間を制御しなくてもよいし、露光時間を含む複数のパラメータを組み合わせで制御してもよい。このほか、制御パラメータは、撮像装置の外部の動作の制御に用いられてもよい。例えば、第 2 種画素 1 2 0 での撮像のためにカメラで行われるシャッタースピードの設定や、I S O 感度の設定、絞りの設定、レンズの合焦、信号処理レベル（例えばノイズ除去の強弱）などに、制御パラメータを用いることもできる。ここで、撮像装置 1 0 0 が 1 回の第 1 の撮像および 1 回の第 2 の撮像を行う撮像動作を繰り返す、それぞれの撮像動作において、制御パラメータが、第 2 の撮像における電荷を蓄積する露光時間でない場合を考える。換言すると、制御パラメータが、第 2 の撮像における読出回路 1 0 3 のゲイン、読出回路 1 0 3 の変換分解能、または、画素アレイ 1 0 1 のうち信号を読み出す領域の場合を考える。この場合、制御部 1 0 5 は、同じ撮像動作の期間の第 1 の撮像によって決定した第 1 の制御パラメータを用いて第 2 の撮像を行ってもよい。例えば、制御部 1 0 5 は、時刻 t 1 0 8 ~ t 1 0 9 の第 1 の撮像の読出動作 1 1 0 0 で取得した第 1 種画素 1 1 0 の信号に基づいて決定した制御パラメータを、直後の第 2 の撮像の読出動作 1 3 0 0（時刻 t 1 0 9 ~ t 1 1 0）に対してフィードバックしてもよい。

【 0 0 3 6 】

以上説明したように、読出動作 1 1 0 0 を高速化した第 1 種画素 1 1 0 の情報を基に、次に読み出す第 2 種画素 1 2 0 の信号に対する制御パラメータを決定する。これによって、例えば、高速に動く動体へ追従して最適な撮像の条件を決定することが可能となる。

【 0 0 3 7 】

次いで、高速化した第 1 の撮像（間引き読出動作）によって得られる第 1 種画素 1 1 0 の情報を基に、次に信号を読み出す領域を段階的に小さくするように決定し、より高速に動く動体へ追従して最適な領域を切出す処理動作について説明する。ここでは、上述の第 1 種画素 1 1 0 を第 1 の予備撮像画素 1 1 1 と第 2 の予備撮像画素 1 1 2 との 2 つの画素群に分けて動作させる例を説明する。

【 0 0 3 8 】

図 7 は、本実施形態における画素アレイ 1 0 1 ' の画素の配置図である。画素アレイ 1 0 1 ' は、6 4 行×6 4 列の画素を含む。本実施形態において、間引き読出を行う第 1 の撮像として、第 1 の予備撮像と、第 1 の予備撮像の後に行われる第 2 の予備撮像とが行われる。このため、第 1 種画素 1 1 0 は、第 1 種画素 1 1 0 のうち第 1 の予備撮像に用いられる第 1 の予備撮像画素 1 1 1 と、第 2 の予備撮像に用いられる第 1 の予備撮像画素 1 1 1 とは異なる第 2 の予備撮像画素 1 1 2 と、に分類される。本実施形態において、第 1 の予備撮像画素 1 1 1 は、画素アレイ 1 0 1 ' の 5 行目から 8 行周期に配される。また、第 2 の予備撮像画素 1 1 2 は 1 行目から 8 行周期で配される。画素アレイ 1 0 1 ' 以外の構成は、図 1 に示す構成と同様であってもよいため、ここでは画素アレイ 1 0 1 ' 以外の説明を省略する。

【 0 0 3 9 】

図 8 は、画素アレイ 1 0 1 ' を備える撮像装置 1 0 0 の動作を説明するタイミング図である。シャッタ動作 8 0 0 0 は、第 1 の予備撮像画素 1 1 1 のシャッタ動作である。読出動作 8 1 0 0 は、第 1 の予備撮像画素 1 1 1 の読み出し動作である。シャッタ動作 8 0 0 0 と読出動作 8 1 0 0 との間の期間が、第 1 の予備撮像画素 1 1 1 での第 1 の予備撮像の期間の最大幅となる。シャッタ動作 8 2 0 0 は、第 2 の予備撮像画素 1 1 2 のシャッタ動作である。読出動作 8 3 0 0 は、第 2 の予備撮像画素 1 1 2 の読み出し動作である。シャッタ動作 8 2 0 0 と読出動作 8 3 0 0 との間の期間が、第 2 の予備撮像画素 1 1 2 での第 2 の予備撮像の期間の最大幅となる。

【 0 0 4 0 】

信号処理動作 8 1 1 0 では、第 1 の予備撮像の後、読出回路 1 0 3 に読み出された第 1 の予備撮像画素 1 1 1 の信号に基づいて、第 2 の予備撮像画素 1 1 2 での第 2 の予備撮像の予備撮像パラメータが制御部 1 0 5 によって決定される。信号処理動作 8 3 1 0 では、第 2 の予備撮像の後、読出回路 1 0 3 に読み出された第 2 の予備撮像画素 1 1 2 の信号に基づいて、第 2 種画素 1 2 0 での撮像の制御パラメータが制御部 1 0 5 によって決定される。信号処理動作 8 1 1 0、2 3 1 0 において決定される予備撮像パラメータおよび制御パラメータは、図 6 を用いて説明した制御パラメータと同様であるため、ここでは説明を省略する。

【 0 0 4 1 】

次に、画素アレイ 1 0 1 ' を備える撮像装置 1 0 0 の動作について説明する。まず、時刻 t_{131} から時刻 t_{132} の期間において、第 1 の予備撮像のシャッタ動作 8 0 0 0 が行われる。次いで、時刻 t_{133} から時刻 t_{134} の期間において、第 1 の予備撮像の読出動作 8 1 0 0 が行われる。読出動作 8 1 0 0 開始後、第 1 の予備撮像の信号処理動作 8 1 1 0 が開始される。信号処理動作 8 1 1 0 において、制御部 1 0 5 は、少なくとも既に読み出された任意領域の第 1 の予備撮像画素 1 1 1 が生成した信号に基づいて、第 2 の予備撮像画素 1 1 2 を用いた撮像において、画素アレイ 1 0 1 ' のうち信号を読み出す領域 7 0 0 を決定する。例えば、第 1 の予備撮像で得られた信号から、特定の撮像対象が含まれる領域 7 0 0 を決定してもよい。図 7 に示す構成において、6 4 行 \times 6 4 列の画素が並ぶ画素アレイ 1 0 1 ' から 3 2 行 \times 3 2 列の画素が配された領域 7 0 0 が、制御部 1 0 5 によって選択される。制御部 1 0 5 は、制御パラメータ線 1 0 6 を介して決定した第 2 の予備撮像画素 1 1 2 を用いた撮像において信号を読み出す領域 7 0 0 を垂直走査回路 1 0 2 と水平走査回路 1 0 4 にフィードバックする。時刻 t_{134} において、すべての第 1 の予備撮像画素 1 1 1 が読み出された後に、第 1 の予備撮像の 2 フレーム目のシャッタ動作 8 0 0 0 を開始できる。ここで、画素アレイ 1 0 1 のうち第 1 の予備撮像で信号が読み出される第 1 種画素 1 1 0 である第 1 の予備撮像画素 1 1 1 が配される領域（すなわち、画素アレイ 1 0 1 全体の領域。）は、画素アレイ 1 0 1 のうち第 2 の予備撮像で信号が読み出される第 1 種画素 1 1 0 である第 2 の予備撮像画素 1 1 2 が配される領域 7 0 0 を含む。また、本実施形態において、領域 7 0 0 は、3 2 行 \times 3 2 列の画素が配された領域としたが、これに限られることはなく、適宜設定すればよい。

【 0 0 4 2 】

次いで、時刻 t_{135} から時刻 t_{136} の期間において、第 2 の予備撮像のシャッタ動作 8 2 0 0 が行われた後、時刻 t_{137} から時刻 t_{138} の期間において、第 1 の予備撮像の 2 フレーム目の読出動作 8 1 0 0 が行われる。すべての読出動作 8 1 0 0 が完了した後、時刻 t_{138} から時刻 t_{139} の期間において、第 2 の予備撮像の読出動作 8 3 0 0 が行われる。読出動作 8 3 0 0 開始後、第 2 の予備撮像の信号処理動作 8 3 1 0 が開始される。信号処理動作 8 3 1 0 において、制御部 1 0 5 は、少なくとも既に読み出された任意領域の第 2 の予備撮像画素 1 1 2 が生成した信号に基づいて、第 2 種画素 1 2 0 を用いた第 2 の撮像において、画素アレイ 1 0 1 ' のうち信号を読み出す領域 7 0 1 を決定する。例えば、第 2 の予備撮像で得られた信号から、特定の撮像対象が含まれる領域 7 0 1 を決定してもよい。図 7 に示す構成において、3 2 行 \times 3 2 列の画素が並ぶ領域 7 0 0 から 1 6 行

10

20

30

40

50

× 16 列の画素が配された領域 701 が、制御部 105 によって選択される。制御部 105 は、制御パラメータ線 106 を介して決定した第 2 種画素 120 を用いた第 2 の撮像において信号を読み出す領域 701 を垂直走査回路 102 と水平走査回路 104 にフィードバックする。時刻 t139 において、すべての第 2 の予備撮像画素 112 が読み出された後に、2 フレーム目のシャッタ動作 8200 を開始できる。ここで、画素アレイ 101 のうち第 2 の予備撮像で信号が読み出される第 1 種画素 110 である第 2 の予備撮像画素 112 が配される領域 700 は、画素アレイ 101 のうち第 2 の撮像で信号が読み出される第 2 種画素 120 が配される領域 701 を含む。また、本実施形態において、領域 701 は、16 行×16 列の画素が配された領域としたが、これに限られることはなく、適宜設定すればよい。

10

【0043】

シャッタ動作 8200 が行われた後に、時刻 t140 から時刻 t141 までの期間においてシャッタ動作 1200 が行われ、時刻 t142 から t143 の期間において、読出動作 1300 が行われる。時刻 t143 で、領域 701 に配された第 2 種画素 120 で生成された信号の読み出しが完了する。

【0044】

図 7、8 に示す撮像装置 100 の動作において、制御部 105 は、予備撮像パラメータおよび制御パラメータとして第 2 の予備撮像画素 112 および第 2 種画素 120 での撮像における露光時間を制御しなくてもよい。露光時間を制御しない場合、制御部 105 は、読出動作 8100 で取得した第 1 の予備撮像画素 111 の信号に基づいて決定した予備撮像パラメータを、直後の読出動作 8300 に対してフィードバックしてもよい。同様に、制御部 105 は、読出動作 8300 で取得した第 1 の予備撮像画素 111 の信号に基づいて決定した予備撮像パラメータを、直後の読出動作 1300 に対してフィードバックしてもよい。

20

【0045】

また、図 7、8 に示す撮像装置 100 の動作において、予備撮像パラメータおよび制御パラメータは、画素アレイ 101 のうち信号を読み出す読出領域（領域 700、701）だけでなくともよい。予備撮像パラメータは、第 2 の予備撮像画素 112 を用いた第 2 の予備撮像における電荷を蓄積する露光時間であってもよい。また、制御パラメータは、第 2 種画素 120 を用いた第 2 の撮像における電荷を蓄積させる露光時間であってもよい。また、予備撮像パラメータおよび制御パラメータは、第 2 の予備撮像画素 112 および第 2 種画素 120 によって撮像された信号を読み出す読出動作 8300、1300 の際の読出回路 103 のゲインや A/D 変換の変換分解能であってもよい。また、領域 700、701 は、予め画素アレイ 101 を適当な大きさに区切られた領域を選択してもよいし、第 1 の予備撮像や第 2 の予備撮像で取得した信号に基づいて画素アレイ 101 から任意の領域を選択してもよい。

30

【0046】

以上説明したように、読み出し動作を高速化した間引き画素の情報を基に、次に信号を読み出す領域を段階的に決定する。これによって、より高速に動く動体へ追従して最適な撮像を行うことが可能となる。

40

【0047】

以下、上述の実施形態に係る撮像装置 100 の応用例として、撮像装置 100 が組み込まれたカメラについて例示的に説明する。ここで、カメラの概念には、撮影を主目的とする装置のみならず、撮影機能を補助的に備える装置（例えば、パーソナルコンピュータ、携帯端末）も含まれる。

【0048】

図 9(a) に示すように、撮像装置 100 は、1 つの半導体チップ 910 内に、画素アレイ 101 と、垂直走査回路 102、読出回路 103、水平走査回路 104 および制御部 105 を含む制御回路 901 と、信号処理部 902 とを搭載していてもよい。また、撮像装置 100 は、複数の半導体チップによって構成されていてもよい。例えば、撮像装置 10

50

0は、図9(b)に示すように、互いに積層された半導体チップ910aと半導体チップ910bとを含む。この場合、半導体チップ910aに画素アレイ101と制御回路901とが搭載され、半導体チップ910bに信号処理部902が搭載されてもよい。また、撮像装置100は、図9(c)に示すように、半導体チップ910aに画素アレイ101が搭載され、半導体チップ910bに制御回路901と信号処理部902とが搭載されてもよい。図9(b)、9(c)に示されるように、撮像装置100が、半導体チップ910aと半導体チップ910bとを積層した構造を有する場合、半導体チップ910aと半導体チップ910bとは、配線の直接接合や貫通電極、バンプなどによって、互いに電氣的に接続される。信号処理部902は、A/D変換回路や、A/D変換された画像データであるデジタルデータを処理するプロセッサ(ISP: Image Signal Processor)を含みうる。

10

【0049】

図9(d)は、撮像装置100を搭載した機器EQPの模式図である。機器EQPの一例は、カメラなどの電子機器、スマートフォンなどの情報機器、自動車や飛行機などの輸送機器である。撮像装置100は、画素アレイ101が設けられた半導体チップを含む半導体デバイスICの他に、半導体デバイスICを収容するパッケージPKGを含みうる。パッケージPKGは、半導体デバイスICが固定された基体と、半導体デバイスICに対向するガラス等の蓋体と、基体に設けられた端子と半導体デバイスICに設けられた端子とを接続するボンディングワイヤやバンプ等の接続部材と、を含みうる。機器EQPは、光学系OPT、制御装置CTRL、処理装置PRCS、表示装置DSSL、記憶装置MMRYの少なくともいずれかをさらに備え得る。光学系OPTは撮像装置100に結像するものであり、例えばレンズやシャッタ、ミラーである。制御装置CTRLは撮像装置100の動作を制御するものであり、例えばASICなどの半導体デバイスである。処理装置PRCSは撮像装置100から出力された信号を処理するものであり、AFE(アナログフロントエンド)あるいはDFE(デジタルフロントエンド)を構成するための、CPUやASICなどの半導体デバイスである。表示装置DSSLは撮像装置100で得られた情報(画像)を表示する、EL表示装置や液晶表示装置である。記憶装置MMRYは、撮像装置100で得られた情報(画像)を記憶する、磁気デバイスや半導体デバイスである。記憶装置MMRYは、SRAMやDRAMなどの揮発性メモリ、あるいは、フラッシュメモリやハードディスクドライブなどの不揮発性メモリである。機械装置MCHNはモーターやエンジン等の可動部あるいは推進部を有する。カメラにおける機械装置MCHNはズームリングや合焦、シャッタ動作のために光学系OPTの部品を駆動することができる。機器EQPでは、撮像装置100から出力された信号を表示装置DSSLに表示したり、機器EQPが備える通信装置(不図示)によって外部に送信したりする。そのために、機器EQPは、撮像装置100が有する制御回路901や信号処理部902などに含まれる記憶回路部や演算回路部とは別に、記憶装置MMRYや処理装置PRCSを更に備えることが好ましい。

20

30

【0050】

上述したように、本実施形態の撮像装置100は、高速に動く動体へ追従することが可能である。このため、撮像装置100の組み込まれたカメラは、監視カメラや、自動車や鉄道車両などの輸送機器に搭載される車載カメラなどにも適用されうる。ここでは、撮像装置100が組み込まれたカメラを輸送機器に適用した例を説明する。輸送機器2100は、例えば、図10(a)、10(b)に示す車載カメラ2101を備えた自動車である。図10(a)は、輸送機器2100の外観と主な内部構造を模式的に示している。輸送機器2100は、撮像装置2102、撮像システム用集積回路(ASIC: Application Specific Integrated Circuit)2103、警報装置2112、制御装置2113を備える。

40

【0051】

撮像装置2102には、上述の撮像装置100が用いられる。警報装置2112は、撮像システム、車両センサ、制御ユニットなどから異常を示す信号を受けたときに、運転手へ

50

向けて警告を行う。制御装置 2 1 1 3 は、撮像システム、車両センサ、制御ユニットなどの動作を統括的に制御する。なお、輸送機器 2 1 0 0 が制御装置 2 1 1 3 を備えていなくてもよい。この場合、撮像システム、車両センサ、制御ユニットが個別に通信インターフェースを有して、それぞれが通信ネットワークを介して制御信号の送受を行う（例えば C A N 規格）。

【 0 0 5 2 】

図 1 0 (b) は、輸送機器 2 1 0 0 のシステム構成を示すブロック図である。輸送機器 2 1 0 0 は、第 1 の撮像装置 2 1 0 2 と第 2 の撮像装置 2 1 0 2 とを含む。つまり、本実施形態の車載カメラはステレオカメラである。撮像装置 2 1 0 2 には、光学部 2 1 1 4 により被写体像が結像される。撮像装置 2 1 0 2 から出力された画素信号は、画像前処理部 2 1 1 5 によって処理され、そして、撮像システム用集積回路 2 1 0 3 に伝達される。画像前処理部 2 1 1 5 は、S - N 演算や、同期信号付加などの処理を行う。上述の信号処理部 9 0 2 は、画像前処理部 2 1 1 5 および撮像システム用集積回路 2 1 0 3 の少なくとも一部に相当する。

10

【 0 0 5 3 】

撮像システム用集積回路 2 1 0 3 は、画像処理部 2 1 0 4、メモリ 2 1 0 5、光学測距部 2 1 0 6、視差演算部 2 1 0 7、物体認知部 2 1 0 8、異常検出部 2 1 0 9、および、外部インターフェース (I / F) 部 2 1 1 6 を備える。画像処理部 2 1 0 4 は、撮像装置 2 1 0 2 の各画素から出力される信号を処理して画像信号を生成する。また、画像処理部 2 1 0 4 は、画像信号の補正や異常画素の補完を行う。メモリ 2 1 0 5 は、画像信号を一時的に保持する。また、メモリ 2 1 0 5 は、既知の撮像装置 2 1 0 2 の異常画素の位置を記憶していてもよい。光学測距部 2 1 0 6 は、画像信号を用いて被写体の合焦または測距を行う。視差演算部 2 1 0 7 は、視差画像の被写体照合 (ステレオマッチング) を行う。物体認知部 2 1 0 8 は、画像信号を解析して、輸送機器、人物、標識、道路などの被写体の認知を行う。異常検出部 2 1 0 9 は、撮像装置 2 1 0 2 の故障、あるいは、誤動作を検知する。異常検出部 2 1 0 9 は、故障や誤動作を検知した場合には、制御装置 2 1 1 3 へ異常を検知したことを示す信号を送る。外部 I / F 部 2 1 1 6 は、撮像システム用集積回路 2 1 0 3 の各部と、制御装置 2 1 1 3 あるいは種々の制御ユニット等との間での情報の授受を仲介する。

20

【 0 0 5 4 】

輸送機器 2 1 0 0 は、車両情報取得部 2 1 1 0 および運転支援部 2 1 1 1 を含む。車両情報取得部 2 1 1 0 は、速度・加速度センサ、角速度センサ、舵角センサ、測距レーダ、圧力センサなどの車両センサを含む。

30

【 0 0 5 5 】

運転支援部 2 1 1 1 は、衝突判定部を含む。衝突判定部は、光学測距部 2 1 0 6、視差演算部 2 1 0 7、物体認知部 2 1 0 8 からの情報に基づいて、物体との衝突可能性があるかを判定する。光学測距部 2 1 0 6 や視差演算部 2 1 0 7 は、対象物までの距離情報を取得する距離情報取得手段の一例である。すなわち、距離情報とは、視差、デフォーカス量、対象物までの距離等に関する情報である。衝突判定部はこれらの距離情報のいずれかを用いて、衝突可能性を判定してもよい。距離情報取得手段は、専用に設計されたハードウェアによって実現されてもよいし、ソフトウェアモジュールによって実現されてもよい。

40

【 0 0 5 6 】

運転支援部 2 1 1 1 が他の物体と衝突しないように輸送機器 2 1 0 0 を制御する例を説明したが、他の車両に追従して自動運転する制御や、車線からはみ出さないように自動運転する制御などにも適用可能である。

【 0 0 5 7 】

輸送機器 2 1 0 0 は、さらに、エアバッグ、アクセル、ブレーキ、ステアリング、トランスミッション、エンジン、モーター、車輪、プロペラ等の、移動あるいはその補助に用いられる駆動装置を具備する。また、輸送機器 2 1 0 0 は、それらの制御ユニットを含む。制御ユニットは、制御装置 2 1 1 3 の制御信号に基づいて、対応する駆動装置を制御する。

50

【 0 0 5 8 】

本実施形態に用いられた撮像システムは、自動車や鉄道車両に限らず、例えば、船舶、航空機あるいは産業用ロボットなどの輸送機器にも適用することができる。加えて、輸送機器に限らず、高度道路交通システム（ITS）等、広く物体認識を利用する機器に適用することができる。

【 0 0 5 9 】

以上、本発明に係る実施形態を示したが、本発明はこれらの実施形態に限定されないことはいうまでもなく、本発明の要旨を逸脱しない範囲で、上述した実施形態は適宜変更、組み合わせが可能である。

【 符号の説明 】

【 0 0 6 0 】

1 0 0 : 撮像装置、1 0 1 : 画素アレイ、1 0 5 : 制御部、1 0 7 : 列信号線、1 1 0 : 第1種画素、1 2 0 : 第2種画素

10

20

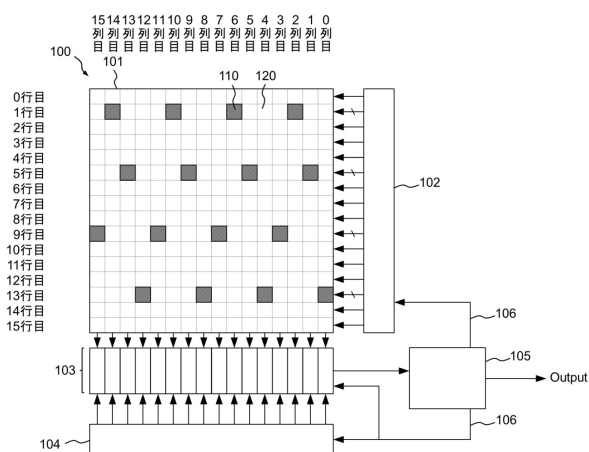
30

40

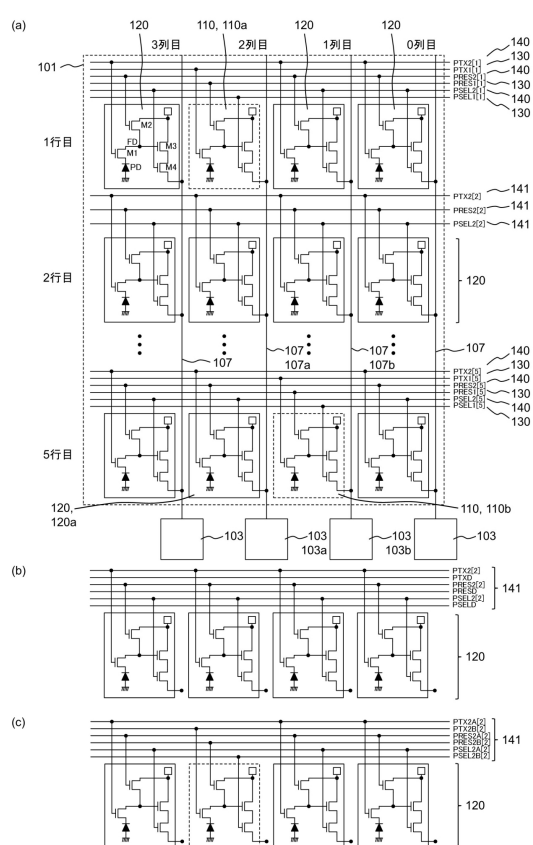
50

【図面】

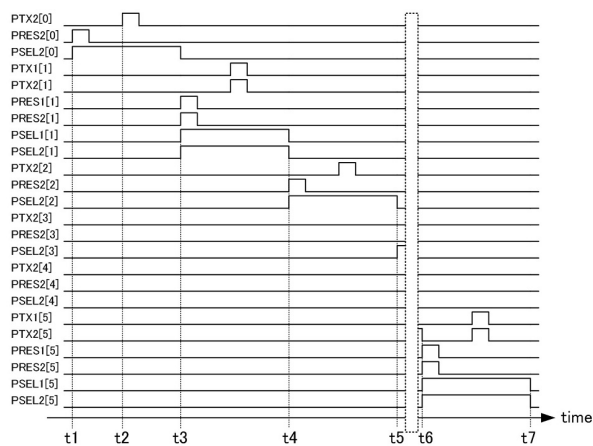
【圖 1】



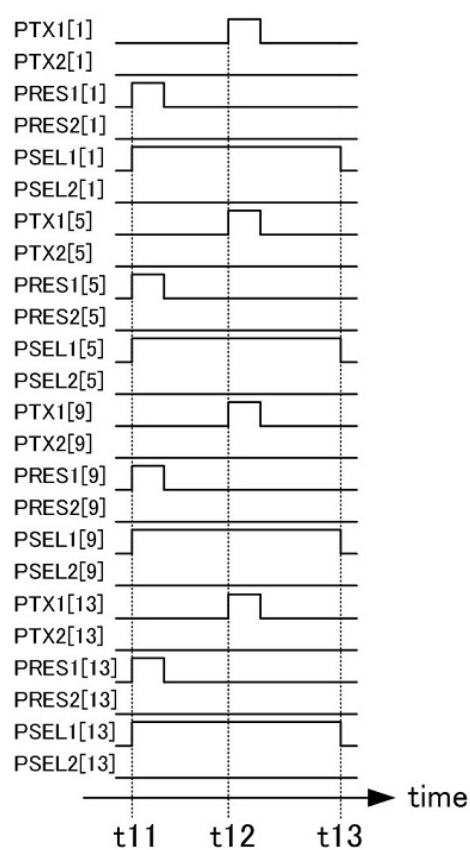
【圖 2】



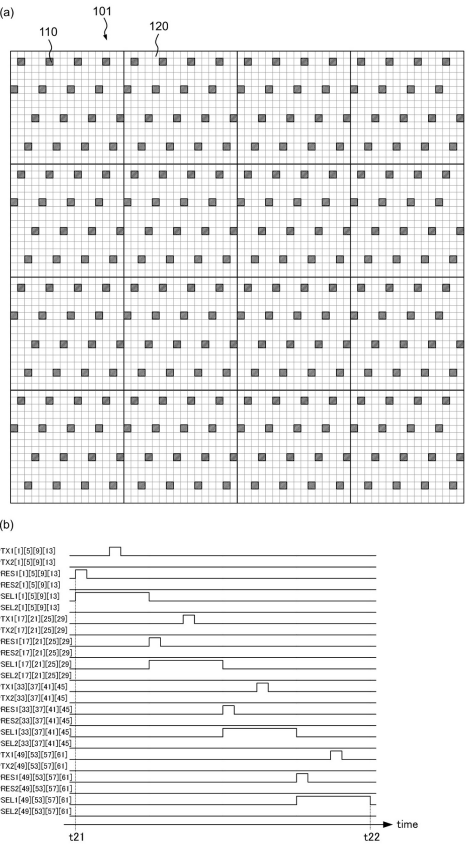
【圖 3】



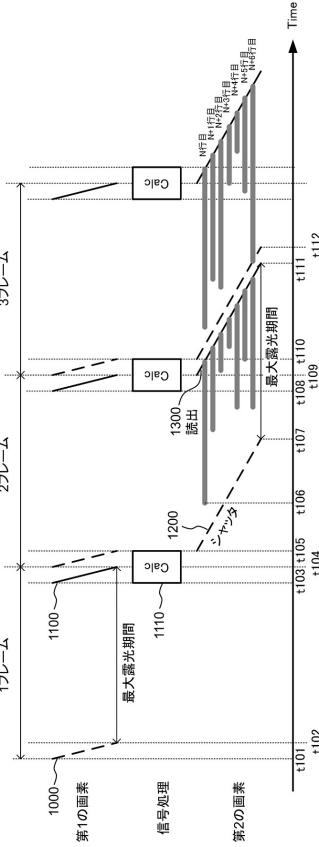
【圖 4】



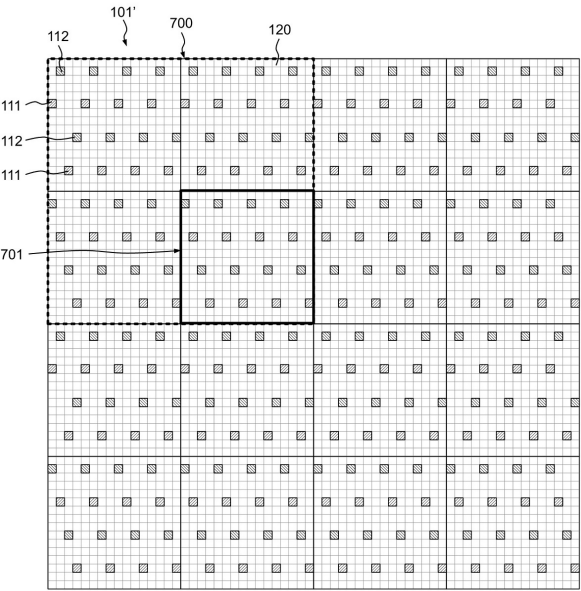
【図 5】



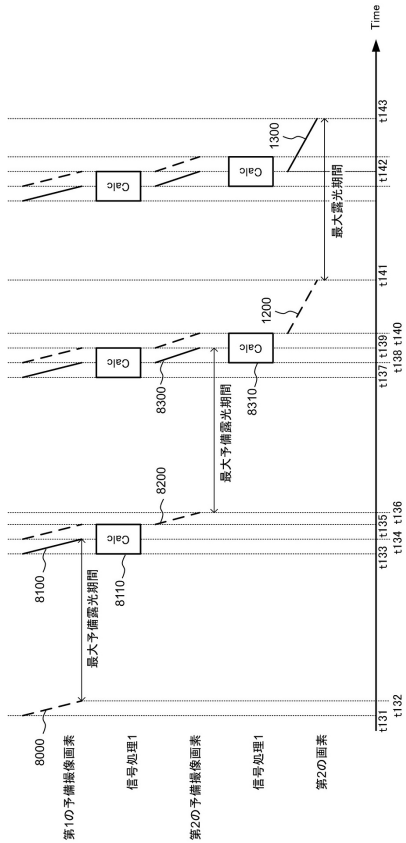
【図 6】



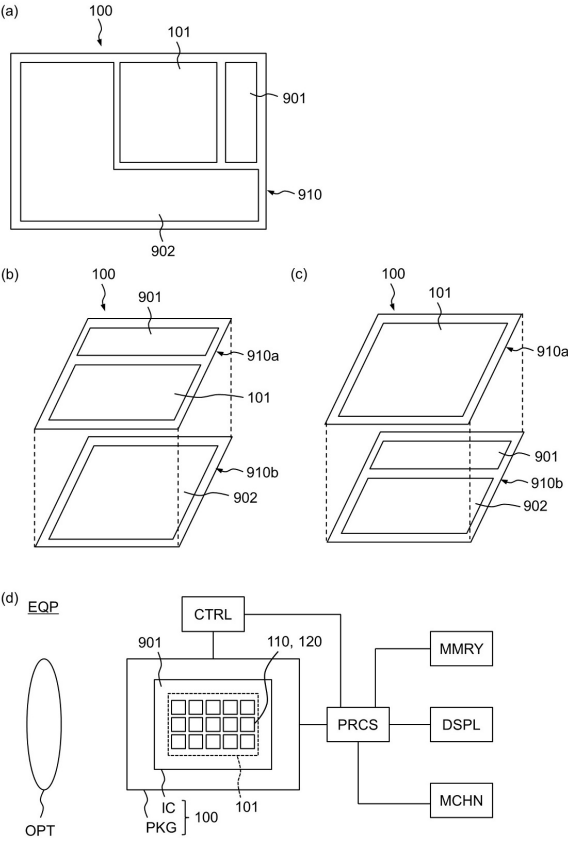
【図 7】



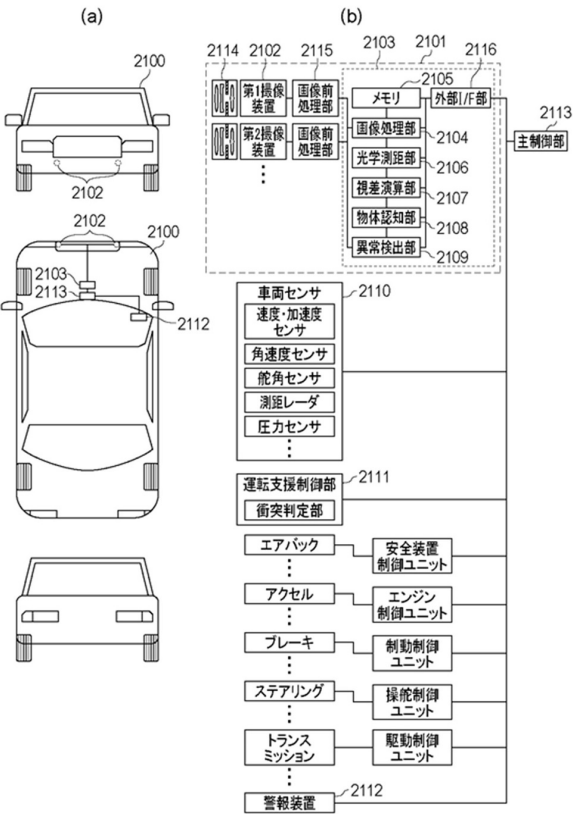
【図 8】



【図 9】



【図 10】



10

20

30

40

50

フロントページの続き

- (56)参考文献 特開 2 0 1 5 - 1 1 5 6 3 7 (J P , A)
特開 2 0 0 4 - 1 8 0 2 4 0 (J P , A)
特開 2 0 0 2 - 3 1 4 8 6 6 (J P , A)
特開 2 0 1 6 - 0 4 8 8 8 5 (J P , A)
- (58)調査した分野 (Int.Cl. , D B 名)
- H 0 4 N 5 / 3 7 6
H 0 4 N 5 / 3 7 4
B 6 0 R 1 1 / 0 2