



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2013년10월25일
(11) 등록번호 10-1322016
(24) 등록일자 2013년10월18일

(51) 국제특허분류(Int. Cl.)
G01R 29/12 (2006.01) G01R 29/08 (2006.01)
(21) 출원번호 10-2008-7005110
(22) 출원일자(국제) 2006년09월05일
심사청구일자 2011년08월31일
(85) 번역문제출일자 2008년02월29일
(65) 공개번호 10-2008-0059152
(43) 공개일자 2008년06월26일
(86) 국제출원번호 PCT/US2006/034609
(87) 국제공개번호 WO 2007/030479
국제공개일자 2007년03월15일
(30) 우선권주장
11/220,934 2005년09월06일 미국(US)
(56) 선행기술조사문헌
US06563319 B1
US05903220 A
US06144341 A

(73) 특허권자
쓰리엠 이노베이티브 프로퍼티즈 컴파니
미국 55133-3427 미네소타주 세인트 폴 피.오.박
스 33427 쓰리엠 센터
(72) 발명자
크라즈, 블라디미르
미국 95065 캘리포니아주 산타 크루즈 트레베탄
애비뉴 621
(74) 대리인
백만기, 양영준

전체 청구항 수 : 총 2 항

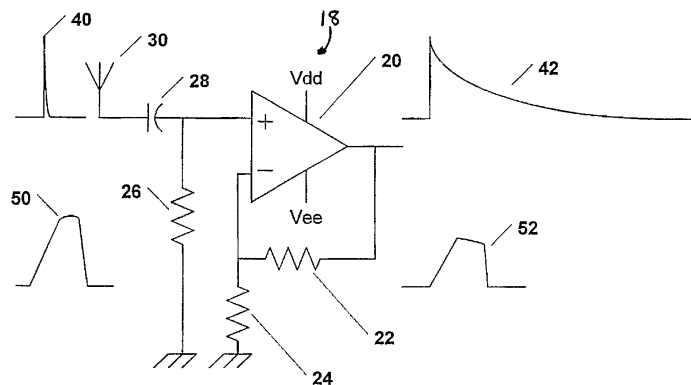
심사관 : 윤지영

(54) 발명의 명칭 전자기 방출 이벤트 검출 및 측정 장치

(57) 요약

정전기 방전(ESD) 이벤트(40) 및 과도 신호 검출 및 측정 장치(19) 및 방법이 기재된다. 장치(19) 및 방법은 ESD 이벤트(40)와 다른 비-ESD 이벤트(50)간을 구별할 수 있다.

대표도 - 도2



특허청구의 범위

청구항 1

전자기 방출을 수신하는 수신기;

수신된 전자기 방출의 대역폭보다 낮은 대역폭을 가진 저대역폭 능동 전자 회로

를 포함하고,

저대역폭 능동 전자 회로는 미리 결정된 상승 시간을 가진 수신된 전자기 방출에 응답하여 천천히 감쇠하는 출력 신호를 발생하여, 미리 결정된 상승 시간을 가진 전자기 방출 이벤트가 식별되도록 하고,

저대역폭 능동 전자 회로는 미리 결정된 상승 시간보다 긴 상승 시간을 가진 고주파 신호에 응답하여 상이한 신호를 발생시키고,

저대역폭 능동 전자 회로는 연산 증폭기를 포함하고, 연산 증폭기는 연산 증폭기의 이득의 동적 범위를 증가시키기 위해 연산 증폭기의 반전 입력과 연산 증폭기의 출력 사이에 배치된 제1 다이오드 및 제2 다이오드를 포함하는, 전자기 방출 이벤트의 검출 장치.

청구항 2

입력 신호를 수신하는 수신기;

입력 신호가 ESD(electrostatic discharge) 이벤트 신호인지 여부를 결정하기 위해 수신된 입력 신호와 미리 결정된 신호를 비교하는 식별기 유닛; 및

입력 신호가 ESD 이벤트 신호로서 식별되면 식별 신호를 출력하는 출력 회로

를 포함하고,

수신된 입력 신호는 하나 이상의 주파수에서 미리 결정된 에너지량을 가진 스펙트럼을 갖고, 식별기 유닛은 수신된 입력 신호의 스펙트럼을 ESD 이벤트 신호의 스펙트럼과 비교하는 스펙트럼 검출기를 추가로 포함하는, ESD 이벤트 식별 장치.

청구항 3

삭제

청구항 4

삭제

청구항 5

삭제

청구항 6

삭제

청구항 7

삭제

청구항 8

삭제

청구항 9

삭제

청구항 10

삭제

청구항 11

삭제

청구항 12

삭제

청구항 13

삭제

청구항 14

삭제

청구항 15

삭제

청구항 16

삭제

청구항 17

삭제

청구항 18

삭제

청구항 19

삭제

청구항 20

삭제

청구항 21

삭제

청구항 22

삭제

청구항 23

삭제

청구항 24

삭제

청구항 25

삭제

청구항 26

삭제

청구항 27

삭제

청구항 28

삭제

청구항 29

삭제

청구항 30

삭제

청구항 31

삭제

청구항 32

삭제

청구항 33

삭제

청구항 34

삭제

청구항 35

삭제

청구항 36

삭제

청구항 37

삭제

청구항 38

삭제

청구항 39

삭제

청구항 40

삭제

청구항 41

삭제

청구항 42

삭제

청구항 43

삭제

청구항 44

삭제

청구항 45

삭제

청구항 46

삭제

청구항 47

삭제

청구항 48

삭제

청구항 49

삭제

청구항 50

삭제

청구항 51

삭제

청구항 52

삭제

청구항 53

삭제

청구항 54

삭제

청구항 55

삭제

청구항 56

삭제

청구항 57

삭제

청구항 58

삭제

명세서

기술분야

[0001] 본 발명은 일반적으로 전자기 신호를 검출 및 측정하는 시스템 및 방법에 관한 것으로, 특히 정전기 방전(electrostatic discharge: ESD) 이벤트를 검출 및 측정하는 시스템 및 방법에 관한 것이다.

배경기술

[0002] 정전기 방전(ESD)이 전자 장치를 손상시킬 수 있다는 것은 잘 알려져 있다. 이러한 민감성 장치의 예로는 반도체 웨이퍼, 디스크 드라이브용 자기 헤드, 집적 회로, 기타 전자 구성요소 및 회로 등을 들 수 있다. 게다가, ESD는 전자 회로의 동작을 교란시킬 수 있다. 화약 취급 등과 같은 비전자 응용(non-electronic application)에 있어서, ESD가 화재의 원인이 될 수 있다.

[0003] ESD 이벤트, 즉 전기모터, 솔레노이드 등의 정류(commutation)로부터 그리고 다른 소스로부터 기인하는 짧은 스파이크형 과도 신호는 또한 전자 장치에 대한 손상을 유발시킬 수 있고 회로 오동작을 야기할 수 있다. 게다가, 부적절하게 행해진 접지선은 서지(serge)를 전달하는 매체가 또한 될 수 있다.

[0004] 현재, ESD에 의해 야기되는 손상을 감소시키는 가장 일반적인 방법은 예방적인 것: 즉 접지용 손목대(grounding wrist-wrap), 전도성 의자, 전도성 바닥 코팅, 이온화기(ionizer) 등이다. 이들 조치는 모두 방전을 야기하는 정전압의 발생을 감소시키거나 제거하는 것이라고 생각된다. 그러나, ESD-예방 조치의 유효성의 궁극적인 표시(indication)는 ESD 이벤트로 알려진 정전기 방전(ESD) 이벤트의 실제 발생이다. ESD 이벤트의 크기의 검출 및 측정과, 장래의 분석을 위해 상기 데이터를 기록한 데이터는 ESD 환경의 평가, ESD 보호, ESD 문제의 실시간 처리, ESD로 인한 가능한 결함의 결정, 및 통계적 프로세스 분석을 위한 가치 있는 정보를 제공한다.

[0005] 산끼(Sanki)의 미국 특허 제4,631,473호에 도시된 것 및 루센트(Lucent) T100과 같은 오늘날 이용 가능한 ESD 이벤트 검출 장치는 기설정된 레벨을 초과한 ESD 이벤트의 표시를 제공한다. 그러나, 이들 장치는 ESD 이벤트의 크기를 측정하는 능력 없이, ESD 이벤트가 발생하였음을 단지 검출한다. ESD 이벤트의 크기의 이해는 ESD에 의해 야기되는 잠재적인 손상의 평가 및 ESD-예방 조치의 유효성에 관한 가치 있는 정보를 제공한다. 게다가, 기존의 장치들은 매일 행하는 ESD 감시(monitors)보다는 가끔씩 행하는 ESD 점검(check)을 향해 맞춰져 있다. 연속적인 ESD 감시는 ESD 문제의 실시간 표시를 제공하고 ESD-보정 및 예방 조치의 구현을 위해 즉각적인 피드백을 제공할 것이다.

[0006] ESD 이벤트는 매우 짧은 기간(전형적으로, 나노초) 동안 지속된다. 이는 실제적인 비용 효과적이고 사용자 친화적인 방식으로 이들 ESD 이벤트의 크기의 측정을 제공하는 것을 매우 어렵게 만든다. 흔히, 고속 오실로스코프 및 안테나가 그 크기의 분석을 위해 ESD 이벤트의 파형을 캡처하는 데 사용되기도 한다. 이 기술은 매일 사용하기에는 실용적이지 않다. 따라서, ESD 이벤트, 즉 ESD 이벤트의 크기를 검출하고, 다른 과도 신호로부터 실제 ESD 이벤트를 구별할 수 있는 장치를 제공하는 것이 바람직하다. 따라서, ESD 이벤트 및 과도 신호 검출 및 측정 장치와 방법을 제공하는 것이 바람직하고, 이것이 본 발명이 지향하는 목적이다.

발명의 개요

[0007] ESD 이벤트의 측정의 향상된 정확성의 방법 및 구현예가 설명된다. 시스템 및 방법은 실제 ESD 이벤트 신호가 다른 비-ESD(non-ESD) 이벤트 신호와 구별되도록 한다. 시스템은 ESD 이벤트 신호를 검출하기 위해 필터링 및/또는 패턴 인식을 이용할 수 있다. 일 실시예에서, 시스템은 ESD 이벤트 신호와 유사한 특성을 가진 신호에 특별한 방식으로 응답하고 다른 신호에 다른 방식으로 응답하는 저대역폭 능동 전자 회로일 수 있다. 바람직한 실시예에서, 저대역폭 능동 전자 회로는 연산 증폭기 또는 팔로워 회로(follower circuit)일 수 있다. 패턴 인식은 소프트웨어 또는 하드웨어로 구현될 수 있다.

[0008] 따라서, 본 발명에 따라, 전자기 방출 이벤트의 검출 장치가 설명된다. 상기 장치는 전자기 방출을 수신하는 수신기, 및 수신된 전자기 방출의 대역폭보다 낮은 대역폭을 가진 저대역폭 능동 전자 회로를 포함한다. 저대역폭 능동 전자 회로는 미리 결정된 상승 시간을 가진 수신된 전자기 방출에 응답하여 천천히 감쇠하는 출력 신호를 발생하여, 미리 결정된 상승 시간을 가진 전자기 방출 이벤트가 식별되도록 한다.

- [0010] 본 발명의 다른 태양에 따르면, ESD 이벤트 식별 장치가 제공된다. 상기 장치는 입력 신호를 수신하는 수신기, 및 수신된 입력 신호가 ESD 이벤트 신호인지를 결정하기 위해 입력 신호와 미리 결정된 신호를 비교하는 식별기 유닛을 포함한다. 상기 장치는 또한 입력 신호가 ESD 이벤트 신호로서 식별되면 식별 신호를 출력하는 출력 회로를 포함할 수 있다.
- [0011] 본 발명의 다른 태양에 따르면, 포락선(envelope)을 갖는 입력 신호를 수신하는 수신기, 및 수신된 입력 신호가 ESD 이벤트 신호인지를 결정하기 위해, 입력 신호 포락선을 미리 결정된 신호 포락선과 비교하는 식별기 유닛을 포함하는 ESD 이벤트 식별 장치가 제공된다. 상기 장치는 또한 입력 신호가 ESD 이벤트 신호로서 식별되면 식별 신호를 출력하는 출력 회로를 포함할 수 있다.
- [0012] 본 발명의 다른 태양에 따르면, 소정 거리로부터의 방출 신호를 측정하는 장치가 제공된다. 상기 장치는 입력 신호를 수신하는 수신기, 및 입력 신호까지의 거리를 결정하는 신호 거리 측정 유닛을 구비한다. 상기 장치는 또한 입력 신호 및 입력 신호까지의 거리에 기초하여 입력 신호의 세기를 결정하는 신호 세기 결정 유닛을 포함한다. 거리는 또한 상기 장치에 수동으로 입력될 수도 있다.
- [0013] 다른 태양에서 정전기 방전 이벤트 방출 검출 장치가 제공된다. 상기 장치는 입력 신호를 수신하는 수신기, 및 입력 신호까지의 거리를 결정하는 신호 거리 측정 유닛을 포함한다. 상기 장치는 또한 입력 신호의 세기를 결정하는 신호 세기 결정 유닛, 및 입력 신호를 야기시킨 전압을 결정하는 프로세서를 포함하는데, 상기 전압은 입력 신호까지의 거리, 입력 신호의 세기, 및 입력 신호의 방전 모델을 기초로 결정된다.

발명의 상세한 설명

- [0045] 본 발명은 특히 ESD 이벤트 측정 장치 및 방법에 적용 가능하고, 이와 관련하여 본 발명이 설명될 것이다. 그러나, 본 발명에 따른 장치 및 방법은 장치가 다른 전자기 신호 및 과도 이벤트를 검출 및 측정할 수 있으므로 보다 큰 유용성을 갖는다는 것을 이해할 것이다.
- [0046] 도 1a는 정전기 방전 이벤트의 전형적인 파형(10)을 도시한다. 일반적으로, 정전기 방전(ESD) 이벤트 검출 및 측정은 ESD 이벤트에 의해 발생하는 전자기장을 수신, 처리 및 분석함으로써 달성될 수 있다. 특히, ESD 이벤트는 매우 특정한 포락선 특성, 즉, 매우 첨예하거나 짧은 상승 시간(전형적으로, 1 또는 2 나노초 이내) 및 매우 짧은 지속 기간을 가진 전자기장 및 전기 신호를 회로 내에 발생시킨다. 공지된 장치는 도 1a에 도시된 신호(10)를 측정 및 검출할 수 있지만, 공지된 장치는 또한 전형적으로, 그 특성이 스펙트럼 및 포락선 면에서 ESD 이벤트와 유사한 스텝퍼 모터, 릴레이 등으로부터의 신호와 같은 다른 비-ESD 이벤트 과도 신호를 검출 및 측정한다. 도 1b는 이들 다른 과도 신호의 전형적인 파형(12)을 도시한다. 알 수 있는 바와 같이, 신호(10, 12) 둘 다는 짧은 지속 기간을 갖고 있고, 이들 신호의 스펙트럼 내용은 다소 유사하다. 그러나, 차이점은 지속 기간 또는 신호의 스펙트럼 내용에 있지 않고, 신호 포락선의 세부 사항에 있다. 특히, ESD 이벤트로부터의 신호의 상승 시간은 매우 짧고 가파르며 신호 감쇠가 특정 형상을 갖는 반면에, 다른 소스(이하 "EMI 이벤트"라고 함)로부터의 신호는 보다 점진적인/긴 상승 시간(대략 수 십 또는 수 백 나노초) 및 유사하게 보다 점진적 감쇠 시간을 갖는다. 전형적인 장치는 게다가 EMI 이벤트를 캡처할 장치의 검출 회로의 높은 대역폭으로 인해 이러한 신호를 완전히 분리할 수 없다. 따라서, 측정의 정확성 및 유효성을 위해 비-ESD EMI 이벤트로부터 유효 ESD 이벤트를 분리할 수 있는 것이 매우 바람직하다.
- [0047] 도 1c는 연산 증폭기(20)("op-amp.")로 구성된 증폭기(18)를 도시한 도면이다. 바람직하게는 고속 CMOS 연산 증폭기일 수 있는 연산 증폭기(20)는 반복성 및 재현성이 높은 현상을 나타내는데, 여기서 ESD 이벤트와 유사한 상승 시간을 가진 빠른 과도 신호가 연산 증폭기의 출력에서 훨씬 더 긴 전기 신호를 야기한다. 주로 CMOS 장치를 기반으로 하는 다른 회로가 또한 이러한 거동을 나타낼 수 있다. 예컨대, 오디오 증폭기, 전치 증폭기, 및 비디오 증폭기가 또한 유사한 거동을 나타낼 수 있다. 대체로, 이러한 거동을 보이는 회로는 저대역폭 능동 전자 회로로 알려져 있을 수 있다. 예시의 목적을 위해, 본 발명의 연산 증폭기 실시예가 이하에서 설명될 것이지만, 본 발명은 연산 증폭기 실시예로 한정되지 않는다.
- [0048] 고속 CMOS 연산 증폭기(20)에 기반을 둔 증폭기(18)는 적절히 선택된 저항기(22, 24, 26)와, 안테나(30)에 의해 수신되는 유입 신호(40)를 수신하는 커패시터(28)를 추가로 포함할 수 있다. 이 실시예에서, CMOS 연산 증폭기(20)는 충분한 대역폭(전형적으로 적어도 40 MHz)을 가져야 하나, 이는 여전히 ESD 이벤트 자체의 대역폭보다 매우 낮으며, 바이어스 저항기(26)는 바람직하게는 큰 값(전형적으로, 수 메가오옴)을 갖는다. 이때, 안테나(30)에 의해 수신된 신호가 ESD 이벤트 신호(40)의 특성을 가지면, 증폭기(18)는 이때에 ESD 이벤트 신호의 크기에 비례하는 크기를 가진 상당히 더 긴 감쇠 신호(42)를 발생시킨다. 보다 짧은 상승 시간은 보다 큰 진폭의

출력 신호를 초래하므로, 출력 신호(42)는 또한 입력 신호(40)의 상승 시간에 의해 영향을 받는다. 출력 신호의 극성은 입력 신호의 극성과 동일할 것이다. 본 발명에 따르면, 연산 증폭기(20)를 사용하는 회로는, 저항기(24)가 없을 것이고 저항기(22)가 0 옴값의 단순한 점퍼(jumper)가 될 단순한 팔로워일 수 있으므로 증폭기일 필요는 없다.

[0049] ESD 이벤트 신호(40)와는 다른 파형을 가진 입력 신호(44)가 회로(18)에 의해 수신되면, 그 입력 신호(44)의 상승 시간은 이전의 경우에서와 같이 출력 신호를 발생하기에는 충분하지 않을 수 있다. 또한, 연산 증폭기의 제한된 대역폭으로 인해, 44와 같은 고주파의 신호를 통과시키지 못할 수도 있다. 그러므로, 입력 신호(44)에 응답하는 회로(18)의 출력(46)은 입력 신호의 존재를 캡처하지 못한다. 따라서, 도 1c에 도시된 바와 같이, 회로(18)가 동작하여 결과적으로는 단지 ESD 이벤트 신호만이 캡처되고 EMI 이벤트 신호는 주로 무시된다. 따라서, 회로는 ESD 이벤트 신호의 특성에 동조된 판별기(discriminator)/필터로서 동작한다.

[0050] 도 2는 2개의 상이한 입력 신호에 기초한 도 1의 증폭기의 동작을 도시한다. 회로는 또한 출력 신호의 특성으로 인해 연산 증폭기의 범위 내에 있는 충분히 낮은 대역폭을 가진 입력 비-ESD 신호를 필터링하도록 동작할 것이다. 예컨대, 입력 신호(50)는 매우 상이한 특성을 가지나 제한된 대역폭을 가지고 있어, 회로(18)는 입력 신호의 느린 상승 시간 및 하강 시간으로 인해 출력 신호(52)를 발생하게 된다. 그러나, 알 수 있는 바와 같이, 연산 증폭기(20)의 출력에서 ESD 이벤트 신호(40)와 비-ESD 신호(50)에 의해 생성되는 신호는 출력 신호(42, 52)에 의해 도시된 바와 같이 매우 다르다.

[0051] 도 3은 정전기 방전 이벤트가 일어날 때의 본 발명에 따른 정전기 방전 이벤트 측정 장치(19)를 도시하는 도면이다. 도 3에서 장치(19)는 도 2에 도시된 2개의 출력 신호들간을 구별할 수 있다. 이 장치(19)에서는, 연산 증폭기(20)를 가진 회로(18)가 사용된다. 상기와 같이, 입력 신호(40)는 연산 증폭기(20)의 출력에서 출력 신호(60)를 발생시킨다. 장치(19)는 연산 증폭기(20)의 출력에서 고역 통과 필터를 추가로 포함할 수 있는데, 여기서 고역 통과 필터는 커패시터(62) 및 저항기(64)를 포함할 수도 있다. 고역 통과 필터로부터의 출력 신호(66)는 첨예한 앞부분, 및 신호(60)의 지속 기간에 독립적인 매우 짧은 지속 기간을 가진다. 장치(19)는 도 3에 도시된 바와 같이 연결된 다이오드(68), 커패시터(70) 및 저항기(72)를 포함하는 피크 검출기를 추가로 포함할 수 있는데, 여기서 이들 구성요소(68, 70, 72)의 값은 출력 파형(74)이 ESD 이벤트의 경우에 출력 신호(60)의 파형을 충실하게 나타내도록 설정된다. 장치(19)는 피크 검출기로부터의 신호를 버퍼링하고 증폭하는, 저항기(78, 80)를 가진 연산 증폭기(76)를 구비한 증폭기 회로를 추가로 포함할 수 있다. 장치(19)는 증폭기 회로의 출력에 연결되고 저항기(82, 84)를 포함하는 분압기(voltage divider)를 가질 수 있다. 연산 증폭기(20)의 출력에서의 신호(60)는 윈도우 비교기(86)의 중앙 입력에 연결된다. 윈도우 비교기(86)의 상한 입력은 연산 증폭기(76)의 출력에 연결되고, 상기 윈도우 비교기의 하한 입력은 저항기(82, 84)로 구성된 분압기의 출력에 연결된다. 윈도우 비교기는 중앙 입력에서의 신호의 포락선이 하한 입력과 상한 입력에서의 신호들의 포락선들 사이에 있을 때 경계 영역외(out-of-bounds) 출력 신호를 발생시키는 공지의 회로이다. 따라서, 알 수 있는 바와 같이, 입력 신호(40)가 출력 신호(60)를 발생시키는 ESD 이벤트 신호의 파형을 가지고 있으면, 출력 신호(60)의 포락선은 윈도우 비교기의 상한 입력에 존재하는 신호(88)보다 낮지만, 윈도우 비교기의 하한 입력에 존재하는 신호(90)보다 높다. 이 경우에, 윈도우 비교기는 "한계 영역외"(outside of limits) 신호를 발생하지 않을 것이다. 위에서 설명된 동작은 마이크로프로세서 및 A/D 변환기에 의해 전적으로 또는 부분적으로 수행될 수 있으며, 여기서 마이크로프로세서 및 A/D 변환기 둘 다는 신호를 처리하기에 충분한 동작 속도를 가진다는 것을 알아야 한다. 그러나, 바람직한 실시예에서, 필터링은 저급 마이크로프로세서 및 A/D 변환기가 사용될 수 있도록 도 3에 도시된 바와 같은 하드웨어를 통해 행해지는데, 이는 장치의 비용을 감소시킨다. 2개의 신호의 포락선을 비교하는 윈도우 비교기 대신에, 본 발명은 수신된 신호의 스펙트럼을 공지의 ESD 이벤트 신호의 스펙트럼과 또한 비교할 수도 있다. 신호의 스펙트럼은 하나 이상의 주파수에서의 미리 결정된 에너지량이다.

[0052] 도 4는 도 3의 장치(19), 및 EMI 이벤트가 일어나고 EMI 이벤트 신호(50)가 장치(19)에 의해 수신될 때의 장치의 동작을 도시한 도면이다. 이 경우, 윈도우 비교기의 중앙 입력에 제공되는 신호(52)는 ESD 이벤트의 경우로부터의 신호와는 아주 다르나, 연산 증폭기(76)의 입력에서의 신호(74)는 여전히 ESD 이벤트의 경우의 파형의 근사치를 여전히 유지하고 있다. 신호(52)는 예상되는 ESD 이벤트에 의한 파형(74)과는 근본적으로 너무 다르므로, 신호는 윈도우 비교기(86)를 트리거시키고, 윈도우 비교기는 이어서 입력 신호가 ESD 이벤트의 파형과는 다른 파형을 갖고 있고 따라서 등록된 이벤트가 잘못된 이벤트임을 나타내는 펄스(87)를 발생시킨다.

[0053] 도 5는 본 발명에 따른 장치(19)의 바람직한 실시예의 구현예의 일례를 도시한 도면이다. 안테나(109)는 잭(J1)에 연결된다. J1로부터의 신호가 커패시터(C1)를 통해 연산 증폭기(U1A)의 비반전(non-inverting) 입력으로 전송된다. 저항기(R1)가 DC 바이어스를 연산 증폭기(U1A)에 제공하고, 연산 증폭기(U1A)는 양 및 음의 전원

(VDD, VEE)에 의해 각각 전력이 공급된다. 전원의 특정 구성은 본 발명의 주제가 아니며 본 명세서에 나타내지 않았다. 한 세트의 저항기(R3, R49)가 잘 알려진 바와 같이 연산 증폭기(U1A)의 이득을 정의한다. 각종 크기의 ESD 이벤트를 검출 및 측정할 수 있기 위해서, 아날로그 스위치(U11) 및 저항기(R6)가 연산 증폭기(U1A)의 이득을 증가시키는 데 사용될 수 있다. 스위치(U11)는 전형적으로 마이크로프로세서 또는 수동 스위치에 의해 제어된다. 본 발명의 범주 내에서, 도시된 바와 같은 단일-단계 아날로그 스위치 대신에, 다단계 아날로그 스위치 또는 1보다 큰 이득 설정값을 가질 수 있는 디지털 제어식 전위차계와 같은 다른 이득 제어 수단이 사용될 수 있고, 또는 대안적으로, 전위차계 또는 스위치 배열에 의한 수동 이득 조절이 있을 수 있다.

[0054] 연산 증폭기(U1A)는 또한 약간 다른 방식으로 구현될 수도 있다. 특히, 도 5a는 의사 대수(pseudo-logarithmic) 특성을 U1A의 이득에 제공하는 2개의 백-투-백(back-to-back) 다이오드(D1, D2)를 가지고 있어, 이득 스위칭 없이 그 동적 범위를 증가시키는 연산 증폭기(U1A)를 도시한다.

[0055] 도 3, 도 4 및 도 5는 하드웨어 구성요소에 기반을 둔 포락선 검출기를 도시하지만, 포락선 비교기 기능이 프로세서 상에서 실행되는 소프트웨어에 의해 전반적으로 또는 부분적으로 수행될 수 있으며, 여기서 소프트웨어가 유사한 방식으로 동작한다는 것을 알아야 한다. 소프트웨어는 포락선의 상한 및 하한을 형성하는 방법으로 룩업 테이블 또는 공식을 가질 수 있으며, 이때 입력 신호는 디지털 신호로 변환되어 이들 레벨과 비교된다.

[0056] 도 5를 다시 참조하면, 연산 증폭기(U1A)의 출력은 연산 증폭기(U1B) 및 저항기(R2, R4)로 구성되는 인버터에 연결된다. 이 인버터는 두 극성의 ESD 이벤트들이 동일하게 잘 측정되는 것을 보장하는 데 필요하다. 한 세트의 커패시터(C19, C19)와 저항기(R23, R28)가 고역 통과 필터들을 구성하고, 다이오드(D2)가 고역 통과 필터 둘로부터의 신호들을 합하고, 저항기(R29, R58) 및 커패시터(C21)와 조합하여 피크 검출기를 형성한다. 이 피크 검출기의 출력에서, 신호는 진짜 ESD 이벤트 신호가 인가될 때 연산 증폭기(U1A 또는 U1B)의 출력에서의 신호와 매우 유사하다. 저항기(R5, R60)를 가진 연산 증폭기(U1C)는 피크 검출기로부터 출력되는 신호를 위한 증폭기를 포함한다. 이 증폭기의 출력은 한 세트의 비교기(U2A, U2B) 및 저항기(R92)로 구성된 윈도우 비교기의 중앙 입력에 연결되는데, 여기서 각각의 비교기는 바람직하게는 연산 증폭기를 사용하여 구현된다. 연산 증폭기(U1A, U1B)의 출력은 또한 듀얼 다이오드(D1)의 애노드에 연결되고, 이 다이오드의 캐소드는 한 세트의 DC 차단 커패시터(C22, C23)를 통해 한 세트의 분압기(R17/R41, R18/R42)에 각각 연결된다. 이들 분압기는 윈도우 비교기의 하이 입력과 로우 입력에 상이한 DC 레벨을 제공한다(연산 증폭기(U2A)의 입력(3) 및 연산 증폭기(U2B)의 입력(13) 참조).

[0057] 장치(19)에 의해 수신된 신호가 ESD 이벤트에 의해 발생된 신호이면, 이때 연산 증폭기(U1C)의 출력에서의 파형은 윈도우 비교기의 적절한 입력에서의 저전압과 고전압 사이에 있을 것이고, 윈도우 비교기의 출력은 그 상태가 변하지 않을 것이다. 입력 신호 파형이 ESD 이벤트의 파형과 다르면, 이때 U1C의 출력에서의 신호는 윈도우 비교기의 하이 레벨 입력을 초과하거나 상기 비교기의 로우 레벨 입력 아래로 떨어질 것이다. 어느 경우에도, 윈도우 비교기는 등록된 이벤트가 잘못된 이벤트이고 무시될 것임을 나타내는, 도 5에 도시된 바와 같은 펄스를 생성할 것이다. 본 발명에 따르면, 충분히 빠른 마이크로프로세서 및 A/D 변환기가 사용된다면 비교기가 전적으로 소프트웨어로 또한 구현될 수 있다는 것을 알아야 한다.

[0058] 연산 증폭기(U1D) 및 저항기(R87, R88)로 형성된 비교기는 이벤트 신호가 저항기(R87, R88)에 의해 설정된 문턱값을 초과할 때 펄스를 발생시킨다. 이 신호는 이벤트가 일어났음을 지시하는 데 사용될 수 있다. 연산 증폭기(U1D)의 출력은 저항기(R92)에 연결되어, 진정한 ESD 이벤트가 있을 때마다, 신호 T_EVENT가 양의 펄스를 발생시키도록 한다. 이러한 T_EVENT 펄스는 저항기(R95) 및 다이오드(D9)로 구성된 가시 경보(visual alarm) 및/또는 버저(buzzer, SP1)와 같은 가청 경보(audible alarm)를 트리거시킬 수 있다. 릴레이 접점(relay contact)과 같은 각종 유형의 경보가 사용될 수 있음은 당업자에게 명백할 것이다.

[0059] ESD 이벤트의 세기의 측정은 장치(19)에서 다양한 지점에서 이루어질 수 있다. 예컨대, 지점(100 내지 108)(도 5에서 원 내에 도시됨)에서의 출력은 ESD 이벤트의 세기의 측정에 사용될 수 있다. 그럼에도 불구하고, 지점(106, 108)에서의 측정은 직접적인 신호 측정이 아니더라도 유효한데, 이는 진정한 ESD 이벤트의 경우, 상기 지점(106, 108)에서의 신호가 연산 증폭기(U1A)의 출력에서의 원래 신호의 가까운 표현이기 때문이다. 이들 출력은 신호를 아날로그-디지털 변환기, 또는 바아 그래프 지시기(bar graph indicator), 아날로그 계기(analog meter) 등을 포함한 임의의 다른 측정 장치에 제공할 수 있다. 이러한 측정 또는 지시 장치가 측정 장치 및 지시 장치의 느린 속도로 인해 더 긴 시간을 필요로 하면, 연산 증폭기(U4C, U4D), 다이오드(D4, D5), 저항기(R53, R24, R25, R32, R32), 및 커패시터(C20)로 구성된 피크-홀드 검출기(peak-hold detector)는 펄스를 필요한 길이로 "늘릴(stretch)" 것이다. 마이크로프로세서를 신호 측정에 사용하면, 이때 마이크로프로세서는, 아

날로그-디지털 신호 캡처가 일어나는 한 신호가 커패시터(C20) 상에 존재하도록 측정 성공 후 커패시터(C20)를 방전시킬 수 있다.

[0060] 도 5b는 동일 요소가 동일 도면 부호를 갖고 있고 달리 설명하지 않는 한 동일한 방식으로 동작하는 장치(19)의 다른 실시예를 도시한다. 이 실시예에서, ESD 이벤트가 양의 극성을 갖고 있는지 아니면 음의 극성을 갖고 있는지를 지시하는 신호를 장치가 제공할 수 있도록 추가적인 비교기(U2C)가 포함될 수 있다. 도 5b에서 알 수 있는 바와 같이, 제1 연산 증폭기(U1A)의 출력은 비교기로서 동작하도록 구성된 연산 증폭기(U2C)의 비반전 입력에 연결된다. 이 연산 증폭기의 비반전 입력은 저항성 분압기 등과 같은, 임의의 공지된 방식으로 도출될 수 있는 전압 기준원(voltage reference source)에 연결된다. ESD 이벤트가 양의 극성인 경우라면, 연산 증폭기(U1A)로부터의 출력 펄스, 비교기(U2C)의 출력은 이벤트의 극성을 나타내는 양의 값일 것이다. ESD 이벤트가 음의 극성인 경우에는, 비교기(U2C)의 출력은 0일 것이다. 이 방식으로 ESD 이벤트의 극성의 결정이 달성될 수 있다.

[0061] 도 6은 도 5에 도시된 장치에 연결될 수 있는 마이크로프로세서-기반 회로(120)이다. 마이크로프로세서-기반 회로는 신호를 측정하고, 데이터를 저장하고, 데이터를 전달할 수 있다. 회로(120)는 아날로그-디지털 변환기(A/D)(150)를 포함할 수 있고, 도시된 바와 같이 임의의 개수의 신호 입력을 가질 수 있다. A/D 변환기는 잘 알려진 바와 같이 도 5에 도시된 회로로부터의 아날로그 신호를 디지털 신호로 변환한다. A/D(150)의 출력은 연관된 메모리(154)를 가진 마이크로프로세서(152)에 연결된다. 바람직한 실시예에서, A/D(150)는 마이크로프로세서 자체에 내장될 수 있다. 마이크로프로세서(152)는 신호(들)의 측정을 수행하고, 데이터를 다음의 장치: 즉 리셋 버튼(158)을 이용하여 방전의 크기 또는 방전의 횟수를 보여줄 수 있는 디스플레이(156), LED(160), 소 리 온/오프 스위치(162)와 함께 사용될 수 있는 오디오 버저(162), 또는 임의의 다른 지시기 및 디스플레이 중 임의의 장치 또는 모든 장치에 제공한다. 신호 측정 및 신호에 기초한 데이터 발생을 수행하기 위해, 메모리(154)는 측정 및 데이터 발생 동작을 수행하기 위해 마이크로프로세서에 의해 실행되는 펌웨어/소프트웨어를 저장할 수 있다. 또한, 회로(120)는 아날로그 신호(들)을 데이터 획득 시스템과 같은 외부 측정 장치들 중 어느 것에 0...5 V(168) 또는 4...20 mA(170)와 같은 각종 포맷으로 제공할 수 있는 D/A 변환기(166)(바람직한 실시예에서는 마이크로프로세서(152)에 내장됨)를 가질 수 있다. 또한, 마이크로프로세서(152)는 출력을 시리얼 RS232 또는 RS485 174, TCP/IP/인터넷(176)과 같은 디지털 포맷으로 제공할 수 있거나, 데이터를 다이얼-업 접속(dial-up connection, 180)으로 또는 무선 접속(182)을 통해 공급할 수 있고, 또는 심지어 내장 웹 서버(184)를 가질 수도 있다.

[0062] 상술한 장치는 ESD 이벤트와는 다른 과형을 가진 신호를 거부하지만, 위에서 설명된 장치에 의해 진정한 ESD 신호로서 인식될 수 있는, 릴레이 접점 정류와 같은 ESD형 과형을 가질 수 있는 몇몇 이벤트가 여전히 존재한다. 이러한 비-ESD 신호를 차별하기 위해, 본 발명의 다른 실시예는 또한 패턴 인식 방법을 이용할 수 있다. 특히, ESD 이벤트는 본래 불규칙적이고, 모든 ESD 이벤트는 축적된 정전압의 방전에 의해 야기된다. 정전압은 마찰 대전(tribocharge) 또는 2개의 유사하지 않은 물질의 분리에 의해 발생된다. 기계적 운동의 성질로 인해, 전형적인 프로세스에서 구성요소 상에 생성되는 전하는 매번 다르다. ESD 방전은 규칙적인 패턴으로 높은 반복성에 기초하여 일어나지는 않는다. 동시에, 릴레이 정류 등으로부터의 신호는 매우 규칙적으로 발생하고 종종 유사한 크기를 갖는다. 따라서, 본 발명의 이 실시예는 ESD 이벤트(불규칙적이고 매번 상이한 크기를 가짐)와 비-ESD 이벤트(주기적이고 및/또는 매번 유사한 크기를 가짐)간을 구별한다.

[0063] 도 7a는 와이어 접합 도구 신호 이벤트를 도시한다. 알 수 있는 바와 같이, 일련의 이벤트에 의해 야기되는 일련의 신호(200)들은 이들이 상이한 크기를 갖더라도 매우 주기적으로 일어난다. 이 신호 패턴은 비-ESD 이벤트를 나타낸다. 그러나, 일련의 신호(202)는 단지 가끔씩 일어나고 ESD 이벤트로서 인정된다. 도 7b는 함께 클러스터링되고 크기가 대략 유사한 복수의 이벤트(204)를 도시하는데, 이는 일련의 이벤트가 ESD 이벤트가 아님을 나타내는 경향이 있다. 도 7c는 함께 그룹화된 다른 복수의 이벤트를 도시하는데, 도 7c에서 이벤트(206)는 불규칙적이고 크기가 일관성이 없어서 ESD 이벤트인 것으로 인정된다.

[0064] 도 8a는 본 발명에 따라 패턴 인식을 이용하여 비-ESD 이벤트를 거부하는 방법을 도시한다. 단계 250에서 이벤트 신호가 캡처되고, 단계 252에서 FIFO로서 또는 다른 이용가능한 구성으로 구성될 수 있는 메모리에 측정 프로세스 동안에 연속적으로 저장된다. 본 발명에 따라, 저장된 이벤트 신호에 대해 연속적인 패턴 인식이 단계 254에서 수행되고, 패턴이 단계 256에서 식별되면, 패턴의 일부인 이벤트가 단계 260에서 폐기되고, 패턴의 일부가 아닌 이벤트만이 단계 264에서 받아들여진다. 단계 266 및 268에서, ESD 이벤트는 ESD 이벤트인 것으로서 보고된다.

- [0065] 도 8b는 도 8a에서의 방법이 ESD 이벤트와 비-ESD 이벤트를 어떻게 분리하는지를 도시한다. 이 도면에는, 도 6의 0...5 V(168)의 출력과 같은, 측정 장치의 출력이 도시되어 있다. 알 수 있는 바와 같이, (일련의 이벤트로부터) 일련의 이벤트 신호(270)는 대략 동일한 진폭을 갖고, 반복성이 높다. 이는 이들 이벤트가 대부분 기계의 동작에 의해 야기되고 정전기에 의해 야기되지 않음을 나타낸다. 이들 이벤트는 도 8a의 방법에 의해 거부될 것이다. 그러나, 일련의 이벤트(276)는 시간이 불규칙적이고 크기가 불규칙적이어서, 이러한 일련의 이벤트는 자신들을 진짜 ESD 이벤트로 인정하고 상기 방법에 의해 받아들여질 것이다. 이 방법은 도 3에 설명된 접근법과 조합되어, 다른 신호를 거부하면서 ESD 이벤트의 매우 정확한 검출 및 측정을 제공한다.
- [0066] 도 9a는 본 발명의 다른 실시예에 따른 핸드헬드 장치(300)이다. 이 장치(300)는 안테나(302), LED 지시기(304), 오디오 지시기(306), 전력 스위치(308), 전력 지시 LED(310), 넓은 범위에 걸쳐서 ESD 이벤트의 측정을 허용하는 범위 스위치(range switch, 312), 대수/선형 척도 변경 스위치(314), 경보 레벨 조절 스위치(316), 및 헤드폰 잭(318)을 갖는다. 명백하게는, 도시된 모든 요소들이 제안된 발명을 이용하기 위해 장치에 존재할 필요는 없다. 이 특별한 경우에는, LED 바아 지시기가 ESD 이벤트의 상대 세기를 나타낸다. 경보 레벨 전위차계는 초과하는 경우에 ESD 이벤트가 디스플레이되고/되거나 소리 경보가 온(on)되는 레벨을 조절한다. 핸드헬드 장치(300)는 또한 도 5에 도시된 장치(19), 및 유입 신호의 구별 및 다른 처리를 수행하는 도 8a에 도시된 방법을 포함한다. 휴대형 장치뿐만 아니라, 데이터 획득 시스템에 대한 인터페이스를 가진 벤치-탑(bench-top) 장치가 제안된 발명을 이용하여 구현될 수 있음이 당업자에게 명백하다.
- [0067] 도 9b는 본 발명의 다른 실시예에 따른 핸드헬드 장치(300)이다. 이 실시예에서, 장치(300)는 ESD 이벤트가 발생할 때 ESD 이벤트의 극성을 나타내는 2개의 추가적인 LED(320)를 갖는다. 도 9c는 장치(300)가 방전의 양 및 음의 극성의 크기를 개별적으로 나타내는 LED 바아 그래프(326)를 갖는 다른 실시예이다. 방전의 음의 극성의 크기는 LED 바아 그래프의 좌측에 디스플레이될 수 있고, 방전의 양의 극성은 LED 바아 그래프의 우측에 디스플레이될 수 있다.
- [0068] 사용자는 관행에 의해, 예컨대 ESD 협회에 의해 정의된 바와 같은 방전 세기 및 방전 모델과 상관된 이벤트의 크기를 종종 알 필요가 있다. 그러한 관행은 여러 가지 방전 모델, 예컨대 CDM(Charged Device Model), HBM(Human Body Model) 및 여러 가지 다른 모델을 정의한다. 방전의 세기는 예컨대 200 V CDM 또는 2000 V HBM과 같은, 방전을 일으키는 정전압에 의해 표시된다. 방전으로부터 전자기장을 수신함으로써 행해지는 ESD 이벤트의 측정을 이러한 형태로 제공하기 위해서는, 계기는 특정 방전 모델에 대해 그리고 방전으로부터의 측정 거리에 기초하여 특성화되어야 한다. 도 9A, 도 9B, 도 9C, 도 12 및 도 13에 도시된 장치는 방출/입력 신호를 측정하는 데 사용될 수 있는데, 여기서 방출/입력 신호는 임의의 전자기 방출, 전기장 또는 자기장 방출뿐만 아니라 임의의 소리 또는 이온화 방사 방출, 예컨대 알파선, 베타선 또는 감마선일 수 있다.
- [0069] 도 10은 CDM-유형의 방전을 위한 ESD 이벤트 모니터를 사용한 그러한 특성 데이터의 일례를 도시한다. 이 모니터의 출력은 0...5 V이다. 도 10의 특성 차트로부터 알 수 있는 바와 같이, 이벤트로부터 12.7 cm(5")에 배치된 안테나를 가진 모니터는, 이벤트가 CDM 모델에 따른 방식으로 100 V 정전압 및 방전에 의해 야기된다면, 3 V 출력 신호를 발생한다. 본래, 100 V CDM ESD 이벤트는 이벤트로부터 12.7 cm(5") 떨어져 배치된 모니터에서 3 V 출력 신호를 야기할 것이다. 유사하게, 200 V CDM ESD 이벤트는 이벤트로부터 15.2 cm(6") 떨어져 배치된 모니터에서 3.7 V 출력 신호를 야기할 것이다. 그러한 특성은 특별한 모니터에 특정되어 있다.
- [0070] 도 11a 및 도 11b는 특성 데이터가 이벤트 파라미터의 직접적인 디스플레이를 위해 어떻게 사용될 수 있는지를 보여준다. 도 11a는 측정 전에 행해져야 하는 초기 셋업을 도시한다. 단계 340에서, 예상되는 방전으로부터의 거리가 설정된다. 많은 경우에, 예컨대 반도체 소자를 취급하는 자동화된 공구에서처럼 방전이 어디에서 일어난다는 것은 알려져 있다. 단계 342에서, 선택된 거리에 따른 상관 인자, 적절한 변환 공식 또는 룩업 테이블이 결정된다. 단계 344에서, ESD 이벤트 측정 장치가 하나보다 많은 방전 모델을 측정할 것으로 예상되면, 이 모델도 또한 설정되어야 한다. 단계 346에서, 선택된 방전 모델에 따른 상관 인자, 적절한 변환 공식 또는 룩업 테이블이 결정된다. 일단 이들 파라미터가 설정되면, 판독에 대한 적절한 조절이 이루어질 수 있다. 장치의 구성에 따라, 그러한 조절은 이득 변화와 같은 아날로그 형태로 또는 계산 공식을 바꾸거나 룩업 테이블 파라미터를 변화시킴으로써 디지털 형태로 행해질 수 있다.
- [0071] 도 11b는 일단 거리 및 방전 모델이 설정된 경우 본 발명에 따른 장치의 동작 방법(350)을 도시한다. 일단 입력 신호가 단계 252에서 측정되면, 그 값은 단계 354에서 특별한 거리 및 특별한 방전 모델에 대한 상관 인자에 따라 재계산된다. 재계산은 장치의 임의의 특성 데이터를 고려할 수도 있다. 일단 재계산되면, 데이터는 단계 356에서 디스플레이될 수 있고/있거나 단계 358에서 데이터 획득 시스템으로 전송될 수 있다.

- [0072] 도 12a는 이 방법을 이용하는 본 발명에 따른 장치(400)의 다른 실시예의 일례를 도시한다. ESD 이벤트 계기(400)는 안테나(402), 디스플레이(404) 및 제어 키(406)를 갖는다. 도 12b는 셋업 동안에 도 12a의 장치의 스크린 샷을 도시하는데, 여기서 방전으로부터의 거리(410)는 키(412)를 사용하여 설정된다. 방전 모델(414)은 키(416)를 사용하여 설정된다. 이 특별한 스크린은 CDM 방전 모드를 보여준다. 도 12c는 HBM 방전 모델 선택 동안의 도 12a의 장치의 스크린 샷을 도시한다. 도 12d는 셋업 후 측정 결과를 보인 도 12a의 장치의 스크린 샷을 도시한다. 이 특별한 경우에서, 상부 행(420)은 200 V의 방전 세기(CDM 모델)를 나타낸다. 하부 행(422)은 방전 횟수를 나타낸다. 핸드헬드 계기 대신에, 본래 동일한 기능을 수행하는 고정식 또는 이동식 모니터가 제안된 발명의 제한 내에서 사용될 수 있고, 디스플레이는 증대될 수 있고/있거나 수많은 이용가능 수단을 통한 데이터 획득 시스템으로의 출력으로 대체될 수 있음은 당업자에게 명백할 것이다.
- [0073] 도 13a는 본 발명에 따른 장치의 다른 실시예의 일례를 도시한다. 이 실시예에서, 수동 거리 설정 대신에, 자동 거리 측정 수단이 장치에 포함된다. 자동 거리 측정 장치(402)가 도 13a에 도시되어 있다. 장치(402)는 각종 수단에 의해, 예컨대 거리를 측정하기 위한 초음파 수단, 광-기반 수단, 기계적 수단(연장 봉) 또는 임의의 다른 수단을 사용하는 것에 의해 거리를 측정할 수 있다. 광-기반 거리 측정 유닛은 적외선 거리 측정 유닛과 같은, 광 에너지를 사용하여 거리를 측정할 수 있는 임의의 유닛일 수 있다. 도 13b는 본 발명에 따른 측정 방법(500)을 도시한다. 이 방법에서, 모니터가 고정식이 아니고 거리가 종종 변하지 않는 것이 아니라면, 입력 신호 및 거리는 바람직하게는 단계 502 및 504에서 동시에 측정된다. 단계 506에서, 측정된 값은 측정된 거리에 기초하여 재계산되고, 결과적인 데이터가 단계 508에서 디스플레이 상에 제공되고/되거나 단계 510에서 데이터 획득 시스템으로 전송된다. ESD 이벤트 측정은 이 접근법으로부터 이득을 얻을 수 있을 뿐만 아니라, 정전압 측정과 같은 다른 거리-의존성 측정도 그로부터 이득을 얻을 수 있음을 알아야 한다. 현재, 정전압계는 측정된 표면으로부터 고정된 거리(전형적으로, 2.5 cm(1"))에 있어야 한다. 이 방법 및 그러한 장치를 사용하여, 임의의 적절한 거리에서 정확한 측정이 행해질 수 있다.
- [0074] 본 발명에 따라, 종종, 일어난 방전 유형을 결정하는 장치/회로를 가질 수 있는 것이 바람직한데, 여기서 유형은 CDM(charge device model), MM(machine model) 또는 HBM(human body model)을 포함할 수 있다. 도 14a는 방전 유형을 결정하는 본 발명에 따른 회로(990)의 실시예를 도시하며, 도 14b, 도 14c 및 도 14d는 CDM, MM 및 HBM 방전에 대한 전형적인 파형을 각각 도시한다. 도 14b에 도시된 바와 같이, CDM 방전은 전형적으로 수 나노초 동안 지속되는 가장 짧은 방전이지만, MM(Machine Model) 방전은 전형적으로 20 나노초 동안 지속되고(도 14c), HBM(Human Body Model) 방전은 도 14d에 도시된 바와 같이 100 나노초 또는 훨씬 더 긴 시간 동안 지속된다.
- [0075] 도 14a에 도시된 바와 같이, 안테나(30)는 약한 신호를 증폭하는 선택적인 고주파 전치증폭기(1000)의 입력에 연결된다. 전치증폭기(1000)의 출력은 비교기(1002)의 제1 입력에 연결된다. 비교기의 제2 입력은 잘 알려진 각종 방식으로 구현될 수 있는 전압 기준(1004)에 연결된다. 비교기의 출력은, 비교기로부터 출력되는 신호가 없을 때, 카운터(1008)가 효과적으로 디스에이블되는 방식으로, 카운터(1008)의 인에이블 입력에 연결된다. 방전이 일어날 때, 비교기(1002)의 제1 입력에서의 신호가 전압 기준 레벨(V_{ref})을 초과하고, 비교기는 자신의 출력에서 신호를 발생할 것이다. 이 신호는 카운터(1008)를 인에이블시킬 것이고, 이어서 카운터는 카운터의 카운트/클럭 입력에 연결된 발진기(1010)로부터의 펄스들의 카운트를 시작할 것이다. 입력 신호가 비교기(1002)의 문턱값 아래로 떨어지면, 카운트는 정지한다. 카운터(1008)의 출력은 도 14b 내지 도 14d에 도시된 바와 같이 입력 신호 펄스의 지속 기간에 대응하는 발생 펄스의 수에 기초하여 방전 유형을 결정하는 디지털 비교기(1012)의 입력에 연결될 수 있는데, 여기서 펄스의 지속 기간이 길면(도 14d) 펄스 수가 많아진다. 따라서, 디지털 비교기는 입력 신호 동안에 발생된 펄스 수를 비교하고, 그 수를 각 방전 유형에 대해 저장된 펄스 수와 비교하고, 방전 유형을 결정한다. 일단 결정이 완료되면, 카운터는 리셋된다(도시되지 않음). 이 실시예에서, 회로(990)는 공통 구성요소를 사용하여 저렴한 방식으로 구현된다. 디지털 비교기(1012)의 기능은 마이크로프로세서에 의해 대신 수행될 수 있음을 알아야 한다.
- [0076] 도 15a는 동일 요소가 동일한 도면 번호를 갖고 있고 달리 설명하지 않는 한 유사한 기능을 수행하는 회로(990)의 다른 실시예를 도시한다. 회로(990)의 이 실시예에서, 카운터(1008)는 시프트 레지스터(1020)에 의해 대체될 수 있는데, 여기서 입력 신호 지속 기간 동안, 시프트 레지스터(1020)는 일련의 "1"들을 발생시키고, 방전 유형의 결정은 마이크로프로세서(도시되지 않음)에 의해 그 기능이 또한 수행될 수 있는 디지털 비교기(1012)에 의해 레지스터의 출력에서의 "1"들의 개수에 기초하여 행해질 수 있다. 도 15b 내지 도 15d는 도 14b 내지 도 14d와 실질적으로 유사한 파형을 도시한다.
- [0077] 도 16a는 포락선 검출기(1030)가 추가된 도 14a 또는 도 15a의 회로(990)를 도시한다. 포락선 검출기(1030)는

복잡한 방전 파형(예컨대 도 16b에 도시된 방전 파형)을 보다 간단한 방전 파형으로 변환하여 도 16c에 도시된 파형을 관리한다. 이 포락선 검출기는 임의의 적절한 유형일 수 있으며, 포락선 검출기는 잘 알려져 있으므로 본 명세서에서는 그 특정 구성에 대해 상세하게 설명하지 않는다.

[0078] 도 17a는 포락선 검출기(1030)를 가진 도 14a 또는 도 15a의 회로(990)의 다른 실시예를 도시하는데, 도 17a의 안테나(30)는 선택적인 전치증폭기(1000)에 그리고 선택적인 포락선 검출기(1030)에 또한 연결된다. 포락선 검출기(1030)의 출력은 이 신호를 마이크로프로세서(1052)에 전달되는 디지털 포맷으로 변환하는 고속 아날로그-디지털 변환기(1050)에 연결된다.

[0079] 도 17b는 도 17a에 도시된 회로의 동작을 도시한다. 단계 1100 및 1102에서, 제1 판독값이 측정되고, 마이크로프로세서(마이크로프로세서에 의해 실행되는 내장 소프트웨어에 기초함)는 이벤트가 시작되는지 여부를 결정한다. 단계 1104에서, 일단 이벤트의 개시가 결정되면(입력 신호에서의 첨예한 점프), 제1 샘플의 크기가 레지스터 또는 별개의 메모리 장치일 수 있는 마이크로프로세서와 연관된 메모리에 저장된다. 단계 1106에서, 다른 측정이 제1 측정 직후에 행해지고 나서, 단계 1108에서 저장된다. 단계 1110에서, 제2 판독값이 제1 판독값과 동일하거나 크면, 이벤트는 비-ESD 이벤트로 간주되고 단계 1112에서 폐기된다. 제2 판독값이 제1 판독값보다 작으면, 이때 메모리 내의 제1 판독값은 제2 판독값으로 대체되고, 후속 판독값이 측정되고 단계 1114에서 저장된다. 이 후, 모든 연속 샘플이 이전 샘플과 비교된다. 연속 샘플의 크기가 이전 샘플과 동일하거나 크면, 이벤트는 ESD 이벤트가 아니고 단계 1118에서 폐기된다. 입력 신호가 0 또는 거의 0에 도달할 때까지 연속 샘플이 이전 샘플보다 진폭이 작으면, 전체 이벤트는 단계 1120에서 ESD 이벤트로 간주된다. 단계 1122에서, 신호의 감쇠율이 마이크로프로세서의 소프트웨어에 의해 분석되고, 단계 1124에서, 이벤트의 유형이 결정될 수 있다. 이 결정의 정확도는 신호의 절대 진폭이 고려되는 경우에 향상된다.

[0080] 도 18a는 포락선 검출기(1030)를 가진 도 14a 또는 도 15a의 회로(990)의 다른 실시예를 도시하는데, 여기서 도 18a의 안테나는 선택적인 전치 증폭기(1000)에 그리고 선택적인 포락선 검출기(1030)에 또한 연결된다. 이 실시예에서, 피크-홀드 검출기(1060)가 도 17a의 보다 비싼 A/D 변환기(1050) 대신에 사용될 수 있다. 피크-홀드 검출기(1060)는 임의의 적합한 구성일 수 있고, 클럭 신호원(1062)을 가질 수 있으며, 포락선 검출기(1030)로부터 출력되는 신호의 최고 레벨을 유지할 수 있고, 클럭 펄스에 대해 리셋될 수 있다. 그리고 나서, 피크-홀드 검출기로부터의 출력은 비교기(1064)에 의해 포락선 검출기의 출력 신호(또는 전치증폭기 및 포락선 검출기가 사용되지 않는 경우 안테나로부터의 신호)와 비교된다. 비교기(1064)로부터의 출력은 동일한 방식으로 동작하고 도 17a에 도시된 마이크로프로세서와 동일한 기능을 가진 마이크로프로세서(1066)에 공급된다.

[0081] 도 18b는 고가이면서 전력 소모적인 A/D 변환기를 필요로 하지 않는다는 점을 제외하고는 도 17a의 회로의 동작과 유사한, 도 18a에 도시된 회로(990)의 동작을 도시한다. 도 17b의 방법에 비해 이 방법의 단점은 신호의 절대 크기를 측정할 수 없다는 점이다. 단계 1130에서, 입력 신호의 최대 신호 레벨은 피크-홀드 검출기에 의해 캡처되고, 방법은 대기 단계 1132로 진행한다. 단계 1134에서, 입력 신호의 현재 값은 비교기(1064)에 의해 피크-홀드 검출기에 저장된 신호 레벨과 비교된다. 단계 1136에서, 마이크로프로세서의 소프트웨어는 연산 증폭기(1064)의 출력에 기초하여 새로운 신호가 저장된 신호보다 작은지 여부를 판단한다. 단계 1138에서, 새로운 신호가 저장된 레벨보다 크거나 같으면, 이때 입력 신호는 ESD 이벤트로부터 기인한 것이 아니다. 그러나, 새로운 신호가 저장된 신호보다 작으면, 새로운 신호는 단계 1140에서 피크-홀드 검출기에 저장된다. 단계 1142에서, 마이크로프로세서의 소프트웨어는 신호가 0이 되는 데 걸리는 사이클 수를 카운트한 다음에, 단계 1144에서 카운트된 사이클 수에 기초하여 방전 유형을 결정한다.

[0082] 이상은 본 발명의 특별한 실시예를 참조하였으나, 이 실시예의 변경이 본 발명의 원리 및 사상으로부터 벗어나지 않고 이루어질 수 있고, 본 발명의 범주가 첨부된 청구의 범위에 의해 한정됨을 당업자라면 이해할 것이다.

도면의 간단한 설명

[0014] 도 1a는 정전기 방전 이벤트의 전형적인 파형을 도시한다.

[0015] 도 1b는 다른 과도 신호의 전형적인 파형을 도시한다.

[0016] 도 1c는 연산 증폭기로 만들어진 증폭기를 도시하는 도면이다.

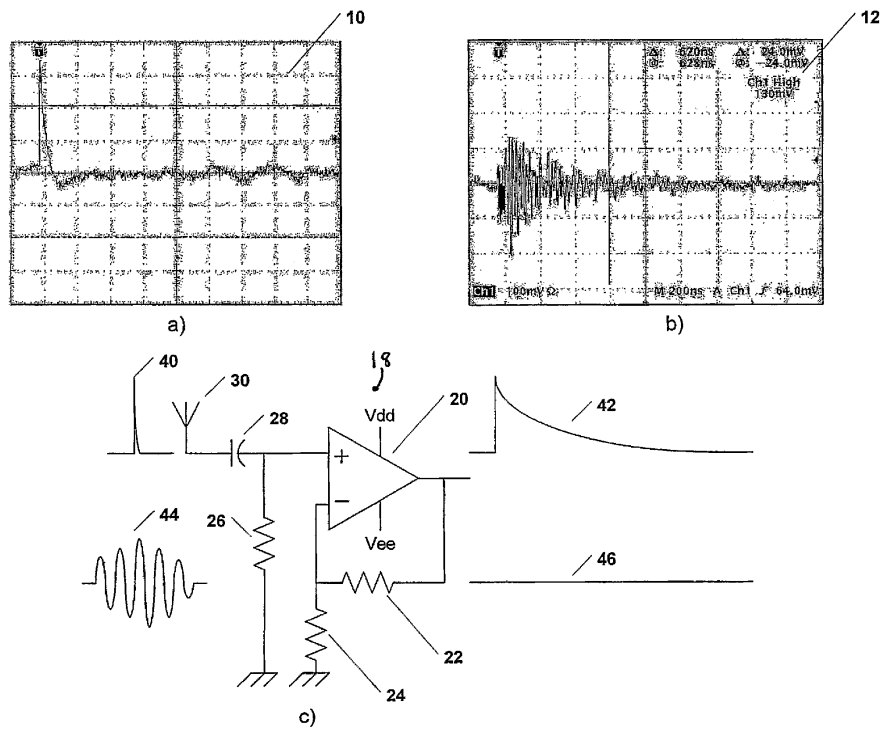
[0017] 도 2는 2개의 상이한 입력 신호에 기초한, 도 1의 증폭기의 동작을 도시한다.

[0018] 도 3은 정전기 방전 이벤트가 일어날 때의 본 발명에 따른 정전기 방전 이벤트 측정 장치를 도시하는 도면이다.

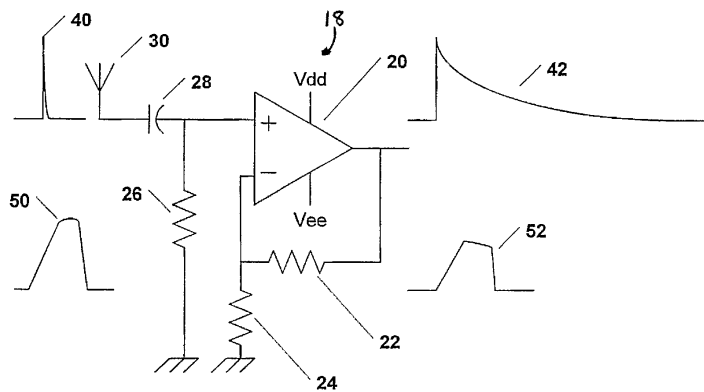
- [0019] 도 4는 비정전기 방전 이벤트가 일어날 때의 도 3의 장치를 도시하는 도면이다.
- [0020] 도 5는 본 발명에 따른 장치의 바람직한 실시예의 구현예의 일례를 도시한 도면이다.
- [0021] 도 5a는 도 5에 도시된 연산 증폭기(U1A)의 다른 구현예를 도시한다.
- [0022] 도 5b는 추가적인 연산 증폭기를 사용한 본 발명에 따른 장치의 다른 구현예를 도시한다.
- [0023] 도 6은 도 5에 도시된 장치에 연결될 수 있는 마이크로프로세서-기반 회로이다.
- [0024] 도 7a는 와이어 접합 도구 신호 이벤트를 도시한다.
- [0025] 도 7b는 함께 그룹화된 복수의 이벤트를 도시한다.
- [0026] 도 7c는 함께 그룹화된 다른 복수의 이벤트를 도시한다.
- [0027] 도 8a는 본 발명에 따른, 비-ESD 이벤트를 거부하는 방법을 도시한다.
- [0028] 도 8b는 도 8a에서의 방법이 ESD 이벤트와 비-ESD 이벤트를 어떻게 분리하는지를 도시한다.
- [0029] 도 9a는 본 발명의 일 실시예에 따른 핸드헬드(hand held) 장치이다.
- [0030] 도 9b는 본 발명의 다른 실시예에 따른 핸드헬드 장치이다.
- [0031] 도 10은 ESD 이벤트의 특성 차트이다.
- [0032] 도 11a는 본 발명에 따른 초기 셋업 방법을 도시한다.
- [0033] 도 11b는 본 발명에 따른 장치 동작 방법을 도시한다.
- [0034] 도 12a는 본 발명에 따른 장치의 다른 실시예의 일례를 도시한다.
- [0035] 도 12b는 셋업 동안에 도 12a의 장치의 스크린 샷(screen shot)을 도시한다.
- [0036] 도 12c는 HBM 방전 모델 선택 동안의 도 12a의 장치의 스크린 샷을 도시한다.
- [0037] 도 12d는 측정 결과를 나타내는 도 12a의 장치의 스크린 샷을 도시한다.
- [0038] 도 13a는 본 발명에 따른 장치의 다른 실시예의 일례를 도시한다.
- [0039] 도 13b는 본 발명에 따른 측정 방법을 도시한다.
- [0040] 도 14a 내지 도 14d는 방전 유형을 결정하는 본 발명에 따른 회로의 구현예 및 방전 파형예를 도시한다.
- [0041] 도 15a 내지 도 15d는 방전 유형을 결정하는 본 발명에 따른 회로의 다른 구현예 및 방전 파형예를 도시한다.
- [0042] 도 16a 내지 도 16c는 방전 유형을 결정하기 위하여 포락선 검출기를 사용하는 본 발명에 따른 회로의 다른 구현예 및 방전 파형예를 각각 도시한다.
- [0043] 도 17a 및 도 17b는 방전 유형을 결정하는 회로의 다른 실시예 및 동작 방법을 각각 도시한다.
- [0044] 도 18a 및 도 18b는 방전 유형을 결정하는 회로의 또 다른 실시예 및 동작 방법을 각각 도시한다.

도면

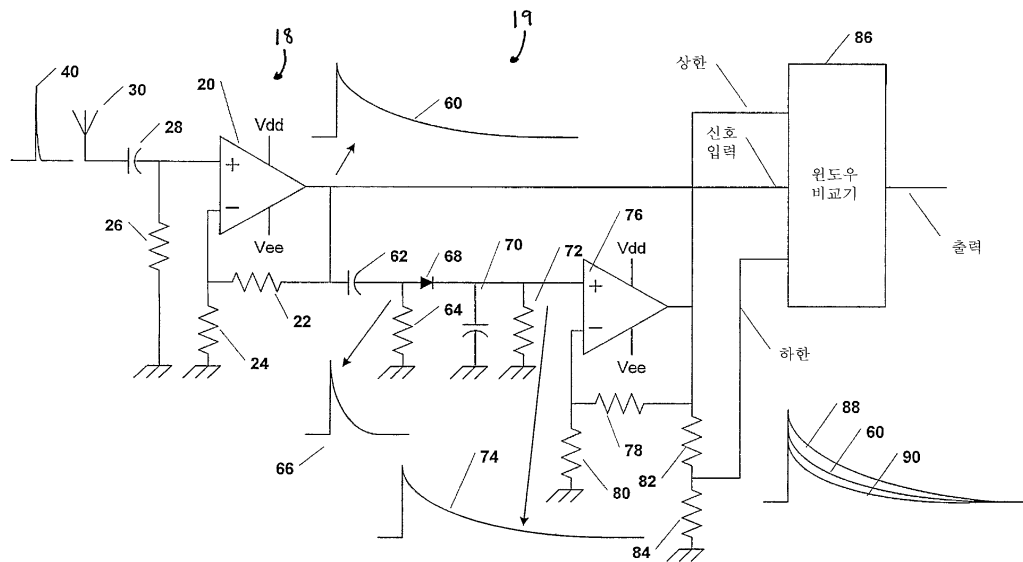
도면1



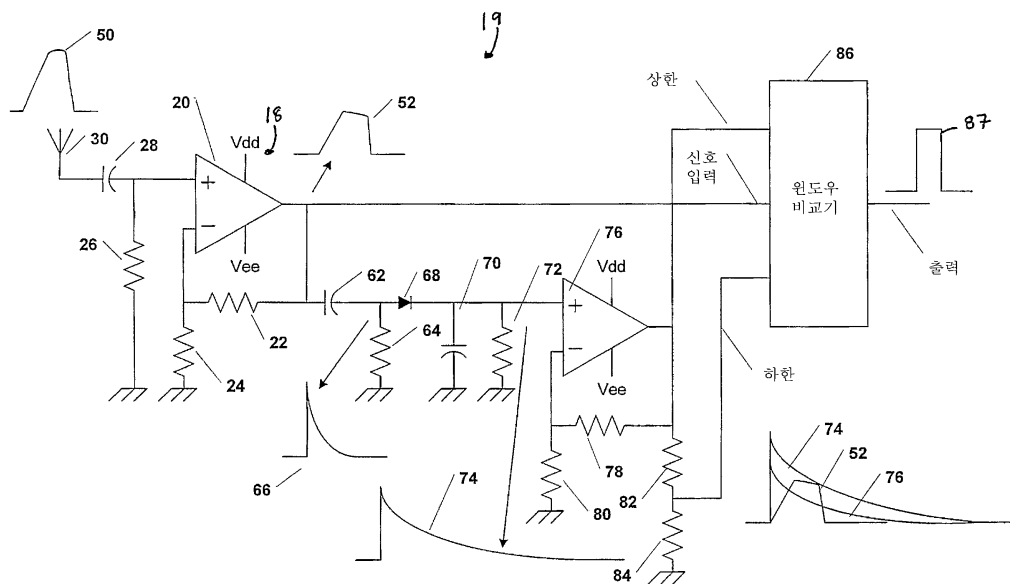
도면2



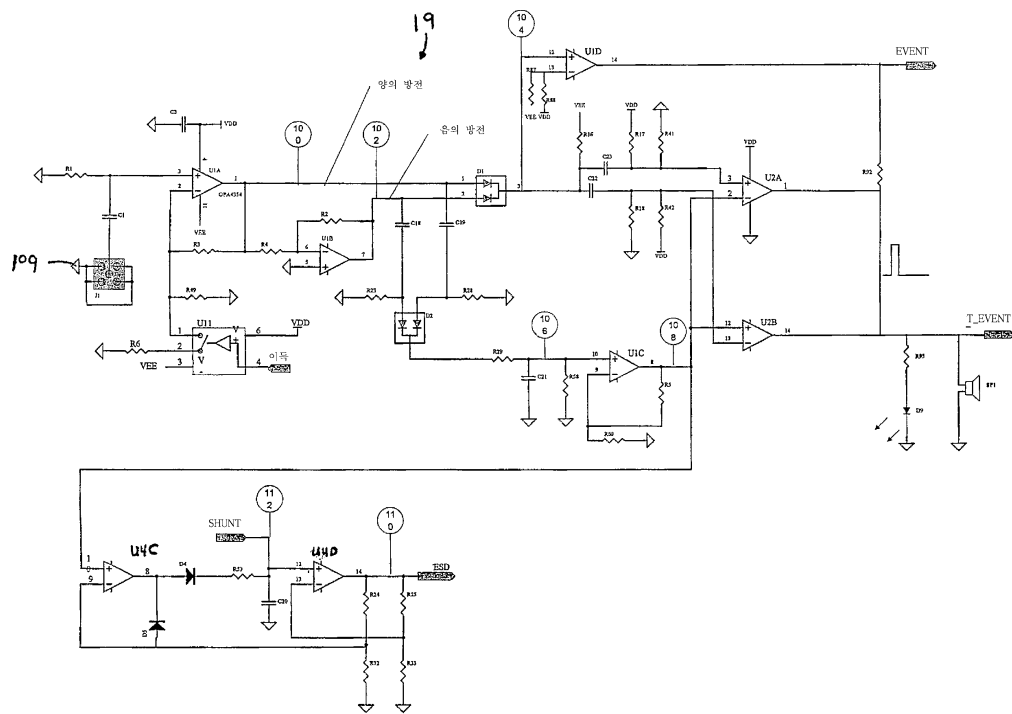
도면3



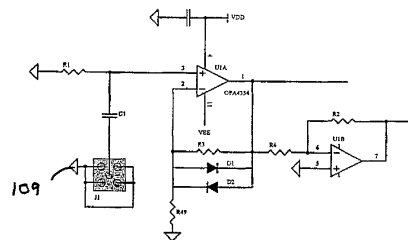
도면4



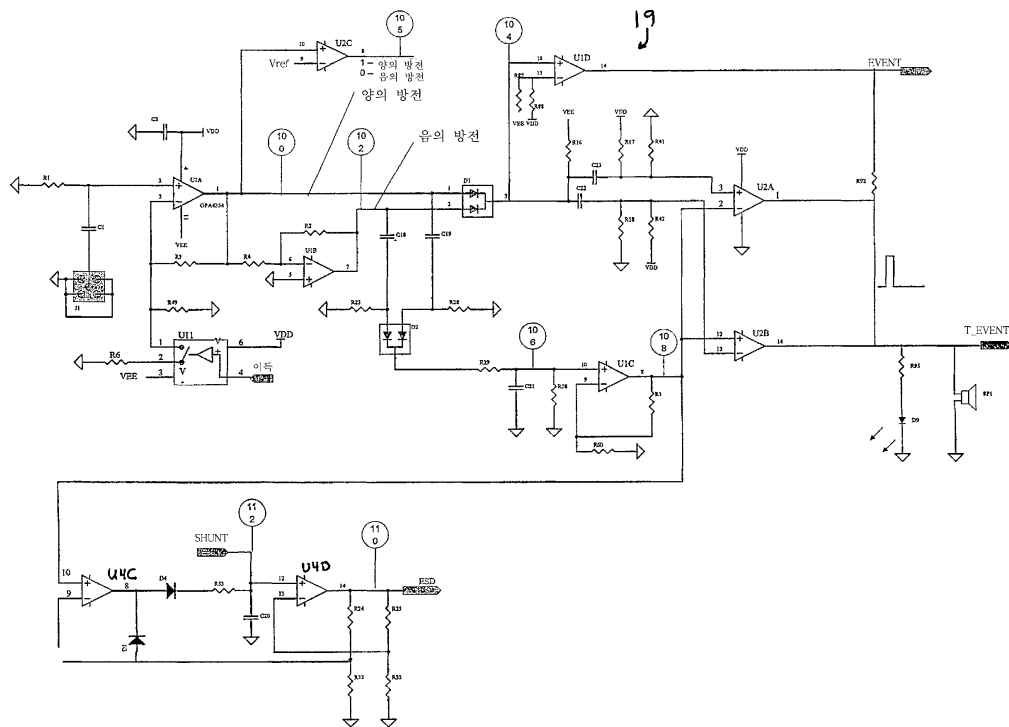
도면5



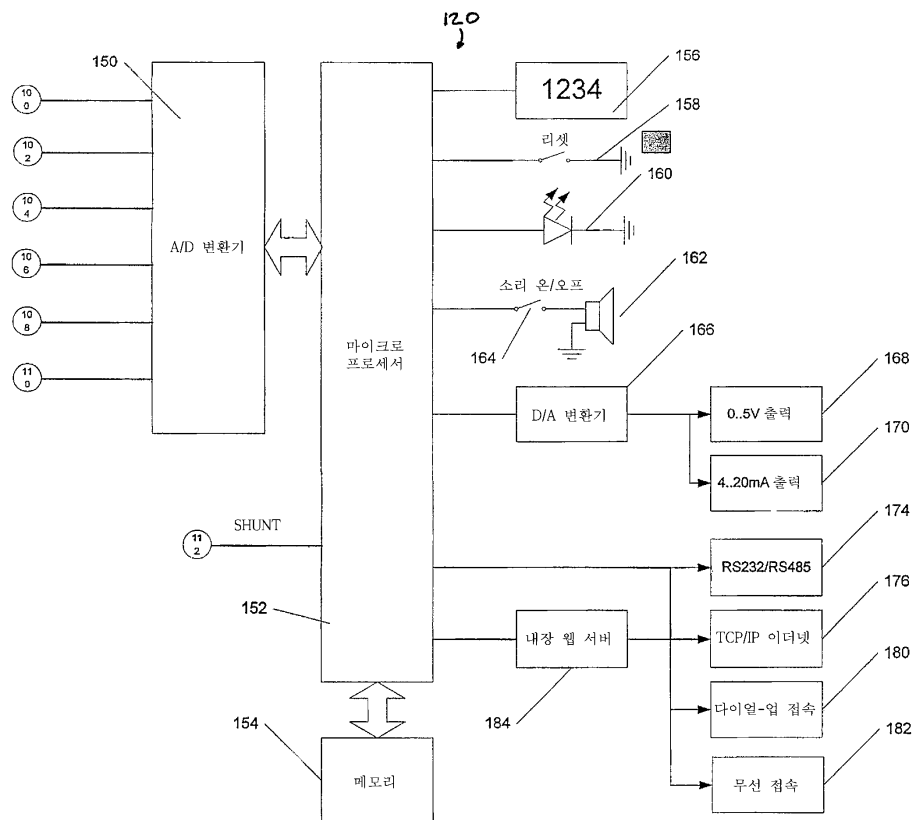
도면5a



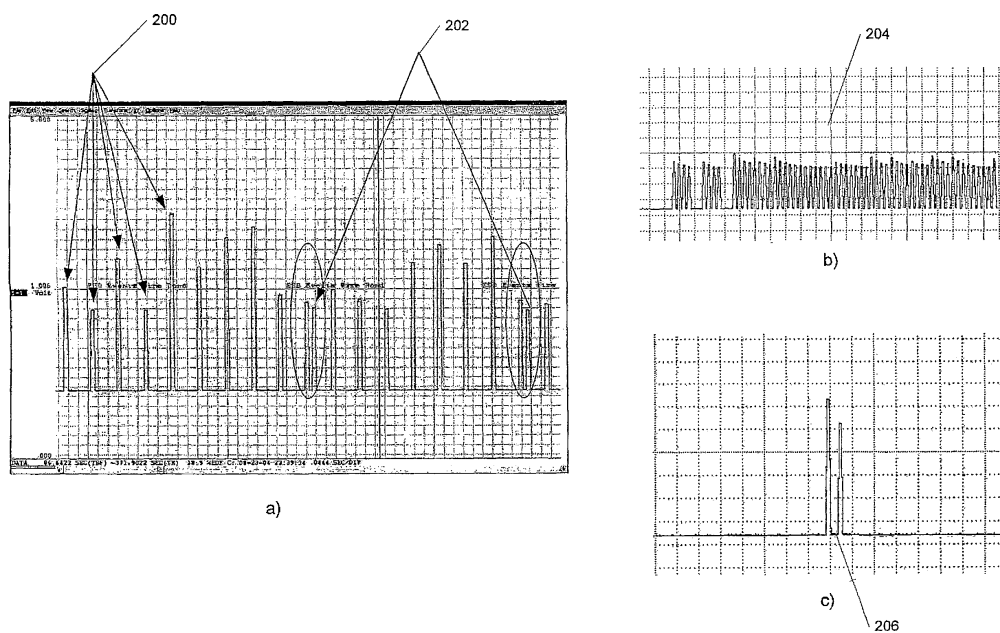
도면5b



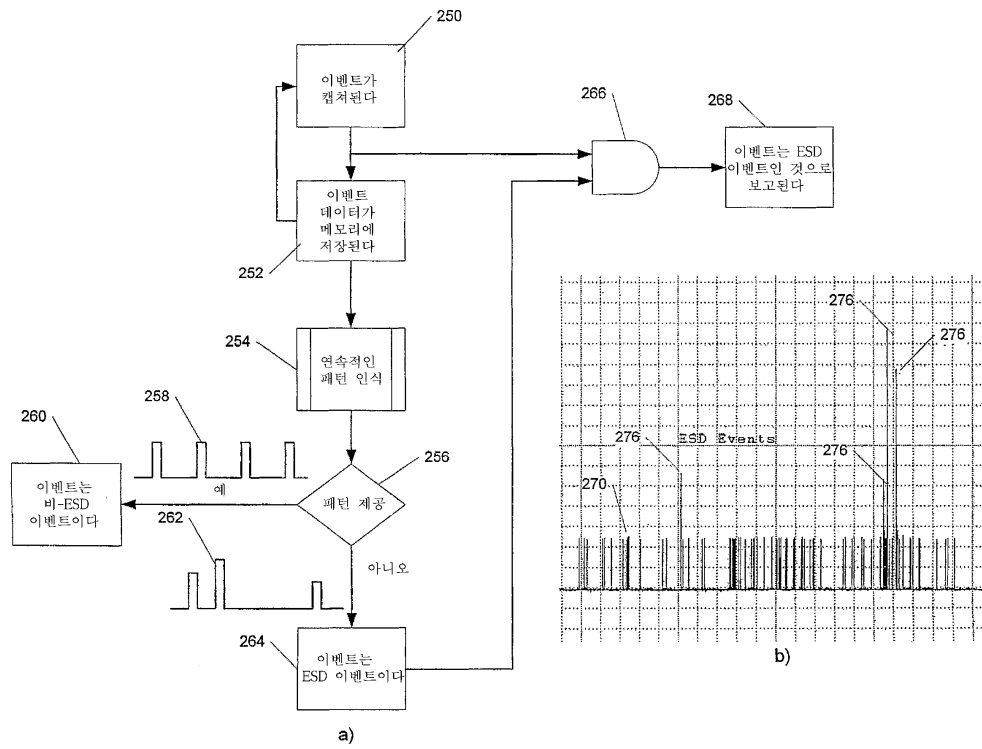
도면6



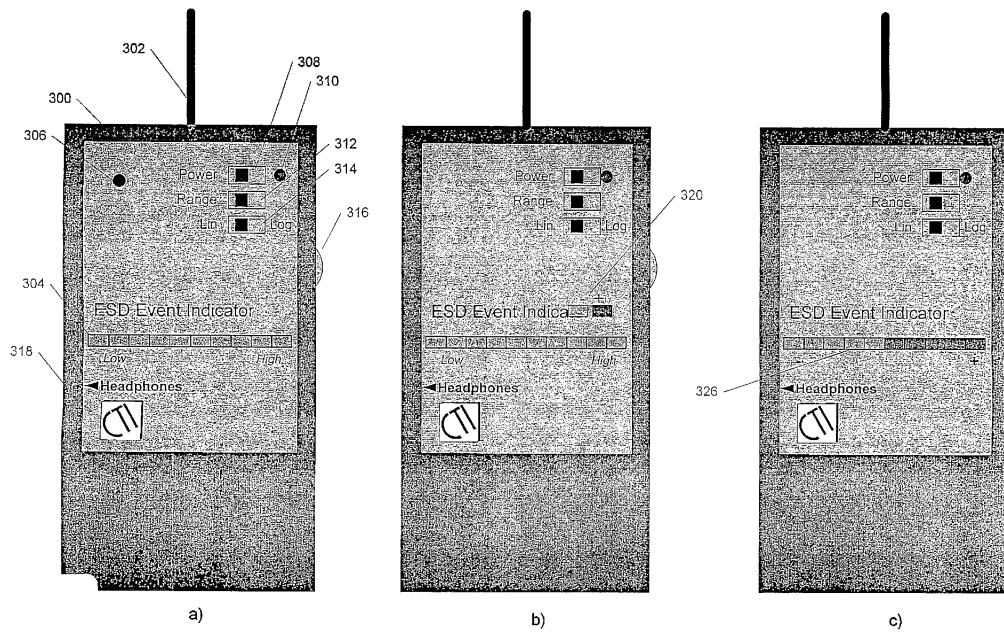
도면7



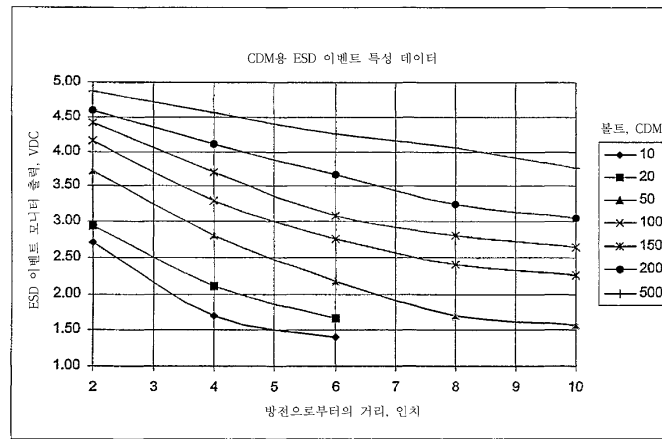
도면8



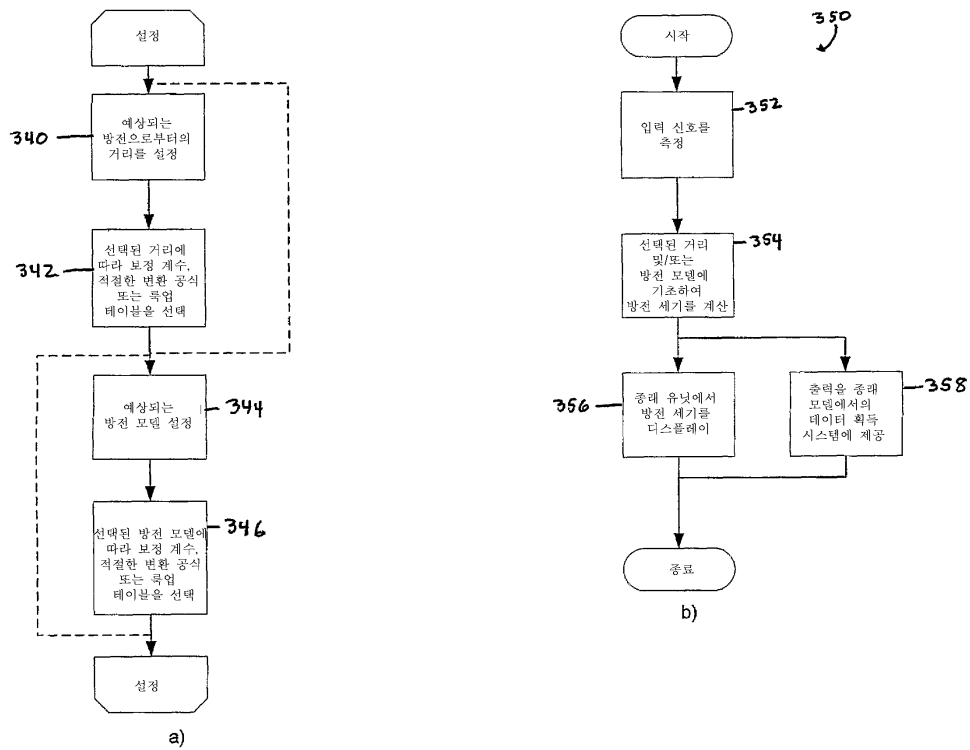
도면9



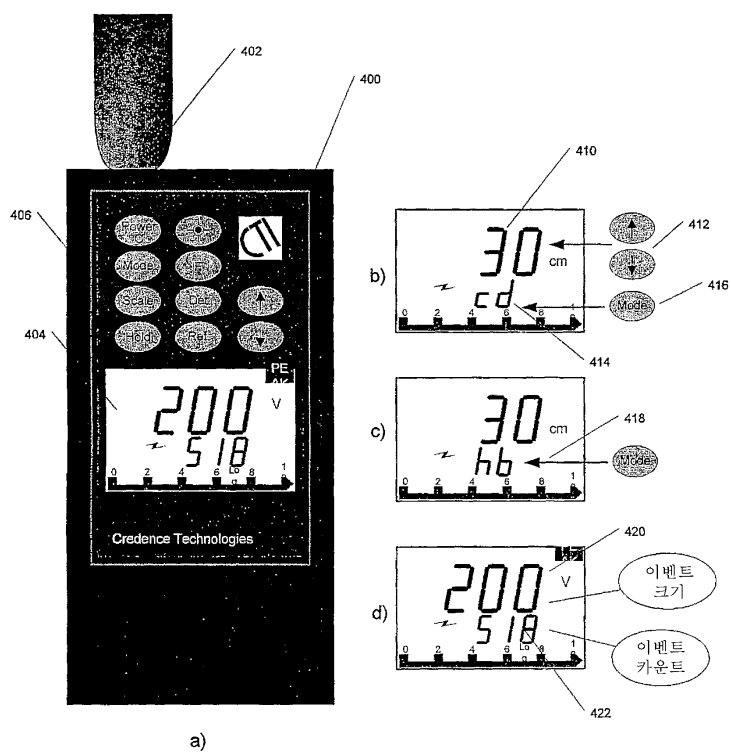
도면10



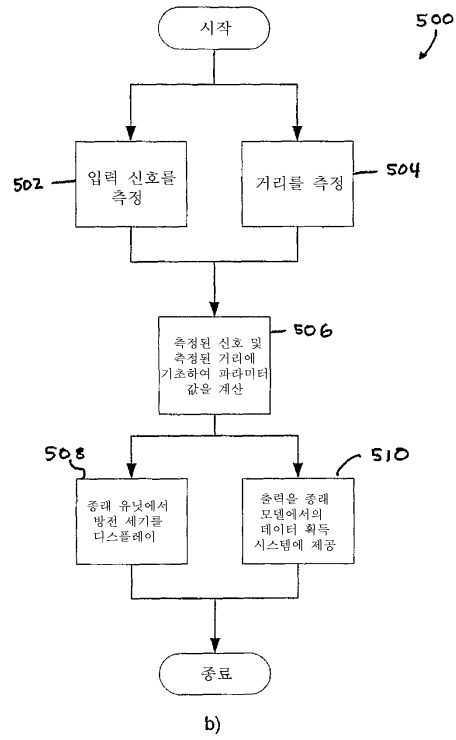
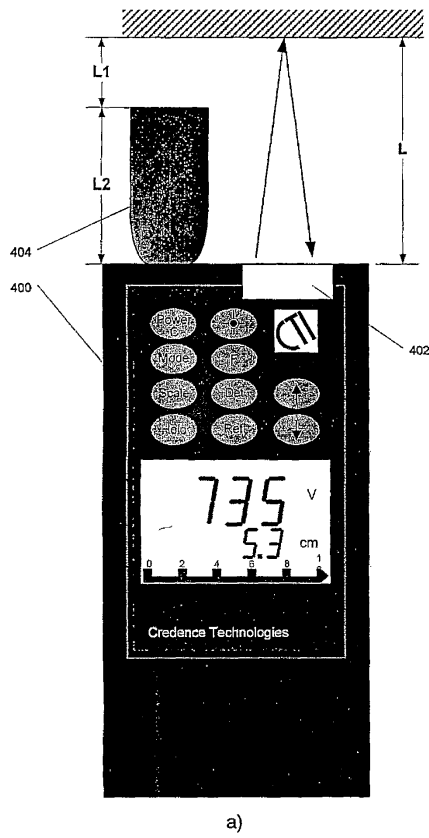
도면11



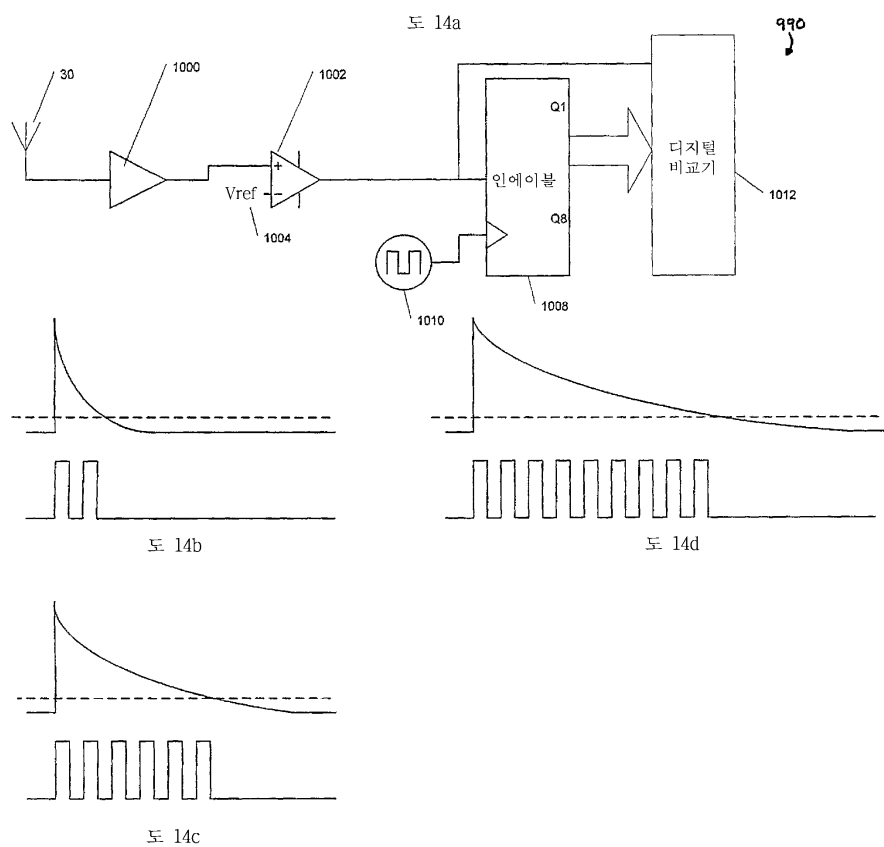
도면12



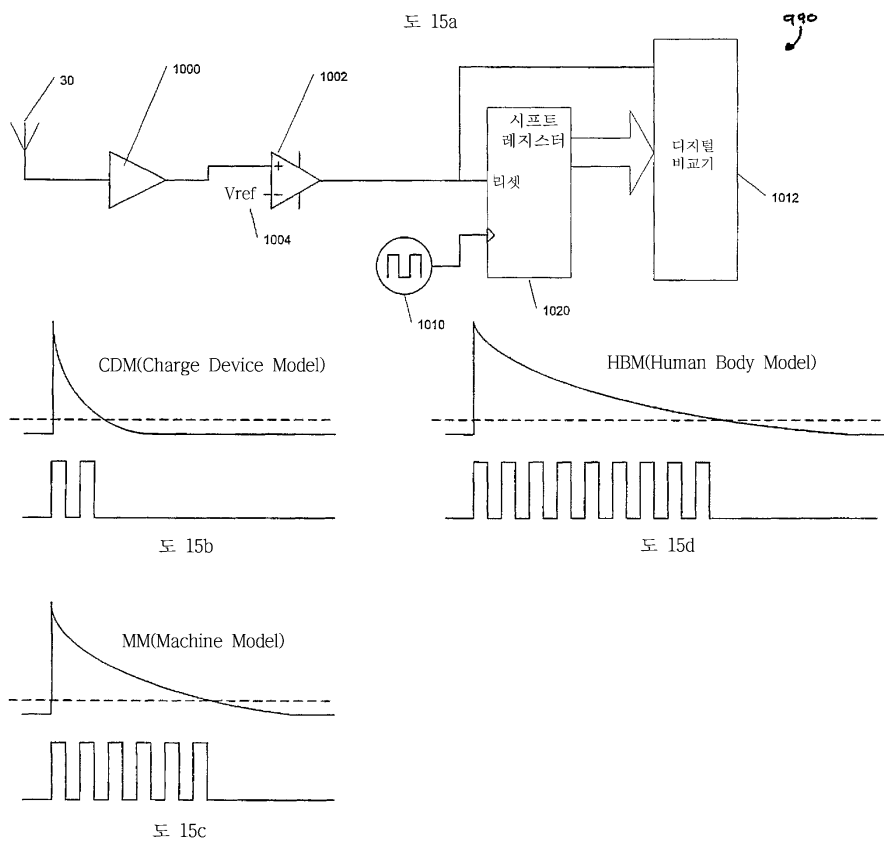
도면13



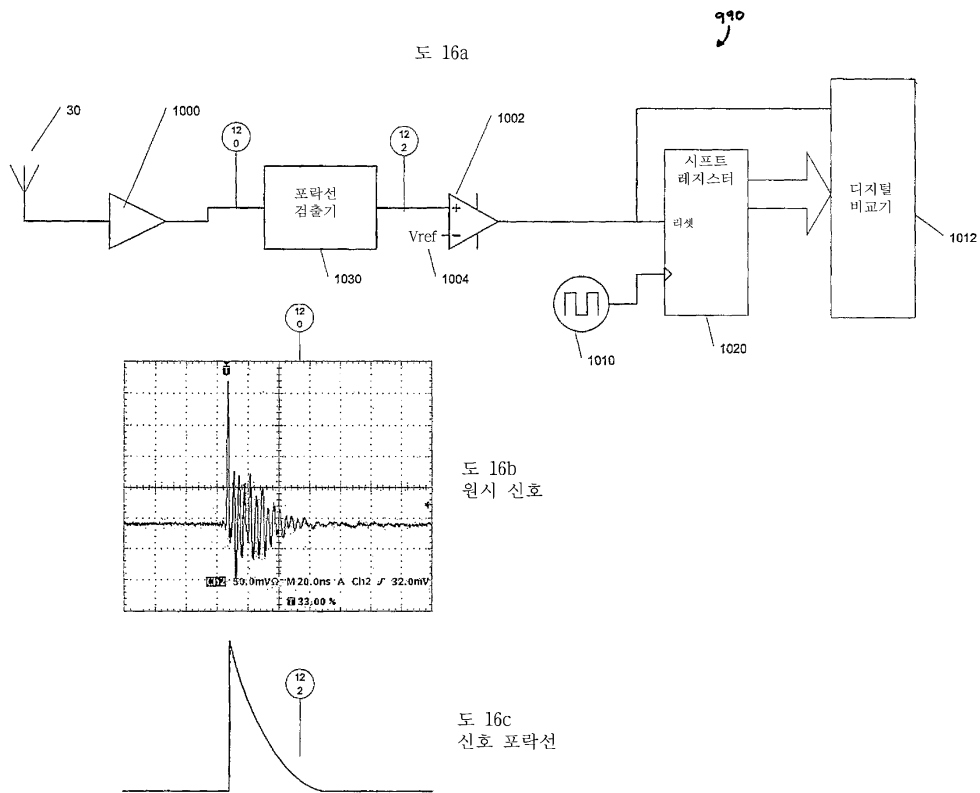
도면14



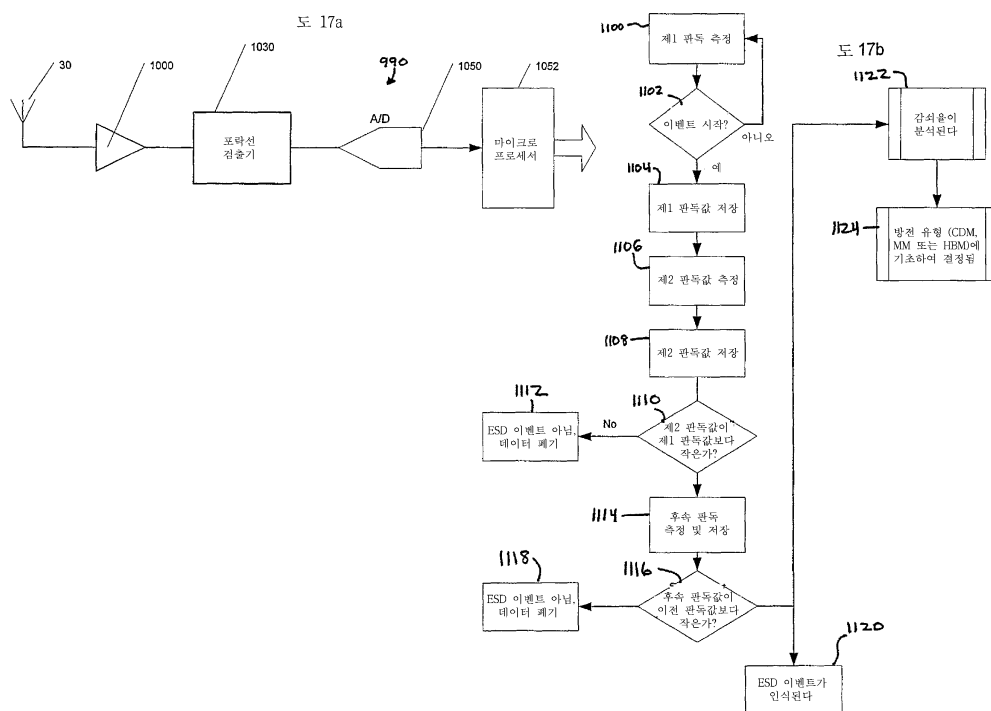
도면15



도면16



도면17



도면18

