

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2018年10月4日(04.10.2018)



(10) 国際公開番号

WO 2018/180939 A1

(51) 国際特許分類:

H01L 23/28 (2006.01) H05K 3/28 (2006.01)
H01L 23/00 (2006.01) H05K 9/00 (2006.01)
H05K 1/02 (2006.01)

〒5300001 大阪府大阪市北区梅田 1 - 1 2 - 1
7 梅田スクエアビル 9 F Osaka (JP).

(21) 国際出願番号: PCT/JP2018/011572

(22) 国際出願日: 2018年3月23日(23.03.2018)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願 2017-067489 2017年3月30日(30.03.2017) JP

(71) 出願人: 株式会社村田製作所
(MURATA MANUFACTURING CO., LTD.) [JP/
JP]; 〒6178555 京都府長岡京市東神足 1
丁目 1 0 番 1 号 Kyoto (JP).

(72) 発明者: 中嶋 礼滋(NAKAJIMA, Reiji).

(74) 代理人: 特許業務法人北斗特許事務所
(HOKUTO PATENT ATTORNEYS OFFICE);

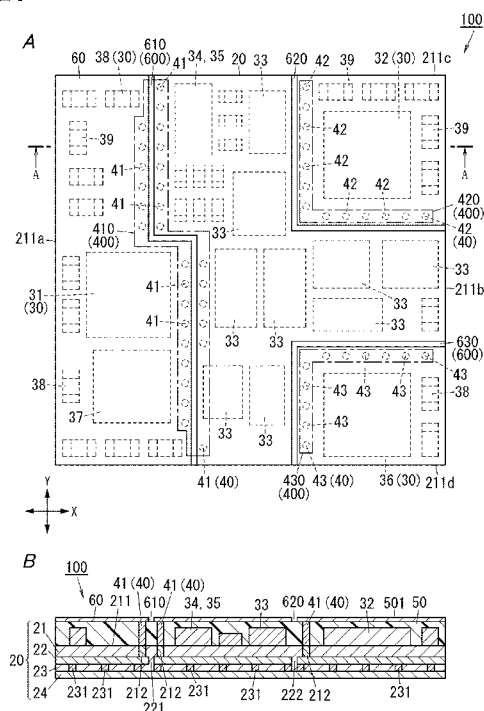
(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT,

(54) Title: CIRCUIT MODULE

(54) 発明の名称: 回路モジュール

[図2]



(57) Abstract: The present invention addresses the problem of providing a circuit module in which it is possible to reduce wraparound of noise due to a shield layer, and to improve isolation characteristics between electronic components, while suppressing emission of noise to the outside and infiltration of noise from the outside. A circuit module (100) comprises: electronic components (30); a plurality of conductor posts (40); a mold layer (50) for sealing the plurality of electronic components (30) and the plurality of conductor posts (40); and a shield layer (60) on the mold layer (50). The electronic components (30) include a first electronic component (31) and second electronic components (32, 36). The plurality of conductor posts (40) include a conductor post group (400) that crosses between the first electronic component (31) and the second electronic components (32, 36). For each conductor post (40) of the conductor post group (400), in plan view, the shield layer (60) has a slit (600) extending through between the conductor post (40) and the first electronic component (31), or between the conductor post (40) and the second electronic components (32, 36).

LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS,
SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM,
GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類：

- 一 国際調査報告（条約第21条(3)）

(57) 要約：本発明の課題は、外部へのノイズの放射及び外部からのノイズの侵入を抑制しながらも、シールド層によるノイズの回り込みを低減し、電子部品間のアイソレーション特性を向上できる回路モジュールを提供することである。回路モジュール（100）は、電子部品（30）と、複数の導体ポスト（40）と、複数の電子部品（30）及び複数の導体ポスト（40）を封止するモールド層（50）と、モールド層（50）上のシールド層（60）と、を備える。電子部品（30）は、第1電子部品（31）及び第2電子部品（32，36）を含む。複数の導体ポスト（40）は、第1電子部品（31）と第2電子部品（32，36）との間を横切る導体ポストの群（400）を含む。シールド層（60）は、導体ポストの群（400）の各導体ポスト（40）に関して、平面視において、導体ポスト（40）と第1電子部品（31）との間、又は、導体ポスト（40）と第2電子部品（32，36）との間を通して延伸するスリット（600）を有する。

明 細 書

発明の名称：回路モジュール

技術分野

[0001] 本発明は、回路モジュール (Circuit Module) に関し、特に、高周波回路用の回路モジュールに関する。

背景技術

[0002] 特許文献 1 (国際公開第 2 0 1 2 / 1 0 1 9 2 0 号) には、基板と、基板の主面上に実装されている電子部品と、基板の主面及び電子部品を覆う絶縁体層と、導電性材料からなるシールド層と、を備えた回路モジュールが記載されている。絶縁体層は、その主面に凹部が設けられている。シールド層は、絶縁体層の主面及び凹部の内周面を覆っている。

先行技術文献

特許文献

[0003] 特許文献 1：国際公開第 2 0 1 2 / 1 0 1 9 2 0 号

発明の概要

発明が解決しようとする課題

[0004] 特許文献 1 の回路モジュールでは、シールド層によって、回路モジュール外へのノイズの放射や、回路モジュール内へのノイズの侵入が抑制されている。しかしながら、シールド層は、絶縁体層の主面及び凹部の内周面を覆っていることから、一部の電子部品で発生したノイズが、シールド層を介して別の電子部品に回り込んでしまう可能性があった。

[0005] 本発明の課題は、外部へのノイズの放射及び外部からのノイズの侵入を抑制しながらも、シールド層によるノイズの回り込みを低減し、電子部品間のアイソレーション特性を向上できる回路モジュールを提供することである。

課題を解決するための手段

[0006] 本発明に係る一態様の回路モジュールは、回路基板と、複数の電子部品と、複数の導体ポストと、モールド層と、シールド層と、を備える。前記回路

基板は、実装面を有する電気絶縁層、及び、前記電気絶縁層における前記実装面と反対側にあるグラウンド層を有する。前記複数の電子部品は、前記実装面に実装され、ノイズの発生源となる第１電子部品及び前記第１電子部品で発生するノイズからの保護対象である第２電子部品を含む。前記複数の導体ポストは、前記実装面において前記第１電子部品と前記第２電子部品との間を横切るように並べられ前記グラウンド層に電氣的に接続される導体ポストの群を含む。前記モールド層は、電気絶縁性を有し、前記複数の電子部品及び前記複数の導体ポストを封止するように前記実装面に形成される。前記シールド層は、スリットを有する。前記シールド層は、前記モールド層における前記実装面とは反対側の表面に形成される。前記スリットは、前記導体ポストの群に含まれる各導体ポストに関して、平面視において、前記導体ポストと前記第１電子部品との間、又は、前記導体ポストと前記第２電子部品との間を通して延伸する。

発明の効果

[0007] 本発明に係る一態様の回路モジュールによれば、外部へのノイズの放射及び外部からのノイズの侵入を抑制しながらも、シールド層によるノイズの回り込みを低減し、電子部品間のアイソレーション特性を向上できる。

図面の簡単な説明

[0008] [図1]図１は、本発明に係る一実施形態の回路モジュールの概略回路図である。

[図2]図２Ａは、上記実施形態の回路モジュールの概略平面図である。図２Ｂは、図２ＡのＡ－Ａ線断面図である。

[図3]図３は、上記実施形態の回路モジュールの回路基板の概略平面図である。

[図4]図４は、上記実施形態の回路モジュールの一部を省略した概略平面図である。

[図5]図５は、上記実施形態の変形例１の回路モジュールの概略平面図である。

[図6]図 6 は、上記実施形態の変形例 2 の回路モジュールの概略平面図である。

[図7]図 7 は、上記実施形態の変形例 3 の回路モジュールの概略平面図である。

[図8]図 8 は、上記実施形態の変形例 4 の回路モジュールの概略平面図である。

[図9]図 9 は、上記実施形態の変形例 5 の回路モジュールの概略平面図である。

[図10]図 10 は、上記実施形態の変形例 6 の回路モジュールの概略平面図である。

[図11]図 11 は、上記実施形態の変形例 7 の回路モジュールの概略断面図である。

発明を実施するための形態

[0009] 1. 実施形態

1. 1 構成

図 1 は、本発明に係る一実施形態の回路モジュール 100 の概略回路図である。回路モジュール 100 は、高周波回路で利用される回路モジュールである。特に、本実施形態において、回路モジュール 100 は、無線通信用のフロントエンド回路（無線フロントエンド回路）で利用される各種機能部品を一体化した超小型集積モジュール（フロントエンドモジュール）である。このようなフロントエンド回路は、外部装置から受け取った無線信号（送信信号）をアンテナに伝送し、アンテナで受け取った無線信号（受信信号）を外部装置に伝送するための回路である。

[0010] 回路モジュール 100 は、図 1 に示すように、入力端子 101 と、出力端子 102 と、アンテナ端子 103 と、制御端子 104 と、を備える。入力端子 101 は、外部装置に接続され、外部装置から送信信号を受け取るための端子である。出力端子 102 は、外部装置に接続され、外部装置に受信信号を出力するための端子である。アンテナ端子 103 は、外部のアンテナに接

続される端子である。制御端子１０４は、外部装置から制御信号を受け取るための端子である。

[0011] 回路モジュール１００は、無線通信用のフロントエンド回路にて用いられる各種機能部品（電子部品）を備える。これらの電子部品は、図１に示すように、パワーアンプ３１と、ローノイズアンプ３２と、複数のデュプレクサ３３と、第１スイッチ回路３４と、第２スイッチ回路３５と、アンテナスイッチ回路３６と、制御回路３７と、を含む。

[0012] パワーアンプ３１は、外部装置からアンテナに送られる送信信号を増幅するための回路である。パワーアンプ３１は、例えば、複数の通信バンドで動作するように設計されたマルチバンドパワーアンプである。パワーアンプ３１は、入力端が入力端子１０１に電氣的に接続され、出力端が第１スイッチ回路３４に電氣的に接続されている。パワーアンプ３１は、入力端子１０１から受け取った送信信号を増幅し、増幅された送信信号を第１スイッチ回路３４に出力する。

[0013] ローノイズアンプ３２は、アンテナから外部装置に送られる受信信号を増幅するための回路である。ローノイズアンプ３２は、入力端が第２スイッチ回路３５に電氣的に接続され、出力端が出力端子１０２に電氣的に接続されている。ローノイズアンプ３２は、第２スイッチ回路３５から受け取った受信信号を増幅し、増幅された受信信号を出力端子１０２に出力する。

[0014] 複数のデュプレクサ３３は、各々、送信側フィルタと受信側フィルタとを備える。送信側フィルタは、送信周波数帯域の信号を通過させ、送信周波数帯域以外の信号を減衰させる。受信側フィルタは、受信周波数帯域の信号を通過させ、受信周波数帯域以外の信号を減衰させる。デュプレクサ３３は、送信周波数帯域の信号と受信周波数帯域の信号のフィルタリングを行う機能を有しており、フィルタ回路に相当する。本実施形態において、複数のデュプレクサ３３は、互いに異なる送信周波数帯域及び受信周波数帯域を有している。デュプレクサ３３では、送信側フィルタの入力端子が送信信号を受け取る送信端子として用いられ、受信側フィルタの出力端子が受信信号を出力

する受信端子として用いられる。また、デュプレクサ 33 では、送信側フィルタの出力端子と受信側フィルタの入力端子との接続点がアンテナとの接続用のアンテナ接続用端子として用いられる。

[0015] 第 1 スイッチ回路 34、第 2 スイッチ回路 35、及びアンテナスイッチ回路 36 は、各々、半導体スイッチ回路である。半導体スイッチ回路は、例えば、電界効果トランジスタ (FET: Field effect transistor)、MEMS (Micro Electro Mechanical Systems) スイッチ、又はバイポーラトランジスタなどで構成される。第 1 スイッチ回路 34 は、パワーアンプ 31 の出力端を、複数のデュプレクサ 33 の送信端子のいずれかに接続する回路を含む。パワーアンプ 31 に接続されるデュプレクサ 33 は、第 1 スイッチ回路 34 の接続を切り替えることにより、複数のデュプレクサ 33の中から選択される。第 2 スイッチ回路 35 は、ローノイズアンプ 32 の入力端を、複数のデュプレクサ 33 の受信端子のいずれかに接続する回路を含む。ローノイズアンプ 32 に接続されるデュプレクサ 33 は、第 2 スイッチ回路 35 の接続を切り替えることにより、複数のデュプレクサ 33の中から選択することができる。アンテナスイッチ回路 36 は、アンテナ端子 103 を、複数のデュプレクサ 33 のアンテナ接続用端子のいずれかに接続する回路を含む。つまり、アンテナスイッチ回路 36 は、複数のデュプレクサ 33 からアンテナ端子 103 に接続されるデュプレクサ 33 を選択するための回路である。なお、複数の通信バンドを共用して通信する場合には、複数のデュプレクサ 33 が同時に選択される場合がある。

[0016] 制御回路 37 は、制御端子 104 を介して外部装置から制御信号を受け取り、制御信号に基づいて第 1 スイッチ回路 34、第 2 スイッチ回路 35、及びアンテナスイッチ回路 36 のそれぞれを制御する。これによって、制御回路 37 は、パワーアンプ 31、ローノイズアンプ 32、及びアンテナ端子 103 を、複数のデュプレクサ 33 のうちの特定のデュプレクサ 33 に接続する。つまり、送信信号及び受信信号に適したデュプレクサ 33 が特定のデュプレクサ 33 として選択される。制御回路 37 は、例えば、集積回路である

。

[0017] 次に、図 2 A、図 2 B、図 3、及び図 4 を参照して、回路モジュール 1 0 0 の構造（物理構造）について説明する。なお、図 2 A、図 2 B、図 3、及び図 4 では、回路モジュール 1 0 0 の構造を分かりやすく示すために、回路モジュール 1 0 0 の構成要素を概略的に示している。また、図 2 A と図 4 はいずれも回路モジュール 1 0 0 の概略平面図であるが、図 4 では回路モジュール 1 0 0 の構造をより詳細に説明するために、一部の電子部品 3 0 の図示を省略している。なお、以下の説明で、「平面視において」という表現は、「回路モジュール 1 0 0 をその厚み方向から見た場合に」という意味と同義である。

[0018] 回路モジュール 1 0 0 は、図 2 A 及び図 2 B に示すように、回路基板 2 0 と、複数の電子部品 3 0 と、複数の導体ポスト 4 0 と、モールド層 5 0 と、シールド層 6 0 と、を備える。

[0019] 回路基板 2 0 は、図 2 A、図 2 B、及び図 3 に示すように、四角形状の多層基板（樹脂多層基板又はセラミック多層基板）である。回路基板 2 0 は、電気絶縁層（第 1 電気絶縁層）2 1 と、グラウンド層（第 1 グラウンド層）2 2 と、電気絶縁層（第 2 電気絶縁層）2 3 と、グラウンド層（第 2 グラウンド層）2 4 と、を備える。

[0020] 第 1 電気絶縁層 2 1 は、実装面（図 2 B の上面）2 1 1 を有する。実装面 2 1 1 は、ミクロレベルの凹凸はあるものの略平坦な面であり、複数の電子部品 3 0 が実装される。

[0021] 第 1 グラウンド層 2 2 は、第 1 電気絶縁層 2 1 における実装面 2 1 1 と反対側（図 2 B における下側）にある。第 1 グラウンド層 2 2 は、第 1 電気絶縁層 2 1 における実装面 2 1 1 とは反対側の面（図 2 B における回路モジュール 1 0 0 の下面）の全体を覆うように形成される。ただし、第 1 グラウンド層 2 2 は、図 3 に示すように、3 つの間隙（第 1 間隙、第 2 間隙、及び第 3 間隙）2 2 1、2 2 2、2 2 3 を有している。第 1 間隙 2 2 1 は、後述するスリット 6 1 0（図 2 A 参照）と対向するように形成されている。言い換

えれば、第1間隙221は、スリット610に沿って延びている。また、第2間隙222は、後述するスリット620（図2A参照）と対向するように形成されている。言い換えれば、第2間隙222は、スリット620に沿って延びている。第3間隙223は、後述するスリット630（図2A参照）と対向するように形成されている。言い換えれば、第3間隙223は、スリット630に沿って延びている。したがって、第1グラウンド層22において、各間隙221、222、223を横切るようなノイズの伝播が抑制される。

[0022] 第2電気絶縁層23は、第1グラウンド層22における第1電気絶縁層21とは反対側（図2Bにおける下側）にある。第2電気絶縁層23は、第1グラウンド層22における第1電気絶縁層21とは反対側の面（図2Bにおける回路モジュール100の下面）の全体を覆うように形成される。第1グラウンド層22は、上述したように3つの間隙221、222、223を有しているため、第1電気絶縁層21と第2電気絶縁層23とは各間隙221、222、223の内部では一体になっている。

[0023] 第2グラウンド層24は、第2電気絶縁層23における第1グラウンド層22とは反対側（図2Bにおける下側）にある。第2グラウンド層24は、第2電気絶縁層23における第1グラウンド層22とは反対側の面（図2Bにおける回路モジュール100の下面）の全体を覆うように形成される。第2グラウンド層24における第2電気絶縁層23とは反対側の面（図2Bにおける回路モジュール100の下面）が、回路基板20の底面となる。

[0024] 第1電気絶縁層21は、図2B及び図3に示すように、複数の導体ポスト40をそれぞれ第1グラウンド層22に電氣的に接続するための複数のビア（貫通導電体）212を有する。第2電気絶縁層23は、第1グラウンド層22と第2グラウンド層24とを電氣的に接続するための複数のビア（貫通導電体）231を有する。つまり、各導体ポスト40は、ビア212を介して第1グラウンド層22に電氣的に接続され、さらに複数のビア（貫通導電体）231によって、第2グラウンド層24に電氣的に接続されている。

[0025] 複数の電子部品30は、パワーアンプ31と、ローノイズアンプ32と、複数のデュプレクサ33と、第1スイッチ回路34と、第2スイッチ回路35と、アンテナスイッチ回路36と、制御回路37と、を含む。また、複数の電子部品30は、図2Aに示すように、複数のキャパシタ38と、複数のインダクタ39とを含んでいる。

[0026] ここで、パワーアンプ31は、ノイズの発生源となる電子部品（第1電子部品）である。パワーアンプ31で発生するノイズの周波数は、パワーアンプ31で増幅する送信信号の周波数帯域による。例えば、ノイズの周波数は、数百MHz～数GHz程度になる。一方、ローノイズアンプ32及びアンテナスイッチ回路36は、パワーアンプ31（第1電子部品）で発生するノイズからの保護対象である電子部品（第2電子部品）である。図2Aに示すように、パワーアンプ31は、実装面211の第1方向Xの第1端（図2Aの左端）211a側に実装されている。ローノイズアンプ32及びアンテナスイッチ回路36は、実装面211の第1方向Xの第2端（図2Aの右端）211b側に実装されている。また、ローノイズアンプ32及びアンテナスイッチ回路36は、実装面211の第1方向Xに直交する第2方向Yの第1端（図2Aの上端）211c側及び第2端（図2Aの下端）211d側にそれぞれ実装されている。また、第1スイッチ回路34及び第2スイッチ回路35は、実装面211の第1方向Xの中央近傍における第2方向Yの第1端211c側に実装されている。また、制御回路37は、実装面211において、パワーアンプ31と実装面211の第2方向Yの第2端211dとの間に実装されている。複数のキャパシタ38及び複数のインダクタ39は、実装面211に適宜実装されている。

[0027] 複数の導体ポスト40は、ノイズの発生源となる第1電子部品と第1電子部品で発生するノイズからの保護対象である第2電子部品との間を電磁的に遮蔽するために設けられる。複数の導体ポスト40を設けることで、電子部品間（第1電子部品と第2電子部品との間）のアイソレーション特性の向上を図ることができる。複数の導体ポスト40は、図2A及び図4に示すよう

に、導体ポスト40の3つの群400（第1の群410、第2の群420、及び第3の群430）を含む。以下、必要に応じて、第1の群410に含まれる導体ポスト40を、導体ポスト41という。同様に、第2の群420に含まれる導体ポスト40を、導体ポスト42といい、第3の群430に含まれる導体ポスト40を、導体ポスト43という。各導体ポスト40は、導電性を有する材料により形成されている。導電性を有する材料は、例えば、アルミ、銅、鉄などの金属、又は、導電性材料を混ぜたエラストマなどの樹脂である。また、各導体ポスト40の形状は、例えば、円柱状である。複数の導体ポスト40は、いずれも、ビア212により第1グラウンド層22に電氣的に接続されている。また、導体ポスト40の群400における導体ポスト40間の間隔を、第1電子部品であるパワーアンプ31で発生するノイズの波長の $1/16$ 以下としてもよい。このようにすれば、ノイズが導体ポスト40間の隙間を通り抜ける可能性をより効果的に低減することができる。このような導体ポスト40は、実装面211において電子部品30が実装されていない空き領域を利用して配置することができる。つまり、電子部品30の配置を変更することなく、導体ポスト40を配置することができる。なお、導体ポスト40の間隔の下限値は特に限定されず、所望されるノイズの低減水準に応じて、適宜設定すればよい。

[0028] 第1の群410は、図2Aに示すように、実装面211においてパワーアンプ31とローノイズアンプ32及びアンテナスイッチ回路36との間を横切るように並べられる複数の導体ポスト41の群である。複数の導体ポスト41は、第1電子部品（パワーアンプ31）で発生するノイズから第2電子部品（本実施形態においては、ローノイズアンプ32及びアンテナスイッチ回路36）を保護するために設けられる。より詳細には、図4に示すように、複数の導体ポスト41は、実装面211を第2方向Yにおいて横切るように並べられる。これによって、複数の導体ポスト41は、パワーアンプ31が存在する実装面211の領域とローノイズアンプ32及びアンテナスイッチ回路36が存在する実装面211の領域とを電磁的に遮蔽することができる。

る。

[0029] 複数の導体ポスト41は、図4に示すように、複数の導体ポスト411a, 411b, 411c, 411d, 411e, 411f, 411g, 411h, 411iと、複数の導体ポスト412a, 412b, 412c, 412d, 412e, 412fとを含む。また、複数の導体ポスト41は、複数の導体ポスト413a, 413b, 413c, 413d, 413e, 413fと、複数の導体ポスト414a, 414b, 414c, 414d, 414e, 414f, 414g, 414hと、を含む。

[0030] 複数の導体ポスト411a～411iは、実装面211の第1方向Xにおけるローノイズアンプ32及びアンテナスイッチ回路36とパワーアンプ31との間に、第2方向Yの第1端211cから第2端211dに向かって第2方向Yに沿って一列に並ぶ。複数の導体ポスト411a～411dは、第1方向Xにおいて、パワーアンプ31と対向している。つまり、複数の導体ポスト411a～411dは、パワーアンプ31に隣接して配置されてもよい。換言すれば、導体ポスト411a～411dとパワーアンプ31との間には、パワーアンプ31とは別の電子部品30が存在していない。複数の導体ポスト412a～412fは、第1方向Xにおけるローノイズアンプ32及びアンテナスイッチ回路36と複数の導体ポスト411a～411iの群との間に、第1端211cから第2端211dに向かって第2方向Yに沿って一列に並ぶ。導体ポスト412a～412eは、第1方向Xにおいて、導体ポスト411a～411eと対向している。なお、導体ポスト412e, 412fの間隔が、導体ポスト412a～412eの間隔より大きいのは、デュプレクサ33を避けたためである（図2A参照）。複数の導体ポスト413a～413fは、実装面211の第2方向Yの第1端211cとパワーアンプ31との間に、第2方向Yに沿って一列に並ぶ。同様に、複数の導体ポスト414a～414hは、実装面211の第2方向Yの第1端211cとパワーアンプ31との間に、第2方向Yに沿って一列に並ぶ。ただし、複数の導体ポスト414a～414hは、複数の導体ポスト413a～413

f よりもローノイズアンプ 3 2 に近い。導体ポスト 4 1 3 a ~ 4 1 3 f 及び導体ポスト 4 1 4 a ~ 4 1 4 h は、パワーアンプ 3 1 の中心とローノイズアンプ 3 2 の中心とを結ぶ方向において、パワーアンプ 3 1 とローノイズアンプ 3 2 との間に位置している。導体ポスト 4 1 3 a ~ 4 1 3 f は、第 1 方向 X において、導体ポスト 4 1 4 c ~ 4 1 4 h とそれぞれ対向している。

[0031] 第 2 の群 4 2 0 は、図 2 A に示すように、実装面 2 1 1 においてパワーアンプ 3 1 とローノイズアンプ 3 2 との間を横切るように並べられる複数の導体ポスト 4 2 の群である。複数の導体ポスト 4 2 は、第 1 電子部品（パワーアンプ 3 1）で発生するノイズから第 2 電子部品（ローノイズアンプ 3 2）を保護するために設けられる。特に、第 2 の群 4 2 0 に含まれる複数の導体ポスト 4 2 の群は、実装面 2 1 1 において第 1 の群 4 1 0 とローノイズアンプ 3 2 との間に配置される。より詳細には、図 4 に示すように、複数の導体ポスト 4 2 は、ローノイズアンプ 3 2 を部分的に囲うように L 字形に配置されている。第 2 の群 4 2 0 は、複数（図 4 では 6 個）の導体ポスト 4 2 1 と、複数（図 4 では 7 個）の導体ポスト 4 2 2 と、を含む。複数の導体ポスト 4 2 1 は、実装面 2 1 1 の第 2 方向 Y におけるパワーアンプ 3 1 とローノイズアンプ 3 2 との間に、第 1 方向 X に沿って一列に並ぶ。複数の導体ポスト 4 2 1 の一部は、第 2 方向 Y において、ローノイズアンプ 3 2 と対向している。複数の導体ポスト 4 2 2 は、実装面 2 1 1 の第 1 方向 X におけるパワーアンプ 3 1 とローノイズアンプ 3 2 との間に、第 2 方向 Y に沿って一列に並ぶ。複数の導体ポスト 4 2 2 の一部は、第 1 方向 X において、ローノイズアンプ 3 2 と対向している。各導体ポスト 4 2 は、ローノイズアンプ 3 2 に隣接して配置されている。換言すれば、導体ポスト 4 2 とローノイズアンプ 3 2 との間には、ローノイズアンプ 3 2 とは別の電子部品 3 0 が存在していない。なお、図 2 A 及び図 4 では、導体ポスト 4 2 の数は 13 であるが、特に限定されない。

[0032] 第 3 の群 4 3 0 は、図 2 A に示すように、実装面 2 1 1 においてパワーアンプ 3 1 とアンテナスイッチ回路 3 6 との間を横切るように並べられる複数

の導体ポスト43の群である。複数の導体ポスト43は、第1電子部品（パワーアンプ31）で発生するノイズから第2電子部品（アンテナスイッチ回路36）を保護するために設けられる。特に、第3の群430に含まれる複数の導体ポスト43の群は、実装面211において第1の群410とアンテナスイッチ回路36との間に配置される。より詳細には、図4に示すように、複数の導体ポスト43は、アンテナスイッチ回路36を部分的に囲うようにL字形に配置されている。第3の群430は、複数（図4では6個）の導体ポスト431と、複数（図4では5個）の導体ポスト432と、を含む。複数の導体ポスト431は、実装面211の第1方向Xにおけるパワーアンプ31とアンテナスイッチ回路36との間に、第2方向Yに沿って一列に並ぶ。複数の導体ポスト431の一部は、第1方向Xにおいて、アンテナスイッチ回路36と対向している。複数の導体ポスト432は、実装面211の第2方向Yにおけるパワーアンプ31とアンテナスイッチ回路36との間に、第1方向Xに沿って一列に並ぶ。複数の導体ポスト432の一部は、第2方向Yにおいて、アンテナスイッチ回路36と対向している。各導体ポスト43は、アンテナスイッチ回路36に隣接して配置されている。換言すれば、導体ポスト43とアンテナスイッチ回路36との間には、アンテナスイッチ回路36とは別の電子部品30が存在していない。なお、図2A及び図4では、導体ポスト43の数は11であるが、特に限定されない。

[0033] 複数の導体ポスト40は、上述したように、導体ポスト41の群（第1の群）410と、導体ポスト42の群（第2の群）420と、導体ポスト43の群（第3の群）430との3つの群を含む。ここで、第1の群410は、図4に示すように、第2の群420及び第3の群430よりも第1電子部品（パワーアンプ31）に近い。複数の導体ポスト40が複数の群を含む場合、第1電子部品に最も近い導体ポスト40を含む導体ポストの群を、主導体ポストの群（または第1導体ポストの群）といい、主導体ポストの群以外の導体ポスト40の群を副導体ポストの群という。つまり、副導体ポストの群（または第2導体ポストの群）は、実装面211において主導体ポストの群

と第2電子部品との間に配置されグラウンド層に電氣的に接続される導体ポストの群として定義される。

[0034] モールド層50は、図2Bに示すように、実装面211に形成される。モールド層50は、電気絶縁性であり、複数の電子部品30及び複数の導体ポスト40を封止する。モールド層50は、実装面211の全体を覆うように形成されている。モールド層50は、例えば、電気絶縁性の樹脂（例えば、エポキシ樹脂）により形成される。また、モールド層50は、実装面211とは反対側の表面（図2Bの上面）501が平坦であるように形成される。また、モールド層50は、複数の導体ポスト40の先端が表面501に露出するように形成される。

[0035] シールド層60は、回路モジュール100の内部から外部へのノイズの放射、及び、回路モジュール100の外部から内部へのノイズの侵入を抑制するために設けられる。シールド層60は、図2Bに示すように、モールド層50における実装面211とは反対側の表面501に形成される。シールド層60は、モールド層50の表面501の全体を覆う。特に、シールド層60は、複数の導体ポスト40の先端に接触するように表面501に形成される。そのため、シールド層60は、複数の導体ポスト40、複数のビア212、及び第1グラウンド層22を介して、第2グラウンド層24に電氣的に接続される。このように、複数の導体ポスト40によりシールド層60がグラウンド層22に電氣的に接続されるから、シールド層60の接地用の配線を新たに設ける必要がない。

[0036] また、シールド層60は、図2A及び図4に示すように、3つのスリット600（スリット610、スリット620、及びスリット630）を有する。各スリット600は、導体ポスト40の群400に含まれる各導体ポスト40に関して、平面視において、導体ポスト40と第1電子部品との間、又は、導体ポスト40と第2電子部品との間を通して延伸する。ここで、導体ポスト40と第1電子部品との間とは、第1電子部品と第2電子部品とを結ぶ直線に直交し当該導体ポスト40を通る中心線と、当該直線に直交し第1

電子部品を通る中心線との間を意味する。また、導体ポスト40と第2電子部品との間とは、第1電子部品と第2電子部品とを結ぶ直線に直交し当該導体ポスト40を通る中心線と、当該直線に直交し第2電子部品を通る中心線との間を意味する。

[0037] シールド層60は、導電性を有する材料により形成される。導電性を有する材料は、例えば、アルミ、銅、鉄などの金属、又は、導電性材料を混ぜたエラストマなどの樹脂である。また、シールド層60は、スパッタリングなどの周知の薄膜形成技術により形成できる。また、スリット600は、ダイサー又はレーザなどを利用して、シールド層60を一部除去することで形成される。つまり、スリット600は、シールド層60を加工するだけで形成でき、モールド層50を加工する必要がない。したがって、製造コストの低減が図れる。

[0038] スリット610は、第1の群410に沿って形成される。つまり、スリット610は、第1の群410に対応する。スリット610は、パワーアンプ31とローノイズアンプ32及びアンテナスイッチ回路36との間を横切る。より詳細には、図4に示すように、スリット610は、シールド層60を第2方向Yに横切るZ字形である。スリット610は、第1部位611と、第2部位612と、第3部位613と、を有する。第1部位611は、実装面211の第2方向Yに沿って延伸する直線状であり、導体ポスト411a～411iの組と、導体ポスト412a～412fの組との間を通る。つまり、第1部位611は、第1の群410の導体ポスト41（411a～411i）に関して、平面視において、導体ポスト41とアンテナスイッチ回路36との間（つまり、導体ポスト41に対してアンテナスイッチ回路36側）を通る。また、第1部位611は、第1の群410の導体ポスト41（412a～412f）に関して、平面視において、導体ポスト41とパワーアンプ31との間（つまり、導体ポスト41に対してパワーアンプ31側）を通る。第2部位612は、実装面211の第2方向Yに沿って延伸する直線状であり、導体ポスト413a～413fの組と、導体ポスト414a～4

14 hの組との間を通る。つまり、第2部位612は、第1の群410の導体ポスト41（413 a～413 f）に関して、平面視において、導体ポスト41とローノイズアンプ32との間（つまり、導体ポスト41に対してローノイズアンプ32側）を通る。また、第2部位612は、第1の群410の導体ポスト41（414 a～414 h）に関して、平面視において、導体ポスト41とパワーアンプ31との間（つまり、導体ポスト41に対してパワーアンプ31側）を通る。第3部位613は、第1部位611と第2部位612とを連結する。このように、スリット610は、導体ポストの群410に沿って、第1電子部品（パワーアンプ31）と第2電子部品（ローノイズアンプ32及びアンテナスイッチ回路36）との間を横切る。また、スリット610は、両端が開放されている。つまり、シールド層60は、モールド層50の表面501を覆う部位がスリット610によって分断されている。

[0039] スリット620は、第2の群420に沿って形成される。つまり、スリット620は、第2の群420に対応する。スリット620は、パワーアンプ31とローノイズアンプ32との間を横切る。より詳細には、図4に示すように、スリット620は、ローノイズアンプ32を部分的に囲うL字形である。スリット620は、第1部位621と、第2部位622とを有する。第1部位621は、実装面211の第1方向Xに沿って延伸する直線状であり、第2の群420の導体ポスト421に関して、平面視において、導体ポスト421と第1電子部品（パワーアンプ31）との間（つまり、導体ポスト421に対して第1電子部品側）を通る。第2部位622は、実装面211の第2方向Yに沿って延伸する直線状であり、第2の群420の導体ポスト422に関して、平面視において、導体ポスト422と第1電子部品（パワーアンプ31）との間（つまり、導体ポスト422に対して第1電子部品側）を通る。このように、スリット620は、導体ポストの群420に沿って、第1電子部品（パワーアンプ31）と第2電子部品（ローノイズアンプ32）との間を横切る。また、スリット620は、両端が開放されている。つ

まり、シールド層60は、モールド層50の表面501を覆う部位がスリット620によって分断されている。

[0040] スリット630は、第3の群430に沿って形成される。つまり、スリット630は、第3の群430に対応する。スリット630は、パワーアンプ31とアンテナスイッチ回路36との間を横切る。より詳細には、図4に示すように、スリット630は、アンテナスイッチ回路36を部分的に囲うL字形である。スリット630は、第1部位631と、第2部位632とを有する。第1部位631は、実装面211の第2方向Yに沿って延伸する直線状であり、第3の群430の導体ポスト431に関して、平面視において、導体ポスト431と第1電子部品（パワーアンプ31）との間（つまり、導体ポスト431に対して第1電子部品側）を通る。第2部位632は、実装面211の第1方向Xに沿って延伸する直線状であり、第3の群430の導体ポスト432に関して、平面視において、導体ポスト432と第1電子部品（パワーアンプ31）との間（つまり、導体ポスト432に対して第1電子部品側）を通る。このように、スリット630は、導体ポストの群430に沿って、第1電子部品（パワーアンプ31）と第2電子部品（アンテナスイッチ回路36）との間を横切る。また、スリット630は、両端が開放されている。つまり、シールド層60は、モールド層50の表面501を覆う部位がスリット630によって分断されている。

[0041] このようにシールド層60は、スリット610と、スリット620と、スリット630との3つのスリット600を含む。ここで、第1導体ポストの群となる第1の群410に対応するスリット610を、第1スリット（または主スリット）といい、第2導体ポストの群となる第2の群420及び第3の群430にそれぞれ対応するスリット620及びスリット630を、第2スリット（または副スリット）という。つまり、第2スリットは、第2導体ポストの群に含まれる各第2導体ポストに関して、平面視において、第2導体ポストと第1導体ポストの群との間、又は、第2導体ポストと第2電子部品との間を通るスリットとして定義される。

[0042] 1. 2 まとめ

本実施形態の回路モジュール100では、シールド層60は、パワーアンプ31とローノイズアンプ32及びアンテナスイッチ回路36との間を横切るスリット610を有している。つまり、シールド層60においてパワーアンプ31を覆う部位とローノイズアンプ32及びアンテナスイッチ回路36を覆う部位との間にスリット610が存在している。そのため、パワーアンプ31で発生したノイズが、シールド層60を介して、ローノイズアンプ32及びアンテナスイッチ回路36に回り込むことが抑制される。特に、本実施形態では、スリット610は、両端が開放されているから、シールド層60においてパワーアンプ31を覆う部位がローノイズアンプ32及びアンテナスイッチ回路36を覆う部位から分離されている。これによって、パワーアンプ31で発生したノイズが、シールド層60を介して、ローノイズアンプ32及びアンテナスイッチ回路36に回り込むことがさらに抑制される。また、シールド層60にスリット610が形成されていると、スリット610を介して、パワーアンプ31で発生したノイズが回路モジュール100の外部へ放射される可能性がある。しかしながら、スリット610は、第1の群420に含まれる各導体ポスト41（411a～411i, 413a～413f）に関して、平面視において、導体ポスト41と第2電子部品（ローノイズアンプ32及びアンテナスイッチ回路36）との間を通る。言い換えれば、スリット610は、第1の群420に含まれる各導体ポスト41（411a～411i, 413a～413f）に関して、平面視において、導体ポスト41におけるパワーアンプ31とは反対側を通る。

[0043] そのため、第1の群410によって、ノイズが第1グラウンド層22へ流される。つまり、導体ポスト41の群410が、外部へのノイズの放射を抑制する。したがって、パワーアンプ31から外部へのノイズの放射を抑制できる。特に、スリット610は、導体ポストの群410に沿って、パワーアンプ31とローノイズアンプ32及びアンテナスイッチ回路36との間を横切る。つまり、スリット610は、パワーアンプ31とローノイズアンプ3

2 及びアンテナスイッチ回路 3 6 よりも導体ポストの群 4 1 0 に近い。このように、スリット 6 1 0 が導体ポストの群 4 1 0 に近いほど、外部へのノイズの放射及び外部からのノイズの侵入を抑制する効果が高くなる。

[0044] 第 1 グラウンド層 2 2 の第 1 間隙 2 2 1 は、スリット 6 1 0 に沿って延びている。したがって、第 1 間隙 2 2 1 は、スリット 6 1 0 と同様に、導体ポストの群 4 1 0 に沿って、第 1 電子部品（パワーアンプ 3 1）と第 2 電子部品（ローノイズアンプ 3 2 及びアンテナスイッチ回路 3 6）との間を横切る。つまり、第 1 グラウンド層 2 2 においてパワーアンプ 3 1 に対応する部位とローノイズアンプ 3 2 及びアンテナスイッチ回路 3 6 に対応する部位との間に第 1 間隙 2 2 1 が存在している。そのため、パワーアンプ 3 1 で発生したノイズが、第 1 グラウンド層 2 2 を介して、ローノイズアンプ 3 2 及びアンテナスイッチ回路 3 6 に回り込むことが抑制される。

[0045] また、シールド層 6 0 は、パワーアンプ 3 1 とローノイズアンプ 3 2 との間を横切るスリット 6 2 0 を有している。つまり、シールド層 6 0 においてパワーアンプ 3 1 を覆う部位とローノイズアンプ 3 2 を覆う部位との間にスリット 6 2 0 が存在している。そのため、パワーアンプ 3 1 で発生したノイズが、シールド層 6 0 を介して、ローノイズアンプ 3 2 に回り込むことが抑制される。特に、本実施形態では、スリット 6 2 0 は、両端が開放されているから、シールド層 6 0 においてパワーアンプ 3 1 を覆う部位がローノイズアンプ 3 2 を覆う部位から分離されている。これによって、パワーアンプ 3 1 で発生したノイズが、シールド層 6 0 を介して、ローノイズアンプ 3 2 に回り込むことがさらに抑制される。シールド層 6 0 にスリット 6 2 0 が形成されていると、スリット 6 2 0 を介して、ノイズが回路モジュール 1 0 0 の内部に侵入してローノイズアンプ 3 2 に到達する可能性がある。しかしながら、スリット 6 2 0 は、第 2 の群 4 2 0 に含まれる各導体ポスト 4 2 に関して、平面視において、導体ポスト 4 2 とパワーアンプ 3 1 との間（つまり、導体ポスト 4 2 におけるローノイズアンプ 3 2 とは反対側）を通る。

[0046] そのため、スリット 6 2 0 を通過して回路モジュール 1 0 0 に侵入したノ

イズは、第2の群420の導体ポスト42により第1グラウンド層22へ流される。つまり、導体ポスト42の群420が、外部からのノイズの侵入を抑制する。したがって、ローノイズアンプ32をノイズから保護できる。特に、スリット620は、導体ポストの群420に沿って、パワーアンプ31とローノイズアンプ32との間を横切る。つまり、スリット620は、パワーアンプ31とローノイズアンプ32よりも導体ポストの群420に近い。このように、スリット620が導体ポストの群420に近いほど、外部へのノイズの放射及び外部からのノイズの侵入を抑制する効果が高くなる。

[0047] 第1グラウンド層22の第2間隙222は、スリット620に沿って延びている。したがって、第2間隙222は、スリット620と同様に、導体ポストの群420に沿って、第1電子部品（パワーアンプ31）と第2電子部品（ローノイズアンプ32）との間を横切る。つまり、第1グラウンド層22においてパワーアンプ31に対応する部位とローノイズアンプ32に対応する部位との間に第2間隙222が存在している。そのため、パワーアンプ31で発生したノイズが、第1グラウンド層22を介して、ローノイズアンプ32に回り込むことが抑制される。

[0048] また、シールド層60は、パワーアンプ31とアンテナスイッチ回路36との間を横切るスリット630を有している。つまり、シールド層60においてパワーアンプ31を覆う部位とアンテナスイッチ回路36を覆う部位との間にスリット630が存在している。そのため、パワーアンプ31で発生したノイズが、シールド層60を介して、アンテナスイッチ回路36に回り込むことが抑制される。特に、本実施形態では、スリット630は、両端が開放されているから、シールド層60においてパワーアンプ31を覆う部位がアンテナスイッチ回路36を覆う部位から分離されている。これによって、パワーアンプ31で発生したノイズが、シールド層60を介して、アンテナスイッチ回路36に回り込むことがさらに抑制される。シールド層60にスリット630が形成されていると、スリット630を介して、ノイズが回路モジュール100の内部に侵入してアンテナスイッチ回路36に到達する

可能性がある。しかしながら、スリット630は、第3の群430に含まれる各導体ポスト43に関して、平面視において、導体ポスト43とパワーアンプ31との間（つまり、導体ポスト43におけるアンテナスイッチ回路36とは反対側）を通る。

[0049] そのため、スリット630を通過して回路モジュール100に侵入したノイズは、第3の群430の導体ポスト43により第1グラウンド層22へ流される。つまり、導体ポスト43の群430が、外部からのノイズの侵入を抑制する。したがって、アンテナスイッチ回路36をノイズから保護できる。特に、スリット630は、導体ポストの群430に沿って、パワーアンプ31とアンテナスイッチ回路36との間を横切る。つまり、スリット630は、パワーアンプ31とアンテナスイッチ回路36よりも導体ポストの群430に近い。このように、スリット630が導体ポストの群430に近いほど、外部へのノイズの放射及び外部からのノイズの侵入を抑制する効果が高くなる。

[0050] 第1グラウンド層22の第3間隙223は、スリット630に沿って延びている。したがって、第3間隙223は、スリット630と同様に、導体ポストの群430に沿って、第1電子部品（パワーアンプ31）と第2電子部品（アンテナスイッチ回路36）との間を横切る。つまり、第1グラウンド層22においてパワーアンプ31に対応する部位とアンテナスイッチ回路36に対応する部位との間に第3間隙223が存在している。そのため、パワーアンプ31で発生したノイズが、第1グラウンド層22を介して、アンテナスイッチ回路36に回り込むことが抑制される。

[0051] さらに、回路モジュール100では、複数の導体ポスト40は、主導体ポストの群となる第1の群410に加えて、副導体ポストの群となる、第2の群420及び第3の群430を含む。そのため、複数の導体ポスト40が主導体ポストの群だけを含む場合に比べれば、第1電子部品と第2電子部品との間のアイソレーション特性のさらなる向上が図れる。また、回路モジュール100では、シールド層60は、第1スリットとなるスリット610に加

えて、第2スリットとなる、スリット620及びスリット630を含む。そのため、シールド層60が第1スリットだけを含む場合に比べれば、シールド層60によるノイズの回り込みのさらなる抑制が図れる。

[0052] 以上述べたように、本実施形態の回路モジュール100では、複数の導体ポスト40は、導体ポストの群400（410，420，430）を備えている。導体ポストの群400（410，420，430）は、実装面211において第1電子部品（パワーアンプ31）と第2電子部品（ローノイズアンプ32、アンテナスイッチ回路36）との間を横切るように並べられ、グラウンド層22に電氣的に接続される。そのため、第1電子部品と第2電子部品との間のアイソレーション特性の向上を図ることができる。また、シールド層60は、スリット600（610，620，630）を有している。スリット600は、導体ポストの群400に含まれる各導体ポスト40に関して、平面視において、導体ポスト40と第1電子部品（パワーアンプ31）との間、又は、導体ポスト40と第2電子部品（ローノイズアンプ32、アンテナスイッチ回路36）との間を通して延伸する。つまり、スリット600は、導体ポストの群400に沿って、第1電子部品（パワーアンプ31）と第2電子部品（ローノイズアンプ32、アンテナスイッチ回路36）との間を横切る。したがって、シールド層60によるノイズの回り込みを低減できる。また、導体ポストの群（410，420，430）が、スリット（610，620，630）を介した外部へのノイズの放射及び外部からのノイズの侵入を抑制する。したがって、本実施形態の回路モジュール100によれば、外部へのノイズの放射及び外部からのノイズの侵入を抑制しながらも、シールド層60によるノイズの回り込みを低減し、電子部品間のアイソレーション特性を向上できる。

[0053] 2. 変形例

以上説明した実施形態は、本発明の様々な実施形態の一つに過ぎない。また、上記実施形態は、本発明の目的を達成できれば、設計等に応じて種々の変更が可能である。以下に、上記実施形態の変形例を列挙する。

[0054] 2. 1 第1変形例

図5は、第1変形例の回路モジュール100Aを示す。回路モジュール100Aでは、複数の導体ポスト40は、第1の群410Aと、第2の群420Aと、第3の群430Aと、を含む。第1の群410Aは、第1の群410と同様に実装面211においてパワーアンプ31とローノイズアンプ32及びアンテナスイッチ回路36との間を横切るように並べられる導体ポスト41の群であるが、第1の群410よりも導体ポスト41の数が少ない。第1の群410Aの導体ポスト41は、複数の導体ポスト411b, 411d, 411f, 411g, 411h, 411iと、複数の導体ポスト412a, 412c, 412e, 412fとを含む。さらに、第1の群410Aの導体ポスト41は、複数の導体ポスト413a, 413c, 413eと、複数の導体ポスト414a, 414b, 414d, 414f, 414hとを含む。第1の群410Aでは、導体ポスト41同士が、実装面211の第1方向Xにおいて互いに対向しないように、配置されている。ただし、導体ポスト41間の間隔は、パワーアンプ31で発生するノイズの波長の $1/16$ 以下に設定されている。第2の群420Aは、第2の群420と同様に実装面211においてパワーアンプ31とローノイズアンプ32との間を横切るように並べられる複数の導体ポスト42の群である。第2の群420は、複数（図5では3個）の導体ポスト421と、複数（図5では4個）の導体ポスト422と、を含む。つまり、第2の群420Aは、第2の群420よりも導体ポスト42（421, 422）の数が少ない。ただし、導体ポスト42間の間隔は、パワーアンプ31で発生するノイズの波長の $1/16$ 以下に設定されている。第3の群430Aは、第3の群430と同様に実装面211においてパワーアンプ31とアンテナスイッチ回路36との間を横切るように並べられる複数の導体ポスト43の群である。第3の群430は、複数（図5では3個）の導体ポスト431と、複数（図5では3個）の導体ポスト432と、を含む。つまり、第3の群430Aは、第3の群430よりも導体ポスト43（431, 432）の数が少ない。ただし、導体ポスト43間の

間隔は、パワーアンプ31で発生するノイズの波長の $1/16$ 以下に設定されている。

[0055] また、回路モジュール100Aでは、シールド層60は、スリット610Aと、スリット620Aと、スリット630Aと、を有する。スリット610Aは、スリット610と同様に、第1部位611と、第2部位612と、第3部位613と、を有する。ただし、スリット610Aは、両端が開放されていない。つまり、シールド層60は、モールド層50の表面501を覆う部位がスリット610Aによっては分断されていない。スリット620Aは、スリット620と同様に、第1部位621と、第2部位622と、を有する。ただし、スリット620Aは、両端が開放されていない。つまり、シールド層60は、モールド層50の表面501を覆う部位がスリット620Aによっては分断されていない。スリット630Aは、スリット630と同様に、第1部位631と、第2部位632と、を有する。ただし、スリット630Aは、両端が開放されていない。つまり、シールド層60は、モールド層50の表面501を覆う部位がスリット630Aによっては分断されていない。

[0056] このような回路モジュール100Aにおいても、回路モジュール100と同様に、外部へのノイズの放射及び外部からのノイズの侵入を抑制しながらも、シールド層60によるノイズの回り込みを低減し、電子部品間のアイソレーション特性を向上できる。また、導体ポスト40（41，42，43）間の間隔がパワーアンプ31で発生するノイズの波長の $1/16$ 以下であれば、導体ポストの群400による効果を維持できる。つまり、外部へのノイズの放射及び外部からのノイズの侵入の抑制する効果を維持できる。したがって、回路モジュール100Aでは、外部へのノイズの放射及び外部からのノイズの侵入の抑制する効果を維持しながらも、導体ポスト40の数を減らすことができ、製造コストの低下及び導体ポスト40の設置に必要な領域を小さくできる。

[0057] 2. 2 第2変形例

図6は、第2変形例の回路モジュール100Bを示す。回路モジュール100Bでは、複数の導体ポスト40は、第1の群410Bと、第2の群420と、第3の群430と、を含む。

[0058] 第1の群410Bは、第1の群410と同様に、実装面211においてパワーアンプ31とローノイズアンプ32及びアンテナスイッチ回路36との間を横切るように並べられる複数の導体ポスト41の群である。複数の導体ポスト41は、複数（図6では6個）の導体ポスト415a, 415b, 415c, 415d, 415e, 415fと、複数（図6では2個）の導体ポスト416a, 416bとを含む。複数の導体ポスト41は、さらに、複数（図6では5個）の導体ポスト417a, 417b, 417c, 417d, 417eを含む。複数の導体ポスト415a～415fは、実装面211の第1方向Xにおけるローノイズアンプ32及びアンテナスイッチ回路36とパワーアンプ31との間に、第2方向Yの第1端211cから第2端211dに向かって第2方向Yに沿って一列に並ぶ。複数の導体ポスト415a～415cは、第1方向Xにおいて、パワーアンプ31と対向している。つまり、複数の導体ポスト415a～415cは、パワーアンプ31に隣接して配置されている。換言すれば、導体ポスト415a～415cとパワーアンプ31との間には、パワーアンプ31とは別の電子部品30が存在していない。複数の導体ポスト416a, 416bは、第1方向Xにおけるローノイズアンプ32及びアンテナスイッチ回路36と導体ポスト415a～415fの群との間に、第1端211cから第2端211dに向かって第2方向Yに沿って一列に並ぶ。導体ポスト416aは、第2方向Yにおいて、導体ポスト415c, 415d間に位置する。導体ポスト416bは、第2方向Yにおいて、導体ポスト415fと第2端211dとの間に位置する。複数の導体ポスト417a～417eは、実装面211の第2方向Yの第1端211cとパワーアンプ31との間に、第2方向Yに沿って一列に並ぶ。第1の群410Bにおいて、隣接する2つの導体ポストの間隔は、パワーアンプ31で発生するノイズの波長の $1/16$ 以下に設定されている。

[0059] また、回路モジュール100Bでは、シールド層60は、スリット610Bを有しているが、スリット620及びスリット630を有していない。言い換えれば、シールド層60は、第1スリットを有しているが、第2スリットを有していない。スリット610Bは、第1の群410Bに沿って形成される。つまり、スリット610Bは、第1の群410Bに対応する。スリット610Bは、パワーアンプ31とローノイズアンプ32及びアンテナスイッチ回路36との間を横切る。より詳細には、スリット610Bは、第1部位611Bと、第2部位612Bと、第3部位613Bと、第4部位614Bと、第5部位615Bと、第6部位616Bと、第7部位617Bと、を有する。

[0060] 第1部位611Bは、実装面211の第2方向Yの第2端211dから導体ポスト415c～415fの組と、導体ポスト416a, 416bの組との間を通過して延伸する。つまり、第1部位611Bは、第1の群410Bの導体ポスト41（415c～415f）に関して、導体ポスト41とアンテナスイッチ回路36との間を通過する。また、第1部位611Bは、第1の群410Bの導体ポスト41（416a, 416b）に関して、導体ポスト41とパワーアンプ31との間を通過する。第2部位612Bは、第1部位611Bから、導体ポスト415bとパワーアンプ31との間を通過して延伸する。第3部位613Bは、第2部位612Bから、導体ポスト415aとローノイズアンプ32及びアンテナスイッチ回路36との間、及び、導体ポスト417eとローノイズアンプ32との間を通過して延伸する。第4部位614Bは、第3部位613Bから、導体ポスト417dとパワーアンプ31との間を通過して延伸する。第5部位615Bは、第4部位614Bから、導体ポスト415aとローノイズアンプ32との間を通過して延伸する。第6部位616Bは、第5部位615Bから、導体ポスト417dとパワーアンプ31との間を通過して延伸する。第7部位617Bは、第6部位616Bから、導体ポスト415aとローノイズアンプ32との間を通過して延伸する。

[0061] このように、スリット610Bは、隣接する2つの導体ポスト41の一方

と第1電子部品（パワーアンプ31）との間と他方と第2電子部品（アンテナスイッチ回路36）との間とを通る部位（611B～613B）を有する。また、スリット610Bは、隣接する2つの導体ポスト41の一方と第1電子部品（パワーアンプ31）との間と他方と第2電子部品（ローノイズアンプ32）との間とを通る部位（613B～617B）を有する。このように、隣接する2つの導体ポスト41の一方と第1電子部品との間と他方と第2電子部品との間とを通る部位では、スリット610Bの両側に隣接する2つの導体ポスト41が位置することになる。そのため、回路モジュール100のように、スリット610の両側に、導体ポスト413a～413fの組と導体ポスト414a～414hの組とを配置した場合と同様の効果が得られる。つまり、外部へのノイズの放射及び外部からのノイズの侵入の抑制する効果を維持しながらも、導体ポスト40（41）の数を減らすことができ、製造コストの低下及び導体ポスト40（41）の設置に必要な領域を小さくできる。

[0062] このような回路モジュール100Bにおいても、回路モジュール100と同様に、外部へのノイズの放射及び外部からのノイズの侵入を抑制しながらも、シールド層60によるノイズの回り込みを低減し、電子部品間のアイソレーション特性を向上できる。

[0063] 2. 3 第3変形例

図7は、第3変形例の回路モジュール100Cを示す。回路モジュール100Cでは、複数の導体ポスト40は、第1の群410Cを含んでいるが、第2の群420及び第3の群430を含んでいない。

[0064] 第1の群410Cは、第1の群410と同様に、実装面211においてパワーアンプ31とローノイズアンプ32及びアンテナスイッチ回路36との間を横切るように並べられる複数の導体ポスト41の群である。複数の導体ポスト41は、複数（図6では6個）の導体ポスト415a, 415b, 415c, 415d, 415e, 415fと、複数（図6では2個）の導体ポスト416a, 416bとを含む。複数の導体ポスト41は、さらに、複数

(図6では6個)の導体ポスト418a, 418b, 418c, 418d, 418e, 418fを含む。複数の導体ポスト418a~418fは、実装面211の第2方向Yの第1端211cとパワーアンプ31との間に、第2方向Yに沿って並ぶ。ここで、導体ポスト418a~418eは、一列に並んでいる。導体ポスト418a, 418bは、図7に示すように、第2方向Yにおいて、キャパシタ38の両側に位置する。また、導体ポスト418fは、導体ポスト418eと導体ポスト415aとの間に位置する。第1の群410Cにおいて、隣接する2つの導体ポストの間隔は、パワーアンプ31で発生するノイズの波長の $1/16$ 以下に設定されている。

[0065] また、回路モジュール100Cでは、シールド層60は、スリット610Cを有しているが、スリット620及びスリット630を有していない。言い換えれば、シールド層60は、第1スリットを有しているが、第2スリットを有していない。スリット610Cは、第1の群410Cに沿って形成される。つまり、スリット610Cは、第1の群410Cに対応する。スリット610Cは、パワーアンプ31とローノイズアンプ32及びアンテナスイッチ回路36との間を横切る。より詳細には、スリット610Cは、第1部位611Cと、第2部位612Cと、第3部位613Cと、第4部位614Cと、を有する。

[0066] 第1部位611Cは、実装面211の第2方向Yの第2端211dから導体ポスト415c~415fの組と、導体ポスト416a, 416bの組との間を通して延伸する。第2部位612Cは、第1部位611Cから、導体ポスト415bとパワーアンプ31との間を通して延伸する。第3部位613Cは、第2部位612Cから、導体ポスト415aとローノイズアンプ32及びアンテナスイッチ回路36との間、及び、導体ポスト417eとローノイズアンプ32との間を通して延伸する。第4部位614Cは、第3部位613Cから、導体ポスト418a~418eの組とパワーアンプ31との間を通して延伸する。

[0067] このように、スリット610Cは、隣接する2つの導体ポスト41の一方

と第1電子部品（パワーアンプ31）との間と他方と第2電子部品（アンテナスイッチ回路36）との間を通る部位（611C～613C）を有する。また、スリット610Cは、隣接する2つの導体ポスト41の一方と第1電子部品（パワーアンプ31）との間と他方と第2電子部品（ローノイズアンプ32）との間とを通る部位（613C、614C）を有する。そのため、外部へのノイズの放射及び外部からのノイズの侵入の抑制する効果を維持しながらも、導体ポスト40（41）の数を減らすことができ、製造コストの低下及び導体ポスト40（41）の設置に必要な領域を小さくできる。

[0068] また、第4部位614Cは、図7に示すように、平面視において、導体ポスト418a、418b間にあるキャパシタ38上を通っている。つまり、スリット610Cは、キャパシタ38を横切っている。キャパシタ38は、複数の電子部品30のうち、第2電子部品（ローノイズアンプ32、アンテナスイッチ回路36）よりもノイズ（パワーアンプ31で発生するノイズ）の影響を受けにくい電子部品（第3電子部品）である。言い換えれば、第3電子部品は第2電子部品に比べて第1電子部品と磁気結合し難い部品であるともいえる。そのため、スリット610Cを、第3電子部品（キャパシタ38）を横切らないように形成しなくて済む。つまり、実装面211において第3電子部品（キャパシタ38）が実装されている領域を利用してスリット610Cを形成できるから、実装面211上のスペースを有効に利用できる。

[0069] このような回路モジュール100Cにおいても、回路モジュール100と同様に、外部へのノイズの放射及び外部からのノイズの侵入を抑制しながらも、シールド層60によるノイズの回り込みを低減し、電子部品間のアイソレーション特性を向上できる。

[0070] 2. 4 第4変形例

図8は、第4変形例の回路モジュール100Dを示す。回路モジュール100Dでは、複数の導体ポスト40は、第1の群410Dを含んでいるが、第2の群420及び第3の群430を含んでいない。

[0071] 第1の群410Dは、第1の群410と同様に、実装面211においてパワーアンプ31とローノイズアンプ32及びアンテナスイッチ回路36との間を横切るように並べられる複数の導体ポスト41の群である。複数の導体ポスト41は、第1の群410Aと同様に、複数（図6では6個）の導体ポスト411b, 411d, 411f～411iと、複数（図6では4個）の導体ポスト412a, 412c, 412e, 412fと、を含む。さらに、複数の導体ポスト41は、複数（図8では3個）の導体ポスト419a, 419b, 419cを含む。複数の導体ポスト419a～419cは、実装面211の第2方向Yの第1端211cとパワーアンプ31との間に、第1方向Xの第1端211aから第2端211bに向かって第1方向Xに沿って一列に並ぶ。第1の群410Dにおいて、隣接する2つの導体ポストの間隔は、パワーアンプ31で発生するノイズの波長の $1/16$ 以下に設定されている。

[0072] また、回路モジュール100Dでは、シールド層60は、スリット610Dを有しているが、スリット620及びスリット630を有していない。言い換えれば、シールド層60は、第1スリットを有しているが、第2スリットを有していない。スリット610Dは、第1の群410Dに沿って形成される。つまり、スリット610Dは、第1の群410Dに対応する。スリット610Dは、パワーアンプ31とローノイズアンプ32及びアンテナスイッチ回路36との間を横切るようにパワーアンプ31を囲う。より詳細には、スリット610Dは、第1部位611Dと、第2部位612Dと、第3部位613Dと、第4部位614Dと、を有する。

[0073] 第1部位611Dは、実装面211の第2方向Yに沿って延伸する直線状であり、導体ポスト411b, 411d, 411f, 411g, 411h, 411iの組と、導体ポスト412a, 412c, 412e, 412fの組との間を通る。第2部位612Dは、第1部位611Dにおける、実装面211の第2方向Yの第1端211c側の端から実装面211の第1方向Xに沿って延伸する直線状であり、導体ポスト419b～419iの組とパワー

アンプ31との間を通る。第3部位613Dは、第2部位612Dにおける、実装面211の第1方向Xの第1端211a側の端から実装面211の第2方向Yに沿って延伸する直線状であり、実装面211の第1方向Xの第1端211aとパワーアンプ31との間を通る。第4部位614Dは、第3部位613Dにおける実装面211の第2方向Yの第2端211d側の端から、第1部位611Dにおける実装面211の第2方向Yの第2端211d側の端まで実装面211の第2方向Yに沿って延伸する直線状である。第4部位614Dは、実装面211の第2方向Yの第2端211dとパワーアンプ31との間を通る。

[0074] また、第3部位613D及び第4部位614Dは、図8に示すように、平面視において、実装面211に実装されているキャパシタ38上を通っている。つまり、スリット610Dは、第3電子部品であるキャパシタ38を横切っている。したがって、実装面211において第3電子部品（キャパシタ38）が実装されている領域を利用してスリット610Dを形成できるから、実装面211上のスペースを有効に利用できる。

[0075] また、シールド層60では、スリット610Dによって囲まれた部位（つまり、パワーアンプ31に対向する部位）が、他の部位から分離されている。そのため、パワーアンプ31で発生したノイズが、シールド層60を介して、ローノイズアンプ32及びアンテナスイッチ回路36に回り込むことが抑制される。なお、回路モジュール100Dでは、第1の群410Dの導体ポスト41は、パワーアンプ31を囲うように並べられていることが好ましい。

[0076] このような回路モジュール100Dにおいても、回路モジュール100と同様に、外部へのノイズの放射及び外部からのノイズの侵入を抑制しながらも、シールド層60によるノイズの回り込みを低減し、電子部品間のアイソレーション特性を向上できる。

[0077] 2. 5 第5変形例

図9は、第5変形例の回路モジュール100Eを示す。回路モジュール1

00Eでは、複数の導体ポスト40は、第2の群420を含んでいるが、第1の群410及び第3の群430を含んでいない。また、シールド層60は、スリット620を有しているが、スリット610及びスリット630を有していない。なお、第1グラウンド層22は、第2間隙222を有しているが、第1間隙221及び第3間隙223を有していない。このような回路モジュール100Eにおいても、回路モジュール100と同様に、外部へのノイズの放射及び外部からのノイズの侵入を抑制しながらも、シールド層60によるノイズの回り込みを低減し、電子部品間のアイソレーション特性を向上できる。

[0078] 2. 6 第6変形例

図10は、第6変形例の回路モジュール100Fを示す。回路モジュール100Fでは、複数の導体ポスト40は、第3の群430を含んでいるが、第1の群410及び第2の群420を含んでいない。また、シールド層60は、スリット630を有しているが、スリット610及びスリット620を有していない。なお、第1グラウンド層22は、第3間隙223を有しているが、第1間隙221及び第2間隙222を有していない。このような回路モジュール100Fにおいても、回路モジュール100と同様に、外部へのノイズの放射及び外部からのノイズの侵入を抑制しながらも、シールド層60によるノイズの回り込みを低減し、電子部品間のアイソレーション特性を向上できる。

[0079] 2. 7 第7変形例

図11は、第7変形例の回路モジュール100Gを示す。回路モジュール100Gでは、モールド層50が、空隙502を有している。空隙502は、スリット610に沿って延伸する。したがって、空隙502は、スリット610と同様に、導体ポストの群410に沿って、第1電子部品（パワーアンプ31）と第2電子部品（ローノイズアンプ32及びアンテナスイッチ回路36）との間を横切る。つまり、モールド層50においてパワーアンプ31を封止する部位とローノイズアンプ32及びアンテナスイッチ回路36を

封止する部位との間に空隙５０２が存在している。そのため、第１電子部品（パワーアンプ３１）と第２電子部品（ローノイズアンプ３２及びアンテナスイッチ回路３６）との間のアイソレーション特性のさらなる向上が図れる。なお、回路モジュール１００Ｇでは、空隙５０２は、実装面２１１を露出させているが、必ずしも実装面２１１を露出させる必要はなく、表面５０１より凹んだ凹所であってもよい。また、回路モジュール１００Ｇは、スリット６２０に沿って延伸する空隙を有していてもよいし、スリット６３０に沿って延伸する空隙を有していてもよい。

[0080] ２．８ その他の変形例

図１の概略回路図は、回路モジュールの回路の一例である。例えば、回路モジュールにおいて、複数の電子部品３０は、複数のデュプレクサ３３を含む代わりに、単一のデュプレクサを含んでいてもよい。この場合には、第１スイッチ回路３４、第２スイッチ回路３５、及びアンテナスイッチ回路３６は必須ではない。また、電子部品３０は、第２スイッチ回路３５の代わりに、ローノイズアンプ３２を複数含んでいてもよい。要するに、回路モジュールの回路構成は、必要に応じて適宜変更してもよい。

[0081] また、回路基板２０は、四角形状（例えば、正方形形状又は矩形状）でなくともよく、多角形状、円形状等、所望の形状であってよい。また、回路基板２０は、第２電気絶縁層２３及び第２グラウンド層２４を有していなくてもよい。また、グラウンド層２２は、間隙（２２１，２２２，２２３）を有していなくてもよい。あるいは、第２グラウンド層２４が、間隙（２２１，２２２，２２３）を有していてもよい。

[0082] また、複数の電子部品３０は、少なくとも、パワーアンプ３１のような第１電子部品と、ローノイズアンプ３２及びアンテナスイッチ回路３６のような第２電子部品を含んでいればよい。また、複数の電子部品３０の実装面２１１における配置は、特に限定されず、必要に応じて適宜変更してもよい。

[0083] また、複数の導体ポスト４０は、第１の群（４１０，４１０Ａ～４１０Ｄ）、第２の群（４２０，４２０Ａ）、及び第３の群（４３０，４３０Ａ）の

少なくとも一つを含んでいけばよい。また、導体ポストの群４００に含まれる導体ポスト４０の数も特に限定されない。なお、各導体ポスト４０は、円柱状以外の形状（例えば、角柱状、板状）であってもよい。また、導体ポスト４０自体の大きさは、第１電子部品からのノイズの遮断効果が得られる大きさであればよい。

[0084] また、シールド層６０は、導体ポストの群４００が複数ある場合でも、少なくとも一つの導体ポストの群４００に対応するスリット６００を有していればよい。また、スリット６００（６１０，６１０Ａ，６１０Ｂ，６１０Ｃ，６１０Ｄ，６２０，６２０Ａ，６３０，６３０Ａ）は、単一のスリットではなく、複数の円形状又は多角形状の孔によって構成されていてもよい。

[0085] ３．態様

以上述べた実施形態及び変形例から明らかなように、第１の態様の回路モジュール（１００；１００Ａ；１００Ｂ；１００Ｃ；１００Ｄ；１００Ｅ；１００Ｆ；１００Ｇ）は、回路基板（２０）と、複数の電子部品（３０）と、複数の導体ポスト（４０）と、モールド層（５０）と、シールド層（６０）と、を備える。前記回路基板（２０）は、実装面（２１１）を有する電気絶縁層（２１）、及び、前記電気絶縁層（２１）における前記実装面（２１１）と反対側にあるグラウンド層（２２）を有する。前記複数の電子部品（３０）は、前記実装面（２１１）に実装され、ノイズの発生源となる第１電子部品（３１）及び前記第１電子部品で発生するノイズからの保護対象である第２電子部品（３２，３６）を含む。前記複数の導体ポスト（４０）は、前記実装面（２１１）において前記第１電子部品（３１）と前記第２電子部品（３２，３６）との間を横切るように並べられ前記グラウンド層（２２）に電氣的に接続される導体ポストの群（４００）を含む。前記モールド層（５０）は、電気絶縁性を有し、前記複数の電子部品（３０）及び前記複数の導体ポスト（４０）を封止するように前記実装面（２１１）に形成される。前記シールド層（６０）は、前記モールド層（５０）における前記実装面とは反対側の表面（５０１）を覆う。前記シールド層（６０）は、スリット（

600)を有する。前記スリット(600)は、前記導体ポストの群(400)に含まれる各導体ポスト(40)に関して、平面視において、前記導体ポスト(40)と前記第1電子部品(31)との間、又は、前記導体ポスト(40)と前記第2電子部品(32, 36)との間を通して延伸する。第1の態様によれば、外部へのノイズの放射及び外部からのノイズの侵入を抑制しながらも、シールド層(60)によるノイズの回り込みを低減し、電子部品(第1及び第2電子部品)間のアイソレーション特性を向上できる。

[0086] 第2の態様の回路モジュール(100B; 100C)は、第1の態様との組み合わせにより実現され得る。第2の態様では、前記スリット(610B; 610C)は、前記導体ポストの群(400)に含まれる隣接する2つの導体ポスト(40)の一方と前記第1電子部品(31)との間と他方と前記第2電子部品(32, 36)との間とを通る部位を有する。第2の態様によれば、外部へのノイズの放射及び外部からのノイズの侵入の抑制する効果を維持しながらも、導体ポスト(40)の数を減らすことができ、製造コストの低下及び導体ポスト(40)の設置に必要な領域を小さくできる。

[0087] 第3の態様の回路モジュール(100C; 100D)は、第1又は第2の態様との組み合わせにより実現され得る。第3の態様では、前記複数の電子部品(30)は、前記第2電子部品(32, 36)よりも前記ノイズの影響を受けにくい第3電子部品(38)を含む。前記スリット(610C; 610D)は、前記第3電子部品(38)を横切る。第3の態様によれば、実装面(211)上のスペースを有効に利用できる。

[0088] 第4の態様の回路モジュール(100; 100A; 100B; 100C; 100D; 100E; 100F; 100G)は、第1～第3の態様のいずれかとの組み合わせにより実現され得る。第4の態様では、前記グラウンド層(22)は、前記グラウンド層(22)を厚み方向に貫通する間隙(221, 222, 223)を有する。前記間隙(221, 222, 223)は、前記スリット(610, 620, 630)に沿って延びている。第4の態様によれば、グラウンド層(22)によるノイズの回り込みを低減できる。

- [0089] 第5の態様の回路モジュール(100; 100A; 100B; 100C; 100D; 100E; 100F; 100G)は、第1～第4の態様のいずれかとの組み合わせにより実現され得る。第5の態様では、前記モールド層(50)は、前記複数の導体ポスト(40)の先端が前記表面(501)に露出するように形成される。前記シールド層(60)は、前記複数の導体ポスト(40)の前記先端に接触するように前記表面(501)に形成される。第5の態様によれば、複数の導体ポスト(40)によりシールド層(60)がグラウンド層(22)に電氣的に接続されるから、シールド層(60)の接地用の配線を新たに設ける必要がない。
- [0090] 第6の態様の回路モジュール(100; 100A; 100B; 100C; 100D; 100E; 100F; 100G)は、第1～第5の態様のいずれかとの組み合わせにより実現され得る。第6の態様では、前記導体ポストの群(400)における導体ポスト(40)間の間隔は、前記ノイズの波長の $1/16$ 以下である。第6の態様によれば、外部へのノイズの放射及び外部からのノイズの侵入の抑制する効果を維持しながらも、導体ポスト(40)の数を減らすことができ、製造コストの低下及び導体ポスト(40)の設置に必要な領域を小さくできる。
- [0091] 第7の態様の回路モジュール(100; 100A)は、第1～第6の態様のいずれかとの組み合わせにより実現され得る。第7の態様では、前記導体ポストの群(400)は、第1導体ポストの群(410; 410A)である。前記複数の導体ポスト(40)は、前記実装面(211)において前記第1導体ポストの群(410; 410A)と前記第2電子部品(32, 36)との間に配置され前記グラウンド層(22)に電氣的に接続される第2導体ポストの群(420, 430)を含む。第7の態様によれば、複数の導体ポスト(40)が第1導体ポストの群(410; 410A)だけを含む場合に比べれば、第1電子部品と第2電子部品との間のアイソレーション特性のさらなる向上が図れる。
- [0092] 第8の態様の回路モジュール(100)は、第7の態様との組み合わせに

より実現され得る。第8の態様では、前記スリット（600）は、第1スリット（610）である。前記シールド層（60）は、第2スリット（620，630）を有する。前記第2スリット（620，630）は、前記第2導体ポストの群（420，430）に含まれる各第2導体ポスト（42，43）に関して、平面視において、第2導体ポスト（42，43）と前記第1導体ポストの群（410）との間、又は、第2導体ポスト（42，43）と前記第2電子部品（32，36）との間を通る。第8の態様によれば、シールド層（60）が第1スリット（610）だけを含む場合に比べれば、シールド層（60）によるノイズの回り込みのさらなる抑制が図れる。

[0093] 第9の態様の回路モジュール（100；100A；100B；100C；100D；100E；100F；100G）は、第1～第8の態様のいずれかとの組み合わせにより実現され得る。第9の態様では、前記第1電子部品（31）は、パワーアンプ（31）であり、前記第2電子部品（32，36）は、ローノイズアンプ（32）又はアンテナスイッチ回路（36）である。第9の態様によれば、パワーアンプ（31）で発生するノイズのローノイズアンプ（32）又はアンテナスイッチ回路（36）への影響を低減できる。

符号の説明

[0094] 100，100A～100G 回路モジュール
20 回路基板
21 電気絶縁層（第1電気絶縁層）
22 グラウンド層（第1グラウンド層）
211 実装面
30 電子部品
31 パワーアンプ（第1電子部品）
32 ローノイズアンプ（第2電子部品）
36 アンテナスイッチ回路（第2電子部品）
38 キャパシタ（第3電子部品）

- 4 0 導体ポスト
- 4 1 導体ポスト (第 1 導体ポスト)
- 4 2 導体ポスト (第 2 導体ポスト)
- 4 3 導体ポスト (第 2 導体ポスト)
- 4 0 0 導体ポストの群
- 4 1 0, 4 1 0 A ~ 4 1 0 D 第 1 群 (導体ポストの群)
- 4 2 0, 4 2 0 A 第 2 群 (導体ポストの群)
- 4 3 0, 4 3 0 A 第 3 群 (導体ポストの群)
- 5 0 モールド層
- 5 0 1 表面
- 6 0 シールド層
- 6 0 0 スリット
- 6 1 0, 6 1 0 A ~ 6 1 0 D スリット (第 1 スリット)
- 6 2 0, 6 2 0 A スリット (第 2 スリット)
- 6 3 0, 6 3 0 A スリット (第 2 スリット)

請求の範囲

- [請求項1] 実装面を有する電気絶縁層、及び、前記電気絶縁層における前記実装面と反対側にあるグラウンド層を有する回路基板と、
- 前記実装面に実装され、ノイズの発生源となる第1電子部品及び前記第1電子部品で発生するノイズからの保護対象である第2電子部品を含む複数の電子部品と、
- 前記実装面において前記第1電子部品と前記第2電子部品との間を横切るように並べられ前記グラウンド層に電氣的に接続される導体ポストの群を含む、複数の導体ポストと、
- 電気絶縁性を有し、前記複数の電子部品及び前記複数の導体ポストを封止するように前記実装面に形成されるモールド層と、
- 前記モールド層における前記実装面とは反対側の表面を覆うシールド層と、
- を備え、
- 前記シールド層は、前記導体ポストの群に含まれる各導体ポストに関して、平面視において、前記導体ポストと前記第1電子部品との間、又は、前記導体ポストと前記第2電子部品との間を通して延伸するスリットを有する、
- 回路モジュール。
- [請求項2] 前記スリットは、前記導体ポストの群に含まれる隣接する2つの導体ポストの一方と前記第1電子部品との間と他方と前記第2電子部品との間とを通る部位を有する、
- 請求項1の回路モジュール。
- [請求項3] 前記複数の電子部品は、前記第2電子部品よりも前記ノイズの影響を受けにくい第3電子部品を含み、
- 前記スリットは、前記第3電子部品を横切る、
- 請求項1又は2の回路モジュール。
- [請求項4] 前記グラウンド層は、前記グラウンド層を厚み方向に貫通する間隙

を有し、

前記間隙は、前記スリットに沿って延びている、

請求項 1 ～ 3 のいずれか一つの回路モジュール。

[請求項5] 前記モールド層は、前記複数の導体ポストの先端が前記表面に露出するように形成され、

前記シールド層は、前記複数の導体ポストの前記先端に接触するように前記表面に形成される、

請求項 1 ～ 4 のいずれか一つの回路モジュール。

[請求項6] 前記導体ポストの群における導体ポスト間の間隔は、前記ノイズの波長の $1/16$ 以下である、

請求項 1 ～ 5 のいずれか一つの回路モジュール。

[請求項7] 前記導体ポストの群は、第 1 導体ポストの群であり、

前記複数の導体ポストは、前記実装面において前記第 1 導体ポストの群と前記第 2 電子部品との間に配置され前記グラウンド層に電氣的に接続される第 2 導体ポストの群を含む、

請求項 1 ～ 6 のいずれか一つの回路モジュール。

[請求項8] 前記スリットは、第 1 スリットであり、

前記シールド層は、前記第 2 導体ポストの群に含まれる各第 2 導体ポストに関して、平面視において、第 2 導体ポストと前記第 1 導体ポストの群との間、又は、第 2 導体ポストと前記第 2 電子部品との間を通る第 2 スリットを有する、

請求項 7 の回路モジュール。

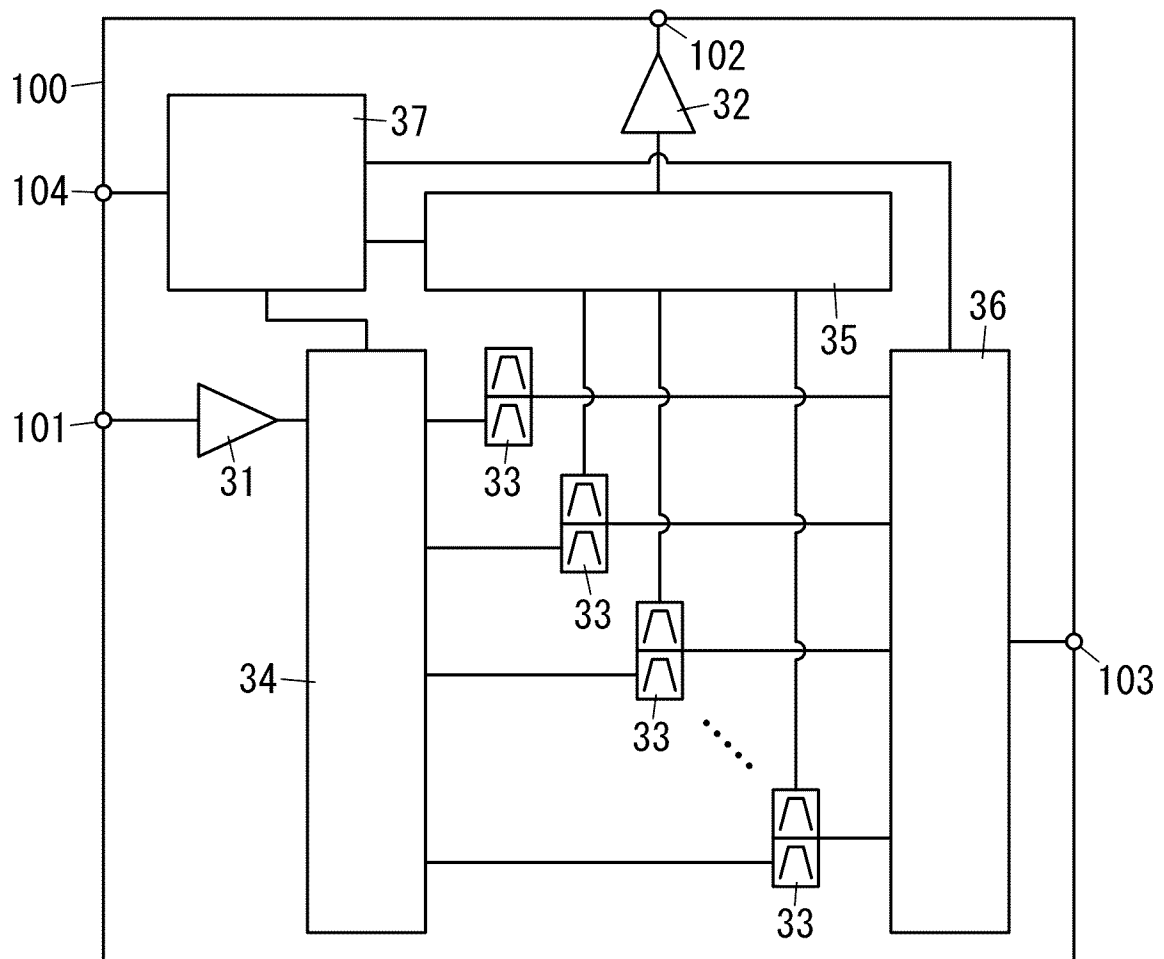
[請求項9] 前記第 1 電子部品は、パワーアンプであり、

前記第 2 電子部品は、ローノイズアンプ又はアンテナスイッチ回路である、

請求項 1 ～ 8 のいずれか一つの回路モジュール。

[図1]

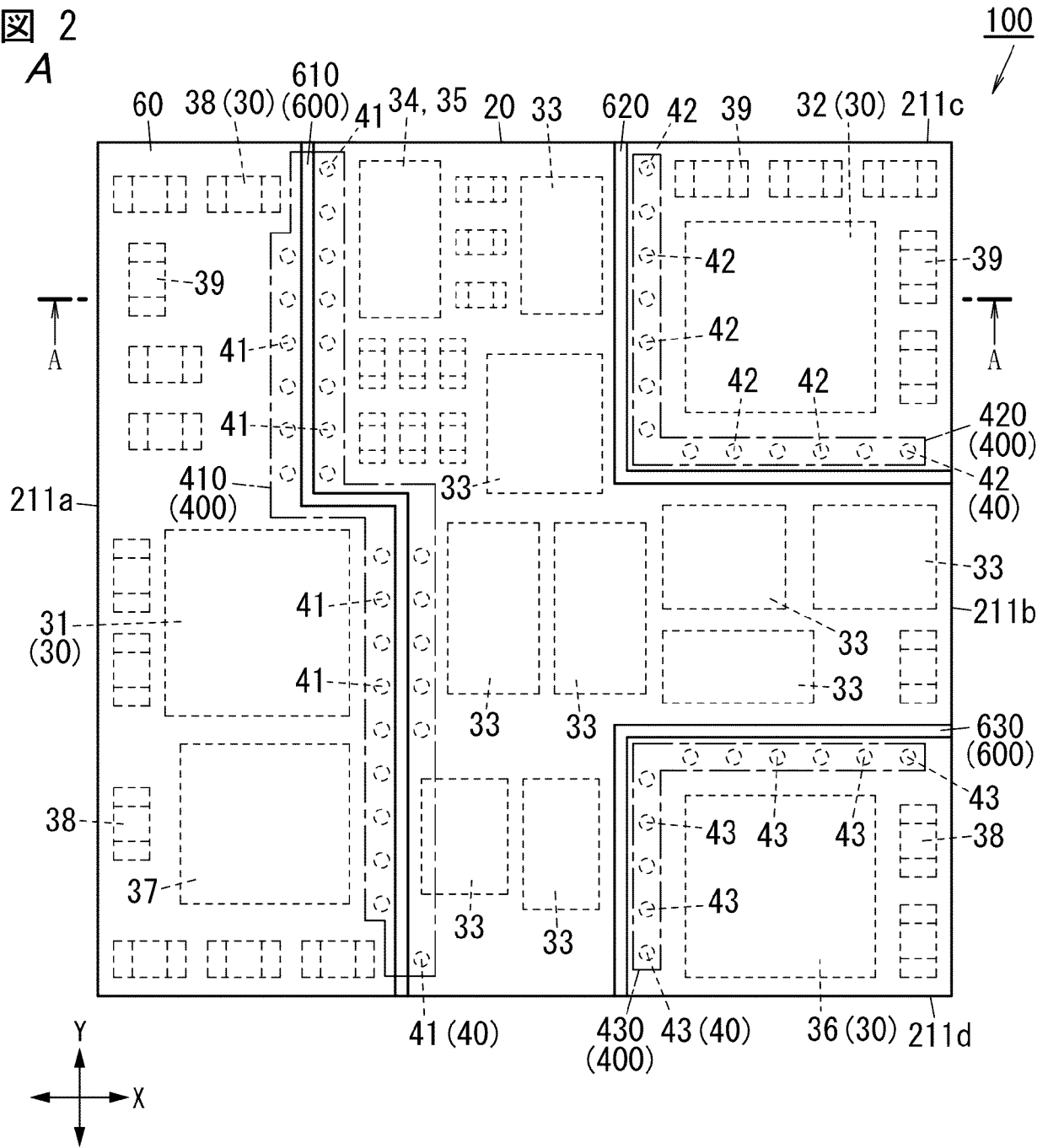
図 1



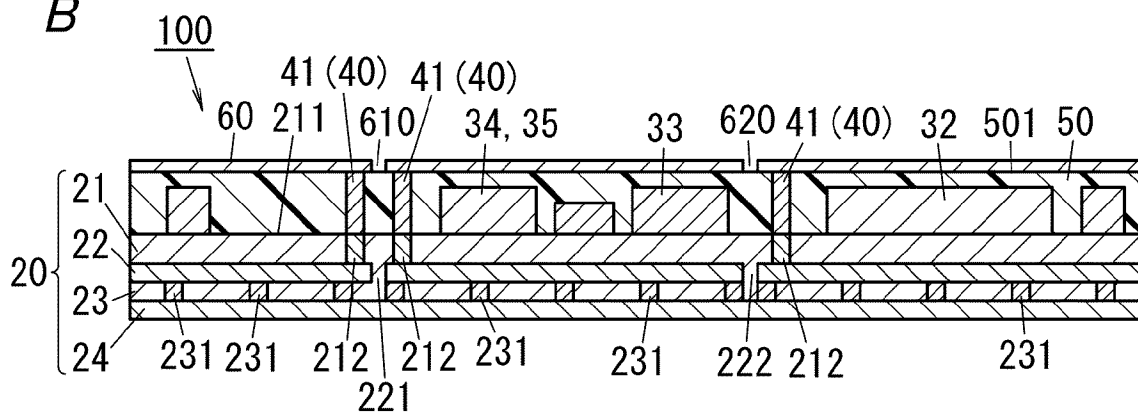
[図2]

図 2

A



B



[図3]

図 3

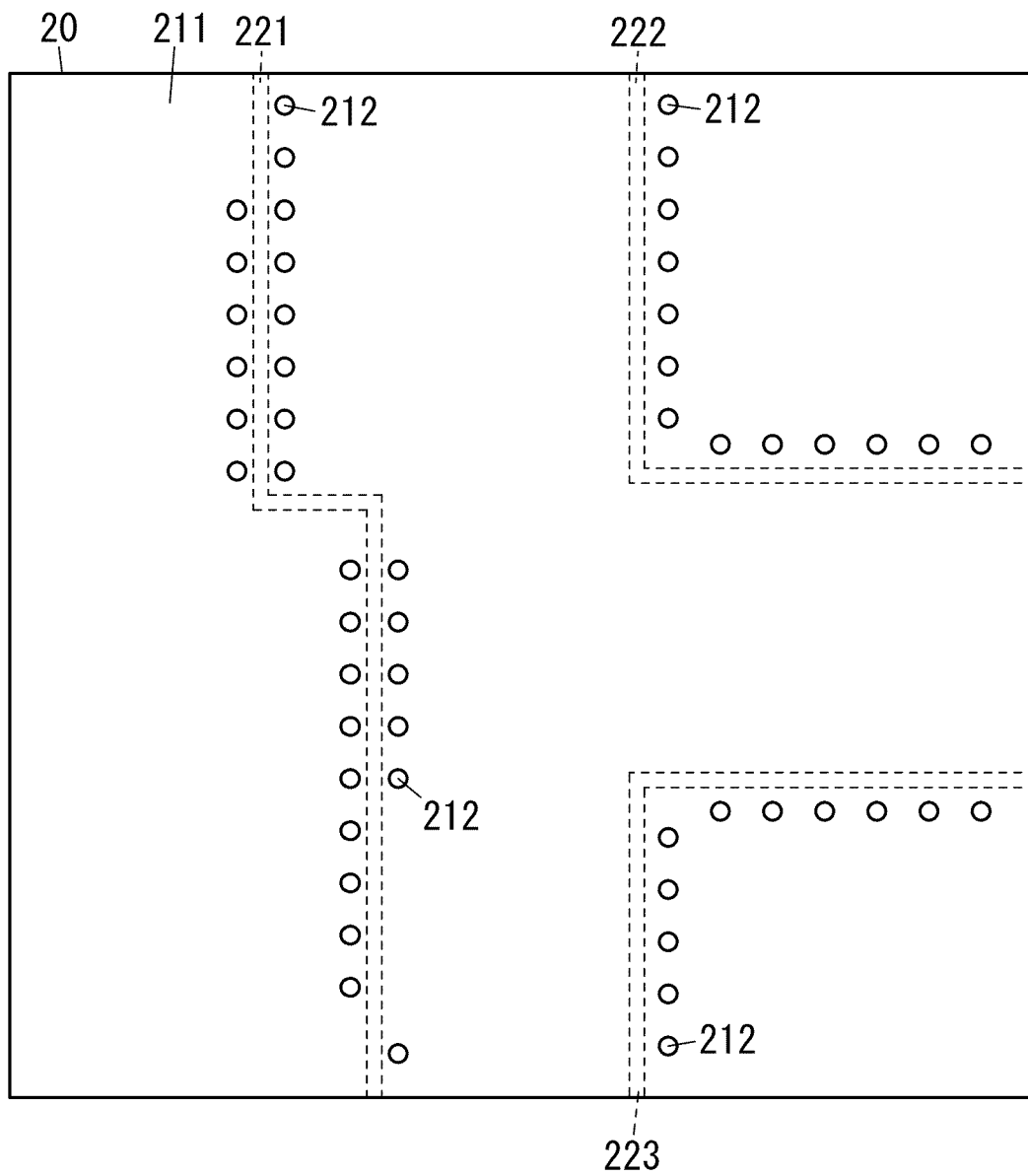
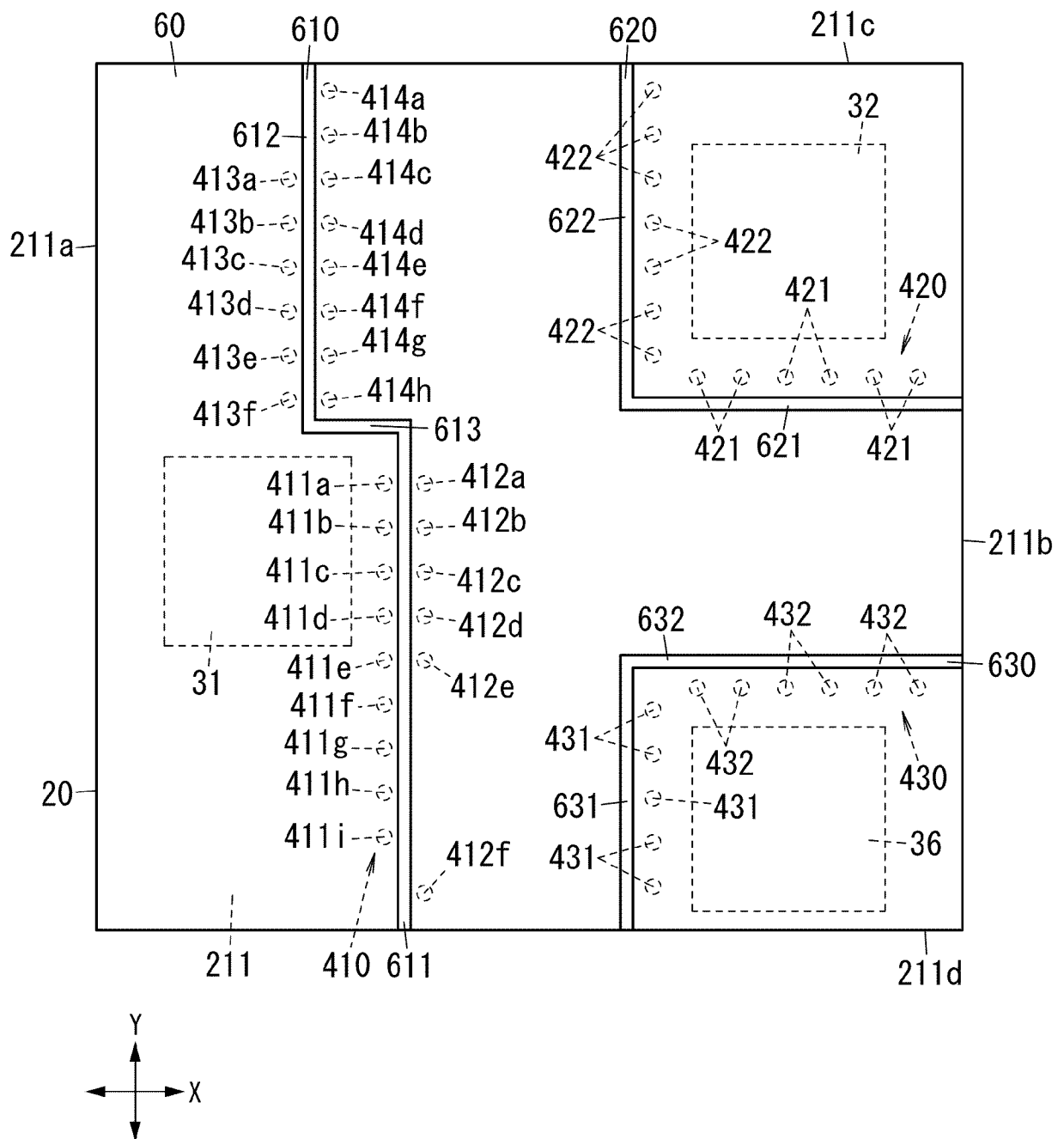
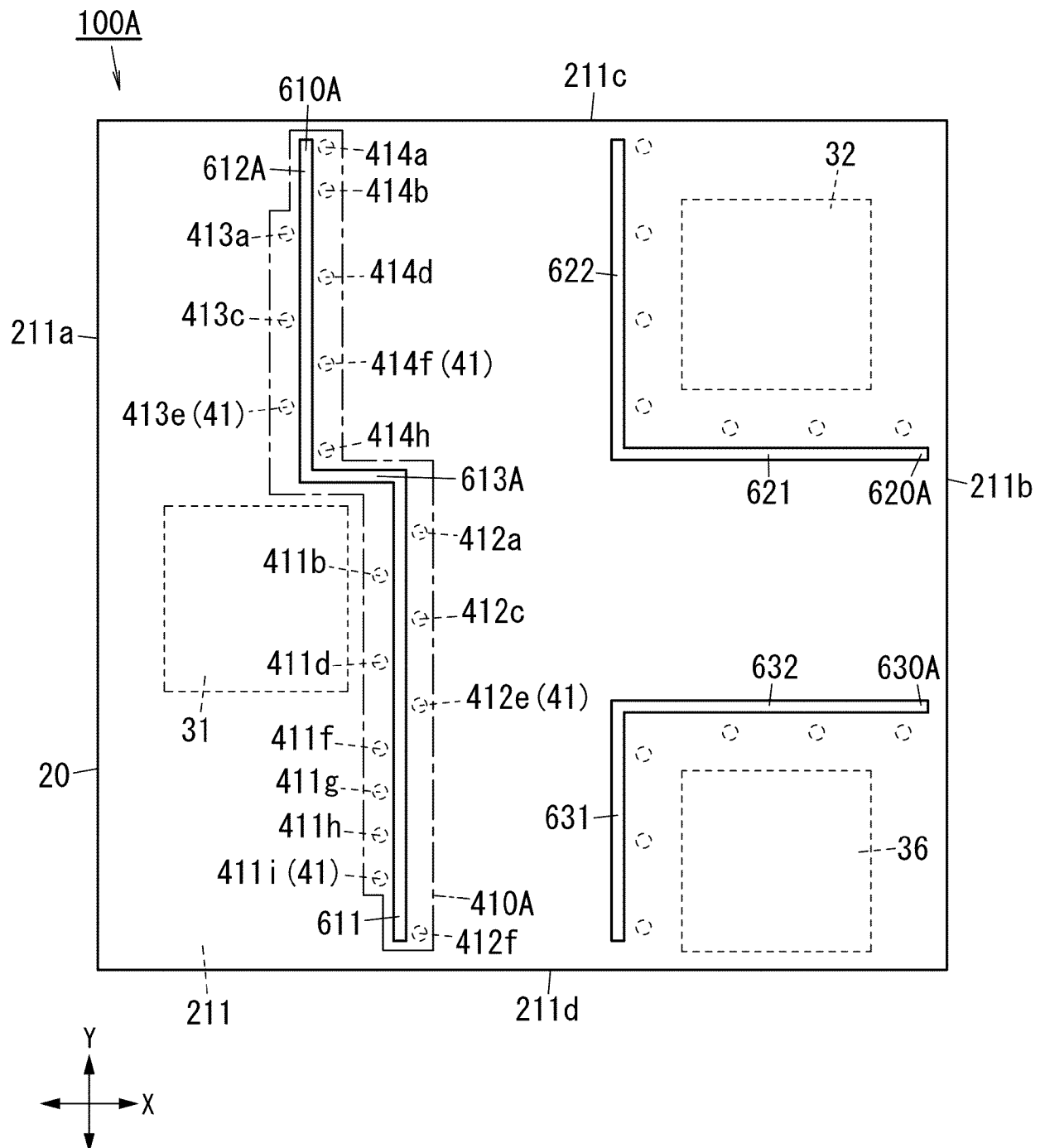


图 4



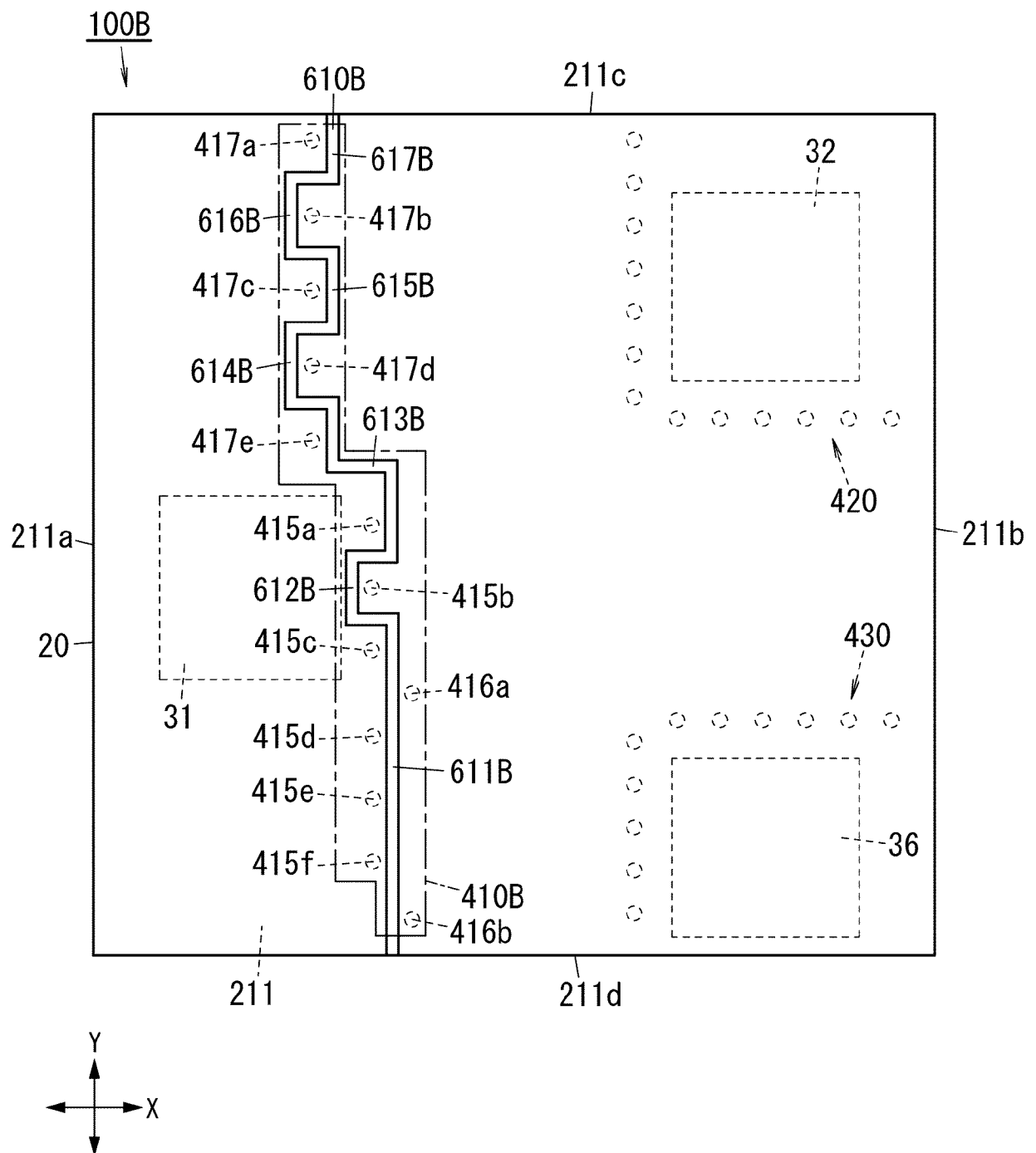
[図5]

図 5



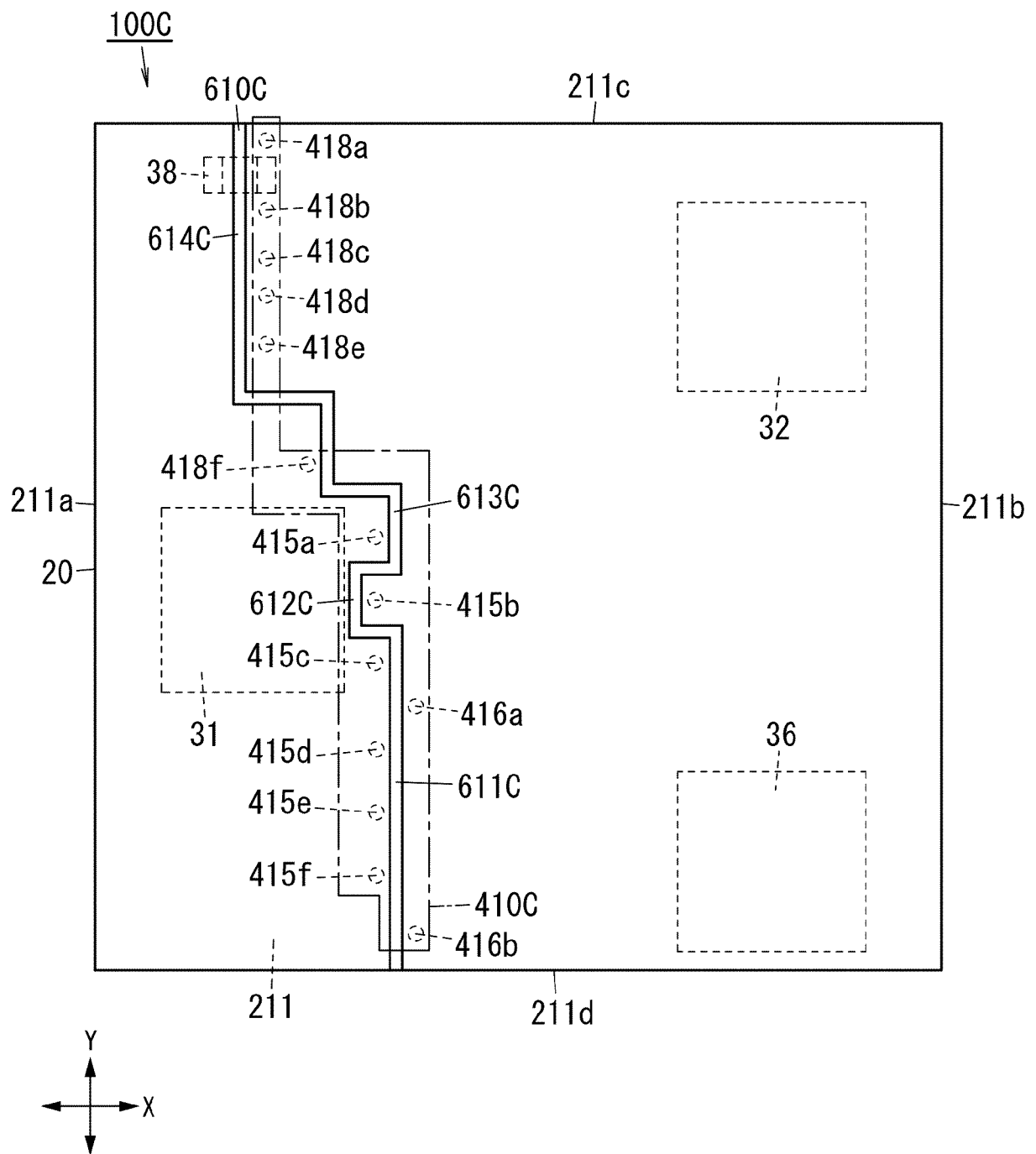
[図6]

図 6



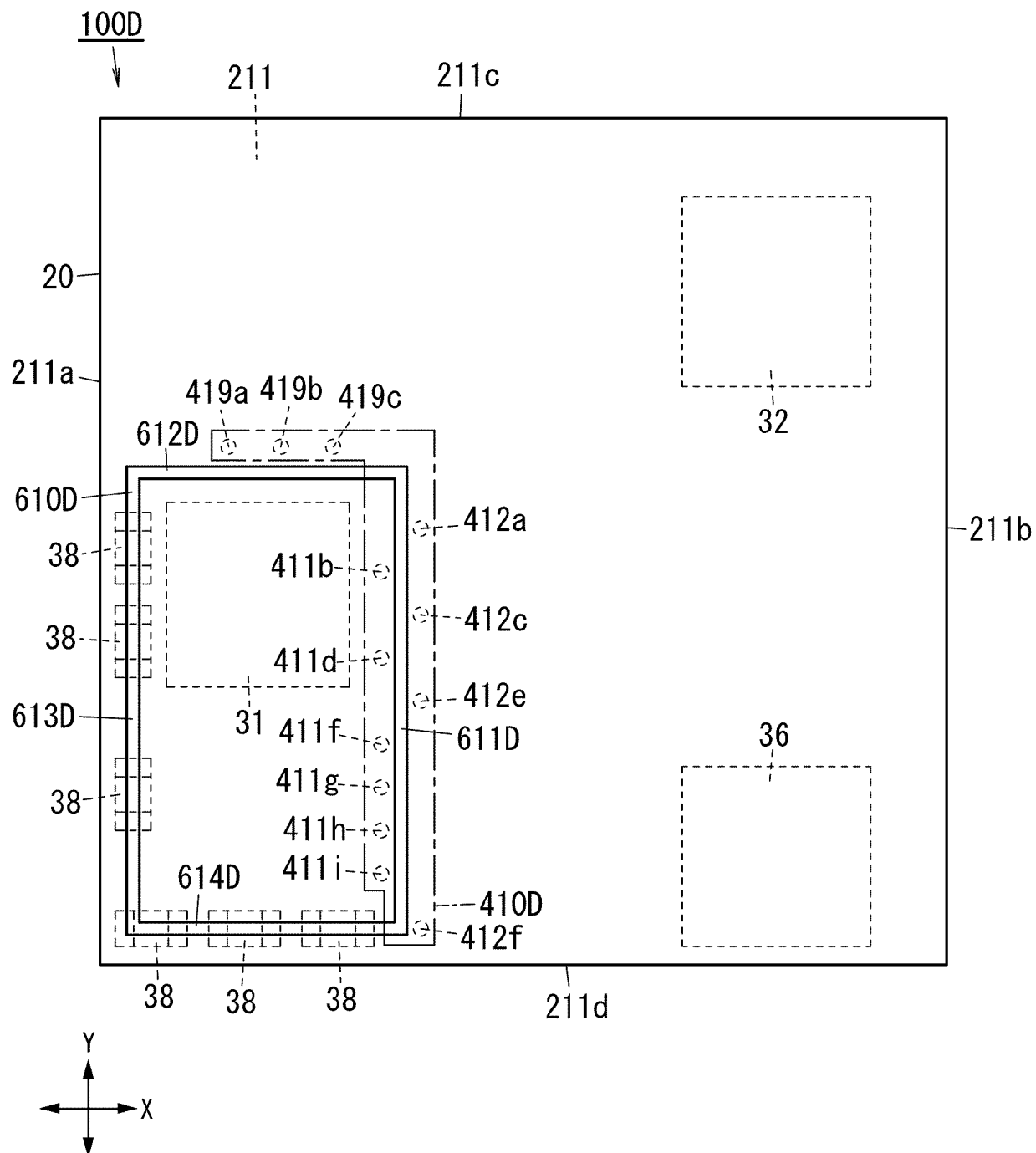
[図7]

図 7



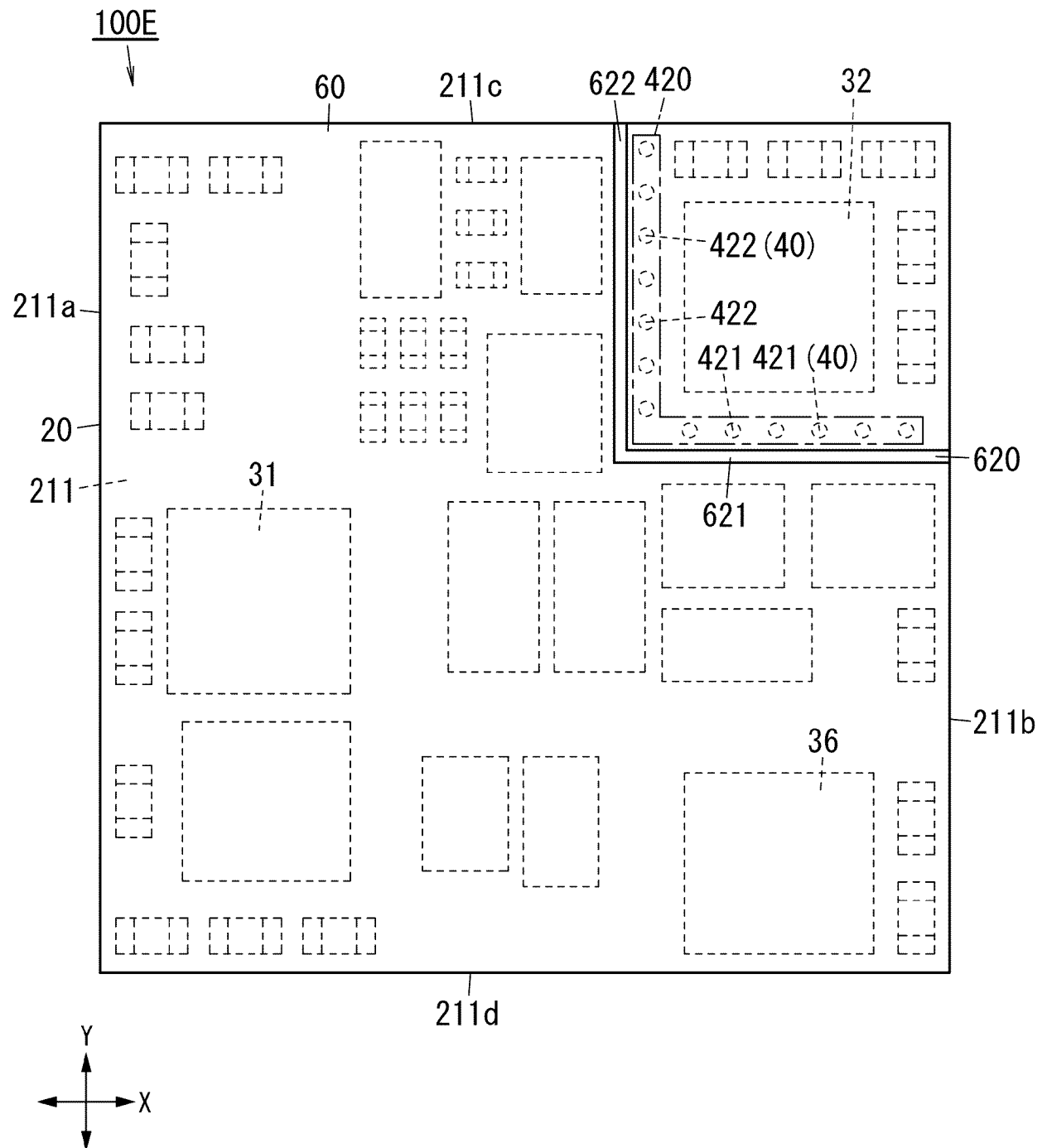
[図8]

図 8



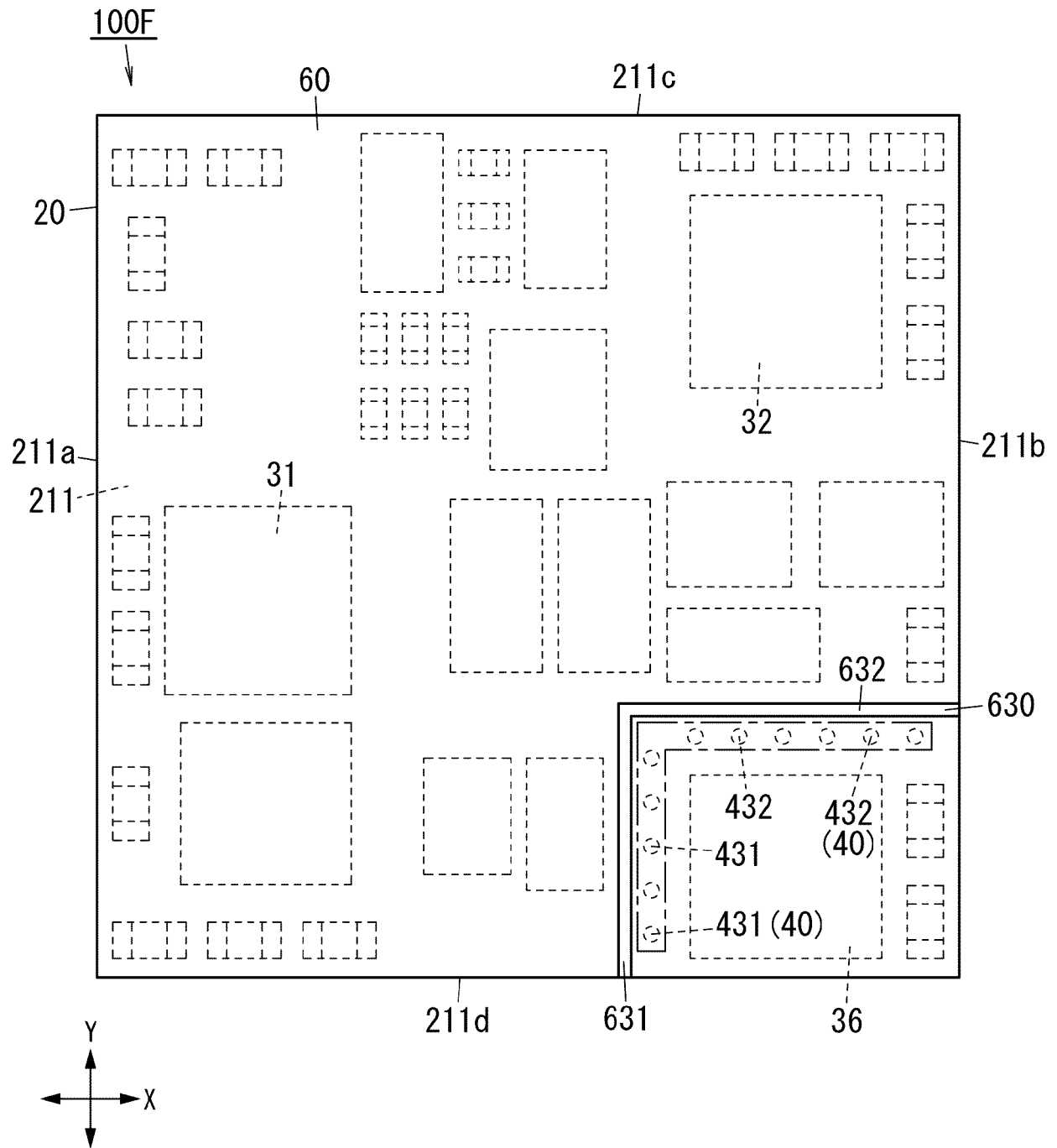
[図9]

図 9



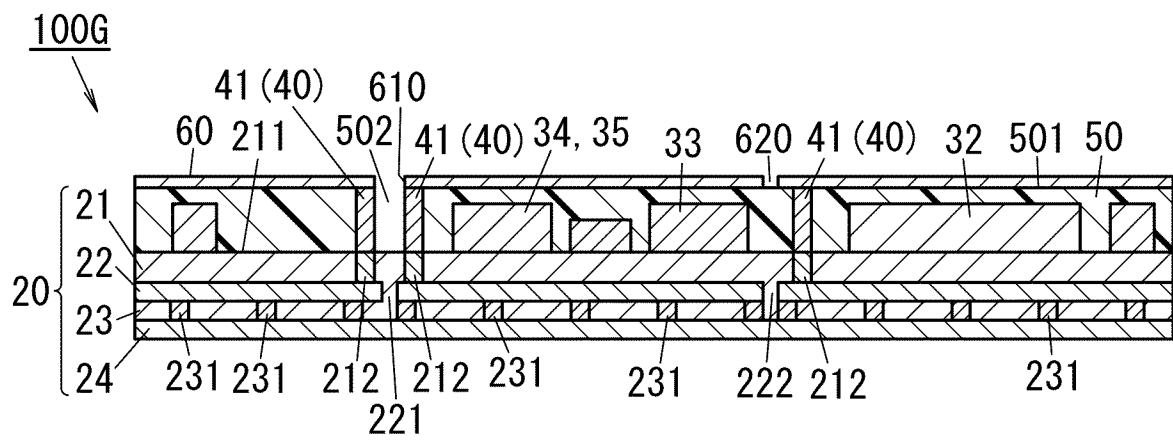
[図10]

図 10



[図11]

図 11



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2018/011572

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl. H01L23/28(2006.01)i, H01L23/00(2006.01)i, H05K1/02(2006.01)i, H05K3/28(2006.01)i, H05K9/00(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl. H01L23/28-23/31, H01L23/00, H05K1/02, H05K3/28, H05K9/00

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan	1922-1996
Published unexamined utility model applications of Japan	1971-2018
Registered utility model specifications of Japan	1996-2018
Published registered utility model applications of Japan	1994-2018

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y A	US 2012/0044653 A1 (RF MICRO DEVICES, INC.) 23 February 2012, paragraphs [0002]-[0004], [0025]- [0041], fig. 1-10 (Family: none)	1, 4-7, 9 2, 3, 8
Y A	US 2009/0000114 A1 (RF MICRO DEVICES, INC.) 01 January 2009, paragraphs [0075], [0076], [0098]- [0100], fig. 13A, 13B, 26A-26D, 27B, 27C, 28A & WO 2009/003018 A2 & CN 101803017 A	1, 4-7, 9 2, 3, 8



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search
11.05.2018

Date of mailing of the international search report
22.05.2018

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2018/011572

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y A	JP 2013-59220 A (MURATA MANUFACTURING CO.) 28 March 2013, paragraphs [0026]-[0038], fig. 1 & US 2013/0063913 A1, paragraphs [0037]-[0049], fig. 1A, 1B	4 2, 3, 8
A	US 2016/0093576 A1 (SILICONWARE PRECISION INDUSTRIES CO., LTD.) 31 March 2016, fig. 3D-3E', 4D, 5B & CN 105448899 A	2, 3, 8

A. 発明の属する分野の分類（国際特許分類（IPC））

Int.Cl. H01L23/28(2006.01)i, H01L23/00(2006.01)i, H05K1/02(2006.01)i, H05K3/28(2006.01)i, H05K9/00(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（IPC））

Int.Cl. H01L23/28-23/31, H01L23/00, H05K1/02, H05K3/28, H05K9/00

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2018年
日本国実用新案登録公報	1996-2018年
日本国登録実用新案公報	1994-2018年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y A	US 2012/0044653 A1 (RF MICRO DEVICES, INC.) 2012.02.23, 段落 0002-0004, 0025-0041, 図 1-10 (ファミリーなし)	1, 4-7, 9 2, 3, 8
Y A	US 2009/0000114 A1 (RF MICRO DEVICES, INC.) 2009.01.01, 段落 0075-0076, 0098-0100, 図 13A, 13B, 26A-26D, 27B, 27C, 28A & WO 2009/003018 A2 & CN 101803017 A	1, 4-7, 9 2, 3, 8

☑ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの
「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「O」 口頭による開示、使用、展示等に言及する文献
「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」 同一パテントファミリー文献

国際調査を完了した日

11.05.2018

国際調査報告の発送日

22.05.2018

国際調査機関の名称及びあて先

日本国特許庁（ISA/J P）

郵便番号 100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

木下 直哉

5 D

3 8 5 8

電話番号 03-3581-1101 内線 3551

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y A	JP 2013-59220 A (株式会社村田製作所) 2013. 03. 28, 段落 0026-0038, 図 1 & US 2013/0063913 A1, 段落 0037-0049, 図 1A, 1B	4 2, 3, 8
A	US 2016/0093576 A1 (SILICONWARE PRECISION INDUSTRIES CO., LTD.) 2016. 03. 31, 図 3D-3E', 4D, 5B & CN 105448899 A	2, 3, 8