



(19)대한민국특허청(KR)  
(12) 공개특허공보(A)

(51) Int. Cl. H01J 17/49 (2006.01)	(11) 공개번호 (43) 공개일자	10-2007-0032550 2007년03월22일
---------------------------------------	------------------------	--------------------------------

(21) 출원번호	10-2005-0086883
(22) 출원일자	2005년09월16일
심사청구일자	없음

(71) 출원인	엘지전자 주식회사 서울특별시 영등포구 여의도동 20번지
(72) 발명자	하상섭 부산 금정구 구서1동 563-40 금강아파트 101-2505 이승현 울산 중구 성안동 경동햇빛마을 101-203 이기범 경남 창원시 북동 251-8
(74) 대리인	박병창

전체 청구항 수 : 총 5 항

(54) 플라즈마 디스플레이 패널

(57) 요약

본 발명에 따른 플라즈마 디스플레이 패널은 상기 서스테인전극들은 연결하는 제 2 연결전극이 형성되기 때문에 상기 각 서스테인전극에 동시에 전원이 인가되는 효과가 있을 뿐만 아니라 복수개의 서스테인전극들을 한꺼번에 연결한 제 2 연결전극과 공통서스테인보드가 하나의 FPC에 의해 연결되기 때문에 종래에 비해 설치되는 FPC의 개수가 감소되고, 이로 인한 레이아웃 상의 설계자유도가 증가되는 효과가 있다.

대표도

도 3

특허청구의 범위

청구항 1.

다수개의 서스테인 전극들과;

상기 다수개의 서스테인 전극들에 각각 연결되어 형성된 제 1 연결전극과;

상기 제 1 연결전극들을 연결하는 제 2 연결전극을 포함하여 구성되는 것을 특징으로 하는 플라즈마 디스플레이 패널.

## 청구항 2.

청구항 1에 있어서,

상기 제 2 연결전극은 서스테인 필스를 인가하는 서스테인 구동부와 연결된 것을 특징으로 하는 플라즈마 디스플레이 패널.

## 청구항 3.

청구항 1에 있어서,

상기 제 2 연결전극은 상기 제 1 연결전극과 교차되는 방향으로 형성된 것을 특징으로 하는 플라즈마 디스플레이 패널.

## 청구항 4.

청구항 1에 있어서,

상기 제 2 연결전극은 패널의 가장자리에 형성되는 것을 특징으로 하는 플라즈마 디스플레이 패널.

## 청구항 5.

청구항 1에 있어서,

상기 제 2 연결전극은 상기 제 1 연결전극의 끝단으로부터 소정 거리 안쪽에 형성된 것을 특징으로 하는 플라즈마 디스플레이 패널.

명세서

## 발명의 상세한 설명

### 발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 플라즈마 디스플레이 패널에 관한 것으로서, 보다 상세하게는 복수개 형성된 서스테인전극을 연결전극을 통해 연결함으로써 보다 간편하게 전원을 인가할 수 있는 플라즈마 디스플레이 패널에 관한 것이다.

최근에는 음극선관(Cathode Ray Tube)의 단점인 무게와 부피를 축소시켜 제작되는 각종 평판표시장치들이 개발되고, 상기 평판표시장치의 예로서는 액정표시장치(Liquid Crystal Display : LCD), 전계 방출 표시장치(Field Emission Display : FED), 플라즈마 디스플레이 패널(Plasma Display Panel : 이하 "PDP 장치"라 함) 및 일렉트로 루미네센스(Electro-Luminescence :EL) 표시장치 등이 있다.

이 중에서 PDP는 플라즈마 방전을 이용하여 화상을 표시하는 평판표시장치로서, 빠른 응답속도를 가짐과 아울러 대면적의 화상을 표시하기에 적합하여 고해상도 텔레비전, 모니터 및 옥내/외 광고용 디스플레이로 이용되고 있다.

도 1은 종래 기술에 따른 플라즈마 디스플레이 패널의 서스테인전극이 도시된 평면도이다.

도 1에 도시된 바와 같이, 종래 기술에 따른 PDP는 상/하기관으로 구성되고, 상부기관(1)에 투명전극인 스캔/서스테인전극(scan/common sustain electrode)(2)(3)이 형성되고, 상기 스캔/서스테인전극(2)(3)은 서로 소정 간격 이격되어 형성되며, 상기 스캔/서스테인전극(2)(3)에는 각각 금속재질의 버스전극(5)이 형성된다.

여기서 상기 스캔/서스테인전극(2)(3)의 각 버스전극(5)은 서로 소정간격 이격되어 평행하게 형성된 후 플렉서블 프린트드 서킷(FPC, 미도시)을 통해 각 구동보드(미도시)와 연결된다.

그런데 상기 서스테인전극(3)에 펄스가 인가되는 경우, 다른 전극과 달리 펄스가 동시에 인가됨에도 불구하고 각각의 버스전극(5)으로 구성된 후 복수개의 FPC에 결합되기 때문에 연결 공정이 복잡해지는 문제점이 있다.

또한 상기 FPC는 상기 서스테인전극(3)을 한데 모아 모드에 연결하기 때문에 발열이 많이 발생하는 문제점이 있다.

### 발명이 이루고자 하는 기술적 과제

본 발명은 상기한 종래 기술의 문제점을 해결하기 위하여 안출된 것으로서, 복수개 형성된 서스테인전극을 연결전극을 통해 연결함으로써 보다 간편하게 전원을 인가할 수 있는 플라즈마 디스플레이 패널을 제공하는데 그 목적이 있다.

또한 본 발명은 서스테인전극에 인가되는 펄스에 의해 발생하는 발열을 최소화시키는 플라즈마 디스플레이 패널 및 그에 따른 서스테인전극구조를 제공하는데 또 다른 목적이 있다.

또한 본 발명은 서스테인전극과 플라즈마 디스플레이 패널의 공통서스테인보드를 보다 단순한 공정으로 연결하는 플라즈마 디스플레이 패널 및 그에 따른 서스테인전극구조를 제공하는데 또 다른 목적이 있다.

### 발명의 구성

상기한 과제를 해결하기 위한 본 발명에 따른 플라즈마 디스플레이 패널은 다수개의 서스테인 전극들과; 상기 다수개의 서스테인 전극들에 각각 연결되어 형성된 제 1 연결전극과; 상기 제 1 연결전극들을 연결하는 제 2 연결전극을 포함하여 구성되는 것을 특징으로 한다.

여기서 상기 제 2 연결전극은 서스테인 펄스를 인가하는 서스테인 구동부와 연결되고, 상기 제 1 연결전극과 교차되는 방향으로 형성되며, 패널의 가장자리에 형성된다.

특히, 상기 제 2 연결전극은 상기 제 1 연결전극의 끝단으로부터 소정 거리 안쪽에 형성된다.

이하, 첨부된 도면을 참조하여 본 발명의 플라즈마 디스플레이 패널을 설명하면 다음과 같다.

도 2는 본 발명의 제 1 실시예에 따른 플라즈마 디스플레이 패널이 도시된 일부절개 사시도이고, 도 3은 본 발명의 제 1 실시예에 따른 플라즈마 디스플레이 패널의 하부기관이 도시된 평면도이다.

도 2 또는 도 3에 도시된 바와 같이, 본 발명에 따른 PDP는 상/하부기관(10)(20)과 상기 상/하부기관(10)(20) 사이에 충전되는 불활성 혼합가스(미도시)를 포함하여 구성된다.

여기서 상기 상부기관(10)은 사용자의 시야에 노출되는 유리기관(12)과, 상기 유리기관(12)의 하면에 형성되는 유전체층(14)과, 상기 유전체층(14) 내부에 형성되는 스캔전극(30Y) 및 서스테인전극(30Z)과, 상기 유전체층(14)의 하면에 형성되어 상기 유전체층(14)을 보호하는 보호막(15)을 포함하여 구성된다.

여기서 상기 스캔/서스테인전극(30Y)(30Z)은 면방전을 유지하기 위한 것으로서 투명한 재질로 형성되고, 본 실시예에서는 인듐틴옥사이드(Indium-Tin-Oxide)로 형성되며, 전기저항이 큰 상기 스캔/서스테인전극(30Y)(30Z)의 저항을 줄이기 위해 상기 스캔/서스테인전극(30Y)(30Z)의 하측에는 각각 전기저항이 낮은 금속(주로 Ag, Cu, Cr)재질로 이루어진 버스전극(11)이 형성된다.

특히 상기 스캔/서스테인전극(30Y)(30Z)은 소정 간격 이격되어 서로 평행하게 형성되고, 상기 스캔/서스테인전극(30Y)(30Z)에 형성된 버스전극(11) 역시 서로 평행하게 형성된다.

그리고 상기 보호막(15)은 플라즈마 방전 시 발생하는 스퍼터링에 의해 상기 유전체층(14)이 손상되는 것을 방지하기 위한 것으로서, 투명한 산화마그네슘(MgO)으로 형성된다.

한편, 상기 하부기관(20)은 유리기관(22)과, 상기 유리기관(22)의 상면에 형성되는 유전체층(24)과, 상기 유전체층(24) 내부에 형성되는 어드레스전극(30X)과, 상기 불활성 가스가 충전될 수 있도록 상기 유전체층(24)의 상부에 소정의 공간을 형성하는 격벽(25)을 포함하여 구성된다.

여기서 상기 어드레스 전극(30X)은 상기 스캔/서스테인전극(30Y)(30Z)과 서로 교차되게 형성되고, 본 실시예에서는 상기 어드레스 전극(30X)이 상기 스캔/서스테인전극(30Y)(30Z)과 직교하게 형성된다.

그리고 상기 유전체층(14)(24)은 투명한 재질의 저융점유리로 형성되고, 플라즈마 방전시 발생된 벽전하를 축적한다.

상기 격벽(25)은 균일한 방전공간을 확보하고 크로스 토크(cross talk)를 방지할 수 있도록 소정의 높이와 폭을 형성하며, 상기 상부기관(10)을 지지할 수 있도록 충분한 강도를 갖는 투명한 저융점 유리로 형성된다.

여기서 상기 격벽(25)소정의 방전공간(C)을 형성하고, 상기 방전공간(C)은 그 형태에 따라 긴 직선형의 스트라이프 타입(stripe type), 우물형태의 웰형(well type) 및 델타형(delta type)으로 구분되며, 각 방전셀에는 형광체가 인쇄되어 각각 적/녹/청의 가시광선을 방출한다.

그리고 상기 어드레스 전극(30X)에는 영상 데이터의 전원이 순차적으로 인가되고, 상기 스캔/서스테인전극(30Y)(30Z)에 인가된 전원과 상호 작용하여 방전을 발생시킨다.

한편, 도 3에 도시된 바와 같이, 상기 상부기관(10)에는 복수개의 스캔/서스테인전극(30Y)(30Z)이 나란히 배열되고, 상기 스캔/서스테인전극(30Y)(30Z) 위에는 각각의 버스전극(도 2의 11)(도 2의 13)이 형성되며, 상기 버스전극(11)(13) 중 서스테인전극(30Z)에 형성된 버스전극(13)에는 상기 각 버스전극(13)에 연결된 제 1 연결전극(35)이 형성된다.

여기서 상기 상부기관(10)은 상기 하부기관(20)과 대면되어 합착되는 패널부(32)와, 상기 합착 시 가장자리에서 노출되는 패드부(34)로 구성되고, 상기 제 1 연결전극(35)은 상기 패널부(32)에 형성된 서스테인 전극(30Z)과 각각 연결되며, 상기 패드부(34)에 형성된다.

그리고 패드부(34)에 형성된 상기 제 1 연결전극(35)들은 상기 제 1 연결전극(35)들과 교차되어 형성된 제 2 연결전극(40)에 의해 연결된다.

더불어 상기 제 2 연결전극(40)은 상기 제 1 연결전극(35)의 끝단(35a)에서 상기 패널부(32) 측으로 소정거리 안쪽에 위치되어 형성된다.

그리고 상기 제 2 연결전극(40)은 상기 버스전극(13)에 전원을 인가하기 위해 연결된 바 전도성이 높은 금속재질로 형성되고, 본 실시예에서는 박판 형태의 동으로 형성된다.

그래서 상기 제 2 연결전극(40)이 형성된 경우, 상기 제 2 연결전극(40)은 상기 서스테인 전극(30Z) 및 상기 서스테인 전극(30Z)에 형성된 버스전극(13) 모두와 연결된다.

도 4는 본 발명의 제 1 실시예에 따른 플라즈마 디스플레이 패널의 전극 연결과정이 도시된 공정도이다.

도 4에 도시된 바와 같이, 본 발명에 따른 PDP(100)는 후공정을 거쳐 점등이 가능한 패널을 구동시키기 위한 인쇄회로기판과 연결된다.

그리고 상기 PDP의 서스테인전극(30Z)에는 서스테인 펄스를 인가하는 공통서스테인보드(common sustain board, 50)가 연결되고, 상기 공통서스테인보드(50)와 상기 PDP는 플렉서블 프린티드 서킷(FPC, 70)에 의해 연결된다.

여기서 상기 PDP의 서스테인전극(30Z)에는 상기 FPC(70)와의 연결이 용이하도록 이방성 도전필름(Anidotropic Conductive Film : 이하 'ACF'라 함, 60)이 부착되고, 상기 ACF(60)는 절연성 및 접착성이 우수한 에폭시 수지 등의 바인더 성분 중에서 전도성이 있는 입자가 분산된 필름형태이다.

그리고 상기 ACF(60)는 상기 서스테인전극(30Z)에 형성된 제 2 연결전극(40)에 부착되고, 상기 ACF(60)에 상기 FPC(70)가 부착되어 상기 공통서스테인보드(50)와 상기 패널(30)의 서스테인전극(30Z)이 연결된다.

그래서 상기 공통서스테인보드(50)는 상기 서스테인전극(30Z) 각각에 펄스를 인가하는 방식이 아니라 상기 FPC(70)를 통해 상기 제 2 연결전극(40)에 펄스를 인가하고, 상기 제 2 연결전극(40)은 제 1 연결전극(35) 및 상기 서스테인전극(30Z)과 통전되기 때문에 패널(30)의 모든 서스테인전극(30Z)에 동시에 서스테인 펄스가 인가된다.

또한 상기 제 2 연결전극(40)은 상기 제 1 연결전극(35)에서 안쪽에 형성되기 때문에 상기 FPC(70)가 부착될 때 보다 넓은 면적을 점유하여 연결이 용이하다.

그리고 본 실시예에 따른 PDP는 상기 서스테인전극(30Z)들이 하나의 제 2 연결전극(40)에 의해 연결되어 서스테인 펄스를 인가 받기 때문에, 상기 FPC(70)를 하나만 설치하면 되고, 상기 FPC(70)가 하나만 설치되는 경우, PDP에 실장되는 부품들의 레이아웃 자유도가 증가된다.

한편, 상기와 같이 하나의 FPC(70)를 통해 전원이 인가되는 경우, 종래와 같이 FPC(70)에 형성되는 전극이 가는 형태로 형성되지 않아도 무방하기 때문에, FPC(70)에서 발생하는 발열을 효과적으로 방지할 수 있다.

도 5는 본 발명의 제 2 실시예에 따른 플라즈마 디스플레이 패널의 하부기판이 도시된 평면도이다.

본 발명의 제 2 실시예는 제 1 실시예에서 제 2 연결전극(40)을 복수개 형성한 것을 제외하고 제 1 실시예와 동일한 구성을 갖는다.

그래서 상기와 같이 복수개의 제 2 연결전극(40)이 형성되는 경우, 공통서스테인보드(50)에서 서스테인전극(30Z)으로 인가되는 전원의 인가시간을 보다 균일하게 유지할 수 있다.

이하 제 2 실시예에 대한 나머지 구성은 제 1 실시예와 동일하므로 자세한 설명을 생략한다.

이상과 같이 본 발명에 의한 플라즈마 디스플레이 패널을 예시된 도면을 참조로 설명하였으나, 본 발명은 본 명세서에 기재된 실시예와 도면에 한정되지 않고, 본 발명의 기술사상이 보호되는 범위 내에서 당업자에 의해 응용이 가능하다.

### **발명의 효과**

상기와 같이 구성되는 본 발명에 따른 플라즈마 디스플레이 패널은 상기 서스테인전극들은 연결하는 제 2 연결전극이 형성되기 때문에 상기 각 서스테인전극에 동시에 전원이 인가되는 효과가 있다.

또한 본 발명에 따른 플라즈마 디스플레이 패널은 복수개의 서스테인전극들을 한꺼번에 연결한 제 2 연결전극과 공통서스테인보드가 하나의 FPC에 의해 연결되기 때문에 종래에 비해 설치되는 FPC의 개수가 감소되고, 이로 인한 레이아웃 상의 설계자유도가 증가되는 효과가 있다.

또한 본 발명에 따른 플라즈마 디스플레이 패널은 연결전극을 통해 서스테인전극에 펄스를 한번에 입력하기 때문에 종래에 비해 발생하는 발열이 감소되는 효과가 있다.

또한 본 발명에 따른 플라즈마 디스플레이 패널은 최소 하나의 FPC를 통해 연결전극과 공통서스테인보드를 연결하기 때문에 작업공정이 대폭 감소되는 효과가 있다.

### **도면의 간단한 설명**

도 1은 종래 기술에 따른 플라즈마 디스플레이 패널의 서스테인전극이 도시된 평면도

도 2는 본 발명의 제 1 실시예에 따른 플라즈마 디스플레이 패널이 도시된 일부절개 사시도

도 3은 본 발명의 제 1 실시예에 따른 플라즈마 디스플레이 패널의 하부기판이 도시된 평면도

도 4는 본 발명의 제 1 실시예에 따른 플라즈마 디스플레이 패널의 전극 연결과정이 도시된 공정도

도 5는 본 발명의 제 2 실시예에 따른 플라즈마 디스플레이 패널의 하부기판이 도시된 평면도

<도면의 주요 부분에 관한 부호의 설명>

10 : 상부기판 11 : 버스전극

12 : 유리기판 14 : 유전체층

15 : 보호막 20 : 하부기판

22 : 유리기판 24 : 유전체층

25 : 격벽 30X : 어드레스 전극

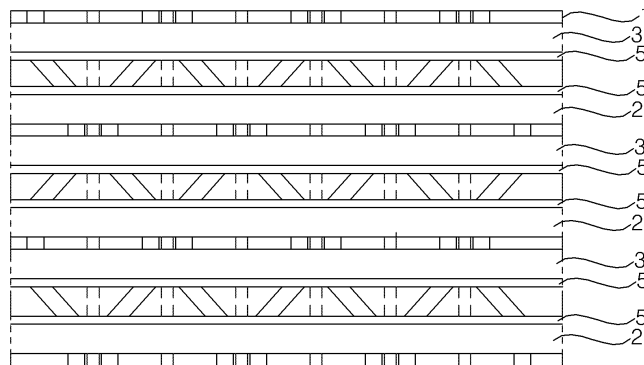
30Y : 스캔전극 30Z : 서스테인전극

40 : 연결전극 50 : 공통서스테인보드

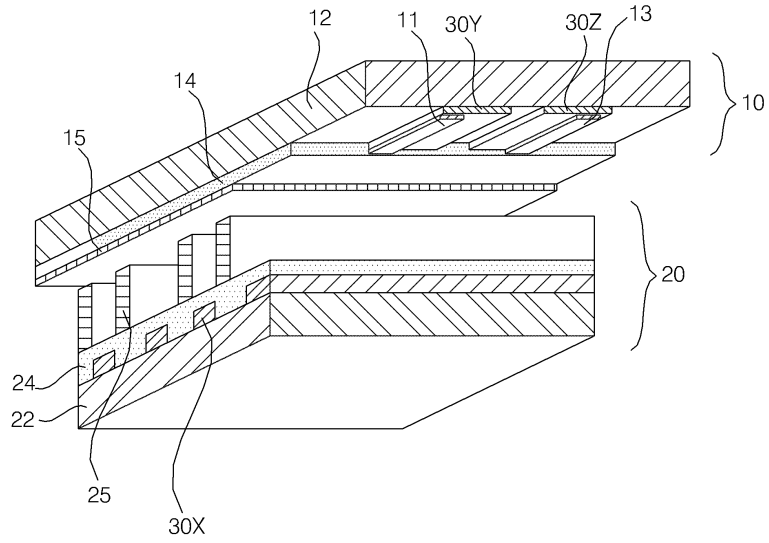
60 : 이방성 도전필름(ACF) 70 : 플렉서블 프린티드 서킷(FPC)

도면

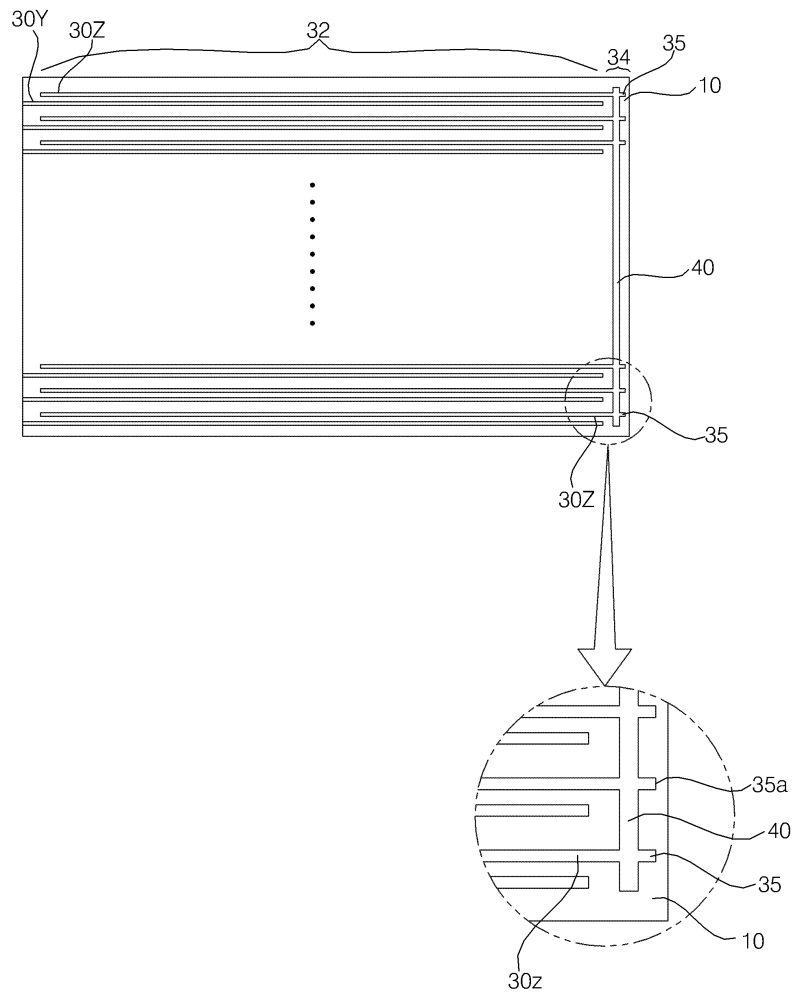
도면1



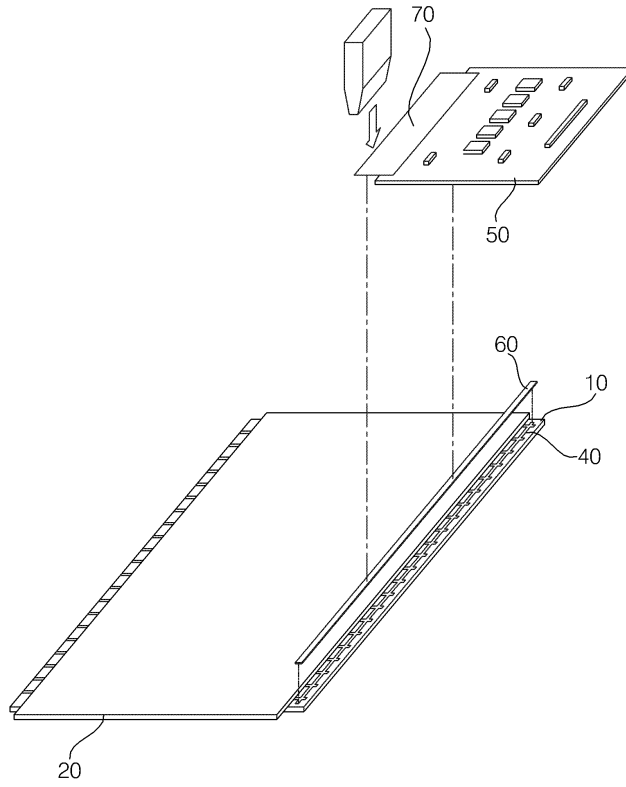
도면2



도면3



도면4



도면5

