

發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：P410476P

※申請日期：P4-2-18

※IPC 分類：H01L21/304 (2006.01)

一、發明名稱：(中文/英文)

半導體裝置及其製造方法

SEMICONDUCTOR DEVICE AND MANUFACTURING METHOD
THEREOF

二、申請人：(共2人)

姓名或名稱：(中文/英文)

1. 三洋電機股份有限公司 / SANYO ELECTRIC CO., LTD.

2. 關東三洋半導體股份有限公司 / KANTO SANYO SEMICONDUCTORS CO., LTD.

代表人：(中文/英文)(簽章) 1. 桑野幸德 / KUWANO, YUKINORI

2. 真下利夫 / MASHIMO, TOSHIO

住居所或營業所地址：(中文/英文)

1. 日本國大阪府守口市京阪本通2丁目5番5號

5-5, Keihan-Hondori 2-chome, Moriguchi-shi, Osaka, Japan

2. 日本國群馬縣邑樂郡大泉町仙石2丁目2468番地1

2468-1, 2-chome, Sengoku, Oizumi-machi, Ora-gun, Gunma, Japan

三、發明人：(共3人)

姓名：(中文/英文)

1. 野間崇 / NOMA, TAKASHI

2. 關嘉則(関嘉則) / SEKI, YOSHINORI

3. 和久井元明 / WAKUI, MOTOAKI

國籍：(中文/英文) 1. 2. 3. 日本國 / JAPAN

四、聲明事項：

主張專利法第二十二條第二項 第一款或 第二款規定之事實，其事實發生日期為： 年 月 日。

申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

有主張專利法第二十七條第一項國際優先權：

1. 日本國 2004 年 3 月 5 日 特願 2004-062323（主張優先權）

無主張專利法第二十七條第一項國際優先權：

主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

主張專利法第三十條生物材料：

須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

九、發明說明：

【發明所屬之技術區域】

本發明係關於一種半導體裝置及其製造方法，特別係關於黏貼有支持體而成之半導體晶圓的切削製程中的半導體裝置及其製造方法。

【先前技術】

以往，BGA(Ball Grip Array)型半導體裝置係作為具有與半導體晶片之外形尺寸大致相同大小的外形尺寸之晶片尺寸封裝件之一種而為人所知。該 BGA 型半導體裝置係一種將由錒錫等金屬構件形成之球狀導電端子，以格子狀複數配列在封裝件的一主面上，並和在封裝件之另一面上形成之半導體晶片電性連接的裝置。

然後，將該 BGA 型半導體裝置組裝至電子機器時，藉由將各導電端子壓接在印刷基板上的配線圖案，使半導體晶片和裝載於印刷基板上的外部電路電性連接。

上述 BGA 型半導體裝置，相較於具有突出於側部之引線針腳(lead pin)之 SOP(Small Outline Package)或 QFP(Quad Flat Package)等其他形態的晶片尺寸封裝件，具有可設置多數的導電端子，且可小型化之優點。BGA 型半導體裝置具有作為例如裝載於行動電話之數位相機的影像感測晶片之用途。

第 13 圖係顯示習知的 BGA 型半導體裝置之概略構成，第 13 圖(a)係該 BGA 型半導體裝置的表面側的斜視圖。第 13 圖(b)係該 BGA 型半導體裝置的背面側的斜視圖。

BGA 型半導體裝置 100 係將半導體晶片 101 藉由樹脂 105a、105b 封裝在在作為支持體之第 1 及第 2 玻璃基板 104a、104b 之間。在第 2 玻璃基板 104b 的一主面上，即 BGA 型半導體裝置 100 的背面上，以格子狀配置有複數球狀端子(以下稱為導電端子 111)。該導電端子 111 係經由第 2 配線 109 連接至半導體晶片 101。從半導體晶片 101 的內部拉出的鋁配線係與複數第 2 配線 109 連接，使各導電端子 111 和半導體晶片 101 形成電性連接。

參照第 14 圖更詳細說明該 BGA 型半導體裝置 100 的剖面構造。第 14 圖係顯示沿分割線(dicing line)分割為各個半導體晶片之 BGA 型半導體裝置 100 的剖視圖。

於配置在半導體晶片 101 表面之絕緣膜 102 上設有第 1 配線 103。該半導體晶片 101 係藉由樹脂 105a 與第 1 玻璃基板 104a 相黏接。又，該半導體晶片 101 的背面係藉由樹脂 105b 與第 2 玻璃基板 104b 相黏接。而且，第 1 配線 103 的一端係與第 2 配線 109 相連接。該第 2 配線 109 係從第 1 配線 103 的一端延伸於到第 2 玻璃基板 104b 的表面。此外，在延伸於第 2 玻璃基板 104b 上的第 2 配線 109 上形成有球狀導電端子 111。

另外，上述技術係記載於例如以下的專利文獻 1。

[專利文獻 1]日本特許公表 2002—512436 號公報

【發明內容】

[發明所欲解決之課題]

如上述半導體裝置之製造方法中，將黏接有第 1 及第

2 玻璃基板 104a, 104b 的半導體晶圓，沿著分割線分割成各個半導體晶片時，係將用來切削的分割刀片(dicing blade)的位置對合於分割線的中心。然而，以往正確的進行如上述之位置對合是很困難的。結果即產生分割(dicing)時切削精度降低的問題。

因此，本發明係於製造黏貼有支持體而成之半導體裝置時的切削製程中，謀求切削精度的提升者。

[解決課題之手段]

本發明之製造方法係有鑑於上述課題而研創者，特別是以能確實進行沿著分割線從半導體晶圓之側部分地切削，或者是完全切削(即切斷)之製程為其特徵者。

亦即，本發明係一種半導體裝置之製造方法，係對於沿著在半導體晶圓表面劃定的分割區域配置一對錐墊(pad)，且在半導體晶圓的表面黏貼一片支持體而成之疊層體，以一邊使刀片沿著分割區域移動，一邊從半導體晶圓的背面切到支持體之厚度方向的中途的方式進行切削，而在該疊層體形成切削溝者，並具有以下特徵。亦即，在半導體晶圓的表面之分割區域的兩側，形成將該分割區域夾在中間而互相對向的一對對位標記(alignment mark)，並藉由辨識機構檢測出該一對對位標記的位置，根據該檢測結果求出分割區域的中心線，然後在該中心線上對合刀片的位置而進行切削。

此外，本發明之半導體裝置之製造方法，係在上述製造方法之形成切削溝後的製程中，再藉由辨識機構檢測出

一對對位標記的位置，並根據該檢測結果求出分割區域的中心線，然後在該中央線上對合刀片的位置而從半導體晶圓的背面進行切削，藉以將疊層體分離為各個半導體晶片。

此外，上述本發明之製造方法，係適用於在半導體晶圓的表面中限於與一對錐墊對應之位置形成有以能使該對錐墊露出之方式開口而成的窗之半導體裝置。

[發明之效果]

根據本發明，可使用一片支持體來實現黏貼有支持體而成之半導體裝置。藉此，可極力減少半導體裝置的厚度及製造成本的增大。

此外，根據本發明，藉由將可在切削製程中共用之對位標記設置在半導體晶圓背面上，可以高精度進行半導體裝置的切削製程。又，可極力減少因不同的切削製程導致切削位置之差異。

【實施方式】

接著，參照第 1 圖之俯視圖說明本實施形態之半導體裝置之製造方法。

第 1 圖係將在配置有複數個半導體晶片區域之半導體晶圓 10 的一主面上黏貼未圖示之作為支持體的玻璃基板而成之疊層體，從未黏貼玻璃基板之半導體晶圓 10 的主面觀看時之俯視圖。

如第 1 圖所示，在最後半導體晶圓 10 經分離時會形成各個半導體晶片之半導體晶片區域 10a、10b、10c、10d 及其他未圖示之半導體晶片區域，係沿著正交之分割區域

60 加以配置。又，在相鄰接之半導體晶片區域 10a、10b 上，從形成在各半導體晶片區域上之未圖示之電路延伸之鐳墊，亦即第 1 配線 13a、13b，係沿著半導體晶圓之分割區域而形成。此外，在半導體晶圓中之第 1 配線 13a、13b 的所在位置，藉由例如選擇性蝕刻而形成有以可露出第 1 配線 13a、13b 之方式開口的窗 30。該窗 30 係用以連接第 1 配線 13a、13b，與之後將形成於半導體晶圓的半導體晶片區域 10a、10b 上之第 2 配線(用以連接第 1 配線與形成於半導體晶圓上之導電端子的配線)的開口部。

另外，其他的半導體晶片區域 10c、10d 及未圖示之半導體晶片區域也具有和上述構成相同之構成。

然後，半導體晶圓的半導體晶片區域 10a、10b、10c、10d 及未圖示之半導體晶片區域的角部，即正交之分割區域 60 的交叉點附近，在半導體晶片區域和分割區域 60 的邊界附近以將分割區域 60 夾在中間而相對向之方式分別形成有對位標記(51a、51b)、(52a、52c)。該等對位標記(51a、51b)、(52a、52c)係形成例如突起狀，且係在切削半導體晶圓 10 或玻璃基板的切削製程中，使用於使旋轉刀片對合在預定之切削位置之位置對合者。

上述旋轉刀片的位置對合係藉由畫像辨識用的辨識攝影機檢測出對位標記(51a、51b)、(52a、52c)，再根據該檢測結果求出分割區域 60 之中心線，然後在該中心線上對合旋轉刀片的位置以進行切削者。

該等之對位標記(51a、51b)、(52a、52c)係以例如以下

所示之位置關係來配置。亦即，以將沿著作為分割線之中心線 61 而延伸的分割區域 60 夾在中間之方式，在半導體晶片區域 10a、10b 形成一對對位標記 51a、51b。另外，以將沿著中心線 62 而延伸的分割區域 60 夾在中間之方式，在半導體晶片區域 10a、10c 形成一對對位標記 52a、52c。換言之，在分割區域 60 的交叉點共形成有兩對對位標記。

同樣地，在其他的分割區域 60 的交叉點附近，針對沿著各中心線 61、62 而延伸之每個分割區域 60，分別以將該等分割區域夾在中間而相對向之方式形成一對對位標記。亦即，分割區域 60 之每個交叉點各自形成有兩對對位標記。

此外，本實施形態中，對位標記係在分割區域 60 的每個交叉點分別形成兩對，但本發明並不限定對位標記的個數。亦即，例如，亦可再在第 1 圖中，以將以中心線 61 為中心之分割區域 60 夾在中間之方式在半導體晶片區域 10c、10d 形成一對對位標記(未圖示)，以將以中央線 62 為中心之分割區域 60 夾在中間之方式在半導體晶片區域 10b、10d 形成 1 對對位標記(未圖示)。藉此可謀求對位標記的辨認精度之提升。

此外，對位標記的材質只要可為畫面辨識用的辨識攝影機辨認出來者，並無特別限制，最好為半導體裝置之製造過程中一般常用的材質。例如，可為與第 1 配線和形成在半導體晶圓上之配線等相同的材料。又，對位標記可藉

由蝕刻等而形成突起狀或凹陷狀。

使用上述本實施形態之對位標記之旋轉刀片的位置對合，可適用於如下所示之半導體裝置之製造方法。接著，參照第 2 圖至第 11 圖的剖視圖說明可適用藉由本實施形態之對位標記而進行之旋轉刀片的位置對合之半導體裝置之製造方法。第 2 圖至第 11 圖係顯示第 1 圖的半導體晶圓之中沿著通過半導體晶片區域 10a、10b 和分割區域 60 之 X-X 線之剖視圖。其他的半導體晶片區域，也具有與上述剖視圖相同之構成。

如第 2 圖所示，首先準備形成有未圖示之電路之半導體晶圓 10。在該半導體晶圓 10 上之中央線 61(分割區域的中心，即分割線)的兩側，隔著第 1 絕緣膜 12 形成一對第 1 配線 13a、13b(與上述未圖示的電路電性連接之配線)。另外，在包含第 1 配線 13a、13b 之半導體晶圓 10 上形成由氧化矽膜或氮化矽膜等構成之鈍化膜。

然後，對於形成有第 1 配線 13a、13b 之側的半導體晶圓之主面(以下稱做「半導體晶圓 10 之表面」)，藉由樹脂 15(例如環氧樹脂)黏接作為支持體之玻璃基板 14。另外，支持體不限定為玻璃基板，例如也可使用由金屬或有機物形成之基板狀物、或帶狀物。

之後，對於未形成有第 1 配線 13a、13b 之側的半導體晶圓的主面(即半導體晶圓 10 的背面)進行背面研磨(back grinding)，使半導體晶圓 10 的厚度變薄。在此，經過背面研磨之半導體晶圓 10 的背面，將形成可反映後來形成於半

導體晶圓之其他層或配線的成膜之凹凸。因此，亦可對經過背面研磨之半導體晶圓 10 的背面進行濕蝕刻。

接著，如第 3 圖所示，從半導體晶圓 10 的背面側對半導體晶圓 10 之對應第 1 配線 13a、13b 的位置進行選擇性蝕刻，形成使存在於第 1 配線 13a、13b 的一部分上之第 1 絕緣膜 12 露出之開口部，亦即窗 30。該窗 30 係用以連接第 1 配線 13a、13b 和後來形成於半導體晶圓 10 的背面之第 2 配線者。窗 30 不是沿著分割區域 60 全體，亦即不是沿著中心線 61 全體而形成，而是只形成在對應第 1 配線 13a、13b 之位置，故半導體晶圓 10 與玻璃基板 14 之接觸面積擴大。藉此，可減少可能在該接觸部產生之裂縫或剝離。因而，可抑制半導體裝置之良率之惡化。

在此，在上述窗 30 中半導體晶圓 10 的端部 1a 形成有角部。該角部會使之後形成在半導體晶圓 10 上之其他層或配線的階梯覆蓋性(step coverage)劣化。因此，如第 4 圖所示，進行使上述角部變圓之濕蝕刻(或者是浸蝕刻)。

之後，在半導體晶圓 10 的背面上，在沿著中心線 61、62 延伸之分割區域 60 的各交叉點附近，形成上述旋轉刀片的位置對合用之對位標記 51a、51b、52a、52c 及其他的對位標記(未圖示)。

接著，如第 5 圖所示，在半導體晶圓 10 的背面上形成第 2 絕緣膜 16(以例如矽烷為基劑之 $3\mu\text{m}$ 的氧化膜)。在此，上述對位標記係為第 2 絕緣膜 16 所覆蓋，但由於是要在預定位置形成為突起狀或凹陷狀，故在第 2 絕緣膜 16

上述預定位置形成可由辨識攝影機檢測之突起或凹陷亦可。

或者，上述對位標記由金屬層形成時，即使該對位標記為第 2 絕緣膜 16 所覆蓋，也由於該第 2 絕緣膜 16 上形成有反映上述金屬層之突起，故可藉由辨識攝影機可檢測出該對位標記。

接著，如第 6 圖所示，形成使窗 30 之中心線 61 附近(形成有第 1 配線之其他區域為中心線 62)開口之未圖示之阻劑(resist)膜，以該阻劑膜為遮罩，從半導體晶圓 10 的背面側進行蝕刻。藉此，去除位於中心線 61 附近之第 2 絕緣膜 16 及第 1 絕緣膜 12 的一部分，使第 1 配線 13a、13b 的一部分露出。

接著，去除未圖示之阻劑膜之後，如第 7 圖所示，在第 2 絕緣膜 16 上的預定位置形成緩衝構件 17。該緩衝構件 17 係具有可吸收施加在之後形成於該預定位置之導電端子的力量，緩和導電端子接合至印刷基板之際的應力之功能者。

再者，在包含緩衝構件 17 上的第 2 絕緣膜 16 上形成第 2 配線 18 用之金屬層。在此，第 1 配線 13a、13b 係與第 2 配線 18 電性連接。然後，將未圖示之阻劑膜以使窗 30 中之中心線 61 附近，第 2 配線 18 的形成區域以外之半導體晶圓 10 的區域開口之方式加以圖案化，並藉由以該阻劑膜為遮罩對上述金屬層進行蝕刻來形成第 2 配線層 18。另外，亦可將未圖示之阻劑膜以殘留在對位標記的形成區

域之方式加以圖案化，並藉由以該阻劑膜為遮罩對第 2 配線層 18 用的金屬層進行蝕刻，來形成由上述金屬層構成之對位標記。

接著，如第 8 圖所示，去除未圖示之阻劑膜之後，沿著中心線 61，從半導體晶圓 10 背面進行切削，形成例如呈倒 V 字形的剖面形狀，形成到達玻璃基板 14 的一部分之切削溝 40。此時，旋轉刀片的寬度必須為不會接觸到第 1 配線 13a、13b 之端部的程度之寬度。另外，該切削溝 40 的剖面形狀並不限定於倒 V 字形，亦可為其他的形狀(如矩形)。

在上述切削之際，進行切削之前，係藉由辨識攝影機檢測出對位標記的位置，並根據其結果求出中心線 61 之正確的位置。然後，將旋轉刀片的位置對合於所求出之中心線 61，再一邊使該旋轉刀片沿著該中央線 61 移動一邊進行切削。

沿著中央線 62 的切削也是以同樣方式進行。

在此，成為上述切削的對象之中心線 61、62 之正確位置係根據各對對位標記(51a、51b)，(52a、52c)之位置的檢測結果來決定。或者，中心線 61、62 之位置係根據取一分割區域 60 上之複數對的對位標記之位置的平均值之檢測結果來決定。然後，計算出上述決定之中心線及旋轉刀片的初期位置之偏離量，並依照該偏離量修正該旋轉刀片的位置。

本製程中，係辨識旋轉刀片相對於用以形成切割溝 40

之中心線 61 之位置對合用的對位標記，並根據其辨識結果決定切削位置。在此，亦可藉由辨識例如與第 1 配線 13a、13b 電性連接之第 2 配線 18 的相對之兩端部，根據其辨認結果來決定切削位置。但是，此時會受到第 2 配線 18 的端部之狀況左右。亦即，由於第 2 配線 18 的端部係形成在窗 30 之底部，故與一般圖案化製程不同，會有圖案化形狀的精度不高之情況。因此，作為位置辨認用的標記使用須為更高精度的圖案化形狀。相對於此，由於本發明之對位標記係在一般之平坦的部位形成圖案化，故精度高，作為位置辨識用標記之可靠度變高。

之後，如第 9 圖所示，對第 2 配線 18 進行鍍覆處理，形成由例如 Ni-Au 構成之鍍覆膜 19。

接著，如第 10 圖所示，在包含切削溝 40 內之半導體晶圓 10 的背面形成保護膜 20。在此，例如，將半導體晶圓 10 的背面朝向上方後，藉由有機樹脂的旋轉塗布，使該有機樹脂分布於包含切削溝 40 內之半導體晶圓 10 的背面全體。藉此，以保護膜 20 覆蓋在切割溝 40 內露出之所有層，亦即樹脂 15 及玻璃基板 14 之露出面。

之後，於半導體晶圓 10 的背面形成在對應緩衝構件 17 之位置具有開口部之未圖示的阻劑膜。然後，藉由以該阻劑膜為遮罩之蝕刻去除保護膜 20 的一部分而形成開口，再在保護膜 20 開口的位置形成導電端子 21。

然後，沿著分割區域 60 的中心，亦即中心線 61 進行切削，將半導體晶圓 10 分離為各個半導體晶片。在此，由

於切削溝 40 內為保護膜 20 所覆蓋，故此時的切削係僅切削玻璃基板 14 及保護層 20 即可。此時，旋轉刀片的寬度須為不會接觸到切削溝 40 內的第 1 配線 13a、13b 及樹脂 15 的程度之寬度。

上述切削之際，和進行切削溝 40 之切削時同樣，在進行切削前，係藉由辨識攝影機檢測(辨識)對位標記的位置，並根據其結果求出中心線 61 之正確位置。然後，將旋轉刀片的位置對合於所求出之中心線 61，從半導體晶圓 10 的背面，一邊使該旋轉刀片沿著該中央線 61 移動一邊進行切割。沿著中央線 62 的切削也是以同樣方式進行。

在此，如果假設為未使用如上述本實施形態之對位標記之方法的情況，則要確實進行上述切削製程(即切削溝 40 之形成、及分離半導體晶圓 10 時的切削)中之旋轉刀片的位置對合會變得相當困難。

亦即，此時之旋轉刀片的位置對合可考慮例如從上面觀看形成於半導體晶圓 10 的窗 30 內之第 12 圖的俯視圖所示，藉由辨識攝影機檢測出在切削溝 40 內露出之第 2 配線 18a、18b 的端部 8a、8b 的位置，根據其檢測結果求出分割區域 60 的中心，亦即中心線 61 的位置，並在該中心線 61 對合旋轉刀片的位置之方法。然而，第 2 配線 18a、18b 的端部 8a、8b，一般常會因其形成時之加工而成為破斷面(斷面有凹凸存在之狀態之面)，故正確檢測位置會變得困難。因此，會導致根據端部 8a、8b 的位置而求出之中心線 61 的位置不正確的問題。

相對於此，相較於根據檢測出上述端部 8a、8b 的位置之方法，在切削製程使用對位標記的本實施形態之半導體裝置之製造方法，由於不依據第 2 配線 18a、18b 的端部 8a、8b 的位置，故能確實進行旋轉刀片的位置對合。藉此可提升對於半導體晶圓的切削精度。

另外，對於分割區域 60 之複數個不同的切削製程，亦即，形成切削溝 40、及分割半導體晶圓 10 時的切削，兩者可共用同樣的對位標記。藉此，從上述本實施形態之黏貼有一片支持體而成之半導體裝置之製造過程看來，即使對分割區域 60 必需進行複數的切削製程之情形，也可極力降低切削旋轉刀片的位置對合的偏差。因此可提升對於半導體晶圓的切削精度。

此外，根據上述本實施形態之製造方法，可使用一片玻璃基板，抑止良率惡化同時實現黏貼有支持體而成之半導體裝置。此外，相較於使用兩片玻璃基板的情形，可極力減少半導體裝置的厚度及製造成本的增大。

另外，本實施形態中，使用對位標記之旋轉刀片的位置對合雖適用於黏貼一片支持體而成之半導體裝置，但本發明並不限於此。亦即，將兩片玻璃基板黏貼在半導體晶圓兩側的主面而成之半導體裝置等，只要為必需露出第 1 配線者，亦可適用於具有其他構造之半導體裝置。

【圖式簡單說明】

第 1 圖為說明本發明實施形態之半導體裝置之製造方法的俯視圖。

第 2 圖為說明本發明實施形態之半導體裝置之製造方法的剖視圖。

第 3 圖為說明本發明實施形態之半導體裝置之製造方法的剖視圖。

第 4 圖為說明本發明實施形態之半導體裝置之製造方法的剖視圖。

第 5 圖為說明本發明實施形態之半導體裝置之製造方法的剖視圖。

第 6 圖為說明本發明實施形態之半導體裝置之製造方法的剖視圖。

第 7 圖為說明本發明實施形態之半導體裝置之製造方法的剖視圖。

第 8 圖為說明本發明實施形態之半導體裝置之製造方法的剖視圖。

第 9 圖為說明本發明實施形態之半導體裝置之製造方法的剖視圖。

第 10 圖為說明本發明實施形態之半導體裝置之製造方法的剖視圖。

第 11 圖為說明本發明實施形態之半導體裝置之製造方法的剖視圖。

第 12 圖為說明本發明實施形態之半導體裝置之製造方法的俯視圖。

第 13 圖(a)及(b)為說明習知例之半導體裝置的概略構成的斜視圖。

第 14 圖為說明習知例之半導體裝置的構成的剖視圖。

【主要元件符號說明】

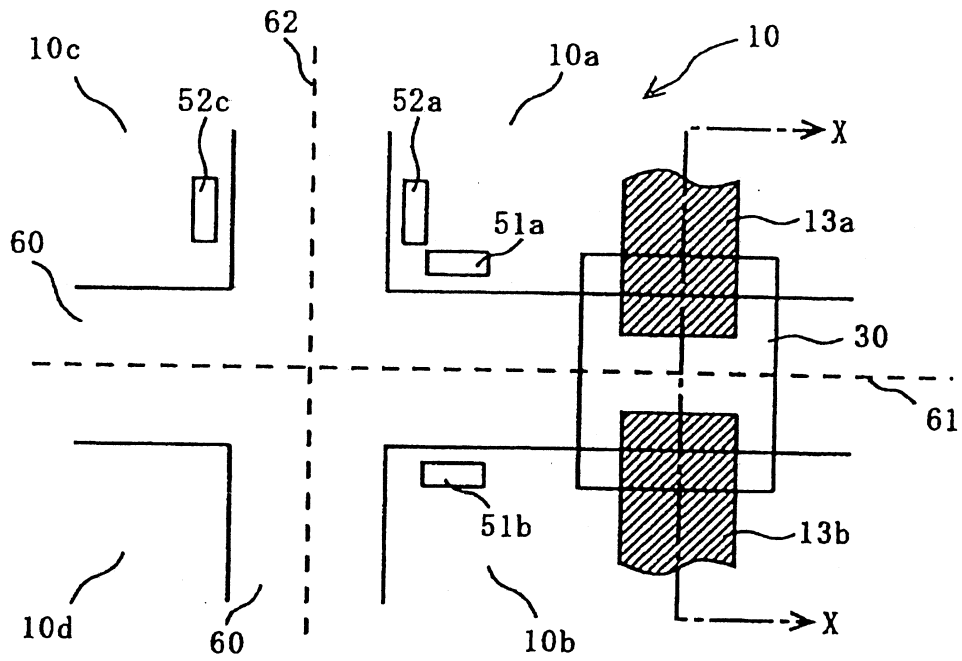
10	半導體晶圓		
10a、10b、10c、10d	半導體晶片區域		
12	第 1 絕緣膜	13a、13b、103	第 1 配線
14	玻璃基板	15、105a、105b	樹脂
15	第 2 絕緣膜	17	緩衝構件
18、18a、18b、109	第 2 配線		
8a、8b	端部	19	鍍覆膜
20、110	保護膜	21、111	導電端子
30	窗	40	切削溝
51a、51b、52a、52c	對位標記		
60	分割區域	61、62	中心線
100	半導體裝置	101	半導體晶片
102	絕緣膜	104a	第 1 玻璃基板
104b	第 2 玻璃基板		

五、中文發明摘要：

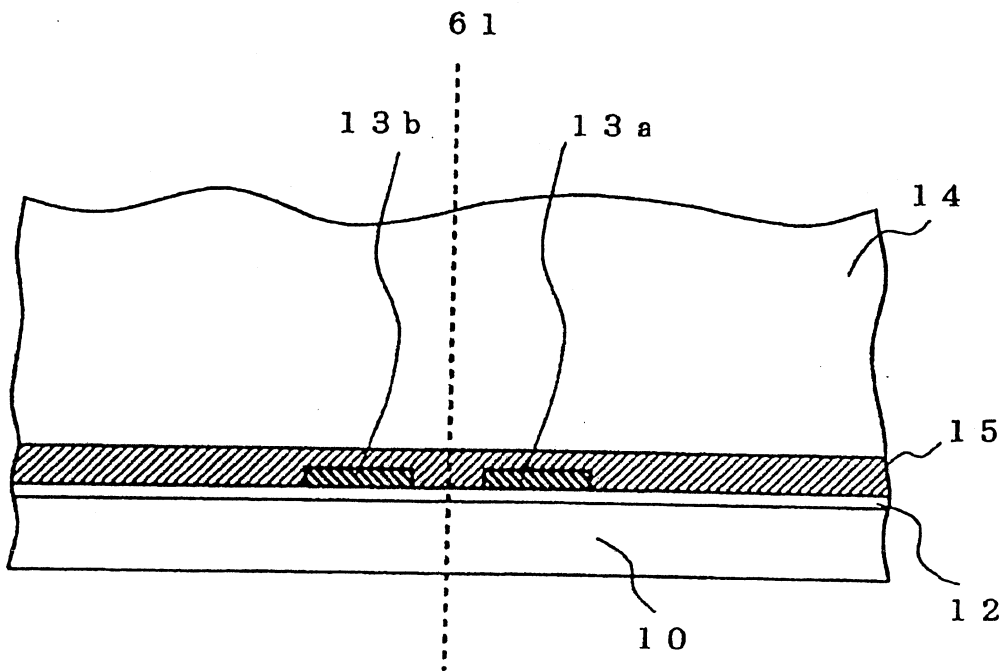
本發明係在製造黏貼有支持體而成之半導體裝置時的切削製程中，謀求切削精度的提升者。本發明係包含將黏貼有玻璃基板(14)而成之半導體晶圓(10)，沿分割區域(60)一邊移動刀片一邊進行切削製程之半導體裝置之製造方法，具有以下特徵。亦即，在半導體晶圓(10)上的分割區域(60)之兩側，形成互相對向的一對對位標記(51a、51b)。而且，切削製程中，在分割區域(60)之中心，亦即中心線(61)，對合旋轉刀片的位置時，藉由辨識攝影機檢測出對位標記(51a、51b)之位置，根據檢測結果求出中心線(61)的位置，在該中心線(61)上對合旋轉刀片的位置以進行切削。

六、英文發明摘要：

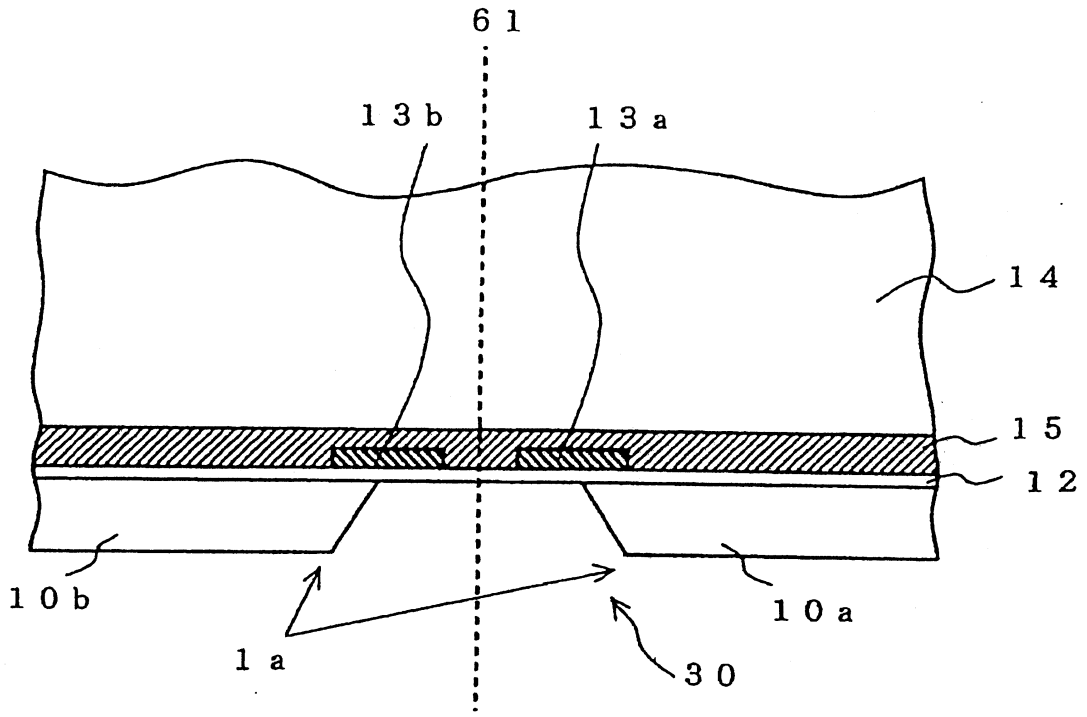
This invention provides a manufacturing method of a semiconductor, the method including a step of cutting a semiconductor wafer (10) with a glass substrate (14) stuck thereon by a blade while moving the blade along a dicing area (60) and having the following characteristics. That is, forming a pair of alignment marks (51a, 51b) facing to each other on both sides of the dicing area (60) on the semiconductor wafer (10); and detecting the positions of the alignment marks (51a, 51b) by a recognition camera and determining a center line (61) of the dicing area (60) according to the detection result when a rotating blade has to be aimed at the center of the dicing area (60), that is the center line (61), in the cutting step, and then setting the position of the rotating blade on the center line (61) to carry out a cutting. Accordingly, the cutting accuracy in a cutting step in the manufacture of a semiconductor device on which a support body is stuck is enhanced.



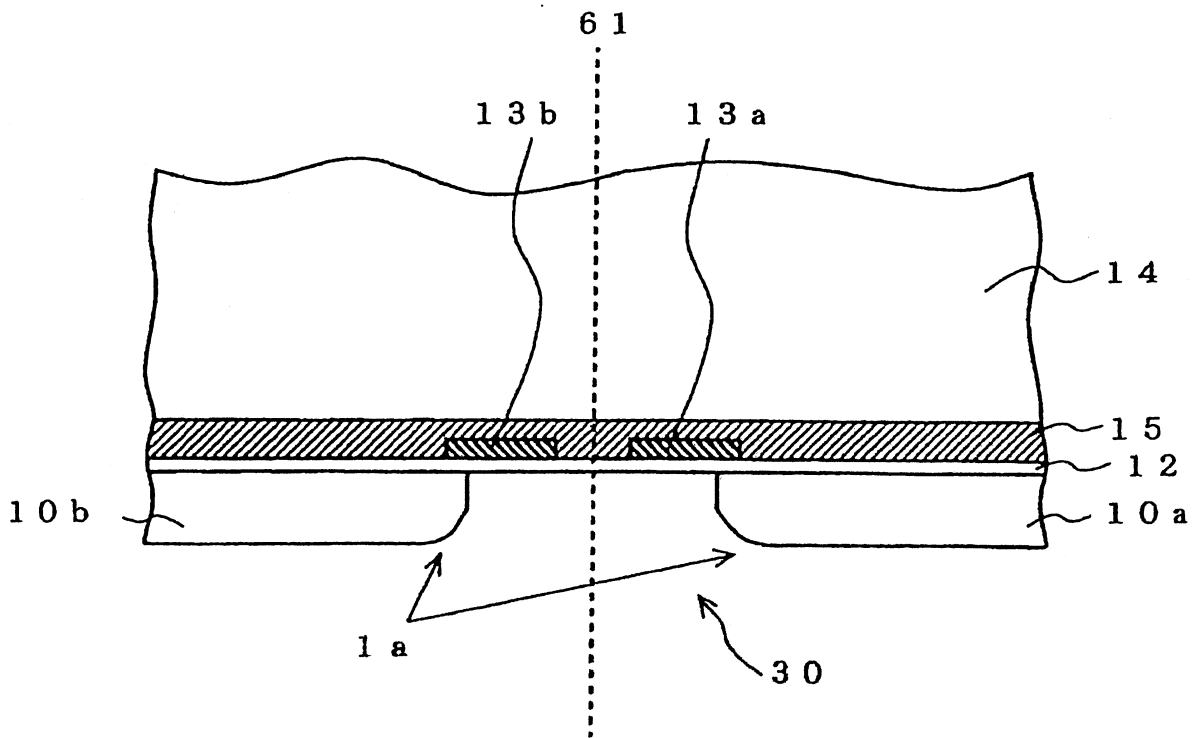
第1圖



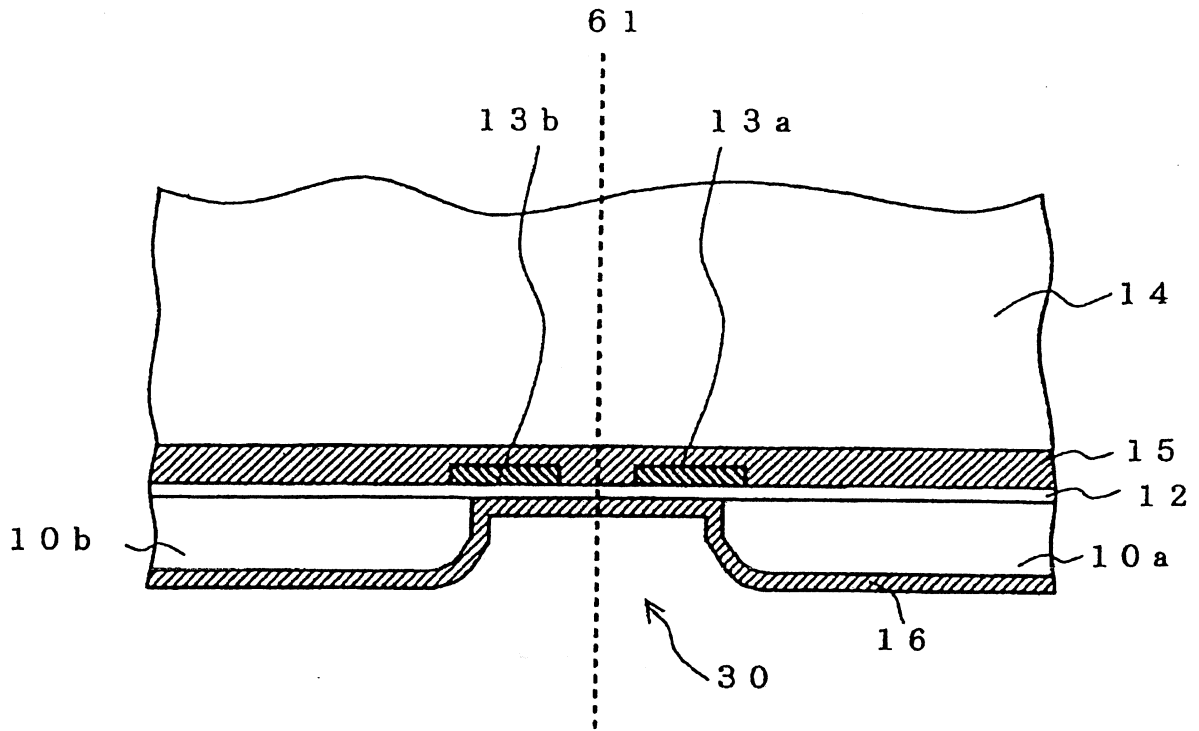
第2圖



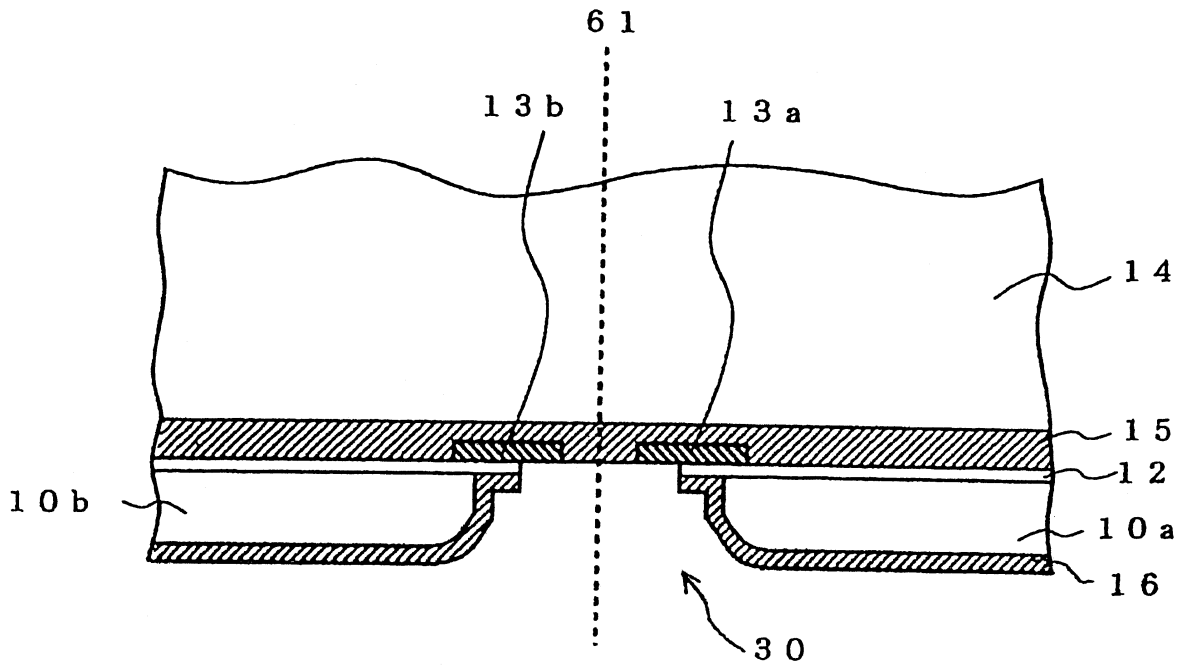
第3圖



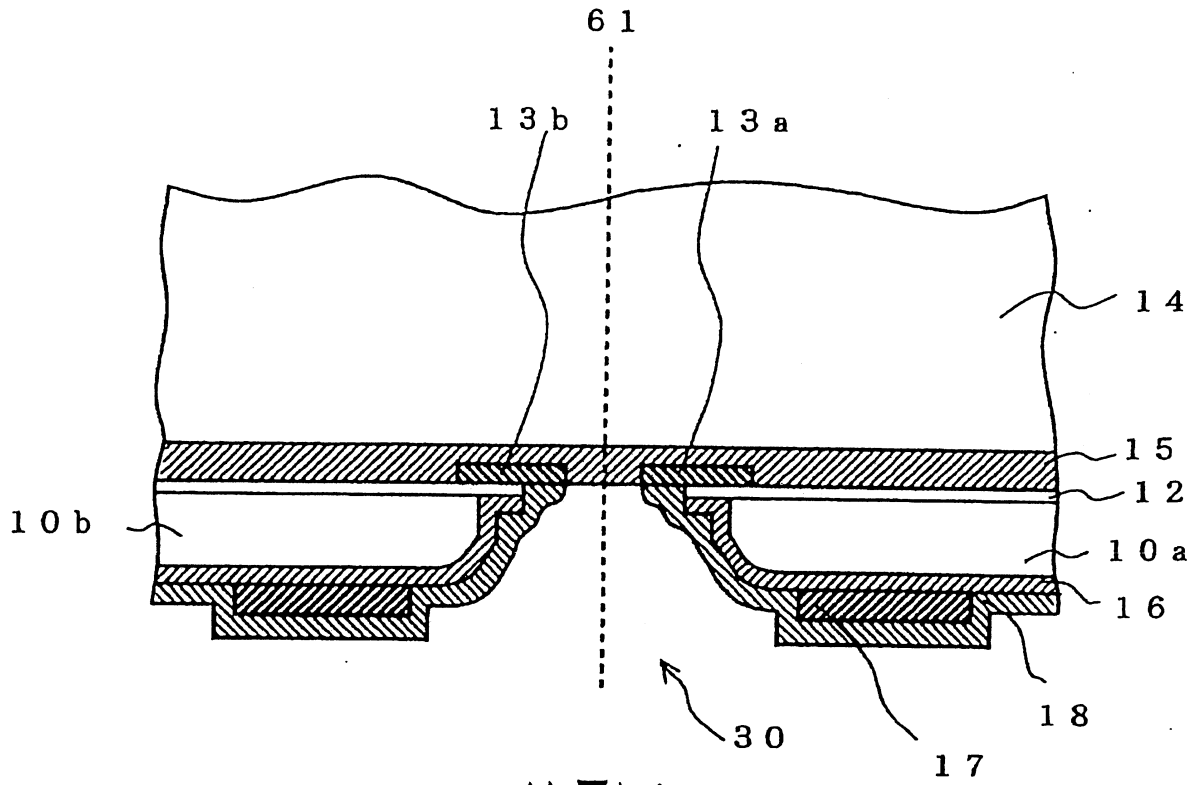
第4圖



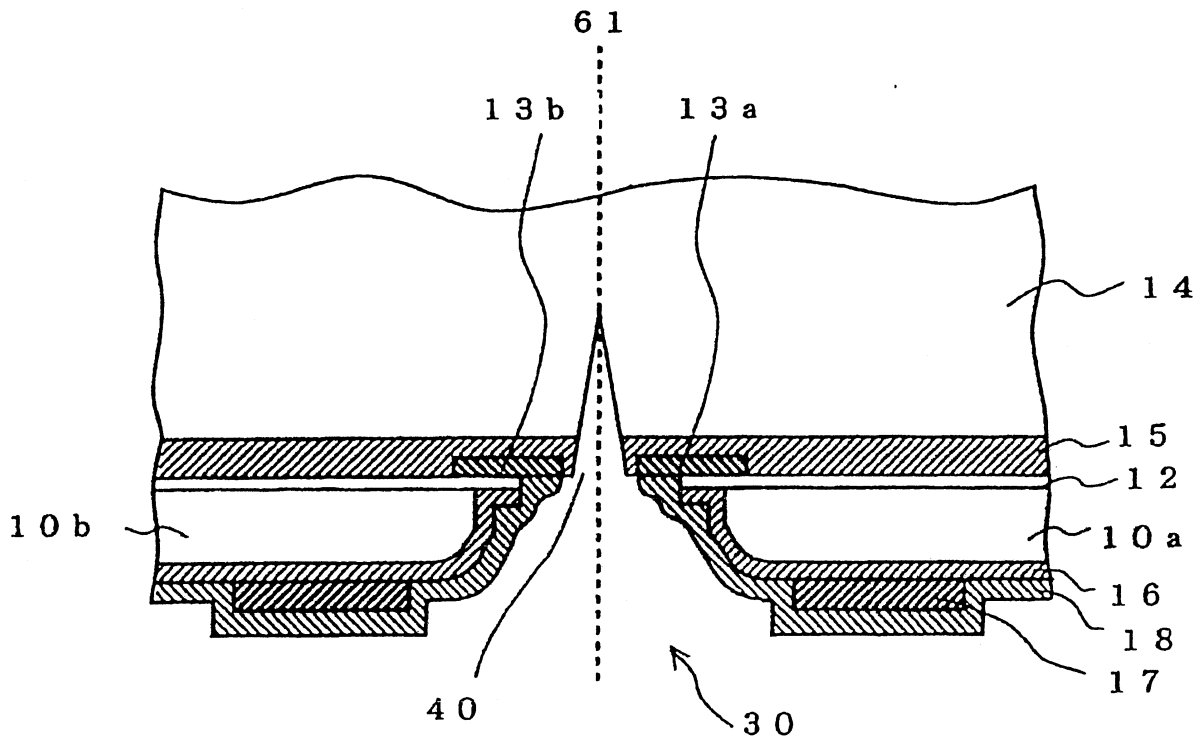
第5圖



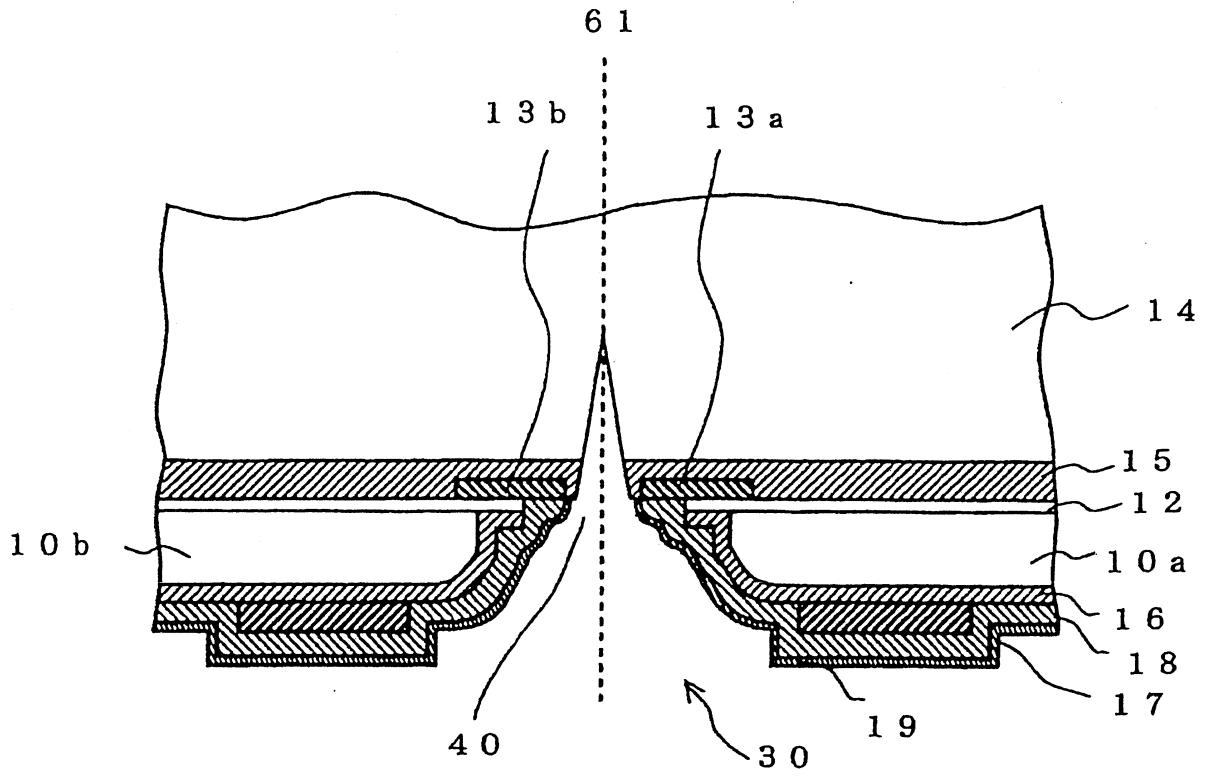
第6圖



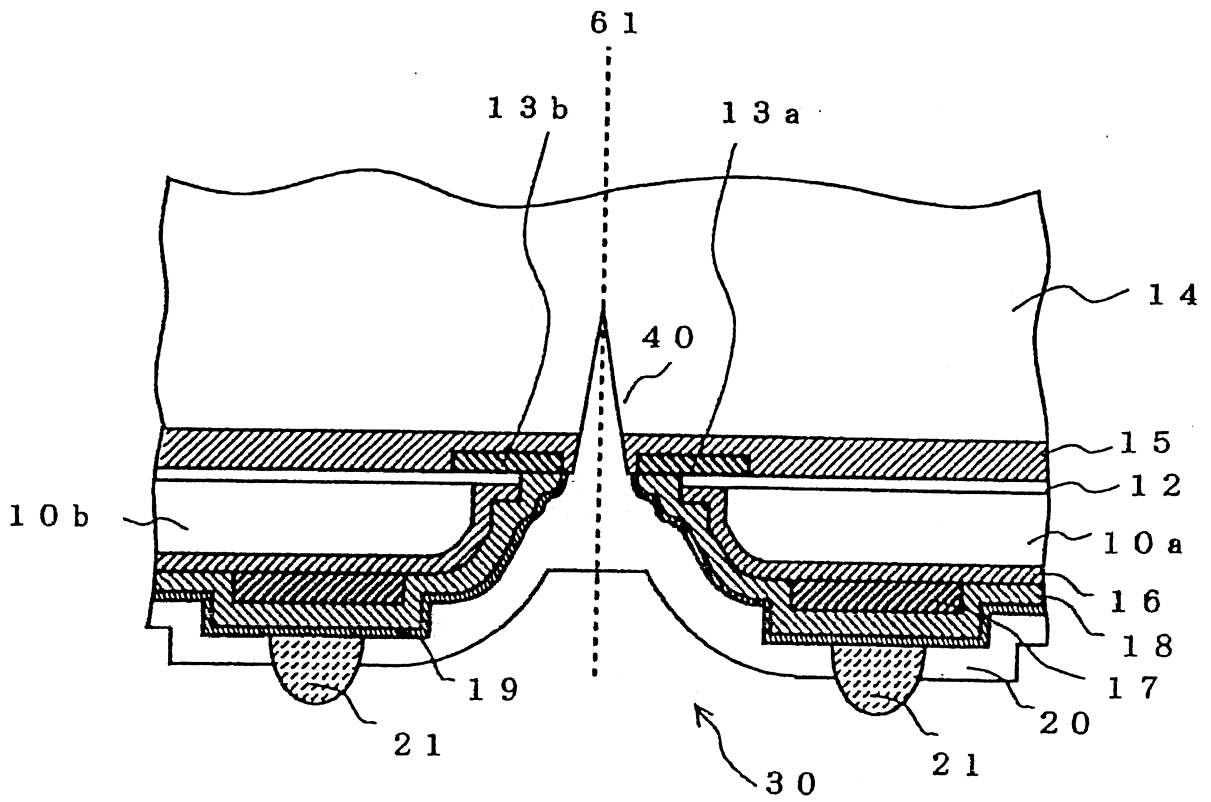
第7圖



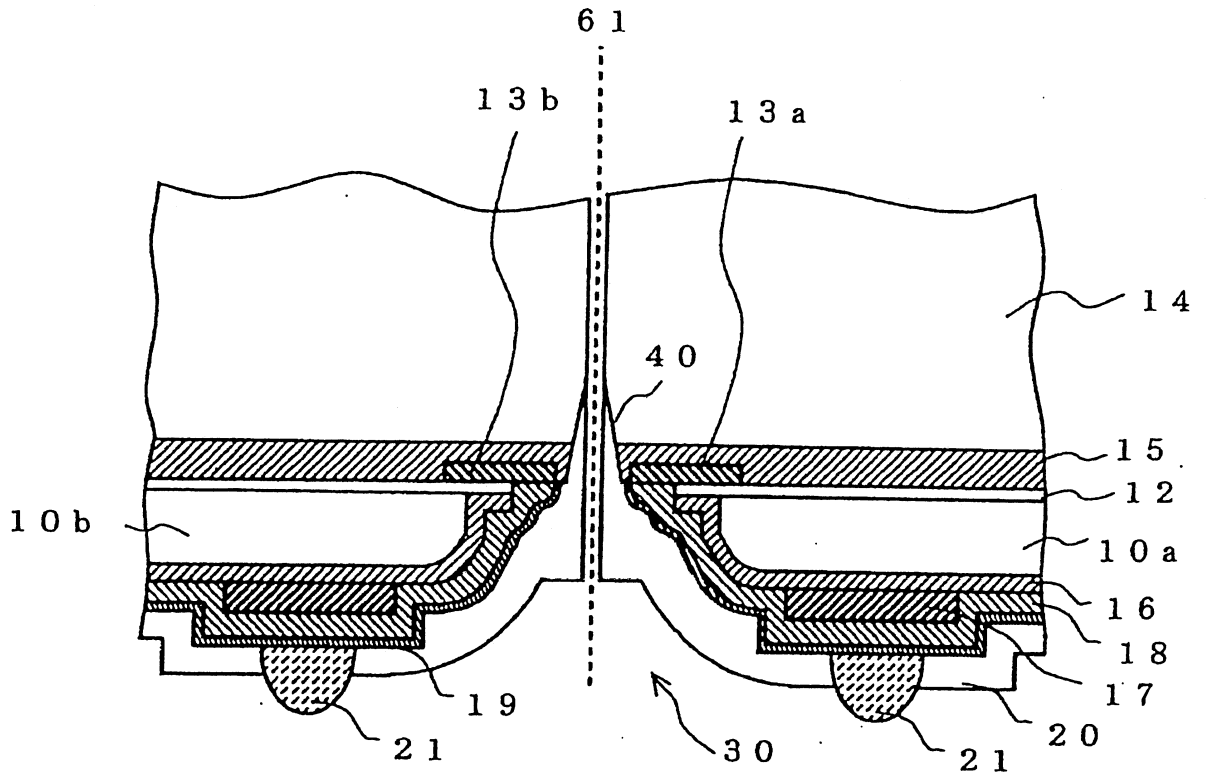
第8圖



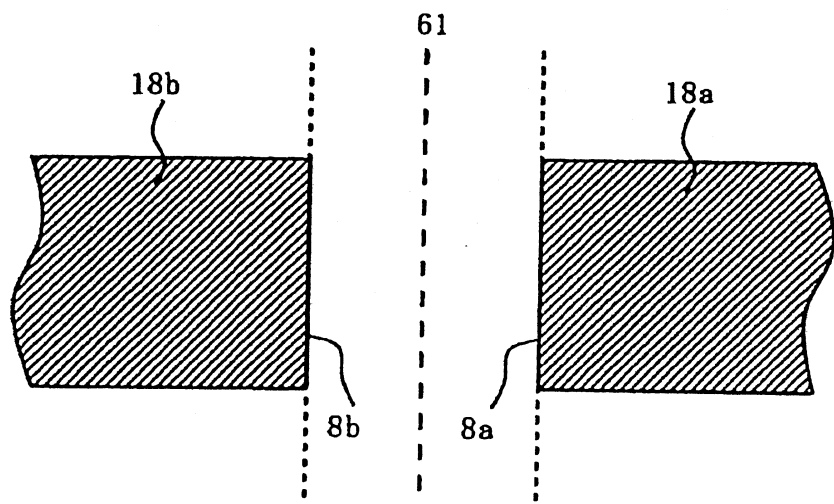
第9圖



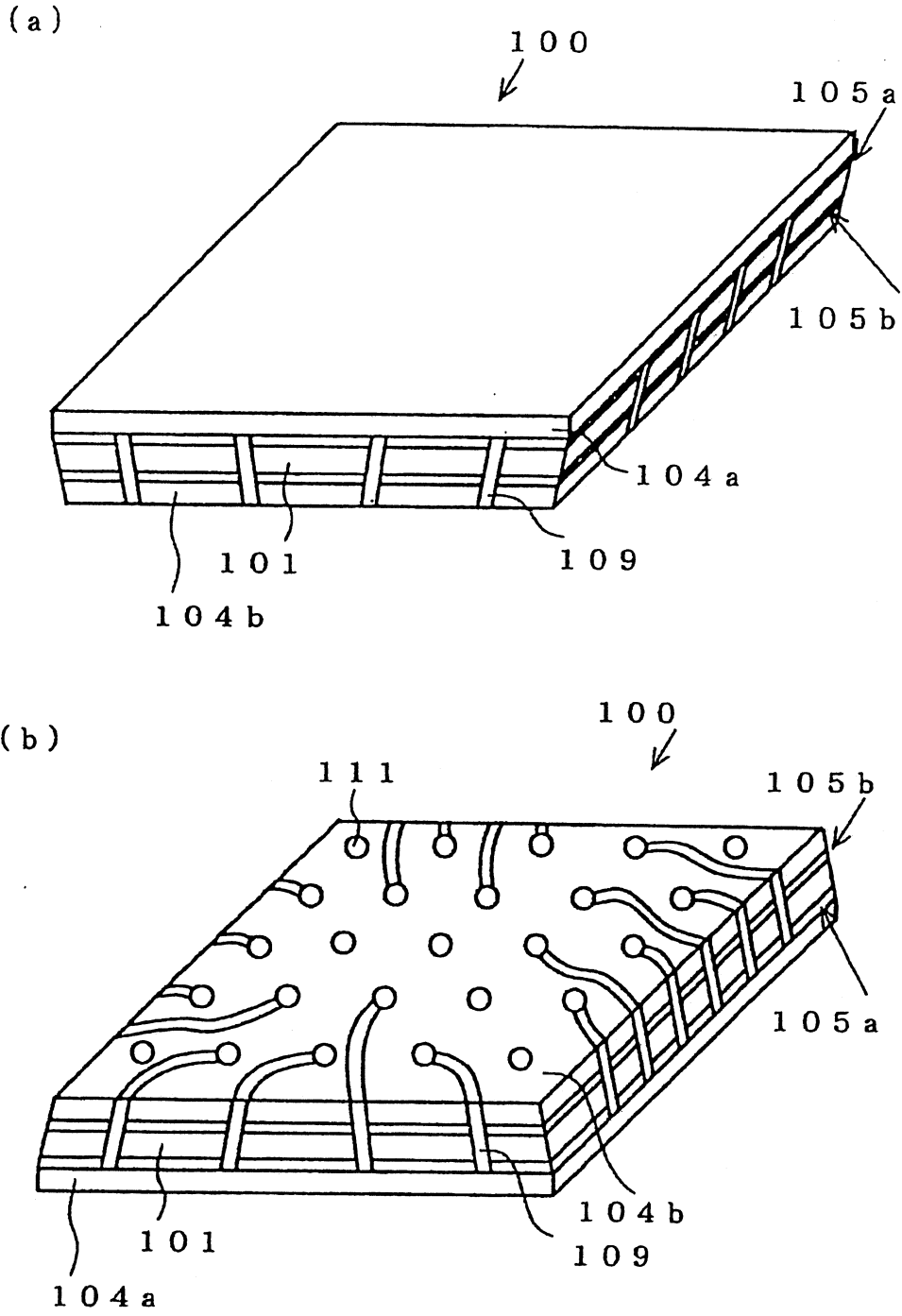
第10圖



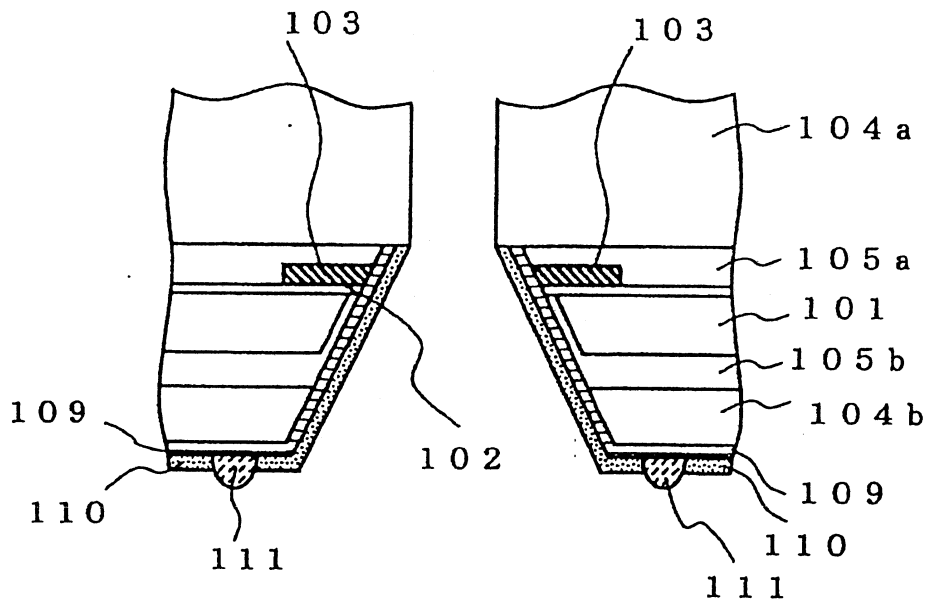
第11圖



第12圖



第13圖



第14圖

七、指定代表圖：

(一)本案指定代表圖為：第 (1) 圖。

(二)本代表圖之元件符號簡單說明：

10 半導體晶圓

10a、10b、10c、10d 半導體晶片區域

13a、13b 第 1 配線

51a、51b、52a、52c 對位標記

60 分割區域

61、62 中心線

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

本案無代表化學式

第 94104769 號專利申請案

申請專利範圍修正本

(95 年 6 月 7 日)

1. 一種半導體裝置之製造方法，係對於沿著在半導體晶圓的表面劃定的分割區域配置一對銲墊，且在前述半導體晶圓的表面黏貼支持體而成的疊層體，以一邊使刀片沿著前述分割區域移動，一邊從前述半導體晶圓的背面切到前述支持體之厚度方向的中途之方式進行切削，而在該疊層體形成切削溝者，其特徵為：

在前述半導體晶圓的背面之前述分割區域的兩側，形成將該分割區域夾在中間而互相對向的一對對位標記，並藉由辨識機構檢測出該一對對位標記的位置，再根據該檢測結果求出前述分割區域的中心線，然後在該中心線上對合刀片的位置而進行切削。

2. 如申請專利範圍第 1 項之半導體裝置之製造方法，其中，於形成前述切削溝後的製程中，

藉由辨識機構檢測出前述一對對位標記的位置，並根據該檢測結果求出前述分割區域的中心線，然後在該中心線上對合刀片的位置而從前述半導體晶圓的背面進行切削，藉以將前述疊層體分離為各個半導體晶片。

3. 如申請專利範圍第 1 項之半導體裝置之製造方法，其中，在前述半導體晶圓的背面中限於與前述一對銲墊對應之位置，形成有以能使該一對銲墊露出之方式開口而成的窗。

4. 如申請專利範圍第 1 項至第 3 項中任一項之半導體裝置之製造方法，其中，前述對位標記係由半導體裝置之製程所用的材料形成。
5. 如申請專利範圍第 1 項至第 3 項中任一項之半導體裝置之製造方法，其中，前述對位標記係藉由蝕刻而形成之凹陷。
6. 一種半導體裝置，其特徵為具有：
沿著在半導體晶片的表面劃定的分割區域而配置之鐳墊；
黏貼在前述半導體晶片的表面之支持體；以及
沿著前述半導體晶片的背面之前述分割區域，於該分割區域之兩側外形成的對位標記。
7. 如申請專利範圍第 6 項之半導體裝置，其中，在前述半導體晶片的背面中限於與前述鐳墊對應的位置，形成有使該半導體晶片開口之窗。
8. 如申請專利範圍第 6 項或第 7 項之半導體裝置，其中，前述對位標記係由半導體裝置之製程所用的材料形成。
9. 如申請專利範圍第 6 項或第 7 項之半導體裝置，其中，前述對位標記係藉由蝕刻而形成之凹陷。