

【公報種別】特許法第 17 条の 2 の規定による補正の掲載
 【部門区分】第 7 部門第 2 区分
 【発行日】平成 19 年 8 月 2 日 (2007.8.2)

【公開番号】特開 2007-158371 (P2007-158371A)
 【公開日】平成 19 年 6 月 21 日 (2007.6.21)
 【年通号数】公開・登録公報 2007-023
 【出願番号】特願 2007-24310 (P2007-24310)
 【国際特許分類】

H 0 1 L 21/02 (2006.01)

H 0 1 L 27/12 (2006.01)

H 0 1 L 21/336 (2006.01)

H 0 1 L 29/786 (2006.01)

【F I】

H 0 1 L 27/12 B

H 0 1 L 29/78 6 2 7 D

【手続補正書】
 【提出日】平成 19 年 6 月 7 日 (2007.6.7)
 【手続補正 1】
 【補正対象書類名】特許請求の範囲
 【補正対象項目名】全文
 【補正方法】変更
 【補正の内容】
 【特許請求の範囲】
 【請求項 1】

第 1 単結晶シリコン基板上に酸化シリコン膜を形成し、
 前記酸化シリコン膜を介して前記第 1 単結晶シリコン基板に水素を添加し、
 前記酸化シリコン膜を間に挟んで、前記第 1 単結晶シリコン基板と、第 2 基板とを接合
 し、
 前記酸化シリコン膜を間に挟んで単結晶シリコン薄膜が前記第 2 基板上に残るように、
 熱処理によって前記第 1 単結晶シリコン基板を分断し、
 前記単結晶シリコン薄膜を用いて、薄膜トランジスタのチャネル形成領域、ソース領域
 及びドレイン領域となる領域を含む島状シリコン層を形成し、
 前記島状シリコン層上にゲート絶縁膜を形成し、
 前記ゲート絶縁膜上にシリコンを含むゲート電極を形成し、
 前記ゲート電極の側面にサイドウォールを形成し、
 前記島状シリコン層の前記サイドウォール及び前記ゲート電極と重ならない領域、並び
 に前記ゲート電極の上面に接して金属膜を形成し、
 前記金属膜が接した領域にシリサイドが形成されるように熱処理することを特徴とする
 半導体装置の作製方法。

【請求項 2】

第 1 単結晶シリコン基板上に酸化シリコン膜を形成し、
 前記酸化シリコン膜を介して前記第 1 単結晶シリコン基板に水素を添加し、
 前記酸化シリコン膜を間に挟んで、前記第 1 単結晶シリコン基板と、第 2 基板とを接合
 し、
 前記酸化シリコン膜を間に挟んで単結晶シリコン薄膜が前記第 2 基板上に残るように、
 熱処理によって前記第 1 単結晶シリコン基板を分断し、
 前記単結晶シリコン薄膜の上面をケミカルメカニカルポリッシングによって平坦化し、
 平坦化した前記単結晶シリコン薄膜を用いて、薄膜トランジスタのチャネル形成領域、

ソース領域及びドレイン領域となる領域を含む島状シリコン層を形成し、

前記島状シリコン層上にゲート絶縁膜を形成し、

前記ゲート絶縁膜上にシリコンを含むゲート電極を形成し、

前記ゲート電極の側面にサイドウォールを形成し、

前記島状シリコン層の前記サイドウォール及び前記ゲート電極と重ならない領域、並びに前記ゲート電極の上面に接して金属膜を形成し、

前記金属膜が接した領域にシリサイドが形成されるように熱処理することを特徴とする半導体装置の作製方法。

【請求項 3】

請求項 1 又は請求項 2 において、

前記島状シリコン層に対して熱酸化処理を行うことを特徴とする半導体装置の作製方法

。

【請求項 4】

請求項 1 又は請求項 2 において、

前記島状シリコン層に対して熱酸化処理を行うことによって、前記ゲート絶縁膜を形成することを特徴とする半導体装置の作製方法。

【請求項 5】

請求項 3 乃至請求項 5 のいずれか一において、

前記熱酸化処理は 1050 ~ 1150 の温度で行われることを特徴とする半導体装置の作製方法。

【請求項 6】

請求項 3 又は請求項 4 において、

前記熱酸化処理はハロゲン元素を含む酸化性雰囲気中で行われることを特徴とする半導体装置の作製方法。

【請求項 7】

請求項 1 乃至請求項 6 のいずれか一において、

前記第 2 基板の表面に酸化シリコン膜を有し、

前記第 1 単結晶シリコン基板と前記第 2 基板の接合は、前記第 1 単結晶シリコン基板上に形成された酸化シリコン膜と、前記第 2 基板の表面の酸化シリコン膜の接合によって行われることを特徴とする半導体装置の作製方法。

【請求項 8】

請求項 1 乃至請求項 7 のいずれか一において、

前記金属膜はコバルト膜であることを特徴とする半導体装置の作製方法。

【請求項 9】

請求項 1 乃至請求項 8 のいずれか一において、

前記シリサイドは、前記島状シリコン層中の前記ソース領域及び前記ドレイン領域において、前記島状シリコン層の厚さ方向の全体にわたって形成されることを特徴とする半導体装置の作製方法。

【請求項 10】

請求項 1 乃至請求項 9 のいずれか一において、

前記島状シリコン層及び前記ゲート電極を覆って、窒化シリコン膜、酸化シリコン膜、または窒化酸化シリコン膜を含む層間絶縁膜を形成し、

前記層間絶縁膜は、前記島状シリコン層の周囲の前記酸化シリコン膜を覆うように設けられていることを特徴とする半導体装置の作製方法。

【請求項 11】

請求項 1 乃至請求項 10 のいずれか一において、

前記酸化シリコン膜の厚さは、0.05 ~ 0.5 μ mであることを特徴とする半導体装置の作製方法。

【請求項 12】

請求項 1 乃至請求項 11 のいずれか一において、

前記水素の添加は、 $1 \times 10^{16} \sim 1 \times 10^{17}$ atoms / cm²のドーズ量で行うことを特徴とする半導体装置の作製方法。

【請求項 13】

請求項 1 乃至請求項 12 のいずれかーにおいて、

前記第 2 基板は、シリコン基板、石英基板、セラミックス基板、またはガラス基板であることを特徴とする半導体装置の作製方法。