(19)国家知识产权局

(12)发明专利申请

(10)申请公布号 CN 117894271 A
(43)申请公布日 2024.04.16

(21)申请号 202311631875.7

(22)申请日 2023.11.29

(71)申请人 合肥维信诺科技有限公司
地址 230001 安徽省合肥市新站区新蚌埠路5555号
申请人 昆山国显光电有限公司

(72)发明人 凌杰 朱少杰 罗传申 潘卫卫 鉏文权 张亚飞 陈心全

(74)专利代理机构 广东君龙律师事务所 44470
专利代理师 丁建春

(51)Int.Cl.
G09G 3/3208(2016.01)
G09G 3/3266(2016.01)
G09G 3/3291(2016.01)

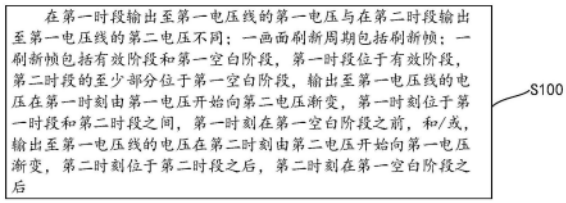
权利要求书6页 说明书19页 附图11页

(54)发明名称

显示面板的驱动方法以及显示装置

(57)摘要

本申请公开了一种显示面板的驱动方法以及显示装置,该驱动方法包括:在第一时段输出至第一电压线的第一电压与在第二时段输出至第一电压线的第二电压不同;一画面刷新周期包括刷新帧;一刷新帧包括有效阶段和第一空白阶段,第一时段位于有效阶段,第二时段的至少部分位于第一空白阶段,输出至第一电压线的电压在第一时刻由第一电压开始向第二电压渐变,第一时刻位于第一时段和第二时段之间,第一时刻在第一空白阶段之前,和/或,输出至第一电压线的电压在第二时刻由第二电压开始向第一电压渐变,第二时刻位于第二时段之后,第二时刻在第一空白阶段之后。通过上述设置可以改善显示面板的显示效果。



CN 117894271 A

1.一种显示面板的驱动方法,其特征在于,所述显示面板包括:

呈阵列排布的多个像素电路;

多条第一扫描线,所述第一扫描线与对应行的所述像素电路电连接;

第一电压线,与所述像素电路电连接,所述像素电路用于响应于所述第一扫描线上的第一扫描信号的脉冲信号,将所述第一电压线上的电压写入所述像素电路;

所述驱动方法包括:

在第一时段输出至所述第一电压线的第一电压与在第二时段输出至所述第一电压线的第二电压不同;

一画面刷新周期包括刷新帧;一所述刷新帧包括有效阶段和第一空白阶段,所述第一时段位于所述有效阶段,所述第二时段的至少部分位于所述第一空白阶段,输出至所述第一电压线的电压在第一时刻由第一电压开始向第二电压渐变,所述第一时刻位于所述第一时段和所述第二时段之间,所述第一时刻在第一空白阶段之前,和/或,输出至所述第一电压线的电压在第二时刻由第二电压开始向第一电压渐变,所述第二时刻位于所述第二时段之后,所述第二时刻在第一空白阶段之后。

2.根据权利要求1所述的显示面板的驱动方法,其特征在于,一画面刷新周期还包括保持帧;

所述驱动方法还包括:

在一所述保持帧内,在第三时段输出至所述第一电压线的电压与在第一时段输出至所述第一电压线的电压不同;

可选的,在一所述保持帧内,输出至所述第一电压线的电压包括一个或多个第三脉冲;

可选的,所述显示面板的显示区包括沿第一方向交替排列的N个第一区和M个第二区,N大于M,N和M为正整数;

在一所述保持帧内,在第三时段,向第二区的像素电路输出第一扫描信号,以使所述第二区的像素电路响应于所述第一扫描信号的脉冲信号,将所述第一电压线上的电压写入所述像素电路;

可选的,所述驱动方法还包括:

在一所述保持帧内,在第四时段,向第一区的像素电路输出第一扫描信号,以使所述第一区的像素电路响应于所述第一扫描信号的脉冲信号,将所述第一电压线上的电压写入所述像素电路;

在第四时段输出至所述第一电压线的电压与在第三时段输出至所述第一电压线的电压不同;

在第四时段输出至所述第一电压线的电压与在第一时段输出至所述第一电压线的电压相同;

可选的,在第三时段输出至所述第一电压线的电压的绝对值小于在第一时段输出至所述第一电压线的电压的绝对值;

可选的,一所述保持帧内,同一所述像素电路对应的第一扫描信号包括多个第二脉冲。

3.根据权利要求1所述的显示面板的驱动方法,其特征在于,所述显示面板的显示区包括沿第一方向交替排列的N个第一区和M个第二区,N大于M,N和M为正整数;所述驱动方法包括:

在第一时段,同时向间隔的N个第一区的像素电路输出第一扫描信号,以使所述第一区的像素电路响应于所述第一扫描信号的脉冲信号,将所述第一电压线上的电压写入所述像素电路;

在第二时段,同时向间隔的M个第二区的像素电路输出第一扫描信号,以使所述第二区的像素电路响应于所述第一扫描信号的脉冲信号,将所述第一电压线上的电压写入所述像素电路;

可选的,第一电压的绝对值大于第二电压的绝对值;

可选的,在第一时段输出至所述第一电压线的第一电压的绝对值大于在第二时段输出至所述第一电压线的第二电压的绝对值;

可选的,所述第一电压线为第一初始化信号线,所述像素电路响应于所述第一扫描信号的脉冲信号,将所述第一电压线上的电压写入所述像素电路的发光器件的第一极;

可选的,第一电压小于第二电压;

可选的,在第一时段输出至所述第一电压线的第一电压小于在第二时段输出至所述第一电压线的第二电压;

可选的,所述第一时刻与所述第一空白阶段的开始时刻的时间间隔大于或等于1h,小于或等于100h,其中1h为所述第一扫描信号的行扫描时间;

和/或,所述第二时刻与所述第一空白阶段的结束时刻的时间间隔大于或等于1h,小于或等于100h,其中1h为所述第一扫描信号的行扫描时间;

可选的,一所述刷新帧内,同一所述像素电路对应的第一扫描信号包括多个第一脉冲;

可选的,所述第一脉冲的脉宽大于或者等于4h,其中1h为所述第一扫描信号的行扫描时间;

可选的,一所述刷新帧内,在数据写入阶段之后,同一所述像素电路对应的第一扫描信号包括多个第一脉冲;

可选的,同一所述像素电路对应的第一扫描信号,在数据写入阶段之后的所述第一脉冲的数量大于或等于2;

可选的,N等于所述第一脉冲的数量;

可选的,M=N-1。

4.根据权利要求1所述的显示面板的驱动方法,其特征在于,所述像素电路包括第一初始化模块,所述第一初始化模块的控制端与所述第一扫描线连接,所述第一初始化模块的第一端与第一初始化信号线连接,所述第一初始化模块的第二端与发光器件的第一极连接;

可选的,所述像素电路还包括驱动模块和第二初始化模块,所述驱动模块连接于第一电源信号线与所述发光器件的第一极之间,所述第二初始化模块的控制端与所述第一扫描线连接,所述第二初始化模块的第一端与第二初始化信号线连接,所述第二初始化模块的第二端与所述驱动模块的第一端或第二端连接;

可选的,所述像素电路还包括数据写入模块,所述数据写入模块的控制端与第二扫描线连接,所述数据写入模块的第一端与数据信号线连接,所述数据写入模块的第二端与所述驱动模块的第一端连接;

可选的,所述像素电路还包括存储模块,所述存储模块的第一端与所述第一电源信号

线连接,所述存储模块的第二端与所述驱动模块的控制端连接;

可选地,所述像素电路还包括阈值补偿模块,所述阈值补偿模块的控制端与第三扫描线连接,所述阈值补偿模块的第一端与所述驱动模块的第二端连接,所述阈值补偿模块的第二端与所述驱动模块的控制端连接,

可选地,所述像素电路还包括第三初始化模块,所述第三初始化模块的控制端与第四扫描线连接,所述第三初始化模块的第一端与第三初始化信号线连接,所述第三初始化模块的第二端与所述阈值补偿模块的第一端连接;

可选地,所述像素电路还包括第一发光控制模块和/或第二发光控制模块,所述第一发光控制模块的控制端与发光控制信号线连接,所述第一发光控制模块的第一端与第一电源信号线连接,所述第一发光控制模块的第二端与所述驱动模块的第一端连接,所述第二发光控制模块的控制端与所述发光控制信号线连接,所述第二发光控制模块的第一端与所述驱动模块的第二端连接,所述第二发光控制模块的第二端与发光器件的第一极连接。

5.一种显示面板的驱动方法,其特征在于,所述显示面板的显示区包括沿第一方向交替排列的N个第一区和M个第二区,N大于M,N和M为正整数;一所述第一区包括沿所述第一方向依次排列的第一边界区、第一中间区和第二边界区,一画面刷新周期包括刷新帧;所述驱动方法包括:

在一所述刷新帧内,在第一时段,同时向间隔的N个第一区的第一中间区输出第一扫描信号,以使所述第一区的第一中间区的像素电路响应于所述第一扫描信号的脉冲信号,将所述第一电压线上的电压写入所述像素电路;

在与第一时段不同的第二时段,同时向间隔的M个第二区的第二中间区输出第一扫描信号,以使所述第二区的第二中间区的所述像素电路响应于所述第一扫描信号的脉冲信号,将所述第一电压线上的电压写入所述像素电路;

所述驱动方法还包括:

在第一时段和第二时段之间的第一时刻,同时至少向N个第一区的第二边界区输出第一扫描信号,以使N个第一区的第二边界区的所述像素电路响应于所述第一扫描信号的脉冲信号,将所述第一电压线上的电压写入所述像素电路;输出至所述第一电压线的电压在第一时刻由第一电压开始向第二电压渐变,

和/或,在第二时段之后的第二时刻,同时向至少部分第一区的第一边界区和/或第一中间区输出第一扫描信号,以使第一区的第一边界区和/或第一中间区的所述像素电路响应于所述第一扫描信号的脉冲信号,将所述第一电压线上的电压写入所述像素电路;输出至所述第一电压线的电压在第二时刻由第二电压开始向第一电压渐变。

6.根据权利要求5所述的显示面板的驱动方法,其特征在于,一画面刷新周期还包括保持帧;

所述驱动方法还包括:

在一所述保持帧内,在第三时段,向第二区输出第一扫描信号,以使所述第二区的像素电路响应于所述第一扫描信号的脉冲信号,将所述第一电压线上的电压写入所述像素电路;

在第三时段输出至所述第一电压线的电压与在第一时段输出至所述第一电压线的电压不同;

可选的,所述驱动方法还包括:

在一所述保持帧内,在第四时段,向第一区输出第一扫描信号,以使所述第一区的像素电路响应于所述第一扫描信号的脉冲信号,将所述第一电压线上的电压写入所述像素电路;

在第四时段输出至所述第一电压线的电压与在第三时段输出至所述第一电压线的电压不同;

在第四时段输出至所述第一电压线的电压与在第一时段输出至所述第一电压线的电压相同;

可选的,在第三时段输出至所述第一电压线的电压的绝对值小于在第一时段输出至所述第一电压线的电压的绝对值;

可选的,一所述保持帧内,同一所述像素电路对应的第一扫描信号包括多个第二脉冲。

7.根据权利要求5所述的显示面板的驱动方法,其特征在于,一所述第二区包括沿所述第一方向依次排列的第三边界区、第二中间区和第四边界区,相邻的第一区和第二区中,第二边界区和第三边界区相邻,或者,第一边界区和第四边界区相邻,

在第一时段和第二时段之间的第一时刻,同时向M个第二区的第三边界区和N个第一区的第二边界区输出第一扫描信号,以使所述第二区的第三边界区和第一区的第二边界区的所述像素电路响应于所述第一扫描信号的脉冲信号,将所述第一电压线上的电压写入所述像素电路;输出至所述第一电压线的电压在第一时刻由第一电压开始向第二电压渐变,

可选的,第一电压与第二电压不同;

可选的,第一电压的绝对值大于第二电压的绝对值;

可选的,在第一时段输出至所述第一电压线的第一电压与在第二时段输出至所述第一电压线的第二电压不同;

可选的,在第一时段输出至所述第一电压线的第一电压的绝对值大于在第二时段输出至所述第一电压线的第二电压的绝对值;

可选的,所述第一电压线为第一初始化信号线,所述像素电路响应于所述第一扫描信号的脉冲信号,将所述第一电压线上的电压写入所述像素电路的发光器件的第一极;

可选的,第一电压小于第二电压;

可选的,在第一时段输出至所述第一电压线的第一电压小于在第二时段输出至所述第一电压线的第二电压;

可选的,一所述刷新帧包括有效阶段和第一空白阶段,所述第一时段位于所述有效阶段,所述第二时段的至少部分位于所述第一空白阶段,所述第一时刻在第一空白阶段之前,和/或,所述第二时刻在第一空白阶段之后,所述第二时刻位于所述第二时段之后;

可选的,所述第二边界区设置大于或等于1行像素电路,小于或等于100行像素电路;

和/或,所述第一边界区设置大于或等于1行像素电路,小于或等于100行像素电路;所述第一方向垂直于行方向;

可选的,所述第一时刻与所述第一空白阶段的开始时刻的时间间隔大于或等于1h,小于或等于100h,其中1h为所述第一扫描信号的行扫描时间;

和/或,所述第二时刻与所述第一空白阶段的结束时刻的时间间隔大于或等于1h,小于或等于100h,其中1h为所述第一扫描信号的行扫描时间;

可选的,一所述刷新帧内,同一所述像素电路对应的第一扫描信号包括多个第一脉冲;

可选的,所述第一脉冲的脉宽大于或者等于4h,其中1h为所述第一扫描信号的行扫描时间;

可选的,一所述刷新帧内,在数据写入阶段之后,同一所述像素电路对应的第一扫描信号包括多个第一脉冲;

可选的,同一所述像素电路对应的第一扫描信号,在数据写入阶段之后的所述第一脉冲的数量大于或等于2;

可选的,N等于所述第一脉冲的数量;

可选的,M=N-1;

可选的,所述像素电路包括第一初始化模块,所述第一初始化模块的控制端与所述第一扫描线连接,所述第一初始化模块的第一端与第一初始化信号线连接,所述第一初始化模块的第二端与显示器件的第一极连接;

可选的,所述像素电路还包括驱动模块和第二初始化模块,所述驱动模块连接于第一电源信号线与所述发光器件的第一极之间,所述第二初始化模块的控制端与所述第一扫描线连接,所述第二初始化模块的第一端与第二初始化信号线连接,所述第二初始化模块的第二端与所述驱动模块的第一端或第二端连接;

可选的,所述像素电路还包括数据写入模块,所述数据写入模块的控制端与第二扫描线连接,所述数据写入模块的第一端与数据信号线连接,所述数据写入模块的第二端与所述驱动模块的第一端连接;

可选的,所述像素电路还包括存储模块,所述存储模块的第一端与所述第一电源信号线连接,所述存储模块的第二端与所述驱动模块的控制端连接;

可选地,所述像素电路还包括阈值补偿模块,所述阈值补偿模块的控制端与第三扫描线连接,所述阈值补偿模块的第一端与所述驱动模块的第二端连接,所述阈值补偿模块的第二端与所述驱动模块的控制端连接,

可选地,所述像素电路还包括第三初始化模块,所述第三初始化模块的控制端与第四扫描线连接,所述第三初始化模块的第一端与第三初始化信号线连接,所述第三初始化模块的第二端与所述阈值补偿模块的第一端连接;

可选地,所述像素电路还包括第一发光控制模块和/或第二发光控制模块,所述第一发光控制模块的控制端与发光控制信号线连接,所述第一发光控制模块的第一端与第一电源信号线连接,所述第一发光控制模块的第二端与所述驱动模块的第一端连接,所述第二发光控制模块的控制端与所述发光控制信号线连接,所述第二发光控制模块的第一端与所述驱动模块的第二端连接,所述第二发光控制模块的第二端与发光器件的第一极连接。

8.一种显示面板的驱动方法,其特征在于,所述显示面板的显示区包括沿第一方向交替排列的N个第一区和M个第二区,N大于M,N和M为正整数;一画面刷新周期包括刷新帧和保持帧;所述驱动方法包括:

在所述刷新帧内,在第一时段,同时向间隔的N个第一区输出第一扫描信号,以使所述第一区的像素电路响应于所述第一扫描信号的脉冲信号,将所述第一电压线上的电压写入所述像素电路;

在与第一时段不同的第二时段,同时向间隔的M个第二区输出第一扫描信号,以使所述

第二区的像素电路响应于所述第一扫描信号的脉冲信号,将所述第一电压线上的电压写入所述像素电路;

在所述保持帧内,在第三时段,向第二区输出第一扫描信号,以使所述第二区的像素电路响应于所述第一扫描信号的脉冲信号,将所述第一电压线上的电压写入所述像素电路;

在第二时段输出至所述第一电压线的电压与在第一时段输出至所述第一电压线的电压不同;

在第三时段输出至所述第一电压线的电压与在第一时段输出至所述第一电压线的电压不同。

9.根据权利要求8所述的显示面板的驱动方法,其特征在于,

在第一时段输出至所述第一电压线的第一电压的绝对值大于在第二时段输出至所述第一电压线的第二电压的绝对值;

可选的,在第三时段输出至所述第一电压线的电压的绝对值小于在第一时段输出至所述第一电压线的电压的绝对值;

可选的,一所述刷新帧包括有效阶段和第一空白阶段,所述第一时段位于所述有效阶段,所述第二时段的至少部分位于所述第一空白阶段;

可选的,一所述刷新帧内,在数据写入阶段之后,同一所述像素电路对应的第一扫描信号包括多个第一脉冲;

可选的,同一所述像素电路对应的第一扫描信号,在数据写入阶段之后的所述第一脉冲的数量大于或等于2;

可选的,N等于所述第一脉冲的数量;

可选的,M=N-1;

可选的,一所述保持帧内,同一所述像素电路对应的第一扫描信号包括多个第二脉冲。

10.一种显示装置,其特征在于,包括显示面板和显示驱动模块,所述显示驱动模块用于执行如权利要求1-9任一所述的显示面板的驱动方法。

显示面板的驱动方法以及显示装置

技术领域

[0001] 本申请涉及显示技术领域,特别是涉及一种显示面板的驱动方法以及显示装置。

背景技术

[0002] 随着显示技术的发展,人们对显示面板的显示质量的要求越来越高。

[0003] 目前,现有的显示面板存在显示不均的问题。

发明内容

[0004] 本申请提供一种显示面板的驱动方法以及显示装置,可以提高显示面板的显示均匀性。

[0005] 本申请第一方面提供,一种显示面板的驱动方法,显示面板包括:呈阵列排布的多个像素电路;多条第一扫描线,第一扫描线与对应行的像素电路电连接;第一电压线,与像素电路电连接,像素电路用于响应于第一扫描线上的第一扫描信号的脉冲信号,将第一电压线上的电压写入像素电路;驱动方法包括:在第一时段输出至第一电压线的第一电压与在第二时段输出至第一电压线的第二电压不同;一画面刷新周期包括刷新帧;一刷新帧包括有效阶段和第一空白阶段,第一时段位于有效阶段,第二时段的至少部分位于第一空白阶段,输出至第一电压线的电压在第一时刻由第一电压开始向第二电压渐变,第一时刻位于第一时段和第二时段之间,第一时刻在第一空白阶段之前,和/或,输出至第一电压线的电压在第二时刻由第二电压开始向第一电压渐变,第二时刻位于第二时段之后,第二时刻在第一空白阶段之后。

[0006] 可选地,一画面刷新周期还包括保持帧;驱动方法还包括:在一保持帧内,在第三时段输出至第一电压线的电压与在第一时段输出至第一电压线的电压不同。

[0007] 可选的,在一保持帧内,输出至第一电压线的电压包括一个或多个第三脉冲。

[0008] 可选的,显示面板的显示区包括沿第一方向交替排列的N个第一区和M个第二区,N大于M,N和M为正整数;

[0009] 在一保持帧内,在第三时段,向第二区的像素电路输出第一扫描信号,以使第二区的像素电路响应于第一扫描信号的脉冲信号,将第一电压线上的电压写入像素电路。

[0010] 可选的,驱动方法还包括:在一保持帧内,在第四时段,向第一区的像素电路输出第一扫描信号,以使第一区的像素电路响应于第一扫描信号的脉冲信号,将第一电压线上的电压写入像素电路;在第四时段输出至第一电压线的电压与在第三时段输出至第一电压线的电压不同;在第四时段输出至第一电压线的电压与在第一时段输出至第一电压线的电压相同。

[0011] 可选的,在第三时段输出至第一电压线的电压的绝对值小于在第一时段输出至第一电压线的电压的绝对值。

[0012] 可选的,一保持帧内,同一像素电路对应的第一扫描信号包括多个第二脉冲。

[0013] 可选地,显示面板的显示区包括沿第一方向交替排列的N个第一区和M个第二区,N

大于M,N和M为正整数;驱动方法包括:在第一时段,同时向间隔的N个第一区的像素电路输出第一扫描信号,以使第一区的像素电路响应于第一扫描信号的脉冲信号,将第一电压线上的电压写入像素电路;在第二时段,同时向间隔的M个第二区的像素电路输出第一扫描信号,以使第二区的像素电路响应于第一扫描信号的脉冲信号,将第一电压线上的电压写入像素电路。

[0014] 可选的,第一电压的绝对值大于第二电压的绝对值。

[0015] 可选的,在第一时段输出至第一电压线的第一电压的绝对值大于在第二时段输出至第一电压线的第二电压的绝对值。

[0016] 可选的,第一电压线为第一初始化信号线,像素电路响应于第一扫描信号的脉冲信号,将第一电压线上的电压写入像素电路的发光器件的第一极。

[0017] 可选的,第一电压小于第二电压。

[0018] 可选的,在第一时段输出至第一电压线的第一电压小于在第二时段输出至第一电压线的第二电压。

[0019] 可选的,第一时刻与第一空白阶段的开始时刻的时间间隔大于或等于1h,小于或等于100h,其中1h为第一扫描信号的行扫描时间;和/或,第二时刻与第一空白阶段的结束时刻的时间间隔大于或等于1h,小于或等于100h,其中1h为第一扫描信号的行扫描时间。

[0020] 可选的,一刷新帧内,同一像素电路对应的第一扫描信号包括多个第一脉冲。

[0021] 可选的,第一脉冲的脉宽大于或者等于4h,其中1h为第一扫描信号的行扫描时间。

[0022] 可选的,一刷新帧内,在数据写入阶段之后,同一像素电路对应的第一扫描信号包括多个第一脉冲。

[0023] 可选的,同一像素电路对应的第一扫描信号,在数据写入阶段之后的第一脉冲的数量大于或等于2。

[0024] 可选的,N等于第一脉冲的数量。

[0025] 可选的,M=N-1。

[0026] 可选地,像素电路包括第一初始化模块,第一初始化模块的控制端与第一扫描线连接,第一初始化模块的第一端与第一初始化信号线连接,第一初始化模块的第二端与发光器件的第一极连接。

[0027] 可选的,像素电路还包括驱动模块和第二初始化模块,驱动模块的连接于第一电源信号线与发光器件的第一极之间,第二初始化模块的控制端与第一扫描线连接,第二初始化模块的第一端与第二初始化信号线连接,第二初始化模块的第二端与驱动模块的第一端或第二端连接。

[0028] 可选的,像素电路还包括数据写入模块,数据写入模块的控制端与第二扫描线连接,数据写入模块的第一端与数据信号线连接,数据写入模块的第二端与驱动模块的第一端连接。

[0029] 可选的,像素电路还包括存储模块,存储模块的第一端与第一电源信号线连接,存储模块的第二端与驱动模块的控制端连接。

[0030] 可选地,像素电路还包括阈值补偿模块,阈值补偿模块的控制端与第三扫描线连接,阈值补偿模块的第一端与驱动模块的第二端连接,阈值补偿模块的第二端与驱动模块的控制端连接。

[0031] 可选的,像素电路还包括第三初始化模块,第三初始化模块的控制端与第四扫描线连接,第三初始化模块的第一端与第三初始化信号线连接,第三初始化模块的第二端与阈值补偿模块的第一端连接。

[0032] 可选地,像素电路还包括第一发光控制模块和/或第二发光控制模块,第一发光控制模块的控制端与发光控制信号线连接,第一发光控制模块的第一端与第一电源信号线连接,第一发光控制模块的第二端与驱动模块的第一端连接,第二发光控制模块的控制端与发光控制信号线连接,第二发光控制模块的第一端与驱动模块的第二端连接,第二发光控制模块的第二端与发光器件的第一极连接。

[0033] 本申请第二方面提供一种显示面板的驱动方法,显示面板的显示区包括沿第一方向交替排列的N个第一区和M个第二区,N大于M,N和M为正整数;一第一区包括沿第一方向依次排列的第一边界区、第一中间区和第二边界区,一画面刷新周期包括刷新帧;驱动方法包括:在一刷新帧内,在第一时段,同时向间隔的N个第一区的第一中间区输出第一扫描信号,以使第一区的第一中间区的像素电路响应于第一扫描信号的脉冲信号,将第一电压线上的电压写入像素电路;在与第一时段不同的第二时段,同时向间隔的M个第二区的第二中间区输出第一扫描信号,以使第二区的第二中间区的像素电路响应于第一扫描信号的脉冲信号,将第一电压线上的电压写入像素电路;驱动方法还包括:在第一时段和第二时段之间的第一时刻,同时至少向N个第一区的第二边界区输出第一扫描信号,以使第一区的第二边界区的像素电路响应于第一扫描信号的脉冲信号,将第一电压线上的电压写入像素电路;输出至第一电压线的电压在第一时刻由第一电压开始向第二电压渐变,和/或,在第二时段之后的第二时刻,同时向至少部分第一区的第一边界区和/或第一中间区输出第一扫描信号,以使第一区的第一边界区和/或第一中间区的像素电路响应于第一扫描信号的脉冲信号,将第一电压线上的电压写入像素电路;输出至第一电压线的电压在第二时刻由第二电压开始向第一电压渐变。

[0034] 可选地,一画面刷新周期还包括保持帧;驱动方法还包括:在一保持帧内,在第三时段,向第二区输出第一扫描信号,以使第二区的像素电路响应于第一扫描信号的脉冲信号,将第一电压线上的电压写入像素电路;在第三时段输出至第一电压线的电压与在第一时段输出至第一电压线的电压不同。

[0035] 可选的,驱动方法还包括:在一保持帧内,在第四时段,向第一区输出第一扫描信号,以使第一区的像素电路响应于第一扫描信号的脉冲信号,将第一电压线上的电压写入像素电路;在第四时段输出至第一电压线的电压与在第三时段输出至第一电压线的电压不同;在第四时段输出至第一电压线的电压与在第一时段输出至第一电压线的电压相同。

[0036] 可选的,在第三时段输出至第一电压线的电压的绝对值小于在第一时段输出至第一电压线的电压的绝对值。

[0037] 可选的,一保持帧内,同一像素电路对应的第一扫描信号包括多个第二脉冲。

[0038] 可选地,一第二区包括沿第一方向依次排列的第三边界区、第二中间区和第四边界区,相邻的第一区和第二区中,第二边界区和第三边界区相邻,或者,第一边界区和第四边界区相邻,

[0039] 在第一时段和第二时段之间的第一时刻,同时向M个第二区的第三边界区和N个第一区的第二边界区输出第一扫描信号,以使第二区的第三边界区和第一区的第二边界区的

像素电路响应于第一扫描信号的脉冲信号,将第一电压线上的电压写入像素电路;输出至第一电压线的电压在第一时刻由第一电压开始向第二电压渐变,

[0040] 可选地,第一电压与第二电压不同。

[0041] 可选的,第一电压的绝对值大于第二电压的绝对值。

[0042] 可选的,在第一时段输出至第一电压线的第一电压与在第二时段输出至第一电压线的第二电压不同。

[0043] 可选的,在第一时段输出至第一电压线的第一电压的绝对值大于在第二时段输出至第一电压线的第二电压的绝对值。

[0044] 可选的,第一电压线为第一初始化信号线,像素电路响应于第一扫描信号的脉冲信号,将第一电压线上的电压写入像素电路的发光器件的第一极。

[0045] 可选的,第一电压小于第二电压。

[0046] 可选的,在第一时段输出至第一电压线的第一电压小于在第二时段输出至第一电压线的第二电压。

[0047] 可选的,一刷新帧包括有效阶段和第一空白阶段,第一时段位于有效阶段,第二时段的至少部分位于第一空白阶段,第一时刻在第一空白阶段之前,和/或,第二时刻在第一空白阶段之后,第二时刻位于第二时段之后。

[0048] 可选的,第二边界区设置大于或等于1行像素电路,小于或等于100行像素电路;和/或,第一边界区设置大于或等于1行像素电路,小于或等于100行像素电路;第一方向垂直于行方向。

[0049] 可选的,第一时刻与第一空白阶段的开始时刻的时间间隔大于或等于1h,小于或等于100h,其中1h为第一扫描信号的行扫描时间;和/或,第二时刻与第一空白阶段的结束时刻的时间间隔大于或等于1h,小于或等于100h,其中1h为第一扫描信号的行扫描时间。

[0050] 可选的,一刷新帧内,同一像素电路对应的第一扫描信号包括多个第一脉冲。

[0051] 可选的,第一脉冲的脉宽大于或者等于4h,其中1h为第一扫描信号的行扫描时间。

[0052] 可选的,一刷新帧内,在数据写入阶段之后,同一像素电路对应的第一扫描信号包括多个第一脉冲。

[0053] 可选的,同一像素电路对应的第一扫描信号,在数据写入阶段之后的第一脉冲的数量大于或等于2。

[0054] 可选的,N等于第一脉冲的数量。

[0055] 可选的,M=N-1。

[0056] 可选的,像素电路包括第一初始化模块,第一初始化模块的控制端与第一扫描线连接,第一初始化模块的第一端与第一初始化信号线连接,第一初始化模块的第二端与发光器件的第一极连接。

[0057] 可选的,像素电路还包括驱动模块和第二初始化模块,驱动模块连接于第一电源信号线与发光器件的第一极之间,第二初始化模块的控制端与第一扫描线连接,第二初始化模块的第一端与第二初始化信号线连接,第二初始化模块的第二端与驱动模块的第一端或第二端连接。

[0058] 可选的,像素电路还包括数据写入模块,数据写入模块的控制端与第二扫描线连接,数据写入模块的第一端与数据信号线连接,数据写入模块的第二端与驱动模块的第一

端连接。

[0059] 可选的,像素电路还包括存储模块,存储模块的第一端与第一电源信号线连接,存储模块的第二端与驱动模块的控制端连接。

[0060] 可选地,像素电路还包括阈值补偿模块,阈值补偿模块的控制端与第三扫描线连接,阈值补偿模块的第一端与驱动模块的第二端连接,阈值补偿模块的第二端与驱动模块的控制端连接。

[0061] 可选的,像素电路还包括第三初始化模块,第三初始化模块的控制端与第四扫描线连接,第三初始化模块的第一端与第三初始化信号线连接,第三初始化模块的第二端与阈值补偿模块的第一端连接。

[0062] 可选地,像素电路还包括第一发光控制模块和/或第二发光控制模块,第一发光控制模块的控制端与发光控制信号线连接,第一发光控制模块的第一端与第一电源信号线连接,第一发光控制模块的第二端与驱动模块的第一端连接,第二发光控制模块的控制端与发光控制信号线连接,第二发光控制模块的第一端与驱动模块的第二端连接,第二发光控制模块的第二端与发光器件的第一极连接。

[0063] 本申请第三方提供一种显示面板的驱动方法,显示面板的显示区包括沿第一方向交替排列的N个第一区和M个第二区,N大于M,N和M为正整数;一画面刷新周期包括刷新帧和保持帧;驱动方法包括:在刷新帧内,在第一时段,同时向间隔的N个第一区输出第一扫描信号,以使第一区的像素电路响应于第一扫描信号的脉冲信号,将第一电压线上的电压写入像素电路;在与第一时段不同的第二时段,同时向间隔的M个第二区输出第一扫描信号,以使第二区的像素电路响应于第一扫描信号的脉冲信号,将第一电压线上的电压写入像素电路;在保持帧内,在第三时段,向第二区输出第一扫描信号,以使第二区的像素电路响应于第一扫描信号的脉冲信号,将第一电压线上的电压写入像素电路;在第二时段输出至第一电压线的电压与在第一时段输出至第一电压线的电压不同;在第三时段输出至第一电压线的电压与在第一时段输出至第一电压线的电压不同。

[0064] 可选的,在第一时段输出至第一电压线的第一电压的绝对值大于在第二时段输出至第一电压线的第二电压的绝对值。

[0065] 可选的,在第三时段输出至第一电压线的电压的绝对值小于在第一时段输出至第一电压线的电压的绝对值。

[0066] 可选地,一刷新帧包括有效阶段和第一空白阶段,第一时段位于有效阶段,第二时段的至少部分位于第一空白阶段。

[0067] 可选的,一刷新帧内,在数据写入阶段之后,同一像素电路对应的第一扫描信号包括多个第一脉冲。

[0068] 可选的,同一像素电路对应的第一扫描信号,在数据写入阶段之后的第一脉冲的数量大于或等于2。

[0069] 可选的,N等于第一脉冲的数量。

[0070] 可选的,M=N-1。

[0071] 可选的,一保持帧内,同一像素电路对应的第一扫描信号包括多个第二脉冲。

[0072] 本申请第四方面提供一种显示装置,包括显示面板和显示驱动模块,显示驱动模块用于执行上述任一实施例的显示面板的驱动方法。

[0073] 有益效果是:在第一时段输出至第一电压线的第一电压与在第二时段输出至第一电压线的第二电压不同,并进一步通过输出至第一电压线的电压在第一时刻由第一电压开始向第二电压渐变,第一时刻位于第一时段和第二时段之间,第一时刻在第一空白阶段之前,和/或,输出至第一电压线的电压在第二时刻由第二电压开始向第一电压渐变,第二时刻位于第二时段之后,第二时刻在第一空白阶段之后。可以理解,在第一空白阶段之前对第一电压线的电压进行补偿,和/或,在从第一空白阶段之后将第一电压线的电压恢复至补偿前的电压值,可以改善分屏边界突出的问题。

附图说明

[0074] 为了更清楚地说明本申请实施例中的技术方案,下面将对实施例描述中所需要使用的附图作简单地介绍,显而易见地,下面描述中的附图仅仅是本申请的一些实施例,对于本领域普通技术人员来讲,在不付出创造性劳动的前提下,还可以根据这些附图获得其它的附图,其中:

[0075] 图1是相关技术中显示面板在第一时段的工作状态示意图;

[0076] 图2是相关技术术中显示面板在第二时段的工作状态示意图;

[0077] 图3是相关技术术中显示面板多分屏边界突出的示意图;

[0078] 图4是本申请显示面板线路电连接的结构示意图;

[0079] 图5是本申请显示面板的驱动方法一实施方式的流程示意图;

[0080] 图6是在刷新帧中输出至第一电压线上的电压第一实施方式的信号示意图;

[0081] 图7是在刷新帧中输出至第一电压线上的电压第二实施方式的信号示意图;

[0082] 图8是在刷新帧中输出至第一电压线上的电压第三实施方式的信号示意图;

[0083] 图9是本申请显示面板在第一时段的一种工作状态示意图;

[0084] 图10是本申请显示面板在第二时段的一种工作状态示意图;

[0085] 图11是本申请显示面板的驱动方法另一实施方式的流程示意图;

[0086] 图12是在刷新帧+保持帧下输出至第一电压线上的电压一实施方式的波形示意图;

[0087] 图13是本申请像素电路的一实施方式的示意图;

[0088] 图14是输出至第一电压线上的电压和部分第一扫描信号的波形示意图;

[0089] 图15是是本申请像素电路的另一实施方式的示意图;

[0090] 图16是是本申请像素电路的另一实施方式的示意图;

[0091] 图17是第二区中的像素电路对应的一种时序图;

[0092] 图18是第一区中的像素电路对应的一种时序图;

[0093] 图19是显示面板在第一时段的另一种工作状态示意图;

[0094] 图20是显示面板在第二时段的另一种工作状态示意图;

[0095] 图21是显示面板在第一时刻的一种工作状态示意图;

[0096] 图22是显示面板在第二时刻的一种工作状态示意图;

[0097] 图23是显示面板在第一时刻的另一种工作状态示意图;

[0098] 图24是显示面板在第二时刻的另一种工作状态示意图;

[0099] 图25是本申请的显示装置一实施方式的示意图。

具体实施方式

[0100] 下面将结合本申请实施例中的附图,对本申请实施例中的技术方案进行清楚、完整地描述,显然,所描述的实施例仅是本申请的一部分实施例,而不是全部的实施例。基于本申请中的实施例,本领域普通技术人员在没有做出创造性劳动前提下所获得的所有其它实施例,都属于本申请保护的范围。

[0101] 需要说明的是,本申请中的术语“第一”、“第二”仅用于描述目的,而不能理解为指示或暗示相对重要性或者隐含指明所指示的技术特征的数量。由此,限定有“第一”、“第二”的特征可以明示或者隐含地包括至少一个该特征。本申请的描述中,“多个”的含义是至少两个,例如两个,三个等,除非另有明确具体的限定。此外,术语“包括”和“具有”以及它们任何变形,意图在于覆盖不排他的包含。例如包含了一系列步骤或单元的过程、方法、系统、产品或设备没有限定于已列出的步骤或单元,而是可选地还包括没有列出的步骤或单元,或可选地还包括对于这些过程、方法、产品或设备固有的其它步骤或单元。

[0102] 为了改善“7T1C”像素电路的缺陷,业内发明了“8T1C”像素电路,增加对驱动晶体管的源极或者漏极进行高频重置的晶体管,以改善低频闪烁现象。由于“8T1C”像素电路中,对驱动晶体管的源极或者漏极进行高频重置的晶体管与对OLED阳极进行重置的晶体管由同一个信号控制,使得OLED阳极初始化的频率过高,造成OLED阳极初始化程度在不同时间段内存在差异,从而导致显示面板出现分屏的问题。具体原因分析如下:

[0103] 以显示画面的最大刷新频率为120Hz,阳极初始化控制信号频率为360Hz为例。图1是相关技术中提供的一种阳极初始化控制信号的脉冲未进入Vblank区的示意图,图2是相关技术中提供的一种阳极初始化控制信号的脉冲进入Vblank区后的示意图,参考图1和图2,VActive区为具有子像素的实际显示区,相当于显示面板的显示区,而Vblank区为一帧中垂直消隐阶段(或称第一空白阶段)控制信号SP1中脉冲a能扫描的像素行数所对应的虚拟区,实际不存在的区域。此时在一帧内(一画面刷新周期内)中,同一像素电路对应的用于控制阳极复位的控制信号SP1在该像素电路数据写入阶段之后有三个脉冲。图1中,在第一时段,控制阳极复位的控制信号SP1的三个脉冲均在VActive区,相当于同一时刻,初始化电压需给显示面板在列方向上的三个位置的子像素的阳极充电,每个位置对应一行或多行的子像素。随着三个脉冲在显示面板中的扫描(相当于向下移动),图2中,在第二时段,脉冲a进入了Vblank区(为方便理解,虚拟设想出来的区域,不存在像素),而控制阳极复位的控制信号SP1中的两个脉冲(脉冲b和脉冲c)在VActive区,相当于同一时刻,初始化电压需给显示面板在列方向上的两个位置的子像素的阳极充电复位。因此,从脉冲a出现在Vblank区时开始,负载变小,从三个位置的子像素变成两个位置的子像素,因此负载减少了1/3。VActive区的两个脉冲对应的两个位置的子像素被初始化,由于负载变小,导致对发光器件的阳极充电速度加快;由于充电时间不变,充电充分,导致发光器件的阳极电位变低,子像素的发光亮度变暗。两个脉冲(脉冲b和脉冲c)所对的位置分别出现一条黑线,即出现两条黑线,由于Vblank区有一定的宽度,两条黑线扫过的区域,形成两个Mura区域,将显示面板划分为三分屏,即图1和图2中第一区Z1和第二区Z2,第一区Z1为正常显示区,第二区Z2为发暗显示区。脉冲数量为N个,就会形成N分屏。

[0104] 经过进一步研究,参阅图3,通过补偿第二时段输入至初始化信号线上的电压,可以改善第一区Z1和第二区Z2之间的亮度差异,但在第一区Z1和第二区Z2的边界处存在相较

于第一区Z1和第二区Z2的亮度突出的现象。

[0105] 鉴于此,本申请提供一种显示面板的驱动方法。图4是本申请显示面板一实施方式的结构示意图,该显示面板10包括呈阵列排布的多个像素电路100、多条第一扫描线SP1,以及第一电压线Vref;第一扫描线SP1与对应行的像素电路100电连接;第一电压线Vref与像素电路100电连接,像素电路100用于响应于第一扫描线SP1上的第一扫描信号的脉冲信号,将第一电压线Vref上的电压写入像素电路100。

[0106] 参阅图5,本申请提供的驱动方法包括:

[0107] 步骤S100:在第一时段T1输出至第一电压线Vref的第一电压V1与在第二时段T2输出至第一电压线Vref的第二电压V2不同;一画面刷新周期包括刷新帧;一刷新帧包括有效阶段AP和第一空白阶段BP1,第一时段T1位于有效阶段AP,第二时段T2的至少部分位于第一空白阶段BP1,输出至第一电压线Vref的电压在第一时刻T11由第一电压V1开始向第二电压V2渐变,第一时刻T11位于第一时段T1和第二时段T2之间,第一时刻T11在第一空白阶段BP1之前,和/或,输出至第一电压线Vref的电压在第二时刻T21由第二电压V2开始向第一电压V1渐变,第二时刻T21位于第二时段T2之后,第二时刻T21在第一空白阶段BP1之后。

[0108] 具体地,由于图1和图2这两种情况下,第一电压线Vref上的电压所写入的像素电路100的行数存在不同,相当于第一时段和第二时段第一电压线Vref的负载大小不同,因而在上述两种情况中输出至第一电压线Vref上的电压如果相同必然会造成显示差异,因而,可以在第一时段T1(例如对应图1的工作状态)电源模块或驱动芯片向第一电压线Vref输入第一电压V1,在第二时段T2(例如对应图2的工作状态)电源模块或驱动芯片向第一电压线Vref输入第二电压V2,第一电压V1与第二电压V2不同,来改善上述两种情况下造成的显示差异,改善多分屏现象,具体电压值大小可以根据显示效果进行调整。通过扫描电路向第一扫描线SP1输出第一扫描信号。第二时段T2的部分或全部位于第一空白阶段BP1。第一扫描信号的脉冲信号可为导通脉冲。在同一刷新帧中,第二时段在第一时段之后。

[0109] 进一步,在一实施方式中,在位于第一时段T1之前和第二时段T2之间,在第一空白阶段BP1之前的第一时刻T11使第一电压V1开始向第二电压V2渐变,相当于在脉冲信号a完全进入Vblank区之前就开始调整第一电压线Vref上的电压,相当于提前补偿第一电压线Vref上的电压,以降低第一电压线Vref从第一电压V1变为第二电压V2的突变对亮度的影响,进而改善由此产生的分屏边界突出的问题,使第一区Z1和第二区Z2的边界亮度过渡更加平滑。在一另实施方式中,在位于第二时段T2之后,在第一空白阶段BP1之后的第二时刻T21使第二电压V2开始向第一电压V1渐变,相当于在脉冲信号a完全离开Vblank区之后,脉冲信号b、脉冲信号c离开各自对应的第二区Z2之后才恢复第一电压线Vref上的电压至补偿前的水平,以降低第一电压线Vref从第二电压V2变为第一电压V1的突变对亮度的影响,进而改善由此产生的分屏边界突出的问题,使第一区Z1和第二区Z2的边界亮度过渡更加平滑。在又一实施方式中,可以是上述两实施方式的结合,相当于增大输出至第一电压线Vref上的电压为第二电压V2的持续时间,输出至第一电压线Vref上的电压为第二电压V2的持续时间大于第一空白阶段BP1,第一空白阶段BP1位于输出至第一电压线Vref上的电压为第二电压V2的持续时间范围之内,实现效果不再赘述。

[0110] 为了更清楚的说明,参阅图6至图8,分别提供三种不同的实施例,图6中第一时刻T11在第一空白阶段BP1的开始时刻之前,第二时刻T21与在第一空白阶段BP1的结束时刻相

同,或,在第一空白阶段BP1的结束时刻之前;图7中第一时刻T11与第一空白阶段BP1的开始时刻相同,或,在第一空白阶段BP1的开始时刻之后,第二时刻T21在第一空白阶段BP1的结束时刻之后;图8中第一时刻T11在第一空白阶段BP1的开始时刻之前,第二时刻T21在第二时段T2的结束时刻之后。当然,本申请并不限制于上述的具体实施例,第一时刻T11和第二时刻T21具体可以根据实际情况进行选择。

[0111] 参阅图9和图10,其中,图9和图1对应,图10与图2对应,图9和图10均为改善后的显示面板,图9为3个脉冲均在第一区Z1,图9对应第一时段,图10为1个脉冲进入Vblank区,另2个脉冲在Vactive区的第二区Z2中,图10对应第二时段,通过上述的实施例中的在第一空白阶段BP1的开始时刻之前使第一电压线Vref的电压从第一电压V1开始向第二电压V2渐变,和/或,在第一空白阶段BP1的结束时刻之后使第一电压线Vref的电压从第二电压V2开始向第一电压V1渐变,可以改善第一区Z1和第二区Z2的边界突出的问题。

[0112] 第一空白阶段可为显示面板的最大刷新频率(此时一画面刷新周期仅包括刷新帧,不包括保持帧)时,相邻两个刷新帧中,前一刷新帧显示面板的最后一行像素电路数据写入阶段之后至后一刷新帧显示面板的第一行像素电路数据写入阶段之前的时间段。

[0113] 参阅图11和图12,一画面刷新周期还包括保持帧。显示面板的当前刷新频率为小于最大刷新频率时,一画面刷新周期包括刷新帧和保持帧。一画面刷新周期包括有效阶段AP和空白阶段,空白阶段(或称垂直消隐阶段或blank阶段)可包括第一空白阶段BP1和保持帧,其中保持帧对应图中的BP2。有效阶段可位于刷新帧。空白阶段可为显示面板的刷新频率为小于最大刷新频率(此时仅包括刷新帧和保持帧)时,相邻两个刷新帧中,前一刷新帧显示面板的最后一行像素电路数据写入阶段之后至后一刷新帧显示面板的第一行像素电路数据写入阶段之前的时间段。本申请的驱动方法还包括:

[0114] S200:在一保持帧内,在第三时段T3输出至第一电压线Vref的电压与在第一时段T1输出至第一电压线Vref的电压不同。

[0115] 具体地,在保持帧中,与刷新帧不同的是,保持帧不再给像素电路100写入数据电压。在第三时段T3,电源模块或驱动芯片输出至第一电压线Vref的电压可以是图12中的第三电压V3,与在第一时段T1输出至第一电压线Vref的电压不同,以进一步改善多分屏的问题。第三电压V3的绝对值可小于第一电压V1的绝对值。

[0116] 在一实施方式中,在一保持帧内,输出至第一电压线Vref的电压包括一个或多个第三脉冲。第三脉冲的数量可以是1个、2个或3个等,具体可以根据实际情况设定,本申请不做限制。

[0117] 在一实施方式中,结合图10和图12,显示面板10的显示区AA包括沿第一方向X交替排列的N个第一区Z1和M个第二区Z2,例如,图中所示为3个第一区Z1和2个第二区Z2,N大于M,N和M为正整数;在一保持帧内,在第三时段T3,向第二区Z2的像素电路100输出第一扫描信号,以使第二区Z2的像素电路100响应于第一扫描信号的脉冲信号,将第一电压线Vref上的电压写入像素电路100。第一方向X与第一扫描线SP1的延伸方向(平行于方向Y)相交,例如垂直。

[0118] 具体地,第一方向X为像素电路100的列方向,在第一方向X上交替排列有N个第一区Z1和M个第二区Z2,保持帧中在第三时段T3,电源模块或驱动芯片输出至第一电压线Vref的电压与刷新帧中在第一时段T1输出至第一电压线Vref的电压不同,动态补偿保持帧时第

一电压线Vref的电压,因而可用于改善多分屏现象。第二区Z2可为待亮度补偿区,相当于mura区,故可在保持帧第二区Z2的像素电路写入第一电压线Vref的电压时,对输出至第一电压线Vref的电压进行进一步补偿,以进一步改善多分屏的问题。

[0119] 在一实施方式中,参阅图12,本申请的驱动方法还包括:在一保持帧内,在第四时段T4,向第一区Z1的像素电路100输出第一扫描信号,以使第一区Z1的像素电路100响应于第一扫描信号的脉冲信号,将第一电压线Vref上的电压写入像素电路100。

[0120] 可选的,在第四时段T4输出至第一电压线Vref的电压与在第三时段T3输出至第一电压线Vref的电压不同。

[0121] 可选的,在第四时段T4输出至第一电压线Vref的电压与在第一时段T1输出至第一电压线Vref的电压相同。第一区Z1可为非mura区,故在保持帧第一区Z1的像素电路写入第一电压线Vref的电压时,可无需对输出至第一电压线Vref的电压进行补偿。

[0122] 当然,上述在不同时段输出至第一电压线Vref的电压还可以是其他,本申请不做强制限制。

[0123] 在一实施方式中,在第三时段T3输出至第一电压线Vref的电压的绝对值小于在第一时段T1输出至第一电压线Vref的电压的绝对值。

[0124] 具体地,可以分两种情况,第一种情况,在第一时段T1输出至第一电压线Vref的电压为负值时,第三时段T3输出至第一电压线Vref的电压为绝对值较小的负电压。第二种情况,在第一时段T1输出至第一电压线Vref的电压为正值时,第三时段T3输出至第一电压线Vref的电压为绝对值较小的正电压。

[0125] 在一实施方式中,一保持帧内,同一像素电路100对应的第一扫描信号包括多个第二脉冲。具体地,第二脉冲的数量可以是2、3或4等。

[0126] 在一实施方式中,参阅图9和图10,本申请的显示面板10的显示区AA包括沿第一方向X交替排列的N个第一区Z1和M个第二区Z2,N大于M,N和M为正整数;本申请的驱动方法包括:

[0127] 在第一时段T1,同时向间隔的N个第一区Z1的像素电路100输出第一扫描信号,以使第一区Z1的像素电路100响应于第一扫描信号的脉冲信号,将第一电压线Vref上的电压写入像素电路100。

[0128] 在第二时段T2,同时向间隔的M个第二区Z2的像素电路100输出第一扫描信号,以使第二区Z2的像素电路100响应于第一扫描信号的脉冲信号,将第一电压线Vref上的电压写入像素电路100。

[0129] 在第一时段T1,不向第二区Z2的像素电路100输出第一扫描信号的导通脉冲。在第二时段T2,不向第一区Z1的像素电路100输出第一扫描信号的导通脉冲。

[0130] 具体地,N个第一区Z1相比于M个第二区Z2的像素电路的行数较多,在第一时段和第二时段在第一扫描信号的脉冲信号的控制下,将第一电压线Vref上的电压写入像素电路100的行数不同,因而若电源模块或驱动芯片输出至第一电压线Vref上的电压为恒定值,会导致第一区Z1和第二区Z2的亮度存在差异,相当于分屏现象,通过在第一时段T1和第二时段T2,电源模块或驱动芯片分别输出不同的电压至第一电压线Vref,可以降低第一区Z1和第二区Z2的亮度差异,改善分屏现象。在一实施方式中,第一电压V1的绝对值大于第二电压V2的绝对值。

[0131] 具体地,在第一电压V1为正值时,第二电压V2的绝对值为较小的正值;在第一电压V1为负值时,第二电压V2的绝对值为较小的负值。

[0132] 在一实施方式中,在第一时段T1输出至第一电压线Vref的第一电压V1的绝对值大于在第二时段T2输出至第一电压线Vref的第二电压V2的绝对值。相当于在第一时段T1,同时扫描N个第一区Z1,负载较大,所需输出至第一电压线Vref的电压的绝对值较大;在第二时段T2,同时扫描M个第二区Z2,负载较小,所需输出至第一电压线Vref的电压的绝对值较小,以保证第一区Z1和第二区Z2的像素电路写入的电压值相同或相近。

[0133] 在一实施方式中,参阅图13,第一电压线Vref为第一初始化信号线Vref1,像素电路100响应于第一扫描信号的脉冲信号,将第一电压线Vref上的电压写入像素电路100的发光器件110的第一极110A。

[0134] 具体地,第一初始化信号线Vref1上的电压用于对发光器件110的第一极110A的进行初始化,例如第一极110A可以是发光器件110的阳极,在第一电压线Vref为第一初始化信号线Vref1时,可以改善因第一区Z1和第二区Z2的像素电路100的发光器件110的第一极110A初始化程度不同,造成的多分屏的现象。

[0135] 可选的,位于第一时段T1之前和第二时段T2之间,在第一空白阶段BP1之前的第一时刻T11,将第一电压V1开始向第二电压V2渐变,进而改善第二区Z2一侧(例如远离Vblank区的一侧)的边界突出的问题。可选的,在位于第二时段T2之后,在第一空白阶段BP1之后的第二时刻T21,将第二电压V2开始向第一电压V1渐变,进而改善第二区Z2另一侧(例如靠近Vblank区的一侧)的分屏边界突出的问题。

[0136] 在一实施方式中,第一电压V1小于第二电压V2。就是在第一电压V1和第二电压V2都为负值时,此时第一电压V1小于第二电压V2。

[0137] 在一实施方式中,在第一时段T1输出至第一电压线Vref的第一电压V1小于在第二时段T2输出至第一电压线Vref的第二电压V2。

[0138] 在一实施方式中,第一时刻T11在第一空白阶段BP1的开始时刻之前,第一时刻T11与第一空白阶段BP1的开始时刻的时间间隔D1大于或等于1h,小于或等于100h,其中1h为第一扫描信号的行扫描时间;和/或,第二时刻T21在第一空白阶段BP1的结束时刻之后,第二时刻T21与第一空白阶段BP1的结束时刻的时间间隔D2大于或等于1h,小于或等于100h,其中1h为第一扫描信号的行扫描时间。

[0139] 可选的,第一时刻T11在第一空白阶段BP1的开始时刻之前,第一时刻T11与第一空白阶段BP1的开始时刻的时间间隔D1大于或等于k3*h,小于或等于100h。和/或,第二时刻T21在第一空白阶段BP1的结束时刻之后,第二时刻T21与第一空白阶段BP1的结束时刻的时间间隔D2大于或等于k4*h,小于或等于100h。可选的,k3可以是1、10、20、30、40或50。可选的,k4可以是1、10、20、30、40或50。

[0140] 具体地,第一时刻T11在第一空白阶段BP1的开始时刻之前,第一时刻T11与第一空白阶段BP1的开始时刻的时间间隔D1可以是1h、20h、50h或100h等;第二时刻T21在第一空白阶段BP1的结束时刻之后,第二时刻T21与第一空白阶段BP1的结束时刻的时间间隔D2可以是1h、20h、50h或100h等。

[0141] 第一扫描信号的行扫描时间1h可为对一行像素电路进行扫描所需的时间。第一扫描信号的行扫描时间1h可为相邻两行像素电路对应的第一扫描信号的导通脉冲的开始时

刻的最小时间间隔。第一扫描电路可用于输出第一扫描信号。第一扫描信号的行扫描时间可为第一扫描电路中相邻两级移位寄存器输出的第一扫描信号的导通脉冲的开始时刻的最小时间间隔。

[0142] 在一实施方式中,一刷新帧内,同一像素电路100对应的第一扫描信号包括多个第一脉冲。具体地,第一脉冲的数量可以是2、3或4等。

[0143] 在一实施方式中,参阅图14,第一脉冲的脉宽D大于或者等于4h,其中1h为第一扫描信号的行扫描时间。SP1-x和SP1-x+1可为相邻两行像素电路(可位于第一区Z1)对应的第一扫描信号。SP1-x+y可为一行像素电路(可位于第一区Z1)对应的第一扫描信号。y可大于第一空白阶段BP1与第一扫描信号的行扫描时间1h的比值。通过设置脉宽较大的第一脉冲,脉宽可大于输出至第一电压线Vref上的电压由第一电压渐变至第二电压的时间,脉宽可大于第一电压线Vref上的电压由第二电压渐变至第一电压的时间,以降低输出至第一电压线Vref上的电压波动对像素电路写入第一电压线Vref上的电压的影响。

[0144] 请参阅图15和图16,在一实施方式中,像素电路100包括第一初始化模块310。第一初始化模块310的控制端与第一扫描线SP1连接,第一初始化模块310的第一端与第一初始化信号线Vref1连接,第一初始化模块310的第二端与发光器件110的第一极110A连接。第一初始化模块310用于对发光器件110的第一极110A的进行初始化。第一扫描信号的脉冲信号可为第一初始化模块310的导通脉冲。

[0145] 在一实施方式中,像素电路100还包括驱动模块320和第二初始化模块330,驱动模块320连接于第一电源信号线ELVDD与发光器件110的第一极110A之间,第二初始化模块330的控制端与第一扫描线SP1连接,第二初始化模块330的第一端与第二初始化信号线Vref2连接,第二初始化模块330的第二端与驱动模块320的第一端或第二端连接。驱动模块320用于提供驱动发光器件110发光的电流,第二初始化模块330用于对驱动模块320的第一端(可参阅图16)或第二端(可参阅图15)进行初始化。可选的,第一电压线Vref为第二初始化信号线Vref2,像素电路100响应于第一扫描信号的脉冲信号,将第一电压线Vref上的电压写入像素电路100的驱动模块320的第一端或第二端。

[0146] 在一实施方式中,像素电路100还包括数据写入模块340,数据写入模块340的控制端与第二扫描线SP2连接,数据写入模块340的第一端与数据信号线Data连接,数据写入模块340的第二端与驱动模块320的第一端连接。数据写入模块340用于为驱动模块320提供数据电压。

[0147] 在一实施方式中,像素电路100还包括存储模块350,存储模块350的第一端与第一电源信号线ELVDD连接,存储模块350的第二端与驱动模块320的控制端连接。存储模块350用于存储驱动模块320的控制端的电压。

[0148] 在一实施方式中,像素电路100还包括阈值补偿模块360,阈值补偿模块360的控制端与第三扫描线SP3连接,阈值补偿模块360的第一端与驱动模块320的第二端连接,阈值补偿模块360的第二端与驱动模块320的控制端连接。阈值补偿模块360用于对驱动模块320进行阈值补偿。

[0149] 在一实施方式中,像素电路100还包括第三初始化模块370,第三初始化模块370的控制端与第四扫描线SP4连接,第三初始化模块370的第一端与第三初始化信号线Vref3连接,第三初始化模块370的第二端与阈值补偿模块360的第一端连接。第三初始化模块370用

于对驱动模块320的控制端进行初始化。

[0150] 在一实施方式中,像素电路100还包括第一发光控制模块380和/或第二发光控制模块390,第一发光控制模块380的控制端与发光控制信号线EM连接,第一发光控制模块380的第一端与第一电源信号线ELVDD连接,第一发光控制模块380的第二端与驱动模块320的第一端连接,第二发光控制模块390的控制端与发光控制信号线EM连接,第二发光控制模块390的第一端与驱动模块320的第二端连接,第二发光控制模块390的第二端与发光器件110的第一极110A连接。第一发光控制模块380和第二发光控制模块390用于导通第一电源信号线ELVDD与发光器件110,用于控制发光器件110的发光。

[0151] 具体地,第一初始化模块310、驱动模块320、第二初始化模块330、数据写入模块340、阈值补偿模块360、第三初始化模块370、第一发光控制模块380和第二发光控制模块390是可包括晶体管的模块,可以是P型晶体管,也可以是N型晶体管,例如,图15或图16中所示,第一初始化模块310包括第一晶体管T1,驱动模块320包括第二晶体管T2,第二初始化模块330包括第三晶体管T3,数据写入模块340包括第四晶体管T4,阈值补偿模块360包括第五晶体管T5,第三初始化模块370包括第六晶体管T6,第一发光控制模块380包括第七晶体管T7,第二发光控制模块390包括第八晶体管T8。存储模块350是包括电容Cst,用于存储驱动模块320的控制端的电压,发光器件110的第二极还连接至第二电源信号线ELVSS。示例性的,第五晶体管T5和第六晶体管T6可为N型晶体管,其余晶体管可为P型晶体管。

[0152] 在一实施方式中,参见图17和图18,一刷新帧内,在数据写入阶段之后,同一像素电路100对应的第一扫描信号包括多个第一脉冲,例如N个第一脉冲。

[0153] 在一实施方式中,同一像素电路100对应的第一扫描信号,在数据写入阶段之后的第一脉冲的数量大于或等于2。具体地,第一脉冲的数量可以是2、3或5等。图17和图18示例性的画出在数据写入阶段之后,同一像素电路100对应的第一扫描信号包括3个第一脉冲。

[0154] 可选的,N等于第一脉冲的数量。

[0155] 可选的,M=N-1。

[0156] 结合图15至图18,刷新帧包括第二晶体管T2栅极初始化阶段(未标出)、数据写入阶段w1,在数据写入阶段w1之后,发光器件的第一极的第一次初始化阶段h1、第二次初始化阶段h2、第三次初始化阶段h3,以及发光阶段。示例性的,结合图9和图18,在第一时段,图9中的上面的第一区Z1可相当于是在第三次初始化阶段h3,中间的第一区Z1可相当于是在第二次初始化阶段h2,下面的第一区Z1可相当于是在第一次初始化阶段h1。结合图10和图17,在第二时段,图10中的上面的第二区Z2可相当于是在第三次初始化阶段h3,下面的第二区Z2可相当于是在第二次初始化阶段h2。其中,在第二区Z2的像素电路的第三次初始化阶段h3,电源模块或驱动芯片输出至第一电压线Vref的电压为第二电压V2。进一步,保持帧包括发光器件的第一极的多次初始化阶段和发光阶段。保持帧不包括第二晶体管T2栅极初始化阶段(未标出)和数据写入阶段。参阅图17,在刷新帧,第二区Z2的发光器件的第一极的部分初始化阶段时,电源模块或驱动芯片输出至第一电压线Vref的电压为第二电压V2,第二区Z2的发光器件的第一极的部分初始化阶段时,电源模块或驱动芯片输出至第一电压线Vref的电压为第一电压V1;在保持帧,第二区Z2的发光器件的第一极的各初始化阶段时,电源模块或驱动芯片输出至第一电压线Vref的电压为第三电压V3。参阅图18,在刷新帧和保持帧,第一区Z1的发光器件的第一极的各初始化阶段时,电源模块或驱动芯片输出至第一电压线

Vref的电压为第一电压V1。

[0157] M个第二区Z2沿第一方向X的宽度可相等。第二区Z2沿第一方向X的宽度可等于Vblank区沿第一方向X的宽度。第二区Z2中像素电路的行数可等于第一空白阶段BP1与第一扫描信号的行扫描时间(1h)的比值。第一区Z1中像素电路的行数可等于第一扫描信号的对应的脉冲信号之间的时间间隔与第一扫描信号的行扫描时间(1h)的比值,减去第二区Z2中像素电路的行数。示例性的,图10中最下面的第一区Z1中像素电路的行数可等于,第二次初始化阶段h2对应的脉冲信号与第三次初始化阶段h3对应的脉冲信号的时间间隔与第一扫描信号的行扫描时间(1h)的比值,减去第二区Z2中像素电路的行数。第一区Z1和第二区Z2的位置可根据第一扫描信号的脉冲信号波形确定。

[0158] 请参阅图19和图20,本申请提供又一种显示面板10的驱动方法,在上述实施例的基础上,显示面板10的显示区AA包括沿第一方向X交替排列的N个第一区Z1和M个第二区Z2,N大于M,N和M为正整数;一第一区Z1(可以是每个第一区Z1)包括沿第一方向X依次排列的第一边界区B1、第一中间区M1和第二边界区B2,可选的,一第二区Z2(可以是每个第二区Z2)包括沿第一方向X依次排列的第三边界区B3、第二中间区M2和第四边界区B4,相邻的第一区Z1和第二区Z2中,第二边界区B2和第三边界区B3相邻,或者,第一边界区B1和第四边界区B4相邻,一画面刷新周期包括刷新帧。

[0159] 本申请提供的驱动方法包括:

[0160] 参阅图19,在一刷新帧内,在第一时段T1,同时向间隔的N个第一区Z1的第一中间区M1输出第一扫描信号,以使第一区Z1的第一中间区M1的像素电路100响应于第一扫描信号的脉冲信号,将第一电压线Vref上的电压写入像素电路100。

[0161] 参阅图20,在与第一时段T1不同的第二时段T2,同时向间隔的M个第二区Z2的第二中间区M2输出第一扫描信号,以使第二区Z2的第二中间区M2的像素电路100响应于第一扫描信号的脉冲信号,将第一电压线Vref上的电压写入像素电路100。

[0162] 在第一时段T1,不向第二区Z2的像素电路100输出第一扫描信号的导通脉冲。在第二时段T2,不向第一区Z1的像素电路100输出第一扫描信号的导通脉冲。

[0163] 请结合图21至图22,本申请的驱动方法还包括:

[0164] 参阅图21,在第一时段T1和第二时段T2之间的第一时刻T11,同时至少向N个第一区Z1的第二边界区B2输出第一扫描信号,以使第一区Z1的第二边界区B2的像素电路100响应于第一扫描信号的脉冲信号,将第一电压线Vref上的电压写入像素电路100;输出至第一电压线Vref的电压在第一时刻T11由第一电压V1开始向第二电压V2渐变,和/或,请参阅图22,在第二时段T2之后的第二时刻T21,同时向至少部分第一区Z1的第一边界区B1和/或第一中间区M1输出第一扫描信号,以使第一区Z1的第一边界区B1和/或第一中间区M1的像素电路100响应于第一扫描信号的脉冲信号,将第一电压线Vref上的电压写入像素电路100;输出至第一电压线Vref的电压在第二时刻T21由第二电压V2开始向第一电压V1渐变。

[0165] 参阅图21,第一时刻T11相当于在第一扫描信号的脉冲信号b、c完全进入第二区Z2之前的时刻,第一时刻T11相当于第一扫描信号的脉冲信号a完全进入Vblank区之前的时刻,相当于在第一扫描信号的脉冲信号b、c至少部分扫描至第一区Z1的第二边界区B2的时刻。在脉冲信号a完全进入Vblank区之前,提前补偿电压线Vref的电压,以改善第二区Z2的第三边界区B3相对于第二中间区M亮度存在差异的问题。在第一时刻T11,可不向第二区Z2

的像素电路100输出第一扫描信号的导通脉冲。

[0166] 参阅图22,第二时刻T21相当于第一扫描信号的脉冲信号b、c完全离开第二区Z2之后的时刻,第二时刻T21相当于第一扫描信号的脉冲信号a完全离开Vblank区之后前的时刻,相当于在第一扫描信号的脉冲信号b、c至少部分扫描至第二区Z2的第一边界区B1和/或第一中间区M1的时刻。在脉冲信号b、c完全离开第二区Z2之后,在脉冲信号a完全离开Vblank区之后,再将电压线Vref的电压恢复至补偿前的电压水平,以改善第二区Z2的第四边界区B4相对于第二中间区M亮度存在差异的问题。在第二时刻T21,可不向第二区Z2的像素电路100输出第一扫描信号的导通脉冲。

[0167] 可选的,参阅图23,在第一时段T1和第二时段T2之间的第一时刻T11,同时向M个第二区Z2的第三边界区B3和N个第一区Z1的第二边界区B2输出第一扫描信号,以使第二区Z2的第三边界区B3和第一区Z1的第二边界区B2的像素电路100响应于第一扫描信号的脉冲信号,将第一电压线Vref上的电压写入像素电路100;输出至第一电压线Vref的电压在第一时刻T11由第一电压V1开始向第二电压V2渐变。

[0168] 可选的,请参阅图24,在第二时段T2之后的第二时刻T21,同时向至少部分第一区Z1的第一中间区M1输出第一扫描信号,以使第一区Z1的第一中间区M1的像素电路100响应于第一扫描信号的脉冲信号,将第一电压线Vref上的电压写入像素电路100;输出至第一电压线Vref的电压在第二时刻T21由第二电压V2开始向第一电压V1渐变。

[0169] 参阅图23,第一时刻T11相当于在第一扫描信号的脉冲信号b、c完全进入第二区Z2之前的时刻,第一时刻T11相当于第一扫描信号的脉冲信号a完全进入Vblank区之前的时刻,相当于在第一扫描信号的脉冲信号b、c扫描至第一区Z1的第二边界区B2和第二区Z2的第三边界区B3的时刻。在脉冲信号a完全进入Vblank区之前,提前补偿电压线Vref的电压,以改善第二区Z2的第三边界区B3相对于第二中间区M亮度存在差异的问题。

[0170] 参阅图24,第二时刻T21相当于第一扫描信号的脉冲信号b、c完全离开第二区Z2之后的时刻,第二时刻T21相当于第一扫描信号的脉冲信号a完全离开Vblank区之后前的时刻,相当于在第一扫描信号的脉冲信号b、c扫描至至少部分第一区Z1的第一中间区M1的时刻。在脉冲信号b、c完全离开第二区Z2之后,在脉冲信号a完全离开Vblank区之后,再将电压线Vref的电压恢复至补偿前的电压水平,以改善第二区Z2的第四边界区B4相对于第二中间区M亮度存在差异的问题。在第二时刻T21,可不向第二区Z2和第一边界区B1的像素电路100输出第一扫描信号的导通脉冲。

[0171] 请参阅图12,一画面刷新周期还包括保持帧;本申请的驱动方法还包括:在一保持帧内,在第三时段T3,向第二区Z2输出第一扫描信号,以使第二区Z2的像素电路100响应于第一扫描信号的脉冲信号,将第一电压线Vref上的电压写入像素电路100;在第三时段T3输出至第一电压线Vref的电压与在第一时段T1输出至第一电压线Vref的电压不同。

[0172] 具体地,在保持帧中,与刷新帧不同的是,保持帧不再给像素电路100写入数据电压。在第三时段T3,电源模块或驱动芯片输出至第一电压线Vref的电压可以是图12中的第三电压V3,与在第一时段T1输出至第一电压线Vref的电压不同,以进一步改善多分屏的问题。第三电压V3的绝对值可小于第一电压V1的绝对值。第二区Z2可为待亮度补偿区,相当于mura区,故可在保持帧第二区Z2的像素电路写入第一电压线Vref的电压时,对输出至第一电压线Vref的电压进行进一步补偿,以进一步改善多分屏的问题。

[0173] 进一步,参阅图12,本申请的驱动方法还包括:在一保持帧内,在第四时段T4,向第一区Z1输出第一扫描信号,以使第一区Z1的像素电路100响应于第一扫描信号的脉冲信号,将第一电压线Vref上的电压写入像素电路100。

[0174] 可选的,在第四时段T4输出至第一电压线Vref的电压与在第三时段T3输出至第一电压线Vref的电压不同。

[0175] 可选的,在第四时段T4输出至第一电压线Vref的电压与在第一时段T1输出至第一电压线Vref的电压相同。第一区Z1可为非mura区,故在保持帧第一区Z1的像素电路写入第一电压线Vref的电压时,可无需对输出至第一电压线Vref的电压进行补偿。

[0176] 在一实施方式中,在第三时段T3输出至第一电压线Vref的电压的绝对值小于在第一时段T1输出至第一电压线Vref的电压的绝对值。

[0177] 具体地,可以分两种情况,第一种情况,在第一时段T1输出至第一电压线Vref的电压为负值时,第三时段T3输出至第一电压线Vref的电压为绝对值较小的负电压。第二种情况,在第一时段T1输出至第一电压线Vref的电压为正值时,第三时段T3输出至第一电压线Vref的电压为绝对值较小的正电压。

[0178] 在一实施方式中,一保持帧内,同一像素电路100对应的第一扫描信号包括多个第二脉冲。具体地,第二脉冲的数量可以是2、3或4等。

[0179] 进一步,第一电压V1与第二电压V2不同。第一时段和第二时段输出至第一电压线Vref的电压不同,可改善第一区Z1和第二区Z2的亮度差异,改善多分屏现象。

[0180] 可选的,在第一时段T1输出至第一电压线Vref的第一电压V1与在第二时段T2输出至第一电压线Vref的第二电压V2不同。

[0181] 在一实施方式中,第一电压V1的绝对值大于第二电压V2的绝对值。

[0182] 具体地,在第一电压V1为正值时,第二电压V2的绝对值为较小的正值;在第一电压V1为负值时,第二电压V2的绝对值为较小的负值。

[0183] 在一实施方式中,在第一时段T1输出至第一电压线Vref的第一电压V1的绝对值大于在第二时段T2输出至第一电压线Vref的第二电压V2的绝对值。相当于在第一时段T1同时扫描N个第一区Z1,负载较大,所需输出至第一电压线Vref的电压的绝对值较大;在第二时段T2同时扫描M个第二区Z2,负载较小,所需输出至第一电压线Vref的电压的绝对值较小,以保证第一区Z1和第二区Z2的像素电路写入的电压值相同或相近。

[0184] 在一实施方式中,参阅图13,第一电压线Vref为第一初始化信号线Vref1,像素电路100响应于第一扫描信号的脉冲信号,将第一电压线Vref上的电压写入像素电路100的发光器件110的第一极110A。

[0185] 具体地,第一初始化信号线Vref1上的电压用于对发光器件110的第一极110A的进行初始化,例如第一极110A可以是发光器件110的阳极,在第一电压线Vref为第一初始化信号线Vref1时,可以改善因第一区Z1和第二区Z2的像素电路100的发光器件110的第一极110A初始化程度不同,造成的多分屏的现象,以保证第一区Z1和第二区Z2的像素电路100的发光器件110的第一极110A的初始化程度相同或相近。

[0186] 在一实施方式中,第一电压V1小于第二电压V2。就是在第一电压V1和第二电压V2都为负值时,此时第一电压V1小于第二电压V2。

[0187] 在一实施方式中,在第一时段T1输出至第一电压线Vref的第一电压V1小于在第二

时段T2输出至第一电压线Vref的第二电压V2。

[0188] 在一实施方式中,参阅图2,一刷新帧包括有效阶段AP和第一空白阶段BP1,第一时段T1位于有效阶段AP,第二时段T2的至少部分位于第一空白阶段BP1,第一时刻T11在第一空白阶段BP1之前,和/或,第二时刻T21在第一空白阶段BP1之后,第二时刻T21位于第二时段T2之后。

[0189] 具体地,由于图1和图2这两种情况下,第一电压线Vref上的电压所写入的像素电路100的行数存在不同,相当于第一时段和第二时段第一电压线Vref的负载大小不同,因而在上述两种情况中第一电压线Vref上的电压如果相同必然会造成显示差异,因而,可以在有效阶段AP的第一时段T1(例如对应图19的工作状态)输入第一电压V1,在第一空白阶段BP1的第二时段T2(例如对应图20的工作状态)输入第二电压V2,第一电压V1与第二电压V2不同,来改善上述两种情况下造成的显示差异,改善多分屏现象,具体电压值大小可以根据显示效果进行调整。

[0190] 在一实施方式中,第二边界区B2设置大于或等于1行像素电路,小于或等于100行像素电路;和/或,第一边界区B1设置大于或等于1行像素电路,小于或等于100行像素电路;第一方向X垂直于行方向。

[0191] 示例性的,第二边界区B2设置大于或等于k1行像素电路,小于或等于100行像素电路;和/或,第一边界区B1设置大于或等于k2行像素电路,小于或等于100行像素电路;第一方向X垂直于行方向。可选的,k1可以是1、10、20、30、40或50。可选的,k2可以是1、10、20、30、40或50。

[0192] 具体地,第二边界区B2所包括的行像素电路可以是1、20、50或100等;第一边界区B1所包括的行像素电路可以是1、20、50或100等。

[0193] 示例性的,第一时刻,第一区Z1中接收到第一扫描信号的导通脉冲的像素电路中,距离第一分界线L1最远的一行像素电路与第一分界线L1的距离大于或等于k5行像素电路,小于或等于100行像素电路。第一分界线L1可为该第一区Z1的第二边界区B2与其相邻的第三边界区B3的分界线。示例性的,第二时刻,第一区Z1中接收到第一扫描信号的导通脉冲的像素电路中,距离第二分界线L2最近的一行像素电路与第二分界线L2的距离大于或等于k6行像素电路,小于或等于100行像素电路。第二分界线L2可为该第一区Z1的第一边界区B1与其相邻的第四边界区B4的分界线。可选的,k5可以是1、10、20、30、40或50。可选的,k6可以是1、10、20、30、40或50。

[0194] 在一实施方式中,第一时刻T11在第一空白阶段BP1的开始时刻之前,第一时刻T11与第一空白阶段BP1的开始时刻的时间间隔D1大于或等于1h,小于或等于100h,其中1h为第一扫描信号的行扫描时间;和/或,第二时刻T21在第一空白阶段BP1的结束时刻之后,第二时刻T21与第一空白阶段BP1的结束时刻的时间间隔D2大于或等于1h,小于或等于100h,其中1h为第一扫描信号的行扫描时间。

[0195] 可选的,第一时刻T11在第一空白阶段BP1的开始时刻之前,第一时刻T11与第一空白阶段BP1的开始时刻的时间间隔D1大于或等于k3*h,小于或等于100h。和/或,第二时刻T21在第一空白阶段BP1的结束时刻之后,第二时刻T21与第一空白阶段BP1的结束时刻的时间间隔D2大于或等于k4*h,小于或等于100h。可选的,k3可以是1、10、20、30、40或50。可选的,k4可以是1、10、20、30、40或50。

[0196] 具体地,第一时刻T11在第一空白阶段BP1的开始时刻之前,第一时刻T11与第一空白阶段BP1的开始时刻的时间间隔D1可以是1h、20h、50h或100h等;第二时刻T21在第一空白阶段BP1的结束时刻之后,第二时刻T21与第一空白阶段BP1的结束时刻的时间间隔D2可以是1h、20h、50h或100h等。

[0197] 在一实施方式中,参阅图17和图18,一刷新帧内,同一像素电路100对应的第一扫描信号包括多个第一脉冲。具体地,第一脉冲的数量可以是2、3或4等。

[0198] 在一实施方式中,参阅图14,第一脉冲的脉宽D大于或者等于4h,其中1h为第一扫描信号的行扫描时间。SP1-x和SP1-x+1可为相邻两行像素电路(可位于第一区Z1)对应的第一扫描信号。SP1-x+y可为一行像素电路(可位于第一区Z1)对应的第一扫描信号。通过设置脉宽较大的第一脉冲,脉宽可大于输出至第一电压线Vref上的电压由第一电压渐变至第二电压的时间,脉宽可大于第一电压线Vref上的电压由第二电压渐变至第一电压的时间,以降低输出至第一电压线Vref上的电压波动对像素电路写入第一电压线Vref上的电压的影响。

[0199] 在一实施方式中,参阅图17和图18,一刷新帧内,在数据写入阶段之后,同一像素电路100对应的第一扫描信号包括多个第一脉冲。

[0200] 在一实施方式中,参阅图17和图18,同一像素电路100对应的第一扫描信号,在数据写入阶段之后的第一脉冲的数量大于或等于2。具体地,第一脉冲的数量可以是2、3或5等。

[0201] 可选的,N等于第一脉冲的数量。可选的,M=N-1。

[0202] 请参阅图9、图10、图12、图19和图20,本申请提供又一种显示面板10的驱动方法,在上述实施例的基础上,显示面板10的显示区AA包括沿第一方向X交替排列的N个第一区Z1和M个第二区Z2,N大于M,N和M为正整数;一画面刷新周期包括刷新帧。

[0203] 本申请提供的驱动方法包括:

[0204] 参阅图9和图19,在一刷新帧内,在第一时段T1,同时向间隔的N个第一区Z1的第一中间区M1输出第一扫描信号,以使第一区Z1的第一中间区M1的像素电路100响应于第一扫描信号的脉冲信号,将第一电压线Vref上的电压写入像素电路100;

[0205] 参阅图10和图20,在与第一时段T1不同的第二时段T2,同时向间隔的M个第二区Z2的第二中间区M2输出第一扫描信号,以使第二区Z2的第二中间区M2的像素电路100响应于第一扫描信号的脉冲信号,将第一电压线Vref上的电压写入像素电路100。

[0206] 在保持帧内,在第三时段T3,向第二区Z2输出第一扫描信号,以使第二区Z2的像素电路100响应于第一扫描信号的脉冲信号,将第一电压线Vref上的电压写入像素电路100;

[0207] 参阅图12,在第二时段T2输出至第一电压线Vref的电压与在第一时段T1输出至第一电压线Vref的电压不同。

[0208] 在第三时段T3输出至第一电压线Vref的电压与在第一时段T1输出至第一电压线Vref的电压不同。第二区Z2可为待亮度补偿区,相当于mura区,故可在保持帧第二区Z2的像素电路写入第一电压线Vref的电压时,对输出至第一电压线Vref的电压进行进一步补偿,以进一步改善多分屏的问题。具体地,在刷新帧中,在第二时段T2输出至第一电压线Vref的电压与在第一时段T1输出至第一电压线Vref的电压不同;在保持帧中,与刷新帧不同的是,保持帧不再给像素电路100写入数据电压。在第三时段T3输出至第一电压线Vref的电压可

以是图12中的第三电压V3,当然,还可以是其他的电压。

[0209] 在第一时段T1,不向第二区Z2的像素电路100输出第一扫描信号的导通脉冲。在第二时段T2,不向第一区Z1的像素电路100输出第一扫描信号的导通脉冲。

[0210] 可选的,在一保持帧内,在第四时段T4,向第一区Z1的像素电路100输出第一扫描信号,以使第一区Z1的像素电路100响应于第一扫描信号的脉冲信号,将第一电压线Vref上的电压写入像素电路100。

[0211] 可选的,在第四时段T4输出至第一电压线Vref的电压与在第三时段T3输出至第一电压线Vref的电压不同。

[0212] 可选的,在第四时段T4输出至第一电压线Vref的电压与在第一时段T1输出至第一电压线Vref的电压相同。第一区Z1可为非mura区,故在保持帧第一区Z1的像素电路写入第一电压线Vref的电压时,可无需对输出至第一电压线Vref的电压进行补偿。一实施方式中,一刷新帧包括有效阶段AP和第一空白阶段BP1,第一时段T1位于有效阶段AP,第二时段T2的至少部分位于第一空白阶段BP1。

[0213] 在一实施方式中,一刷新帧内,在数据写入阶段之后,同一像素电路100对应的第一扫描信号包括多个第一脉冲。

[0214] 在一实施方式中,同一像素电路100对应的第一扫描信号,在数据写入阶段之后的第一脉冲的数量大于或等于2。具体地,第一脉冲的数量可以是2、3或5等。

[0215] 进一步,N等于第一脉冲的数量。

[0216] 在一实施方式中,一刷新帧内,同一像素电路100对应的第一扫描信号包括多个第一脉冲。具体地,第一脉冲的数量可以是2、3或4等。

[0217] 在一实施方式中,一保持帧内,同一像素电路100对应的第一扫描信号包括多个第二脉冲。具体地,第二脉冲的数量可以是2、3或4等。

[0218] 上述实施例中的显示面板10的驱动方法中所涉及的显示面板和像素电路的对应的结构和功能相同或相似,此处不再赘述。

[0219] 参阅图25,本申请还提供一种显示装置1000,该显示装置1000包括显示面板10和显示驱动模块20,显示驱动模块20用于执行如上述任一实施例中的显示面板10的驱动方法,其中详细的步骤可参见上述实施方式,在此不再赘述。

[0220] 其中,显示装置1000可以包括电脑、手机、智能手表、平板电脑等设备,显示驱动模块20可以是具有逻辑处理能力的芯片等,在此不做限制。

[0221] 以上所述仅为本申请的实施例,并非因此限制本申请的专利范围,凡是利用本申请说明书及附图内容所作的等效结构或等效流程变换,或直接或间接运用在其它相关的技术领域,均同理包括在本申请的专利保护范围内。

[0222] 注意,上述仅为本发明的较佳实施例及所运用技术原理。本领域技术人员会理解,本发明不限于这里所述的特定实施例,对本领域技术人员来说能够进行各种明显的变化、重新调整、互相结合和替代而不会脱离本发明的保护范围。因此,虽然通过以上实施例对本发明进行了较为详细的说明,但是本发明不仅仅限于以上实施例,在不脱离本发明构思的情况下,还可以包括更多其他等效实施例,而本发明的范围由所附的权利要求范围决定。

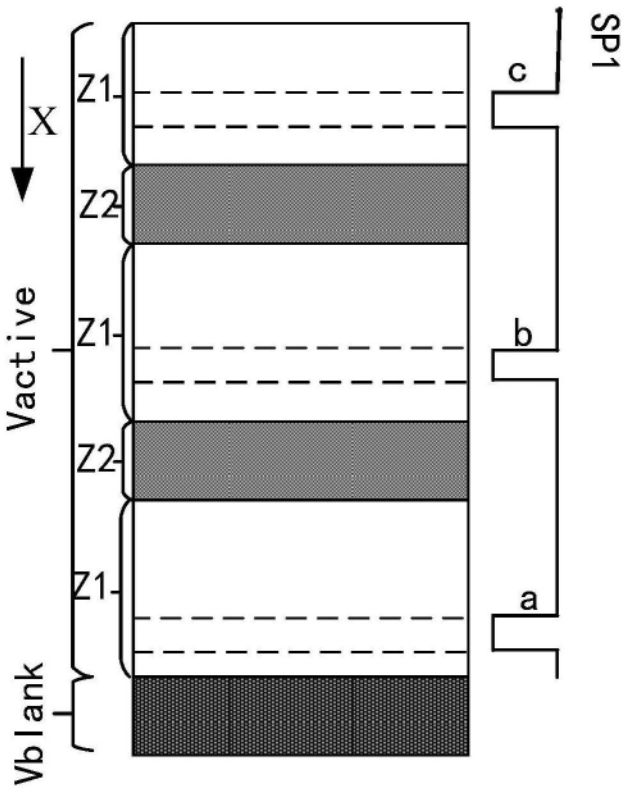

SP1
c
b
a
X
Z1
Z2
Z1
Z2
Z1
Vactive
Vblank

图1

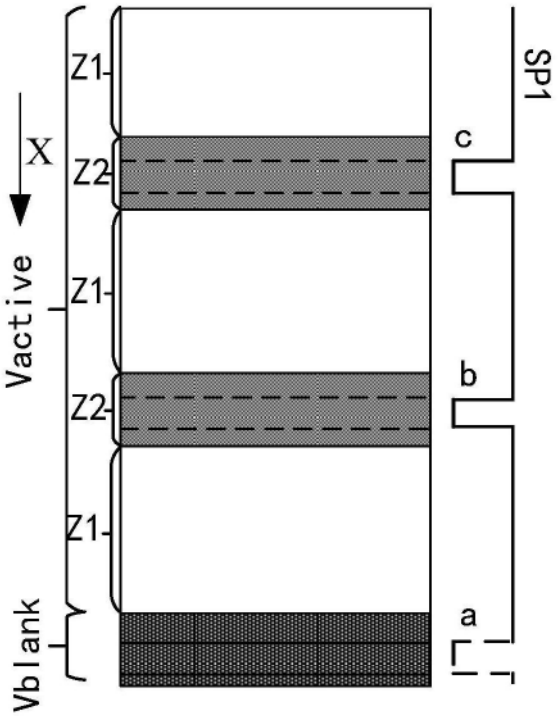

SP1
c
b
a
X
Z1
Z2
Z1
Z2
Z1
Vactive
Vblank

图2

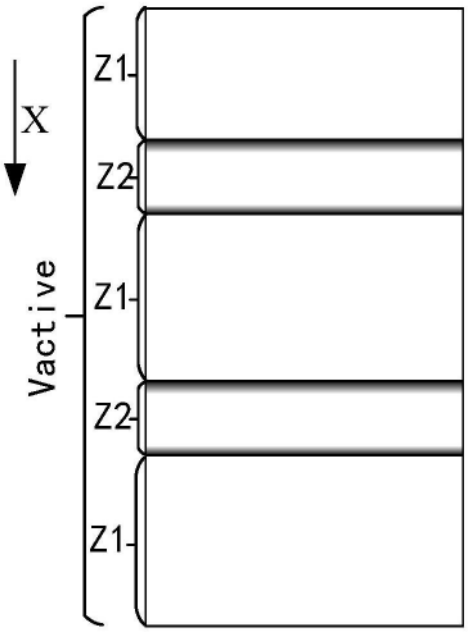


图3

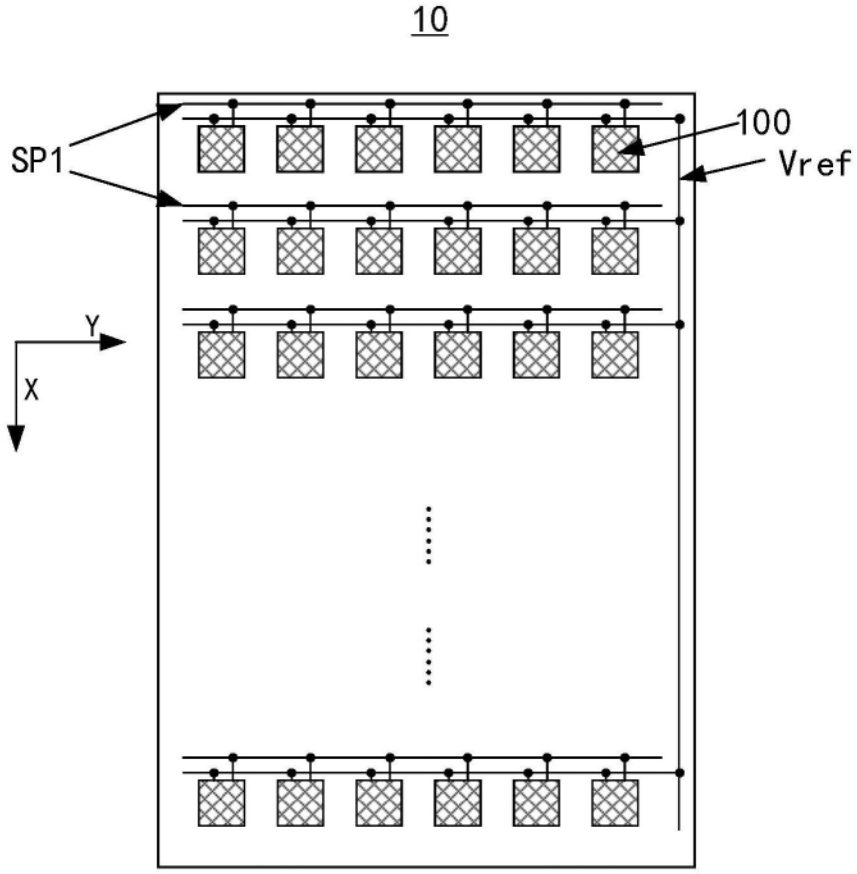


图4

在第一时段输出至第一电压线的第一电压与在第二时段输出至第一电压线的第二电压不同；一画面刷新周期包括刷新帧；一刷新帧包括有效阶段和第一空白阶段，第一时段位于有效阶段，第二时段的至少部分位于第一空白阶段，输出至第一电压线的电压在第一时刻由第一电压开始向第二电压渐变，第一时刻位于第一时段和第二时段之间，第一时刻在第一空白阶段之前，和/或，输出至第一电压线的电压在第二时刻由第二电压开始向第一电压渐变，第二时刻位于第二时段之后，第二时刻在第一空白阶段之后 S100

图5

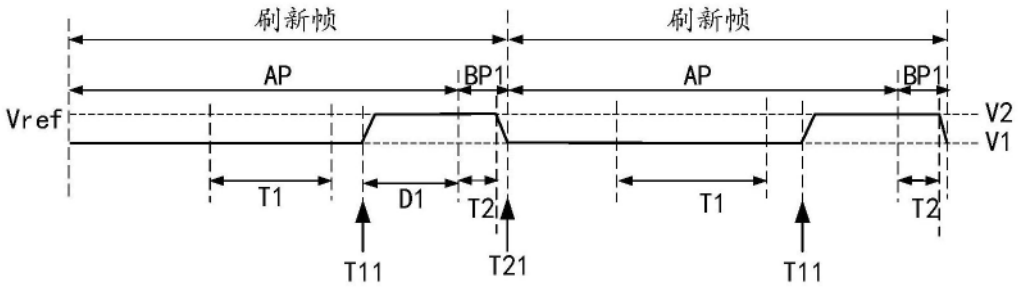


图6

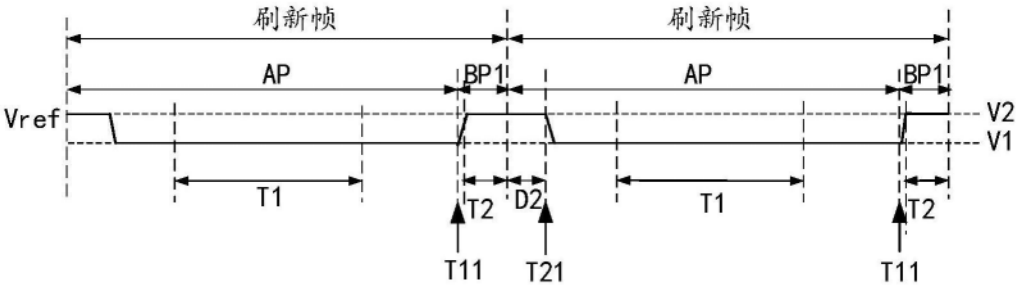


图7

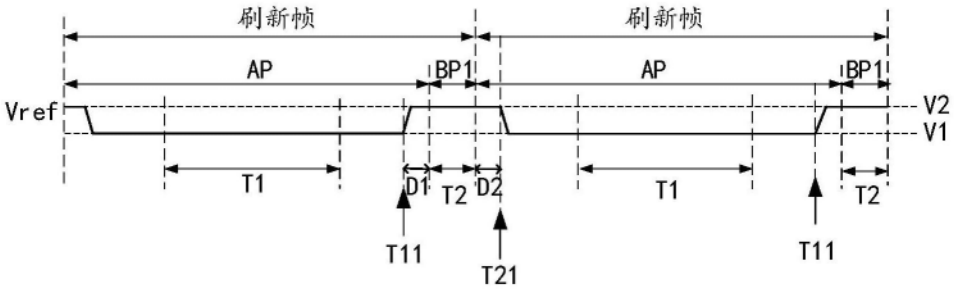


图8

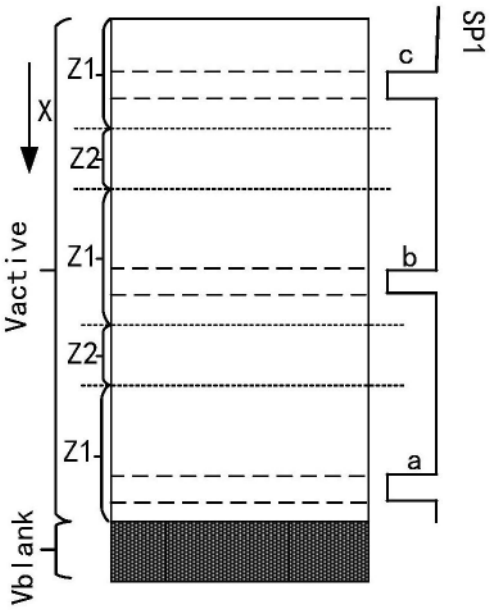

SP1
c
b
a
X
Z1
Z2
Z1
Z2
Z1
Vactive
Vblank

图9

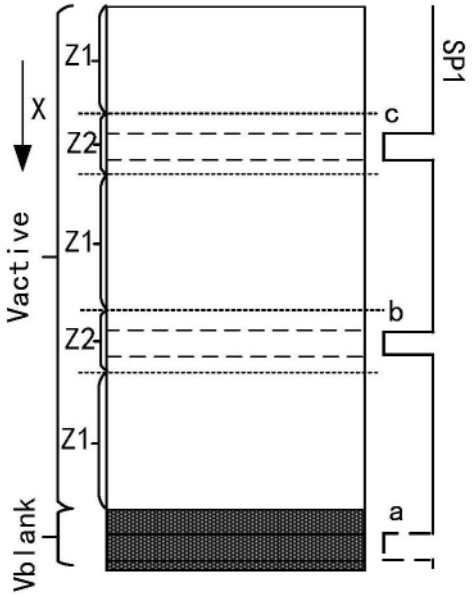

SP1
c
b
a
X
Z1
Z2
Z1
Z2
Z1
Vactive
Vblank

图10

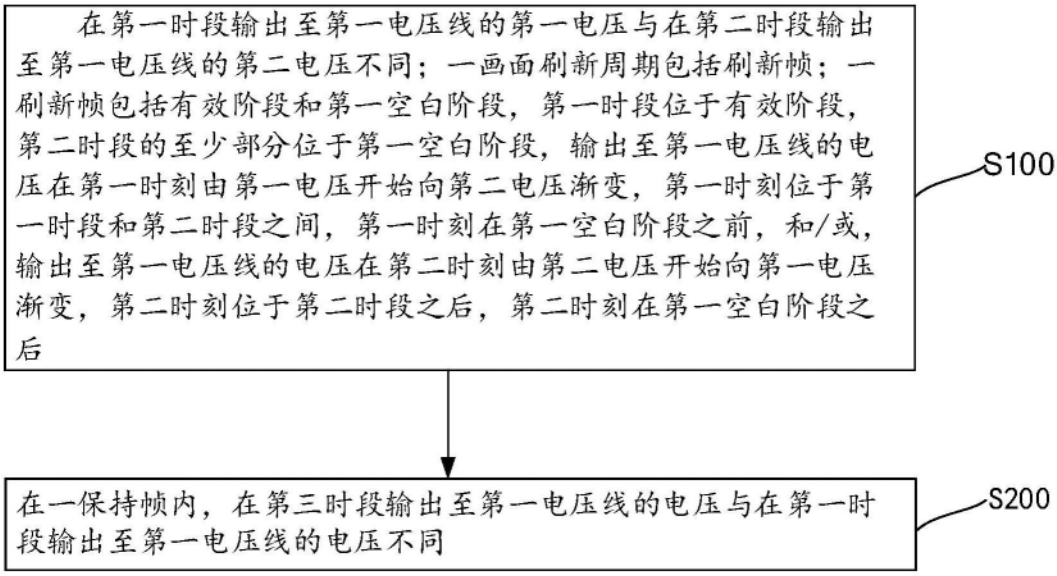

在第一时段输出至第一电压线的第一电压与在第二时段输出至第一电压线的第二电压不同；一画面刷新周期包括刷新帧；一刷新帧包括有效阶段和第一空白阶段，第一时段位于有效阶段，第二时段的至少部分位于第一空白阶段，输出至第一电压线的电压在第一时刻由第一电压开始向第二电压渐变，第一时刻位于第一时段和第二时段之间，第一时刻在第一空白阶段之前，和/或，输出至第一电压线的电压在第二时刻由第二电压开始向第一电压渐变，第二时刻位于第二时段之后，第二时刻在第一空白阶段之后
S100
在一保持帧内，在第三时段输出至第一电压线的电压与在第一时段输出至第一电压线的电压不同
S200

图11

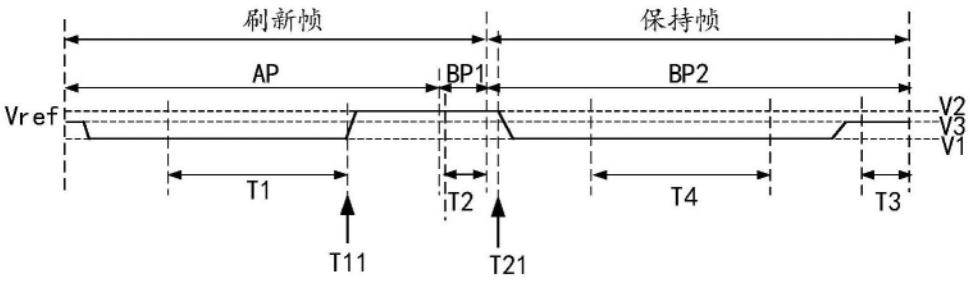

刷新帧
保持帧
AP
BP1
BP2
Vref
V2
V3
V1
T1
T2
T4
T3
T11
T21

图12

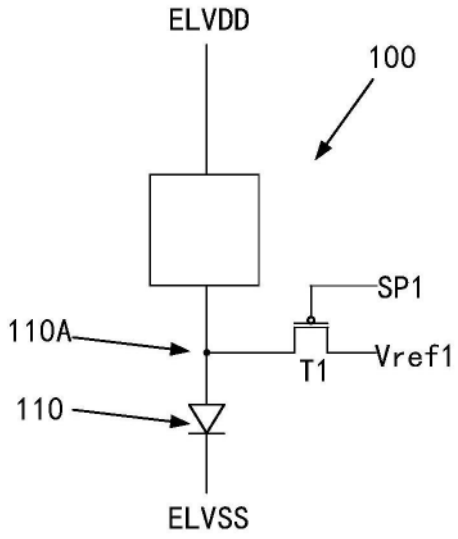

ELVDD
100
SP1
110A
T1
Vref1
110
ELVSS

图13

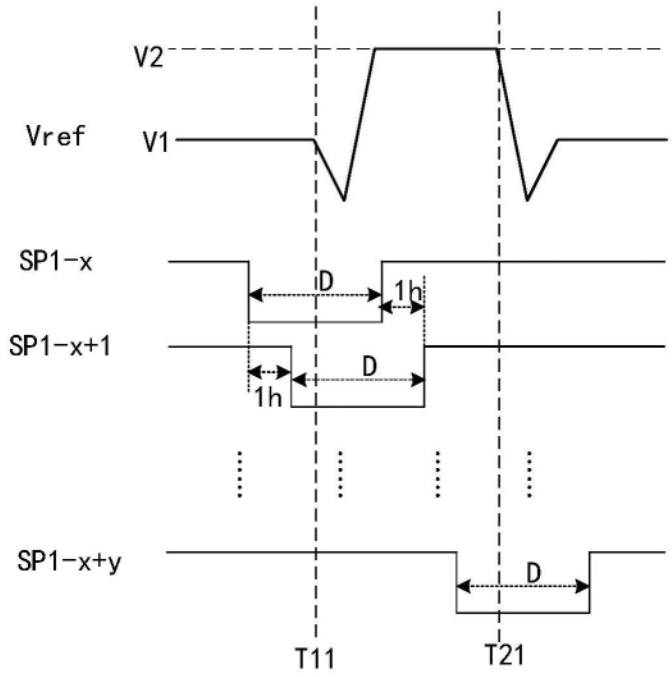

V2
Vref
V1
SP1-x
D
1h
SP1-x+1
D
1h
SP1-x+y
D
T11
T21

图14

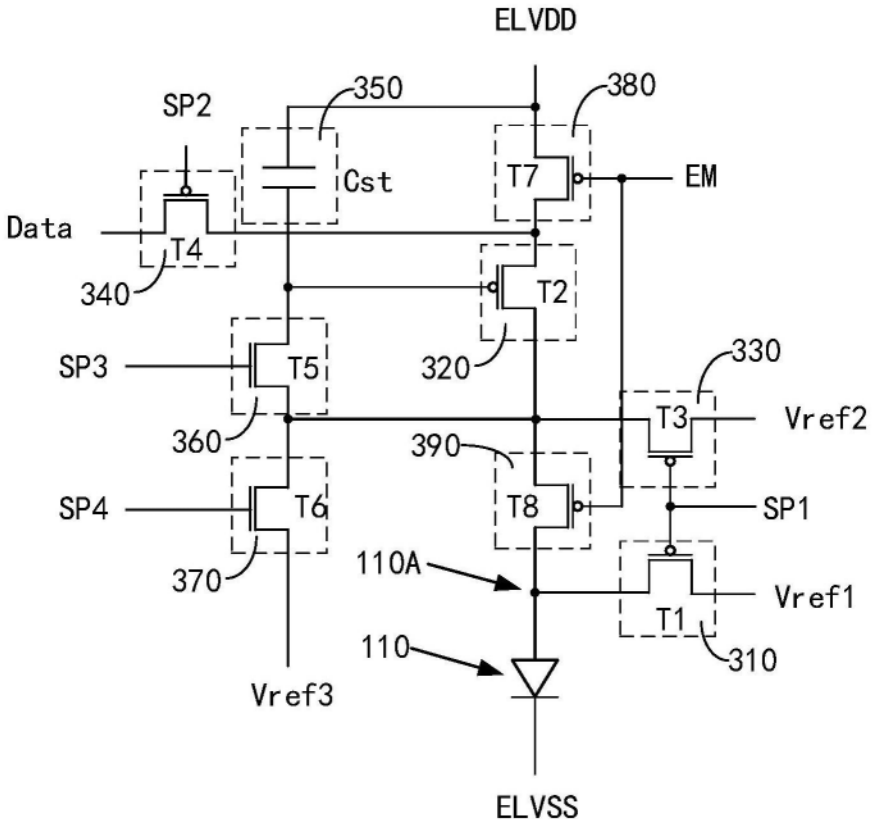

ELVDD
SP2
350
380
Cst
T7
EM
Data
T4
340
T2
320
SP3
T5
330
T3
Vref2
360
390
SP4
T6
T8
SP1
370
110A
Vref1
T1
310
110
Vref3
ELVSS

图15

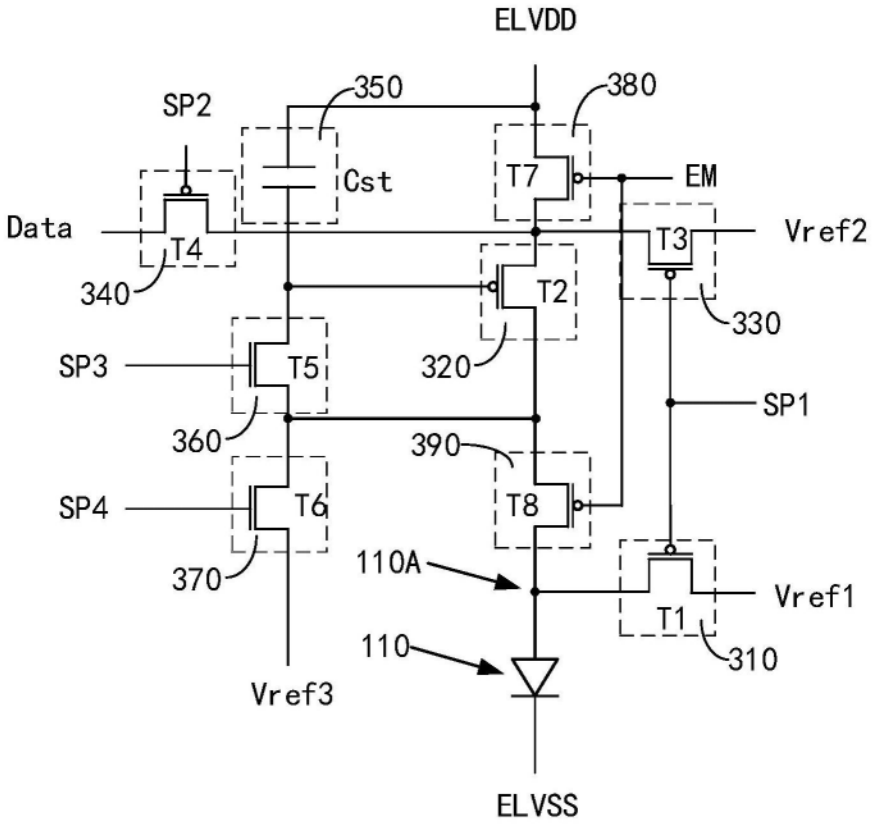

ELVDD
SP2
350
380
Cst
T7
EM
Data
T4
T3
Vref2
340
T2
330
SP3
T5
320
SP1
360
390
SP4
T6
T8
110A
370
Vref1
T1
110
310
Vref3
ELVSS

图16

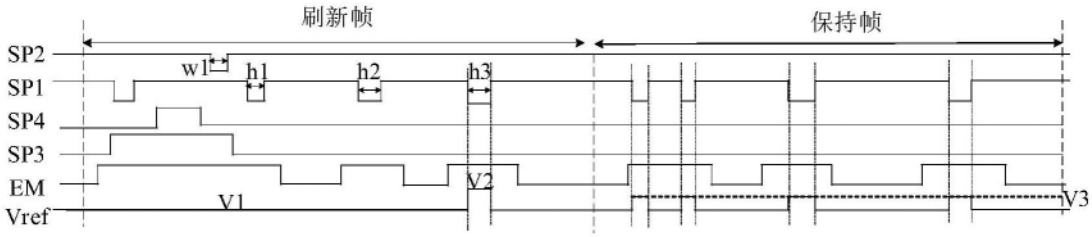

刷新帧
保持帧
SP2
SP1
SP4
SP3
EM
Vref
w1
h1
h2
h3
V1
V2
V3

图17

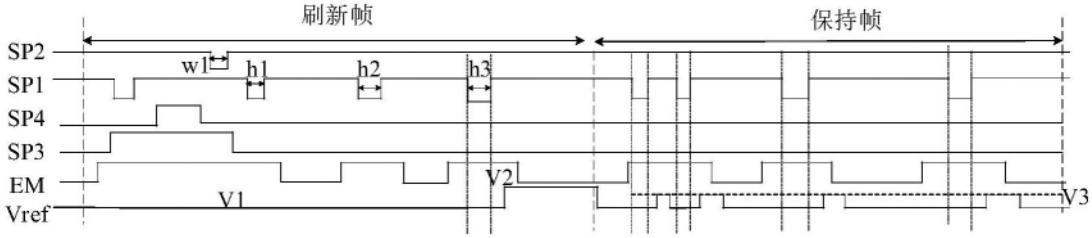

刷新帧
保持帧
SP2
SP1
SP4
SP3
EM
Vref
w1
h1
h2
h3
V1
V2
V3

图18

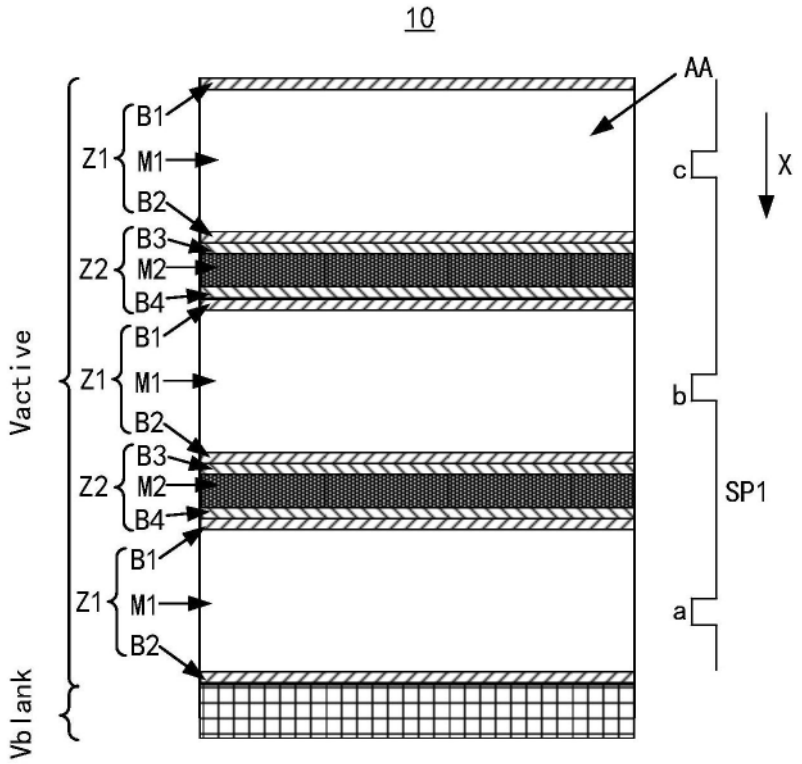

10
AA
X
c
b
a
SP1
Z1
Z2
B1
M1
B2
B3
M2
B4
Vactive
Vblank

图19

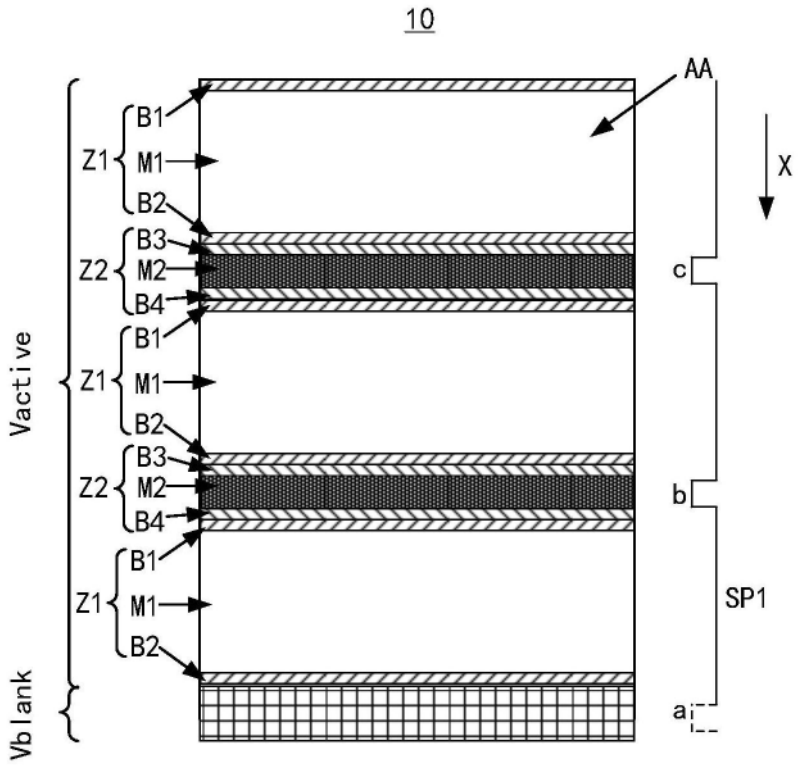

10
AA
X
c
b
a
SP1
Z1
Z2
B1
M1
B2
B3
M2
B4
Vactive
Vblank

图20

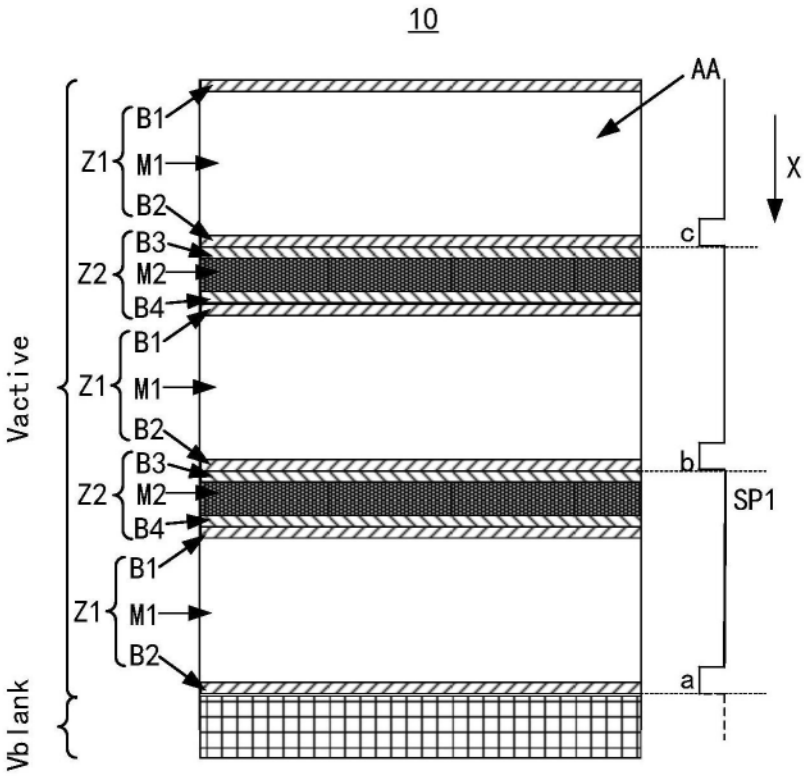

10
AA
X
B1
Z1
M1
B2
B3
Z2
M2
B4
c
b
SP1
a
Vactive
Vblank

图21

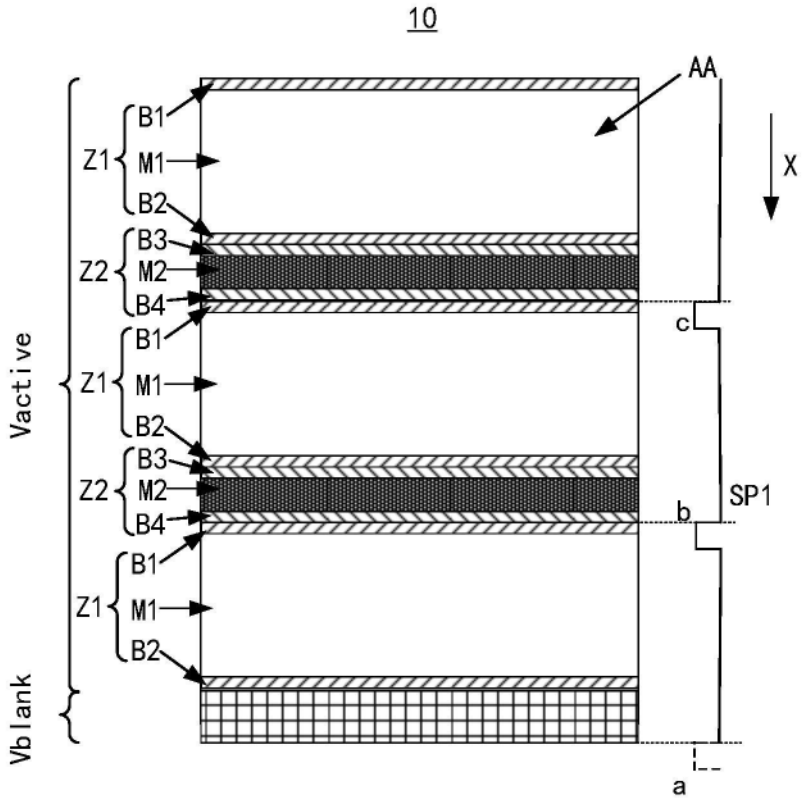

10
AA
X
B1
Z1
M1
B2
B3
Z2
M2
B4
c
b
SP1
a
Vactive
Vblank

图22

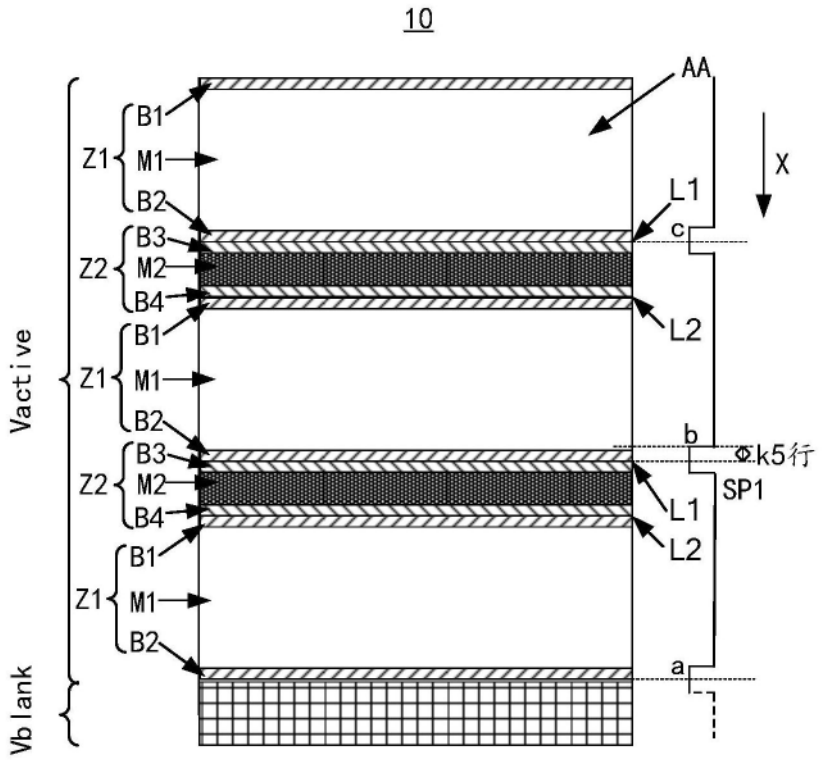

10
AA
X
Vactive
Vblank
Z1
Z2
B1
M1
B2
B3
M2
B4
L1
L2
c
b
a
k5行
SP1

图23

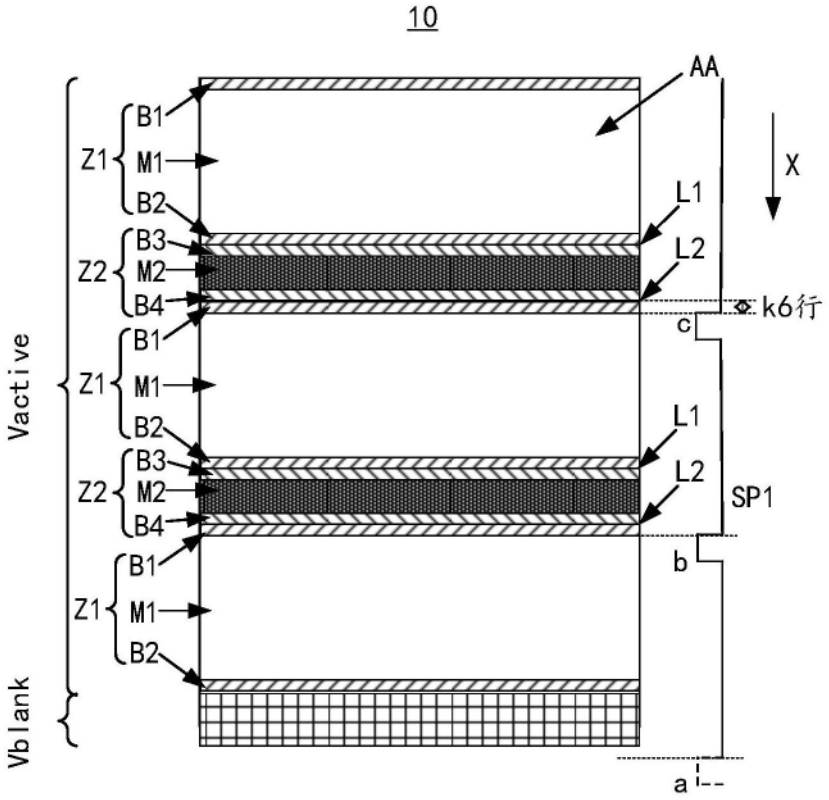

10
AA
X
Vactive
Vblank
Z1
Z2
B1
M1
B2
B3
M2
B4
L1
L2
c
b
a
k6行
SP1

图24

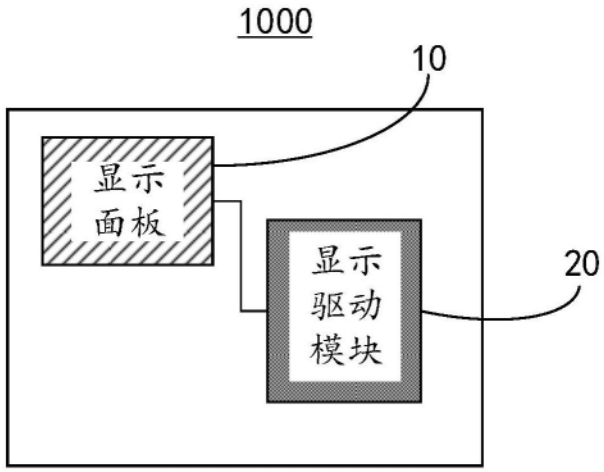


图25