

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2016年8月11日(11.08.2016)

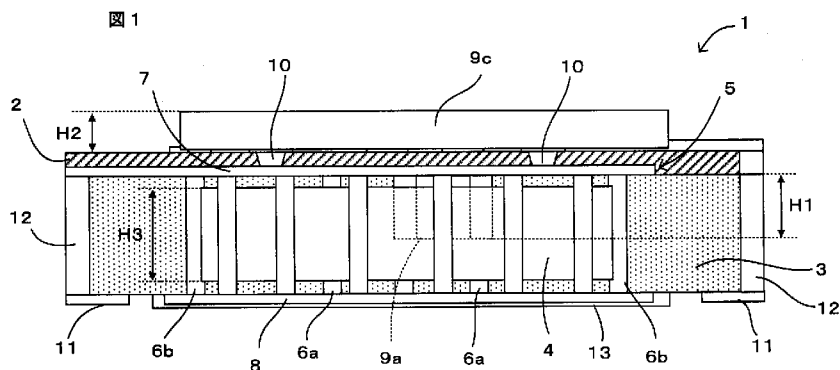


(10) 国際公開番号
WO 2016/125531 A1

- (51) 国際特許分類:
H01F 17/00 (2006.01) H01F 41/08 (2006.01)
H01F 17/06 (2006.01) H05K 1/16 (2006.01)
H01F 27/06 (2006.01) H05K 3/46 (2006.01)
H01F 41/04 (2006.01)
 - (21) 国際出願番号: PCT/JP2016/050459
 - (22) 国際出願日: 2016年1月8日(08.01.2016)
 - (25) 国際出願の言語: 日本語
 - (26) 国際公開の言語: 日本語
 - (30) 優先権データ:
特願 2015-021776 2015年2月6日(06.02.2015) JP
 - (71) 出願人: 株式会社村田製作所(MURATA MANUFACTURING CO., LTD.) [JP/JP]; 〒6178555 京都府長岡京市東神足1丁目10番1号 Kyoto (JP).
 - (72) 発明者: 足立 登志郎(ADACHI, Toshiro); 〒6178555 京都府長岡京市東神足1丁目10番1号 株式会社村田製作所内 Kyoto (JP).
 - (74) 代理人: 梁瀬 右司, 外(YANASE, Yuji et al.); 〒5300047 大阪府大阪市北区西天満5丁目1番19号 高木ビル4階 Osaka (JP).
 - (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
 - (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).
- 添付公開書類:
— 国際調査報告 (条約第 21 条(3))

(54) Title: MODULE

(54) 発明の名称: モジュール



(57) Abstract: To achieve reduction in the size of a module which is provided with a coil and an electronic component. This module 1 is provided with: a wiring board 2; an insulating layer 3 that is laminated on the lower surface of the wiring board 2; an annular coil core 4 that is embedded in the insulating layer 3; a coil electrode 5 that is wound around the coil core 4; electronic components 9a, 9b that are arranged in a region of the insulating layer 3, said region being inside the coil core 4; and an electronic component 9c that is mounted on the upper surface of the wiring board 2. Due to this configuration, the areas of the main surfaces of the wiring board 2 and the insulating layer 3 are not large in comparison to the cases where the electronic components 9a, 9b and 9c are mounted on the upper surface of the wiring board 2, and thus the module 1 is able to be reduced in size.

(57) 要約: コイルと電子部品とを備えるモジュールの小型化を図る。モジュール1は、配線基板2と、配線基板2の下面に積層された絶縁層3と、絶縁層3に埋設された円環状のコイルコア4と、コイルコア4の周囲に巻回されたコイル電極5と、絶縁層3におけるコイルコア4の内側の領域に配置された電子部品9a、9bと、配線基板2の上面に実装された電子部品9cとを備える。この構成によれば、各電子部品9a、9b、9cを配線基板2の上面に実装する場合と比較して、配線基板2や絶縁層3の主面の面積が大きくなり、モジュール1の小型化を図ることができる。



WO 2016/125531 A1

明 細 書

発明の名称：モジュール

技術分野

[0001] 本発明は、コイルと電子部品とを備えるモジュールに関し、具体的には、配線基板と、コイルコアが埋設された絶縁層と、コイルコアの周囲に巻回されたコイル電極と、配線基板に実装された電子部品とを備えるモジュールに関する。

背景技術

[0002] 高周波信号が用いられる電子機器では、ノイズを防止するための部品として、例えば、トロイダルコイルが使用される場合がある。このトロイダルコイルは、配線基板に実装される他の電子部品と比べて比較的大型であるため、配線基板の実装領域を広く占有してしまうという問題がある。また、大型のトロイダルコイルを配線基板に実装することで、モジュール全体の低背化が困難になるという問題もある。

[0003] そこで、従来では、トロイダルコイルを配線基板に内蔵して、モジュールの小型化を図る技術が提案されている。例えば、図6に示すように、特許文献1に記載のモジュール200は、複数の絶縁層が積層されて成る配線基板201と、該配線基板201に内蔵された環状のコイルコア202と、該コイルコア202の周囲を螺旋状に巻回するコイル電極203とを備えている。

[0004] このコイル電極203は、それぞれコイルコア202の上側の絶縁層に形成された複数の上側配線パターン203aと、それぞれコイルコア202の下側の絶縁層に形成された複数の下側配線パターン203bと、それぞれ所定の上側配線パターン203aと下側配線パターン203bとを接続する複数の層間接続導体204とを備える。また、コイル電極203の端部は、引出配線205に接続されて、例えば、引出し先に設けられた入出力用のパッド電極により外部と接続可能に構成されている。このとき、各上側配線パタ

ーン203a、各下側配線パターン203bおよび引出配線205は、Cu箔をエッチングするなどしてそれぞれ形成される。また、各層間接続導体204は、絶縁層の形成されたビアホールにめっきを施すことによりそれぞれ形成される。このように、コイルコア202とコイル電極203とを配線基板201に内蔵することで、部品の実装面積を確保しつつ配線基板201の主面の面積の小型化を図るとともに、モジュール200全体の低背化を図ることができる。

先行技術文献

特許文献

- [0005] 特許文献1：特開2013-207149号公報（段落0015～0021、図1等参照）

発明の概要

発明が解決しようとする課題

- [0006] 近年の電子機器の小型化に伴って、これに搭載されるモジュールのさらなる小型化が要求されている。しなしながら、従来のモジュール200では、トロイダルコイルを配線基板201に内蔵することでモジュール200の小型・低背化を図ることはできるが、配線基板201に実装する他の電子部品とトロイダルコイルとの配置関係を加味した上で、モジュール200のさらなる小型化を図ることについては検討されていない。

- [0007] 本発明は、上記した課題に鑑みてなされたものであり、コイルと電子部品とを備えるモジュールの小型化を図ることを目的とする。

課題を解決するための手段

- [0008] 上記した目的を達成するために、本発明のモジュールは配線基板と、前記配線基板の一方主面に積層された絶縁層と、所定領域を囲むように前記絶縁層に埋設されたコイルコアと、前記コイルコアの周囲に巻回されたコイル電極と、前記絶縁層の前記所定領域に配置された第1の電子部品とを備えることを特徴としている。

- [0009] この構成によると、第1の電子部品は、絶縁層のコイルコアに囲まれた所定領域に配置されるため、第1の電子部品が絶縁層のコイルコアの外側領域に配置される場合と比較して、配線基板や絶縁層の主面の面積が大きくなり、モジュールの小型化を図ることができる。また、第1の電子部品が絶縁層内に配置されるため、モジュールの低背化を図ることができる。
- [0010] また、前記配線基板の他方主面に実装された第2の電子部品をさらに備え、前記第1の電子部品は、前記配線基板の前記一方主面に実装されており、前記第1の電子部品の前記配線基板の前記一方主面からの高さが、前記第2の電子部品の前記配線基板の前記他方主面からの高さよりも高く、かつ、前記コイルコアの前記配線基板の前記一方主面からの高さ以下であってもかまわない。
- [0011] 配線基板の他方主面に電子部品を実装する場合、該電子部品の高さ（他方主面からの高さ）がモジュールの厚みに影響する。ここで、配線基板の他方主面に複数の電子部品を実装する場合のモジュールの厚みは、各電子部品の中で最も高いものに依存して厚くなる。そこで、配線基板の主面からの高さが高い方の電子部品（第1の電子部品）を、絶縁層のコイルコアに囲まれた領域（所定領域）に配置することで、モジュールの低背化を図ることができる。
- [0012] また、前記コイルコアが、環状に形成されていてもよい。この場合、コイルコアが環状に形成されたモジュールの小型・低背化を図ることができる。
- [0013] また、前記コイルコアが、環状の一部が切れたような形状に形成されていてもよい。この場合、コイルコアが環状の一部が切れたような形状に形成されたモジュールの小型・低背化を図ることができる。
- [0014] また、前記コイル電極は、一端が前記コイルコアの内側に配置されるとともに他端が前記コイルコアの外側に配置され、前記絶縁層の前記配線基板と反対側の主面である一方主面上で前記コイル電極の巻回軸方向に配列された複数の第1の配線パターンと、一端が前記コイルコアの内側に配置されるとともに他端が前記コイルコアの外側に配置され、前記各第1の配線パターン

それぞれと複数の対を成すように前記絶縁層の前記配線基板側の主面である他方主面上で前記コイル電極の巻回軸方向に配列された複数の第2の配線パターンと、前記コイルコアの内側に配置され、前記各第1の配線パターンそれぞれの一端と、当該第1の配線パターンと対を成す前記第2の配線パターンの一端とを接続する複数の内側導体と、前記コイルコアの外側に配置され、前記各第1の配線パターンそれぞれの他端と、当該第1の配線パターンと対を成す前記第2の配線パターンに隣接する前記第2の配線パターンの他端とを接続する複数の外側導体とを有し、前記各内側導体と前記各外側導体が、いずれも金属ピンで形成されていてもよい。

[0015] 各内側、外側導体を、貫通孔の形成が必要なビア導体やスルーホール導体で構成した場合、独立した貫通孔を形成するのに隣接する導体間に所定の間隔を空ける必要があるため、隣接する導体間のギャップを狭くしてコイルの巻数を増やすのに限界がある。貫通孔を形成しない金属ピンの場合は、隣接する金属ピン間のギャップを狭くするのが容易であるため、各内側、外側導体をいずれも金属ピンで形成することで、コイル電極の巻数を増やしてコイル特性の向上（高インダクタンス化）を図ることができる。

[0016] また、金属ピンは、ビアホールに導電性ペーストを充填して形成されたビア導体やスルーホール導体と比較して比抵抗が低いため、コイル電極全体としての抵抗値を下げるることができる。そのため、例えば、Q値などのコイル特性に優れたコイル部品を提供することができる。

発明の効果

[0017] 本発明によれば、第1の電子部品が、絶縁層のコイルコアに囲まれた所定領域に配置されるため、第1の電子部品が絶縁層のコイルコアの外側領域に配置される場合と比較して、配線基板や絶縁層の主面の面積が大きくなり、モジュールの小型化を図ることができる。また、第1の電子部品が絶縁層内に配置されるため、モジュールの低背化を図ることができる。

図面の簡単な説明

[0018] [図1]本発明の一実施形態にかかるモジュールの部分断面図である。

[図2]図1のコイル電極を説明するための図である。

[図3]図1の各電子部品の配置関係を示す図である。

[図4]図1のモジュールにより形成される電源回路の一例を示す図である。

[図5]コイルコアの変形例を示す図である。

[図6]従来のモジュールの平面図である。

発明を実施するための形態

[0019] <実施形態>

本発明の一実施形態にかかるモジュールについて、図1～図4を参照して説明する。なお、図1はモジュールの部分断面図、図2はコイル電極を説明するためのモジュールの平面図、図3は各電子部品の位置関係を示すモジュールの平面図、図4はモジュールにより形成される電源回路の一例を示す図である。また、図2および図3では、説明に必要な構成のみを図示し、他の構成を図示省略している。

[0020] 図1～図3に示すように、この実施形態にかかるモジュール1は、DC-DCコンバータを形成するものであり、配線基板2と、配線基板2の下面（本発明の「配線基板の一方主面」に相当）に積層された絶縁層3と、絶縁層3に埋設されたコイルコア4と、コイルコア4の周囲に巻回されたコイル電極5と、絶縁層3内に配置された2つの電子部品9a、9bと、配線基板2の上面に実装された電子部品9cとを備える。

[0021] 配線基板2は、例えば、ガラスエポキシ樹脂などで形成されており、その主面や内部に、各種配線電極、電子部品9a～9c用の複数の実装電極、ビア導体10などが形成されている。なお、この実施形態では、コイル電極5の一部を構成する複数の上側配線パターン7が配線基板2の下面に形成されることで、当該各上側配線パターン7が絶縁層3の上面に配置されている。

[0022] 絶縁層3は、例えば、エポキシ樹脂などの樹脂で形成され、コイルコア4および後述する複数の金属ピン6a、6bを被覆するように、所定の厚みで形成される。なお、この実施形態では、配線基板2および絶縁層3の主面（上面および下面）がいずれも矩形状に形成されている。

- [0023] コイルコア4は、 $Mn-Zn$ フェライト等の一般的なコイルコアとして採用される磁性材料で形成されている。また、コイルコア4は、図2に示すように、平面視で絶縁層3の所定領域を囲むような形状を有している。具体的には、この実施形態のコイルコア4は、円環状に形成されており、円環状の内側の領域がこの所定領域に相当する。なお、コイルコア4は、円環状に限らず、例えば、多角形や楕円のループ状に形成されていてもよい。
- [0024] コイル電極5は、図2に示すように、コイルコア4の周囲を螺旋状に巻回するものであり、絶縁層3の配線基板2と反対側の主面である下面上でコイル電極5の巻回軸方向に配列された複数の下側配線パターン8と、各下側配線パターン8それぞれと複数の対を成すように絶縁層3の上面上で前記巻回軸方向に配列された複数の上側配線パターン7と、所定の上側配線パターン7と下側配線パターン8とを接続する複数の内側金属ピン6aおよび外側金属ピン6bとを備える。
- [0025] 各上側配線パターン7は、一端がコイルコア4の内側（内周側）に配置され、他端がコイルコア4の外側（外周側）に配置された状態で、コイル電極5の巻回軸方向（コイルコア4の周方向、あるいは、コイル電極5の通電時に発生する磁束線の方向）に配列される。各下側配線パターン8も、各上側配線パターン7と同様、一端がコイルコア4の内側に配置され、他端がコイルコア4の外側に配置された状態で、コイル電極5の巻回軸方向に配列される。
- [0026] また、この実施形態では、各上側、下側配線パターン7, 8は、いずれもCuやAg等の金属を含有する導電性ペーストを用いたスクリーン印刷により形成された下地電極と、該下地電極に、例えばCuめっきで積層された表面電極との2層構造で形成されている。なお、各上側、下側配線パターン7, 8は、いずれも1層構造であってもかまわない。この場合、下地電極と同様、CuやAg等の金属を含有する導電性ペーストを用いたスクリーン印刷により形成することができる。ここで、上述の下側配線パターン8が、本発明の「第1の配線パターン」に相当し、上側配線パターン7が、本発明の「

第2の配線パターン」に相当する。

- [0027] 各内側金属ピン6 aは、各下側配線パターン8それぞれの一端と、当該下側配線パターン8と対を成す上側配線パターン7の一端とを接続するものであり、それぞれ絶縁層3の厚み方向に立設された状態でコイルコア4の内周面に沿って配列される。
- [0028] 各外側金属ピン6 bは、各下側配線パターン8それぞれの他端と、当該下側配線パターン8と対を成す上側配線パターン7の所定側（この実施形態では、時計方向）に隣接する上側配線パターン7の他端とを接続するものである。また、各外側金属ピン6 bそれぞれは、絶縁層3の厚み方向に立設された状態でコイルコア4の外周面に沿って配列される。ここで、各内側金属ピン6 aそれぞれが、本発明の「内側導体」に相当し、各外側金属ピン6 bそれぞれが、本発明の「外側導体」に相当する。
- [0029] また、各内側金属ピン6 aおよび各外側金属ピン6 bそれぞれの上端面は、絶縁層3の上面から露出し、各内側金属ピン6 aおよび各外側金属ピン6 bそれぞれの下端面は、絶縁層3の下面から露出して設けられる。これらの金属ピン6 a, 6 bは、Cu、Au、Ag、AlやCu系の合金など、配線電極として一般的に採用される金属材料で形成されている。また、この実施形態では、各金属ピン6 a, 6 bは、略同じ太さおよび長さで円柱状に形成されている。以上のように、各上側、下側配線パターン7, 8および各内側、外側金属ピン6 a, 6 bにより、コイルコア4の周囲を螺旋状に巻回するコイル電極5が形成されている。
- [0030] なお、この実施形態では、各内側、外側金属ピン6 a, 6 bは、円柱状に形成されているが、例えば、角柱状などに形成されていてもよい。また、各内側、外側金属ピン6 a, 6 bに相当するものを、ビア導体などの柱状導体で形成してもかまわない。
- [0031] また、絶縁層3の下面には、外部接続用の外部電極11が形成され、モジュール1が、例えば、電子機器のマザー基板などに接続できるようになっている。ここで、外部電極11は、外部接続用の金属ピン12の下端面に接続

されている。金属ピン12は、一部（周側面の一部）がモジュール1の側面に露出するように、絶縁層3内に配設されており、外部電極11と、モジュール1の側面に露出した金属ピン12の周側面の一部との両方で、外部との接続が可能になっている。

[0032] また、絶縁層3の下面には、外部電極11以外の配線電極（例えば、下側配線パターン8など）を保護する絶縁被覆膜13が形成されている。この絶縁被覆膜13は、例えば、ポリイミド樹脂やエポキシ樹脂などの絶縁材料で形成することができる。

[0033] この実施形態では、配線基板2の上面（本発明の「配線基板の他方主面」に相当）に実装された電子部品9cは、DC-DCコンバータの制御用ICであり、能動面を配線基板2の上面に対向するように配置されている（いわゆる、フリップチップ実装）。絶縁層3内に配置された2つの電子部品9a、9bは、いずれもチップコンデンサで構成されており、それぞれ配線基板2の下面に実装されている。

[0034] なお、配線基板2の上面に実装された電子部品9cは、いわゆるフェイスダウンで実装されているため、上面を研磨などしても部品としての特性を維持できる。したがって、この構成によると、電子部品9cの上面を研磨などして、モジュール1のさらなる低背化を図ることができる。ここで、配線基板2の下面に実装された電子部品9a、9bそれぞれが、本発明の「第1の電子部品」に相当し、配線基板2の上面に実装された電子部品9cが、本発明の「第2の電子部品」に相当する。

[0035] また、この実施形態では、上述のコイルコア4および各電子部品9a~9cの配置を工夫して、モジュール1の小型・低背化が図られている。具体的に説明すると、配線基板2の上面に実装された電子部品9cは、図3に示すように、平面視でコイルコア4に重なるように配置される。一方、絶縁層3の内部に配設される電子部品9a、9bは、いずれも絶縁層3内の平面視で電子部品9cに重なる領域であって、コイルコア4に囲まれた領域（本発明の「所定領域」に相当）に配置されている。すなわち、両電子部品9a、9

bは、コイルコア4の内側の領域の中で、空いたスペースを利用して配置されている。

[0036] また、図1に示すように、この実施形態では、絶縁層3の内部に配設された両電子部品9a、9bそれぞれは、実装状態で配線基板2の下面からの高さが、略同じ高さH1になっている。配線基板2の上面側の電子部品9cは、実装状態で配線基板2の上面からの高さH2が、両電子部品9a、9bの高さH1よりも低い ($H1 > H2$)。また、電子部品9a、9bの高さH1は、コイルコア4の配線基板2の下面からの高さ以下である。各電子部品9a~9cをこのように配置すると、モジュール1の低背化が可能である。すなわち、コイルコア4の厚みH3、または、コイルコア4の配線基板2の下面からの高さが、各電子部品9a~9cの実装状態の高さ（例えば、H1、H2）のいずれよりも厚い場合は、各電子部品9a~9cのうちの高さが高い方（チップ厚の厚い方）の電子部品9a~9cを絶縁層3内に配置するのがモジュール1の低背化を図る上で好ましい。

[0037] なお、各電子部品9a~9cおよびコイルコア4の配置関係は、適宜変更することができる。例えば、配線基板2の下面に実装される2つの電子部品9a、9bのうち的一方を、配線基板2の上面に実装したり、あるいは、この一方の電子部品9a、9bを、同じ配線基板2の下面であっても平面視でコイルコア4の外周側に実装する構成であってもかまわない。すなわち、コイルコア4の内周側に配置する電子部品は、コイルコア4の内側の領域の空きスペースのサイズに応じて適宜選択すればよく、その他の電子部品9a~9cの配置はこの選択に伴って適宜変更するとよい。また、例えば、配線基板2の上面または下面の空き領域に、上述の電子部品9a~9cとは異なる他の電子部品を実装してもかまわない。

[0038] （電源回路）

次に、この実施形態のモジュールにより形成される回路の一例について、図4を参照して説明する。なお、図4は、モジュールにより形成される電源回路の一例を示す図である。

- [0039] 電源回路101は、一般的な降圧型のDC-DCコンバータを形成し、負荷160に対して直流電源を供給するものであって、電源部110と、給電回路140に直列に挿入されたインダクタL（チョークコイル）と、それぞれ給電回路140とグランドとの間にシャント接続された入出力用のキャパシタC1、C2とを備えている。
- [0040] 電源部110は、当該DC-DCコンバータを形成するための回路素子が形成されたICにより形成され、制御回路111と、MOSFETなどにより形成されるスイッチ素子112、113とを備え、入力用のキャパシタC1を介して外部の直流電源 V_{in} に接続されている。制御回路111は、PWM駆動によりスイッチ素子112、113のオン・オフを切換えるドライバ114と、負荷160への負荷給電電流 i を検出する電流検出部115とを備えている。
- [0041] 電流検出部115は、一般的な差動増幅器などにより形成されている。スイッチ素子112、113のオン・オフは、電流検出部115の検出信号に基づいてドライバ114により切換制御される。そして、電源部110での電流検出部115の検出信号に基づくフィードバック制御により、直流電源が給電回路140および出力端子150を介して負荷160に供給される。
- [0042] 具体的には、負荷160への給電が開始されると、まず、ドライバ114によりスイッチ素子112がオンされてスイッチ素子113がオフされることで、直流電源 V_{in} から負荷160への負荷給電電流 i が増大する。そして、負荷給電電流 i の増大に伴い、電流検出部115により検出される電圧値が増大し、検出される電圧値が所定の値よりも大きくなれば、ドライバ114によりスイッチ素子112がオフされるとともにスイッチ素子113がオンされる。
- [0043] スwitch素子112、113のオン・オフがドライバ114により切換えられると、充電された出力用のキャパシタC2の放電が始まり、負荷給電電流 i が減少する。そして、負荷給電電流 i の減少に伴い、電流検出部115により検出される電圧値が減少し、この検出値が所定の値よりも小さくなれ

ば、ドライバ114によりスイッチ素子112がオンされるとともにスイッチ素子113がオフされる。

[0044] なお、モジュール1のコイルコア4とコイル電極5とで構成されるコイルにより、上述のインダクタLが形成され、コイルコア4の内側に配置された2つの電子部品9a, 9bにより入出力用のキャパシタC1, C2が形成される。なお、一般的な降圧型のDC-DCコンバータを例に挙げて電源回路101（電源部110）を説明したが、電源回路101の構成は周知のどのようなものであってもよく、ドライバ114および電流検出部115の詳細な構成および動作については周知であるため、その他の詳細な説明は省略する。

[0045] （モジュールの製造方法）

次に、モジュール1の製造方法の一例について、簡単に説明する。まず、両主面それぞれの所定位置に各電子部品9a~9c用の複数の実装電極、ビア導体10および各種配線電極が形成されるとともに、その下面側の主面にコイル電極5の一部を構成する複数の上側配線パターン7が形成された配線基板2を準備する。

[0046] 次に、各内側、外側金属ピン6a, 6bおよび外部接続用の金属ピン12の一端を、配線基板2の下面の各上側配線パターン7上の所定位置にはんだ等を用いて接続する。このとき、各内側金属ピン6aに囲まれた内側の領域に両電子部品9a, 9bも半田等により実装する。このとき、配線基板2の下面が上側を向くように配置して、各金属ピン6a, 6b, 12および電子部品9a, 9bを実装する。

[0047] 次に、配線基板2の下面の所定位置にコイルコア4を載置し、各金属ピン6a, 6b, 12、コイルコア4を覆うように配線基板2の下面を樹脂で被覆する（絶縁層3の形成）。この樹脂は、例えば、エポキシ樹脂を使用することができる。

[0048] 次に、各金属ピン6a, 6b, 12の他端が露出するまで絶縁層3の下面を研磨または研削する。

- [0049] 次に、絶縁層 3 の下面に各下側配線パターン 8 および外部電極 11 を形成する。各下側配線パターン 8 および外部電極 11 それぞれは、上述のように、例えば、Cu 等を含有する導電性ペーストを用いたスクリーン印刷で下地電極を形成した後、この下地電極に Cuめっきで表面電極を形成するなどして形成することができる。
- [0050] 次に、絶縁層 3 の下面に、スクリーン印刷などで絶縁被覆膜 13 を形成する。絶縁被覆膜 13 は、例えば、ポリイミドやエポキシ樹脂で形成することができる。
- [0051] 最後に、配線基板 2 の上面に電子部品 9c を実装してモジュール 1 が完成する。なお、配線基板 2 の上面に電子部品 9c を封止する樹脂層をさらに設けるようにしてもよい。
- [0052] したがって、上記した実施形態によれば、電子部品 9a, 9b が、配線基板 2 の下面に実装されるとともに、絶縁層 3 内のコイルコア 4 の内側の領域に配置されるため、電子部品 9a, 9b をコイルコア 4 の外側の領域に実装する場合と比較して、配線基板 2 や絶縁層 3 の主面の面積が大きくなり、モジュール 1 の小型化を図ることができる。
- [0053] また、配線基板 2 の下面に実装された電子部品 9a, 9b の配線基板 2 の下面からの高さ H1 が、配線基板 2 の上面に実装された電子部品 9c の配線基板 2 の上面からの高さ H2 よりも高いため、各電子部品 9a~9c の全てを配線基板 2 の上面に実装する場合と比較して、モジュール 1 の低背化を図ることができる。
- [0054] また各金属ピン 6a, 6b の代わりに、貫通孔の形成が必要なビア導体やスルーホール導体で構成した場合、独立した貫通孔を形成するのに隣接する導体間に所定の間隔を空ける必要があるため、隣接する導体間のギャップを狭くしてコイル電極の巻数を増やすのに限界がある。この実施形態のように、貫通孔を形成しない金属ピン 6a, 6b の場合は、隣接する金属ピン 6a, 6b 間のギャップを狭くするのが容易であるため、コイル電極 5 の巻数を増やしてコイル特性の向上（高インダクタンス化）を図ることができる。

[0055] また、金属ピン 6 a, 6 b は、ビアホールに導電性ペーストを充填して形成されたビア導体やスルーホール導体と比較して比抵抗が低いため、コイル電極 5 全体としての抵抗値を下げるができる。そのため、例えば、Q 値などのコイル特性に優れたモジュール 1 を提供することができる。

[0056] (コイルコアの変形例)

コイルコア 4 の形状の変形例について、図 5 を参照して説明する。なお、図 5 (a) および図 5 (b) は、それぞれコイルコアの変形例を示すモジュールの平面図である。また、図 5 (a) および図 5 (b) では、それぞれ絶縁層、絶縁層の内部に配置された電子部品およびコイルコアのみを図示し、他の構成は図示省略している。

[0057] 上記した実施形態では、コイルコア 4 が円環状に形成されている場合について説明したが、コイルコア 4 の形状は、所定の領域を囲むような形状であれば、適宜変更することができる。例えば、図 5 (a) に示すように、コイルコア 4 a が、平面視で矩形ループ状の一部が切れたような形状であってもよい。また、図 5 (b) に示すように、コイルコア 4 b が、平面視で矩形ループ状の 2 箇所が切れたような形状であってもよい。

[0058] なお、本発明は上記した各実施形態に限定されるものではなく、その趣旨を逸脱しない限りにおいて、上記したもの以外に種々の変更を行なうことが可能である。例えば、絶縁層 3 を、例えば、セラミック材料で形成してもかまわない。

[0059] また、上記した実施形態では、モジュール 1 により DC-DC コンバータが形成された場合について説明したが、コイルコア 4, 4 a, 4 b およびコイル電極 5 で構成されたコイルと、他の電子部品を備える構成であれば、DC-DC コンバータとは異なるものが形成されていてもよい。

[0060] また、コイルコア 4 の内側 (所定領域) に配置する電子部品 9 a, 9 b は、チップコンデンサに限らず、例えば、チップインダクタ、チップ抵抗、IC、コネクタなど、コイルコア 4 の内側の領域の空いているスペースに配置できる範囲であれば、モジュールが備える電子部品の構成に応じて適宜変更

することができる。

[0061] また、上記した実施形態において、全ての電子部品 9 a～9 c を絶縁層 3 内に配置してもよい。この場合、配線基板 2 の上面に実装していた電子部品 9 c を、平面視でコイルコア 4 の外側（外周側）に配置すればよい。このようにすると、全ての電子部品 9 a～9 c を平面視でコイルコア 4 の外側に配置する場合と比較して、モジュール 1 の平面視での面積を小さくすることができる。

[0062] また、絶縁層 3 の下面（配線基板 2 と反対側の主面）に、別の電子部品を実装するようにしてもよい。

産業上の利用可能性

[0063] 本発明は、配線基板と、コイルコアが埋設された絶縁層と、コイルコアの周囲に巻回されたコイル電極と、電子部品とを備える種々のモジュールに広く適用することができる。

符号の説明

- [0064]
- 1 モジュール
 - 2 配線基板
 - 3 絶縁層
 - 4, 4 a, 4 b コイルコア
 - 5 コイル電極
 - 6 a 内側金属ピン（内側導体）
 - 6 b 外側金属ピン（外側導体）
 - 7 上側配線パターン（第 2 の配線パターン）
 - 8 下側配線パターン（第 1 の配線パターン）
 - 9 a, 9 b 電子部品（第 1 の電子部品）
 - 9 c 電子部品（第 2 の電子部品）

請求の範囲

- [請求項1] 配線基板と、
前記配線基板の一方主面に積層された絶縁層と、
所定領域を囲むように前記絶縁層に埋設されたコイルコアと、
前記コイルコアの周囲に巻回されたコイル電極と、
前記絶縁層の前記所定領域に配置された第1の電子部品とを備えることを特徴とするモジュール。
- [請求項2] 前記配線基板の他方主面に実装された第2の電子部品をさらに備え、
前記第1の電子部品は、前記配線基板の前記一方主面に実装されており、
前記第1の電子部品の前記配線基板の前記一方主面からの高さが、前記第2の電子部品の前記配線基板の前記他方主面からの高さよりも高く、かつ、前記コイルコアの前記配線基板の前記一方主面からの高さ以下であることを特徴とする請求項1に記載のモジュール。
- [請求項3] 前記コイルコアが、環状に形成されていることを特徴とする請求項1または2に記載のモジュール。
- [請求項4] 前記コイルコアが、環状の一部が切れたような形状に形成されていることを特徴とする請求項1または2に記載のモジュール。
- [請求項5] 前記コイル電極は、
一端が前記コイルコアの内側に配置されるとともに他端が前記コイルコアの外側に配置され、前記絶縁層の前記配線基板と反対側の主面である一方主面上で前記コイル電極の巻回軸方向に配列された複数の第1の配線パターンと、
一端が前記コイルコアの内側に配置されるとともに他端が前記コイルコアの外側に配置され、前記各第1の配線パターンそれぞれと複数の対を成すように前記絶縁層の前記配線基板側の主面である他方主面上で前記コイル電極の巻回軸方向に配列された複数の第2の配線パタ

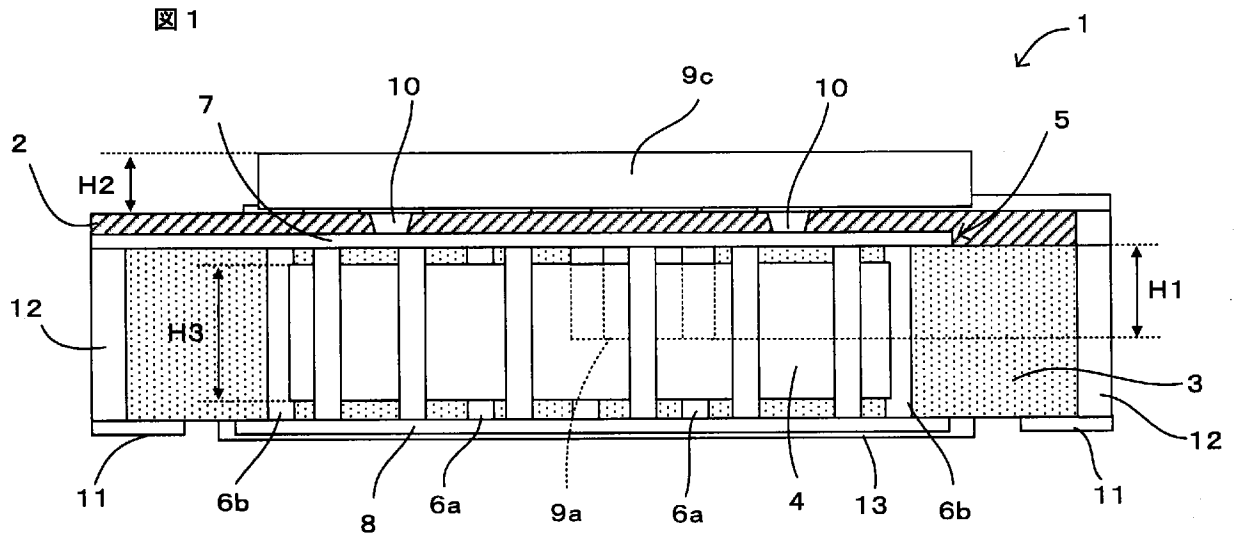
ーンと、

前記コイルコアの内側に配置され、前記各第1の配線パターンそれぞれの一端と、当該第1の配線パターンと対を成す前記第2の配線パターンの一端とを接続する複数の内側導体と、

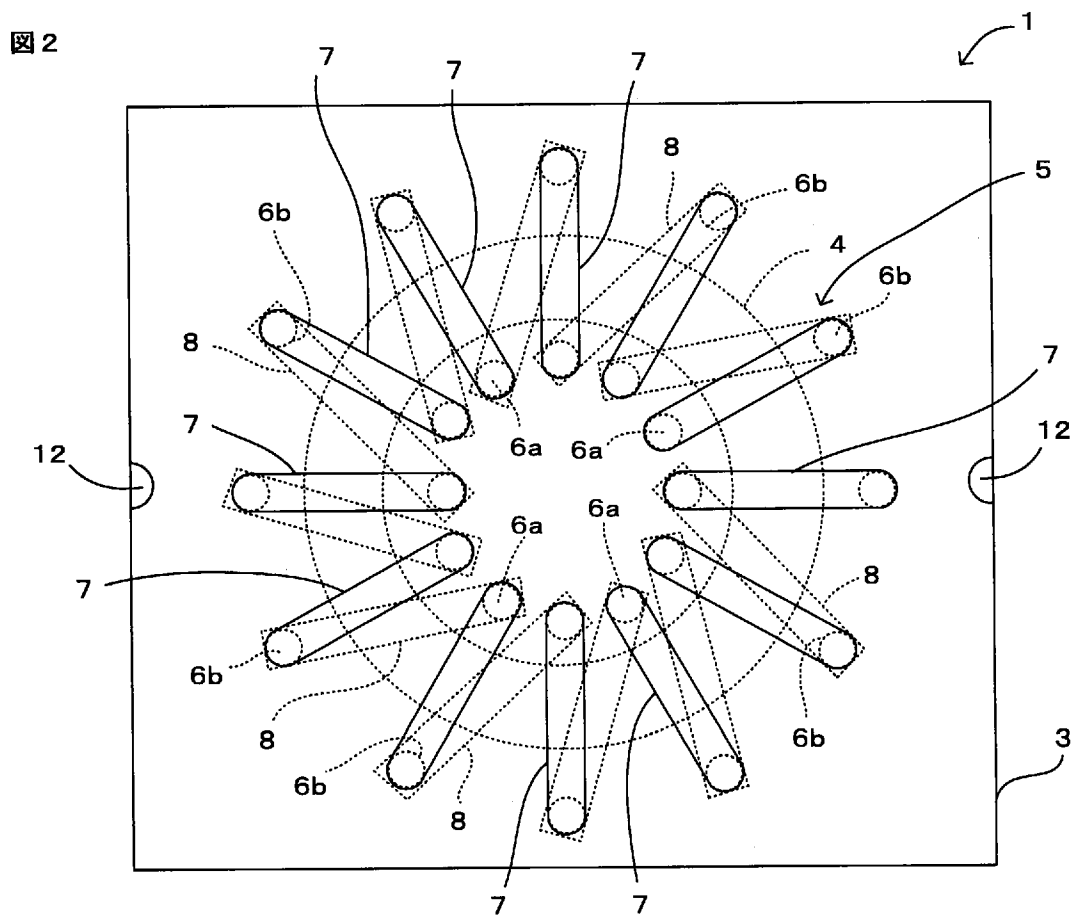
前記コイルコアの外側に配置され、前記各第1の配線パターンそれぞれ他端と、当該第1の配線パターンと対を成す前記第2の配線パターンに隣接する前記第2の配線パターンの他端とを接続する複数の外側導体とを有し、

前記各内側導体と前記各外側導体が、いずれも金属ピンで形成されていることを特徴とする請求項1ないし4のいずれかに記載のモジュール。

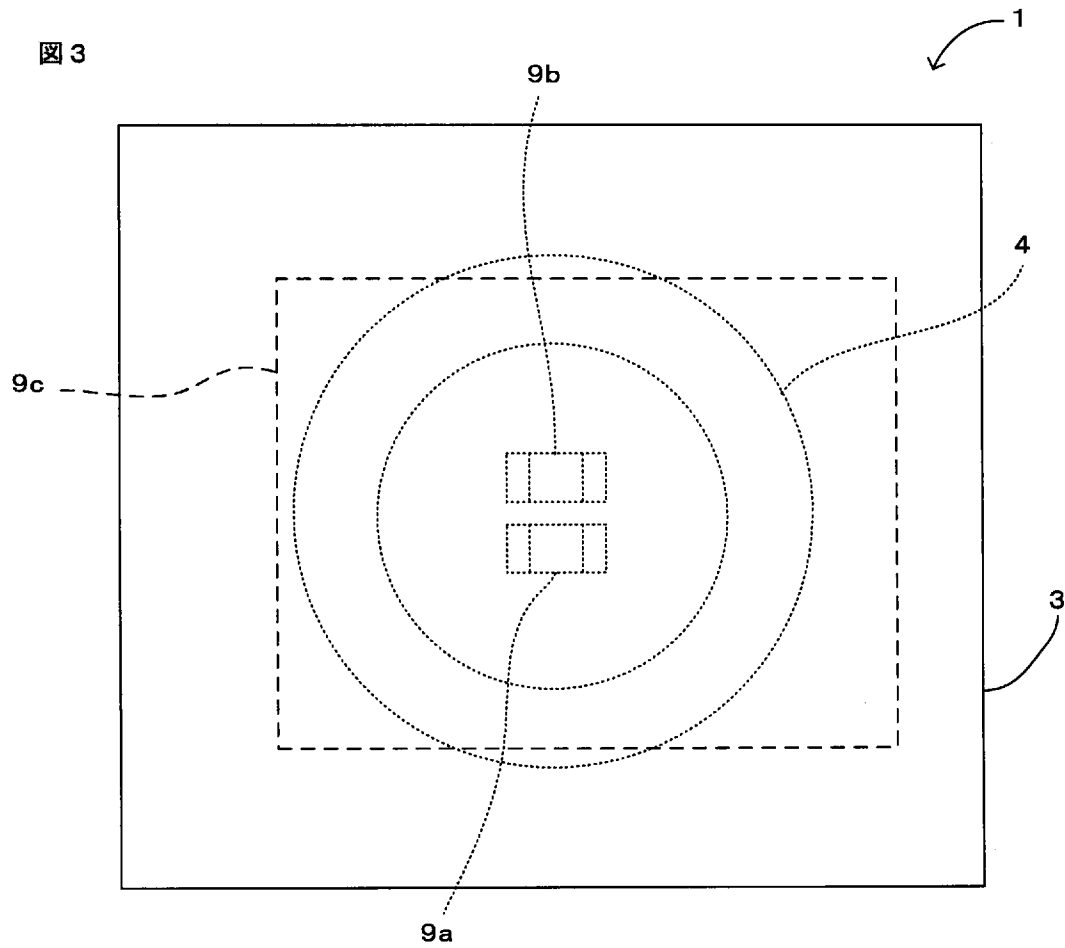
[図1]



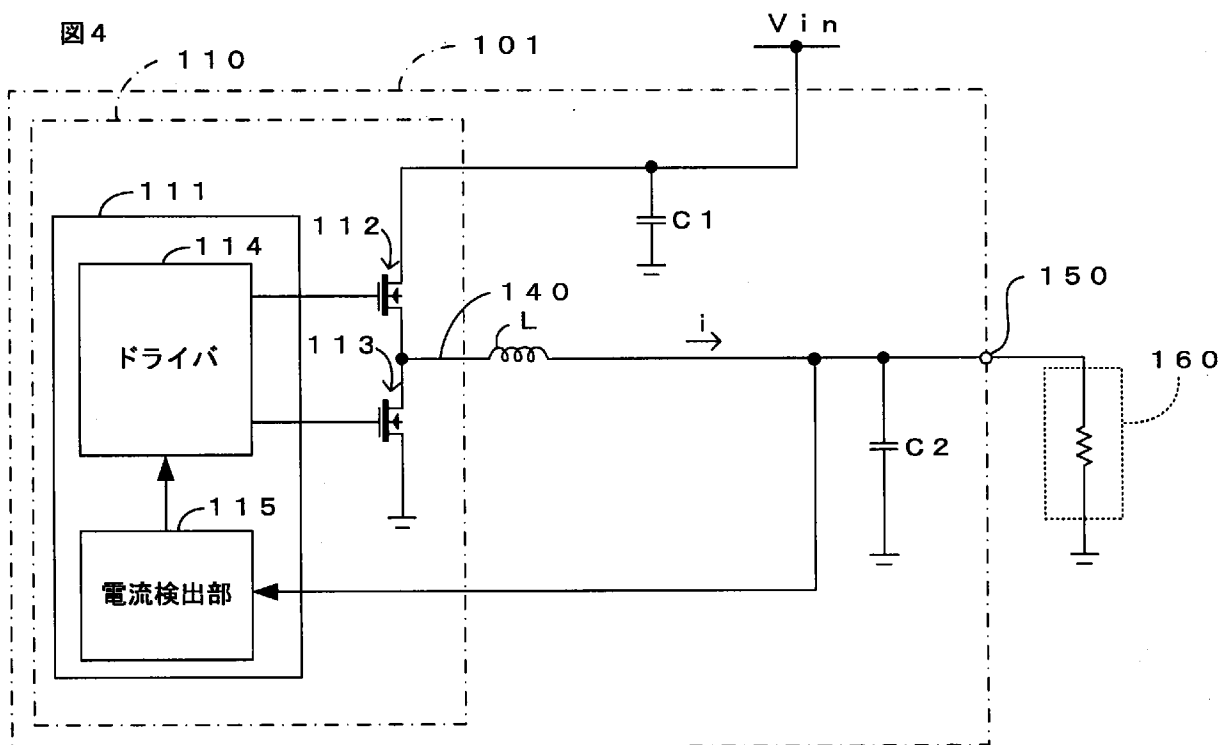
[図2]



[図3]



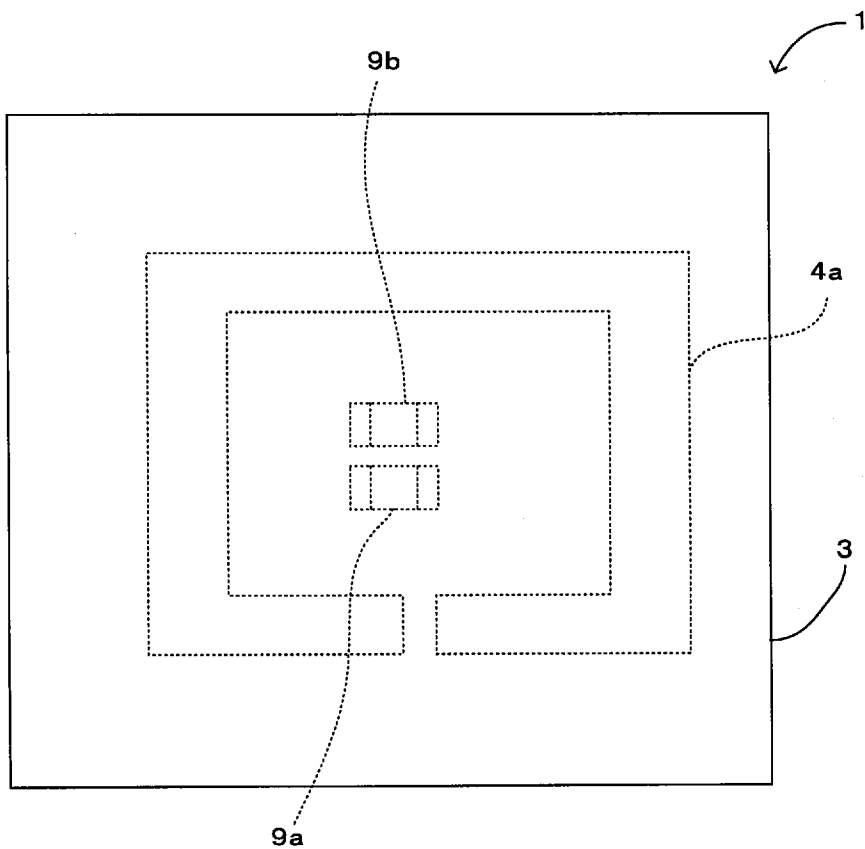
[図4]



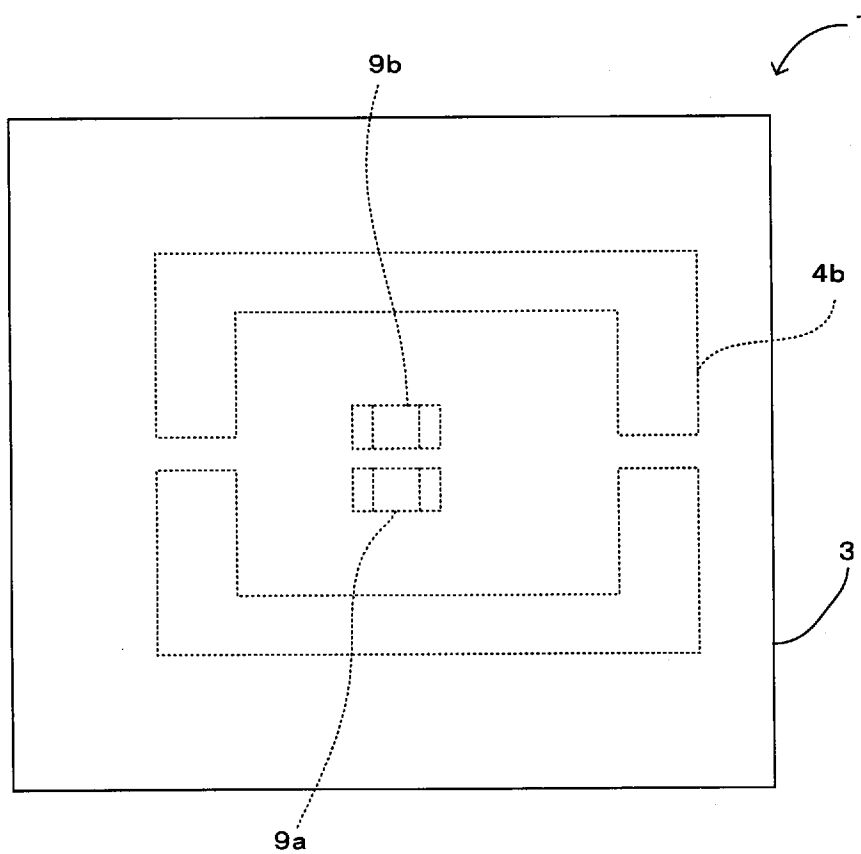
[図5]

図 5

(a)

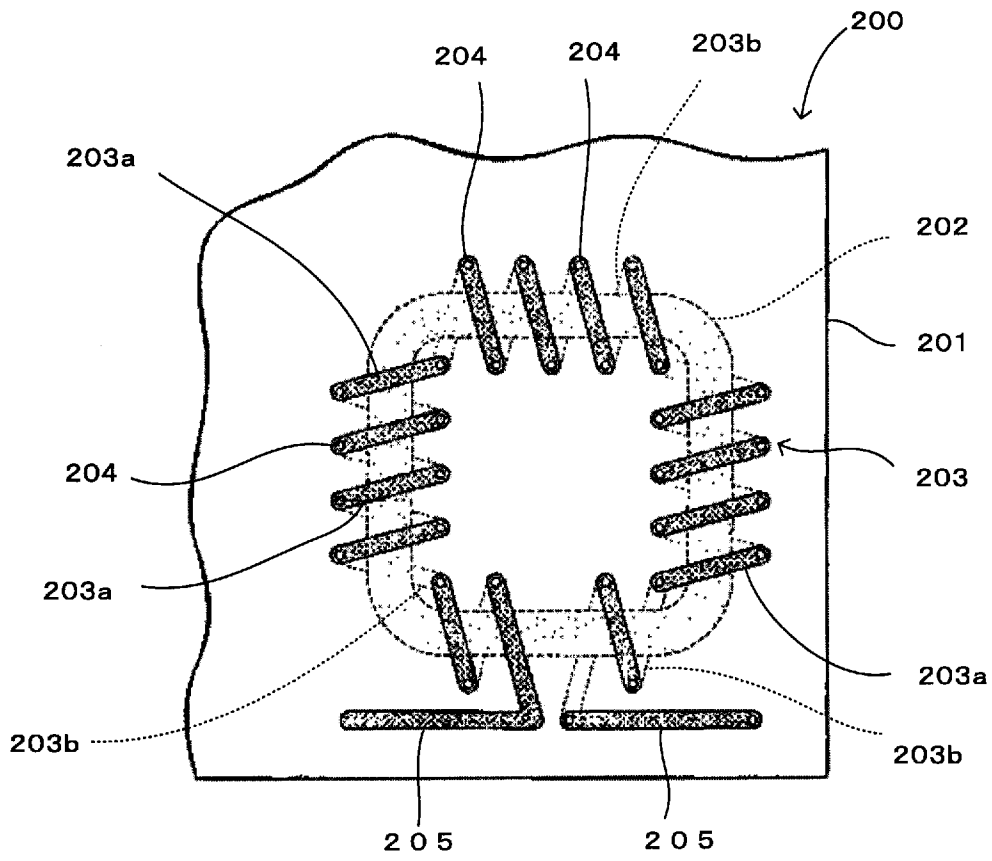


(b)



[図6]

図6



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2016/050459

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2005-26249 A (Mitsuo EBISAWA), 27 January 2005 (27.01.2005), paragraphs [0041], [0049] to [0051]; fig. 7, 9 (Family: none)	4
Y	JP 2010-516056 A (Planarmag, Inc.), 13 May 2010 (13.05.2010), paragraphs [0031], [0032], [0039], [0045]; fig. 1 to 3 & US 2009/0002111 A1 paragraphs [0034], [0035], [0042], [0048]; fig. 1 to 3 & US 2010/0295646 A1 & US 2011/0272094 A1 & US 2012/0154097 A1 & WO 2008/088682 A2 & EP 2109867 A2 & TW 200901243 A & CN 102360902 A & TW 201340812 A & CN 103559996 A	5

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int.Cl. H01F17/00(2006.01)i, H01F17/06(2006.01)i, H01F27/06(2006.01)i, H01F41/04(2006.01)i, H01F41/08(2006.01)i, H05K1/16(2006.01)i, H05K3/46(2006.01)i

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int.Cl. H01F17/00, H01F17/06, H01F27/06, H01F41/04, H01F41/08, H05K1/16, H05K3/46

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2016年
日本国実用新案登録公報	1996-2016年
日本国登録実用新案公報	1994-2016年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X	J P 1 0 - 2 4 2 3 3 9 A (株式会社シチズン電子) 1 9 9 8 . 0 9 . 1 1 段落 [0008] [0043] [0066] [0067] 第7, 15-16図	1, 3
Y	段落 [0008] [0043] [0066] [0067] 第7, 15-16図	4, 5
A	段落 [0008] [0043] [0066] [0067] 第7, 15-16図	2

C欄の続きにも文献が列挙されている。

パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

22.02.2016

国際調査報告の発送日

01.03.2016

国際調査機関の名称及びあて先
日本国特許庁 (ISA/J P)
郵便番号100-8915
東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

五貫 昭一

5D

9368

電話番号 03-3581-1101 内線 3551

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
	& US 5959846 A 第2欄第62-65行, 第5欄第31-39行 第8欄第64行-第9欄第25行 第8, 16-17図 & EP 0851439 A1 & DE 69710860 D	
Y	JP 2005-26249 A (海老澤 満男) 2005.01.27 段落 [0041] [0049] - [0051] 第7, 9図 (ファミリーなし)	4
Y	JP 2010-516056 A (プラナーマグ インコーポレイテッド) 2010.05.13 段落 [0031] [0032] [0039] [0045] 第1-3図 & US 2009/0002111 A1 段落 [0034] [0035] [0042] [0048] 第1-3図 & US 2010/0295646 A1 & US 2011/0272094 A1 & US 2012/0154097 A1 & WO 2008/088682 A2 & EP 2109867 A2 & TW 200901243 A & CN 102360902 A & TW 201340812 A & CN 103559996 A	5