

公告本

發明專利說明書

TP19014

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：

94104141

※申請日期：

94.2.14

※IPC 分類：

H01G 4/30

一、發明名稱：(中文/英文)

積層電容器

MULTILAYER CAPACITOR

二、申請人：(共 1 人)

姓名或名稱：(中文/英文)

TDK 股份有限公司(TDK 株式会社)

TDK CORPORATION

代表人：(中文/英文)

澤部肇/SAWABE, HAJIME

住居所或營業所地址：(中文/英文)

日本國東京都中央區日本橋一丁目 13 番 1 號

1-13-1, Nihonbashi, Chuo-ku, Tokyo, JAPAN

國 籍：(中文/英文)

日本/Japan

三、發明人：(共 1 人)

姓 名：(中文/英文)

富樫正明/TOGASHI, MASAOKI

國 籍：(中文/英文)

日本/Japan

四、聲明事項：

主張專利法第二十二條第二項第一款或第二款規定之事實，其事實發生日期為： 年 月 日。

申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

有主張專利法第二十七條第一項國際優先權：

日本 2004.02.26 特願 2004-051623

無主張專利法第二十七條第一項國際優先權：

主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

主張專利法第三十條生物材料：

須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

九、發明說明：

【發明所屬之技術領域】

本發明，是有關用來減低等效串聯電感（ESL）之積層電容器，特別適合於可減小 CPU 用的電源之電壓變動的多端子型積層陶瓷晶片電容器。

【先前技術】

近年來，資訊處理裝置所使用 CPU(主演算處理裝置)，藉由處理速度之提高及高積體化，使動作頻率變高同時使消費電流顯著地增加。而且隨此，藉由消費電力的減低化使動作電壓有減少之傾向。因此，朝 CPU 之電力供給用的電源中，以更高速度形成產生大的電流變動，隨著該電流變動要將電壓變動抑制在電源之容許值內成爲非常困難。

因此，作爲平滑用電容器之積層電容器以連接於電源的形狀在 CPU 之周邊所配置，形成以電源的穩定化對策頻繁地使用。總之，藉由以電流之高速當過渡的變動時來迅速的充放電，從該積層電容器來供給電流到 CPU，可抑制電源之電壓變動。

於此，第 12(A)圖至第 12(H)圖是顯示先前例之積層電容器之內部電極的構造圖，根據此等圖以下將先前例之積層電容器來加以說明。總之，能獲得靜電容量的積層電容器，是以第 12(A)圖至第 12(H)圖的順序，使內部電極 121~128 分別所設置之陶瓷層 114 所積層，成爲形成電介體組成體的構造。而且，此等內部電極 121~128，是在電介體組成體相互對置的二個側面依順序被拉出，並在積層電容器

相互對置之側面分別在所設置未圖示的端子電極，形成各內部電極所連接之構造。

【發明內容】

〔發明揭示〕

〔發明所欲解決之問題〕

可是，今日隨著 CPU 之動作頻率的更高頻率化，電流變動形成更高速且更大，使具有積層電容器本身之等效串聯電感（ESL）形成相對地變大。總之，作為這種結果，使該等效串聯電感對電源的電壓變動形成很大的影響。

即，CPU 之電源電路所使用先前的積層電容器，隨著寄生成分，也就是高的 ESL，使具有該積層電容器之電路的綜合電感變高。這種結果，因為產生電流變動同時使該 ESL 來阻礙積層電容器之充放電，容易使電源的電壓變動變大，不能適應今後之 CPU 的高速化。

〔解決問題之手段〕

本發明是考慮上述事實，其目的是提供一種積層電容器，用來減低等效串聯電感可獲得用來縮小 CPU 用之電源的電壓變動。

若依據本發明之一態樣，則所提供一種積層電容器，是具有：用來積層電介體層所形成的電介體組成體、及相互間隔著電介體層且進行鄰接分別在電介體組成體內所配置成為同極性之一對的第 1 內部導體、及從一對之第 1 內部導體分別所拉出一個的第 1 拉出部、及相互間隔著電介體層且進行鄰接分別在電介體組成體內所配置成為同極性之一對的

第 2 內部導體、及從一對之第 2 內部導體分別所拉出一個的第 2 拉出部的積層電容器，從相互緊鄰所配置側之第 1 內部導體及第 2 內部導體使分別所拉出的第 1 拉出部及第 2 拉出部，在電介體組成體相互對置之側面中的略呈同一位置來形成分別所拉出的形狀。

藉由這樣的積層電容器，可達成如下的作用。

若依據有關本態樣之積層電容器，則用來積層電介體層在所形成的電介體組成體內，使成為同極性之一對的第 1 內部導體，相互間隔著電介體層且進行鄰接分別所配置。又，與一對之第 1 內部導體隔著電介體層在電介體組成體內的位置，使成為同極性之一對的第 2 內部導體，相互間隔著電介體層且進行鄰接分別所配置。

進而，從一對之第 1 內部導體使第 1 拉出部分別所拉出一個，同時從一對之第 2 內部導體使第 2 拉出部分別所拉出一個。但，從相互緊鄰所配置側之第 1 內部導體及第 2 內部導體使分別所拉出的第 1 拉出部及第 2 拉出部，在電介體組成體相互對置之側面中的略呈同一位置來形成分別所拉出的形狀。

總之，使一對之第 1 內部導體及一對之第 2 內部導體之中緊鄰所配置側的第 1 內部導體及第 2 內部導體，形成相互對置且並聯所配置電容器之電極的構造。但不僅這樣，而且使此等第 1 內部導體之第 1 拉出部及第 2 內部導體的第 2 拉出部，在電介體組成體相互對置之側面中的略呈同一位置形成分別所拉出。

因此，當朝該積層電容器通電時，介於電介體層使緊鄰所配置側之第 1 內部導體及第 2 內部導體成爲相互不同的極性。而且隨此，從此等第 1 拉出部及第 2 拉出部之配置關係，使此等第 1 內部導體內的電流之流動及第 2 內部導體內的電流之流動，相互成爲反向。

從以上，本態樣之積層電容器，藉由流動於內部導體內的高頻率電流使產生之磁通相互打消所相抵，持有積層電容器本身用來減少寄生電感，成爲來減低等效串聯電感（ESL）。而且隨此，可達成更低 ESL 化，形成使電路的綜合電感大幅度地減低。這樣的結果，若依據本態樣則可確實地來抑制電源之電壓變動，作爲 CPU 之電源用可獲得最適當的積層電容器。

若依據本發明另外之態樣，則所提供一種積層電容器，是具有：用來積層電介體層所形成的電介體組成體、及相互間隔著電介體層且進行鄰接分別在電介體組成體內所配置成爲同極性之一對的第 1 內部導體、及從一對之第 1 內部導體分別所拉出一個的第 1 拉出部、及與一對之第 1 內部導體隔著電介體層，且相互間隔著電介體層且進行鄰接分別在電介體組成體內所配置成爲同極性之一對的第 2 內部導體、及從一對之第 2 內部導體分別所拉出一個的第 2 拉出部的積層電容器，具有各複數組一對之第 1 內部導體及一對之第 2 內部導體，將此等一對之第 1 內部導體及一對之第 2 內部導體在電介體組成體內交替地來積層，從相互緊鄰所配置側之第 1 內部導體及第 2 內部導體使分別所拉出的第 1 拉出部及第

2 拉出部，在電介體組成體相互對置之側面中的略呈同一位置來形成分別所拉出的形狀。

藉由這種積層電容器，可達成如下的作用。

有關本態樣之積層電容器，是具有含與上述一態樣的積層電容器同樣的構成。進而，具有各複數組一對之第 1 內部導體及一對之第 2 內部導體，將此等一對之第 1 內部導體及一對之第 2 內部導體在電介體組成體內交替地來積層的構成。

因此，不僅產生與上述一態樣之積層電容器同樣的作用，而且使一對之第 1 內部導體及一對之第 2 內部導體各複數組交替地所積層，作為電容器之電極成為可多數配置此等內部導體。隨此，形成可容易提高到必要大小為止的靜電容量。

若依據本發明其他另外之態樣，則所提供一種積層電容器，是具有：用來積層電介體層所形成的電介體組成體、及相互間隔著電介體層且進行鄰接分別在電介體組成體內所配置成為同極性之一對的第 1 內部導體、及從一對之第 1 內部導體分別所拉出一個的第 1 拉出部、及與一對之第 1 內部導體隔著電介體層，且相互間隔著電介體層且進行鄰接分別在電介體組成體內所配置成為同極性之一對的第 2 內部導體、及從一對之第 2 內部導體分別所拉出一個的第 2 拉出部的積層電容器，將第 1 拉出部之位置以相互不同的形狀，使一對之第 1 內部導體在電介體組成體內複數組所配置，同時將第 2 拉出部的位置以相互不同之形狀，使一對之第 2 內部

導體在電介體組成體內複數組所配置，且從相互緊鄰所配置側之第 1 內部導體及第 2 內部導體使分別所拉出的第 1 拉出部及第 2 拉出部，在電介體組成體相互對置之側面中的略呈同一位置來形成分別所拉出的形狀。

藉由這種積層電容器，可達成如下的作用。

有關本態樣之積層電容器，是具有未含與上述一態樣的積層電容器同樣的構成。進而，將第 1 拉出部之位置以相互不同的形狀，使一對之第 1 內部導體在電介體組成體內複數組所配置，並將第 2 拉出部的位置以相互不同之形狀，使一對之第 2 內部導體在電介體組成體內複數組所配置的構成。

因此，不僅產生與上述一態樣之積層電容器同樣的作用，而且使一對之第 1 內部導體及一對之第 2 內部導體的各拉出部之位置形成不重複的形狀。隨此，有效來利用電介體組成體之側面，且可減低等效串聯電感（ESL）。

其中一方，作為有關上述本發明之各態樣的積層電容器之變形例，可考慮附加各態樣的構成之外，在電介體組成體的側面來複數配置端子電極，並使第 1 拉出部及第 2 拉出部在各端子電極以各自所連接的構成。

因此，若依據本變形例，則不僅產生與上述各態樣同樣之作用，而且通過在第 1 拉出部所連接端子電極、及在第 2 拉出部所連接端子電極，並從外部之電路在成為電容器的電極之第 1 內部導體及第 2 內部導體形成確實可通電。隨此，藉由此等端子電極可確實達成作為積層電容器之功能。

進而，作為有關上述本發明之各態樣的積層電容器之另

外變形例，在各態樣的構成之外，可考慮附加從相互緊鄰所配置側之第 1 內部導體及第 2 內部導體使分別所拉出第 1 拉出部及第 2 拉出部，在電介體組成體的另一側面內之緊鄰的位置分別含一部分所拉出形狀之構造所構成。

總之，使相互緊鄰所配置第 1 內部導體之第 1 拉出部及第 2 內部導體之第 2 拉出部，形成具有在電介體組成體的另一側面內之緊鄰的位置分別所拉出之構造。從具有該構造的關係，當朝該積層電容器通電時，介於電介體層使緊鄰所配置側之第 1 內部導體及第 2 內部導體成爲相互不同的極性。隨此，不僅產生與各態樣之積層電容器同樣的作用，並且使此等第 1 內部導體內之電流的流動及第 2 內部導體內之電流的流動，成爲相互反向流動。

作爲這樣的結果，根據如上述之構造，亦藉由流動於內部導體內的高頻率電流使產生之磁通成爲相互打消所相抵，使各態樣之積層電容器的作用效果更進一步提高。

〔發明效果〕

若依據本發明，則可獲得用來減低等效串聯電感之積層電容器。又本發明特別可適用於可用來減小 CPU 用的電源之電壓變動的多端子型積層陶瓷晶片電容器。

【實施方式】

〔實施發明之最佳形態〕

第 1 圖至第 6 圖是顯示有關本發明之第 1 實施形態的積層電容器，也就是多端子型積層電容器 10。如此等圖所示，將電介體片，也就是陶瓷緣片複數片積層燒成，將所獲得直

方體形狀之積層體也就是電介體組成體 12 作為本體部分，來構成有關本實施形態的多端子型積層電容器 10。

在第 4 圖所示該電介體組成體 12 內之預定高度位置，配置有面狀的內部電極 21，從該內部電極 21 之第 1 圖中的左端側最後面部分形成所拉出之拉出部 21A 的形狀。又，在電介體組成體 12 內隔著陶瓷層 14 的內部電極 21 之下方，同樣配置著面狀的內部電極 22，從該內部電極 22 之第 1 圖中的右端側最後面部分形成所拉出的拉出部 22A 之形狀。

同樣，在電介體組成體 12 內隔著陶瓷層 14 的內部電極 22 之下方，同樣配置著面狀的內部電極 23，從在該內部電極 23 之第 1 圖中的左端側靠近後面部分形成所拉出的拉出部 23A 之形狀。又，在電介體組成體 12 內隔著陶瓷層 14 的內部電極 23 之下方，同樣配置著面狀的內部電極 24，從該內部電極 24 之第 1 圖中的右端側靠近後面部分形成所拉出的拉出部 24A 之形狀。

同樣，在電介體組成體 12 內隔著陶瓷層 14 的內部電極 24 之下方，同樣配置著面狀的內部電極 25，從該內部電極 25 之第 1 圖中的左端側靠近面前部分形成所拉出的拉出部 25A 之形狀。又，在電介體組成體 12 內隔著陶瓷層 14 的內部電極 25 之下方，同樣配置著面狀的內部電極 26，從該內部電極 26 之第 1 圖中的右端側靠近面前部分形成所拉出的拉出部 26A 之形狀。

同樣，在電介體組成體 12 內隔著陶瓷層 14 的內部電極 26 之下方，同樣配置著面狀的內部電極 27，從該內部電極

27 之第 1 圖中的左端側最前面部分形成所拉出的拉出部 27A 之形狀。又，在電介體組成體 12 內隔著陶瓷層 14 的內部電極 27 之下方，同樣配置著面狀的內部電極 28，從該內部電極 28 之第 1 圖中的右端側最前面部分形成所拉出的拉出部 28A 之形狀。

另一方，在電介體組成體 12 內隔著陶瓷層 14 的內部電極 28 之下方，與上述同樣的 8 片內部電極 21~28 是以同樣配列與上述同樣而積層。因此，本實施形態，形成 2 組內部電極 21~28 所配置之形狀。但，亦可將內部電極 21~28 進而作為多數組配置的構造。

還有，從此等分別所形成長方形之內部電極 21 到內部電極 28 的內部電極之各各中心，是與電介體組成體 12 的中心大致在同位置所配置。又，從內部電極 21 到內部電極 28 之縱橫尺寸，是比對應的電介體組成體 12 之邊長更小。

由以上，從此等內部電極 21 到內部電極 28 之內部電極，是在電介體組成體 12 內介於陶瓷層 14 所區隔且相互對置所配置，來形成積層。隨此，計 8 處的拉出部 21A~28A 之拉出部分在積層方向相互不重疊的位置，形成從內部電極 21~28 分別所拉出之構造。

一方面，如第 3 圖所示，在內部電極 21 之拉出部 21A 所連接端子電極 31，是在電介體組成體 12 的左側之側面 12A 中的最後面部分所配置。在內部電極 22 之拉出部 22A 所連接的端子電極 32，是在電介體組成體 12 之右側的側面 12B 中之最後面部分所配置。又，在內部電極 23 之拉出部 23A

所連接端子電極 33，是在電介體組成體 12 的左側之側面 12A 中的靠近後面部分所配置。在內部電極 24 之拉出部 24A 所連接的端子電極 34，是在電介體組成體 12 之右側的側面 12B 中之靠近後面部分所配置。

進而，在內部電極 25 之拉出部 25A 所連接端子電極 35，是在電介體組成體 12 的左側之側面 12A 中的靠近面前部分所配置。在內部電極 26 之拉出部 26A 所連接的端子電極 36，是在電介體組成體 12 之右側的側面 12B 中之靠近面前部分所配置。又，在內部電極 27 之拉出部 27A 所連接端子電極 37，是在電介體組成體 12 的左側之側面 12A 中的最前面部分所配置。在內部電極 28 之拉出部 28A 所連接的端子電極 38，是在電介體組成體 12 之右側的側面 12B 中之最前面部分所配置。

總之，如上述從內部電極 21 之拉出部 21A 到內部電極 28 的拉出部 28A，是在此等內部電極之圖 1 中的左右形成在相互不重疊的位置。隨此，在相互不同之內部電極 21~28 介於此等拉出部 21A~28A 依順序所連接的形狀，端子電極 31~38 是在電介體組成體 12 之左右的側面 12A、12B 所配置，譬如使緊鄰端子電極彼此之間形成可使用相互相反之極性。

由以上，本實施形態，如第 3 圖所示在多端子型積層電容器 10 之左側的側面 12A 使端子電極 31、33、35、37 從後面側依順序所配置，並在右側之側面 12B 使端子電極 32、34、36、38 從後面側依順序所配置。因此，作為直方體也就

是六面體形狀在電介體組成體 12 的 4 個側面之中的 2 個側面 12A、12B 分別形成配置著端子電極 31~38。

這其中一方，當所使用本實施形態之多端子型積層電容器 10 時，如第 2 (B)，(C) 圖所示分別在電介體組成體 12 內進行鄰接所配置的內部電極 22 及內部電極 23 成爲同極性譬如 - 極 (負極)，如第 2 (D)，(E) 圖所示同樣使內部電極 24 及內部電極 25 成爲同極性譬如 + 極 (正極)。又，在同樣的時候，如第 2 (F)，(G) 圖所示同樣使內部電極 26 及內部電極 27 成爲同極性譬如 - 極 (負極)，如第 2 (H)，(A) 圖所示同樣使內部電極 28 及內部電極 21 成爲同極性譬如 + 極 (正極)。但，在內部電極 21~28 內一般而言由於流動高頻率電流的關係，在下次之瞬間是成爲與上述相反的極性。

因此，內部電極 22、23 譬如構成一對之第 1 內部導體，並在第 4 圖及第 5 圖位於此等下方的內部電極 24、25 譬如構成一對第 2 內部導體。同樣地，位於內部電極 24、25 下方的內部電極 26、27 譬如構成一對第 1 內部導體，位於此等下方的內部電極 28、21 譬如構成一對第 2 內部導體。隨此，此等內部電極 22、23、26、27 的拉出部 22A、23A、26A、27A 作爲第 1 拉出部，又，此等內部電極 24、25、28、21 之拉出部 24A、25A、28A、21A 作爲第 2 拉出部。

由以上，譬如從內部電極 22、23 及內部電極 24、25 及之中相互緊鄰所配置側的內部電極 23 及內部電極 24，以本實施形態是使拉出部 23A 及拉出部 24A 分別所拉出。但，

此等拉出部 23A 及拉出部 24A，如第 4 圖所示在電介體組成體 12 的相互對置之側面 12A、12B 中的略呈同一位置形成分別所拉出的形狀。

同樣地，譬如從內部電極 24、25 及內部電極 26、27 及之中相互緊鄰所配置側的內部電極 25 及內部電極 26，使拉出部 25A 及拉出部 26A 分別所拉出。但，此等拉出部 25A 及拉出部 26A，如第 5 圖所示在電介體組成體 12 的相互對置之側面 12A、12B 中的略呈同一位置形成分別所拉出的形狀。

其次，將有關本實施形態之多端子型積層電容器 10 的使用例根據第 6 圖來加以說明。

如第 6 圖所示，在接地端子 GND 及具有預定電位的端子 V 之間，使本實施形態的多端子型積層電容器 10 與 LSI 晶片來配置成並列。但，在多端子型積層電容器 10 之第 6 圖中使相互對置之端子電極彼此之間，在接地端子 GND 或端子 V 的其中之一相互不同的端子形成分別所連接之形狀。進而，該圖中使緊鄰端子電極彼此之間，在接地端子 GND 或端子 V 的其中之一相互不同的端子形成分別所連接之形狀。

因此，在有關本實施形態之多端子型積層電容器 10 的兩端使所配置端子電極 31~38 內之相互對置之端子電極彼此之間、及端子電極 31~38 內相互緊鄰的端子電極彼此之間，在第 6 圖使用例中是形成以相互相反的極性分別所使用。

其次，將有關本實施形態之多端子型積層電容器 10 之

作用來加以說明。

若依據本實施形態之多端子型積層電容器 10，則用來積層電介體層也就是陶瓷層 14 在所形成的電介體組成體 12 內，使具有相互同極性之一對的第 1 內部導體也就是內部電極 22、23，相互間隔著陶瓷層 14 且進行鄰接分別所配置。又，電介體組成體 12 內與此等內部電極 22、23 在以陶瓷層 14 所區隔之下側的位置，使具有相互同極性之一對的第 2 內部導體也就是內部電極 24、25，相互間隔著陶瓷層 14 且進行鄰接分別所配置。

同樣電介體組成體 12 內與此等內部電極 24、25 在以陶瓷層 14 所區隔之下側的位置，使具有相互同極性之一對的第 1 內部導體也就是內部電極 26、27，相互間隔著陶瓷層 14 且進行鄰接分別所配置。同樣電介體組成體 12 內與此等內部電極 26、27 在以陶瓷層 14 所區隔之下側的位置，使具有相互同極性之一對的第 2 內部導體也就是內部電極 28、29，相互間隔著陶瓷層 14 且進行鄰接分別所配置。

而且，本實施形態，是如第 4 圖及第 5 圖所示使此等內部電極 21~28 在電介體組成體 12 譬如隨著存在 2 組，使一對之第 1 內部導體及一對的第 2 內部導體，形成在電介體組成體 12 內交替地所複數積層之形狀。

進而，譬如從內部電極 22、23 使拉出部 22A、23A 分別所拉出一個，同時從內部電極 24、25 使拉出部 24A、25A 分別所拉出一個。但，從相互緊鄰所配置側之內部電極 23 及內部電極 24 分別所拉出的拉出部 23A 及拉出部 24A，如

第 4 圖所示在電介體組成體 12 之相互對置的側面 12A、12B 中之略呈同一位置分別所拉出來配置。

又，第 5 圖所示拉出部 25A 及拉出部 26A 之間、拉出部 27A 及拉出部 28A 之間、拉出部 21A 及拉出部 22A 之間，以本實施形態，亦同樣在電介體組成體 12 之相互對置的側面 12A、12B 中之略呈同一位置分別所拉出來配置。而且，在電介體組成體 12 的二個側面 12A、12B 隨著所配置 8 個端子電極 31~38，使此等拉出部 21A~28A，形成在各端子電極 31~38 各自所連接之構造。

總之，以本實施形態，譬如內部電極 22、23 及內部電極 24、25 之中使緊鄰所配置側的內部電極 23 及內部電極 24，相互進行對置且形成作為配列成並列之電容器電極的構造。但，不僅這樣，並且使內部電極 23 之拉出部 23A 及內部電極 24 的拉出部 24A，如前述形成在電介體組成體 12 之相互對置的二個側面 12A、12B 中之略呈同一位置分別所拉出來配置的構造。

因此，當朝向該多端子型積層電容器 10 來通電時，介於陶瓷層 14 使緊鄰所配置側之內部電極 23 及內部電極 24 成為相互不同的極性。隨此，譬如從此等拉出部 23A 及拉出部 24A 之配置關係，如第 2 (C)、(D) 圖所示使此等內部電極 23 內的電流流動及內部電極 24 內之電流流動，成為相互反向流動。

又，從上述本實施形態之構造，同樣地，從拉出部 25A 及拉出部 26A 之配置關係，如第 2 (E)、(F) 圖所示使內

部電極 25 內的電流流動及內部電極 26 內之電流流動，成爲相互反向流動。

同樣地，從拉出部 27A 及拉出部 28A 之配置關係，如第 2 (G) 、 (H) 圖所示使內部電極 27 內的電流流動及內部電極 28 內之電流流動，成爲相互反向流動。同樣從拉出部 21A 及拉出部 22A 之配置關係，如第 2 (A) 、 (B) 圖所示使內部電極 21 內的電流流動及內部電極 22 內之電流流動，成爲相互反向流動。

由以上，在有關本實施形態之多端子型積層電容器 10，是藉由流動於內部電極內的高頻率電流使產生之磁通相互打消所相抵，來減少持有多端子型積層電容器 10 本身的寄生電感，成爲可減低等效串聯電感。如此，隨此可進一步達成低 ESL 化，使電路之綜合電感形成大幅度地減低。作爲這樣的結果，若依據本實施形態則可確實抑制電源之電壓變動，成爲可獲得作爲 CPU 的電源用最適合的多端子型積層電容器 10。

其中一方，以本實施形態，一對之第 1 內部導體是具有 2 組內部電極 22、23 及內部電極 26、27，又，一對之第 2 內部導體是具有 2 組內部電極 24、25 及內部電極 28、21 所構造。隨此，將成爲此等 2 組之一對的第 1 內部導體及同樣成爲 2 組之一對的第 2 內部導體在電介體組成體 12 內交替地來進行積層，作爲電容器之電極成爲可多數配置此等內部電極。因此，成爲可容易提高到必要大小爲止的靜電容量。

又在此時，本實施形態，是將第 1 拉出部也就是拉出部

22A、23A、26A、27A 之位置以相互不同的形狀，使內部電極 22、23、26、27，在電介體組成體 12 內各 2 組所配置。又，將第 2 拉出部也就是拉出部 21A、24A、25A、28A 之位置以相互不同的形狀，使內部電極 21、24、25、28，在電介體組成體 12 內各 2 組所配置。因此，成爲使內部電極 22、23、26、27 及內部電極 21、24、25、28 之拉出部的位置不重複的形狀。因此，可有效利用電介體組成體 12 之二個側面 12A、12B，成爲可減低等效串聯電感（ESL）。

另一方，以本實施形態，在電介體組成體 12 之二個側面 12A、12B 配置著 8 個端子電極 31～38，並使拉出部 21A～28A 在此等各端子電極 31～38 各自所連接。由此，介於此等各端子電極 31～38，從外部的電路成爲電容器之電極在內部電極 21～28 形成確實可通電，藉由此等各端子電極 31～38 確實可達成作爲多端子型積層電容器 10 的功能。

其次，第 7（A）～（D）圖及第 8 圖所示是顯示有關本實施形態之多端子型積層電容器 10，根據此等圖來說明本實施形態。還有，與第 1 實施形態所說明的構件是同一構件則賦予同一圖號，並省略其重複說明。

與第 1 實施形態不同，如第 7（A）～（D）圖所示本實施形態，是一對之第 1 內部導體僅由內部電極 22、27 所構成，又，一對之第 2 內部導體僅由內部電極 21、28 所構成的構造。而且，此等內部電極 21、22、27、28 在電介體組成體 12 內形成複數組配置之形狀。

隨此，以本實施形態，如第 8 圖所示 4 個端子電極 31、

32、37、38 是形成在電介體組成體 12 之二個側面 12A、12B 所配置的構造。又與此同時，內部電極 21、22、27、28 之拉出部 21A、22A、27A、28A，亦形成在各端子電極 31、32、37、38 各自所連接的構造。

因此，有關本實施形態之多端子型積層電容器 10，亦如上述所構造具有一對之第 1 內部導體也就是內部電極 22、27 及一對之第 2 內部導體也就是內部電極 28、21。由此，使此等之中的內部電極 27 之拉出部 27A 及內部電極 28 的拉出部 28A，與第 1 實施形態同樣，在電介體組成體 12 之相互對置的二個側面 12A、12B 中之略呈同一位置形成分別所拉出的形狀。又同樣，使內部電極 21 之拉出部 21A 及內部電極 22 的拉出部 22A，在電介體組成體 12 之相互對置的二個側面 12A、12B 中之略呈同一位置形成分別所配置的拉出形狀。

作為這樣的結果，有關本實施形態之多端子型積層電容器 10 亦與第 1 實施形態同樣，隨著使等效串聯電感（ESL）減低，成為可大幅度減低電路的綜合電感。而且隨此，可確實地抑制電源之電壓變動。

其次，第 9（A）～（L）圖及第 10 圖是顯示有關本發明之第 3 實施形態的多端子型積層電容器 10，根據此等圖將本實施形態來加以說明。還有，與第 1 實施形態所說明的構件是同一構件則賦予同一圖號，並省略其重複說明。首先，如第 9（A）～（H）圖所示以本實施形態，是與第 1 實施形態以同樣之配列使 8 片內部電極 21～28 在電介體組成體 12 內所配置。

但，本實施形態，對於第 1 實施形態具有如下的差異。即，電介體組成體 12 內之中在隔著陶瓷層 14 的內部電極 28 之下方，同樣配置著面狀的內部電極 41，從該內部電極 41 之第 9 (I) 圖中的上端側靠右部分形成拉出部 41A 所拉出之形狀。

同樣地，電介體組成體 12 內之中在隔著陶瓷層 14 的內部電極 41 之下方，同樣配置著面狀的內部電極 42，從該內部電極 42 之第 9 (J) 圖中的上端側靠左部分形成拉出部 42A 所拉出之形狀。又，電介體組成體 12 內之中在隔著陶瓷層 14 的內部電極 42 之下方，同樣配置著面狀的內部電極 43，從該內部電極 43 之第 9 (K) 圖中的下端側靠右部分形成拉出部 43A 所拉出之形狀。進而，電介體組成體 12 內之中在隔著陶瓷層 14 的內部電極 43 之下方，同樣配置著面狀的內部電極 44，從該內部電極 44 之第 9 (L) 圖中的下端側靠左部分形成拉出部 44A 所拉出之形狀。

另一方，電介體組成體 12 內之中在隔著陶瓷層 14 的內部電極 44 之下方，使與上述同樣的 12 片內部電極 21 ~ 28、41 ~ 44 與上述以同樣配列形成 1 組以上所積層之形狀。

總之，從內部電極 21 之拉出部 21A 到內部電極 28 的拉出部 28A 之拉出部，與第 1 實施形態同樣，在此等內部電極之第 9 (A) ~ (H) 圖中的左右部分相互位於不重疊之位置。進而不僅這樣，從內部電極 41 之拉出部 41A 到內部電極 44 的拉出部 44A 之拉出部，在此等內部電極之第 9 (I) ~ (L) 圖中的上下部分相互位於不重疊之位置。

隨此，如第 10 圖所示，在相互不同之內部電極 21～28 介於此等拉出部 21A～28A 依順序所連接的形狀，使端子電極 31～38 與第 1 實施形同樣，在電介體組成體 12 之左右的側面 12A、12B 所配置。進而不僅這樣，在內部電極 41～44 介於此等拉出部 41A～44A 依順序所連接端子電極 51～54 在電介體組成體 12 之前後的側面 12C、12D 所配置。而且，譬如使緊鄰端子電極彼此之間形成可使用相互相反的極性。還有，具體而言，使拉出部 41A 及端子電極 51 被連接，使拉出部 42A 及端子電極 52 被連接，使拉出部 43A 及端子電極 53 被連接，使拉出部 44A 及端子電極 54 所連接。

因此，取代第 1 實施形態使內部電極 28、21 用來構成一對之第 2 內部導體，以本實施形態，是使內部電極 28、41 用來構成一對的第 2 內部導體。進而，使內部電極 42、43 用來構成一對之第 1 內部導體，同時使內部電極 44、21 用來構成一對之第 2 內部導體。隨此，此等內部電極 42、43 的拉出部 42A、43A 亦成爲第 1 拉出部，又，此等內部電極 41、44 的拉出部 41A、44A 亦成爲第 2 拉出部。

由以上，譬如從內部電極 28、41 及內部電極 42、43 之中的相互緊鄰所配置側之內部電極 41 及內部電極 42，以本實施形態是使拉出部 41A 及拉出部 42A 分別所拉出。但，此等拉出部 41A 及拉出部 42A，如第 10 圖所示在電介體組成體 12 之同一側面 12C 內之中的緊鄰位置形成分別所拉出之形狀。

同樣地，譬如從內部電極 42、43 及內部電極 44、21 之

中的相互緊鄰所配置側之內部電極 43 及內部電極 44，使拉出部 43A 及拉出部 44A 分別所拉出。但，此等拉出部 43A 及拉出部 44A，如第 10 圖所示在電介體組成體 12 之同一側面 12D 內之中的緊鄰位置形成分別所拉出之形狀。

因此，當朝多端子型積層電容器 10 來通電時，介於陶瓷層 14 使緊鄰所配置側之內部電極 41 及內部電極 42 相互形成不同的極性。隨此，從上述構造之關係，使內部電極 41 內的電流流動及內部電極 42 內之電流流動，形成相互反向流動。又，內部電極 43 及內部電極 44 之間亦同樣使電流流動形成相互反向流動。

作為這樣的結果，使用有關本實施形態之四側面形狀的多端子型積層電容器 10 亦與第 1 實施形態同樣，隨著來減低等效串聯電感（ESL），成為可大幅度地來減低電路之綜合電感。而且隨此，成為確實地可抑制電源的電壓變動。

其次，第 11（A）～（H）圖是顯示有關本發明之第 4 實施形態的多端子型積層電容器 10，根據此等圖將本實施形態來加以說明。還有，與第 1 實施形態所說明的構件是同一構件則賦予同一圖號，並省略其重複說明。

如第 11（A）～（H）圖所示以本實施形態，是與第 1 實施形態以同樣使 8 片內部電極 21～28 在電介體組成體 12 內複數組所配置，但與第 1 實施形態使配列有差異。總之，本實施形態，是在內部電極 24 之下方來定位內部電極 26，又，在內部電極 24 之下方來定位內部電極 28，以下，依內部電極 27、內部電極 23、內部電極 25 的順序所配置。

因此，內部電極 22、26 譬如用來構成一對之第 1 內部導體，並使位於此等下方的內部電極 24、28 譬如用來構成一對之第 2 內部導體。同樣，位於內部電極 24、28 下方的內部電極 27、23 譬如用來構成一對之第 1 內部導體，並使位於此等下方的內部電極 25、21 譬如用來構成一對之第 2 內部導體。隨此，使此等內部電極 22、26、27、23 的拉出部 22A、26A、27A、23A 成爲第 1 拉出部，又，使此等內部電極 24、28、25、21 的拉出部 24A、28A、25A、21A 成爲第 2 拉出部。

如上，譬如從內部電極 22、26 及內部電極 24、28 之中的相互鄰接而配置之側的內部電極 26 及內部電極 24，在本實施例之形態，拉出部 26A 及拉出部 24A 分別被拉出。但，此等拉出部 26A 及拉出部 24A 在電介體組合體 12 的同一側面 12B 內的臨接位置分別形成拉出的形狀。

同樣，譬如從內部電極 27、23 及內部電極 25、21 之中的相互緊鄰所配置之側之內部電極 23 及內部電極 25，使拉出部 23A 及拉出部 25A 分別拉出。但，此等拉出部 23A 及拉出部 25A，如在電介體組成體 12 之同一側面 12A 內之中的緊鄰位置形成分別所拉出之形狀。

因此，當朝多端子型積層電容器 10 來通電時，介於陶瓷層 14 使緊鄰所配置之側之內部電極 26 及內部電極 24 相互形成不同的極性。隨此，從上述構造之關係，使內部電極 26 內的電流流動及內部電極 24 內之電流流動，形成相互反向流動。又，內部電極 23 及內部電極 25 之間亦同樣使電流

流動形成相互反向流動。因此，藉由有關本實施形態之多端子型積層電容器 10，亦可獲得與第 1 實施形態及第 3 實施形態同樣的作用效果。

還有，有關上述實施形態之多端子型積層電容器 10，是具有十數片的內部電極及 4 個、8 個或 12 個之端子電極所構造，但層數，內部電極的片數，及端子電極之個數，是不限定於此等數量，亦可作為更多數量。

【圖式簡單說明】

第 1 圖是顯示有關本發明之第 1 實施形態的多端子型積層電容器之內部電極的分解斜視圖。

第 2(A)~(H)圖是顯示有關本發明之第 1 實施形態在多端子型積層電容器內所積層依順從第 2(A)圖至第 2(H)圖所示的各內部電極之平面圖，第 2(A)圖是顯示在左端側最後面部分具有拉出部的內部電極，第 2(B)圖是顯示在右端側最後面部分具有拉出部之內部電極，第 2(C)圖是顯示在左端側靠近後面部分具有拉出部的內部電極，第 2(D)圖是顯示在右端側靠近後面部分具有拉出部之內部電極，第 2(E)圖是顯示在左端側靠近前面部分具有拉出部的內部電極，第 2(F)圖是顯示在右端側靠近前面部分具有拉出部之內部電極，第 2(G)圖是顯示在左端側最前面部分具有拉出部的內部電極，第 2(H)圖是顯示在右端側最前面部分具有拉出部之內部電極。

第 3 圖是顯示有關本發明之第 1 實施形態的多端子型積層電容器之斜視圖。

第 4 圖是顯示有關本發明之第 1 實施形態的多端子型積層電容器之剖面圖，對應於第 3 圖的 4-4 箭頭視剖面圖。

第 5 圖是顯示有關本發明之第 1 實施形態的多端子型積層電容器之剖面圖，對應於第 3 圖的 5-5 箭頭視剖面圖。

第 6 圖是顯示有關本發明之第 1 實施形態的多端子型積層電容器之使用狀態的電路圖。

第 7(A)~(D)圖是顯示有關本發明之第 2 實施形態在多端子型積層電容器內所積層依順從第 7(A)圖至第 7(D)圖所示的各內部電極之平面圖，第 7(A)圖是顯示在左端側最後面部分具有拉出部的內部電極，第 7(B)圖是顯示在右端側最後面部分具有拉出部之內部電極，第 7(C)圖是顯示在左端側最前面部分具有拉出部的內部電極，第 7(D)圖是顯示在右端側最前面部分具有拉出部之內部電極。

第 8 圖是顯示有關本發明之第 2 實施形態的多端子型積層電容器之斜視圖。

第 9(A)~(L)圖是顯示有關本發明之第 3 實施形態在多端子型積層電容器內所積層依順從第 9(A)圖至第 9(L)圖所示的各內部電極之平面圖，第 9(A)圖是顯示在左端側最後面部分具有拉出部的內部電極，第 9(B)圖是顯示在右端側最後面部分具有拉出部之內部電極，第 9(C)圖是顯示在左端側靠近後面部分具有拉出部的內部電極，第 9(D)圖是顯示在右端側靠近後面部分具有拉出部之內部電極，第 9(E)圖是顯示在左端側靠近前面部分具有拉出部的內部電極，第 9(F)圖是顯示在右端側靠近前面部分具

有拉出部之內部電極，第 9 (G) 圖是顯示在左端側最前面部分具有拉出部的內部電極，第 9 (H) 圖是顯示在右端側最前面部分具有拉出部之內部電極，第 9 (I) 圖是顯示在上端側靠近右側部分具有拉出部的內部電極，第 9 (J) 圖是顯示在上端側靠近左側部分具有拉出部之內部電極，第 9 (K) 圖是顯示在下端側靠近右側部分具有拉出部的內部電極，第 9 (L) 圖是顯示在下端側靠近左側部分具有拉出部之內部電極。

第 10 圖是顯示有關本發明之第 3 實施形態的多端子型積層電容器之斜視圖。

第 11 (A) ~ (H) 圖是顯示有關本發明之第 4 實施形態在多端子型積層電容器內所積層依順從第 11 (A) 圖至第 11 (H) 圖所示的各內部電極之平面圖，第 11 (A) 圖是顯示在左端側最後面部分具有拉出部的內部電極，第 11 (B) 圖是顯示在右端側最後面部分具有拉出部之內部電極，第 11 (C) 圖是顯示在右端側靠近面前部分具有拉出部的內部電極，第 11 (D) 圖是顯示在右端側靠近後面部分具有拉出部之內部電極，第 11 (E) 圖是顯示在右端側最前面部分具有拉出部的內部電極，第 11 (F) 圖是顯示在左端側最前面部分具有拉出部之內部電極，第 11 (G) 圖是顯示在左端側靠近後面部分具有拉出部的內部電極，第 11 (H) 圖是顯示在左端側靠近面前部分具有拉出部之內部電極。

第 12 圖是顯示有關先前例在多端子型積層電容器之各內部電容器內所積層依順從第 12 (A) 圖至第 12 (H) 圖所

示的各內部電極之平面圖，第 12 (A) 圖是顯示在左端側最後面部分具有拉出部的內部電極，第 12 (B) 圖是顯示在左端側靠近後面部分具有拉出部之內部電極，第 12 (C) 圖是顯示在左端側靠近面前部分具有拉出部的內部電極，第 12 (D) 圖是顯示在左端側最前面部分具有拉出部之內部電極，第 12 (E) 圖是顯示在右端側最前面部分具有拉出部的內部電極，第 12 (F) 圖是顯示在右端側靠近面前部分具有拉出部之內部電極，第 12 (G) 圖是顯示在右端側靠近後面部分具有拉出部的內部電極，第 12 (H) 圖是顯示在右端側最後面部分具有拉出部之內部電極。

【元件符號說明】

10	積層電容器
12	電介體組合體
12 A	側面
12 B	側面
12 C	側面
12 D	側面
14, 114	陶瓷層
21, 121	內部電極
21 A	拉出部
22, 122	內部電極
22 A	拉出部
23, 123	內部電極
23 A	拉出部

I258155

24	內部電極
24 A	拉出部
25, 125	內部電極
25 A	拉出部
26, 126	內部電極
26 A	拉出部
27, 127	內部電極
27 A	拉出部
28, 128	內部電極
28 A	拉出部
31	端子電極
32	端子電極
33	端子電極
34	端子電極
35	端子電極
36	端子電極
37	端子電極
38	端子電極
41	內部電極
41 A	拉出部
42	內部電極
42 A	拉出部
43	內部電極
43 A	拉出部

I258155

44	內部電極
44A	拉出部
52	端子電極
53	端子電極
54	端子電極

五、中文發明摘要：

一種積層電容器，具有：電介體組成體、及相互間隔著電介體層且進行鄰接分別在電介體組成體內所配置成爲同極性之一對的第 1 內部導體、及從一對之第 1 內部導體分別所拉出一個的第 1 拉出部、及相互間隔著電介體層且進行鄰接分別在電介體組成體內所配置成爲同極性之一對的第 2 內部導體、及從一對之第 2 內部導體分別所拉出一個的第 2 拉出部之積層電容器，從相互緊鄰所配置側之第 1 內部導體及第 2 內部導體使分別所拉出的第 1 拉出部及第 2 拉出部，在電介體組成體相互地來對置之側面中的略呈同一位置來形成分別所拉出的形狀。因此，用來減低等效串聯電感成爲可縮小 CPU 用之電源的電壓變動之積層電容器。

六、英文發明摘要：

A multilayer capacitor includes: a dielectric element; a pair of first internal conductors with same polarity disposed in the dielectric element to be adjacent to each other while being separated from each other by the dielectric layer; first leadout portions led out from the pair of first internal conductors respectively, one being provided for each of the first internal conductors; a pair of second internal conductors with same polarity disposed in the dielectric element to be adjacent to each other while being separated from each other by the dielectric layer; and second leadout portions led out from the pair of second internal conductors respectively, one being provided for each of the second internal conductors, wherein the first leadout portion and the second leadout portion led out respectively from the first internal conductor and the second internal conductor disposed adjacent to each other are led out to substantially the same positions in side faces facing each other of the dielectric element, respectively. Therefore, a multilayer capacitor capable of reducing equivalent series inductance to reduce voltage fluctuation of a power source of a CPU is obtained.

十、申請專利範圍：

1. 一種積層電容器，具有：

電介體組成體，由積層電介體層形成；

一對的第 1 內部導體，相互間隔著電介體層且鄰接分別在電介體組成體內配置成爲同極性；

第 1 拉出部，從一對的第 1 內部導體分別拉出一個；

一對的第 2 內部導體，與一對的第 1 內部導體隔著電介體層，且相互間隔著電介體層且鄰接分別在電介體組成體內配置成爲同極性；及

第 2 拉出部，從一對的第 2 內部導體分別拉出一個的積層電容器，其中

從相互緊鄰所配置側之第 1 內部導體及第 2 內部導體使分別所拉出的第 1 拉出部及第 2 拉出部，在電介體組成體相互地對置之側面的略呈同一位置，分別形成拉出的形狀。

2. 如申請專利範圍第 1 項所記載之積層電容器，其中在電介體組成體之側面，配置複數端子電極，並使第 1 拉出部及第 2 拉出部在各端子電極各自連接。

3. 如申請專利範圍第 1 項所記載之積層電容器，其中從相互緊鄰所配置側的第 1 內部導體及第 2 內部導體，分別拉出之第 1 拉出部及第 2 拉出部，在電介體組成體的同側面內之緊鄰位置，部分地含有分別拉出之形狀的構造。

4. 如申請專利範圍第 1 項所記載之積層電容器，其中在電介體組成體的二個側面，使端子電極各配置有複數個，而使

第 1 拉出部及第 2 拉出部分別在此等二個側面拉出並各個地連接於各端子電極。

5.如申請專利範圍第 1 項所記載之積層電容器，其中電介體層，是作為燒結陶瓷綠片成的陶瓷層。

6.如申請專利範圍第 1 項所記載之積層電容器，其中一對的第 1 內部導體及一對的第 2 內部導體，分別藉由面狀的內部電極所形成，並使各內部電極在各電介體層之大約中央分別所配置。

7.一種積層電容器，其具有：

電介體組成體，由積層電介體層形成；

一對的第 1 內部導體，相互間隔著電介體層且鄰接分別在電介體組成體內配置成為同極性；

從第 1 拉出部，從一對的第 1 內部導體分別拉出一個；

一對的第 2 內部導體，與一對的第 1 內部導體隔著電介體層，且相互間隔著電介體層且鄰接分別在電介體組成體內配置成為同極性，及

第 2 拉出部，從一對的第 2 內部導體分別拉出一個的積層電容器，其中

各具有複數組一對的第 1 內部導體及一對的第 2 內部導體，將此等一對的第 1 內部導體及一對的第 2 內部導體在電介體組成體內交替地積層；

從相互鄰接而配置之側之第 1 內部導體及第 2 內部導體，分別拉出的第 1 拉出部及第 2 拉出部，在電介體組成體相互地對置之側面的略呈同一位置，分別形成拉出的形

狀。

- 8.如申請專利範圍第7項所記載之積層電容器，其中在電介體組成體內各具有2組一對的第1內部導體及一對的第2內部導體。
- 9.如申請專利範圍第7項所記載之積層電容器，其中在電介體組成體的側面配置複數個端子電極，並使第1拉出部及第2拉出部各自連接於各端子電極。
- 10.如申請專利範圍第7項所記載之積層電容器，其中從相互鄰接而配置之側的第1內部導體及第2內部導體，分別拉出之第1拉出部及第2拉出部，在電介體組成體的同側面內的鄰接位置部分地含分別拉出之形狀的構造。
- 11.如申請專利範圍第7項所記載之積層電容器，其中在電介體組成體的二個側面，各配置複數個端子電極，而使第1拉出部及第2拉出部分別在此等二個側面拉出並各自連接於各端子電極。
- 12.如申請專利範圍第7項所記載之積層電容器，其中電介體層，是作為燒結陶瓷綠片成的陶瓷層。
- 13.如申請專利範圍第7項所記載之積層電容器，其中一對的第1內部導體及一對的第2內部導體，分別藉由面狀的內部電極所形成，並使各內部電極在各電介體層之大約中央分別所配置。
- 14.一種積層電容器，其具有：
電介體組成體，由積層電介體層所形成；
一對的第1內部導體，相互間隔著電介體層且鄰接分別

在電介體組成體內所配置成爲同極性；

第 1 拉出部，從一對的第 1 內部導體分別拉出一個，
一對的第 2 內部導體，與一對的第 1 內部導體隔著電介體層，且相互間隔著電介體層且鄰接分別在電介體組成體內配置成爲同極性；及

第 2 拉出部，從一對的第 2 內部導體分別拉出一個的積層電容器，其中

以第 1 拉出部之位置互相不同的形狀，使一對的第 1 內部導體在電介體組成體內配置複數組，同時以第 2 拉出部的位置互相不同之形狀，使一對的第 2 內部導體在電介體組成體內配置複數組；

且從相互鄰接配置之側之第 1 內部導體及第 2 內部導體，使分別所拉出的第 1 拉出部及第 2 拉出部，在電介體組成體相互地對置之側面的略呈同一位置，分別形成所拉出的形狀。

15.如申請專利範圍第 14 項所記載之積層電容器，其中在電介體組成體內具有各 2 組一對的第 1 內部導體及一對的第 2 內部導體。

16.如申請專利範圍第 14 項所記載之積層電容器，其中在電介體組成體的側面，配置複數個端子電極，並使第 1 拉出部及第 2 拉出部各自連接於各端子電極。

17.如申請專利範圍第 14 項所記載之積層電容器，其中從相互鄰接而配置之側的第 1 內部導體及第 2 內部導體，分別拉出第 1 拉出部及第 2 拉出部，在電介體組成體的另一側

面內之鄰接位置部分地含分別拉出之形狀的構造。

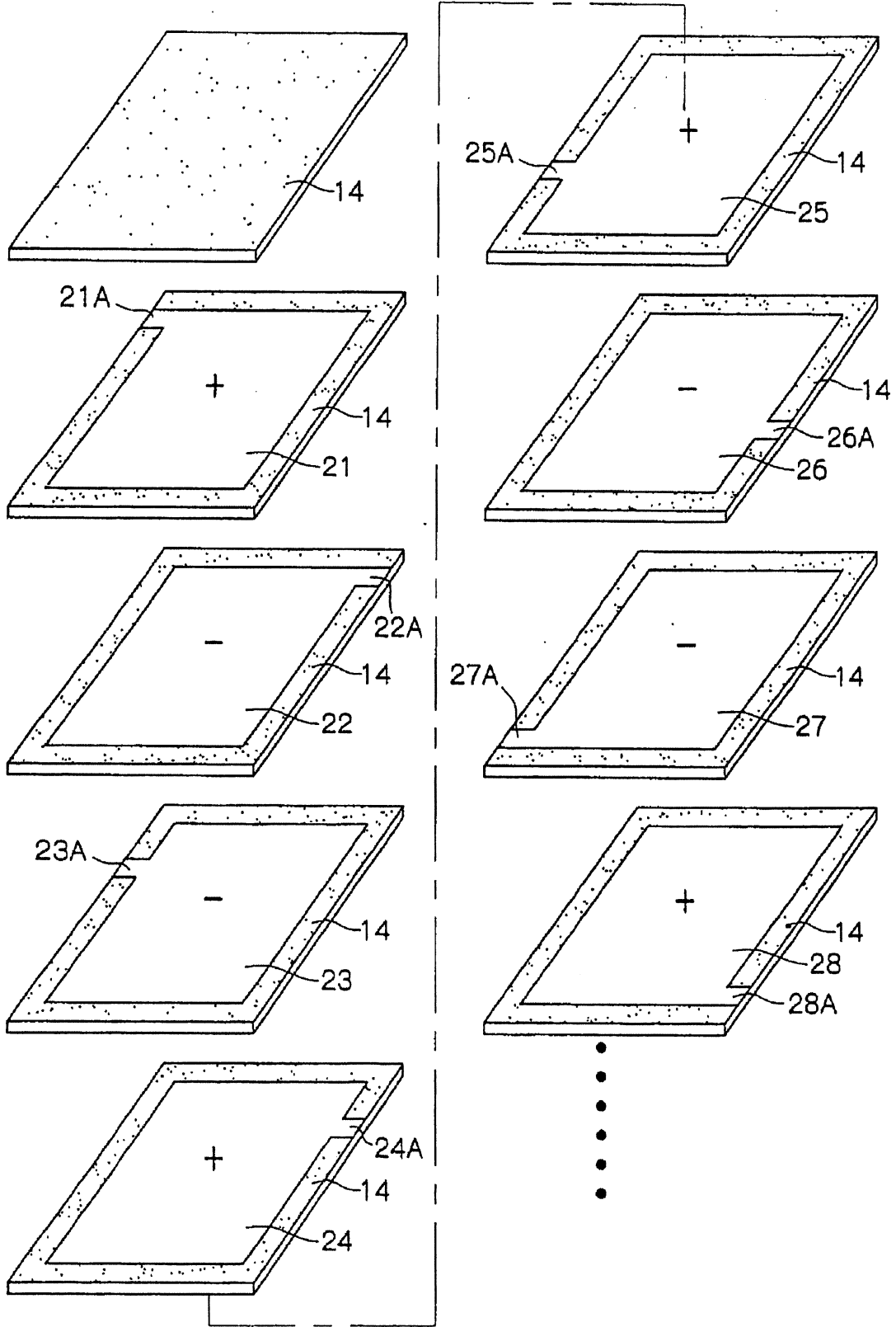
18.如申請專利範圍第 14 項所記載之積層電容器，其中在電介體組成體的二個側面，各配置複數個端子電極，而使第 1 拉出部及第 2 拉出部分別在此等二個側面拉出各個連接於各端子電極。

19.如申請專利範圍第 14 項所記載之積層電容器，其中電介體層，是作為燒結陶瓷綠片成的陶瓷層。

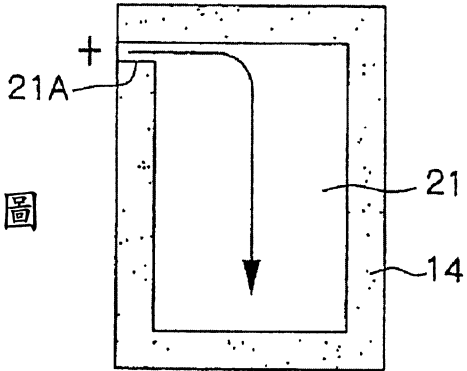
20.如申請專利範圍第 14 項所記載之積層電容器，其中一對的第 1 內部導體及一對的第 2 內部導體，是分別藉由面狀的內部電極所形成，並使各內部電極在各電介體層之大約中央分別所配置。

十一、圖式：

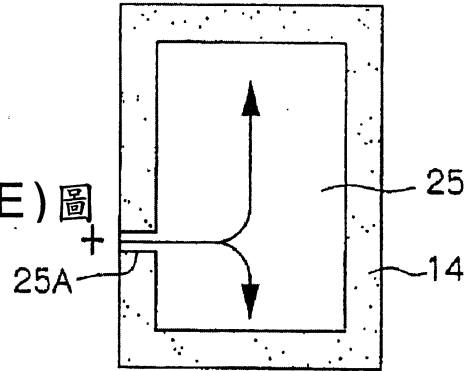
第 1 圖



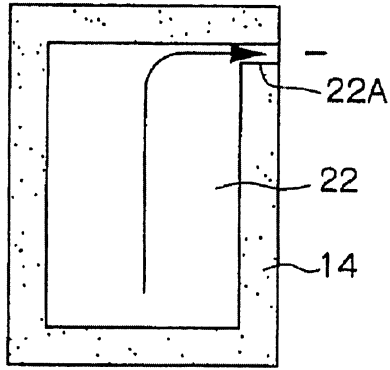
第 2(A)圖



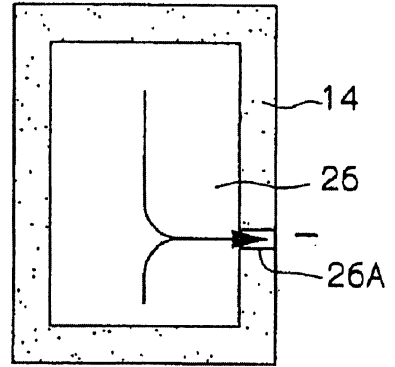
第 2(E)圖



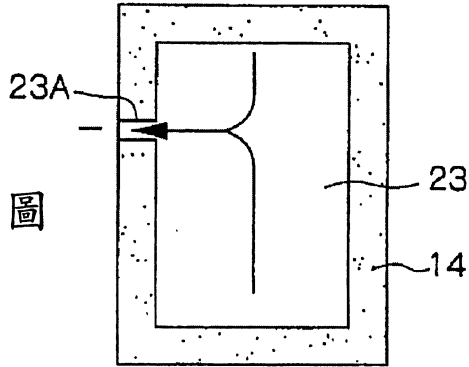
第 2(B)圖



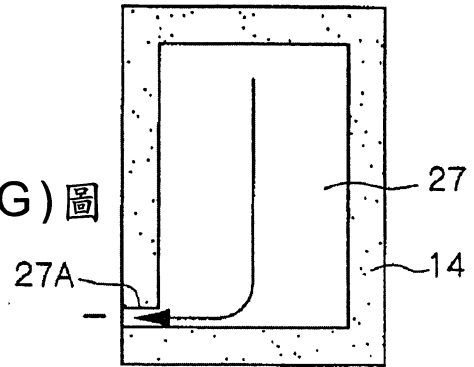
第 2(F)圖



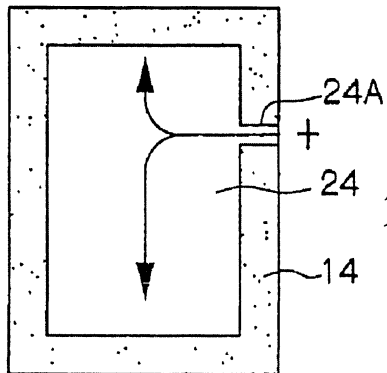
第 2(C)圖



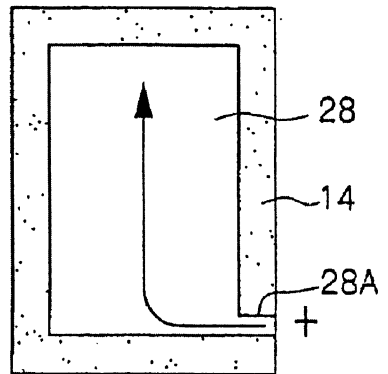
第 2(G)圖



第 2(D)圖



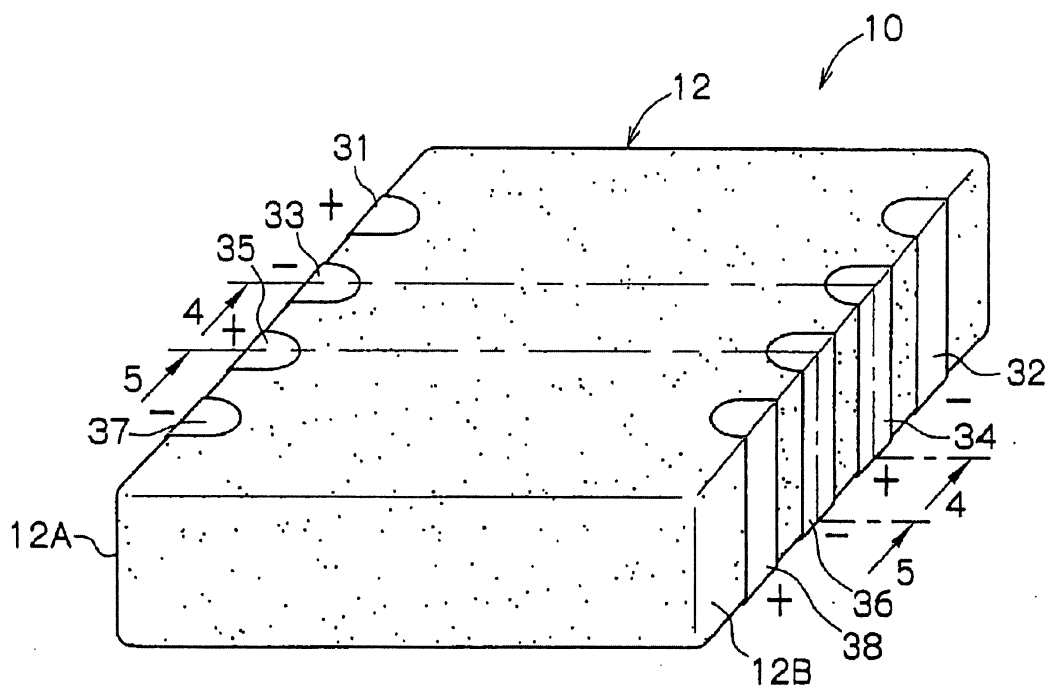
第 2(H)圖



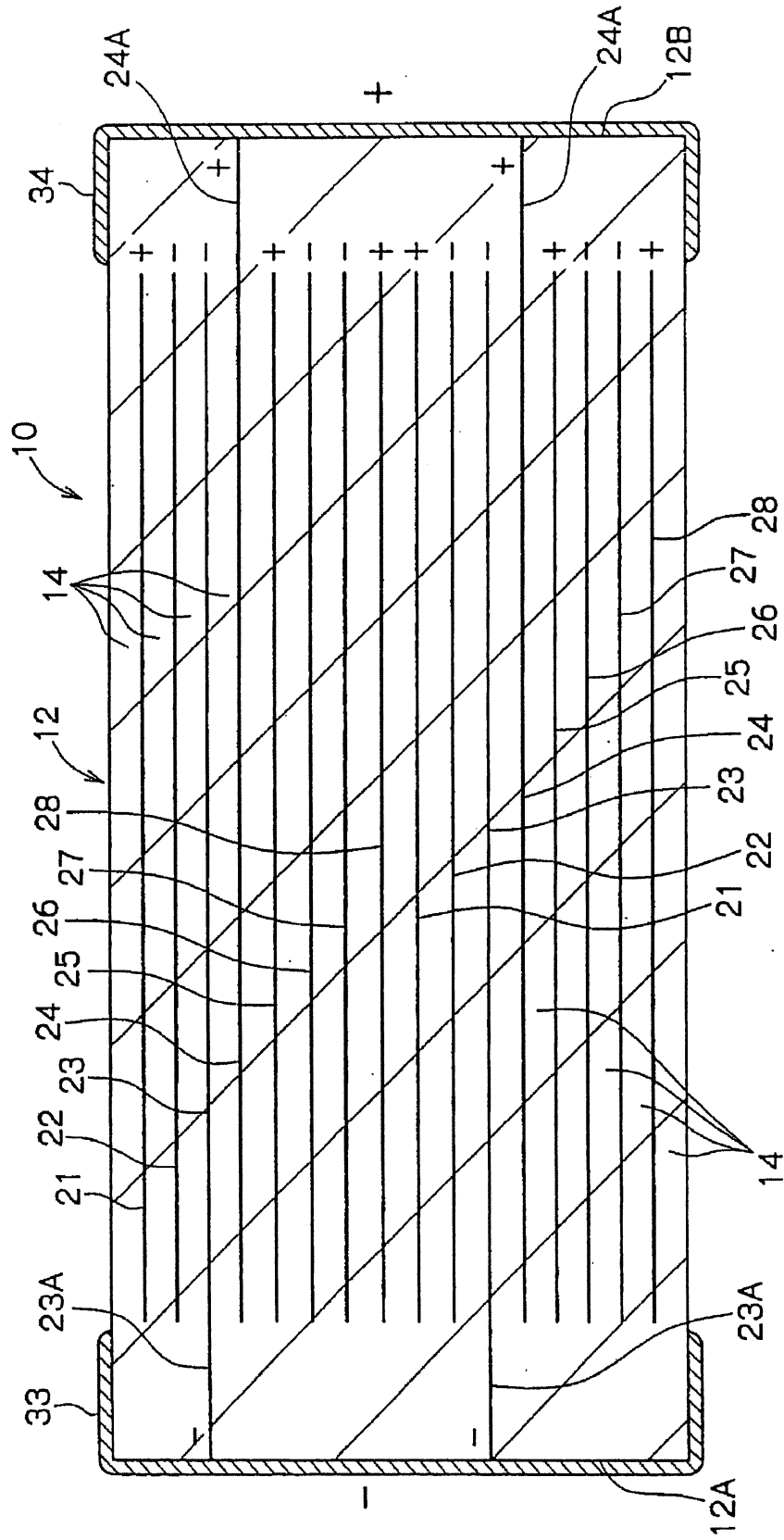
← 電流流動

← 電流流動 IT

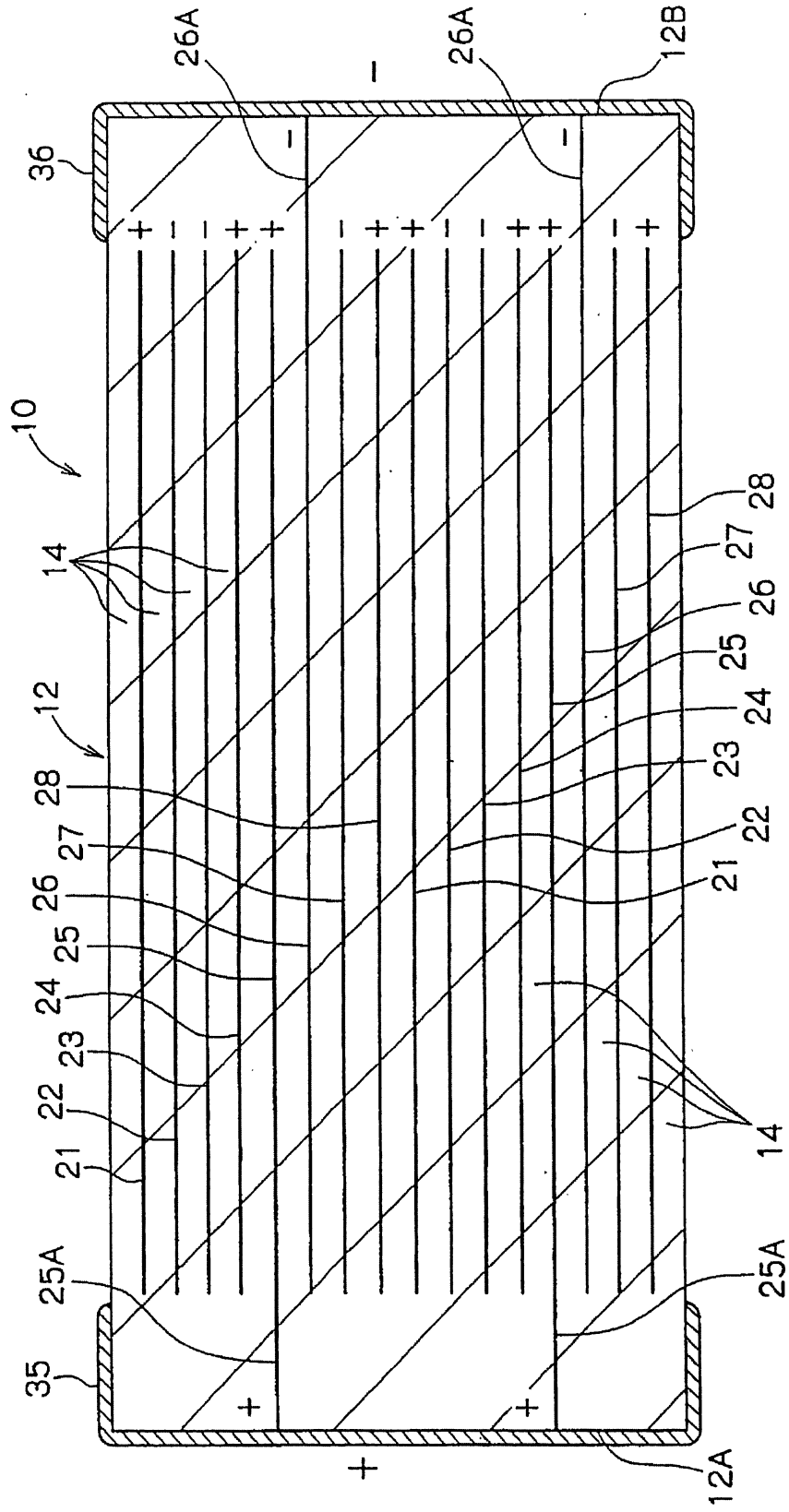
第 3 圖



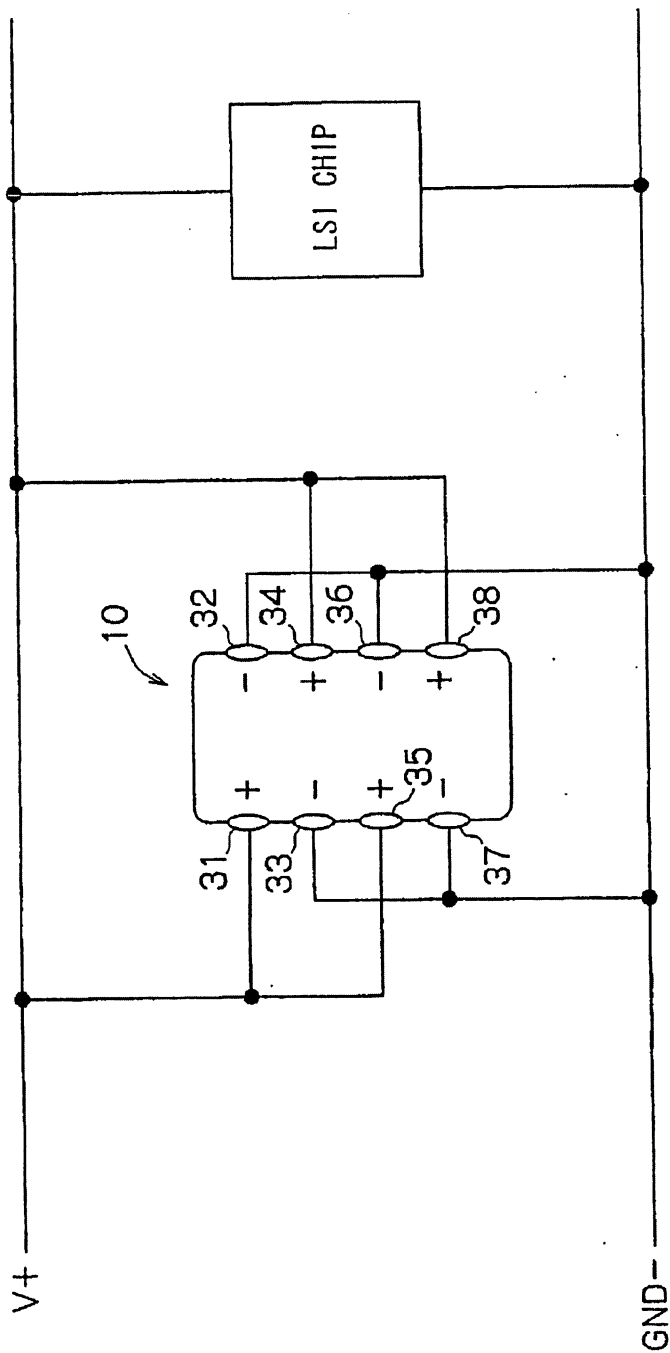
第 4 圖



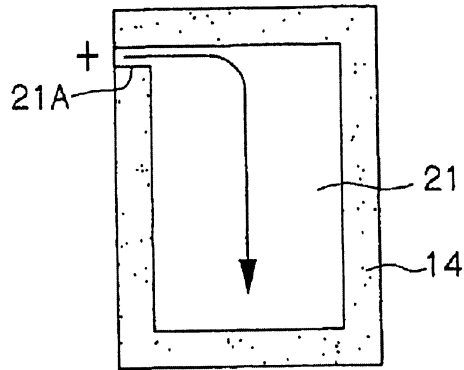
第 5 圖



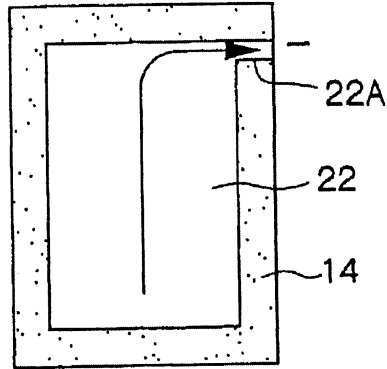
第 6 圖



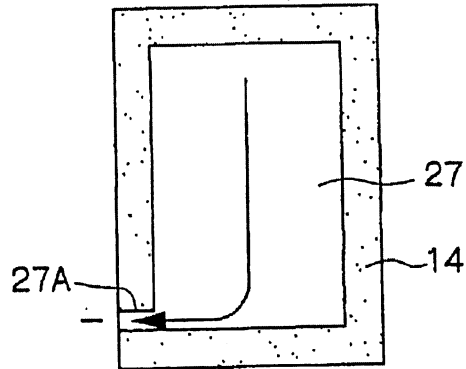
第 7(A)圖



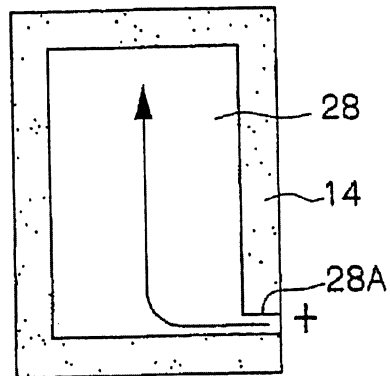
第 7(B)圖



第 7(C)圖

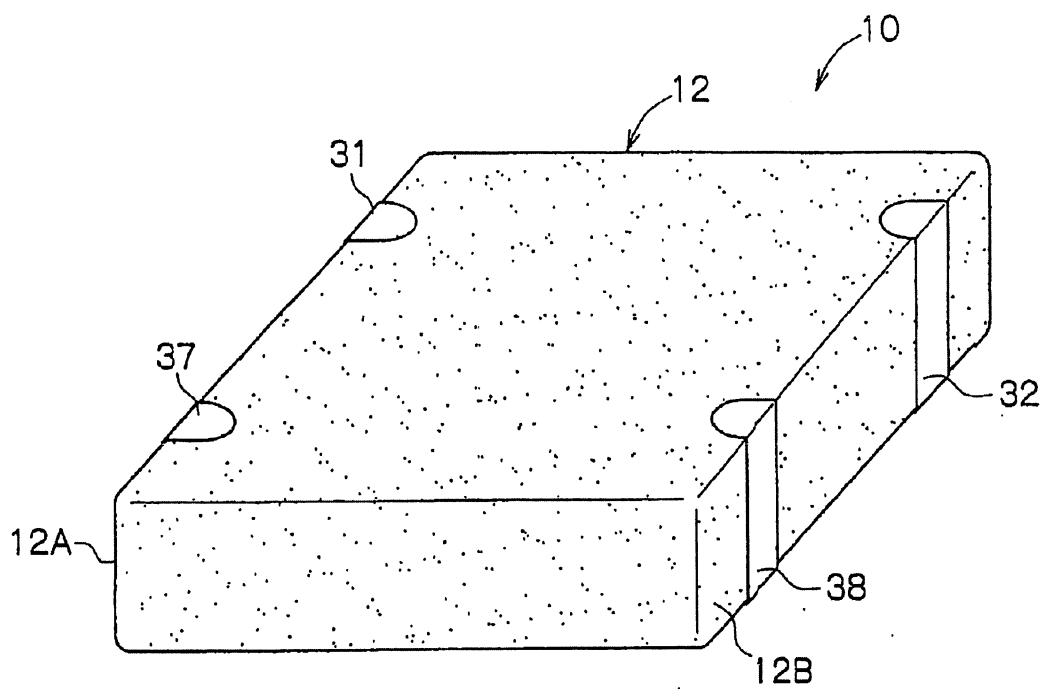


第 7(D)圖

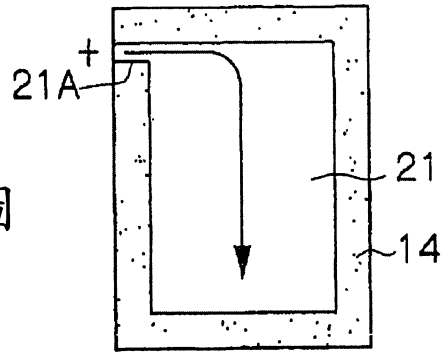


← 電流流動

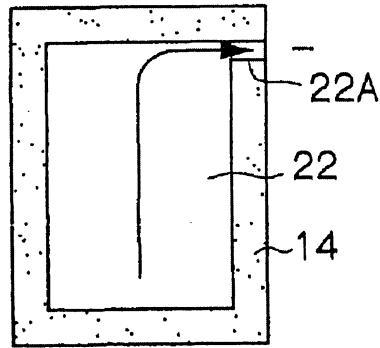
第 8 圖



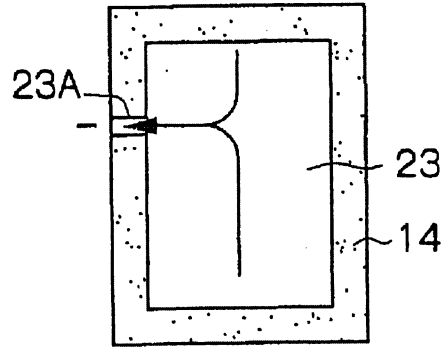
第 9(A)圖



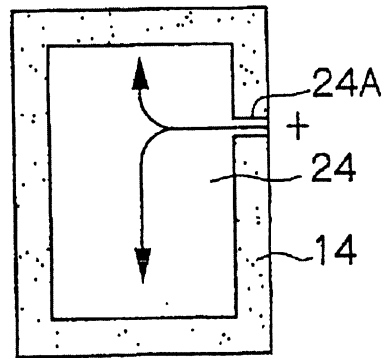
第 9(B)圖



第 9(C)圖

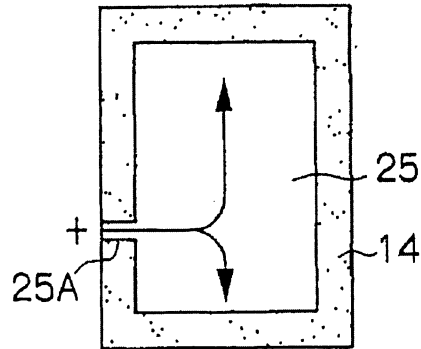


第 9(D)圖

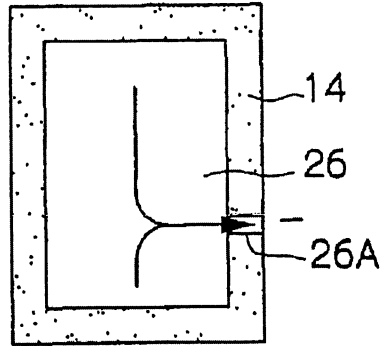


← 電流流動

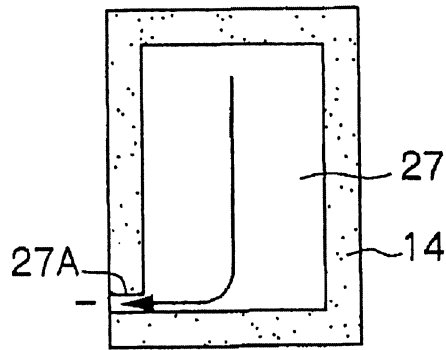
第 9(E)圖



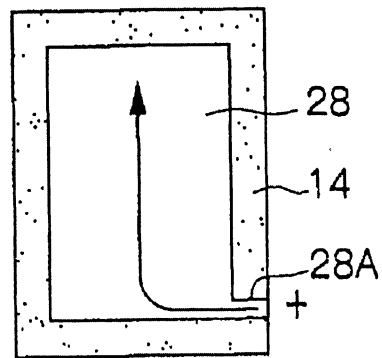
第 9(F)圖



第 9(G)圖

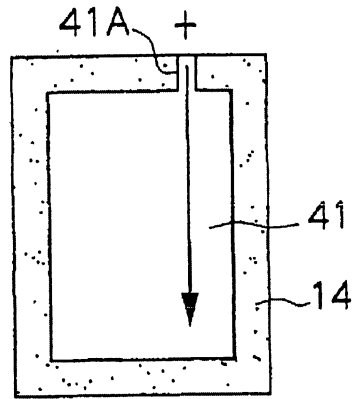


第 9(H)圖

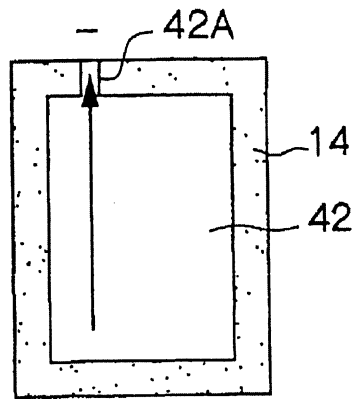


← 電流流動

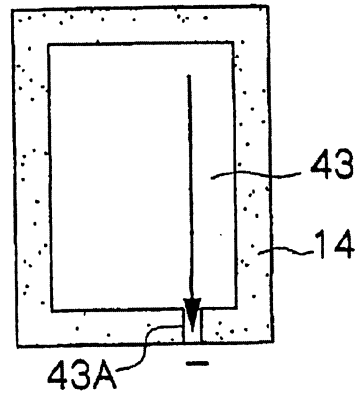
第 9(I)圖



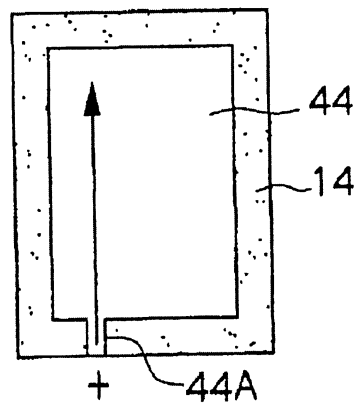
第 9(J)圖



第 9(K)圖

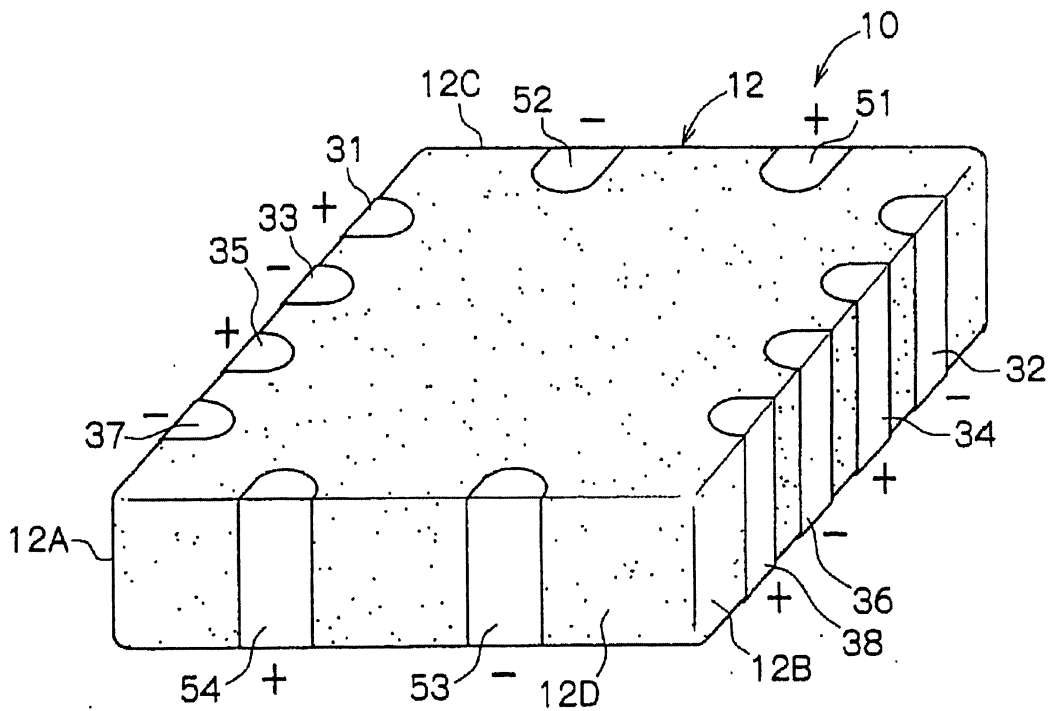


第 9(L)圖

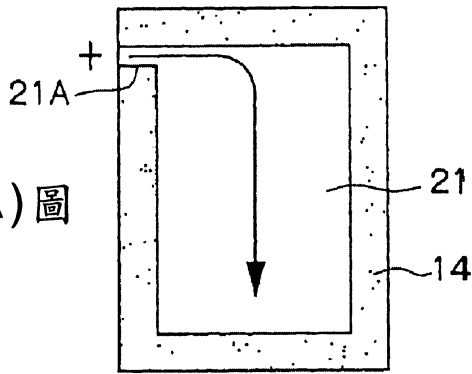


← 電流流動

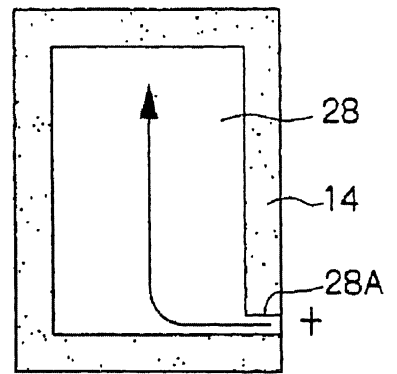
第 10 圖



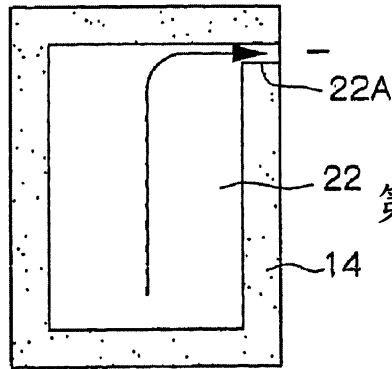
第 11(A)圖



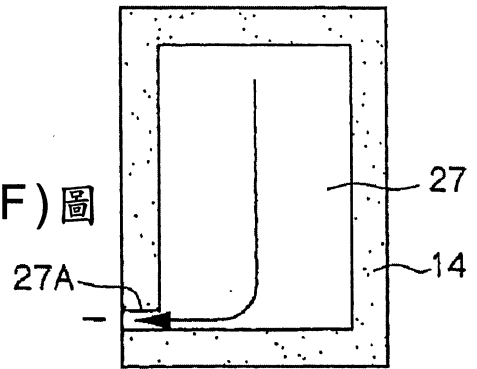
第 11(E)圖



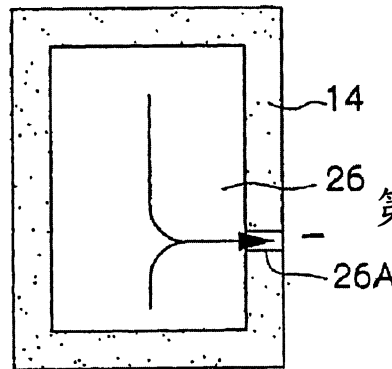
第 11(B)圖



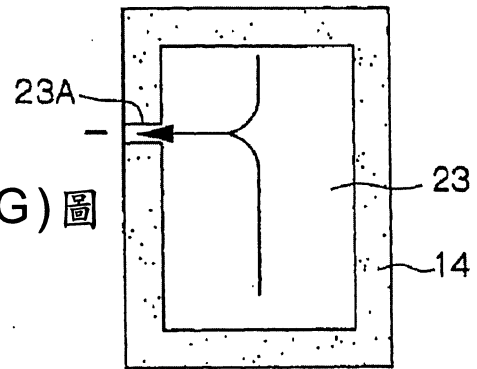
第 11(F)圖



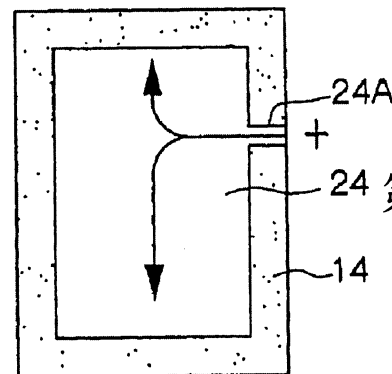
第 11(C)圖



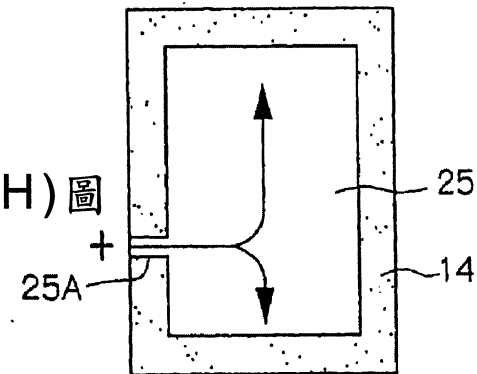
第 11(G)圖



第 11(D)圖



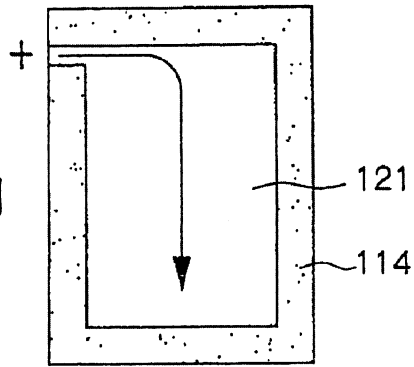
第 11(H)圖



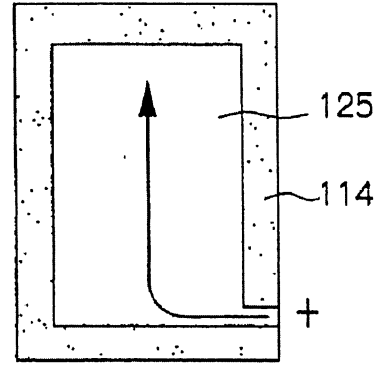
← 電流流動

← 電流流動

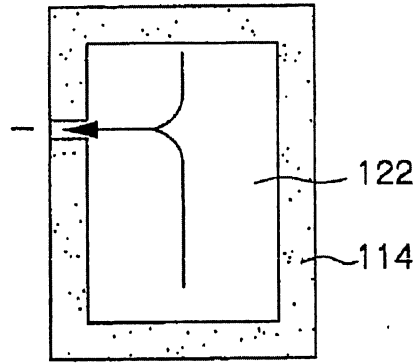
第 12(A) 圖



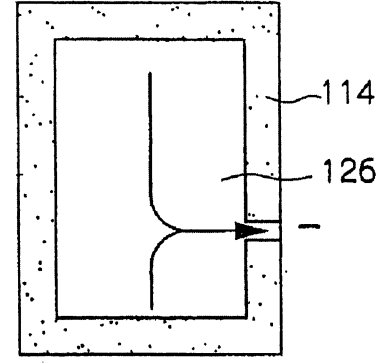
第 12(E) 圖



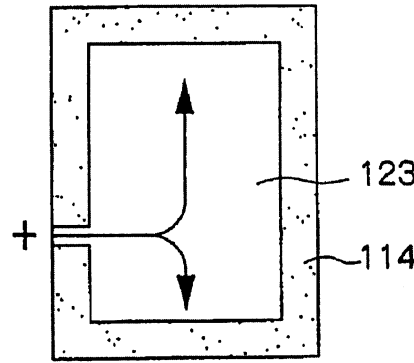
● 第 12(B) 圖



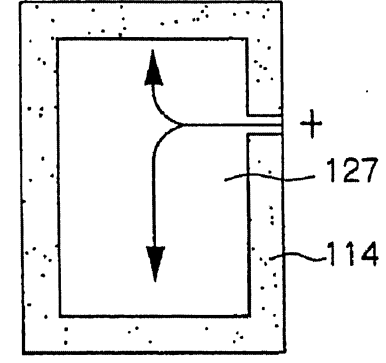
第 12(F) 圖



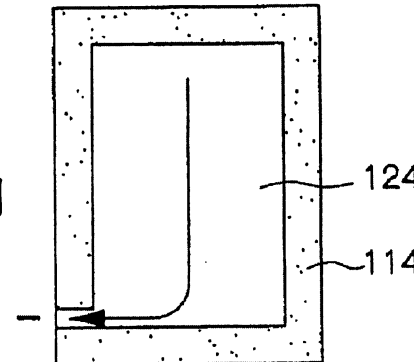
第 12(C) 圖



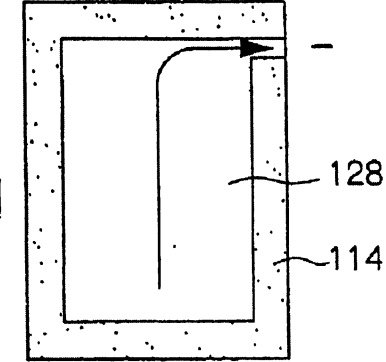
第 12(G) 圖



第 12(D) 圖



第 12(H) 圖



← 電流流動

← 電流流動

七、指定代表圖：

(一)本案指定代表圖為：第 1 圖。

(二)本代表圖之元件符號簡單說明：

14... 陶瓷層

21... 內部電極

21A... 拉出部

22... 內部電極

22A... 拉出部

23... 內部電極

23A... 拉出部

24... 內部電極

24A... 拉出部

25... 內部電極

25A... 拉出部

26... 內部電極

26A... 拉出部

27... 內部電極

27A... 拉出部

28... 內部電極

28A... 拉出部

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：