(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2022年1月13日(13.01.2022)

WIPO | PCT

(10) 国際公開番号
WO 2022/009720 A1

(51) 国際特許分類:
H04N 5/378 (2011.01) *H04N 5/374* (2011.01)
H04N 5/355 (2011.01)

(21) 国際出願番号： PCT/JP2021/024364

(22) 国際出願日： 2021年6月28日(28.06.2021)

(25) 国際出願の言語： 日本語

(26) 国際公開の言語： 日本語

(30) 優先権データ：
特願 2020-118774 2020年7月9日(09.07.2020) JP

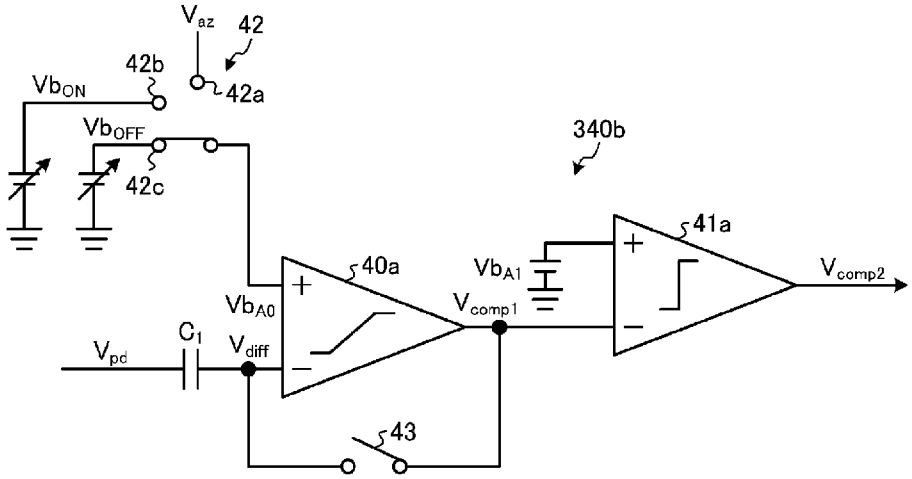
(71) 出願人: ソニーセミコンダクタソリューションズ株式会社(**SONY SEMICONDUCTOR SOLUTIONS CORPORATION**) [JP/JP]; 〒2430014 神奈川県厚木市旭町四丁目14番1号 Kanagawa (JP).

(72) 発明者: 田中 輝和 (**TANAKA, Terukazu**); 〒2430014 神奈川県厚木市旭町四丁目14番1号 ソニーセミコンダクタソリューションズ株式会社内 Kanagawa (JP). 丹羽 篤親(**NIWA, Atsumi**); 〒2430014 神奈川県厚木市旭町四丁目14番1号 ソニーセミコンダクタソリューションズ株式会社内 Kanagawa (JP).

(74) 代理人: 特許業務法人酒井国際特許事務所 (**SAKAI INTERNATIONAL PATENT OFFICE**); 〒1000013 東京都千代田区霞が関3丁目8番1号 虎の門三井ビルディング Tokyo (JP).

(54) **Title:** SOLID-STATE IMAGING DEVICE, IMAGING METHOD, AND ELECTRONIC APPARATUS

(54) 発明の名称： 固体撮像装置、撮像方法および電子機器



(57) **Abstract:** A solid-state imaging device according to the present disclosure comprises a pixel circuit that has: a generation unit (31) which generates a voltage that is based on a logarithmic numerical value of photocurrent; a capacitor (C_1) in which the voltage generated by the generation unit is applied to a first electrode; a first amplifier (40a) in which a second electrode of the capacitor is connected to a first input end and a first reference voltage (Vb_{A0}) is applied to a second input end, the first amplifier outputting a comparison result from comparing the voltage applied to the first input end with the voltage applied to the second input end; a switch unit (43) which controls a connection between the first input end and an output of the first amplifier; and a second amplifier (40b) in which the output of the first amplifier is connected to a third input end and a second reference voltage (Vb_{A1}) is applied to a fourth input end, the second amplifier outputting a comparison result from comparing the voltage applied to the third input end with the voltage applied to the fourth input end. A first gain of the first amplifier is made lower than a second gain of the second amplifier.

WO 2022/009720 A1

[続葉有]

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, IT, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

一　国際調査報告（条約第21条(3)）

(57) 要約：本開示に係る固体撮像装置は、光電流の対数値に応じた電圧を生成する生成部（３１）と、生成部で生成された電圧が第１の電極に印加されるコンデンサ（C_1）と、第１の入力端にコンデンサの第２の電極が接続され、第２の入力端に第１の参照電圧（Vb_{A0}）が印加され、第１の入力端に印加された電圧と第２の入力端に印加された電圧とを比較した比較結果を出力する第１の増幅器（４０ａ）と、第１の増幅器の出力と第１の入力端との間の接続を制御するスイッチ部（４３）と、第３の入力端に第１の増幅器の出力が接続され、第４の入力端に第２の参照電圧（Vb_{A1}）が印加され、第３の入力端に印加された電圧と第４の入力端に印加された電圧とを比較した比較結果を出力する第２の増幅器（４０ｂ）と、を有する画素回路を備え、第１の増幅器の第１のゲインは、第２の増幅器の第２のゲインより低くされる。

明　細　書

発明の名称 ： 固体撮像装置、撮像方法および電子機器

技術分野

[0001]　本開示は、固体撮像装置、撮像方法および電子機器に関する。

背景技術

[0002]　ＣＭＯＳ(Complementary Metal Oxide Semiconductor)などを用いた固体撮像装置において、画素アドレス毎に、その画素が受光した光量が閾値を超えた旨をアドレスイベントとしてリアルタイムに検出する検出回路を画素毎に設けた、非同期型の固体撮像素子が知られている。このように、画素毎にアドレスイベントを検出する固体撮像素子は、ＤＶＳ(Dynamic Vision Sensor)と呼ばれる。

[0003]　このようなＤＶＳの構成として、光電変換素子から出力された光電流を対数の電圧信号に変換し、この電圧信号をコンパレータにて閾値と比較してアドレスイベントの検出を行う構成が提案されている。この構成によれば、コンパレータにおける閾値を制御することで、ＤＶＳのコントラスト感度を調整できる。

先行技術文献

特許文献

[0004] 特許文献1：米国特許出願公開第２０１８／０１９１９７２号明細書

発明の概要

発明が解決しようとする課題

[0005]　ＤＶＳにおいて、例えばダイナミックレンジを広げるため、コントラスト感度を低くしたい場合がある。上述のように、コンパレータに対する閾値を制御することで、コントラスト感度を低くすることが可能である。しかしながら、コンパレータ自体のゲインが高いと、閾値の設定可能な電圧の範囲に、コントラスト感度の制御範囲が制限されてしまう。

[0006]　本開示は、より広いダイナミックレンジでの撮像が可能な固体撮像素子、

撮像方法および電子機器を提供することを目的とする。

課題を解決するための手段

[0007] 本開示に係る固体撮像装置は、光電流の対数値に応じた電圧を生成する生成部と、生成部で生成された電圧が第１の電極に印加されるコンデンサと、第１の入力端にコンデンサの第２の電極が接続され、第２の入力端に第１の参照電圧が印加され、第１の入力端に印加された電圧と第２の入力端に印加された電圧とを比較した比較結果を出力する第１の増幅器と、第１の増幅器の出力と第１の入力端との間の接続を制御するスイッチ部と、第３の入力端に第１の増幅器の出力が接続され、第４の入力端に第２の参照電圧が印加され、第３の入力端に印加された電圧と第４の入力端に印加された電圧とを比較した比較結果を出力する第２の増幅器と、を有する画素回路を備え、第１の増幅器の第１のゲインは、第２の増幅器の第２のゲインより低くされる。

図面の簡単な説明

[0008] [図1]各実施形態に適用可能な電子機器としての撮像装置の一例の構成を示すブロック図である。

[図2]各実施形態に適用可能な固体撮像素子の構造の例を示す模式図である。

[図3]各実施形態に適用可能な受光チップの一例の平面図である。

[図4]各実施形態に適用可能な検出チップの一例の平面図である。

[図5]各実施形態に適用可能なアドレスイベント検出部の一例の平面図である。

[図6]各実施形態に適用可能な受光回路および検出ブロックの一例の構成を示す図である。

[図7]既存技術による検出部の構成の例を示す図である。

[図8A]第１の実施形態に係る検出部の構成の例を示す図である。

[図8B]第１の実施形態に係る検出部の構成の例を示す回路図である。

[図9]第１の実施形態に係る検出部の動作を説明するための模式図である。

[図10]第１の実施形態に係る検出部の動作を説明するための一例のフローチャートである。

[図11A]第１の実施形態の第１の変形例に係る検出部の構成の例を示す図である。

[図11B]第１の実施形態の第１の変形例に係る検出部の構成の例を示す回路図である。

[図12]第１の実施形態の第２の変形例に係る検出部の構成の例を示す図である。

[図13]第１の実施形態の第３の変形例に係る検出部の構成の例を示す図である。

[図14A]第２の実施形態に係る検出部の構成の例を示す図である。

[図14B]第２の実施形態に係る検出部の構成の例を示す回路図である。

[図15A]第２の実施形態の変形例に係る検出部の構成の例を示す図である。

[図15B]第２の実施形態の変形例に係る検出部の構成の例を示す回路図である。

[図16]第３の実施形態に係る検出部の構成の例を示す図である。

[図17]第４の実施形態に係る検出部の構成の例を示す図である。

[図18]第１の実施形態およびその各変形例、第２の実施形態およびその変形例、第３の実施形態、ならびに、第４の実施形態に係る撮像装置を使用する使用例を示す図である。

[図19]本開示に係る技術が適用され得る移動体制御システムの一例である車両制御システムの概略的な構成例を示すブロック図である。

[図20]撮像部の設置位置の例を示す図である。

発明を実施するための形態

[0009] 以下、本開示の実施形態について、図面に基づいて詳細に説明する。なお、以下の実施形態において、同一の部位には同一の符号を付することにより、重複する説明を省略する。

[0010] 以下、本開示の実施形態について、下記の順序に従って説明する。

１．各実施形態に適用可能な技術

２．本開示に係る実施形態の概要

３．第１の実施形態
３－１．第１の実施形態の第１の変形例
３－２．第１の実施形態の第２の変形例
３－３．第１の実施形態の第３の変形例
４．第２の実施形態
４－１．第２の実施形態の変形例
５．第３の実施形態
６．第４の実施形態
７．第５の実施形態
７－１．本開示の技術の適用例
７－２．移動体への適用例

[0011] ［１．各実施形態に適用可能な技術］

先ず、本開示の各実施形態に適用可能な技術について説明する。図１は、各実施形態に適用可能な電子機器としての撮像装置の一例の構成を示すブロック図である。図１において、撮像装置１００は、光学部１１０と、固体撮像素子２００と、記録部１２０と、制御部１３０と、を備える。撮像装置１００としては、産業用ロボットに搭載されるカメラや、車載カメラなどが想定される。

[0012] 光学部１１０は、入射光を集光して固体撮像素子２００に導く。固体撮像素子２００は、入射光を光電変換して画素信号を出力する撮像動作を行う。固体撮像素子２００は、入射光に基づく画素信号に基づき、画像認識処理など所定の信号処理を施して出力データを生成し、生成した出力データを、信号線２０９を介して記録部１２０に供給する。

[0013] 記録部１２０は、固体撮像素子２００から供給された出力データを記録する。制御部１３０は、例えば所定のプログラムに従い、固体撮像素子２００の撮像動作や記録部１２０における記録動作を制御する。

[0014] 図２は、各実施形態に適用可能な固体撮像素子２００の構造の例を示す模式図である。固体撮像素子２００は、図２に模式的に示すように、検出チッ

プ２０２と、その検出チップ２０２に積層された受光チップ２０１と、による積層構造を有する。受光チップ２０１および検出チップ２０２は、ビアなどの接続部を介して電気的に接続される。受光チップ２０１および検出チップ２０２の接続方法は、ビアに限らず、Ｃｕ－Ｃｕ接合やバンプを適用することもできる。

[0015] 図３は、各実施形態に適用可能な受光チップ２０１の一例の平面図である。受光チップ２０１には、受光部２２０と、ビア配置部２１１、２１２および２１３と、が設けられる。

[0016] ビア配置部２１１、２１２および２１３は、検出チップ２０２と接続されるビアが配置される。また、受光部２２０には、行列状の配列で複数の共有ブロック２２１が配置される。

[0017] 共有ブロック２２１のそれぞれには、複数の受光回路３１が行列状に配置される。図３の例では、共有ブロック２２１毎に、４つの受光回路３１が２行×２列で配置される。これらの４つの受光回路３１は、検出チップ２０２上の回路を共有する。共有する回路の詳細については後述する。なお、共有ブロック２２１内の受光回路３１の個数は、４つに限定されない。例えば、共有ブロック２２１内に、２乃至３個の受光回路３１が配置されてもよいし、５以上の受光回路３１が配置されてもよい。さらには、共有ブロック２２１に１つの受光回路３１のみが配置されてもよい。

[0018] 受光回路３１は、光電変換素子と、対数応答により光電変換素子から出力される光電流をその対数値に応じた電圧信号を生成する対数応答回路と、対数応答回路により生成された電圧信号の変化量を検出する検出回路と、を含む。受光回路３１のそれぞれには、行アドレスおよび列アドレスからなる画素アドレスが割り当てられている。

[0019] 図４は、各実施形態に適用可能な検出チップ２０２の一例の平面図である。図４の例では、検出チップ２０２は、ビア配置部２３１、２３２および２３３と、信号処理回路２４０と、行駆動回路２５１と、列駆動回路２５２と、アドレスイベント検出部２６０と、が設けられる。ビア配置部２３１、２

３２および２３３には、受光チップ２０１の各ビア配置部２１１、２１２および２１３と接続されるビアが配置される。

[0020] アドレスイベント検出部２６０は、受光回路３１毎にアドレスイベントの有無を検出し、検出結果を示す検出信号を生成する。

[0021] 行駆動回路２５１は、行アドレスを選択して、その行アドレスに対応する検出信号をアドレスイベント検出部２６０に出力させる。列駆動回路２５２は、列アドレスを選択して、その列アドレスに対応する検出信号をアドレスイベント検出部２６０に出力させる。

[0022] 信号処理回路２４０は、アドレスイベント検出部２６０からの検出信号に対して所定の信号処理を実行する。この信号処理回路２４０は、検出信号を画素の信号として２次元格子状すなわち行列状の配列で配置し、画素毎に２ビットの情報を有する画像データを取得する。そして、信号処理回路２４０は、その画像データに対して画像認識処理などの信号処理を実行する。

[0023] 図５は、各実施形態に適用可能なアドレスイベント検出部２６０の一例の平面図である。図５において、アドレスイベント検出部２６０は、複数の検出ブロック３２が配列される。検出ブロック３２は、受光チップ２０１上の共有ブロック２２１毎に配置される。共有ブロック２２１の個数がＮ（Ｎは、整数）である場合、Ｎ個の検出ブロック３２が配列される。それぞれの検出ブロック３２は、対応する共有ブロック２２１と接続される。

[0024] 図６は、各実施形態に適用可能な受光回路３１および検出ブロック３２の一例の構成を示す図である。受光回路３１の出力が検出ブロック３２に供給される。検出ブロック３２は、バッファ３３と、検出回路３４と、を含む。

[0025] 図６において、受光回路３１は、光電変換素子３１０と、ｎＭＯＳ（n-channel MetalOxide Semiconductor）トランジスタであるによるトランジスタ３１１ａ、３１１ｂ、３１２ａおよび３１２ｂと、ｐＭＯＳ（p-channel MOS）トランジスタであるトランジスタ３１３と、を備える。これらのうち、光電変換素子３１０と、トランジスタ３１１ａ、３１１ｂ、３１２ａおよび３１２ｂとは、例えば、受光チップ２０１に配置され、トランジスタ３１３は

、検出チップ２０２に配置される。

[0026] 光電変換素子３１０は、受光に応じた光電流I_{pht}を出力する。

[0027] トランジスタ３１１ｂは、ソースが光電変換素子３１０のカソードに接続され、ドレインがトランジスタ３１１ａのソースに接続される。トランジスタ３１１ａのドレインは、電源端子Ｖｄｄに接続される。光電変換素子３１１のアノードは、接地端子に接続される。

[0028] 光電変換素子３１０のカソードとトランジスタ３１１ｂのドレインとの接続点に、トランジスタ３１２ｂのゲートが接続される。トランジスタ３１２ｂは、ソースが接地端子に接続され、ドレインがトランジスタ３１２ａのソースに接続される。トランジスタ３１２ｂのドレインと、トランジスタ３１２ａのソースとの接続点に、トランジスタ３１１ｂのゲートが接続される。トランジスタ３１２ａのドレインがトランジスタ３１３のソースに接続される。トランジスタ３１３は、ドレインが電源端子Ｖｄｄに接続され、ゲートに所定のバイアス電圧V_{bias}が印加される。トランジスタ３１１ａのゲートが、トランジスタ３１２ａのドレインと、トランジスタ３１３のソースとの接続点に接続される。

[0029] トランジスタ３１１ｂおよび３１２ｂのドレインは、それぞれ電源側に接続されており、それぞれソースフォロワ回路を形成している。これらトランジスタ３１１ｂおよび３１２ｂによる２つのソースフォロワ回路は、ループ状に接続されている。同様に、トランジスタ３１１ａおよび３１２ａのそれぞれは、ドレインが電源側に接続されソースフォロワ回路を形成し、これらトランジスタ３１１ａおよび３１２ａによる２つのソースフォロワ回路は、ループ状に接続されている。すなわち、図６に示す受光回路３１は、２つのソースフォロワ回路がループ状に接続された回路が直列接続された構成を含む。

[0030] 光電変換素子３１０から出力された光電流I_{pht}は、この２つのソースフォロワ回路がループ状に接続された回路が直列接続された構成により、その対数値に応じた電圧信号に変換される。また、トランジスタ３１３は、一定の電

流をトランジスタ３１２ａおよび３１２ｂに供給する。このように、受光回路３１は、光電流の対数値に応じた電圧を生成する生成部として機能する。

[0031] なお、受光チップ２０１のグランドと検出チップ２０２のグランドとは、干渉対策のために互いに分離されている。

[0032] 受光回路３１において、光電流I_{pht}がその対数値に応じて変換された電圧信号は、トランジスタ３１３のソースとトランジスタ３１２ａのドレインとの接続点から取り出され、それぞれｎＭＯＳトランジスタであるトランジスタ３３１および３３２を含むバッファ３３を介して、電圧信号V_{pd}として検出回路３４に入力される。

[0033] 検出回路３４は、検出部３４０ａと、メモリ３４１と、転送回路３４２と、を含む。図６の例では、検出部３４０ａは、例えば行駆動回路２５１からリセット信号ＲＳＴと、閾値電圧Ｖｂとが供給される。検出部３４０ａは、受光回路３１からバッファ３３を介して入力される電圧信号V_{pd}に対して閾値Ｖｔｈに基づく判定処理を行い、光電変換素子３１０における受光量の変化を示す信号V_{comp}を出力する。信号V_{comp}は、受光量の正（＋）方向の変化を示す信号V_{ON}と、負（－）方向の変化を示す信号V_{OFF}と、を含むもので、アドレスイベントの発生を示す。

[0034] 図７は、既存技術による検出部３４０ａの構成の例を示す図である。ここでは、既存技術による検出部３４０ａとして、特許文献１のＦｉｇ．１に示される構成を適用している。図７において、検出部３４０ａａは、コンデンサC_1と、コンパレータ３４００と、リセット回路３４０１と、を含む。

[0035] コンデンサC_1は、第１の電極に電圧信号V_{pd}が供給され、光電変換素子３１０により、受光に応じて生成された電荷がコンデンサC_1に供給される。コンデンサC_1の第２の電極は、コンパレータ３４００の反転入力端（－）に接続される。コンパレータ３４００の反転入力端（－）に入力される信号は、コンデンサC_1の第１の電極に入力される電圧信号V_{pd}の変化に応じて変化する信号V_{diff}となる。

[0036] コンパレータ３４００の非反転入力端（＋）に対して、行駆動回路２５１

から供給される閾値電圧Ｖｂが入力される。

[0037] コンパレータ３４００から出力された信号V_{comp}がメモリ３４１に供給され、記憶される。メモリ３４１は、サンプリング回路により構成される。サンプリング回路は、例えば、スイッチとコンデンサとを用いて実現できる。これに限らず、メモリ３４１をラッチ回路やフリップフロップ回路といったメモリ回路により構成してもよい。

[0038] コンデンサC_1の第２の電極と、コンパレータ３４００の反転入力端（－）との接続点に、リセット回路３４０１が接続される。リセット回路３４０１は、行駆動回路２５１からリセット信号ＲＳＴが供給される。リセット信号ＲＳＴは、リセット回路３４０１をアクティブにする時間を選択するための信号である。行駆動回路２５１は、メモリ３４１に記憶される信号V_{comp}に応じて、リセット信号ＲＳＴを出力する。

[0039] リセット回路３４０１は、リセット信号ＲＳＴによりアクティブにされることで、コンデンサC_1の第２の電極の状態をリセットする。したがって、コンデンサC_1の第２の電極は、現在の電圧信号V_{pd}と、過去の電圧信号V_{pd}との差分の信号V_{diff}が現れる。コンパレータ３４００は、この信号V_{diff}の電圧と閾値電圧Ｖｂとを比較し、比較結果として信号V_{comp}を出力する。

[0040] 説明を図６に戻し、転送回路３４２は、例えば制御部１３０の制御に従い列駆動回路２５２から供給される列駆動信号に応じて、メモリ３４１から信号V_{comp}を読み出し、読み出した信号V_{comp}を、検出ブロック３２によるアドレスイベントの検出結果を示す検出出力として検出ブロック３２から出力する。この検出出力は、例えば信号処理回路２４０に供給される。信号処理回路２４０は、検出ブロック３２から供給された検出出力に基づき、画像認識処理など所定の信号処理を施す。信号処理回路２４０で所定の信号処理を施された検出出力は、例えば記録部１２０に記録される。これに限らず、記録部１２０に対して、検出ブロック３２からの検出出力を直接的に記録してもよい。

[0041] 既存技術によるコンパレータ３４００の動作について、より詳細に説明す

る。コンパレータ３４００は、光電変換素子３１０に受光された光量が増加したイベントと、減少したイベントと、を検出する。以下、光量が増加したイベントを（＋）イベント、光量が減少したイベントを（－）イベントと呼ぶ。

[0042] （－）イベントを検出する場合、行駆動回路２５１は、例えば制御部１３０の制御に従い、電圧V_{off}の閾値電圧Ｖｂを出力し、コンパレータ３４００に供給する。一方、（＋）イベントを検出する場合、行駆動回路２５１は、例えば制御部１３０の制御に従い、電圧V_{off}より低い電圧V_{on}の閾値電圧Ｖｂを出力し、コンパレータ３４００に供給する。行駆動回路２５１は、例えば、電圧V_{off}、電圧V_{on}および電圧V_{reset}を時系列上で繰り返して閾値電圧Ｖｂとして出力する。なお、電圧V_{reset}は、例えば電圧V_{off}と電圧V_{on}との中間の電圧値とされる。

[0043] （－）イベントを検出する場合、コンパレータ３４００は、信号V_{diff}の電圧が、電圧V_{off}である閾値電圧Ｖｂ未満の場合、信号V_{comp}がハイ（Ｈｉｇｈ）レベルとなり、この信号V_{comp}がメモリ３４１に記憶される。これは、（－）イベントすなわち光量の減少が検出されたことを示す。若し、信号V_{diff}の電圧が閾値電圧Ｖｂ（電圧V_{off}）以上である場合、コンパレータ３４００から出力される信号V_{comp}はロー（Ｌｏｗ）レベルとなり、光量の減少が検出されなかったことを示す。

[0044] 一方、（＋）イベントを検出する場合、コンパレータ３４００は、信号V_{diff}の電圧が、電圧V_{on}である閾値電圧Ｖｂを超える場合、信号V_{comp}がローレベルとなり、この信号V_{comp}がメモリ３４１に記憶される。これは、（＋）イベントすなわち光量の増加が検出されたことを示す。若し、信号V_{diff}の電圧が閾値電圧Ｖｂ（電圧V_{on}）以下である場合、コンパレータ３４００から出力される信号V_{comp}はハイレベルとなり、光量の増加が検出されなかったことを示す。

[0045] したがって、メモリ３４１から信号V_{comp}を読み出す際には、メモリ３４１の内容と、閾値電圧Ｖｂとして電圧V_{off}およびV_{on}の何れが適用されたかを知

る必要がある。例えば、制御部１３０は、行駆動回路２５１を介してメモリ３４１の内容を取得し、取得したメモリ３４１の内容と、閾値電圧Ｖｂとに基づき、列駆動回路２５２に対して、メモリ３４１からの信号V_{comp}の読み出しを指示する。

[0046] 既存技術による受光回路３１および検出ブロック３２の動作について、より具体的に説明する。光電変換素子３１０に受光された光量の変化は、受光回路３１に含まれる対数変換回路により電圧信号V_{pd}の変化に変換される。リセット回路３４０１がアクティブではなく導通していない場合、電圧信号V_{pd}の変化は、コンデンサC_1を介してコンパレータ３４００の反転入力端（－）に入力される信号V_{diff}に反映される。これは、コンデンサC_1の両端の電圧が一定電圧に留まるためである。

[0047] コンパレータ３４００は、行駆動回路２５１により選択された際に、コンデンサC_1の第２の電極における、反転入力端（－）に入力される信号V_{diff}の電圧と、非反転入力端（＋）に印加される閾値電圧Ｖｂとを比較する。コンパレータ３４００は、比較結果として信号V_{comp}を出力する。コンパレータ３４００から出力された信号V_{comp}は、例えば行駆動回路２５１によりメモリ３４１に記憶される。

[0048] 行駆動回路２５１は、メモリ３４１の記憶内容および閾値電圧Ｖｂに基づき、メモリ３４１に記憶される信号V_{comp}が光電変換素子３１０に受光された光量の変化を示していると判定され、且つ、リセット信号ＲＳＴがアクティブである場合、リセット回路３４０１を導通させる。リセット回路３４０１が導通状態になると、コンパレータ３４００の反転入力端（－）における信号V_{diff}の電圧が既知のレベルにリセットされる。そのため、コンデンサC_1に対して、現在の電圧信号V_{pd}が格納される。

[0049] ［２．本開示に係る実施形態の概要］

次に、本開示の実施形態の概要について説明する。上述した既存技術による構成において、例えばＤＶＳのダイナミックレンジを広げるため、コントラスト感度を低くしたい場合がある。この場合、コンパレータ３４００に印

加する閾値電圧Ｖｂを制御することで、コントラスト感度を低くすることが可能である。しかしながら、コンパレータ３４００自体のゲインが高いと、閾値電圧Ｖｂの設定可能な電圧の範囲に、コントラスト感度の制御範囲が制限されてしまう。

[0050] そこで、本開示に係る実施形態では、ＤＶＳ回路におけるコンパレータを２段接続とし、入力側のコンパレータのゲインを、出力側のコンパレータのゲインに対して低く設定する。これにより、入力側のコンパレータに入力可能な電圧信号V_{pd}の範囲を広げることができ、ＤＶＳ回路の低コントラスト化が可能となる。

[0051] ［３．第１の実施形態］

次に、本開示の第１の実施形態について説明する。図８Ａは、第１の実施形態に係る検出部３４０ｂの構成の例を示す図である。図８Ａにおいて、検出部３４０ｂは、コンデンサC_1と、それぞれ増幅器としての構成を有する、直列に接続されるコンパレータ４０ａおよび４１ａと、スイッチ回路４２および４３と、を含む。

[0052] コンデンサC_1の第１の電極には、受光回路３１から出力された電圧信号V_{pd}が、バッファ３３を介して印加され、第２の電極から信号V_{diff}が入力側の増幅器である第１の増幅器としてのコンパレータ４０ａの第１の入力端である反転入力端（－）に入力される。コンパレータ４０ａの第２の入力端である非反転入力端（＋）には、スイッチ回路４２の選択出力端が接続される。

[0053] 図８Ａの例では、スイッチ回路４２は、３つの選択入力端４２ａ、４２ｂおよび４２ｃを含む。これら選択入力端４２ａ、４２ｂおよび４２ｃは、それぞれ電圧V_{az}、Vb_{on}およびVb_{off}が印加される。電圧Vb_{on}は、（＋）イベントを判定するための閾値である。電圧Vb_{off}は、（－）イベントを判定するための閾値である。また、電圧V_{az}は、例えば電圧Vb_{on}と電圧Vb_{off}との中間の電圧であり、直前に検出されたイベントをリセットするためのリセットレベルの電圧である。

[0054] スイッチ回路４２は、例えば行駆動回路２５１からの制御信号（図示しな

い）に従い、選択入力端４２ａ、４２ｂおよび４２ｃのうち何れかの入力端が選択され、選択された入力端に印加される電圧が第１の参照電圧信号である閾値電圧Vb_{A0}として、コンパレータ４０ａの非反転入力端（＋）に印加される。

[0055] 例えば、閾値電圧Vb_{A00}として電圧Vb_{on}が選択されている場合、コンパレータ４０ａの反転入力端（－）に印加された信号V_{diff}の電圧が、電圧V_{az}から電圧Vb_{on}の方向に向けて、電圧Vb_{on}を超えた場合に、（＋）イベントが検出される。また、閾値電圧Vb_{A0}として電圧Vb_{off}が選択されている場合、当該信号V_{diff}の電圧が、電圧V_{az}から電圧Vb_{off}の方向に向けて、電圧Vb_{off}を超えた場合に、（－）イベントが検出される。一方、信号V_{diff}の電圧が、電圧V_{az}から電圧Vb_{on}の方向に向けて、電圧Vb_{on}を超えず、且つ、電圧V_{az}から電圧Vb_{off}の方向に向けて、電圧Vb_{off}を超えない場合は、（＋）イベントおよび（－）イベントが何れも検出されない。

[0056] 以下、特に記載の無い限り、「信号V_{diff}の電圧が、電圧V_{az}から電圧Vb_{on}の方向に向けて、電圧Vb_{on}を超えた」ことを、「信号V_{diff}の電圧が電圧Vb_{on}を超えた」とし、同様に「信号V_{diff}の電圧が、電圧V_{az}から電圧Vb_{off}の方向に向けて、電圧Vb_{off}を超えた」ことを、「信号V_{diff}の電圧が電圧Vb_{off}を超えた」などとして説明を行う。また、「信号V_{diff}の電圧が電圧Vb_{on}を超えた」、および、「信号V_{diff}の電圧が電圧Vb_{off}を超えた」ことを、纏めて「信号V_{diff}の電圧が閾値電圧Vb_{A0}を超えた」とすることがある。

[0057] 第１の実施形態では、これら電圧Vb_{on}およびVb_{off}が電圧値を可変とされている。例えば、電圧Vb_{on}およびVb_{off}の電圧値の、電圧V_{az}との差分の絶対値が大きいほど、光量変化の検出感度（コントラスト感度）が低くなる。これは、すなわち、コンパレータ４０ａのゲインを低くしたことに相当する。このように、電圧Vb_{on}およびVb_{off}は、コンパレータ４０ａのゲインを変更するゲイン変更部として機能する。

[0058] 一例として、より光量の多い環境での使用の際には、電圧Vb_{on}およびVb_{off}を、電圧V_{az}との差分の絶対値がより大きい電圧値に切り替えることが考え

られる。

[0059] スイッチ回路４２において、電圧Vb_{on}、Vb_{off}およびV_{az}の何れかが選択された出力は、閾値電圧Vb_{A00}としてコンパレータ４０ａの反転入力端（－）に印加される。コンパレータ４０ａは、非反転入力端（＋）に印加された閾値電圧Vb_{A0}と、反転入力端（－）に入力された信号V_{diff}の電圧とを比較し、比較結果として信号V_{comp1}を出力する。

[0060] コンパレータ４０ａの出力端は、出力側の増幅器である第２の増幅器としてのコンパレータ４１ａの第３の入力端子としての反転入力端（－）に接続されると共に、スイッチ回路４３の一端に接続される。スイッチ回路４３の他端は、コンデンサC_1の第２の電極とコンパレータ４０ａの反転入力端（－）との接続点に接続される。スイッチ回路４３は、図７に示したリセット回路３４０１に対応するもので、例えば行駆動回路２５１からの制御信号（図示しない）により導通／非導通状態を制御される。スイッチ回路４３が導通状態で、コンデンサC_1の電圧が、コンパレータ４０ａが直前に出力した信号V_{comp}にリセットされる。

[0061] コンパレータ４１ａは、第４の入力端子としての非反転入力端（＋）に、第２の参照電圧としての所定の閾値電圧Vb_{A1}が印加される。コンパレータ４１ａは、反転入力端（－）に印加される信号V_{comp1}と、非反転入力端（＋）に入力される閾値電圧Vb_{A1}とを比較し、比較結果を示す信号V_{comp2}を出力する。この信号V_{comp2}は、検出部３４０ａから出力され、メモリ３４１に記憶される。

[0062] 図８Ｂは、第１の実施形態に係る検出部３４０ｂの構成の例を示す回路図である。図８Ｂにおいて、コンパレータ４０ａは、ｐＭＯＳトランジスタであるトランジスタ４０１と、ｎＭＯＳトランジスタであるトランジスタ４０２と、を含む。また、この例では、スイッチ回路４３がｎＭＯＳトランジスタにより構成されている。

[0063] トランジスタ４０１は、ソースが電源端子Ｖｄｄに接続され、ドレインがトランジスタ４０２のドレインに接続される。トランジスタ４０２のソース

は、接地端子に接続される。トランジスタ４０１のドレインと、トランジスタ４０２のドレインとの接続点から、このコンパレータ４０ａの出力である信号V_{comp1}が取り出される。また、当該接続点に対して、スイッチ回路４３の一端（ｎＭＯＳトランジスタの例えばドレイン）が接続される。トランジスタ４０１のゲートに、コンデンサC_1の第２の電極が接続され、トランジスタ４０１のゲートとコンデンサC_1との接続点に、スイッチ回路４３の他端（ｎＭＯＳトランジスタの例えばソース）が接続される。

[0064] コンパレータ４１ａは、ｐＭＯＳトランジスタであるトランジスタ４１１と、ｎＭＯＳトランジスタであるトランジスタ４１２と、を含む。トランジスタ４１１のソースが電源端子Ｖｄｄに接続され、ドレインがトランジスタ４１２のドレインに接続される。トランジスタ４１２のソースが接地端子に接続される。

[0065] コンパレータ４０ａにおけるトランジスタ４０１のドレインと、トランジスタ４０２のドレインと、の接続点がコンパレータ４１ａにおけるトランジスタ４１１のゲートに接続される。すなわち、当該接続点から取り出されたコンパレータ４０ａの出力である信号V_{comp1}が、トランジスタ４１１のゲートに印加される。トランジスタ４１２のゲートには、所定の閾値電圧Vb_{A1}が印加される。トランジスタ４１１のドレインと、トランジスタ４１２のドレインと、の接続点から、コンパレータ４１ａの出力である信号V_{comp2}が取り出される。

[0066] このような構成において、コンパレータ４０ａは、トランジスタ４０１のゲートに印加された信号V_{diff}の電圧と、トランジスタ４０２のゲートに印加された閾値電圧Vb_{A0}と、を比較する。コンパレータ４０ａは、比較の結果、信号V_{diff}の電圧が閾値電圧Vb_{A0}を超えた場合に、コンパレータ４０ａの出力である信号V_{comp1}の状態を、例えばハイレベルからローレベルに遷移させる。

[0067] コンパレータ４０ａによる比較動作について説明する。ｎＭＯＳトランジスタであるトランジスタ４０２のゲートに閾値電圧Vb_{A0}（電圧Vb_{on}、Vb_{off}およびV_{az}の何れか）が印加されている場合、当該トランジスタ４０２のドレ

インには、ゲートに印加される電圧に応じたドレイン電流Ｉｄｓ$_n$が流れる。また、ｐＭＯＳトランジスタであるトランジスタ４０１のゲートにある電圧（電圧Ｖ$_{diff}$）が印加されている場合に当該トランジスタ４０１にドレイン電流Ｉｄｓ$_p$が流れるものとする。ここで、［電流Ｉｄｓ$_n$＞電流Ｉｄｓ$_p$］であれば、トランジスタ４０２の方が電流が大きいことにより、出力電圧の電位が接地電位側に下がり、出力される信号Ｖ$_{comp1}$がローレベルとなる。一方、［電流Ｉｄｓ$_n$＜電流Ｉｄｓ$_p$］であれば、トランジスタ４０１の電流の方が多くなることで、電源側に出力電位が持ち上がり、信号Ｖ$_{comp1}$がハイレベルとなる。このようにして、コンパレータ４０ａにおいて、トランジスタ４０１のゲートに印加される信号Ｖ$_{diff}$と、トランジスタ４０２のゲートに印加される閾値電圧Ｖｂ$_{A0}$との比較動作が行われる。

[0068] コンパレータ４１ａは、コンパレータ４０ａの出力である信号Ｖ$_{comp1}$を、トランジスタ４１２のゲートに印加される閾値電圧Ｖｂ$_{A1}$と比較する。コンパレータ４１ａは、信号Ｖ$_{comp1}$が閾値電圧Ｖｂ$_{A1}$を超えた場合に、コンパレータ４１ａの出力である信号Ｖ$_{comp2}$の状態を、例えばローレベルからハイレベルに遷移させる。

[0069] ここで、上述したように、ｎＭＯＳトランジスタであるトランジスタ４０２のゲート電位により、当該トランジスタ４０２のドレイン電流Ｉｄｓ$_n$が変化する。その際に、当該ドレイン電流Ｉｄｓ$_n$と釣り合う、ｐＭＯＳトランジスタであるトランジスタ４０１におけるドレイン電流Ｉｄｓ$_p$も変化する。その際に、トランジスタ４０１のゲートに印加される電位もまた、変化することになり、トランジスタ４０１からは、閾値が変化して見えることになる。このとき、閾値までに必要なトランジスタ４０１のゲート電位の変化量が大となる方向への閾値電圧Ｖｂ$_{on}$およびＶｂ$_{off}$の変化は、コンパレータ４０ａの反転能力が小さくなったように見え、コンパレータ４０ａのゲインを下げることと等価であると考えることができる。

[0070] ここで、コンパレータ４０ａは、反転入力端（－）に入力された信号Ｖ$_{diff}$に対する、閾値電圧Ｖｂ$_{a0}$による閾値判定を、コンパレータ４１ａにおける閾

値判定と比較して緩やかに実行するように構成される。すなわち、コンパレータ４０ａは、反転入力端（－）に入力された電圧（信号V_{diff}）が閾値電圧Vb_{A0}を超えた場合の信号V_{comp1}の立ち下がり（あるいは立ち上がり）の速度が、コンパレータ４１ａにおいて反転入力端（－）に入力された電圧（信号V_{comp1}）が閾値電圧Vb_{A1}を超えた場合の信号V_{comp2}の立ち上がり（あるいは立ち下がり）の速度よりも、遅くなるようにする。

[0071] なお、図８Ｂでは、トランジスタ４０１および４１１をそれぞれｐＭＯＳトランジスタとし、トランジスタ４０２および４１２をそれぞれｎＭＯＳトランジスタとしているが、これはこの例に限定されない。例えば、トランジスタ４０１および４１１をそれぞれｎＭＯＳトランジスタとし、トランジスタ４０２および４１２をそれぞれｐＭＯＳトランジスタとしてもよい。

[0072] 図９は、第１の実施形態に係る検出部３４０ｂの動作を説明するための模式図である。図９のセクション（ａ）および（ｂ）それぞれにおいて、横軸は時間、縦軸は、それぞれの電圧を示している。

[0073] 図９のセクション（ａ）は、図７を用いて説明した、既存技術による検出部３４０ａの動作の例を示している。このセクション（ａ）の上段は、コンデンサC_1の第１の電極に印加される電圧信号V_{pd}を示し、下段は、コンパレータ３４００から出力される信号V_{comp}を示している。また、ここでは、光量が増加した（＋）イベントについて示している。

[0074] 図において、電圧信号V_{pd}は、例えば時間t_{10}から上昇を開始しているものとする。コンパレータ３４００は、時間t_{10}においては、ハイ状態の信号V_{comp}を出力している。コンパレータ３４００は、電圧信号V_{pd}が閾値電圧Ｖｂ以下の場合は、ハイ状態の電圧V_{comp}を出力する。電圧信号V_{pd}が時間t_{12}で閾値電圧Ｖｂを超えたものとする。コンパレータ３４００において、時間t_{11}の手前の時間t_{11}から信号V_{comp}の立ち下がりが開始され、時間t_{13}において、信号V_{comp}の立ち下がりが完了し、信号V_{comp}がロー状態に遷移される。

[0075] 図９のセクション（ｂ）は、図８Ａおよび図８Ｂを用いて説明した、第１の実施形態に係る検出部３４０ｂの動作の例を示している。上述と同様に、

このセクション（ｂ）の上段は、コンデンサC_1の第１の電極に印加される電圧信号V_{pd}を示し、中段は、コンパレータ４０ａから出力される信号V_{comp1}を示し、さらに下段は、コンパレータ４１ａから出力される信号V_{comp2}を示している。なお、セクション（ｂ）の上段の電圧信号V_{pd}の変化は、セクション（ａ）の上段における電圧信号V_{pd}の変化と同一である。また、コンパレータ４０ａにおける閾値電圧Vb_{A0}は、コンパレータ３４００における閾値電圧Ｖｂと同一であるものとする。

[0076] 図において、電圧信号V_{pd}は、例えば時間t_{20}（上述の時間t_{10}と対応）から上昇を開始しているものとする。コンパレータ４０ａは、電圧信号V_{pd}が閾値電圧Ｖｂ以下の場合は、ハイ状態の信号V_{comp1}を出力する。電圧信号V_{pd}が時間t_{21}で閾値電圧Vb_{A0}を超えたものとする。なお、電圧信号V_{pd}の上昇の傾きは、図９のセクション（ａ）における傾きと同一であり、時間t_{20}～t_{21}の時間は、上述の時間t_{10}～t_{11}の時間と同じであるものとする。

[0077] コンパレータ４０ａにおいて、時間t_{21}の手前の時間t_{21}から信号V_{comp1}の立ち下がりが開始される。このとき、信号V_{comp1}の立ち下がりの速度が上述の信号V_{comp}の立ち下がりの速度と比較して遅いため、立ち下がりの開始時間t_{21}は、上述の時間t_{11}に対してさらに手前の時間となる。

[0078] コンパレータ４１ａは、この信号V_{comp1}と、閾値電圧Vb_{A1}と、を比較する。コンパレータ４１ａは、信号V_{comp1}が閾値電圧Vb_{A1}以下の場合には、ロー状態の信号V_{comp2}を出力する。信号V_{comp1}の電圧が、時間t_{24}で閾値電圧Vb_{A1}を超えたものとする。なお、この場合には、信号V_{comp1}の電圧は、閾値電圧Vb_{A1}に対して負方向に超えることになる。コンパレータ４１ａにおいて、時間t_{24}の手前の時間t_{23}から信号V_{comp2}の立ち上がりが開始され、時間t_{25}において、信号V_{comp2}の立ち上がりが完了し、信号V_{comp2}がハイ状態に遷移される。

[0079] この時間t_{25}は、緩慢に変化する信号V_{comp1}に対する閾値電圧Vb_{A1}による判定結果に応じたものである。したがって既存技術により、電圧信号V_{pd}に対して直接的に閾値電圧Ｖｂによる判定を行った場合の時間t_{13}に比べて、より遅延した時間となる。そのため、第１の実施形態に係る検出部３４０ｂによれ

ば、コンパレータ４１ａに対する閾値電圧Vb_{A1}を適切に設定することで、電圧信号V_{pd}の判定までの入力変化量ΔV_{pd}を、既存技術による入力変化量ΔV_{pd}より大きく取ることが可能となる。これにより、既存技術による検出部３４０ａと比較してコントラスト感度を低下させることができる。

[0080] なお、信号V_{comp1}の緩慢な変化は、一般的には、回路定数の変更により実現することができる。例えば、トランジスタ４０２のドレイン電流を大きくする、あるいは、トランジスタ４０１のWサイズを小さくする、などによりコンパレータ４０ａのゲインを低下させることで、信号V_{comp1}の変化を緩やかにすることが可能である。

[0081] 図１０は、第１の実施形態に係る検出部３４０ｂの動作を説明するための一例のフローチャートである。ステップＳ１００で、検出部３４０ｂにおいて、光電変換素子３１０から出力された光電流I_{pht}の対数値に応じた電圧信号V_{pd}の電圧が、コンデンサC_1の第１の電極に印加される。

[0082] 次のステップＳ１０１で、検出部３４０ｂにおいて、第１のゲインを有する第１の増幅器としてのコンパレータ４０ａが、反転入力端（－）である第１の入力端に印加された、コンデンサC_1の第２の電極の信号V_{diff}の電圧と、非反転入力端（＋）である第２の入力端に印加された１の参照電圧とを比較する。第１の参照電圧は、電圧V_{az}、Vb_{on}およびVb_{off}が所定のタイミングで切り替えられる閾値電圧Vb_{A0}である。コンパレータ４０ａは、信号V_{diff}の電圧と閾値電圧Vb_{A0}とを比較した比較結果として、信号V_{comp1}を出力する。

[0083] コンパレータ４０ａから出力された信号V_{comp1}は、第１のゲインより高い第２のゲインを有する第２の増幅器としてのコンパレータ４１ａの、反転入力端（－）としての第３の入力端に入力される。

[0084] 次のステップＳ１０２で、検出部３４０ｂにおいて、コンパレータ４１ａが、第３の入力端に入力された、コンパレータ４０ａの出力である信号V_{comp1}の電圧と、非反転入力端（＋）としての第４の入力端に印加された第２の参照電圧とを比較する。第２の参照電圧は、所定の閾値電圧Vb_{A1}である。コンパレータ４１ａは、コンパレータ４０ａから出力された信号V_{comp1}の電圧と、

閾値電圧Vb_{A1}とを比較し、比較結果として、信号V_{comp2}を出力する。

[0085] コンパレータ４１ａから出力された信号V_{comp2}は、例えば、検出部３４０ｂから出力され、メモリ３４１に記憶される。

[0086] （３－１．第１の実施形態の第１の変形例）

次に、第１の実施形態の第１の変形例について説明する。第１の実施形態の第１の変形例は、入力側のコンパレータのゲインを直接的に変更するようにした例である。図１１Ａは、第１の実施形態の第１の変形例に係る検出部３４０ｃの構成の例を示す図である。図１１Ａにおいて、スイッチ回路４２の選択入力端４２ｂおよび４２ｃに印加される電圧Vb_{on}およびVb_{off}は、それぞれ電圧値が固定とされる。また、コンパレータ４０ｂは、ゲインが可変とされる。

[0087] 図１１Ｂは、第１の実施形態の第１の変形例に係る検出部３４０ｃの構成の例を示す回路図である。図１１Ｂに示されるコンパレータ４０ｂは、上述した図８Ｂに示したコンパレータ４０ａに対して、それぞれｐＭＯＳトランジスタであるトランジスタ４０３および４０４が追加されている。その他の構成は、図８Ｂを用いて説明した構成と同一であるので、ここでの説明を省略する。

[0088] トランジスタ４０３は、ゲートがトランジスタ４０１のゲートに接続され、ソースがトランジスタ４０１のソースに接続され、ドレインがトランジスタ４０４のソースに接続される。また、トランジスタ４０４は、ドレインがトランジスタ４０１のドレインに接続される。すなわち、トランジスタ４０３は、トランジスタ４０４がオン状態の場合、トランジスタ４０１と並列接続される。したがって、トランジスタ４０４のゲートに印加される電圧を制御することで、トランジスタ４０１について、単独で用いるか、トランジスタ４０３と並列接続するかを切り替えることができる。すなわち、トランジスタ４０４のゲートに印加される電圧を制御することで、コンパレータ４０ｂを構成する素子が切り替えられる。

[0089] トランジスタ４０１および４０３を並列接続することで、トランジスタ４

０１を単独で用いる場合と比較してより大きなゲインを得ることが可能となる。例えば、通常あるいは微弱な光量の環境下の使用ではトランジスタ４０４をオン状態としてトランジスタ４０１および４０３を並列接続し、光量が多い環境下の使用では、トランジスタ４０４をオフ状態としてトランジスタ４０１を単独で用いることが考えられる。

[0090] このように、第１の実施形態の第１の変形例に係る検出部３４０ｃでは、入力側のコンパレータ４０ｂのゲインを変更可能としているため、既存技術による検出部３４０ａと比較してコントラスト感度を低下させることができる。

[0091]（３－２．第１の実施形態の第２の変形例）

次に、第１の実施形態の第２の変形例について説明する。第１の実施形態の第２の変形例は、入力側のコンパレータを負帰還を掛けて増幅器として用い、負帰還に係る容量比を用いてゲインを変更するようにした例である。図１２は、第１の実施形態の第２の変形例に係る検出部３４０ｄの構成の例を示す図である。

[0092] 図１２において、コンパレータ４０ｃは、例えば図８Ｂに示したコンパレータ４０ａと同様の回路により構成され、コンデンサC_2、および、スイッチ回路４６を介したコンデンサC_3による負帰還を掛けることで、増幅器（オペアンプ）として用いることが可能である。

[0093] 図１２において、コンパレータ４０ｃの出力端が、スイッチ回路４３の一端と、コンデンサC_2の一端と、スイッチ回路４６の一端と、に接続される。スイッチ回路４６の他端は、コンデンサC_3の一端に接続される。スイッチ回路４３、ならびに、コンデンサC_2およびC_3それぞれの他端は、コンパレータ４０ｃの反転入力端（－）に接続される。また、コンパレータ４０ｃの非反転入力端（＋）に対して、電圧V_{az}が印加されている。

[0094] 一方、コンパレータ４１ａは、反転入力端（－）に対してコンパレータ４０ｃの出力端が接続される。コンパレータ４１ａの非反転入力端（＋）に対して、スイッチ回路４４の選択出力端が接続される。スイッチ回路４４の選

択入力端４４ａおよび４４ｂには、それぞれ、電圧$Ｖｂ_{on}$および$Ｖｂ_{off}$が接続される。スイッチ回路４４は、例えば行駆動回路２５１の制御に応じて選択入力端４４ａおよび４４ｂのうち一方を選択し、電圧$Ｖｂ_{on}$および$Ｖｂ_{off}$の一方を、閾値電圧$Ｖｂ_{A1}$としてコンパレータ４１ａの非反転入力端（＋）に入力する。

[0095] このような構成において、増幅器としてのコンパレータ４０ｃのゲインＧは、コンデンサ$Ｃ_1$の容量と、負帰還接続されるコンデンサの容量との比に基づき決定される。すなわち、コンパレータ４０ｃのゲインＧは、スイッチ回路４６が導通状態では次式（１）により、スイッチ回路４６が非導通状態では次式（２）により、それぞれ求められる。

$$Ｇ＝Ｃ_1／(Ｃ_2＋Ｃ_3)　…（１）$$

$$Ｇ＝Ｃ_1／Ｃ_2　…（２）$$

[0096] 式（１）および式（２）から分かるように、スイッチ回路４６を導通状態とすることで、スイッチ回路４６が非導通状態の場合に比べてゲインＧを小さくすることができ、反転入力端（－）における信号$Ｖ_{diff}$に対するダイナミックレンジを広くすることが可能となる。すなわち、スイッチ回路４６は、コンパレータ４０ｃを構成する素子としてのコンデンサＣ２およびＣ３による容量を変更し、コンパレータ４０ｃのゲインを変更するゲイン変更部として機能する。

[0097] したがって、例えば光量が多い環境下で使用する場合にはスイッチ回路４６を導通状態として大きな光量変化を検出可能とし、光量が微弱な環境下ではスイッチ回路４６を非導通状態として微弱な光量変化を検出可能とすることができる。

[0098] コンパレータ４０ａから出力された信号$Ｖ_{comp1}$は、コンパレータ４１ａの反転入力端（－）に入力される。コンパレータ４１ａは、スイッチ回路４４を介して非反転入力端（＋）に印加される、電圧$Ｖｂ_{on}$または$Ｖｂ_{off}$による閾値電圧$Ｖｂ_{A1}$と、反転入力端（－）に入力される信号$Ｖ_{comp1}$とを比較し、比較結果として信号$Ｖ_{comp2}$を出力する。

[0099] （３－３．第１の実施形態の第３の変形例）

次に、第１の実施形態の第３の変形例について説明する。第１の実施形態の第３の変形例は、入力側のコンパレータを負帰還を掛けて増幅器として用い、負帰還に係る抵抗比を用いてゲインを変更するようにした例である。図１３は、第１の実施形態の第３の変形例に係る検出部３４０ｅの構成の例を示す図である。

[0100] 図１３において、コンパレータ４０ｃは、例えば図８Ｂに示したコンパレータ４０ａと同様の回路により構成され、並列接続されるコンデンサC_2と可変抵抗である抵抗R_2とによる負帰還を掛けることで、増幅器（オペアンプ）として用いることが可能である。

[0101] 図１３において、コンパレータ４０ｃの出力端が、スイッチ回路４３の一端と、コンデンサC_2の一端と、抵抗R_2の一端と、に接続される。コンデンサC_2および抵抗R_2それぞれの他端は、コンパレータ４０ｃの反転入力端（－）に接続される。また、一端に電圧信号V_{pd}が入力される、抵抗値が可変の抵抗R_1の他端が、コンデンサC_1の第１の電極に接続される。コンデンサC_1の第２の電極は、コンデンサC_2および抵抗R_2それぞれの他端と共に、コンパレータ４０ｃの反転入力端（－）に接続される。

[0102] コンパレータ４１ａについては、図１２に示した構成と同一であるので、ここでの説明を省略する。

[0103] このような構成において、増幅器としてのコンパレータ４０ｃのゲインＧは、抵抗Ｒ１の抵抗値と、負帰還接続される抵抗Ｒ２の抵抗値との比に基づき決定される。すなわち、コンパレータ４０ｃのゲインＧは、次式（３）により求められる。

$G = R_2 / R_1$ …（３）

[0104] 式（３）から分かるように、抵抗R_1およびR_2のうち少なくとも一方の抵抗値を変更することで、コンパレータ４０ｃのゲインＧを変更することができる。例えば、抵抗R_2の抵抗値をより小さくする、あるいは、抵抗R_1の抵抗値をより大きくすることで、コンパレータ４０ｃのゲインＧを小さくすること

ができ、反転入力端（－）における信号V_{diff}に対するダイナミックレンジを広くすることが可能となる。すなわち、抵抗R_1およびR_2のうち少なくとも一方は、コンパレータ４０ｃを構成する素子としての抵抗R_1またはR_2の抵抗を変更し、コンパレータ４０ｃのゲインを変更するゲイン変更部として機能する。

[0105] したがって、例えば光量が多い環境下で使用する場合には、例えば抵抗R_2の抵抗値を小さくして大きな光量変化を検出可能とし、光量が微弱な環境下では抵抗R_2の抵抗値を大きくして微弱な光量変化を検出可能とすることができる。

[0106] コンパレータ４０ａから出力された信号V_{comp1}は、コンパレータ４１ａの反転入力端（－）に入力される。コンパレータ４１ａは、スイッチ回路４４を介して非反転入力端（＋）に印加される、電圧Vb_{on}またはVb_{off}による閾値電圧Vb_{A1}と、反転入力端（－）に入力される信号V_{comp1}とを比較し、比較結果として信号V_{comp2}を出力する。

[0107] ［４．第２の実施形態］

次に、本開示の第２の実施形態について説明する。上述の第１の実施形態およびその各変形例では、直列接続された２つのコンパレータのうち入力側のコンパレータのゲインを変更していた。これに対して、第２の実施形態では、２つのコンパレータのうち出力側のコンパレータのゲインを変更するようにした例である。

[0108] 図１４Ａは、第２の実施形態に係る検出部３４０ｆの構成の例を示す図である。図１４Ａにおいて、検出部３４０ｆは、コンデンサC_1と、それぞれ増幅器としての構成を有する、直列に接続されるコンパレータ４０ａおよび４１ａと、スイッチ回路４３および４４と、を含む。

[0109] コンデンサC_1の第１の電極には、受光回路３１から出力された電圧信号V_{pd}が、バッファ３３を介して印加され、第２の電極から信号V_{diff}が入力側の増幅器であるコンパレータ４０ａの反転入力端（－）に入力される。コンパレータ４０ａの非反転入力端（＋）には、電圧V_{az}が印加される。

[0110] なお、第２の実施形態においても、上述した第１の実施形態と同様に、コンパレータ４０ａは、反転入力端（－）に入力された信号V_{diff}に対する、閾値電圧Vb_{a0}による閾値判定を、コンパレータ４１ａにおける閾値判定と比較して緩やかに実行するように構成される。

[0111] コンパレータ４０ａから出力された信号V_{comp1}がコンパレータ４１ａの反転入力端（－）に入力される。コンパレータ４１ａの非反転入力端（＋）には、スイッチ回路４５の選択出力端が接続される。スイッチ回路４５は、選択入力端４５ａおよび４５ｂに、それぞれ電圧値が可変とされた電圧Vb_{on}およびVb_{off}が接続される。スイッチ回路４５は、例えば行駆動回路２５１の制御に応じて選択入力端４５ａおよび４５ｂのうち一方を選択し、電圧Vb_{on}およびVb_{off}の一方を、閾値電圧Vb_{A1}としてコンパレータ４１ａの非反転入力端（＋）に入力する。

[0112] 第２の実施形態では、これら電圧Vb_{on}およびVb_{off}が電圧値を可変とされている。例えば、電圧Vb_{on}およびVb_{off}の電圧値の、電圧V_{az}との差分の絶対値が小さいほど、光量変化の検出感度（コントラスト感度）が高くなる。これは、すなわち、コンパレータ４１ａのゲインを高くしたことに相当する。コンパレータ４１ａのゲインを高くすることで、相対的に、コンパレータ４０ａのゲインが低くなる。このように、電圧Vb_{on}およびVb_{off}は、コンパレータ４１ａのゲインを変更するゲイン変更部として機能する。

[0113] 一例として、より光量の微弱な環境での使用の際には、電圧Vb_{on}およびVb_{off}を、電圧V_{az}との差分の絶対値がより小さい電圧値に切り替えることが考えられる。

[0114] 図１４Ｂは、第２の実施形態に係る検出部３４０ｆの構成の例を示す回路図である。図１４Ｂに示されるコンパレータ４０ａは、トランジスタ４０２のゲートに電圧V_{az}が印加される以外は、図８Ｂに示したコンパレータ４０ａと同一の構成を有する。また、コンパレータ４１ａは、トランジスタ４１２のゲートに、スイッチ回路４５を介して電圧Vb_{on}または電圧Vb_{off}が印加される以外、図８Ｂに示したコンパレータ４１ａと同一の構成を有する。

[0115] このように、直列接続された２つのコンパレータ４０ａおよび４１ａのうち、出力側のコンパレータ４１ａに閾値電圧Vb_{A1}として印加する電圧Vb_{on}およびVb_{off}を可変とすることでも、相対的にコンパレータ４０ａのゲインを低下させることができ、コントラスト感度を下げることが可能である。例えば、出力側のコンパレータ４１ａに印加する電圧Vb_{on}およびVb_{off}を、当該電圧Vb_{on}およびVb_{off}の電圧V_{az}に対する差分の絶対値が通常あるいは微弱な光量の環境下の使用ではそれぞれ通常の値とし、光量が多い環境下の使用ではより低い値に変更することが考えられる。

[0116] なお、図１４Ａおよび図１４Ｂの構成では、出力側のコンパレータ４１ａに入力される信号V_{comp1}が、入力側のコンパレータ４０ａにおいて既に増幅されているため、低ゲイン化に関しては、上述した第１の実施形態およびその各変形例に対して不利である。一方、後述する、複数の入力側の構成を１つの出力側の構成で共有する場合には、スイッチ回路４５を制御するための閾値制御線の本数を少なく抑えることが可能である。

[0117] （４－１．第２の実施形態の変形例）

次に、第２の実施形態の変形例について説明する。

次に、第２の実施形態の変形例について説明する。第２の実施形態の変形例は、出力側のコンパレータのゲインを直接的に変更するようにした例である。図１５Ａは、第２の実施形態の変形例に係る検出部３４０ｇの構成の例を示す図である。図１５Ａにおいて、スイッチ回路４５の選択入力端４５ａおよび４５ｂに印加される電圧Vb_{on}およびVb_{off}は、それぞれ電圧値が固定とされる。また、コンパレータ４１ｂは、ゲインが可変とされる。

[0118] なお、第２の実施形態の変形例においても、上述した第１の実施形態と同様に、コンパレータ４０ｂは、反転入力端（－）に入力された信号V_{diff}に対する、電圧V_{az}による閾値判定を、コンパレータ４１ｂにおける閾値判定と比較して緩やかに実行するように構成される。

[0119] 図１５Ｂは、第２の実施形態の変形例に係る検出部３４０ｇの構成の例を示す回路図である。図１５Ｂに示されるコンパレータ４１ｂは、上述した図

１４Ｂに示したコンパレータ４１ａに対して、それぞれｐＭＯＳトランジスタであるトランジスタ４１３および４１４と、それぞれｎＭＯＳトランジスタであるトランジスタ４１５および４１６が追加されている。その他の構成は、図１４Ｂを用いて説明した構成と同一であるので、ここでの説明を省略する。

[0120] トランジスタ４１３は、ゲートがトランジスタ４１１のゲートに接続され、ソースがトランジスタ４１１のソースに接続され、ドレインがトランジスタ４１４のソースに接続される。また、トランジスタ４１４は、ドレインがトランジスタ４１１のドレインに接続される。すなわち、トランジスタ４１３は、トランジスタ４１４がオン状態の場合、トランジスタ４１１と並列接続される。したがって、トランジスタ４１４のゲートに印加される電圧を制御することで、トランジスタ４１１について、単独で用いるか、トランジスタ４１３と並列接続するかを切り替えることができる。

[0121] 同様に、トランジスタ４１６は、ゲートがトランジスタ４１２のゲートに接続され、ソースがトランジスタ４１２のソースに接続され、ドレインがトランジスタ４１５のソースに接続される。また、トランジスタ４１５は、ドレインがトランジスタ４１２のドレインに接続される。すなわち、トランジスタ４１６は、トランジスタ４１５がオン状態の場合、トランジスタ４１２と並列接続される。したがって、トランジスタ４１５のゲートに印加される電圧を制御することで、トランジスタ４１２について、単独で用いるか、トランジスタ４１６と並列接続するかを切り替えることができる。

[0122] すなわち、トランジスタ４１４および４１５のゲートに印加される電圧を制御することで、コンパレータ４１ｂを構成する素子が切り替えられる。なお、トランジスタ４１４および４１５は、同時にオン状態あるいはオフ状態となるように制御される。

[0123] トランジスタ４１１および４１３、ならびに、トランジスタ４１２および４１６をそれぞれ並列接続することで、トランジスタ４１１および４１２をそれぞれ単独で用いる場合と比較してより大きなゲインを得ることが可能と

なる。例えば、通常あるいは微弱な光量の環境下の使用ではトランジスタ４１４および４１５をそれぞれオン状態としてトランジスタ４１１および４１３、ならびに、トランジスタ４１２および４１６をそれぞれ並列接続し、光量が多い環境下の使用では、トランジスタ４１４および４１６をそれぞれオフ状態としてトランジスタ４１１および４１２をそれぞれ単独で用いることが考えられる。

[0124] このように、第２の実施形態の変形例に係る検出部３４０ｇでは、出力側のコンパレータ４１ｂのゲインを変更可能としているため、既存技術による検出部３４０ａと比較してコントラスト感度を低下させることができる。

[0125] ［５．第３の実施形態］

次に、本開示の第３の実施形態について説明する。第３の実施形態は、直列接続された２つコンパレータのうち、出力側のコンパレータを、複数の検出ブロック３２における各入力側のコンパレータで共有する例である。

[0126] 図１６は、第３の実施形態に係る検出部３４０ｈの構成の例を示す図である。図１６の例では、入力側の２つのコンパレータ４０ａ$_1$および４０ａ$_2$が、出力側の１つのコンパレータ４１ａにより共有されている。これはこの例に限定されず、入力側の３以上のコンパレータ４０ａを、１つの出力側のコンパレータ４１ａで共有することも可能である。

[0127] 一例として、上述した図３を参照し、１つの共有ブロック２２１が２つの受光回路３１を含み、これら２つの受光回路３１は、２つの検出ブロック３２にそれぞれ対応する（図５参照）。図６を参照し、各検出ブロック３２において、バッファ３３と、検出部３４０に含まれる入力側のコンパレータ４０ａと、が当該２つの受光回路３１それぞれに対応して設けられる。検出部３４０に含まれる出力側のコンパレータ４１ａと、検出回路３４に含まれるメモリ３４１および転送回路３４２は、当該２つの受光回路３１に共有される。

[0128] 図１６において、コンパレータ４０ａ$_1$および４０ａ$_2$は、それぞれ、例えば図８Ｂを用いて説明したコンパレータ４０ａと同一の回路を適用できる。コ

ンパレータ４０ａ$_1$および４０ａ$_2$それぞれの非反転入力端（＋）に対して、１つのスイッチ回路４２の選択出力が共通に接続される。スイッチ回路４２の選択入力端４２ａ、４２ｂおよび４２ｃは、それぞれ電圧Ｖ$_{az}$、Ｖｂ$_{on}$およびＶｂ$_{off}$が印加される。これらのうち、電圧Ｖｂ$_{on}$およびＶｂ$_{off}$は、可変とされる。スイッチ回路４２の出力は、閾値電圧Ｖｂ$_{A0}$としてコンパレータ４０ａ$_{1-1}$および４０ａ$_{1-2}$に対して共通に印加される。

[0129] 上述のコンパレータ４１ａに共有される２つの受光回路３１のうち一方から出力された電圧信号Ｖ$_{pd1}$がコンデンサＣ$_{1-1}$の第１の電極に印加される。コンデンサＣ$_{1-1}$の第２の電極は、コンパレータ４０ａ$_1$の反転入力端（－）に接続される。コンパレータ４０ａ$_1$の出力は、スイッチ回路４７$_1$の一端に接続される。また、コンパレータ４０ａ$_1$の出力は、スイッチ回路４３$_1$を介して、コンデンサＣ$_{1-1}$とコンパレータ４０ａ$_1$の反転入力端（－）との接続点に接続される。

[0130] 同様に、上述のコンパレータ４１ａに共有される２つの受光回路３１のうち他方から出力された電圧信号Ｖ$_{pd2}$がコンデンサＣ$_{1-2}$の第１の電極に印加される。コンデンサＣ$_{1-2}$の第２の電極は、コンパレータ４０ａ$_2$の反転入力端（－）に接続される。コンパレータ４０ａ$_2$の出力は、スイッチ回路４７$_2$の一端に接続される。また、コンパレータ４０ａ$_2$の出力は、スイッチ回路４３$_2$を介して、コンデンサＣ$_{1-2}$とコンパレータ４０ａ$_2$の反転入力端（－）との接続点に接続される。

[0131] なお、第３の実施形態においても、上述した第１の実施形態と同様に、コンパレータ４０ａ$_1$および４０ａ$_2$は、反転入力端（－）に入力された信号Ｖ$_{diff1}$およびＶ$_{diff2}$に対する、閾値電圧Ｖｂ$_{A0}$による閾値判定を、コンパレータ４１ａにおける閾値判定と比較して緩やかに実行するように構成される。

[0132] スイッチ回路４７$_1$および４７$_2$それぞれの他端は、コンパレータ４１ａの反転入力端（－）に接続される。コンパレータ４１ａの非反転入力端（＋）は、閾値電圧Ｖｂ$_{A1}$が印加される。

[0133] スイッチ回路４７$_1$および４７$_2$は、導通状態および非導通状態が排他的に制

御される。スイッチ回路４７$_1$が遠通状態の場合、コンパレータ４０ａ$_1$から出力された信号Ｖ$_{comp1-1}$は、スイッチ回路４７$_1$を介してコンパレータ４１ａの反転入力端（－）に入力される。コンパレータ４１ａは、反転入力端（－）に入力される信号Ｖ$_{comp1-1}$と、非反転入力端（＋）に入力される閾値電圧Ｖｂ$_{A1}$とを比較し、比較結果として信号Ｖ$_{comp2-1}$をメモリ３４１に対して出力する。

[0134] スイッチ回路４７$_2$が遠通状態の場合も同様に、コンパレータ４０ａ$_2$から出力された信号Ｖ$_{comp1-2}$は、スイッチ回路４７$_2$を介してコンパレータ４１ａの反転入力端（－）に入力される。コンパレータ４１ａは、反転入力端（－）に入力される信号Ｖ$_{comp1-2}$と、非反転入力端（＋）に入力される閾値電圧Ｖｂ$_{A2}$とを比較し、比較結果として信号Ｖ$_{comp2-2}$をメモリ３４１に対して出力する。

[0135] このように、第３の実施形態では、出力側のコンパレータ４１ａに共有される複数のコンパレータ４０ａ$_1$および４０ａ$_2$に対して閾値電圧Ｖｂ$_{A0}$を可変にすることでコンパレータ４０ａ$_1$および４０ａ$_2$のゲインを低下させることができ、コントラスト感度を下げることが可能である。例えば、コンパレータ４０ａ$_{1-1}$および４０ａ$_{1-2}$に印加する電圧Ｖｂ$_{on}$およびＶｂ$_{off}$を、当該電圧Ｖｂ$_{on}$およびＶｂ$_{off}$の電圧Ｖ$_{az}$に対する差分の絶対値が通常あるいは微弱な光量の環境下の使用ではそれぞれ通常の値とし、光量が多い環境下の使用ではより高い値に変更することが考えられる。

[0136] また、第３の実施形態によれば、複数の入力側のコンパレータを１つの出力側のコンパレータで共有しているため、画素サイズの小型化が可能である。

[0137] ［６．第４の実施形態］

次に、本開示の第４の実施形態について説明する。第４の実施形態は、例えば各検出ブロック３２において、１つの入力側のコンパレータを、複数の出力側のコンパレータで共有する例である。

[0138] 図１７は、第４の実施形態に係る検出部３４０ｉの構成の例を示す図である。図１７の例では、入力側のコンパレータ４０ａが、出力側の２つのコンパレータ４１ａ$_{ON}$および４１ａ$_{OFF}$により共有されている。これはこの例に限定

されず、出力側の３以上のコンパレータ４１を、１つの入力側のコンパレータ４０ａで共有することも可能である。

[0139] 図１７において、コンパレータ４０ａは、例えば図８Ｂを用いて説明したコンパレータ４０ａと同一の回路を適用できる。コンデンサC_1の第１の電極に、電圧信号V_{pd}が印加される。コンデンサC_1の第２の電極がコンパレータ４０ａの反転入力端（－）に接続される。コンパレータ４０ａの出力が、スイッチ回路４３を介して、コンデンサＣ１の第１の電極と、コンパレータ４０ａの反転入力端（－）との接続点に接続される。コンパレータ４０ａの非反転入力端（＋）に対して、電圧V_{az}が印加される。

[0140] なお、第４の実施形態においても、上述した第１の実施形態と同様に、コンパレータ４０ａは、反転入力端（－）に入力された信号V_{diff}に対する、閾値電圧Vb_{A0}による閾値判定を、コンパレータ41_{ON}および41_{OFF}における閾値判定と比較して緩やかに実行するように構成される。

[0141] コンパレータ４０ａから出力された信号V_{comp1}は、コンパレータ40_{ON}および40_{OFF}それぞれの反転入力端（－）に入力される。ここで、コンパレータ40_{ON}の非反転入力端（＋）には、閾値電圧として、可変の電圧Vb_{on}が印加される。一方、コンパレータ40_{OFF}の非反転入力端（＋）には、閾値電圧として、可変の電圧Vb_{off}が印加される。すなわち、コンパレータ41_{ON}は、信号V_{comp1}に基づき（＋）イベントを検出する。また、コンパレータ41_{OFF}は、信号V_{comp1}に基づき（－）イベントを検出する。

[0142] コンパレータ41_{ON}は、反転入力端（－）に入力された信号V_{comp1}と非反転入力端（＋）に印加された電圧Vb_{on}とを比較した結果を、信号$V_{comp2-ON}$として出力する。また、コンパレータ41_{OFF}は、反転入力端（－）に入力された信号V_{comp1}と非反転入力端（＋）に印加された電圧Vb_{off}とを比較した結果を、信号$V_{comp2-OFF}$として出力する。これら信号$V_{comp2-ON}$および$V_{comp2-OFF}$は、メモリ３４１に記憶される。

[0143] このように、第４の実施形態では、入力側のコンパレータ４０ａに共有される複数の出力側のコンパレータ40_{ON}および40_{OFF}に対して閾値電圧Vb_{ON}

およびVb_{OFF}を可変にすることで、相対的にコンパレータ４０ａのゲインを低下させることができ、コントラスト感度を下げることが可能である。例えば、コンパレータ４１$_{ON}$および４１$_{OFF}$に印加する電圧Vb_{on}およびVb_{off}を、当該電圧Vb_{on}およびVb_{off}の電圧V_{az}に対する差分の絶対値が通常あるいは微弱な光量の環境下の使用ではそれぞれ通常の値とし、光量が多い環境下の使用ではより低い値に変更することが考えられる。

[0144] また、第４の実施形態によれば、出力側の複数のコンパレータにおいて（＋）イベントおよび（－）イベントをそれぞれ検出する場合に、複数の出力側のコンパレータを１つの入力側のコンパレータで共有しているため、画素サイズの小型化が可能である。

[0145] ［７．第５の実施形態］

（７－１．本開示の技術の適用例）

次に、第５の実施形態として、本開示に係る、第１の実施形態およびその各変形例、第２の実施形態およびその変形例、第３の実施形態、ならびに、第４の実施形態に係る電子機器としての撮像装置１００の適用例について説明する。図１８は、第１の実施形態およびその各変形例、第２の実施形態およびその変形例、第３の実施形態、ならびに、第４の実施形態に係る撮像装置１００を使用する使用例を示す図である。

[0146] 上述した撮像装置１００は、例えば、以下のように、可視光や、赤外光、紫外光、Ｘ線等の光をセンシングしセンシング結果に基づき認識処理を行う様々なケースに使用することができる。

[0147] ・ディジタルカメラや、カメラ機能付きの携帯機器等の、鑑賞の用に供される画像を撮影する装置。

・自動停止等の安全運転や、運転者の状態の認識等のために、自動車の前方や後方、周囲、車内等を撮影する車載用センサ、走行車両や道路を監視する監視カメラ、車両間等の測距を行う測距センサ等の、交通の用に供される装置。

・ユーザのジェスチャを撮影して、そのジェスチャに従った機器操作を行う

ために、ＴＶや、冷蔵庫、エアーコンディショナ等の家電に供される装置。

・内視鏡や、赤外光の受光による血管撮影を行う装置等の、医療やヘルスケアの用に供される装置。

・防犯用途の監視カメラや、人物認証用途のカメラ等の、セキュリティの用に供される装置。

・肌を撮影する肌測定器や、頭皮を撮影するマイクロスコープ等の、美容の用に供される装置。

・スポーツ用途等向けのアクションカメラやウェアラブルカメラ等の、スポーツの用に供される装置。

・畑や作物の状態を監視するためのカメラ等の、農業の用に供される装置。

[0148] （７－２．移動体への適用例）

本開示に係る技術（本技術）は、様々な製品へ応用することができる。例えば、本開示に係る技術は、自動車、電気自動車、ハイブリッド電気自動車、自動二輪車、自転車、パーソナルモビリティ、飛行機、ドローン、船舶、ロボット等のいずれかの種類の移動体に搭載される装置として実現されてもよい。

[0149] 図１９は、本開示に係る技術が適用され得る移動体制御システムの一例である車両制御システムの概略的な構成例を示すブロック図である。

[0150] 車両制御システム１２０００は、通信ネットワーク１２００１を介して接続された複数の電子制御ユニットを備える。図１９に示した例では、車両制御システム１２０００は、駆動系制御ユニット１２０１０、ボディ系制御ユニット１２０２０、車外情報検出ユニット１２０３０、車内情報検出ユニット１２０４０、及び統合制御ユニット１２０５０を備える。また、統合制御ユニット１２０５０の機能構成として、マイクロコンピュータ１２０５１、音声画像出力部１２０５２、及び車載ネットワークＩ／Ｆ（ｉｎｔｅｒｆａｃｅ）１２０５３が図示されている。

[0151] 駆動系制御ユニット１２０１０は、各種プログラムにしたがって車両の駆動系に関連する装置の動作を制御する。例えば、駆動系制御ユニット１２０

１０は、内燃機関又は駆動用モータ等の車両の駆動力を発生させるための駆動力発生装置、駆動力を車輪に伝達するための駆動力伝達機構、車両の舵角を調節するステアリング機構、及び、車両の制動力を発生させる制動装置等の制御装置として機能する。

[0152] ボディ系制御ユニット１２０２０は、各種プログラムにしたがって車体に装備された各種装置の動作を制御する。例えば、ボディ系制御ユニット１２０２０は、キーレスエントリシステム、スマートキーシステム、パワーウィンドウ装置、あるいは、ヘッドランプ、バックランプ、ブレーキランプ、ウィンカー又はフォグランプ等の各種ランプの制御装置として機能する。この場合、ボディ系制御ユニット１２０２０には、鍵を代替する携帯機から発信される電波又は各種スイッチの信号が入力され得る。ボディ系制御ユニット１２０２０は、これらの電波又は信号の入力を受け付け、車両のドアロック装置、パワーウィンドウ装置、ランプ等を制御する。

[0153] 車外情報検出ユニット１２０３０は、車両制御システム１２０００を搭載した車両の外部の情報を検出する。例えば、車外情報検出ユニット１２０３０には、撮像部１２０３１が接続される。車外情報検出ユニット１２０３０は、撮像部１２０３１に車外の画像を撮像させるとともに、撮像された画像を受信する。車外情報検出ユニット１２０３０は、受信した画像に基づいて、人、車、障害物、標識又は路面上の文字等の物体検出処理又は距離検出処理を行ってもよい。

[0154] 撮像部１２０３１は、光を受光し、その光の受光量に応じた電気信号を出力する光センサである。撮像部１２０３１は、電気信号を画像として出力することもできるし、測距の情報として出力することもできる。また、撮像部１２０３１が受光する光は、可視光であっても良いし、赤外線等の非可視光であっても良い。

[0155] 車内情報検出ユニット１２０４０は、車内の情報を検出する。車内情報検出ユニット１２０４０には、例えば、運転者の状態を検出する運転者状態検出部１２０４１が接続される。運転者状態検出部１２０４１は、例えば運転

者を撮像するカメラを含み、車内情報検出ユニット１２０４０は、運転者状態検出部１２０４１から入力される検出情報に基づいて、運転者の疲労度合い又は集中度合いを算出してもよいし、運転者が居眠りをしていないかを判別してもよい。

[0156] マイクロコンピュータ１２０５１は、車外情報検出ユニット１２０３０又は車内情報検出ユニット１２０４０で取得される車内外の情報に基づいて、駆動力発生装置、ステアリング機構又は制動装置の制御目標値を演算し、駆動系制御ユニット１２０１０に対して制御指令を出力することができる。例えば、マイクロコンピュータ１２０５１は、車両の衝突回避あるいは衝撃緩和、車間距離に基づく追従走行、車速維持走行、車両の衝突警告、又は車両のレーン逸脱警告等を含むＡＤＡＳ（Ａｄｖａｎｃｅｄ　Ｄｒｉｖｅｒ　Ａｓｓｉｓｔａｎｃｅ　Ｓｙｓｔｅｍ）の機能実現を目的とした協調制御を行うことができる。

[0157] また、マイクロコンピュータ１２０５１は、車外情報検出ユニット１２０３０又は車内情報検出ユニット１２０４０で取得される車両の周囲の情報に基づいて駆動力発生装置、ステアリング機構又は制動装置等を制御することにより、運転者の操作に拠らずに自律的に走行する自動運転等を目的とした協調制御を行うことができる。

[0158] また、マイクロコンピュータ１２０５１は、車外情報検出ユニット１２０３０で取得される車外の情報に基づいて、ボディ系制御ユニット１２０２０に対して制御指令を出力することができる。例えば、マイクロコンピュータ１２０５１は、車外情報検出ユニット１２０３０で検知した先行車又は対向車の位置に応じてヘッドランプを制御し、ハイビームをロービームに切り替える等の防眩を図ることを目的とした協調制御を行うことができる。

[0159] 音声画像出力部１２０５２は、車両の搭乗者又は車外に対して、視覚的又は聴覚的に情報を通知することが可能な出力装置へ音声及び画像のうちの少なくとも一方の出力信号を送信する。図１９の例では、出力装置として、オーディオスピーカ１２０６１、表示部１２０６２及びインストルメントパネ

ル１２０６３が例示されている。表示部１２０６２は、例えば、オンボードディスプレイ及びヘッドアップディスプレイの少なくとも一つを含んでいてもよい。

[0160] 図２０は、撮像部１２０３１の設置位置の例を示す図である。

[0161] 図２０では、車両１２１００は、撮像部１２０３１として、撮像部１２１０１，１２１０２，１２１０３，１２１０４，１２１０５を有する。

[0162] 撮像部１２１０１，１２１０２，１２１０３，１２１０４，１２１０５は、例えば、車両１２１００のフロントノーズ、サイドミラー、リアバンパ、バックドア及び車室内のフロントガラスの上部等の位置に設けられる。フロントノーズに備えられる撮像部１２１０１及び車室内のフロントガラスの上部に備えられる撮像部１２１０５は、主として車両１２１００の前方の画像を取得する。サイドミラーに備えられる撮像部１２１０２，１２１０３は、主として車両１２１００の側方の画像を取得する。リアバンパ又はバックドアに備えられる撮像部１２１０４は、主として車両１２１００の後方の画像を取得する。撮像部１２１０１及び１２１０５で取得される前方の画像は、主として先行車両又は、歩行者、障害物、信号機、交通標識又は車線等の検出に用いられる。

[0163] なお、図２０には、撮像部１２１０１ないし１２１０４の撮影範囲の一例が示されている。撮像範囲１２１１１は、フロントノーズに設けられた撮像部１２１０１の撮像範囲を示し、撮像範囲１２１１２，１２１１３は、それぞれサイドミラーに設けられた撮像部１２１０２，１２１０３の撮像範囲を示し、撮像範囲１２１１４は、リアバンパ又はバックドアに設けられた撮像部１２１０４の撮像範囲を示す。例えば、撮像部１２１０１ないし１２１０４で撮像された画像データが重ね合わせられることにより、車両１２１００を上方から見た俯瞰画像が得られる。

[0164] 撮像部１２１０１ないし１２１０４の少なくとも１つは、距離情報を取得する機能を有していてもよい。例えば、撮像部１２１０１ないし１２１０４の少なくとも１つは、複数の撮像素子からなるステレオカメラであってもよ

いし、位相差検出用の画素を有する撮像素子であってもよい。

[0165] 例えば、マイクロコンピュータ１２０５１は、撮像部１２１０１ないし１２１０４から得られた距離情報を基に、撮像範囲１２１１１ないし１２１１４内における各立体物までの距離と、この距離の時間的変化（車両１２１００に対する相対速度）を求めることにより、特に車両１２１００の進行路上にある最も近い立体物で、車両１２１００と略同じ方向に所定の速度（例えば、０ｋｍ／ｈ以上）で走行する立体物を先行車として抽出することができる。さらに、マイクロコンピュータ１２０５１は、先行車の手前に予め確保すべき車間距離を設定し、自動ブレーキ制御（追従停止制御も含む）や自動加速制御（追従発進制御も含む）等を行うことができる。このように運転者の操作に拠らずに自律的に走行する自動運転等を目的とした協調制御を行うことができる。

[0166] 例えば、マイクロコンピュータ１２０５１は、撮像部１２１０１ないし１２１０４から得られた距離情報を元に、立体物に関する立体物データを、２輪車、普通車両、大型車両、歩行者、電柱等その他の立体物に分類して抽出し、障害物の自動回避に用いることができる。例えば、マイクロコンピュータ１２０５１は、車両１２１００の周辺の障害物を、車両１２１００のドライバが視認可能な障害物と視認困難な障害物とに識別する。そして、マイクロコンピュータ１２０５１は、各障害物との衝突の危険度を示す衝突リスクを判断し、衝突リスクが設定値以上で衝突可能性がある状況であるときには、オーディオスピーカ１２０６１や表示部１２０６２を介してドライバに警報を出力することや、駆動系制御ユニット１２０１０を介して強制減速や回避操舵を行うことで、衝突回避のための運転支援を行うことができる。

[0167] 撮像部１２１０１ないし１２１０４の少なくとも１つは、赤外線を検出する赤外線カメラであってもよい。例えば、マイクロコンピュータ１２０５１は、撮像部１２１０１ないし１２１０４の撮像画像中に歩行者が存在するか否かを判定することで歩行者を認識することができる。かかる歩行者の認識は、例えば赤外線カメラとしての撮像部１２１０１ないし１２１０４の撮像

画像における特徴点を抽出する手順と、物体の輪郭を示す一連の特徴点にパターンマッチング処理を行って歩行者か否かを判別する手順によって行われる。マイクロコンピュータ１２０５１が、撮像部１２１０１ないし１２１０４の撮像画像中に歩行者が存在すると判定し、歩行者を認識すると、音声画像出力部１２０５２は、当該認識された歩行者に強調のための方形輪郭線を重畳表示するように、表示部１２０６２を制御する。また、音声画像出力部１２０５２は、歩行者を示すアイコン等を所望の位置に表示するように表示部１２０６２を制御してもよい。

[0168] 以上、本開示に係る技術が適用され得る車両制御システムの一例について説明した。本開示に係る技術は、以上説明した構成のうち、撮像部１２０３１および車外情報検出ユニット１２０３０に適用され得る。

[0169] このように、本開示に係る技術を撮像部１２０３１および車外情報検出ユニット１２０３０に適用することで、光量の多い環境下でも適切に撮像を実行することが可能となる。

[0170] なお、本明細書に記載された効果はあくまで例示であって限定されるものでは無く、また他の効果があってもよい。

[0171] なお、本技術は以下のような構成も取ることができる。

（１）

光電流の対数値に応じた電圧を生成する生成部と、

前記生成部で生成された前記電圧が第１の電極に印加されるコンデンサと、

第１の入力端に前記コンデンサの第２の電極が接続され、第２の入力端に第１の参照電圧が印加され、前記第１の入力端に印加された電圧と前記第２の入力端に印加された電圧とを比較した比較結果を出力する第１の増幅器と、

前記第１の増幅器の出力と前記第１の入力端との間の接続を制御するスイッチ部と、

第３の入力端に前記第１の増幅器の出力が接続され、第４の入力端に第２

の参照電圧が印加され、前記第３の入力端に印加された電圧と前記第４の入力端に印加された電圧とを比較した比較結果を出力する第２の増幅器と、
を有する画素回路を備え、
前記第１の増幅器の第１のゲインは、前記第２の増幅器の第２のゲインより低い、
固体撮像装置。
（２）
前記第１の増幅器は、前記第１のゲインを変更する第１のゲイン変更部を有する、
前記（１）に記載の固体撮像装置。
（３）
前記第１のゲイン変更部は、前記第１の参照電圧を変更することで、前記第１のゲインを変更する、
前記（２）に記載の固体撮像装置。
（４）
前記第１のゲイン変更部は、前記第１の増幅器を構成する素子を変更することで前記第１のゲインを変更する、
前記（２）に記載の固体撮像装置。
（５）
前記素子は、前記第１の増幅器において前記第１の入力端から電圧が印加されるトランジスタであり、
前記第１のゲイン変更部は、前記トランジスタが並列に接続される接続数を変更することで、前記第１のゲインを変更する、
前記（４）に記載の固体撮像装置。
（６）
前記素子は、前記第１の増幅器に負帰還を掛けるためのコンデンサであり、
前記第１のゲイン変更部は、前記コンデンサによる容量を変更することで

、前記第１のゲインを変更する、

前記（４）に記載の固体撮像装置。

（７）

前記素子は、前記第１の増幅器に負帰還を掛けるための抵抗であり、

前記第１のゲイン変更部は、前記抵抗の抵抗値を変更することで、前記第１のゲインを変更する、

前記（４）に記載の固体撮像装置。

（８）

前記第２の増幅器は、前記第２のゲインを変更する第２のゲイン変更部を有する、

前記（１）に記載の固体撮像装置。

（９）

前記第２のゲイン変更部は、前記第２の参照電圧を変更することで、前記第２のゲインを変更する、

前記（８）に記載の固体撮像装置。

（１０）

前記第２のゲイン変更部は、前記第２の増幅器を構成する素子を切り替えることで前記第２のゲインを変更する、

前記（８）に記載の固体撮像装置。

（１１）

前記素子は、前記第２の増幅器において前記第３の入力端から電圧が印加されるトランジスタであり、

前記第２のゲイン変更部は、該トランジスタが並列に接続される接続数を変更することで、前記第２のゲインを変更する、

前記（１０）に記載の固体撮像装置。

（１２）

前記画素回路が行列状の配列で配置されて画素アレイを構成し、

前記第２の増幅器は、前記画素アレイに含まれる前記画素回路のうち２以

上の画素回路で共有される、

前記（１）乃至（１１）の何れかに記載の固体撮像装置。

（１３）

前記第１の増幅器は、２以上の前記第２の増幅器で共有される、

前記（１）乃至（１１）の何れかに記載の固体撮像装置。

（１４）

光電流の対数値に応じて生成された電圧がコンデンサの第１の電極に印加され、

第１の入力端に前記コンデンサの第２の電極が接続され、第２の入力端に第１の参照電圧が印加され、出力と前記第１の入力端との間の接続がスイッチ部により制御される第１の増幅器が、前記第１の入力端に印加された電圧と前記第２の入力端に印加された電圧とを比較した比較結果を出力し、

第３の入力端に前記第１の増幅器の出力が接続され、第４の入力端に第２の参照電圧が印加される第２の増幅器が、前記第３の入力端に印加された電圧と前記第４の入力端に印加された電圧とを比較した比較結果を出力し、

前記第１の増幅器の第１のゲインは、前記第２の増幅器の第２のゲインより低くされる、

撮像方法。

（１５）

光電流の対数値に応じた電圧を生成する生成部と、

前記生成部で生成された前記電圧が第１の電極に印加されるコンデンサと、

第１の入力端に前記コンデンサの第２の電極が接続され、第２の入力端に第１の参照電圧が印加され、前記第１の入力端に印加された電圧と前記第２の入力端に印加された電圧とを比較した第１の比較結果を出力する第１の増幅器と、

前記第１の増幅器の出力と前記第１の入力端との間の接続を制御するスイッチ部と、

第３の入力端に前記第１の増幅器の出力が接続され、第４の入力端に第２の参照電圧が印加され、前記第３の入力端に印加された電圧と前記第４の入力端に印加された電圧とを比較した第２の比較結果を出力する第２の増幅器と、

を有する画素回路と、

前記第２の比較結果に基づく信号を記録する記録部と、

を備え、

前記第１の増幅器のゲインは、前記第２の増幅器のゲインより低い、

電子機器。

符号の説明

[0172] ３１　受光回路

３２　検出ブロック

３４　検出回路

４０ａ，４０a_1，４０a_2，４０ｂ，４１ａ，４１ｂ，４１$_{ON}$，４１$_{OFF}$，３４００　コンパレータ

４２，４３，４４，４５，４６，４７$_1$，４７$_2$　スイッチ回路

３４０，３４０ａ，３４０ｂ，３４０ｃ，３４０ｄ，３４０ｅ，３４０ｆ，３４０ｇ，３４０ｈ，３４０ｉ　検出部

３４１　メモリ

４０１，４０２，４０３，４０４，４１１，４１２，４１３，４１４，４１５，４１６　トランジスタ

請求の範囲

[請求項1] 光電流の対数値に応じた電圧を生成する生成部と、

前記生成部で生成された前記電圧が第１の電極に印加されるコンデンサと、

第１の入力端に前記コンデンサの第２の電極が接続され、第２の入力端に第１の参照電圧が印加され、前記第１の入力端に印加された電圧と前記第２の入力端に印加された電圧とを比較した比較結果を出力する第１の増幅器と、

前記第１の増幅器の出力と前記第１の入力端との間の接続を制御するスイッチ部と、

第３の入力端に前記第１の増幅器の出力が接続され、第４の入力端に第２の参照電圧が印加され、前記第３の入力端に印加された電圧と前記第４の入力端に印加された電圧とを比較した比較結果を出力する第２の増幅器と、

を有する画素回路を備え、

前記第１の増幅器の第１のゲインは、前記第２の増幅器の第２のゲインより低くされる、

固体撮像装置。

[請求項2] 前記第１の増幅器は、前記第１のゲインを変更する第１のゲイン変更部を有する、

請求項１に記載の固体撮像装置。

[請求項3] 前記第１のゲイン変更部は、前記第１の参照電圧を変更することで、前記第１のゲインを変更する、

請求項２に記載の固体撮像装置。

[請求項4] 前記第１のゲイン変更部は、前記第１の増幅器を構成する素子を変更することで前記第１のゲインを変更する、

請求項２に記載の固体撮像装置。

[請求項5] 前記素子は、前記第１の増幅器において前記第１の入力端から電圧

が印加されるトランジスタであり、

前記第１のゲイン変更部は、前記トランジスタが並列に接続される接続数を変更することで、前記第１のゲインを変更する、

請求項４に記載の固体撮像装置。

[請求項6] 前記素子は、前記第１の増幅器に負帰還を掛けるためのコンデンサであり、

前記第１のゲイン変更部は、前記コンデンサによる容量を変更することで、前記第１のゲインを変更する、

請求項４に記載の固体撮像装置。

[請求項7] 前記素子は、前記第１の増幅器に負帰還を掛けるための抵抗であり、

前記第１のゲイン変更部は、前記抵抗の抵抗値を変更することで、前記第１のゲインを変更する、

請求項４に記載の固体撮像装置。

[請求項8] 前記第２の増幅器は、前記第２のゲインを変更する第２のゲイン変更部を有する、

請求項１に記載の固体撮像装置。

[請求項9] 前記第２のゲイン変更部は、前記第２の参照電圧を変更することで、前記第２のゲインを変更する、

請求項８に記載の固体撮像装置。

[請求項10] 前記第２のゲイン変更部は、前記第２の増幅器を構成する素子を切り替えることで前記第２のゲインを変更する、

請求項８に記載の固体撮像装置。

[請求項11] 前記素子は、前記第２の増幅器において前記第３の入力端から電圧が印加されるトランジスタであり、

前記第２のゲイン変更部は、該トランジスタが並列に接続される接続数を変更することで、前記第２のゲインを変更する、

請求項１０に記載の固体撮像装置。

[請求項12] 前記画素回路が行列状の配列で配置されて画素アレイを構成し、

前記第２の増幅器は、前記画素アレイに含まれる前記画素回路のうち２以上の画素回路で共有される、

請求項１に記載の固体撮像装置。

[請求項13] 前記第１の増幅器は、２以上の前記第２の増幅器で共有される、

請求項１に記載の固体撮像装置。

[請求項14] 光電流の対数値に応じて生成された電圧がコンデンサの第１の電極に印加され、

第１の入力端に前記コンデンサの第２の電極が接続され、第２の入力端に第１の参照電圧が印加され、出力と前記第１の入力端との間の接続がスイッチ部により制御される第１の増幅器が、前記第１の入力端に印加された電圧と前記第２の入力端に印加された電圧とを比較した比較結果を出力し、

第３の入力端に前記第１の増幅器の出力が接続され、第４の入力端に第２の参照電圧が印加される第２の増幅器が、前記第３の入力端に印加された電圧と前記第４の入力端に印加された電圧とを比較した比較結果を出力し、

前記第１の増幅器の第１のゲインは、前記第２の増幅器の第２のゲインより低くされる、

撮像方法。

[請求項15] 光電流の対数値に応じた電圧を生成する生成部と、

前記生成部で生成された前記電圧が第１の電極に印加されるコンデンサと、

第１の入力端に前記コンデンサの第２の電極が接続され、第２の入力端に第１の参照電圧が印加され、前記第１の入力端に印加された電圧と前記第２の入力端に印加された電圧とを比較した第１の比較結果を出力する第１の増幅器と、

前記第１の増幅器の出力と前記第１の入力端との間の接続を制御す

るスイッチ部と、

第３の入力端に前記第１の増幅器の出力が接続され、第４の入力端に第２の参照電圧が印加され、前記第３の入力端に印加された電圧と前記第４の入力端に印加された電圧とを比較した第２の比較結果を出力する第２の増幅器と、

を有する画素回路と、

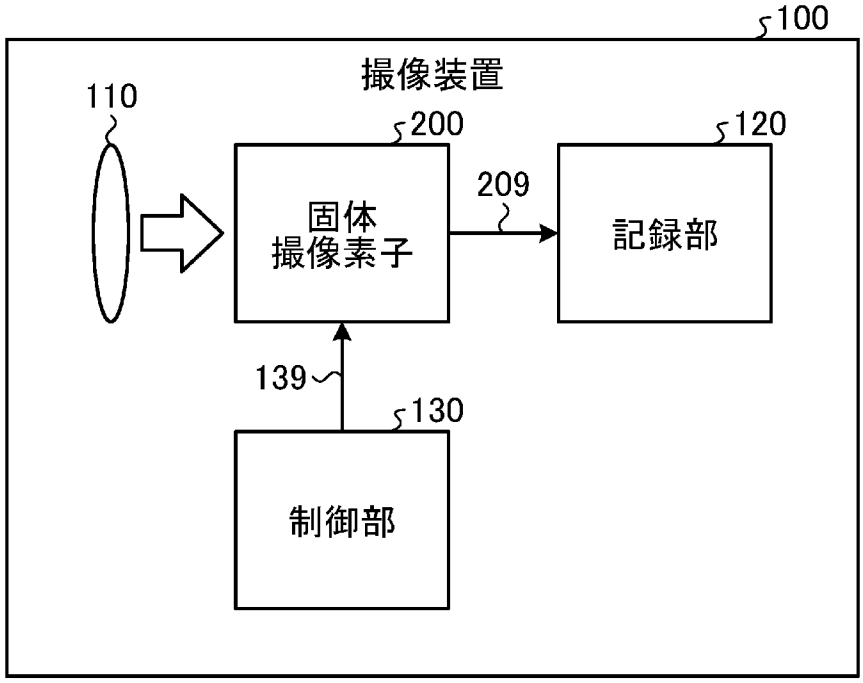
前記第２の比較結果に基づく信号を記録する記録部と、

を備え、

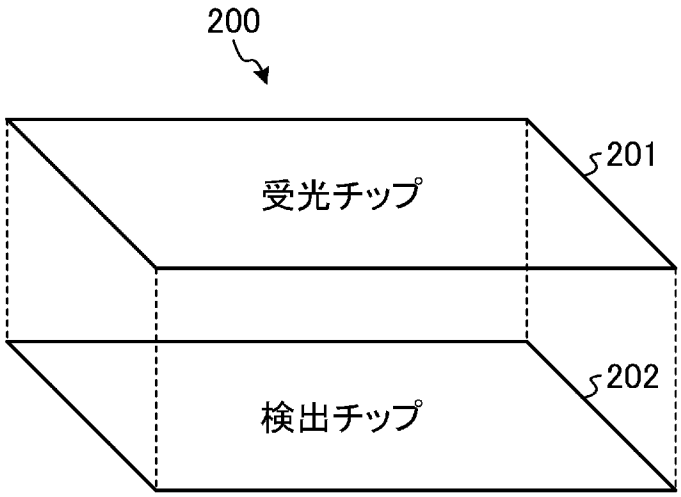
前記第１の増幅器のゲインは、前記第２の増幅器のゲインより低くされる、

電子機器。

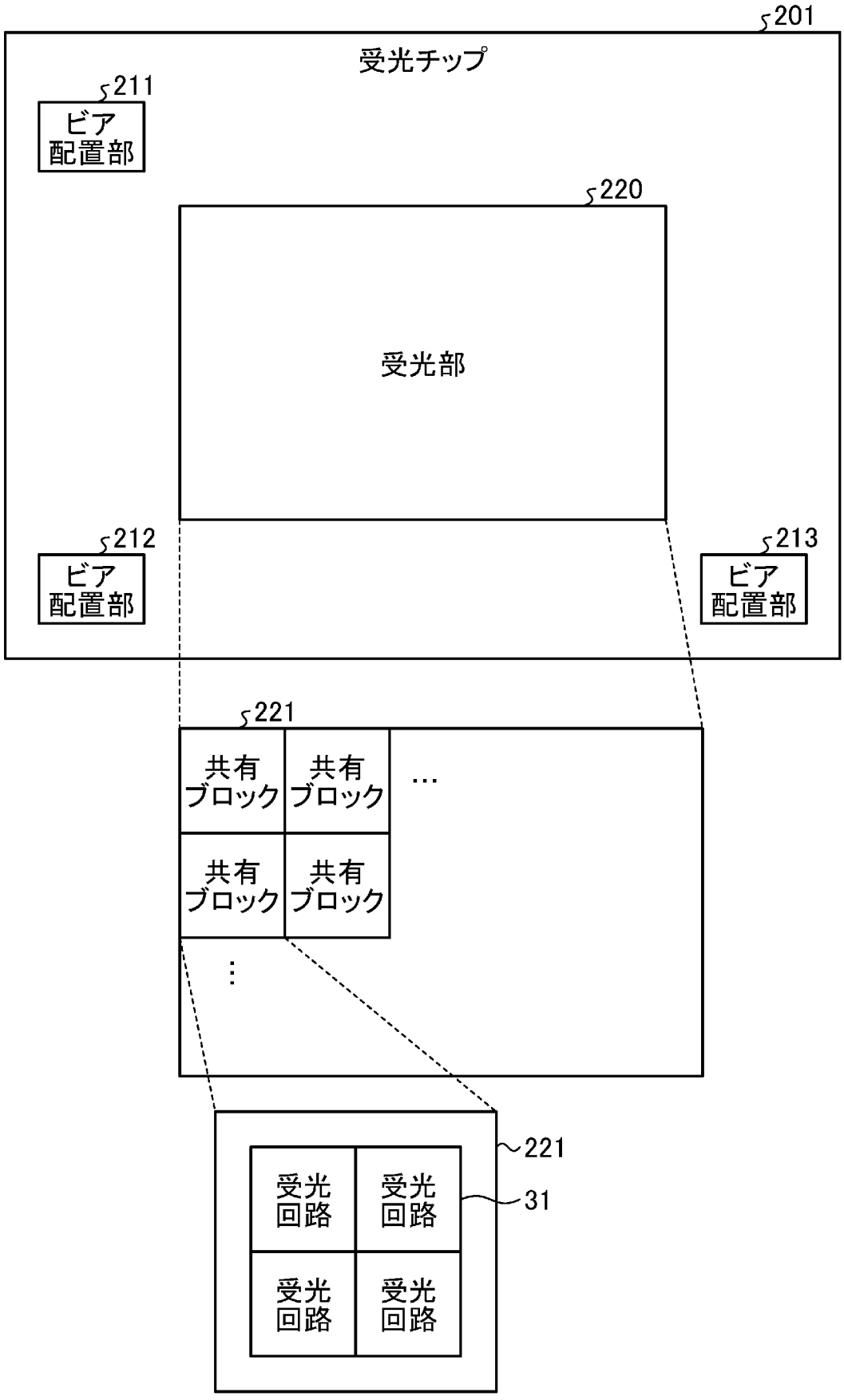
[図1]


100
撮像装置
110
200
120
209
固体
撮像素子
記録部
139
130
制御部

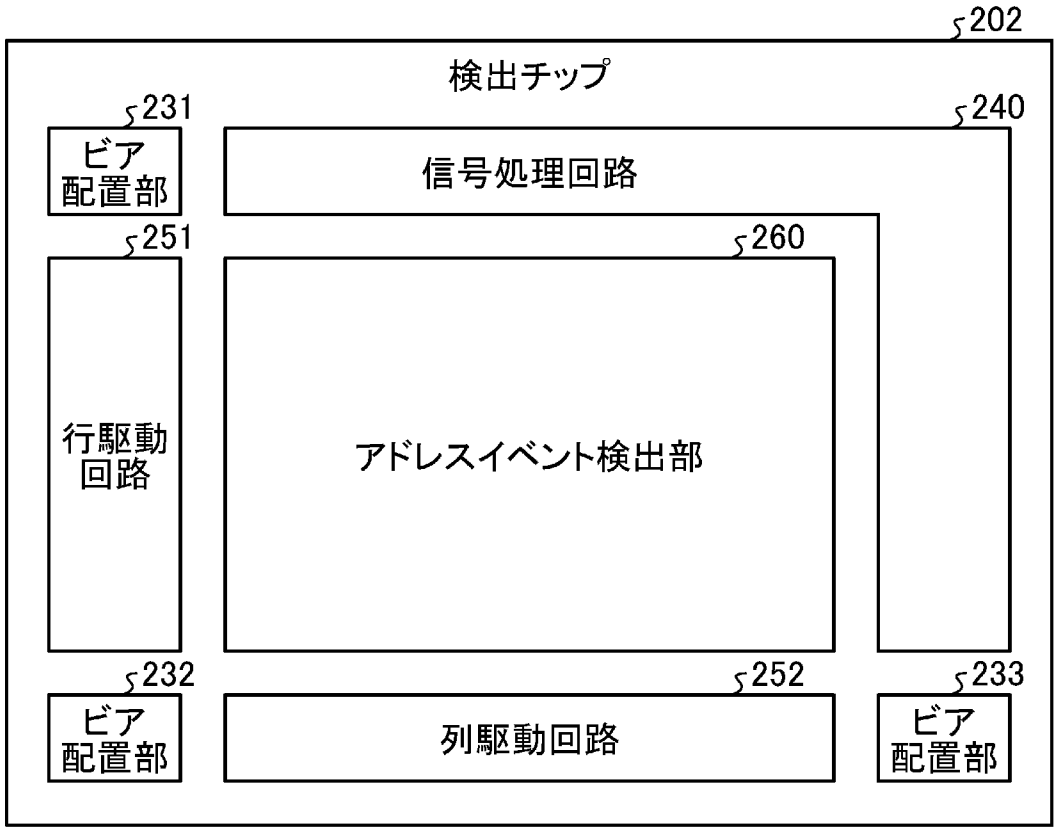
[図2]


200
201
受光チップ
202
検出チップ

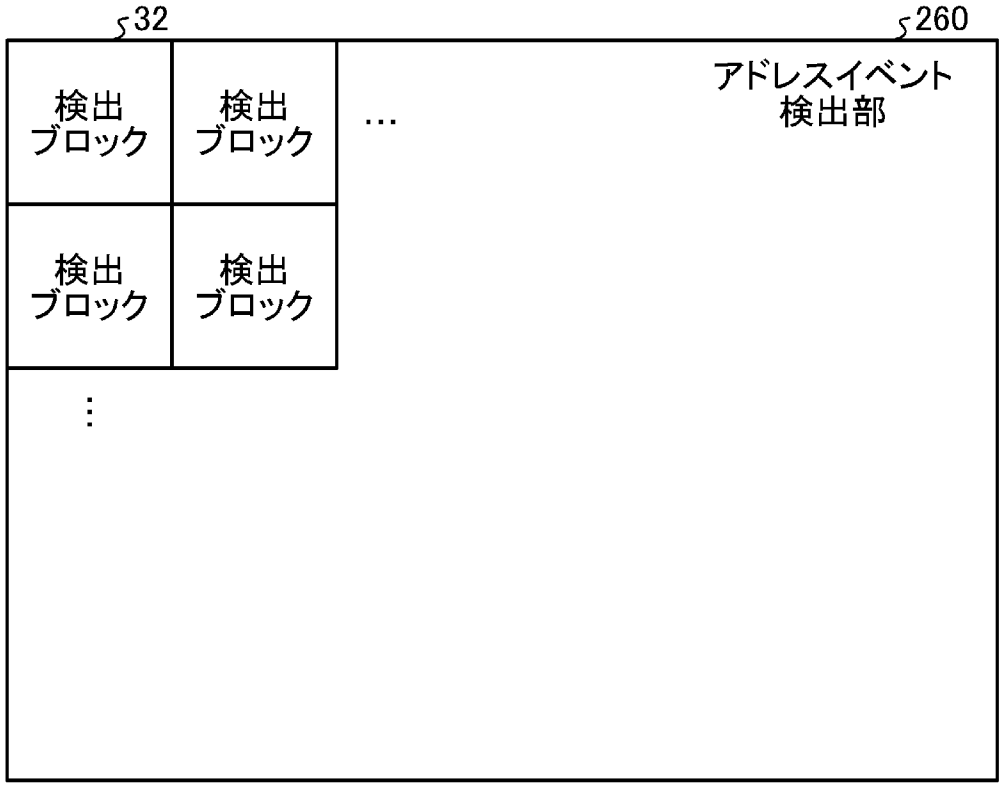
[図3]


201
受光チップ
211
ビア
配置部
220
受光部
212
ビア
配置部
213
ビア
配置部
221
共有
ブロック
共有
ブロック
…
共有
ブロック
共有
ブロック
⋮
221
受光
回路
受光
回路
31
受光
回路
受光
回路

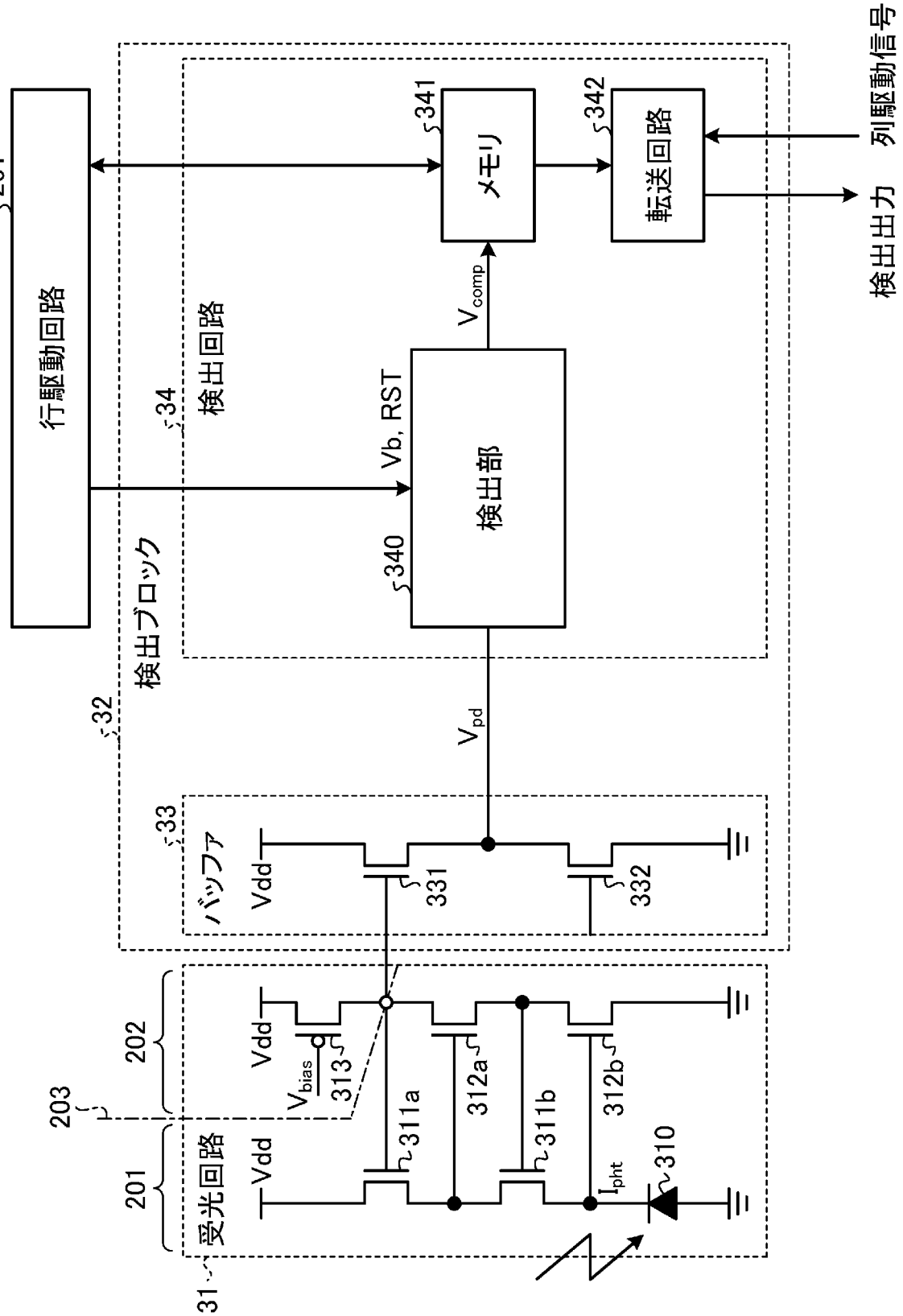
[図4]


202
検出チップ
231
ビア
配置部
240
信号処理回路
251
260
行駆動
回路
アドレスイベント検出部
232
ビア
配置部
252
列駆動回路
233
ビア
配置部

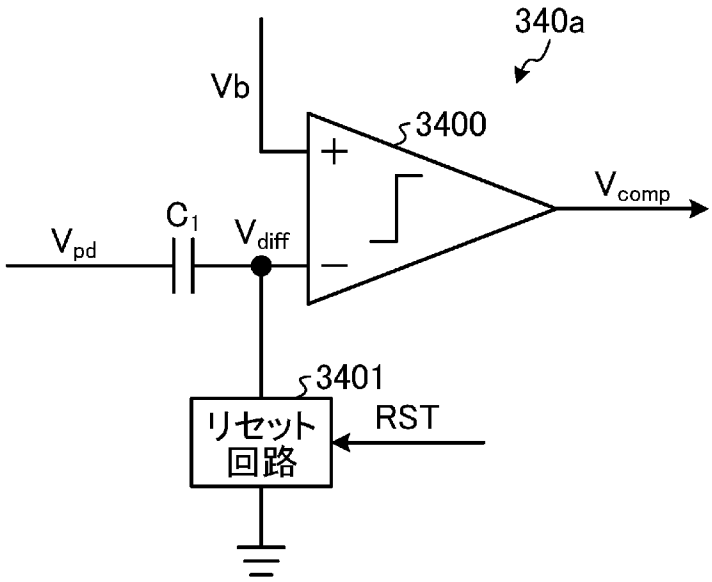
[図5]


32
260
検出
ブロック
検出
ブロック
…
アドレスイベント
検出部
検出
ブロック
検出
ブロック
⋮

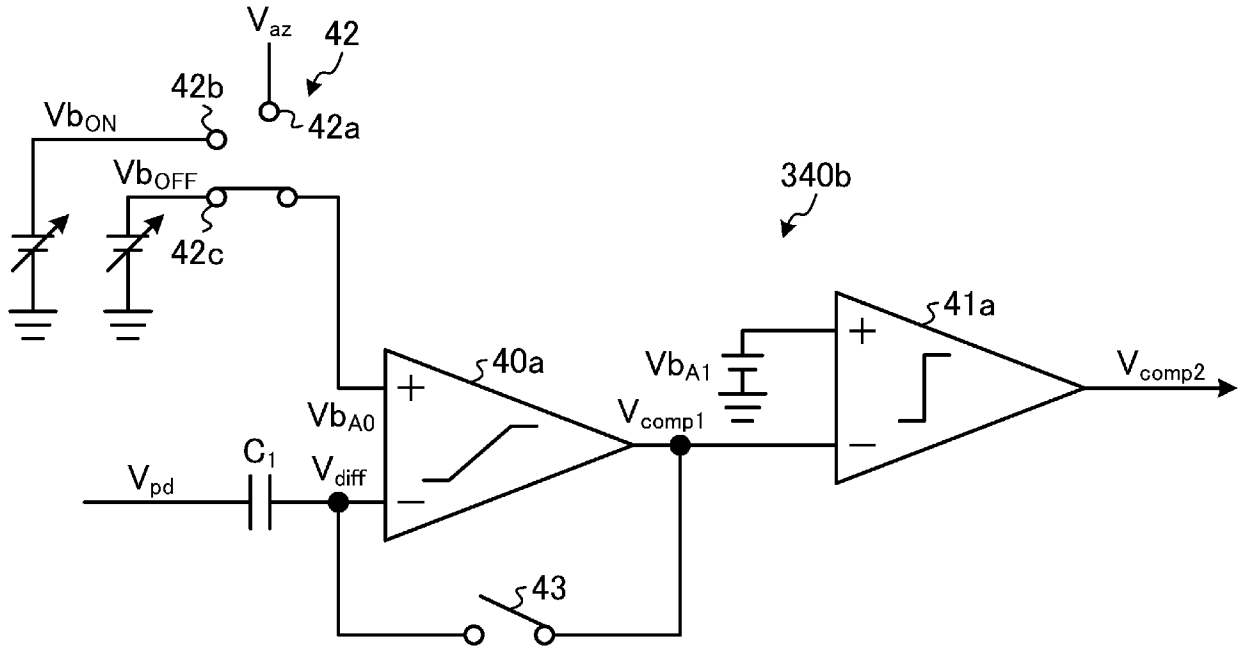
[図6]


行駆動回路
251
検出ブロック
32
検出回路
34
メモリ
341
転送回路
342
検出出力
列駆動信号
V_{comp}
Vb, RST
検出部
340
V_{pd}
バッファ
33
Vdd
331
332
受光回路
31
201
202
203
Vdd
V_{bias}
313
311a
312a
311b
312b
I_{pht}
310

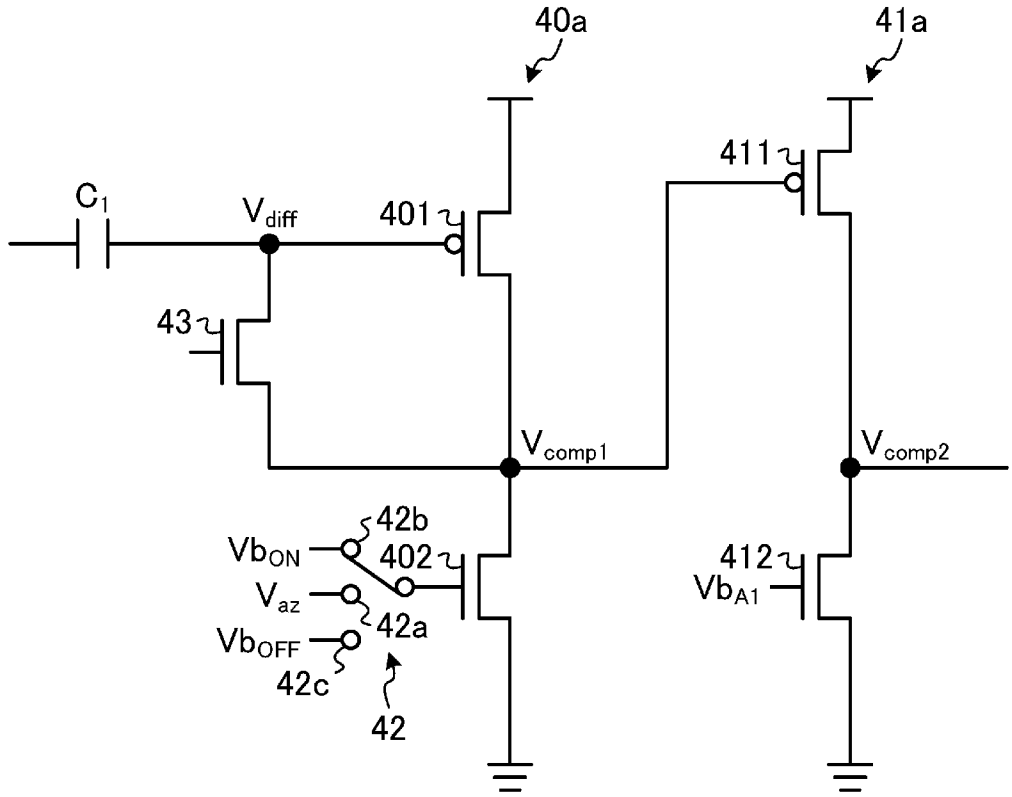
[図7]



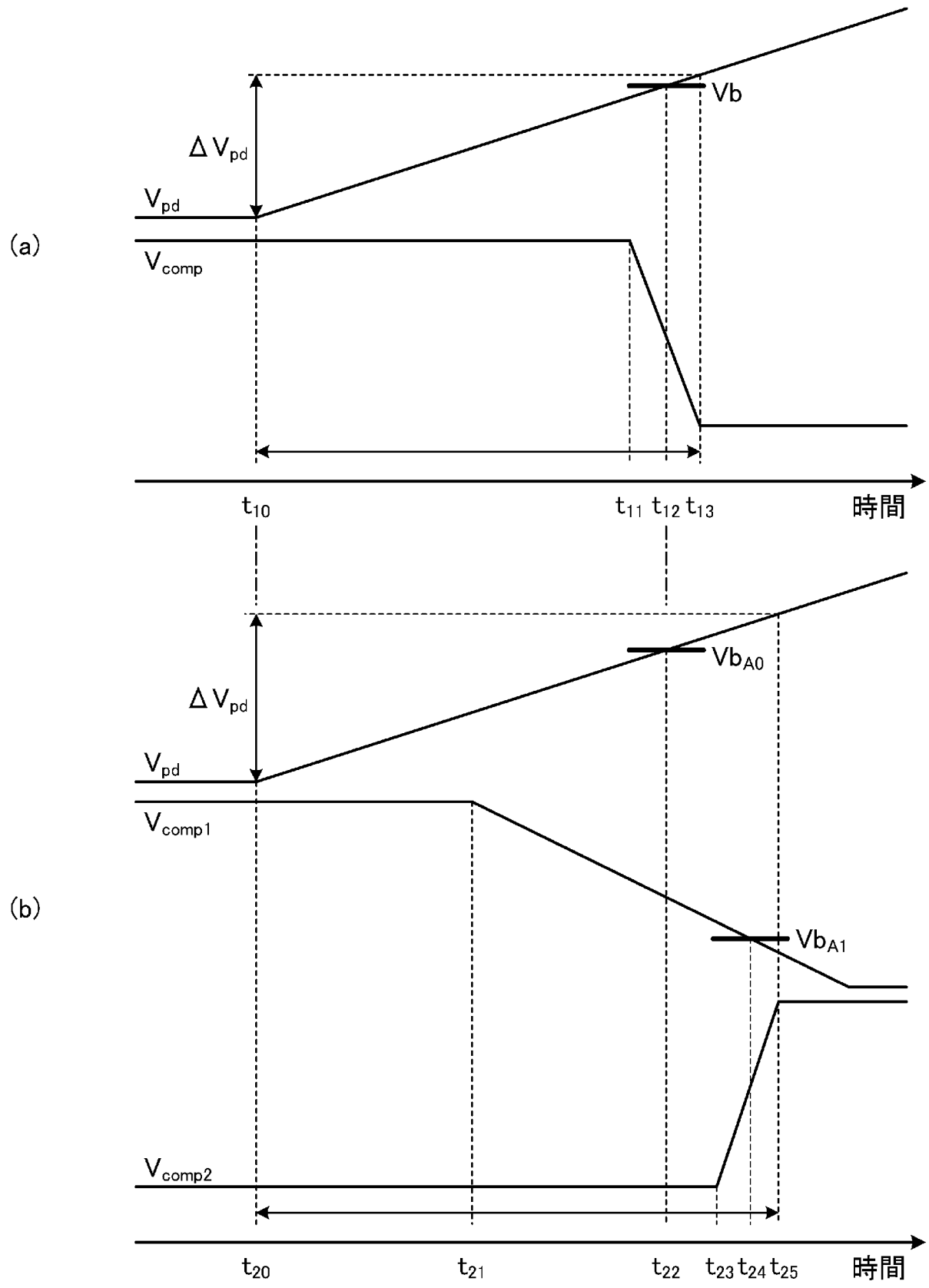
[図8A]


Vaz
42
42b
VbON
42a
VbOFF
42c
340b
41a
40a
VbA1
Vcomp2
VbA0
Vcomp1
C1
Vpd
Vdiff
43

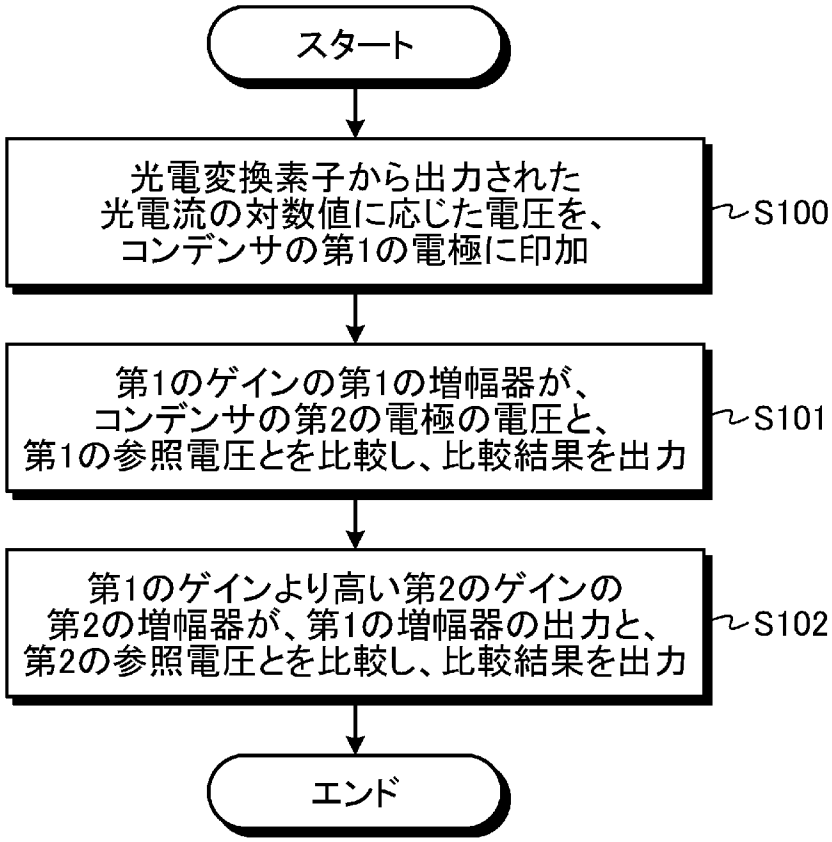
[図8B]


40a
41a
411
C1
Vdiff
401
43
Vcomp1
Vcomp2
42b
VbON
402
412
Vaz
42a
VbA1
VbOFF
42c
42

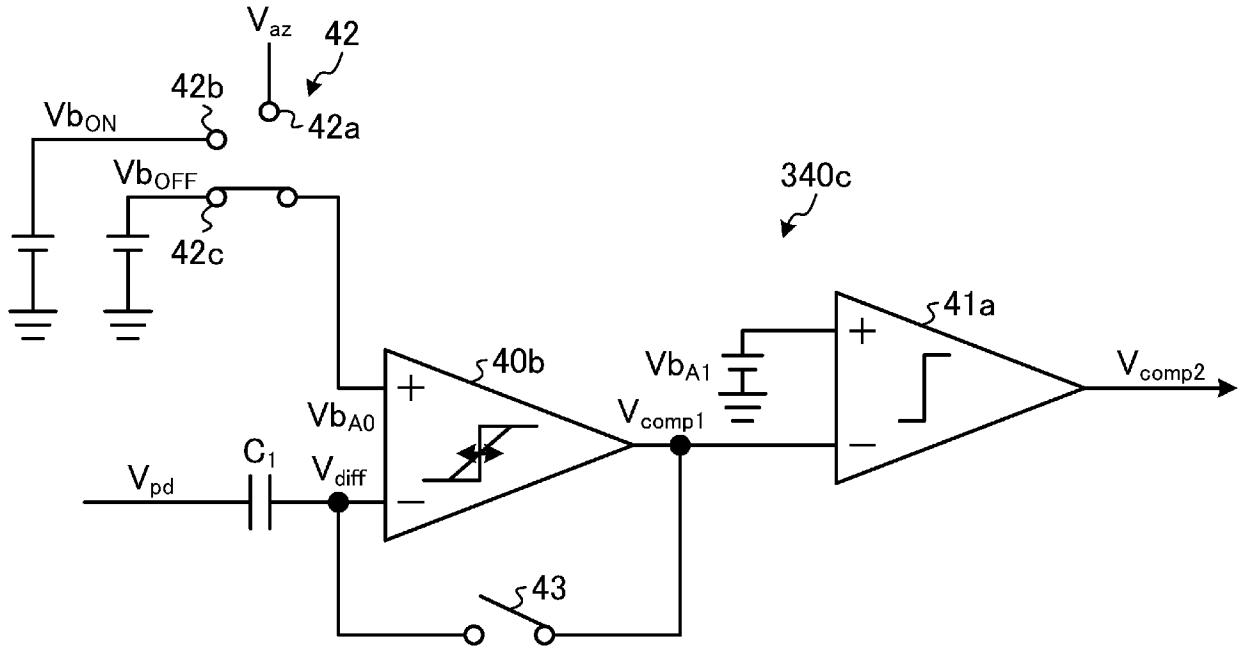
[図9]


(a)
Vb
ΔVpd
Vpd
Vcomp
t10
t11 t12 t13
時間
(b)
VbA0
ΔVpd
Vpd
Vcomp1
VbA1
Vcomp2
t20
t21
t22
t23 t24 t25
時間

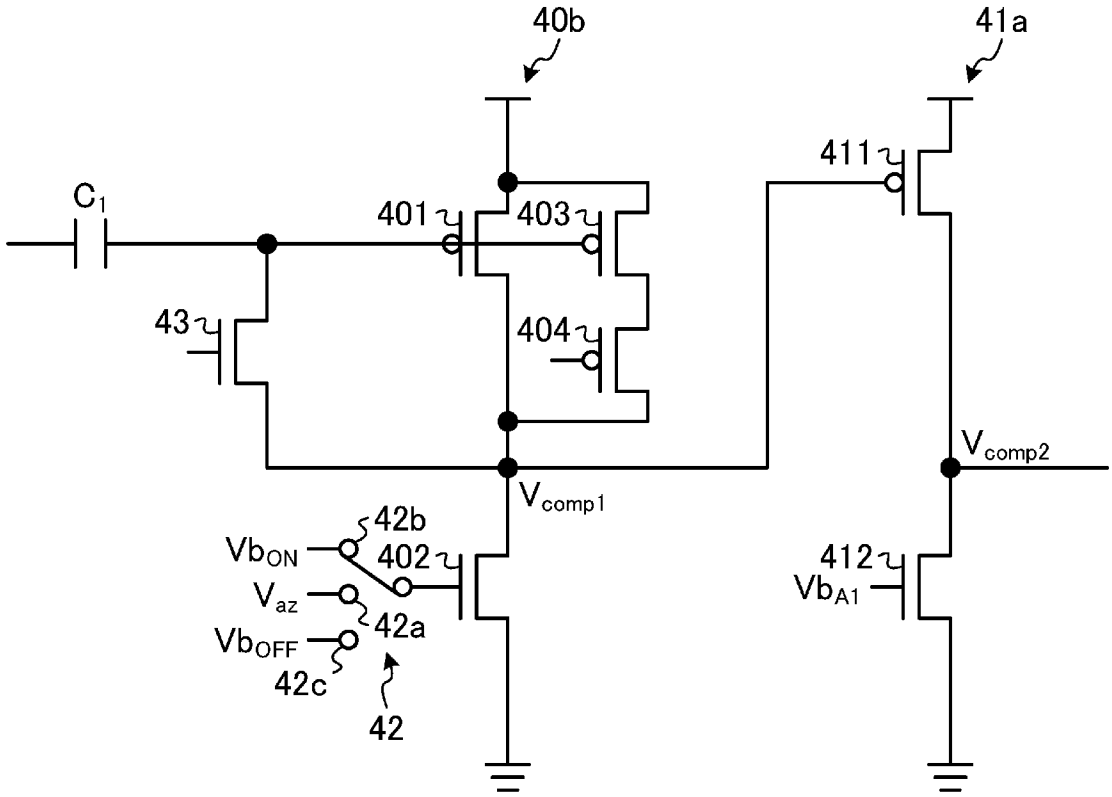
[図10]


スタート
光電変換素子から出力された
光電流の対数値に応じた電圧を、
コンデンサの第1の電極に印加
S100
第1のゲインの第1の増幅器が、
コンデンサの第2の電極の電圧と、
第1の参照電圧とを比較し、比較結果を出力
S101
第1のゲインより高い第2のゲインの
第2の増幅器が、第1の増幅器の出力と、
第2の参照電圧とを比較し、比較結果を出力
S102
エンド

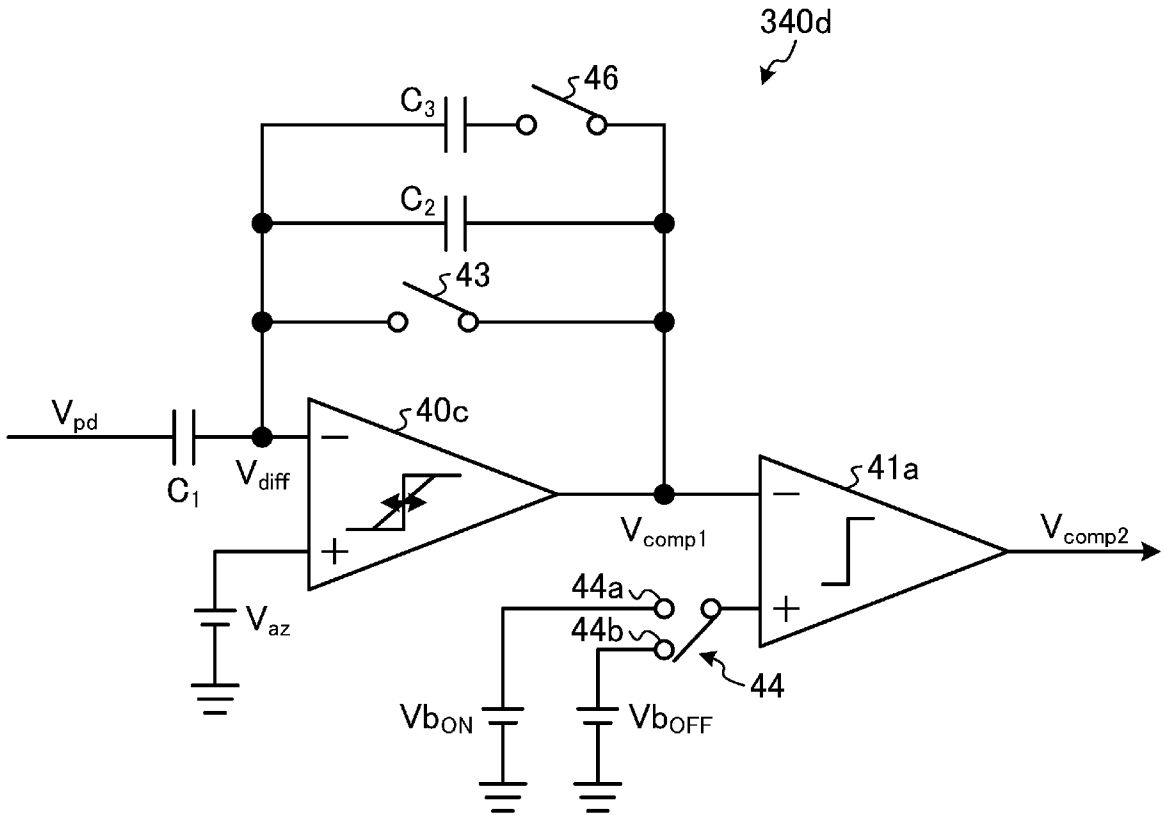
[図11A]


V_{az}
42
42b
Vb_{ON}
42a
Vb_{OFF}
42c
340c
41a
40b
Vb_{A1}
V_{comp2}
Vb_{A0}
V_{comp1}
C_1
V_{pd}
V_{diff}
43

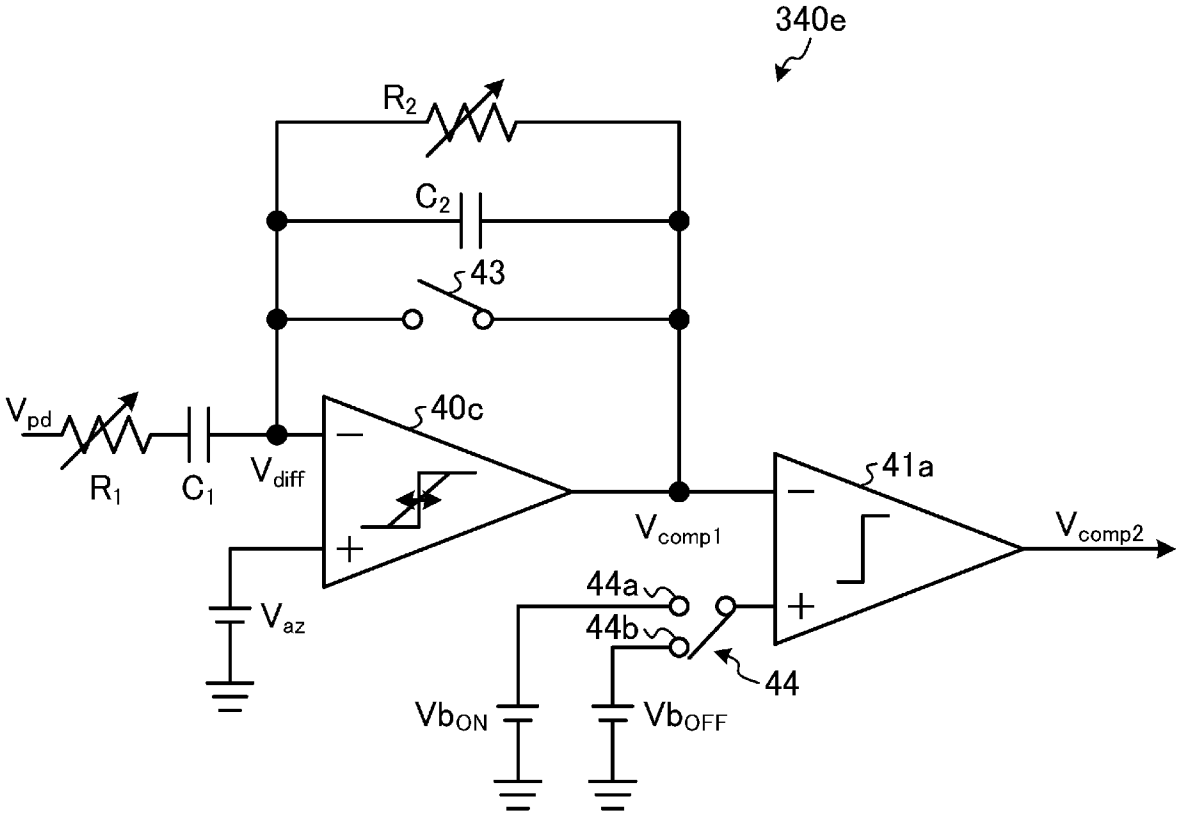
[図11B]


40b
41a
411
C_1
401
403
43
404
V_{comp2}
V_{comp1}
42b
Vb_{ON}
402
412
V_{az}
42a
Vb_{A1}
Vb_{OFF}
42c
42

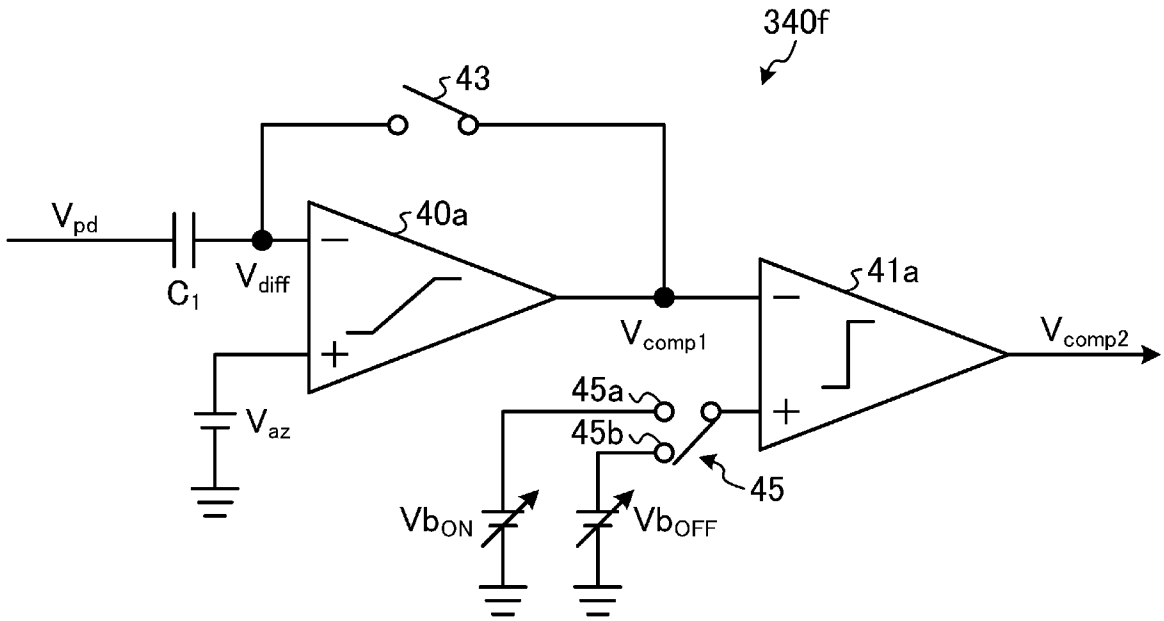
[図12]


340d
46
C3
C2
43
Vpd
40c
C1
Vdiff
41a
Vcomp1
Vcomp2
44a
44b
Vaz
44
VbON
VbOFF

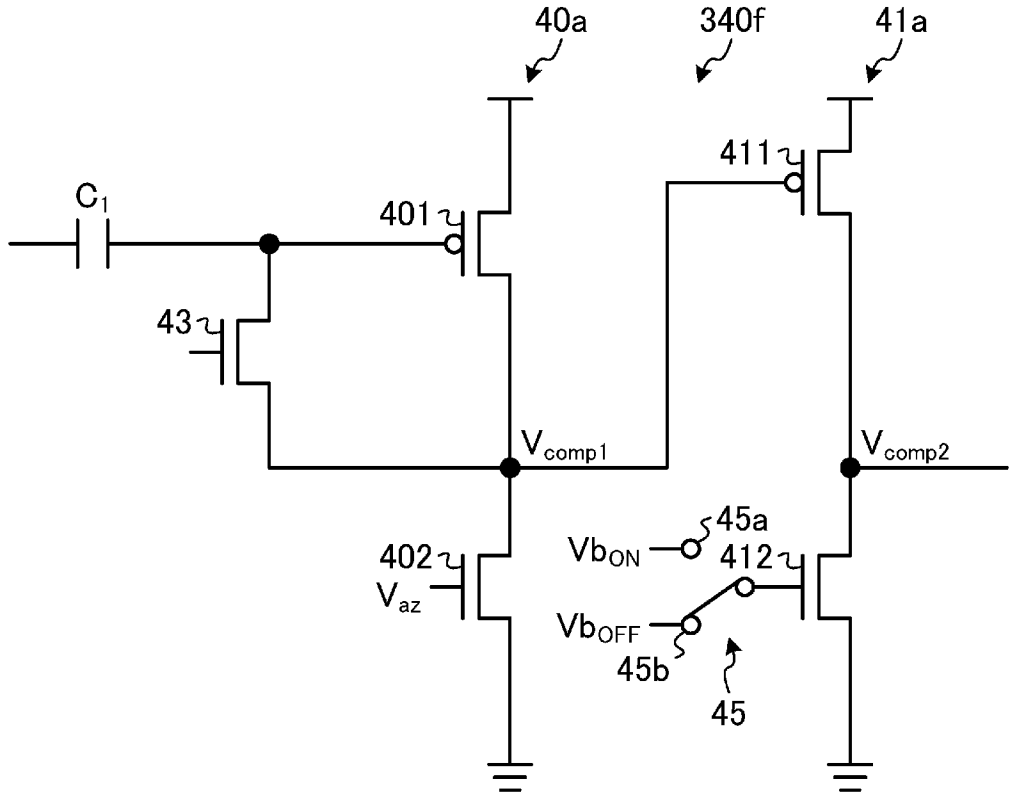
[図13]


340e
R2
C2
43
Vpd
R1
C1
40c
Vdiff
41a
Vcomp1
Vcomp2
44a
44b
Vaz
44
VbON
VbOFF

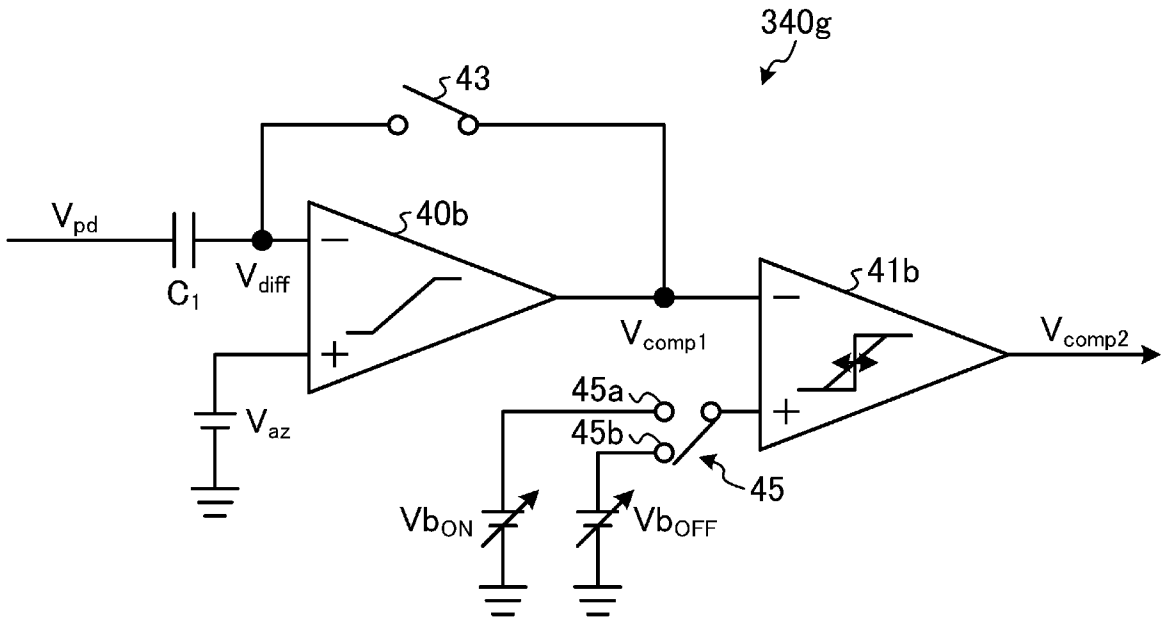
[図14A]


340f
43
40a
41a
V_{pd}
C_1
V_{diff}
V_{comp1}
V_{comp2}
V_{az}
45a
45b
45
Vb_{ON}
Vb_{OFF}

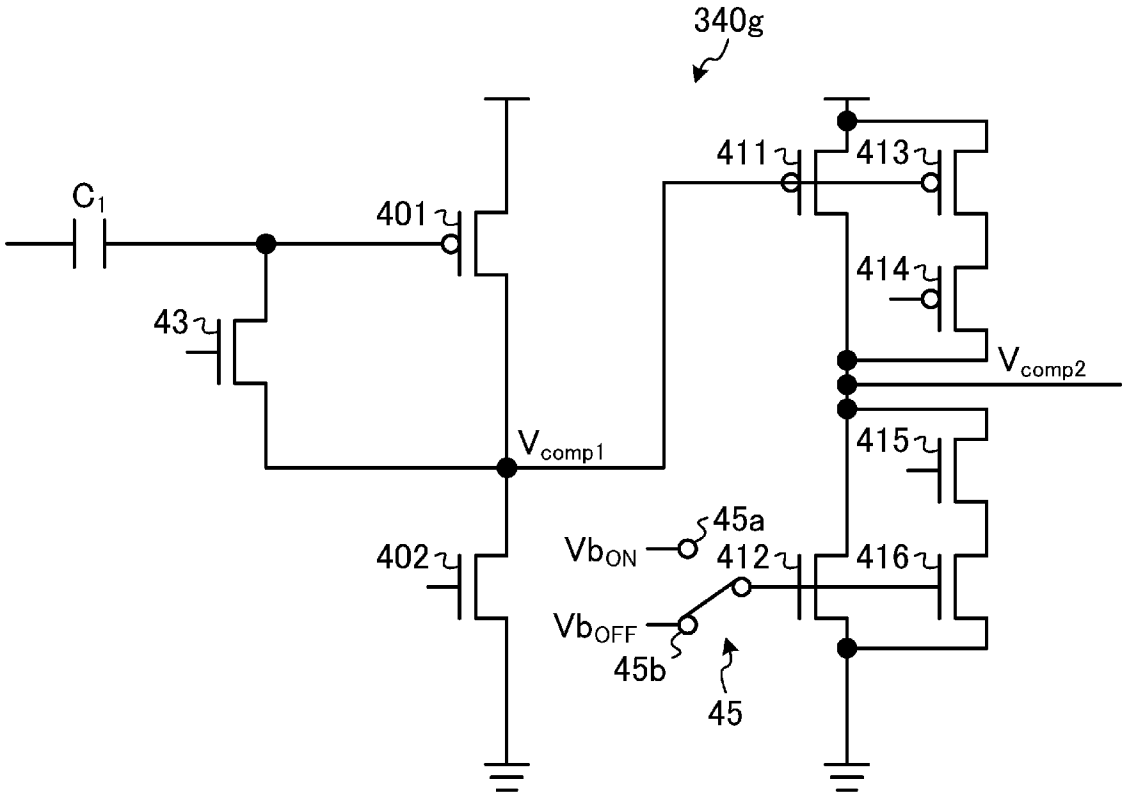
[図14B]


40a
340f
41a
411
C_1
401
43
V_{comp1}
V_{comp2}
45a
Vb_{ON}
402
412
V_{az}
Vb_{OFF}
45b
45

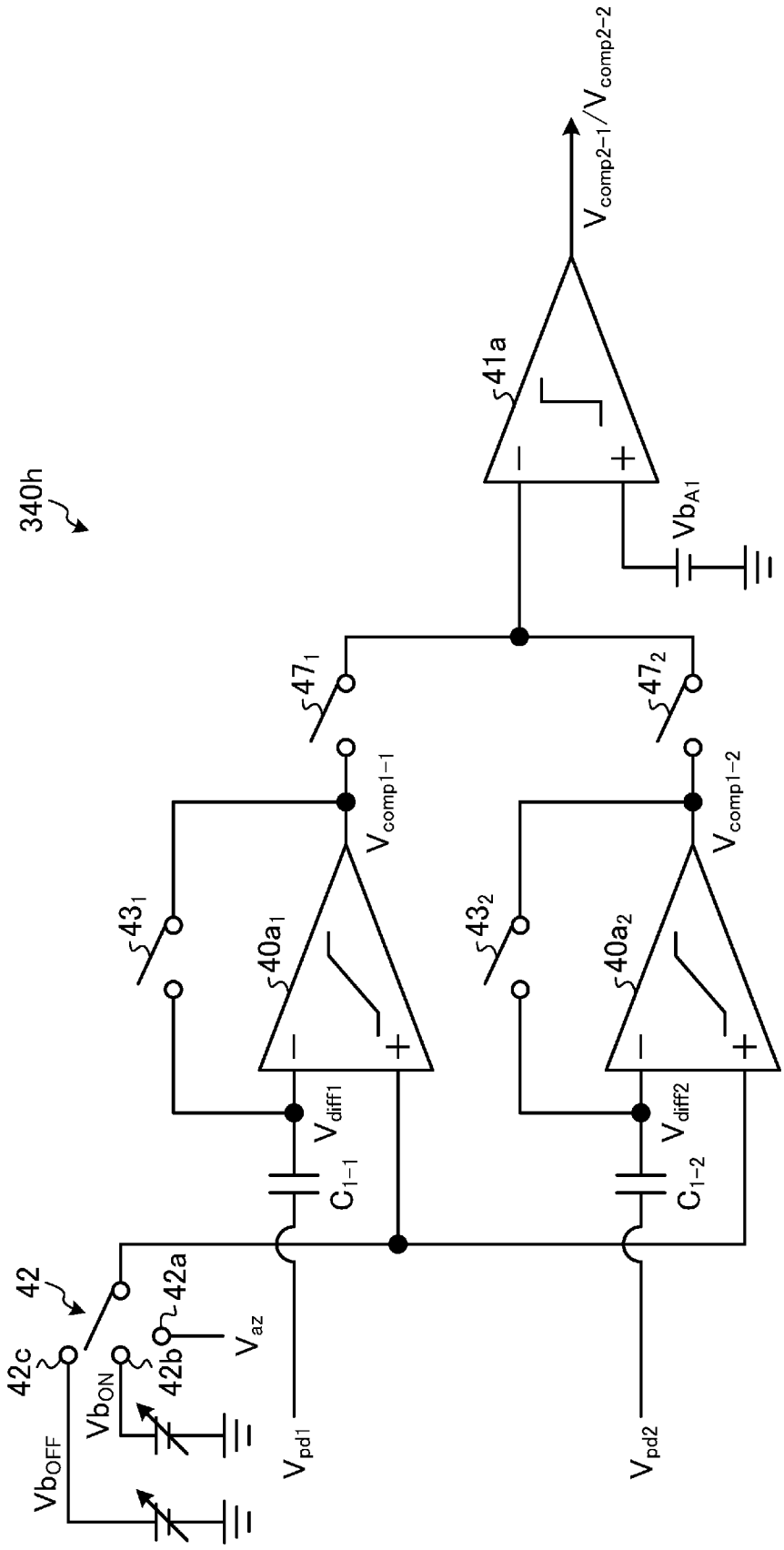
[図15A]


340g
43
40b
41b
V_{pd}
C_1
V_{diff}
V_{comp1}
V_{comp2}
V_{az}
45a
45b
45
Vb_{ON}
Vb_{OFF}

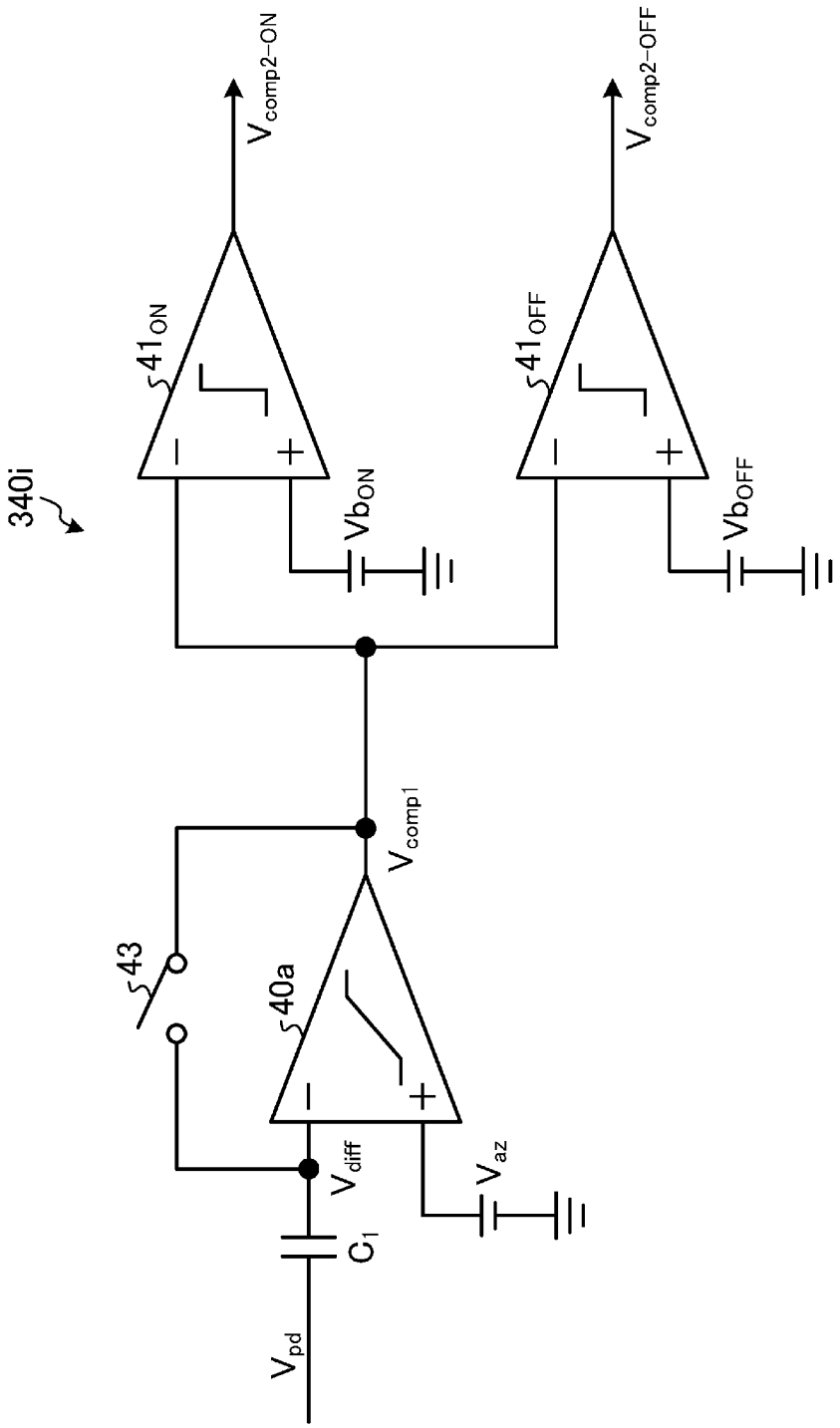
[図15B]


340g
411
413
C_1
401
414
43
V_{comp2}
V_{comp1}
415
45a
Vb_{ON}
402
412
416
Vb_{OFF}
45b
45

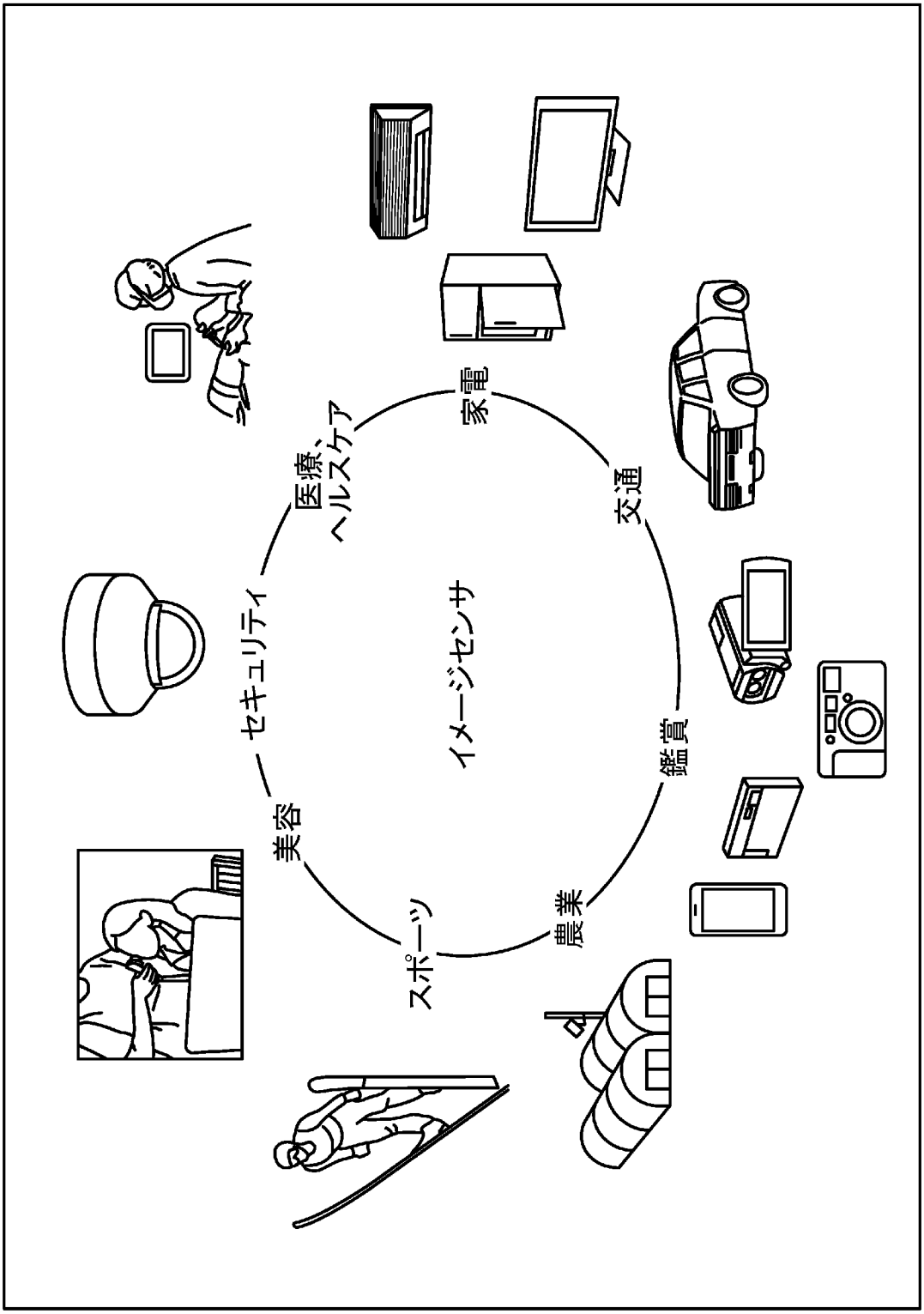
[図16]


340h
$V_{comp2-1}/V_{comp2-2}$
41a
Vb_{A1}
47_1
47_2
$V_{comp1-1}$
$V_{comp1-2}$
43_1
43_2
$40a_1$
$40a_2$
V_{diff1}
V_{diff2}
C_{1-1}
C_{1-2}
42
42a
42b
42c
V_{az}
Vb_{ON}
Vb_{OFF}
V_{pd1}
V_{pd2}

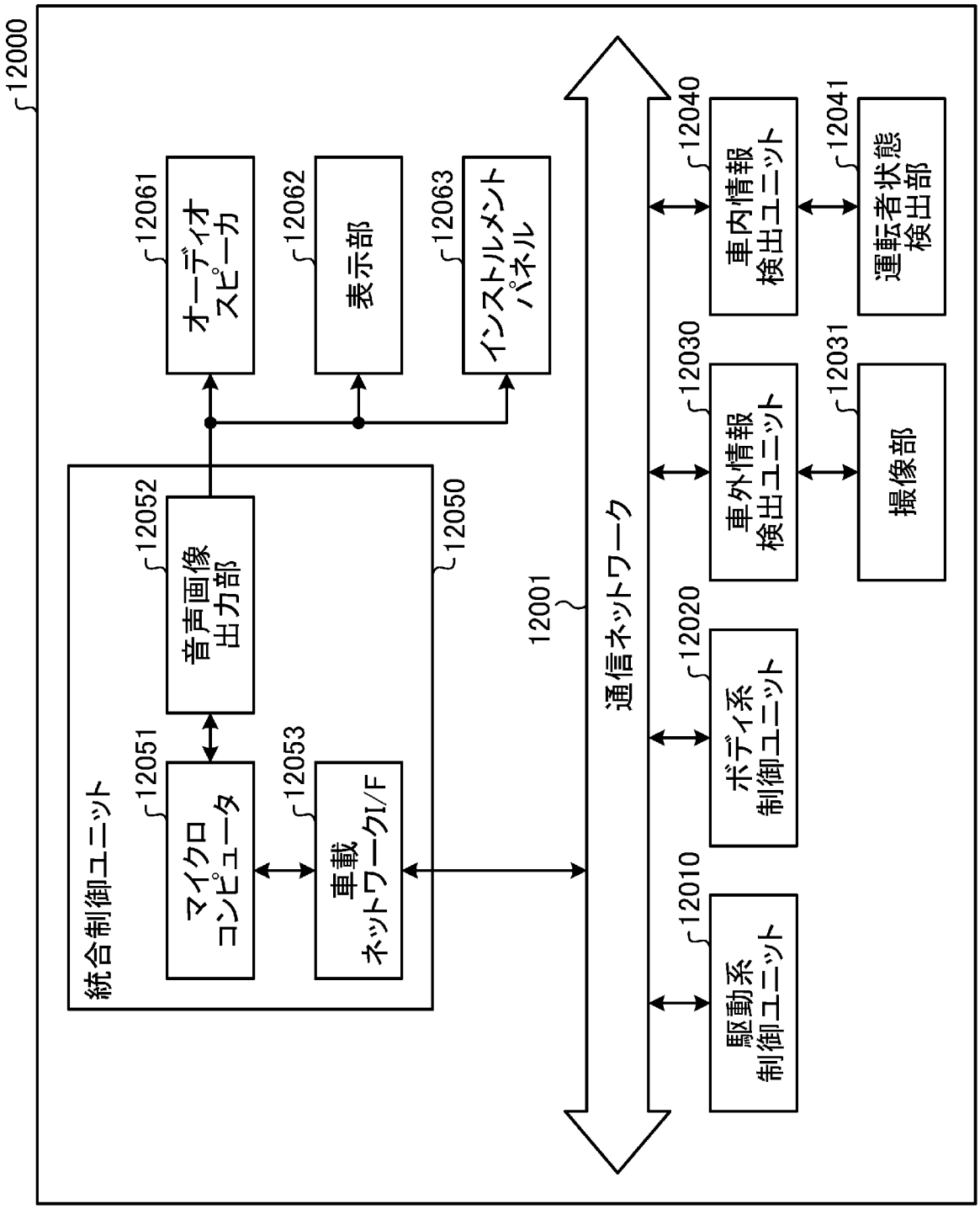
[図17]


340i
41ON
41OFF
Vcomp2−ON
Vcomp2−OFF
VbON
VbOFF
Vcomp1
43
40a
Vdiff
Vaz
C1
Vpd

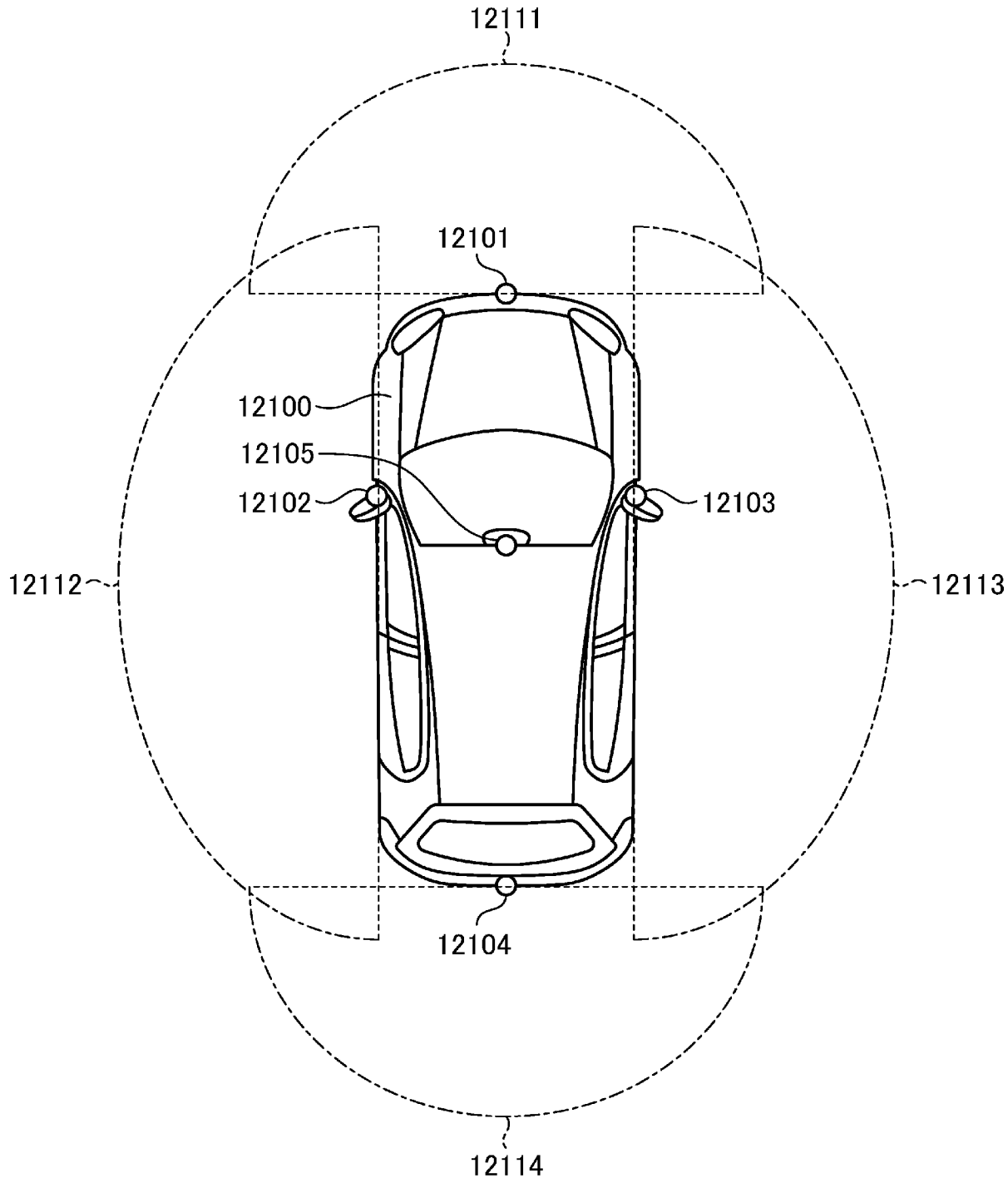
[図18]



[図19]


12000
統合制御ユニット
12050
マイクロコンピュータ
12051
音声画像出力部
12052
車載ネットワークI/F
12053
オーディオスピーカ
12061
表示部
12062
インストルメントパネル
12063
通信ネットワーク
12001
駆動系制御ユニット
12010
ボディ系制御ユニット
12020
車外情報検出ユニット
12030
撮像部
12031
車内情報検出ユニット
12040
運転者状態検出部
12041

[図20]


12111
12101
12100
12105
12102
12103
12112
12113
12104
12114

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2021/024364

A. CLASSIFICATION OF SUBJECT MATTER
H04N 5/378(2011.01)i; H04N 5/355(2011.01)i; H04N 5/374(2011.01)i
FI: H04N5/378; H04N5/355; H04N5/374

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
H04N5/378; H04N5/355; H04N5/374

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan	1922-1996
Published unexamined utility model applications of Japan	1971-2021
Registered utility model specifications of Japan	1996-2021
Published registered utility model applications of Japan	1994-2021

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2020-503752 A (INSIGHTNESS AG) 30 January 2020 (2020-01-30) paragraphs [0153]-[0156], fig. 12	1-15
A	WO 2019/087471 A1 (SONY SEMICONDUCTOR SOLUTIONS CORPORATION) 09 May 2019 (2019-05-09) paragraphs [0137]-[0144], fig. 28	1-15
A	JP 2020-88722 A (SONY SEMICONDUCTOR SOLUTIONS CORPORATION) 04 June 2020 (2020-06-04) paragraphs [0047]-[0060], fig. 6	1-15

☐ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
24 August 2021 (24.08.2021)	31 August 2021 (31.08.2021)

Name and mailing address of the ISA/	Authorized officer
Japan Patent Office 3-4-3, Kasumigaseki, Chiyoda-ku, Tokyo 100-8915, Japan	Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/JP2021/024364

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
JP 2020-503752 A	30 Jan. 2020	US 2018/0191972 A1 paragraphs [0189]-[0192], fig. 12 WO 2018/122798 A1 CN 110169050 A KR 10-2019-0102021 A	
WO 2019/087471 A1	09 May 2019	US 2020/0260039 A1 paragraphs [0174]-[0181], fig. 28 EP 3582491 A1 KR 10-2020-0073170 A CN 208707784 U	
JP 2020-88722 A	04 Jun. 2020	WO 2020/110537 A1 paragraphs [0047]-[0060], fig. 6	

国際調査報告

国際出願番号
PCT/JP2021/024364

A. 発明の属する分野の分類（国際特許分類（ＩＰＣ））

H04N 5/378(2011.01)i; H04N 5/355(2011.01)i; H04N 5/374(2011.01)i
FI: H04N5/378; H04N5/355; H04N5/374

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（ＩＰＣ））

H04N5/378; H04N5/355; H04N5/374

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	１９２２－１９９６年
日本国公開実用新案公報	１９７１－２０２１年
日本国実用新案登録公報	１９９６－２０２１年
日本国登録実用新案公報	１９９４－２０２１年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献のカテゴリー*	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
A	JP 2020-503752 A (インサイトネス アーゲー) 30.01.2020 (2020-01-30) 段落 [0153] - [0156]、図12	1-15
A	WO 2019/087471 A1 (ソニーセミコンダクタソリューションズ株式会社) 09.05.2019 (2019-05-09) 段落 [0137] - [0144]、図28	1-15
A	JP 2020-88722 A (ソニーセミコンダクタソリューションズ株式会社) 04.06.2020 (2020-06-04) 段落 [0047] - [0060]、図6	1-15

☐ Ｃ欄の続きにも文献が列挙されている。

☑ パテントファミリーに関する別紙を参照。

＊ 引用文献のカテゴリー
“A” 特に関連のある文献ではなく、一般的技術水準を示すもの
“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
“L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
“O” 口頭による開示、使用、展示等に言及する文献
“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献
“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの
“X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
“Y” 特に関連のある文献であって、当該文献と他の１以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
“&” 同一パテントファミリー文献

国際調査を完了した日	国際調査報告の発送日
24.08.2021	31.08.2021

名称及びあて先
日本国特許庁(ISA/JP)
〒100-8915
日本国
東京都千代田区霞が関三丁目４番３号

権限のある職員（特許庁審査官）
鈴木　明 5V 9185
電話番号 03-3581-1101 内線 3571

国際調査報告
パテントファミリーに関する情報

国際出願番号
PCT/JP2021/024364

引用文献	公表日	パテントファミリー文献	公表日
JP 2020-503752 A	30.01.2020	US 2018/0191972 A1 段落 [0189] - [0192] 、図 12 WO 2018/122798 A1 CN 110169050 A KR 10-2019-0102021 A	
WO 2019/087471 A1	09.05.2019	US 2020/0260039 A1 段落 [0174] - [0181] 、図 28 EP 3582491 A1 KR 10-2020-0073170 A CN 208707784 U	
JP 2020-88722 A	04.06.2020	WO 2020/110537 A1 段落 [0047] - [0060] 、図 6	