(19) RÉPUBLIQUE FRANÇAISE

INSTITUT NATIONAL DE LA PROPRIÉTÉ INDUSTRIELLE

PARIS

(11) **N° de publication :** **3 016 724**

(à n'utiliser que pour les commandes de reproduction)

(21) **N° d'enregistrement national :** **14 50533**

(51) Int Cl[8] : ***G 11 C 5/02*** *(2013.01), G 11 C 11/21, 11/02*

(12) DEMANDE DE BREVET D'INVENTION A1

(22) **Date de dépôt :** 22.01.14.

(30) **Priorité :**

(43) **Date de mise à la disposition du public de la demande :** 24.07.15 Bulletin 15/30.

(56) **Liste des documents cités dans le rapport de recherche préliminaire :** *Se reporter à la fin du présent fascicule*

(60) **Références à d'autres documents nationaux apparentés :**

( ) **Demande(s) d'extension :**

(71) **Demandeur(s) :** *COMMISSARIAT A L'ENERGIE ATOMIQUE ET AUX ENERGIES ALTERNATIVES Etablissement public* — FR et *CENTRE NATIONAL DE LA RECHERCHE SCIENTIFIQUE Etablissement public* — FR.

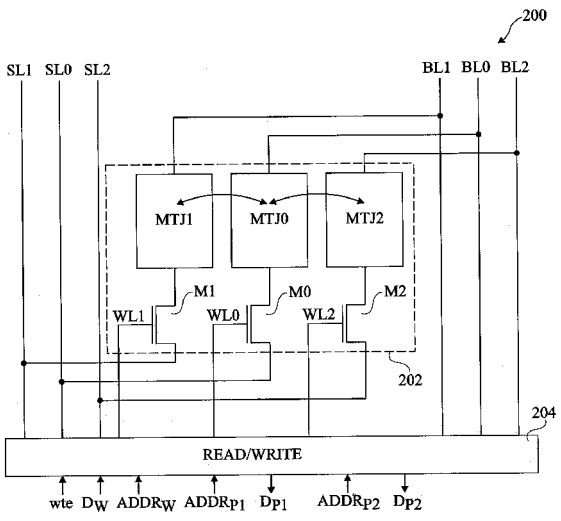
(72) **Inventeur(s) :** BERNARD-GRANGER FABRICE et JAVERLIAC VIRGILE.

(73) **Titulaire(s) :** COMMISSARIAT A L'ENERGIE ATOMIQUE ET AUX ENERGIES ALTERNATIVES Etablissement public, CENTRE NATIONAL DE LA RECHERCHE SCIENTIFIQUE Etablissement public.

(74) **Mandataire(s) :** CABINET BEAUMONT Société à responsabilité limitée.

(54) MEMOIRE NON VOLATILE MULTIPORT.

(57) L'invention concerne une cellule mémoire multiport comprenant: des premier et deuxième éléments magnétorésistifs (MTJO, MTJ1), chacun étant programmable pour prendre l'un d'au moins deux états résistifs (R_{min}, R_{max}), dans laquelle: le premier élément magnétorésistif (MTJO) est couplé à une première ligne de sortie (BLO) et est programmable par la direction d'un courant qu'on fait passé dans celui-ci; et le deuxième élément magnétorésistif (MTJ1) est couplé à une deuxième ligne de sortie (BL1) et est agencé pour être couplé de façon magnétique au premier élément magnétorésistif, le deuxième élément magnétorésistif étant programmable par un champ magnétique généré par le premier élément magnétorésistif.



FR 3 016 724 - A1

B13005 - BD14826SG

MEMOIRE NON VOLATILE MULTIPORT

DOMAINE

La présente description concerne le domaine des mémoires multiports, et en particulier une cellule de mémoire non volatile multiport d'une matrice de mémoire.

ARRIERE PLAN

On a déjà proposé d'utiliser des éléments magnéto-résistifs programmables dans des cellules mémoires pour assurer un stockage de données non volatiles. De tels éléments sont programmables pour prendre l'un de deux états résistifs différents. L'état résistif programmé est conservé même lorsqu'une tension d'alimentation de la cellule mémoire est déconnectée, et ainsi des données peuvent être mémorisées de façon non volatile par de tels éléments.

On a proposé divers type d'éléments magnétorésistifs, dont certains sont aptes à être programmés par la direction d'un courant qu'on fait passer dans l'élément. Un exemple d'un tel élément magnétorésistif programmable par un courant est une jonction tunnel magnétique ayant un mécanisme d'écriture basé sur le principe STT (couple de transfert de spin).

Afin d'augmenter la bande passante des données d'opérations réalisées entre un ou plusieurs processeurs et une mémoire, il a été proposé d'utiliser des mémoires multiports

dans lesquelles chaque cellule mémoire peut être lue et écrite en même temps.

Toutefois, il est difficile de prévoir une cellule mémoire non volatile multiport qui soit efficace en termes de consommation d'énergie pendant les opérations d'écriture et/ou qui assure un stockage de données robuste pendant les opérations de lecture.

RESUME

Un objet de modes de réalisation de la présente description est de résoudre au moins partiellement une ou plusieurs difficultés de l'art antérieur.

Selon un aspect, on prévoit une cellule mémoire multiport comprenant : des premier et deuxième éléments magnéto-résistifs, chacun étant programmable pour prendre l'un d'au moins deux états résistifs, dans laquelle : le premier élément magnétorésistif est couplé à une première ligne de sortie et est programmable par la direction d'un courant qu'on fait passé dans celui-ci ; et le deuxième élément magnétorésistif est couplé à une deuxième ligne de sortie et est agencé pour être couplé de façon magnétique au premier élément magnétorésistif, le deuxième élément magnétorésistif étant programmable par un champ magnétique généré par le premier élément magnétorésistif.

Selon un mode de réalisation, la cellule mémoire comprend en outre au moins un autre élément magnétorésistif programmable pour prendre l'un d'au moins deux états résistifs, chacun desdits au moins un autre élément magnétorésistif étant agencé pour être programmable par un champ magnétique généré par le premier ou le deuxième élément magnétorésistif.

Selon un mode de réalisation, le deuxième élément magnétorésistif comprend une couche ferromagnétique libre agencée pour être programmée par un champ magnétique généré par une couche ferromagnétique libre du premier élément magnéto-résistif, par exemple pendant qu'on fait passer un courant de programmation dans le premier élément magnétorésistif.

Selon un mode de réalisation, la cellule mémoire comprend en outre un guide de flux magnétique agencé pour guider le flux magnétique entre les premier et deuxième éléments magnétorésistifs.

Selon un mode de réalisation, les premier et deuxième éléments magnétorésistifs comprennent des couches ferromagnétiques libres ayant des dimensions différentes entre elles.

Selon un mode de réalisation, la moyenne des résistances des états résistifs du premier élément magnétorésistif est inférieure à celle du deuxième élément magnétorésistif.

Selon un mode de réalisation, chacun des premier et deuxième éléments magnétorésistifs est d'un des types suivants : une jonction tunnel magnétique ayant une anisotropie dans le plan ; et une jonction tunnel magnétique ayant une anisotropie perpendiculaire au plan.

Selon un mode de réalisation, les premier et deuxième éléments magnétorésistifs sont des jonctions tunnels magnétiques ayant une anisotropie dans le plan ; le deuxième élément magnétorésistif est en outre programmable par un courant qu'on fait circuler dans celui-ci ; et le premier élément magnétorésistif est en outre programmable par un champ magnétique généré par le deuxième élément magnétorésistif.

Selon un mode de réalisation, la cellule mémoire comprend en outre au moins un autre élément magnétorésistif programmable pour prendre l'un d'au moins deux états résistifs et les premier, deuxième et au moins un autre éléments magnétorésistifs étant des jonctions tunnels magnétiques ayant une anisotropie dans le plan et disposées selon une ligne.

Selon un mode de réalisation, les premier et deuxième éléments magnétorésistifs sont des jonctions tunnels magnétiques ayant une anisotropie dans le plan, séparées entre elles d'une distance comprise entre 100 et 300 nm.

Selon un mode de réalisation, la cellule mémoire comprend en outre au moins un autre élément magnétorésistif

programmable pour prendre l'un d'au moins deux états résistifs, les premier, deuxième et au moins un autre éléments magnéto-résistifs sont des jonctions tunnels magnétiques ayant une anisotropie perpendiculaire au plan, et le deuxième et au moins un autre éléments magnétorésistifs sont tous positionnés à égale distance du premier élément magnétorésistif.

Selon un aspect, on prévoit un dispositif mémoire comprenant: une matrice des cellules mémoires susmentionnées ; et un circuit de lecture/écriture adapté à programmer l'état résistif du premier élément magnétorésistif et à lire l'état résistif du deuxième élément magnétorésistif.

Selon un aspect, on prévoit un procédé pour former une cellule mémoire multiport, comprenant: former des premier et deuxième éléments magnétorésistifs, chacun étant programmable pour prendre l'un d'au moins deux états résistifs, les éléments étant séparés d'une distance choisie de telle sorte que le deuxième élément magnétorésistif soit couplé magnétiquement au premier élément magnétorésistif et soit programmable par un champ magnétique généré par le premier élément magnétorésistif ; coupler le premier élément magnétorésistif à une première ligne de sortie ; et coupler le deuxième élément magnétorésistif à une deuxième ligne de sortie.

Selon un mode de réalisation, le procédé comprend en outre le fait de former un guide de flux magnétique pour guider le flux magnétique entre les premier et deuxième éléments magnétorésistifs.

BREVE DESCRIPTION DES DESSINS

Les caractéristiques et avantages susmentionnés, et d'autres, apparaitront clairement avec la description détaillée suivante de modes de réalisation, faite à titre illustratif et non limitatif, en faisant référence aux dessins joints, dans lesquels:

la figure 1 illustre schématiquement un exemple de cellule mémoire non volatile à double port ;

la figure 2 illustre schématiquement une cellule mémoire non volatile multiport selon un exemple de réalisation de la présente description ;

la figure 3A illustre schématiquement des éléments magnétorésistifs formant la cellule mémoire de la figure 2 selon un exemple de réalisation de la présente description ;

les figures 3B et 3C sont des vues à plat illustrant schématiquement des éléments magnétorésistifs formant la cellule mémoire de la figure 2, selon des exemples de réalisation de la présente description ;

la figure 3D est une vue en perspective illustrant schématiquement des éléments magnétorésistifs formant la cellule mémoire de la figure 2 selon un exemple de réalisation de la présente description ;

la figure 4A est une vue en perspective illustrant schématiquement des éléments magnétorésistifs de la cellule mémoire de la figure 2 selon un autre exemple de réalisation de la présente description ;

la figure 4B est une vue à plat illustrant schématiquement des éléments magnétorésistifs de la cellule mémoire de la figure 2 selon encore un autre exemple de réalisation de la présente description ; et

la figure 5 est un chronogramme représentant des exemples de signaux dans la cellule mémoire de la figure 2 selon un exemple réalisation de la présente description.

DESCRIPTION DETAILLE

Dans la description suivante, le terme "connecté" est utilisé pour désigner une connexion directe entre un élément et un autre, tandis que le terme "couplé" implique que la connexion entre les deux éléments peut être directe, ou se faire via un élément intermédiaire, comme un transistor, une résistance ou un autre composant.

La figure 1 illustre une cellule STT-RAM à double port 100 et reproduit sensiblement la figure 2(a) de la publication intitulée "STT-RAM Designs Supporting Dual-Port Accesses",

Xiuyuan Bi et al., Design, Automation and Test in Europe Conference and Exhibition, 18-22 March 2013, Grenoble, France.

Une jonction tunnel magnétique MTJ comporte quatre bornes. Deux des bornes forment un port A, l'une de ces bornes étant couplée à une ligne de bit BLA par l'intermédiaire d'un transistor M1 et l'autre étant couplée à une ligne de sélection SLA par l'intermédiaire d'un transistor M2. Les transistors M1 et M2 sont contrôlés par une ligne de mot WLA associée au port A. Les deux autres bornes du MTJ forment un port B, l'une de ces bornes étant couplée à une ligne de bit BLB par l'intermédiaire d'un transistor M3 et l'autre étant couplée à une ligne de sélection SLB par l'intermédiaire d'un transistor M4. Les transistors M3 et M4 sont contrôlés par une ligne de mot WLB associée au port B.

Un inconvénient de la cellule STT-RAM 100 de la figure 1 est qu'un courant relativement élevé va être nécessaire pour programmer l'état résistif du MTJ, et que des courants relativement faibles doivent être utilisés par chaque port pour lire l'état résistif du MTJ, puisque sinon il y a un risque que des opérations de lecture reprogramment par inadvertance le MTJ. En outre, si des opérations de lecture sont réalisées par l'intermédiaire des deux ports en même temps, il y un risque d'interférence entre ces opérations, et aussi un risque que l'un des MTJ ou les deux soient écrits. En effet, les deux chemins dans la cellule 100 de la figure 1 sont couplés électriquement par le MTJ.

La figure 2 illustre schématiquement une portion 200 d'un dispositif mémoire comprenant une matrice de cellules mémoires non volatiles multiports 202, dont une seule est illustrée en figure 2.

La cellule mémoire 202 comprend une pluralité d'éléments magnétorésistifs, dans l'exemple de la figure 2 constituée de trois éléments notés MTJ0, MTJ1 ET MTJ2. Dans des variantes de réalisation, la cellule mémoire 202 pourrait

comprendre seulement deux éléments magnétorésistifs, ou plus de trois de tels éléments.

Chacun des éléments magnétorésistifs est par exemple une jonction tunnel magnétique ayant une résistance qui est programmable par la direction d'un courant qu'on y fait passer. Par exemple, chacun des éléments MTJ0 à MTJ2 est un MTJ qui est écrit sur la base de STT (transfert de couple de spin), et a une anisotropie dans le plan ou perpendiculaire au plan. De tels éléments sont décrits plus en détails dans la publication intitulée "Magnonic spin-transfer torque MRAM with low power, high speed, and error-free switching", N.Mojumder et al., IEDM Tech. Digest (2010), et dans la publication intitulée "Electric toggling of magnets", E. Tsymbal, Natural Materials Vol 11, January 2012.

Quel que soit le type d'élément magnétorésistif, un bit de donnée est par exemple mémorisé de façon non volatile en programmant l'élément de façon à avoir soit une résistance relativement haute (R_{max}) soit une résistance relativement basse (R_{min}). Chacun des éléments magnétorésistifs a par exemple seulement deux états résistifs correspondant aux résistances haute et basse R_{max} et R_{min}, mais les valeurs exactes de R_{min} et R_{max} peuvent varier en fonction de conditions telles que le processus, les matériaux, les variations de température, etc. Les éléments MTJ0 à MTJ2 sont par exemple sélectionnés de telle sorte que R_{max} soit toujours notablement plus grande que R_{min}, par exemple supérieure d'au moins 20%. En général, le rapport entre la résistance R_{max} et la résistance R_{min} est par exemple compris entre 1,2 et 1000. R_{min} est par exemple de l'ordre de 2 kilo-ohms ou moins, et R_{max} est par exemple de l'ordre de 6 kilo-ohms ou plus, bien que de nombreuses autres valeurs soient possibles.

La cellule mémoire 202 comprend aussi un transistor de sélection couplé en série avec chaque élément magnétorésistif. Par exemple, un transistor M0 contrôlé par un signal de sélection WL0 est couplé entre un nœud de l'élément MTJ0 et une

ligne de sélection SL0, un transistor M1 contrôlé par un signal de sélection WL1 est couplé entre un nœud de l'élément MTJ1 et une ligne de sélection SL1, et un transistor M2 contrôlé par un signal de sélection WL2 est couplé entre un nœud de l'élément MTJ2 et une ligne de sélection SL2. Les autres nœuds des éléments MTJ0 à MTJ2 sont par exemple couplés à des lignes de bit BL0 à BL2 respectivement. Les transistors M0 à M2 sont par exemple des transistors NMOS ou des transistors PMOS.

Un circuit de lecture/écriture (READ/WRITE) 204 est utilisé pour programmer l'état résistif des éléments magnétorésistifs MTJ0 à MTJ2. L'élément MTJ0 est représenté positionné entre les éléments MTJ1 et MTJ2 en figure 3, et comme cela est représenté par des flèches s'étendant entre l'élément MTJ0 et les éléments MTJ1 et MTJ2 de chaque côté, il y a un couplage magnétique entre les éléments. Par conséquent, il suffit de programmer l'état résistif de l'élément MTJ0 en appliquant un courant de programmation approprié, et le champ magnétique résultant va faire en sorte que les états résistifs des éléments adjacents MTJ1 et MTJ2 soient aussi programmés en fonction de l'état programmé de l'élément MTJ0. Ainsi la même donnée est partagée entre tous les MTJ et peut ensuite être lue à partir de l'un quelconque des éléments MTJ0 à MTJ2.

Le circuit de lecture/écriture 204 comprend par exemple une entrée d'écriture pour recevoir un signal wte indiquant le moment où une opération d'écriture doit être effectuée, une entrée de donnée pour recevoir un signal de donnée D_W indiquant la donnée à écrire, une entrée d'adresse d'écriture pour recevoir une adresse d'écriture $ADDR_W$ de la cellule mémoire à écrire, une entrée d'adresse de port 1 pour recevoir une adresse $ADDR_{P1}$ de la cellule mémoire à lire par intermédiaire du port 1, une sortie de données du port 1 D_{P1} pour fournir la donnée lue à l'adresse du port 1 $ADDR_{P1}$, une entrée d'adresse de port 2 pour recevoir une adresse $ADDR_{P2}$ de la cellule mémoire à lire par l'intermédiaire du port 2, et une sortie de donnée du port 2 D_{P2} pour fournir la donnée lue à

l'adresse du port 2 $ADDR_{P2}$. Le port 1 correspond par exemple à l'élément magnétorésistif MTJ1 de chaque cellule mémoire de la matrice, et le port 2 correspond par exemple à l'élément magnétorésistif MTJ2 de chaque cellule mémoire de la matrice.

Dans le mode de réalisation représenté en figure 2, l'élément magnétorésistif MTJ0 est réservé pour les opérations d'écriture. L'élément MTJ0 a par exemple une structure adaptée pour faciliter la programmation de son état résistif par un courant. Par exemple, la moyenne des résistances des états résistifs R_{min}, R_{max} de l'élément MTJ0 est inférieure à celle des éléments MTJ1 et MTJ2, ce qui permet une plus faible consommation d'énergie pour la programmation. En outre, une résistance moyenne plus grande et un différentiel de résistance plus grand entre les états résistifs R_{min} et R_{max} des éléments MTJ1 et MTJ2 facilite le processus de lecture en facilitant la discrimination de l'état R_{min} par rapport à l'état R_{max}.

Dans des variantes de réalisation, les éléments magnétorésistifs MTJ0, MTJ1 et MTJ2 ont la même structure et sont tous aptes à être programmés par un courant de programmation appliqué. Dans un tel cas, la cellule mémoire peut être écrite par intermédiaire de l'un quelconque des ports. En outre, le circuit de lecture/écriture 204 comprend ensuite par exemple une entrée d'adresse d'écriture, une entrée de donnée d'écriture, une entrée d'adresse de lecture et une sortie de donnée lue, associées à chaque élément MTJ0, MTJ1, MTJ2.

La programmation de l'état résistif de l'élément MTJ0, MTJ1 ou MTJ2 suppose l'application d'un courant dans l'élément dans une direction basée sur l'état à programmer. Pour cela, une tension est appliquée, dans une direction basée sur la donnée à écrire, entre la ligne de sélection et la ligne de bit correspondant à l'élément à programmer. Le transistor de sélection correspondant M0, M1 ou M2 est ensuite activé pour provoquer le passage d'un courant dans l'élément MTJ0, MTJ1 ou MTJ2 pour programmer son état.

La lecture de l'état résistif programmé de l'élément MTJ0, MTJ1 ou MTJ2 implique l'application d'une tension aux bornes de l'élément à lire en utilisant la ligne de sélection correspondante SL0, SL1, SL2 et la ligne de bit correspondante BL0, BL1, BL2, et l'activation du transistor de sélection correspondant M0, M1 ou M2. Le courant résultant est ensuite comparé à un courant de référence, qui est par exemple généré par un dispositif de référence du circuit de lecture/écriture 204 ayant une résistance égale à $(R_{max} + R_{min})/2$. Le courant de référence assure un niveau de seuil pour déterminer si l'élément a une résistance programmée de R_{min} ou R_{max}.

La figure 2 illustre une seule cellule mémoire 202, mais il apparaitra clairement à l'homme de l'art comment une pluralité de telles cellules mémoires pourrait être agencées en rangées et en colonnes pour former une matrice. En particulier, il peut y avoir une ou plusieurs cellules mémoires additionnelles dans la même colonne que celle représentée en figure 2, et couplées aux mêmes lignes de sélection SL0 à SL2 et aux mêmes lignes de bit BL0 à BL2. En outre, il pourrait y avoir une ou plusieurs autres colonnes de cellules mémoires ayant d'autres lignes de sélection et d'autres lignes de bit. Les cellules mémoires de la même rangée du réseau mémoire reçoivent par exemple les mêmes signaux de sélection WL0 à WL2.

La figure 3A illustre schématiquement un agencement des éléments MTJ0, MTJ1 et MTJ2 de la cellule mémoire 202 de la figure 2 selon un exemple dans lequel il y a des éléments du type STT avec une anisotropie dans le plan. Chaque élément MTJ0, MTJ1, MTJ2 est par exemple sensiblement cylindrique, mais a une section qui est non circulaire, par exemple elliptique, ce qui conduit à une augmentation de la stabilité de la rétention des états résistifs lorsque le dispositif est programmé.

La figure 3B est une vue à plat illustrant schématiquement des couches libres l_f des éléments MTJ0 à MTJ2 de la figure 3A, et représentant un exemple de leur forme elliptique.

En faisant de nouveau référence à la figure 3A, chaque élément comprend un empilement constitué, du bas vers le haut, d'une couche antiferromagnétique l_a, d'une couche fixe l_p, d'une couche de barrière tunnel l_b et d'une couche libre l_f. En outre, bien que cela ne soit pas illustré en figure 3A, des électrodes peuvent être prévues en haut et en bas de l'empilement pour un contact avec les lignes de connexion.

La couche fixe l_p forme une couche de référence ayant une direction d'aimantation fixe et est par exemple constituée d'un alliage à base de Co, Fe, Ni et/ou Bo, comme du CoFeBo ou CoFeNi.

La couche antiferromagnétique l_a est utilisée pour fixer la couche de référence l_p, et comprend par exemple un alliage à base de Pt, Mn et/ou Ir, comme PtMn ou IrMn.

La couche de barrière tunnel lb est par exemple constituée d'un oxyde tel que Al_xO_y, par exemple Al_2O_3 ou MgO.

La couche libre l_f a une direction d'aimantation qui peut être programmée. Dans l'exemple de la figure 3A, la direction d'aimantation dans les éléments MTJ0 à MTJ2 a été programmée pour être orientée de la gauche vers la droite dans la figure, qui est la même direction que celle de la couche fixe l_p, ce qui a pour résultat un état résistif programmé de R_{min}. Une programmation opposée correspondrait à une direction d'aimantation dans la couche libre orientée de la droite vers la gauche dans la figure, ce qui aurait pour résultat un état résistif programmé de R_{max}. La couche libre est par exemple constituée d'un alliage à base de Co, Fe, Ni et/ou Bo, comme du CoFeBo ou du CoFeNi. Ainsi la couche libre l_f est utilisée pour générer le champ magnétique responsable du couplage magnétique entre les divers MTJ adjacents.

Comme cela est représenté par une flèche 302 en figure 3A, les éléments MTJ0 à MTJ2 sont agencés de telle sorte que le champ magnétique généré par l'aimantation des couches libres forme une boucle passant à travers la couche libre l_f de chacun des éléments. De cette façon, les éléments sont couplés magnéti-

quement entre eux, et tous les éléments sont programmés dans la même direction.

Un tel couplage magnétique est par exemple obtenu en alignant entres elles les couches libres l_f de chacun des éléments et en séparant les éléments adjacents par une distance d1. En général, la distance d1 est par exemple comprise entre 100 et 300 nm. La distance dépend des dimensions des éléments MTJ0 à MTJ2. Par exemple, en supposant que les éléments ont une forme elliptique ayant un facteur de forme longueur/largeur compris entre 1,5 et 3, une longueur comprise entre 20 et 100 nm, une épaisseur de la couche libre l_f comprise entre 2 et 5 nm, une épaisseur de la couche barrière l_b comprise entre 1 et 2 nm, une épaisseur de la couche fixe l_p comprise entre 2 et 5 nm, et une épaisseur de la couche antiferromagnétique l_a comprise entre 2 et 5 nm, la distance d1 est par exemple comprise entre 100 et 200 nm.

La figure 3C est une vue à plat similaire à celle de la figure 3B, mais qui illustre le cas dans lequel il y a une chaine comprenant plus de trois éléments magnétorésistifs. En particulier, il y a n éléments MTJ1 à MTJn disposés à gauche de l'élément MTJ0, et m éléments MTJ(n+1) à MTJ(n+m) disposés à droite de l'élément MTJ0. Les variables n et m pourraient chacune être un entier quelconque supérieur à 1, et n'ont pas besoin d'être égales. Le nombre maximum d'éléments qu'on peut programmer par la programmation d'un seul élément de la chaine va dépendre de facteurs comme les dimensions des éléments, la distance entre les éléments, et le niveau de courant utilisé pendant l'opération de programmation.

La figure 3D est une vue en perspective des éléments MTJ0, MTJ1 et MTJ2 illustrant un mode de réalisation dans lequel un guide de flux magnétique 304 est disposé entre les couches libres l_f d'éléments adjacents et est aligné avec celles-ci. Un tel guide de flux 304 améliore le couplage magnétique entre les MTJ. Par exemple, il a une section rectangulaire, avec une hauteur et une profondeur choisies sur la base des dimensions

des couches libres l_f. En variante, il pourrait avoir une forme polygonale ou ellipsoïdale. La longueur de chaque guide de flux 304 est par exemple comprise entre 100 et 200 nm, ce qui permet d'augmenter la distance d2 séparant des éléments adjacents en figure 3D à une valeur comprise entre 200 et 500 nm. Le guide 304 est par exemple constitué d'un alliage permalloy comme le $Ni_{80}Fe_{20}$.

La figure 4A est une vue en perspective illustrant les éléments magnétorésistifs MTJ0 à MTJ2 de la figure 2 selon une variante de réalisation par rapport à celle de la figure 3A, dans laquelle les éléments sont du type STT avec une anisotropie magnétique perpendiculaire au plan. Les éléments MTJ0 à MTJ2 de la figure 4A sont sensiblement cylindriques, et ont par exemple des sections circulaires.

Comme pour les éléments de la figure 3A, chaque élément de la figure 4A comprend un empilement constitué, du bas vers le haut, d'une couche antiferromagnétique l_a, d'une couche fixe l_p, d'une couche de barrière tunnel l_b et d'une couche libre l_f. Ces couches peuvent être formées avec les mêmes listes de matériaux décrites précédemment en relation avec la figure 3A. En outre, bien que cela ne soit pas illustré en figure 3A, des électrodes peuvent être prévues en haut et en bas de l'empilement pour un contact avec les lignes de connexion.

La couche fixe l_p de chaque élément a par exemple une direction d'aimantation orientée vers le haut, comme cela est représenté par des flèches vers le haut en figure 4A. La couche libre l_f de l'élément MTJ0 est par exemple programmée pour avoir la même direction d'aimantation que les couches fixes l_p, et le champ magnétique résultant représenté par des boucles 402 en figure 4A fait en sorte que les éléments MTJ1 et MTJ2 ont des directions d'aimantation orientées vers le bas dans leurs couches libres l_f dans la direction opposés à celle des couches fixes l_p. La couche libre l_f de l'élément MTJ0 peut être programmée dans la direction opposée pour avoir une direction d'aimantation orientée vers le bas, auquel cas le champ

magnétique 402 sera dans la direction opposée, ce qui fait en sorte que les éléments MTJ1 et MTJ2 ont des directions d'aimantation vers le haut dans leurs couches libres l_f.

La distance d3 séparant des éléments MJT0 à MTJ2 adjacents en figure 4A est choisie de façon à provoquer un couplage magnétique entre les éléments, et va dépendre de l'intensité d'aimantation résultant de facteurs tels que les dimensions des éléments. Par exemple, en supposant que les éléments ont chacun un diamètre compris entre 20 et 100 nm, une épaisseur de la couche libre l_f comprise entre 2 et 5 nm, une épaisseur de la couche barrière l_b comprise entre 1 et 2 nm, une épaisseur de la couche fixe l_p comprise entre 2 et 5 nm, et une épaisseur de la couche antiferromagnétique l_a comprise entre 2 et 5 nm, la distance d3 est par exemple égale à environ 100 nm.

La figure 4B est une vue à plat d'un agencement d'éléments magnétorésistifs du type STT ayant une anisotrope magnétique perpendiculaire au plan selon un autre exemple dans lequel il y a cinq éléments, l'élément MTJ0 étant placé au centre, et les quatre autres éléments MTJ1 à MTJ4 formant un cercle autour de l'élément MTJ0, chacun étant à égale distance de l'élément MTJ0. En particulier, chaque élément MTJ1 à MTJ4 a par exemple son bord intérieur aligné sur un cercle représenté par une ligne en pointillé en figure 4B, qui est à une distance d3 du bord extérieur de l'élément MTJ0, par exemple égale à environ 100 nm. La distance d4 séparant les éléments adjacents MTJ1 à MTJ4 est par exemple notablement supérieure à d3 afin d'éviter un couplage magnétique entre ces éléments. Dans des variantes de réalisation il pourrait y avoir plus de quatre éléments positionnés autour de l'élément central MTJ0, par exemple cinq ou six de ces éléments.

La figure 5 est un chronogramme illustrant un exemple des signaux WL0, SL0, BL0, des états résistifs des éléments MTJ0, MTJ1, et des signaux WL1, SL1 et D_{p1} de la figure 2 pendant une opération d'écriture de l'élément MTJ0 et une opération de lecture de l'élément MTJ1.

Des fronts montant 502 des signaux WL0 et SL0 lancent par exemple l'opération d'écriture en provoquant le passage d'un courant de programmation dans l'élément MTJ0. La densité de courant de programmation a par exemple un niveau de l'ordre de 10^6 A/cm^2. Cela provoque un changement rapide de l'état résistif de l'élément MTJ0, dans cet exemple d'une résistance R_{min} à une résistance R_{max} après un temps d'écriture de t_{w1}. Ce temps d'écriture est par exemple de l'ordre de 0,1 à 10 ns. Le nouvel état programmé de l'élément MTJ0 provoque ensuite la programmation de l'élément MTJ1 en raison du couplage magnétique entre les couches libres des éléments MTJ0 et MTJ1. Ainsi, après un temps d'écriture t_{w2} à partir du changement de l'état résistif de l'élément MTJ0, l'état résistif de l'élément MTJ1 change aussi. Le temps d'écriture t_{w2} est par exemple de l'ordre de 1 à 100 ps.

Dans l'exemple de la figure 5, les éléments MTJ0 et MTJ1 sont du type STT avec une anisotropie magnétique dans le plan, et ainsi l'état résistif de l'élément MTJ1 change aussi de R_{min} à R_{max}. Autrement, si les éléments MTJ0 et MTJ1 sont du type STT avec une anisotropie magnétique perpendiculaire au plan, l'élément MTJ1 va avoir la programmation opposée, passant de l'état résistif R_{max} à l'état résistif R_{min}.

Comme cela est représenté par des fronts montants 504 des signaux WL1 et SL1, une opération de lecture de l'élément MTJ1 est par exemple réalisée en même temps que l'opération d'écriture de l'élément MTJ0. Les opérations d'écriture des éléments MTJ0, MTJ1 étant très rapides, l'opération de lecture est capable de détecter le nouvel état programmé de l'élément MTJ1, et le signal de donnée D_{p1} change ainsi peu de temps après pour passer à un niveau haut comme cela est représenté par le front montant 506, qui est supposé correspondre à un état résistif R_{max}.

Un avantage des modes de réalisation décrits ici est de prévoir une cellule mémoire multiport qui peut être programmée de façon simple. En outre, puisque les éléments

magnétorésistifs formant chaque cellule mémoire restent isolés électriquement entre eux, il y a peu de risque que de multiples opérations de lecture affectent les états programmés des éléments, ce qui conduit à une mémorisation de données robuste. En outre, il est possible de réaliser une opération de lecture pendant le même cycle qu'une opération d'écriture de la même cellule, ce qui conduit à un temps d'accès réduit. Encore un autre avantage est qu'il est possible d'ajuster les matériaux et/ou la forme des MTJ de telle sorte qu'un ou plusieurs MTJ de chaque cellule soient adaptés à des opérations de lecture, et un ou plusieurs autres MTJ de chaque cellule soient adaptés à des opérations d'écriture.

Avec la description ainsi faite d'au moins un mode réalisation illustratif, diverses altérations, modifications, et améliorations apparaitront à l'homme de l'art.

Par exemple, il sera clair pour l'homme de l'art que bien que certains exemples de dimensions et d'agencements de dispositifs magnétorésistifs aient été décrits, il y a de nombreuses variantes de réalisation qui pourraient être utilisées. Par exemple, de tels modes de réalisation pourraient être déterminés en résolvant des équations de Maxwell et en simulant le comportement de matériaux micro-magnétiques en utilisant un ou plusieurs des outils suivants (les divers noms peuvent correspondre à des marques déposées):

- Flux 3D de la compagnie CEDRAT (http://www.cedrat.com/fr/logiciels/flux.html);
- Comsol Multiphysics ® from the company COMSOL (http://www.comsol.com/model/the-magnetic-field-from-a-permanent-magnet-78);
- OOmmF (open source code) (http://math.nist.gov/oommf/); et
- Fastmag from the University of California, San Diego (http://cem.ucsd.edu/index_files/fastmag.html).

En outre, il sera clair pour l'homme de l'art que, dans les modes de réalisation décrits ici, les transistors NMOS

pourraient être remplacés par des transistors PMOS et vice versa, et bien qu'on ait décrit des transistors basés sur la technologie MOS, dans des variantes de réalisation on pourrait utiliser d'autres technologies de transistors, comme la technologie bipolaire.

En outre, il sera clair pour l'homme de l'art que les divers éléments décrits en relation avec les divers modes de réalisation pourraient être combinés, dans des variantes de réalisation, selon des combinaisons quelconques.

REVENDICATIONS

1. Cellule mémoire multiport comprenant :

des premier et deuxième éléments magnétorésistifs (MTJ0, MTJ1), chacun étant programmable pour prendre l'un d'au moins deux états résistifs (R_{min}, R_{max}), dans laquelle :

le premier élément magnétorésistif (MTJ0) est couplé à une première ligne de sortie (BL0) et est programmable par la direction d'un courant qu'on fait passé dans celui-ci ; et

le deuxième élément magnétorésistif (MTJ1) est couplé à une deuxième ligne de sortie (BL1) et est agencé pour être couplé de façon magnétique au premier élément magnétorésistif, le deuxième élément magnétorésistif étant programmable par un champ magnétique généré par le premier élément magnétorésistif.

2. Cellule mémoire selon la revendication 1, comprenant en outre au moins un autre élément magnétorésistif programmable pour prendre l'un d'au moins deux états résistifs (R_{min}, R_{max}), chacun desdits au moins un autre élément magnétorésistif étant agencé pour être programmable par un champ magnétique généré par le premier ou le deuxième élément magnétorésistif.

3. Cellule mémoire selon les revendications 1 ou 2, dans laquelle le deuxième élément magnétorésistif comprend une couche ferromagnétique libre (l_f) agencée pour être programmée par un champ magnétique généré par une couche ferromagnétique libre (l_f) du premier élément magnétorésistif.

4. Cellule mémoire selon l'une quelconque des revendications 1 à 3, comprenant en outre un guide de flux magnétique (304) agencé pour guider le flux magnétique entre les premier et deuxième éléments magnétorésistifs.

5. Cellule mémoire selon l'une quelconque des revendications 1 à 4, dans laquelle les premier et deuxième éléments magnétorésistifs comprennent des couches ferromagnétiques libres (l_f) ayant des dimensions différentes entre elles.

6. Cellule mémoire selon l'une quelconque des revendications 1 à 5, dans laquelle la moyenne des résistances des états résistifs (R_{min}, R_{max}) du premier élément magnéto-résistif est inférieure à celle du deuxième élément magnétorésistif.

7. Cellule mémoire selon l'une quelconque des revendications 1 à 6, dans laquelle chacun des premier et deuxième éléments magnétorésistifs est de l'un des types suivants :

une jonction tunnel magnétique ayant une anisotropie dans le plan ; et

une jonction tunnel magnétique ayant une anisotropie perpendiculaire au plan.

8. Cellule mémoire selon l'une quelconque des revendications 1 à 7, dans laquelle :

les premier et deuxième éléments magnétorésistifs sont des jonctions tunnels magnétiques ayant une anisotropie dans le plan ;

le deuxième élément magnétorésistif est en outre programmable par un courant qu'on fait circuler dans celui-ci ; et

le premier élément magnétorésistif (MJT0) est en outre programmable par un champ magnétique généré par le deuxième élément magnétorésistif.

9. Cellule mémoire selon l'une quelconque des revendications 1 à 8, comprenant en outre au moins un autre élément magnétorésistif programmable pour prendre l'un d'au moins deux états résistifs (R_{min}, R_{max}), et dans laquelle les premier, deuxième, et au moins un autre éléments magnéto-résistifs sont des jonctions tunnels magnétiques ayant une anisotropie dans le plan et disposées selon une ligne.

10. Cellule mémoire selon l'une quelconque des revendications 1 à 9, dans laquelle les premier et deuxième éléments magnétorésistifs sont des jonctions tunnels magnétiques

ayant une anisotropie dans le plan, séparées entre elles d'une distance (d1) comprise entre 100 et 300 nm.

11. Cellule mémoire selon l'une quelconque des revendications 1 à 7, comprenant en outre au moins un autre élément magnétorésistif programmable pour prendre l'un d'au moins deux états résistifs (R_{min}, R_{max}), et dans laquelle les premier, deuxième et au moins un autre éléments magnétorésistifs sont des jonctions tunnels magnétiques ayant une anisotropie perpendiculaire au plan, et dans laquelle le deuxième et au moins un autre éléments magnétorésistifs sont tous positionnés à égale distance (d3) du premier élément magnétorésistif (MTJ0).

12. Dispositif mémoire comprenant :

une matrice des cellules mémoires de l'une quelconque des revendications 1 à 11 ; et

un circuit de lecture/ écriture (204) adapté à programmer l'état résistif du premier élément magnétorésistif (MTJ0) et à lire l'état résistif du deuxième élément magnéto-résistif (MTJ1).

13. Procédé pour former une cellule mémoire multiport, comprenant :

former des premier et deuxième éléments magnéto-résistifs (MTJ0, MTJ1), chacun étant programmable pour prendre l'un d'au moins deux états résistifs (R_{min}, R_{max}), les éléments étant séparés d'une distance (d1, d2, d3) choisie de telle sorte que le deuxième élément magnétorésistif (MTJ1) soit couplé magnétiquement au premier élément magnétorésistif et soit programmable par un champ magnétique généré par le premier élément magnétorésistif ;

coupler le premier élément magnétorésistif (MTJ0) à une première ligne de sortie (BL0) ; et

coupler le deuxième élément magnétorésistif (MTJ1) à une deuxième ligne de sortie (BL1).

14. Procédé selon la revendication 13, comprenant en outre le fait de former un guide de flux magnétique (304)

pour guider le flux magnétique entre les premier et deuxième éléments magnétorésistifs.

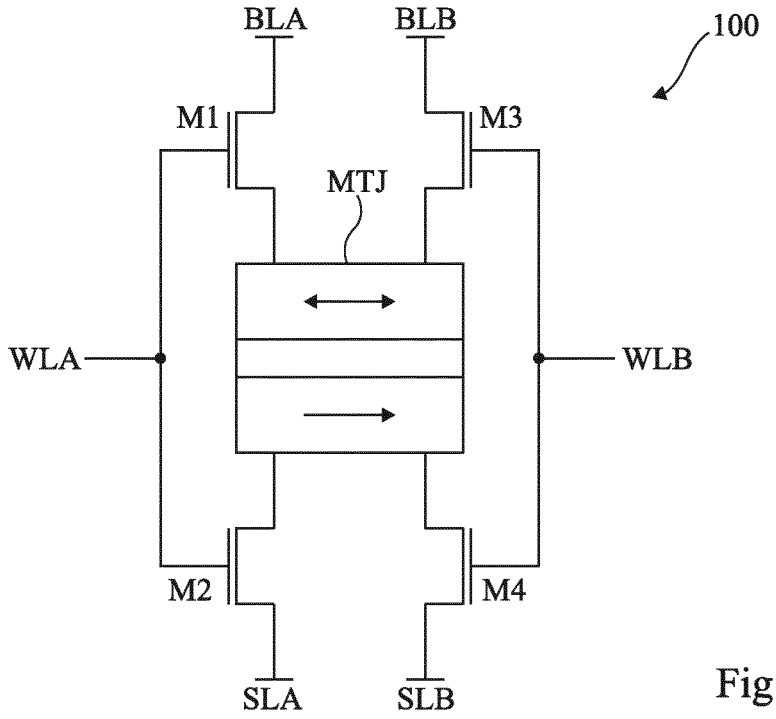

BLA
BLB
100
M1
M3
MTJ
WLA
WLB
M2
M4
SLA
SLB

Fig 1

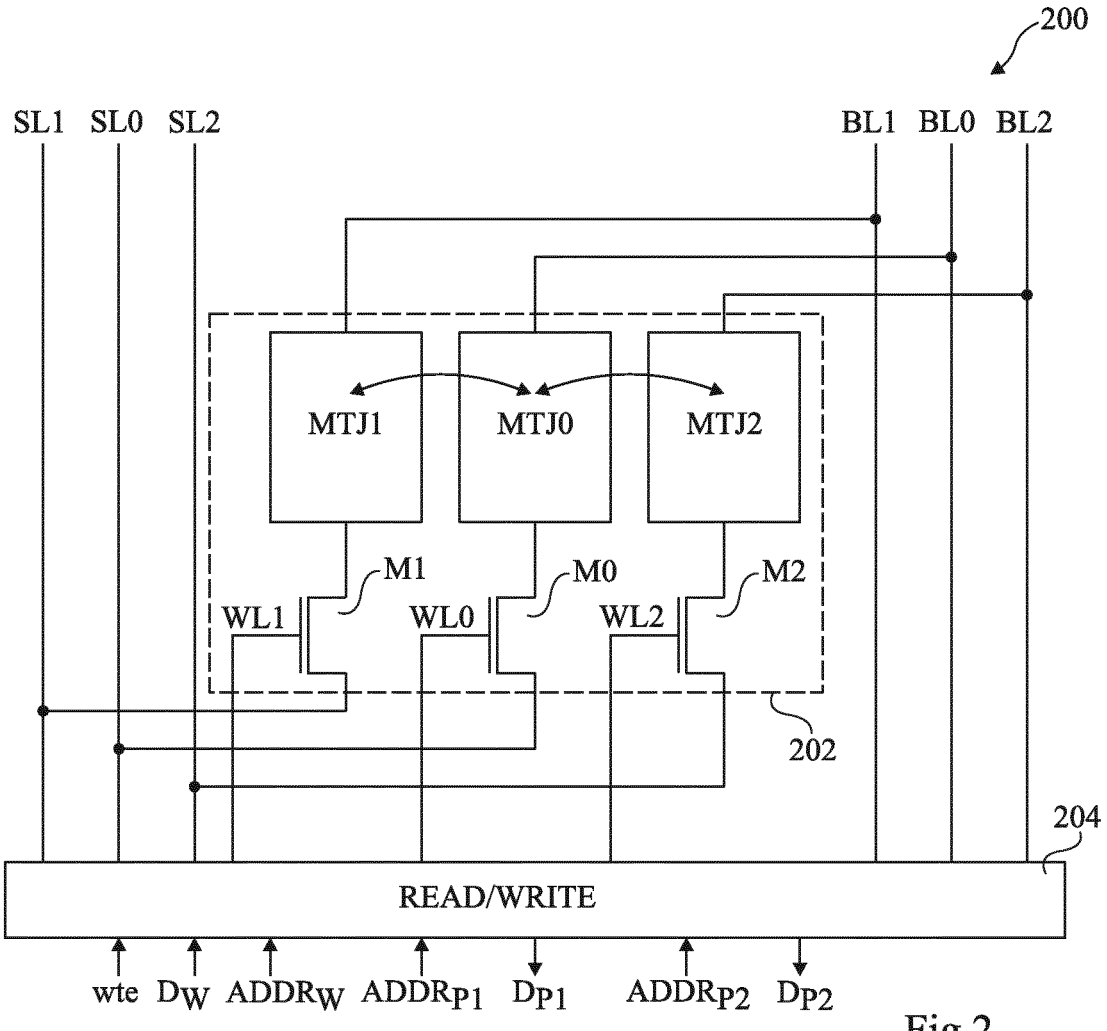

200
SL1
SL0
SL2
BL1
BL0
BL2
MTJ1
MTJ0
MTJ2
M1
M0
M2
WL1
WL0
WL2
202
204
READ/WRITE
wte
D_W
$ADDR_W$
$ADDR_{P1}$
D_{P1}
$ADDR_{P2}$
D_{P2}

Fig 2

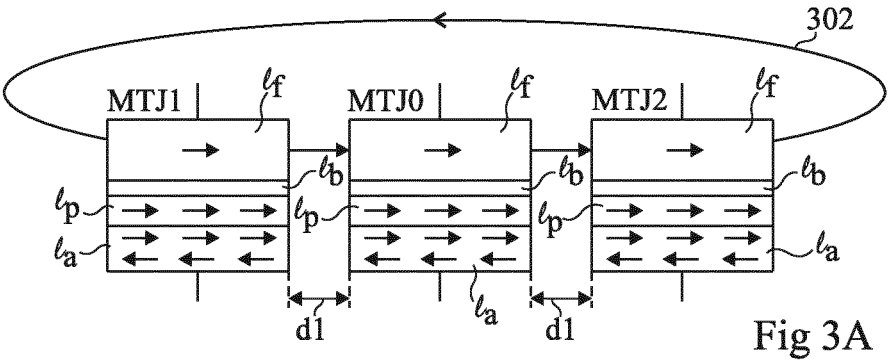


Fig 3A

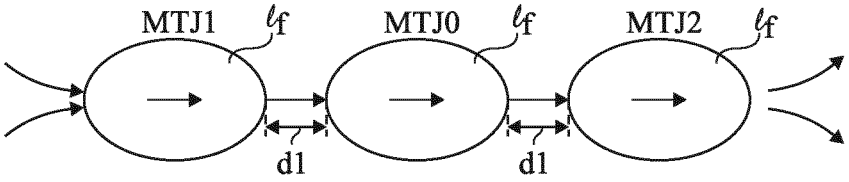


Fig 3B

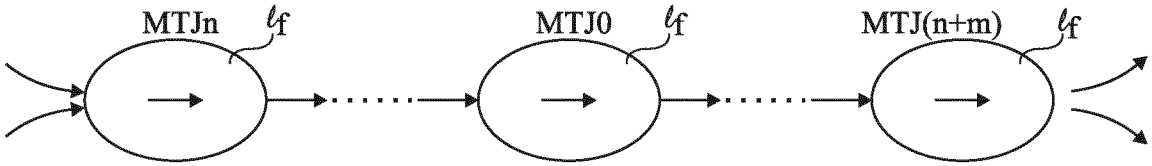


Fig 3C

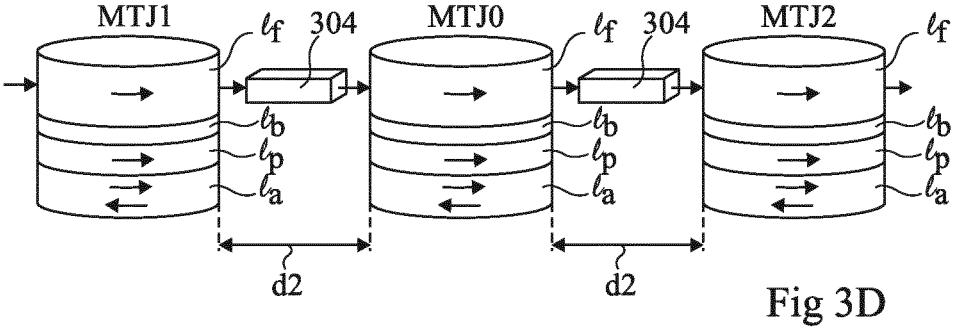


Fig 3D

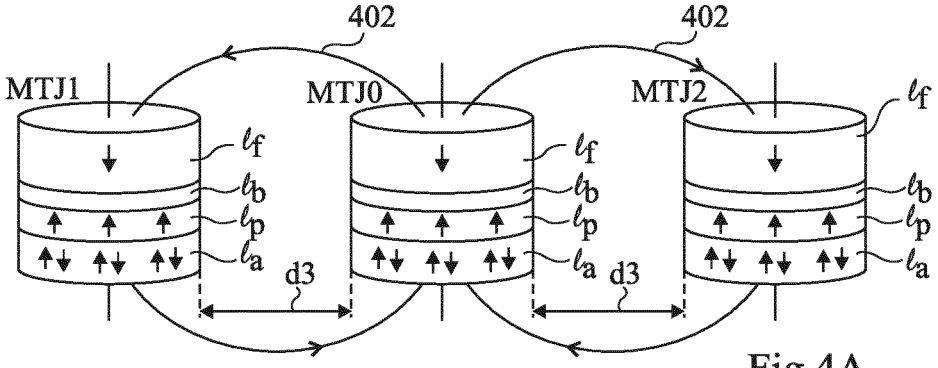


Fig 4A

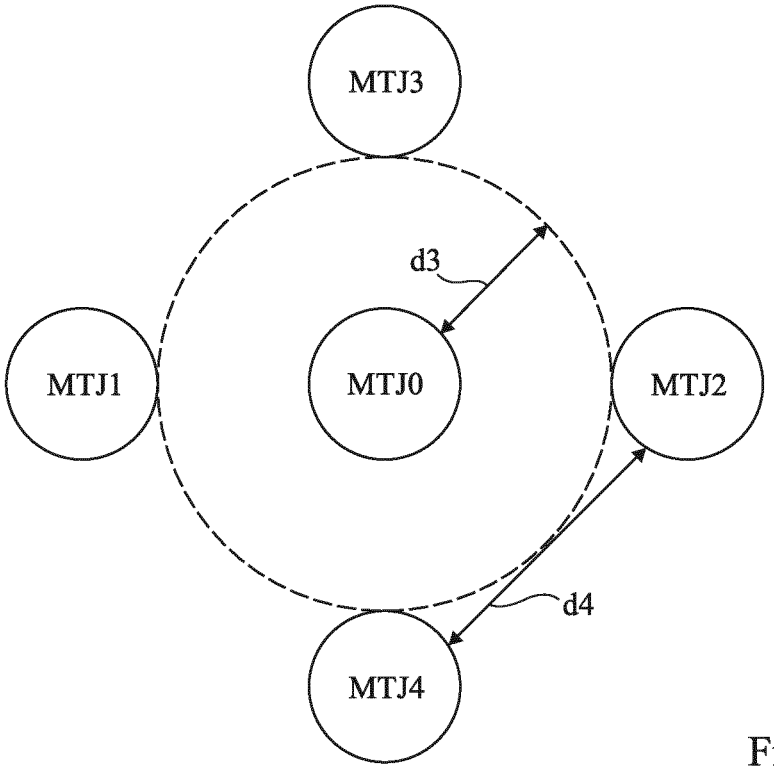

MTJ3
d3
MTJ1
MTJ0
MTJ2
d4
MTJ4

Fig 4B

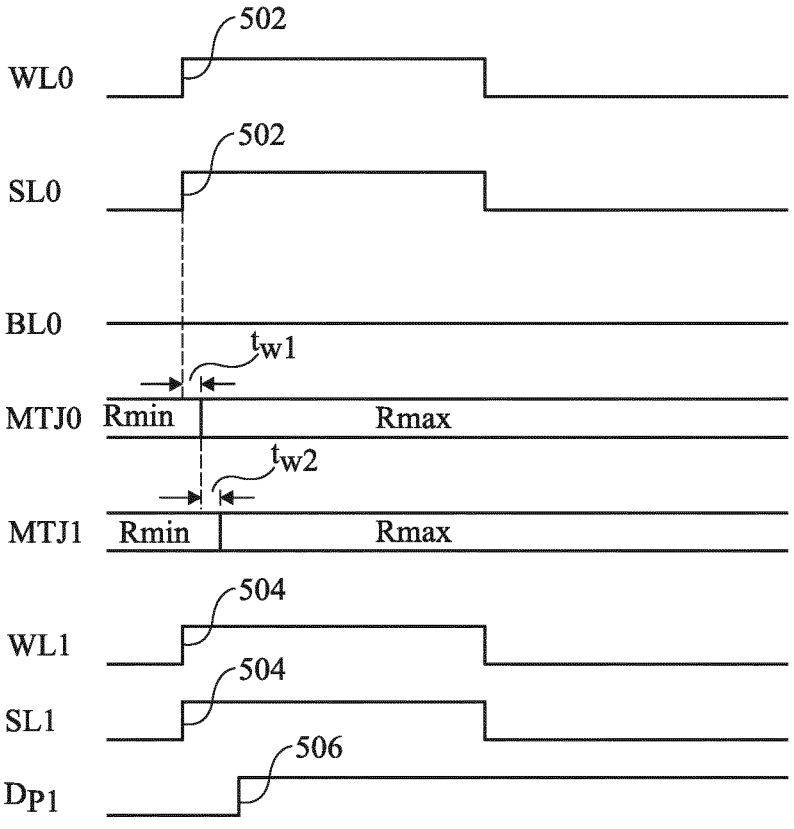

502
WL0
502
SL0
BL0
tw1
MTJ0
Rmin
Rmax
tw2
MTJ1
Rmin
Rmax
504
WL1
504
SL1
506
DP1

Fig 5

RÉPUBLIQUE FRANÇAISE

INSTITUT NATIONAL DE LA PROPRIÉTÉ INDUSTRIELLE

RAPPORT DE RECHERCHE PRÉLIMINAIRE

établi sur la base des dernières revendications déposées avant le commencement de la recherche

N° d'enregistrement national

FA 794004
FR 1450533

DOCUMENTS CONSIDÉRÉS COMME PERTINENTS		Revendication(s) concernée(s)	Classement attribué à l'invention par l'INPI
Catégorie	Citation du document avec indication, en cas de besoin, des parties pertinentes		
A,D	XIUYUAN BI ET AL: "STT-RAM designs supporting dual-port accesses", DESIGN, AUTOMATION AND TEST IN EUROPE, EDA CONSORTIUM, 111 WEST SAINT JOHN STREET, SUITE 220 SAN JOSE CA 95113 USA, 18 mars 2013 (2013-03-18), pages 853-858, XP058018963, ISBN: 978-1-4503-2153-2 * page 1, colonne de droite, ligne 36 - page 3, colonne de gauche, ligne 3; figure 2b *	1-14	G11C5/02 G11C11/21 G11C11/02

A	FR 2 970 589 A1 (CENTRE NAT RECH SCIENT [FR]; UNIV MONTPELLIER 2 [FR]) 20 juillet 2012 (2012-07-20) * page 10, ligne 23 - page 11, ligne 8; figure 3 *	1-14	

			DOMAINES TECHNIQUES RECHERCHÉS (IPC)
			G11C

Date d'achèvement de la recherche	Examinateur
16 octobre 2014	Lindquist, Jim

CATÉGORIE DES DOCUMENTS CITÉS

X : particulièrement pertinent à lui seul
Y : particulièrement pertinent en combinaison avec un autre document de la même catégorie
A : arrière-plan technologique
O : divulgation non-écrite
P : document intercalaire

T : théorie ou principe à la base de l'invention
E : document de brevet bénéficiant d'une date antérieure à la date de dépôt et qui n'a été publié qu'à cette date de dépôt ou qu'à une date postérieure.
D : cité dans la demande
L : cité pour d'autres raisons

.....

& : membre de la même famille, document correspondant

EPO FORM 1503 12.99 (P04C14)

ANNEXE AU RAPPORT DE RECHERCHE PRÉLIMINAIRE RELATIF A LA DEMANDE DE BREVET FRANÇAIS NO. FR 1450533 FA 794004

La présente annexe indique les membres de la famille de brevets relatifs aux documents brevets cités dans le rapport de recherche préliminaire visé ci-dessus.
Les dits membres sont contenus au fichier informatique de l'Office européen des brevets à la date du 16-10-2014
Les renseignements fournis sont donnés à titre indicatif et n'engagent pas la responsabilité de l'Office européen des brevets, ni de l'Administration française

Document brevet cité au rapport de recherche	Date de publication	Membre(s) de la famille de brevet(s)	Date de publication
FR 2970589 A1	20-07-2012	EP 2666166 A1	27-11-2013
		FR 2970589 A1	20-07-2012
		US 2014070844 A1	13-03-2014
		WO 2012098181 A1	26-07-2012

EPO FORM P0465