

(12) DEMANDE INTERNATIONALE PUBLIÉE EN VERTU DU TRAITÉ DE COOPÉRATION
EN MATIÈRE DE BREVETS (PCT)

(19) Organisation Mondiale de la Propriété
Intellectuelle
Bureau international



(43) Date de la publication internationale
24 février 2005 (24.02.2005)

PCT

(10) Numéro de publication internationale
WO 2005/017998 A2

(51) Classification internationale des brevets⁷ : **H01L 23/00**

(21) Numéro de la demande internationale :
PCT/EP2004/051478

(22) Date de dépôt international : 13 juillet 2004 (13.07.2004)

(25) Langue de dépôt : français

(26) Langue de publication : français

(30) Données relatives à la priorité :
0308621 15 juillet 2003 (15.07.2003) FR

(71) Déposant (pour tous les États désignés sauf US) :
THALES [FR/FR]; Thales, 45, rue de Villiers, F-92200
Neuilly-Sur-Seine (FR).

(72) Inventeurs; et

(75) Inventeurs/Déposants (pour US seulement) : **JACQUET,**
Jean-Claude [FR/FR]; Thales Intellectual Property, 31-33,

avenue Aristide Briand, F-94117 Arcueil Cedex (FR).
AUBRY, Raphaël [FR/FR]; Thales Intellectual Property,
31-33, avenue Aristide Briand, F-94117 Arcueil Cedex
(FR). **DELAGE, Sylvain** [FR/FR]; Thales Intellectual
Property, 31-33, avenue Aristide Briand, F-94117 Arcueil
Cedex (FR). **CAILLAS, Nicole** [FR/FR]; Thales Intel-
lectual Property, 31-33, avenue Aristide Briand, F-94117
Arcueil Cedex (FR).

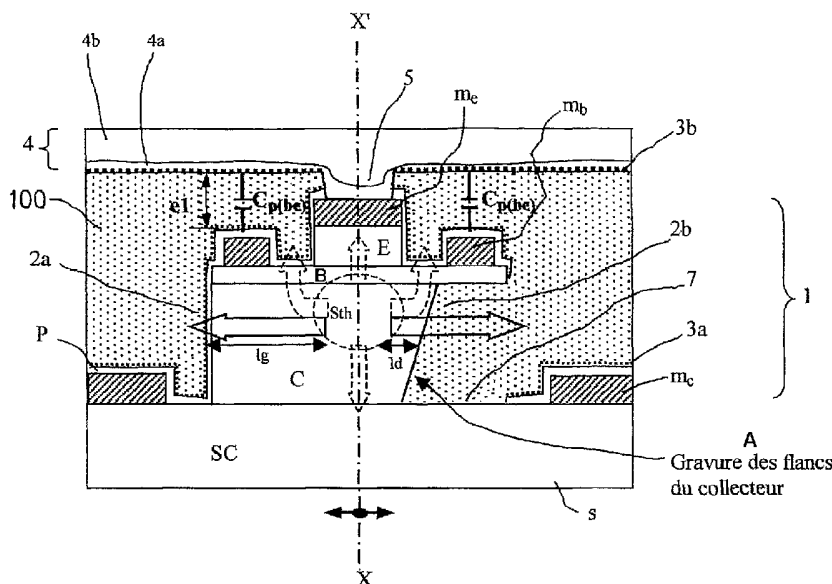
(74) Mandataires : **ESSELIN, Sophie** etc.; Thales Intellectual
Property, 31-33, avenue Aristide Briand, F-94117 Arcueil
(FR).

(81) États désignés (sauf indication contraire, pour tout titre de
protection nationale disponible) : AE, AG, AL, AM, AT,
AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO,
CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB,
GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG,
KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG,
MK, MN, MW, MX, MZ, NA, NI, NO, NZ, OM, PG, PH,

[Suite sur la page suivante]

(54) Title: BIPOLAR TRANSISTOR WITH A HETEROJUNCTION WITH IMPROVED THERMAL TRANSFER

(54) Titre : TRANSISTOR BIPOLAIRE A HETEROJONCTION A TRANSFERT THERMIQUE AMELIORE



A... ETCHING OF THE COLLECTOR FLANKS

(57) Abstract: The invention relates to an electronic component with a heat sink, comprising one or several bipolar transistors on the active face of the substrate, each transistor embodied in a stack of semiconductor layers in the form of mesas, with at least one collector mesa. A diamond layer covers the form of the stack, which favours a thermal transfer via the flanks of the collector mesa towards the diamond layer and the heat sink is arranged on the diamond layer.

[Suite sur la page suivante]

WO 2005/017998 A2



PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

(84) **États désignés** (sauf indication contraire, pour tout titre de protection régionale disponible) : ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), eurasién (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), européen (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

Publiée :

— sans rapport de recherche internationale, sera republiée dès réception de ce rapport

En ce qui concerne les codes à deux lettres et autres abréviations, se référer aux "Notes explicatives relatives aux codes et abréviations" figurant au début de chaque numéro ordinaire de la Gazette du PCT.

(57) **Abrége :** Un composant électronique à dissipateur thermique comprend en face active d'un substrat, un ou plusieurs transistors bipolaires, chaque transistor étant réalisé dans un empilement de couches semi-conductrices en forme de mesas, avec au moins une mesa de collecteur. Une couche de diamant recouvre la forme de l'empilement, favorisant un transfert thermique via les flancs de la mesa de collecteur vers la couche de diamant et le dissipateur thermique est disposé sur la couche de diamant.

TRANSISTOR BIPOLAIRE A HETEROJONCTION A TRANSFERT THERMIQUE AMELIORE

La présente invention concerne une structure de transistor bipolaire à structure verticale, notamment les transistors à hétéro-jonction, dans lequel le transfert thermique est amélioré.

Les transistors bipolaires à hétéro-jonction ou transistors HBT pour
5 *Heterojunction Bipolar Transistor*, présentent un grand intérêt dans les applications hyperfréquences.

Ces transistors résultent d'une technologie verticale, qui consiste en un empilement de couches semi-conductrices en forme de mesa, dans lequel le courant s'écoule perpendiculairement au plan de surface du
10 substrat, à travers l'émetteur, la base et le collecteur. Les densités de courant que peuvent commander ces transistors sont très fortes, par exemple elles peuvent atteindre $2 \cdot 10^5 \text{ A.cm}^{-2}$. Selon que les couches sont réalisées à partir du même matériau semi-conducteur ou non, on parle de transistors bipolaires à homo-jonction ou à hétéro-jonctions. Dans ces
15 derniers, on exploite notamment les différences de gap entre les matériaux, qui permettent d'améliorer les performances de puissance de ces transistors.

Ces transistors bipolaires en technologie verticale posent d'importants problèmes de dissipation thermique. En effet, le collecteur, qui est le siège d'un champ électrique très élevé, subit un fort échauffement. La chaleur qui
20 est dégagée est d'autant plus difficile à évacuer que la structure est verticale et que les matériaux semi-conducteurs utilisés, généralement des matériaux du groupe III-V, sont de très mauvais conducteurs thermiques.

Pour assurer le bon fonctionnement des transistors, et surtout obtenir de bonnes performances en opérationnel, avec une amélioration significative
25 de la puissance disponible par unité de surface de semi-conducteur pour une température de fonctionnement donnée, un dissipateur thermique est généralement intégré en face active, pour évacuer la chaleur par la face active.

Un tel dissipateur thermique est décrit dans le brevet EP0756322.
30 C'est un dissipateur thermique métallique, avec une partie aérienne en forme de pont (pont à air), qui s'appuie notamment sur les mesas supérieures des transistors. Il est réalisé en métal épais, de l'ordre de 10 microns, dans un métal bon conducteur thermique, typiquement en or ou en cuivre. Selon

2

l'enseignement de ce brevet, ce dissipateur thermique est obtenu par pulvérisation d'une fine couche de métal par dessus une couche de résine préalablement déposée sur l'empilement. Cette fine couche de métal sert ensuite d'électrode pour réaliser une croissance de ce métal, afin d'obtenir
5 une épaisseur déterminée. La résine est ensuite retirée par tout moyen connu. On obtient une structure de transistor schématiquement représenté en vue transversale sur la figure 1.

Cette figure correspond à une structure de composant semi-conducteur qui comprend plusieurs transistors bipolaires en parallèle sur un
10 substrat s, ce qui est généralement le cas dans toutes les applications de puissance. Deux transistors de cette structure sont représentés sur la figure.

Chaque transistor est réalisé à partir du substrat s dans un empilement 1 de couches semi-conductrices en forme de mesas. Plus particulièrement, l'empilement comprend dans l'exemple, en partant du
15 substrat s, un sous-collecteur sc enterré dans le substrat, une première mesa qui constitue le collecteur C, une couche de base B, et une seconde mesa qui est la mesa supérieure de l'empilement et qui constitue l'émetteur E.

De part et d'autre de la mesa de collecteur, sont réalisées des métallisations m_c permettant la prise de contact au niveau du collecteur. De
20 part et d'autre de la mesa d'émetteur, sont réalisées des métallisations de base m_b . La mesa d'émetteur E est recouverte d'une métallisation m_e . L'ensemble est protégé par une couche de passivation P.

Un pont métallique PI recouvre la structure. Des jambes 5 du pont reposent sur la couche de passivation au niveau des métallisations de base
25 et d'émetteur. La couche de passivation peut être ouverte sur la métallisation d'émetteur, la mettant en contact électrique avec le pont .

La figure 1b montre une vue de dessus de cette structure, qui met en évidence le bus de base bB et le bus de collecteur bC qui permettent de
prendre latéralement les contacts au niveau des bases et des collecteurs des
30 transistors en parallèle. Les points cE₁ et cE₂ représentent des contacts électriques pris sur les émetteurs des transistors.

Le dissipateur thermique PI ainsi formé peut être connecté avec un plan de masse disposé en face arrière du substrat par un trou de
métallisation réalisé dans une région ne recouvrant pas les transistors (non
35 représenté).

3

Le métal utilisé pour faire ce drain thermique est de l'or ou du cuivre, ou tout autre métal ayant de bonnes propriétés thermiques (faible résistance thermique). On se reportera utilement au brevet précité pour les détails de réalisation.

5 Dans cette structure le transfert thermique depuis la source de chaleur, située dans le collecteur à la jonction collecteur base, s'effectue essentiellement à travers le substrat, vers la face arrière du composant et via la base B et l'émetteur E, et leurs métallisations, vers le dissipateur thermique PI.

10 Dans l'invention, on a cherché à améliorer cette structure sur le plan du rendement thermique.

Dans l'invention, on a cherché une structure de composant semi-conducteur avec dissipateur thermique intégré par laquelle les performances hyperfréquence du composant sont améliorées.

15 Dans l'invention, on a cherché un chemin le plus court et le plus efficace possible en terme de résistance thermique entre la source de chaleur, située au cœur de chaque transistor et le dissipateur thermique.

Une idée à la base de l'invention, est l'utilisation d'une couche de matériau isolant électrique et bon conducteur thermique, pour recouvrir la
20 forme de l'empilement, en sorte que le transfert de chaleur puisse s'effectuer latéralement via les flancs du collecteur, siège de la source de chaleur, vers cette couche de matériau, le dissipateur thermique étant disposé sur cette couche.

Grâce à cette structure, la chaleur émise par la source de chaleur au
25 cœur du transistor peut diffuser latéralement vers cette couche de matériau, par les flancs de la mesa de collecteur, la couche agissant comme un drain thermique vers le dissipateur.

Ainsi, telle que revendiquée, l'invention concerne un composant électronique à dissipateur thermique, comprenant en face active d'un
30 substrat, un ou plusieurs transistors bipolaires, chaque transistor étant réalisé dans un empilement de couches semi-conductrices en forme de mesas, avec au moins une mesa de collecteur. Selon l'invention, une couche de drain thermique dans un matériau isolant électrique et thermiquement conducteur recouvre la forme de l'empilement, favorisant un

4

transfert thermique via les flancs de la mesa de collecteur vers la couche de drain thermique.

En outre, la structure de l'ensemble, composant et dissipateur thermique intégré est mécaniquement rigidifiée. Elle se prête alors de façon
5 avantageuse à un report à l'envers sur une plaque tel que qu'une plaque en diamant polycristallin ou en AlN, améliorant les performances thermiques de ce composant.

De préférence, la couche de matériau isolant électrique et thermiquement conducteur est une couche de diamant, polycristallin et/ou de
10 type DLC.

En outre, en prévoyant une épaisseur de couche suffisante, de l'ordre de un à quelques microns, cette couche de matériau, qui est un diélectrique, permet avantageusement d'augmenter la valeur des capacités qui déterminent les performances hyperfréquence des transistors HBT,
15 typiquement les capacités parasites base-émetteur, dans le cas d'une structure de transistor à émetteur en haut, ou capacité parasite collecteur-base dans le cas d'une structure de transistor bipolaire à collecteur en haut.

Selon un autre aspect de l'invention, pour un transistor bipolaire à hétéro jonction à émetteur en haut, la mesa de collecteur est gravée. De
20 cette façon la couche de matériau sur les flancs de cette mesa sont au plus près de la source même de la chaleur, améliorant l'efficacité du dispositif de transfert thermique.

Selon un mode de réalisation de l'invention, le dissipateur thermique comprend de préférence une forme de pont en métal reposant sur les mesas
25 supérieures. Dans une variante, il est en contact électrique avec la métallisation des mesas supérieures d'émetteur ou de collecteur.

D'autres avantages et caractéristiques de l'invention apparaîtront plus clairement à la lecture de la description qui suit, faite à titre indicatif et non
30 limitatif de l'invention et en référence aux dessins annexés, dans lesquels :

- les figures 1a et 1b déjà décrites représentent une structure de composant à transistor bipolaire à structure verticale, avec un dissipateur thermique intégré selon l'état de la technique;

5

- les figures 2a et 2b représentent en coupe transversale des variantes de réalisation d'une structure de composant à transistors bipolaires à émetteur en haut, selon l'invention ;
- les figures 3a et 3b représentent en coupe transversale des variantes de réalisation d'une structure de composant à transistor bipolaire du type à collecteur en haut selon l'invention.

La figure 2a comprend, en plus de tous les éléments représentés sur la figure 1a, et qui portent les mêmes références, une couche 100 d'un matériau électriquement isolant ayant une bonne conductivité thermique, au moins supérieure à 100 W/°C.m (watts par degré celsius.mètre), qui recouvre la forme de l'empilement.

On peut aussi choisir comme matériau électriquement isolant ayant une bonne conductivité thermique, un matériau parmi AlN, Al₂Ox₃, SiC, ou un composé Al_xGa_{1-x}N.

De préférence, il s'agit d'une couche de diamant 100. Cette couche de diamant est un matériau qui a une excellente conductivité thermique, supérieure à 100 W/°C.m. Une couche de diamant de type " DLC" , selon l'acronyme anglo-saxon pour "*Diamant like Carbon*" offre aussi de bonnes performances. On a ainsi pu obtenir des conductivités de l'ordre de 300 W/°C.m avec du DLC.

Cette couche 100 est obtenue par exemple par des techniques de dépôt sous vide, à faible température, typiquement inférieures à 300°C. Elle peut être déposée par dessus l'empilement 1 en forme de mesas. Cette couche 100 épouse les formes complexes de la structure.

Cette couche 100 peut ensuite être gravée localement, pour permettre des reprises de contact. Dans l'exemple représenté, la couche 100 et la couche de passivation P sont gravées pour dégager la métallisation d'émetteur m_e, permettant le contact électrique entre le pont métallique PI et l'émetteur E.

Comme représenté sur la figure 2a, cette couche 100 qui enveloppe l'empilement permet de fournir des chemins latéraux de diffusion thermique, depuis la source de chaleur S_{th} située au cœur du transistor, dans le collecteur, à la jonction base-collecteur, vers la couche 100. Notamment, la

6

chaleur va diffuser via les flancs 2_a , 2_b de la mesa de collecteur. Ce chemin de diffusion améliore l'efficacité du transfert thermique, puisqu'il traverse seulement le matériau de la mesa de collecteur, latéralement et verticalement, pour se retrouver dans le matériau de la couche 100 qui a une
5 résistance thermique très faible.

La figure 3a représente une structure similaire selon l'invention, appliquée à un transistor bipolaire à collecteur en haut. On retrouve les voies de diffusion latérales via les flancs 2_a , 2_b de la mesa collecteur.

10 L'épaisseur de la couche 100 est fonction de la hauteur de l'empilement 1 à recouvrir.

Si le matériau de la couche 100 est du diamant polycristallin, l'épaisseur de cette couche peut être inférieure à 1 micron. Une telle épaisseur est suffisante sur le plan de ses propriétés thermique compte tenu
15 de la très bonne conductivité thermique de ce matériau, et permet de ne pas être pénalisé par la vitesse de dépôt de ce matériau qui, à des températures inférieures à 300°C, à l'inconvénient d'être très lente, de l'ordre de 0,1 micromètre/heure. Si on veut bénéficier d'une couche de diamant qui offre une bonne planéité, notamment pour être utilisée comme couche de
20 passivation, on peut alors prévoir de déposer par dessus le diamant polycristallin du diamant de type DLC qui ne va pas présenter cet inconvénient, pour compléter l'épaisseur à 1 microns ou quelques microns. Dans cette variante, la couche 100 est alors une couche mixte diamant polycristallin/diamant DLC.

25 Si le matériau de la couche 100 est du diamant de type DLC, son épaisseur est de l'ordre de 1 à quelques microns.

Selon l'invention, cette épaisseur est aussi déterminée de manière à avoir une capacité parasite entre la métallisation de base et la métallisation de la mesa supérieure la plus réduite possible. Dans l'exemple d'un transistor
30 bipolaire à émetteur en haut comme représenté sur les figures 2a et 2b, c'est la capacité parasite base-émetteur $C_{p(be)}$. Cette capacité parasite a une valeur inversement proportionnelle à l'épaisseur de diélectrique e_1 entre la métallisation de base et d'émetteur. Plus e_1 est élevée, plus faible est la capacité parasite, et meilleur est le comportement hyperfréquence du
35 transistor. Par rapport à la structure de l'état de la technique représentée à la

7

figure 1a, la capacité parasite est réduite en première approximation, dans un rapport voisin du rapport entre l'épaisseur e_1 de la partie de la couche 100 entre la base et la mesa supérieure et l'épaisseur de la couche de passivation P.

5 Ceci s'applique aussi bien à la capacité parasite base-collecteur dans le transistor bipolaire à collecteur en haut représenté sur les figures 3a et 3b.

Selon l'invention, l'épaisseur de la couche 100 est de l'ordre de 1 à quelques microns. Par exemple, elle est de l'ordre de trois microns.

10 Sur la figure 2a, on a représenté deux variantes de réalisation possible de l'invention. A gauche, c'est la réalisation décrite ci-dessus. A droite, un perfectionnement est représenté. Bien entendu, en pratique, le composant est réalisé soit en son entier selon la variante représentée sur la partie gauche de la figure soit en son entier selon l'option de droite.

15 Ce perfectionnement représenté sur la partie droite consiste à graver les flancs 2_a , 2_b de la mesa de collecteur, de manière à l'amincir : on rapproche ainsi la couche 100 de la source de chaleur, ce qui rend la structure plus performante, avec un chemin thermique latéral le plus court possible jusqu'au matériau de la couche 100.

20 Dans le cas d'une structure selon l'invention où la mesa supérieure est la mesa de collecteur, comme représenté sur la figure 3a, la mesa supérieure ayant déjà des dimensions optimales, définies par la technologie considérée, le chemin thermique latéral via les flancs du collecteur est optimal.

25 Sur les figures 2a et 3a, l'empilement en forme de mesa est d'abord passivé : une fine couche de passivation P est déposée sur la face active du substrat et l'empilement.

Dans une variante représentée sur les figures 2b et 3b, la couche 100 assure la passivation de la structure, supprimant la couche de passivation P spécifique. Le procédé de fabrication est simplifié.

30 De préférence, et comme représenté sur les figures 2a, 2b, 3a, 3b, on prévoit une couche d'accrochage 3_a de la couche 100 sur la surface active de l'empilement (figures 2b, 3b) ou le cas échéant, sur la couche de passivation P (figures 2a, 3a) . Pour une couche 100 en diamant, cette

35

couche d'accrochage sera typiquement réalisée dans un matériau choisi parmi W, Mo, WC, SiC, composés III-N, SiN permettant la formation d'un alliage avec le carbone.

Un procédé de fabrication d'une structure de dispositif semi-conducteur selon l'invention utilise un dépôt basse température de la couche de matériau 100, par exemple un dépôt CVD, ou tout autre procédé connu. La température de dépôt est typiquement inférieure à 300°C, ce qui est compatible avec la plupart des matériaux semi-conducteurs, notamment les matériaux III-V, ainsi qu'avec les contacts Schottky et les contacts ohmiques.

L'étape de dépôt de cette couche est réalisée après formation de l'empilement de couches semi-conductrices en forme de mesas. La couche 100 ainsi déposée recouvre la surface de l'empilement et les flancs des mesas.

Cette étape de dépôt est de préférence déposée après la réalisation des métallisations d'émetteur m_e , de collecteur m_c et de base m_b et recouvre ces métallisations.

La couche 100 est de préférence utilisée comme couche de passivation de la face active, comme représenté sur les figures 2b et 3b. La structure ne comporte alors pas de couche de passivation P spécifique.

20

Selon un mode de réalisation de l'invention pour un transistor bipolaire à émetteur en haut, selon lequel les flancs 2_a, 2_b de la mesa de collecteur sont gravés, comme représenté sur la partie droite de la figure 2a, le procédé de fabrication comprend les étapes suivantes :

25 -réalisation d'un empilement de couches semi-conductrices en forme de mesas, avec une mesa de collecteur, une couche de base sur la mesa de collecteur, et une mesa supérieure d'émetteur ;

-gravure des flancs de la mesa de collecteur sous la base.

La gravure des flancs de la mesa de collecteur est réalisée par tout procédé connu, par gravure chimique par exemple. Dans l'exemple cette gravure va jusqu'à la surface 7 de jonction collecteur/sous-collecteur, (ou émetteur/sous émetteur), mais elle peut s'arrêter plus tôt, dès que l'on a atteint la zone de la source de chaleur Sth.

30 Les dimensions de la mesa de collecteur sont alors réduites.

Dans une variante de réalisation, on prévoit de réaliser les métallisations de base après gravure des flancs du collecteur, mais avant le dépôt de la couche 100.

De préférence, on prévoit une première étape de dépôt de la couche 100, après l'étape de gravure des flancs de collecteur, pour rigidifier la structure; puis la réalisation de ces métallisations.

Une deuxième étape de dépôt de la couche 100 est alors réalisée, pour obtenir l'épaisseur de couche déterminée.

Ainsi, le procédé de fabrication d'un dispositif semi-conducteur est peu perturbé par les étapes supplémentaires prévues pour mettre en œuvre l'invention. Ces étapes s'intègrent en fin de processus, et peuvent remplacer certaines étapes, notamment, dans le cas où la couche 100 sert aussi de passivation.

Le dispositif semi-conducteur selon l'invention intègre un dissipateur thermique 4 en face active, disposé sur la couche 100.

La couche épaisse 100 agit ainsi comme un drain thermique, drainant la chaleur vers le dissipateur, avec une grande surface d'échange de chaleur, puisque qu'il repose sur la couche 100. Une couche d'accrochage 3_b peut-être prévue entre la couche 100 et le dissipateur thermique 4. On a vu que pour une couche 100 en diamant, cette couche d'accrochage est réalisée dans un matériau choisi parmi W, Mo, WC, SiC, composés III-N, SiN, qui permet de réaliser un alliage avec le carbone.

Dans un mode de réalisation préféré, et comme représenté sur les figures 2a, 2b, 3a, 3c, ce dissipateur thermique 4 est formé d'une couche épaisse d'un métal bon conducteur thermique, tel que l'or ou le cuivre. Il est typiquement obtenu par électrolyse, avec un dépôt par pulvérisation d'une couche fine 4a de ce métal qui sert ensuite d'électrode pour obtenir la couche 4b par croissance électrolytique (figure 2a, 2b). Au final, la couche de métal 4 (4a+4b) a l'épaisseur requise, de l'ordre de 10 microns.

Dans un mode de réalisation, cette couche a une forme de pont, avec des jambes 5 reposant sur les mesas supérieures, favorisant le transfert thermique à cet endroit depuis la mesa supérieure vers le dissipateur thermique. On peut prévoir des ouvertures dans la couche de passivation P

et/ou la couche 100 pour dégager les métallisations de la mesa supérieure, pour mettre électriquement en contact la couche métallique 4 formant pont et ces métallisations. Cette variante est représentée sur la figure 2a, pour la métallisation d'émetteur m_e du transistor bipolaire à émetteur en haut. Elle s'applique aussi bien à la métallisation de collecteur m_c d'un transistor bipolaire à collecteur en haut (non représenté). En plus du contact thermique, on a alors un contact électrique. La couche 4 forme alors le bus d'émetteur, dans le cas d'un transistor à émetteur en haut, ou le bus de collecteur, dans le cas d'un transistor à collecteur en haut.

10 Dans cette structure, le pont n'est pas aérien : il repose sur la couche 100, offrant une grande surface d'échange de chaleur, et une grande rigidité mécanique.

La structure rigidifiée mécaniquement est favorable au brasage à l'envers du composant (montage flip-chip) sur une plaque 6 en matériau bon conducteur thermique, tel que AlN, de cuivre, ou de préférence, en diamant polycristallin, pour son excellente conductivité thermique.

15 Le dissipateur thermique a alors une structure composite, formée du pont métallique PI et de la plaque. Le rendement thermique de la dissipation est très amélioré. Le procédé est aussi simplifié car la couche de métal 4 du dissipateur thermique n'a plus besoin d'être aussi épaisse (de l'ordre de 10 microns). On peut alors procéder à un dépôt d'une couche mince de métal, sans utiliser de procédé de croissance électrolytique.

La plaque 6 en matériau bon conducteur thermique peut se présenter sous forme de blocs, chaque bloc étant brasé individuellement sur un transistor du composant semi-conducteur.

20 Un composant semi-conducteur selon l'invention voit ainsi ses performances thermiques et hyperfréquences améliorées. Les étapes de procédé relatives à l'invention s'intègrent facilement dans le processus. Elles sont compatibles avec la plupart des matériaux semi-conducteurs, la température de dépôt de la couche de diamant étant inférieure à 300°C.

La couche 100 qui enveloppe l'empilement, offre des voies de transfert thermique latérales et par la face active particulièrement efficaces.

On obtient ainsi un composant semi-conducteur avec de bonnes performances thermiques, à moindre coût. Les performances hyperfréquences sont aussi améliorées.

11

L'invention s'applique tout particulièrement aux composants à transistors bipolaires à hétéro-jonction, tout particulièrement utilisés dans les applications de puissance, notamment dans les applications hyperfréquences.

REVENDICATIONS

1. Composant électronique à dissipateur thermique (4),
comprenant en face active d'un substrat, un ou plusieurs
transistors bipolaires, chaque transistor étant réalisé dans un
empilement de couches semi-conductrices en forme de mesas,
avec au moins une mesa de collecteur (C), caractérisé en ce
qu'il comprend une couche de drain thermique (100) dans un
matériau isolant électrique et thermiquement conducteur,
disposée entre le dissipateur thermique et la forme de
l'empilement qu'elle recouvre, favorisant un transfert thermique
via les flancs (2a, 2b) de la mesa de collecteur vers ladite
couche (100).
2. Composant selon la revendication 1, caractérisé en ce que le
matériau de la dite couche de drain thermique (100) est choisi
parmi AlN, Al₂O₃, SiC, Al_xGa_{1-x}N.
3. Composant selon la revendication 1, caractérisé en ce que le
matériau de la dite couche de drain thermique (100) est une
couche de diamant.
4. Composant selon la revendication 3, caractérisé en ce que
ladite couche de diamant comprend du diamant DLC.
5. Composant selon la revendication 3 ou 4, caractérisé en ce
que ladite couche de diamant comprend du diamant
polycristallin.
6. Composant selon l'une quelconque des revendications 1 à 5,
comprenant une mesa supérieure d'émetteur, caractérisé en
ce que les flancs (2a, 2b) de la mesa du collecteur (C) sont
gravés.

13

7. Composant selon l'une quelconque des revendications 1 à 6, caractérisé en ce que ladite couche de drain thermique (100) est une couche de passivation du composant.
- 5 8. Composant selon l'une quelconque des revendications 1 à 6, caractérisé en ce qu'il comprend une couche de passivation (P), ladite couche de drain thermique (100) étant déposée par dessus.
- 10 9. Composant selon l'une quelconque des revendications précédentes, caractérisé en ce qu'il comprend une couche d'accrochage (3a) entre ladite couche de drain thermique (100) et la structure située dessous.
- 15 10. Composant selon l'une quelconque des revendications 1 à 9, caractérisé en ce qu'il comprend une couche d'accrochage (3b) entre ladite couche de drain thermique (100) et le dissipateur thermique (4).
- 20 11. Composant selon la revendication 9 ou 10, en combinaison avec l'une des revendication 2, 3 ou 4, caractérisé en ce que la couche d'accrochage (3a, 3b) est réalisée dans un matériau choisi parmi W, Mo, WC, SiC, composés III-N, SiN.
- 25 12. Composant selon l'une quelconque des revendications 1 à 11, caractérisé en ce que le dissipateur thermique comprend une couche métallique (4).
- 30 13. Composant selon la revendication 12, la mesa supérieure (E) de l'empilement étant revêtue d'une métallisation (m_e), caractérisé en ce que ladite couche métallique est en contact électrique (5) avec ladite métallisation (m_e).

14

14. Composant selon l'une quelconque des revendications 1 à 13, caractérisé en ce que le dissipateur thermique comprend une plaque (6) d'un matériau bon conducteur thermique.
- 5 15. Composant selon la revendication précédente, caractérisé en ce que ladite plaque est en diamant polycristallin.
16. Composant selon la revendication 14 ou 15, caractérisé en ce que ladite plaque (6) est brasée sur la couche métallique (4).
- 10 17. Composant selon l'une quelconque des revendications précédentes à transistors bipolaires à hétérojonction.
18. Procédé de fabrication d'un composant semi-conducteur à dissipateur thermique (4), comprenant un ou plusieurs transistors bipolaires, chaque transistor étant réalisé à partir d'un substrat par un empilement de couches semi-conductrices en forme de mesas, au moins une mesa de collecteur (C), caractérisé en ce qu'il comprend une étape de dépôt d'une
- 15 20. couche de drain thermique (100) dans un matériau isolant électrique et thermiquement conducteur sur la forme de l'empilement qu'elle recouvre, le dissipateur thermique étant disposé par-dessus la couche de drain thermique..
- 25 19. Procédé de fabrication selon la revendication 18, caractérisé en ce que ladite couche de drain thermique (100) est déposée après la réalisation des métallisations d'émetteur (m_e), de collecteur (m_c) et de base (m_b) des transistors bipolaires.
- 30 20. Procédé de fabrication selon la revendication 19, caractérisé en ce que la couche de drain thermique (100) est utilisée comme couche de passivation du composant.
21. Procédé de fabrication selon la revendication 18, caractérisé en ce qu'il comprend les étapes suivantes :
- 35

15

- 5 -réalisation à partir d'un substrat d'un empilement de couches semi-conductrices en forme de mesas, avec une mesa supérieure d'émetteur (E) reposant sur une couche de base (B), et une mesa de collecteur dessous;
 -gravure des flancs de la mesa de collecteur (C) sous la base (B).
- 10 22. Procédé de fabrication selon la revendication précédente, caractérisé en ce qu'elle comprend une première étape de dépôt de la couche de drain thermique (100) après gravure des flancs de collecteur, pour rigidifier la structure.
- 15 23. Procédé de fabrication selon la revendication précédente, caractérisé en ce que l'étape de réalisation des métallisations de base intervient après le dépôt de la couche de drain thermique (100).
- 20 24. Procédé selon la revendication 22 ou 23, caractérisé en ce qu'il comprend une deuxième étape de dépôt de la couche de drain thermique (100).
- 25 25. Procédé selon l'une quelconque des revendications 18 à 24, caractérisé en ce que le matériau de la dite couche de drain thermique (100) est choisi parmi AlN, Al₂O₃, SiC, Al_xGa_{1-x}N.
26. Procédé selon l'une quelconque des revendications 18 à 24, caractérisé en ce que le matériau de la dite couche de drain thermique (100) est une couche de diamant.
- 30 27. Procédé selon la revendication 26, caractérisé en ce que ladite couche de diamant comprend du diamant DLC.
28. Procédé selon la revendication 26 ou 27, caractérisé en ce que ladite couche de diamant comprend du diamant polycristallin.

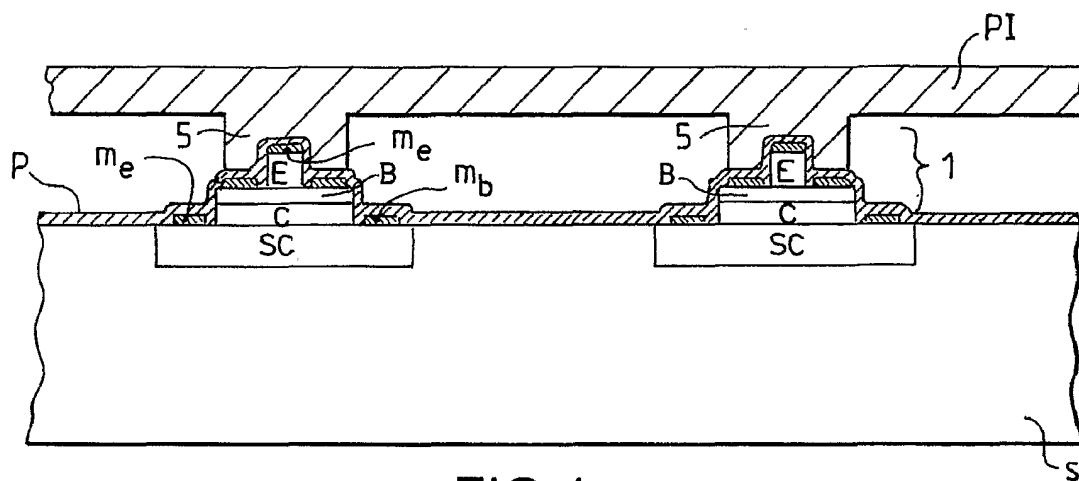


FIG. 1a

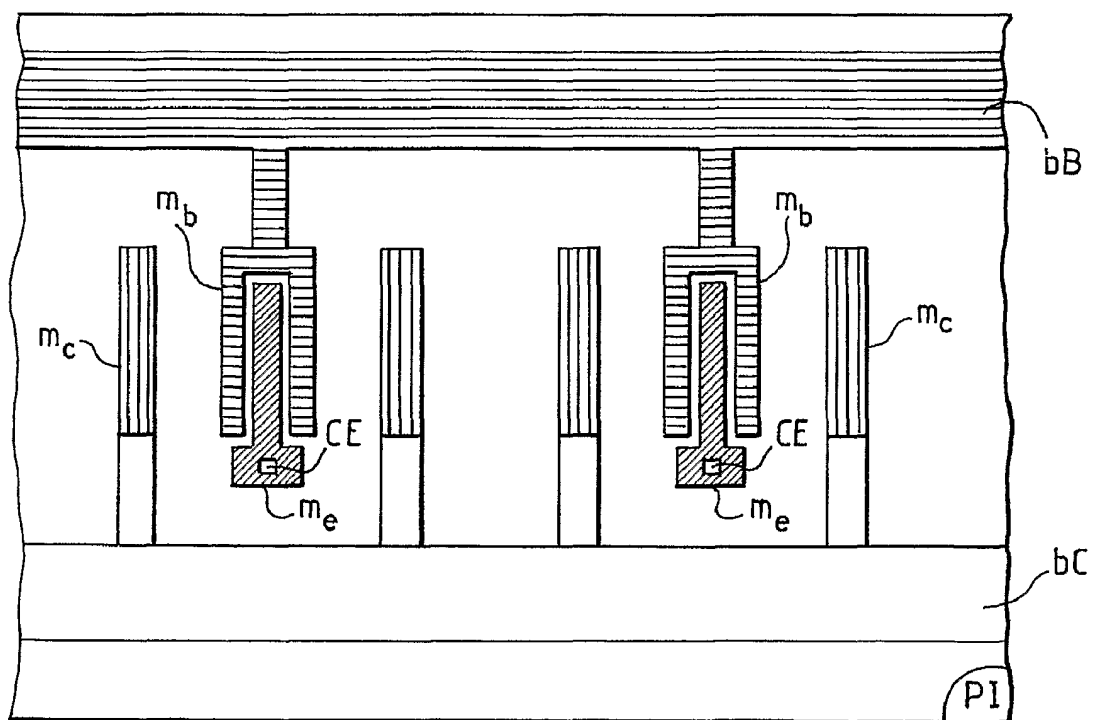


FIG. 1b

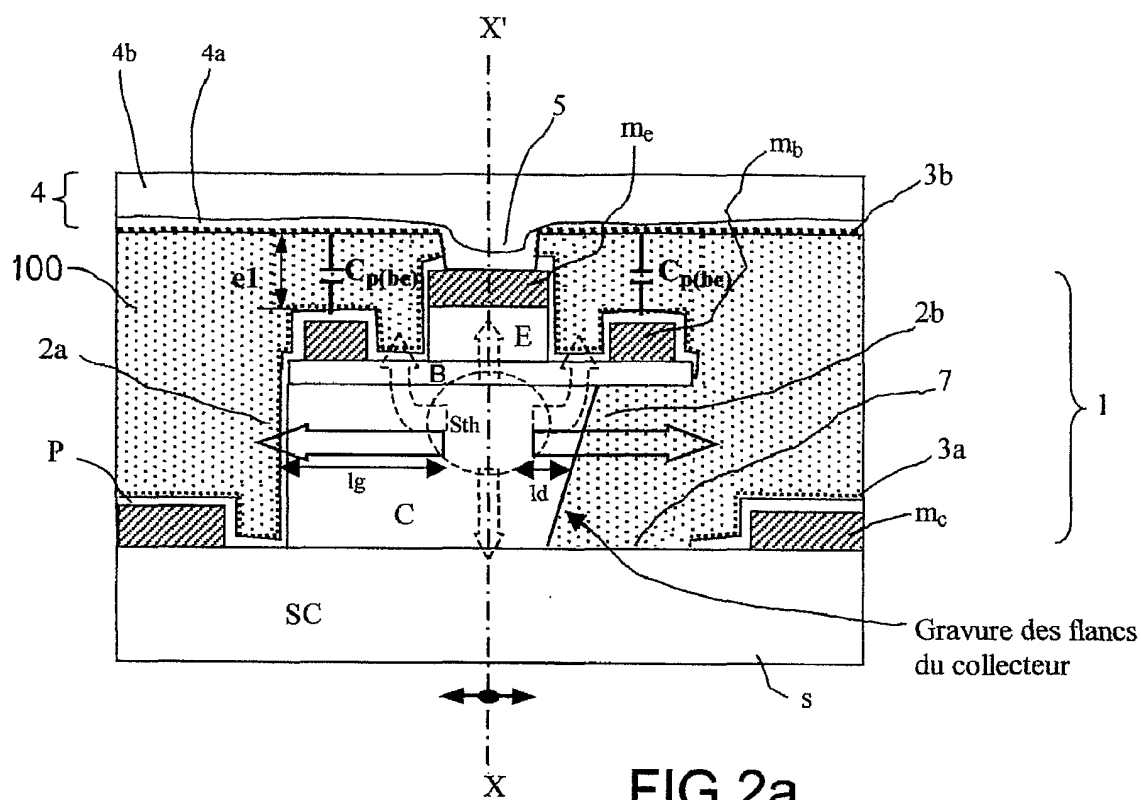


FIG.2a

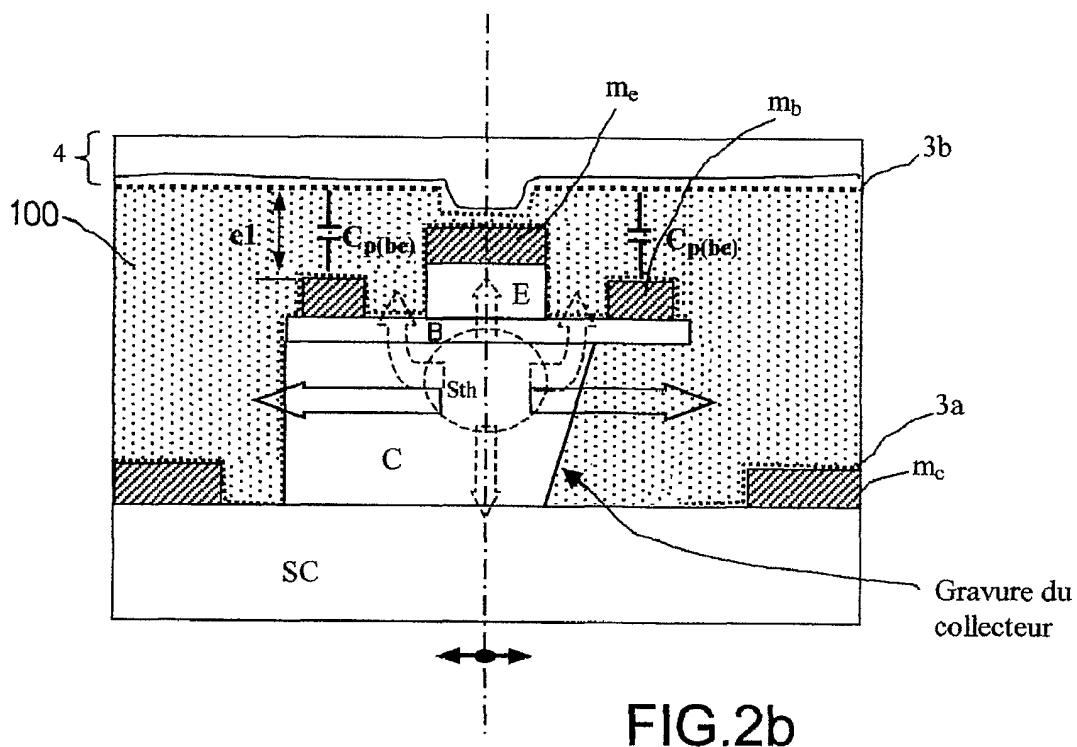


FIG.2b

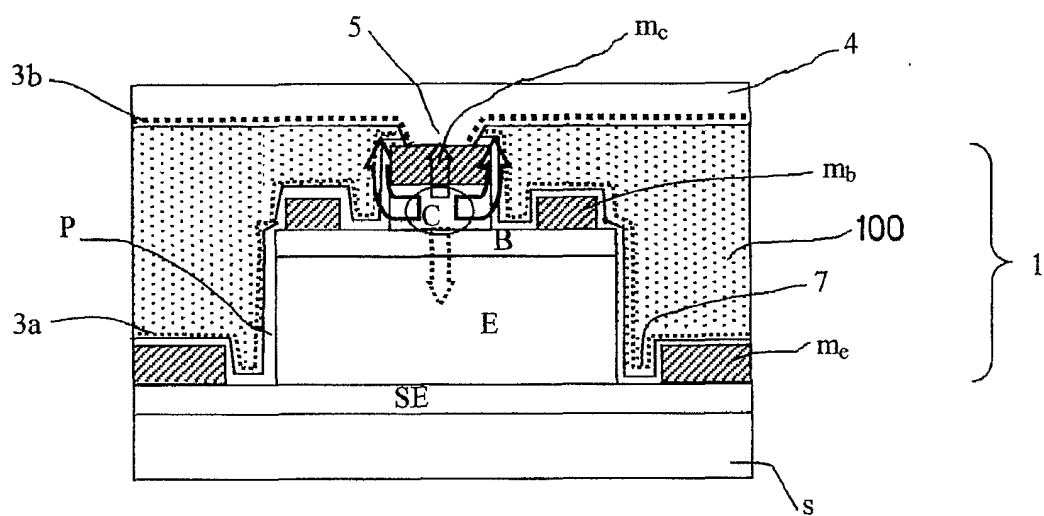


FIG.3a

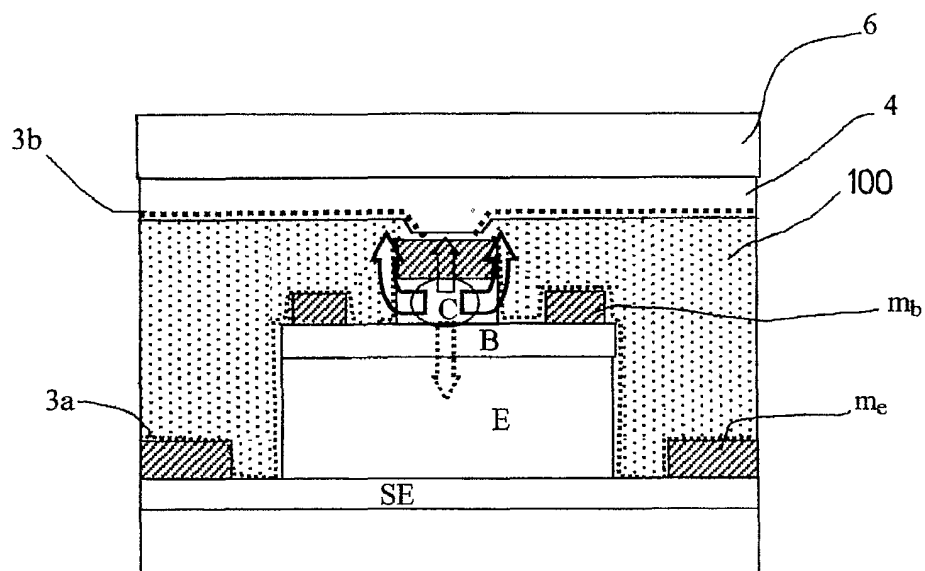


FIG.3b