

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】平成19年2月1日(2007.2.1)

【公開番号】特開2005-123647(P2005-123647A)

【公開日】平成17年5月12日(2005.5.12)

【年通号数】公開・登録公報2005-018

【出願番号】特願2004-370063(P2004-370063)

【国際特許分類】

H 0 1 L 29/78 (2006.01)

H 0 1 L 27/06 (2006.01)

H 0 1 L 21/8238 (2006.01)

H 0 1 L 27/092 (2006.01)

【F I】

H 0 1 L 29/78 3 0 1 G

H 0 1 L 27/06 3 1 1 B

H 0 1 L 27/08 3 2 1 A

【手続補正書】

【提出日】平成18年12月7日(2006.12.7)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

第一導電型の半導体基板と、  
 該半導体基板上に形成されたシリコン酸化膜でなるゲート絶縁膜と、  
 このゲート絶縁膜を介して前記半導体基板上に形成されたゲート電極と、  
 該半導体基板のゲート電極直下に位置するチャンネル形成領域の両側に形成された第二導電型のソース/ドレイン領域とを備えたMOS型半導体装置において、  
 前記ゲート絶縁膜の厚さが $2.0\text{ nm}$ 以下、前記ゲート電極のゲート長が $0.3\text{ }\mu\text{ m}$ 以下で、前記ゲート電極のチャンネル方向の長さ(Lg)と前記ゲート絶縁膜の厚さ(Tox)の関係が以下の関係

$$Lg \geq 1.0 \left( T_{ox} - 2.0 \right)^2 \quad \text{このとき } Lg \text{ の単位は } (\mu\text{ m}) \\ T_{ox} \text{ の単位は } (\text{ nm})$$

を満足することを特徴とする半導体装置。

【請求項2】

前記ゲート電極のチャンネル方向の長さ(Lg)と前記ゲート絶縁膜の厚さ(Tox)の関係が以下の関係

$$Lg \geq 1.0 \left( T_{ox} - 2.3 \right)^2 \quad \text{このとき } Lg \text{ の単位は } (\mu\text{ m}) \\ T_{ox} \text{ の単位は } (\text{ nm})$$

を満足することを特徴とする請求項1に記載の半導体装置。

【請求項3】

第一導電型の半導体基板と、  
 該半導体基板上に形成されたシリコン窒化膜でなるゲート絶縁膜と、  
 このゲート絶縁膜を介して前記半導体基板上に形成されたゲート電極と、  
 該半導体基板のゲート電極直下に位置するチャンネル形成領域の両側に形成された第二導電型のソース/ドレイン領域とを備えたMOS型半導体装置において、

前記ゲート絶縁膜の厚さが5 nm未満、前記ゲート電極のゲート長が0.3 μm以下で、前記ゲート電極のチャンネル方向の長さ(Lg)と前記ゲート絶縁膜のシリコン酸化膜換算厚さ(T<sub>ox</sub>)の関係が以下の関係

$$Lg \geq 10^{(T_{ox} - 2.02)} \quad \text{このとき } Lg \text{ の単位は } (\mu m) \\ T_{ox} \text{ の単位は } (nm)$$

を満足することを特徴とする半導体装置。

【請求項4】

第一導電型の半導体基板と、

該半導体基板上に形成されたシリコン酸化窒化膜、またはシリコン窒化膜とシリコン酸化膜の積層膜でなるゲート絶縁膜と、

このゲート絶縁膜を介して前記半導体基板上に形成されたゲート電極と、

該半導体基板のゲート電極直下に位置するチャンネル形成領域の両側に形成された第二導電型のソース/ドレイン領域とを備えたMOS型半導体装置において、

前記ゲート絶縁膜の厚さがシリコン酸化膜換算で2.5 nm未満、前記ゲート電極のゲート長が0.3 μm以下で、前記ゲート電極のチャンネル方向の長さ(Lg)と前記ゲート絶縁膜のシリコン酸化膜換算厚さ(T<sub>ox</sub>)の関係が以下の関係

$$Lg \geq 10^{(T_{ox} - 2.02)} \quad \text{このとき } Lg \text{ の単位は } (\mu m) \\ T_{ox} \text{ の単位は } (nm)$$

を満足することを特徴とする半導体装置。

【請求項5】

一部に請求項1ないし4のいずれかの半導体装置を含むことを特徴とする半導体集積回路装置。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】0010

【補正方法】変更

【補正の内容】

【0010】

本発明にかかる半導体装置の第1の態様によれば、

第一導電型の半導体基板と、

該半導体基板上に形成されたシリコン酸化膜でなるゲート絶縁膜と、

このゲート絶縁膜を介して前記半導体基板上に形成されたゲート電極と、

該半導体基板のゲート電極直下に位置するチャンネル形成領域の両側に形成された第二導電型のソース/ドレイン領域とを備えたMOS型半導体装置において、

前記ゲート絶縁膜の厚さが2.0 nm以下、前記ゲート電極のゲート長が0.3 μm以下で、前記ゲート電極のチャンネル方向の長さ(Lg)と前記ゲート絶縁膜の厚さ(T<sub>ox</sub>)の関係が以下の関係

$$Lg \geq 10^{(T_{ox} - 2.02)} \quad \text{このとき } Lg \text{ の単位は } (\mu m) \\ T_{ox} \text{ の単位は } (nm)$$

を満足することを特徴とする半導体装置が提供される。

本発明にかかる半導体装置の第2の態様によれば、

第一導電型の半導体基板と、

該半導体基板上に形成されたシリコン窒化膜でなるゲート絶縁膜と、

このゲート絶縁膜を介して前記半導体基板上に形成されたゲート電極と、

該半導体基板のゲート電極直下に位置するチャンネル形成領域の両側に形成された第二導電型のソース/ドレイン領域とを備えたMOS型半導体装置において、

前記ゲート絶縁膜の厚さが5 nm未満、前記ゲート電極のゲート長が0.3 μm以下で、前記ゲート電極のチャンネル方向の長さ(Lg)と前記ゲート絶縁膜のシリコン酸化膜換算厚さ(T<sub>ox</sub>)の関係が以下の関係

$$Lg \geq 10^{(T_{ox} - 2.02)} \quad \text{このとき } Lg \text{ の単位は } (\mu m)$$

$T_{ox}$ の単位は ( nm )

を満足することを特徴とする半導体装置が提供される。

本発明にかかる半導体装置の第3の態様によれば、

第一導電型の半導体基板と、

該半導体基板上に形成されたシリコン酸化窒化膜、またはシリコン窒化膜とシリコン酸化膜の積層膜でなるゲート絶縁膜と、

このゲート絶縁膜を介して前記半導体基板上に形成されたゲート電極と、

該半導体基板のゲート電極直下に位置するチャンネル形成領域の両側に形成された第二導電型のソース/ドレイン領域とを備えたMOS型半導体装置において、

前記ゲート絶縁膜の厚さがシリコン酸化膜換算で2.5 nm未満、前記ゲート電極のゲート長が0.3  $\mu$ m以下で、前記ゲート電極のチャンネル方向の長さ ( $L_g$ ) と前記ゲート絶縁膜のシリコン酸化膜換算厚さ ( $T_{ox}$ ) の関係が以下の関係

$$L_g \geq 10^{(T_{ox}-2.02)} \quad \text{このとき } L_g \text{ の単位は ( } \mu\text{m) }$$

$T_{ox}$ の単位は ( nm )

を満足することを特徴とする半導体装置が提供される。

【手続補正3】

【補正対象書類名】明細書

【補正対象項目名】0011

【補正方法】変更

【補正の内容】

【0011】

本発明によれば、ゲート絶縁膜の厚さをシリコン酸化膜の場合2.0 nm以下とし、シリコン窒化膜の場合5.0 nm未満とし、シリコン酸化窒化膜あるいはシリコン窒化膜とシリコン酸化膜の積層膜の場合シリコン酸化膜換算で2.5 nm未満とし、ゲート長を0.3  $\mu$ m以下にし、ゲート電極のチャンネル方向の長さとしてゲート絶縁膜のシリコン酸化膜換算厚さを所定の関係を有するようにしたことにより、ホットキャリアストレス下での信頼性が向上するとともに、ソース/ドレイン電極からゲート電極へのトンネル電流  $I_g$  を減少させることができ、トランジスタ特性の向上を図ることができる。