(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2006 年7 月27 日 (27.07.2006)

PCT

(10) 国際公開番号
WO 2006/077909 A1

(51) 国際特許分類:
G05F 3/24 (2006.01)

(21) 国際出願番号: PCT/JP2006/300699

(22) 国際出願日: 2006 年1 月19 日 (19.01.2006)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願2005-012986 2005 年1 月20 日 (20.01.2005) JP

(71) 出願人 (米国を除く全ての指定国について): ローム株式会社 (ROHM CO., LTD) [JP/JP]; 〒6158585 京都府京都市右京区西院溝崎町２１ Kyoto (JP).

(72) 発明者; および
(75) 発明者/出願人 (米国についてのみ): 千田 泰輔 (CHIDA, Taisuke) [JP/JP]; 〒6158585 京都府京都市右京区西院溝崎町２１ ローム株式会社内 Kyoto (JP).

(74) 代理人: 森下 賢樹 (MORISHITA, Sakaki); 〒1500021 東京都渋谷区恵比寿西２－１１－１２ Tokyo (JP).

(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, KE, KG, KM, KN, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, LY, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SM, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

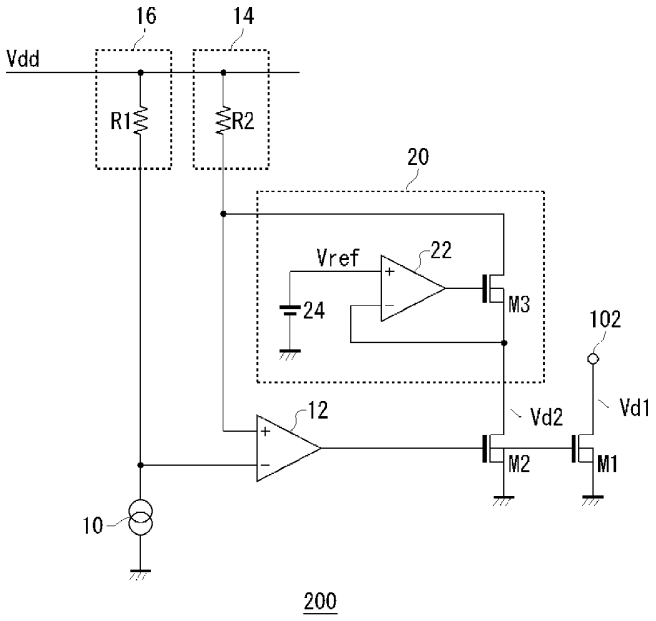
(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, LV, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:
— 国際調査報告書

２文字コード及び他の略語については、定期発行される各*PCT*ガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

(54) Title: CONSTANT CURRENT CIRCUIT, LIGHT EMITTING APPARATUS AND POWER SUPPLY APPARATUS USING THAT CONSTANT CURRENT CIRCUIT

(54) 発明の名称: 定電流回路、それを用いた電源装置および発光装置



(57) Abstract: A constant current circuit capable of operating on a low voltage. In a constant current circuit (200) for supplying a constant current to a circuit connected to a current output terminal (102) of the constant current circuit (200), a first transistor (M1) is disposed on a current path of the constant current. A second transistor (M2) is connected to the first transistor (M1) in such a manner that their gate terminals, which serve as the respective control terminals, are commonly connected. A first current/voltage converting part (14) converts the current flowing through the second transistor (M2) and through a third transistor (M3) to a voltage. A constant current source (10) generates a reference current. A second current/voltage converting part (16) converts the reference current to a voltage. A first error amplifier (12), to which the voltages of the first and second current/voltage converting parts (14,16) are inputted, adjusts the gate voltages of the first and second transistors (M1,M2). A voltage adjusting part (20) adjusts the voltage at the gate terminal of the third transistor (M3) such that the voltage (Vd2) at an end of the second transistor (M2) gets close to the predetermined reference voltage.

[続葉有]

WO 2006/077909 A1

(57) 要約:

低電圧で動作可能な定電流回路を提供する。

電流出力端子１０２に接続される回路に定電流を供給する定電流回路２００において、第１トランジスタＭ１は、定電流の電流経路上に設けられる。第２トランジスタＭ２は、第１トランジスタＭ１と制御端子であるゲート端子が共通に接続される。第１電流電圧変換部１４は、第２、第３トランジスタＭ２、Ｍ３に流れる電流を電圧に変換する。定電流源１０は、基準電流を生成する。第２電流電圧変換部１６は、基準電流を電圧に変換する。第１誤差増幅器１２には、第１、第２電流電圧変換部１４、１６の電圧が入力され、第１、第２トランジスタＭ１、Ｍ２のゲート電圧を調節する。電圧調節部２０は、第２トランジスタＭ２の一端の電圧Ｖd2 が所定の基準電圧に近づくように第３トランジスタＭ３のゲート端子の電圧を調節する。

明 細 書

定電流回路、それを用いた電源装置および発光装置

技術分野

[0001] 本発明は、所定の定電流を生成する定電流回路に関する。

背景技術

[0002] 近年の携帯電話、PDA(Personal Digital Assistance)、等の小型情報端末においては、たとえば液晶のバックライトに用いられる発光ダイオード(Light Emitting Diode、以下LEDという)などのように電池の出力電圧よりも高い電圧を必要とするデバイスが存在する。これらの小型情報端末では、Liイオン電池が多く用いられ、その出力電圧は通常3．5V程度であり、満充電時においても4．2V程度であるが、LEDはその駆動電圧として電池電圧よりも高い電圧を必要とする。このように、電池電圧よりも高い電圧が必要とされる場合には、スイッチングレギュレータやチャージポンプ回路などを用いた昇圧型の電源装置を用いて電池電圧を昇圧し、LEDなどの負荷回路を駆動するために必要な電圧を得ている。

[0003] このような電源装置により、LEDを駆動する際には、LEDの駆動系路上に定電流回路を接続して、LEDに流れる電流を一定に保つことによってその発光輝度の制御の安定化を図っている。この際、LEDと定電流回路の接続点の電圧をモニタし、この電圧が一定値となるようにLEDの駆動電圧を生成する方法がとられる場合がある(特許文献1参照)。

[0004] 特許文献1:特開2004－22929号公報

発明の開示

発明が解決しようとする課題

[0005] ここで、LEDのカソード端子に接続された定電流回路を安定に動作させるためには、定電流回路を構成するトランジスタが定電流領域で動作する必要がある。ここでトランジスタの定電流領域とは、バイポーラトランジスタでは活性領域を、電界効果トランジスタ(以下、FETという)では飽和領域をいう。定電流回路を構成するトランジスタは、LEDのカソード端子と接地端子間に直列に設けられており、このトランジスタが

定電流領域で動作するためには、LEDのカソード端子が一定電圧以上に保たれている必要がある。

[0006] 定電流回路を安定に動作させるために必要な電圧をVcs、LEDに流す電流をIledとすると、この定電流回路において電力Pcs＝Vcs×Iledが消費されることになる。LEDに流す電流は、LEDの発光輝度によって決まる値であるため、定電流回路における消費電力を低減するためには、定電流回路を安定に動作させるために必要な電圧Vcsを下げる必要がある。

[0007] 本発明はこうした課題に鑑みてなされたものであり、その目的は、低電圧で動作可能な定電流回路およびそれを用いた電源装置、発光装置の提供にある。

課題を解決するための手段

[0008] 本発明のある態様は、電流出力端子に接続される回路に定電流を流す定電流回路に関する。この定電流回路は、定電流の電流経路上に設けられた第1トランジスタと、制御端子が第1トランジスタと共通に接続された第2トランジスタと、第2トランジスタに流れる電流を電圧に変換する第1電流電圧変換部と、基準電流を生成する定電流源と、基準電流を電圧に変換する第2電流電圧変換部と、第1、第2電流電圧変換部それぞれの出力電圧が入力され、第1、第2トランジスタの制御端子の電圧を調節する第1誤差増幅器と、を備える。

[0009] トランジスタの制御端子とは、FET(Field Effect Transistor)においてはゲート端子を、バイポーラトランジスタにおいてはベース端子をいう。

この態様によれば、第1、第2トランジスタの制御端子の電圧は、第1誤差増幅器によって、第1、第2電流電圧変換部からそれぞれ出力される電圧が近づくように帰還制御される。その結果、基準電流に比例した定電流が第1トランジスタに流れ、電流入力端子に接続される回路に基準電流に比例した定電流を流すことができる。

[0010] 定電流回路は、第2トランジスタの一端に接続され、該第2トランジスタの一端の電圧が所定の基準電圧に近づくように調節する電圧調節部をさらに備えてもよい。

第2トランジスタの一端の電圧を基準電圧に固定することによって、安定した定電流を生成することができる。

[0011] 電圧調整部は、第2トランジスタと直列に接続される第3トランジスタと、第2、第3トラ

ンジスタの接続点の電圧と所定の基準電圧が入力され、第3トランジスタの制御端子の電圧を調節する第2誤差増幅器と、を含んでもよい。

第3トランジスタおよび第2誤差増幅器により3端子レギュレータを構成することによって、第2トランジスタの一端の電圧を基準電圧に固定することができる。

[0012] 所定の基準電圧は、電流出力端子の電圧と同一に設定されてもよい。

このとき、電流出力端子の電圧と所定の基準電圧が等しくなるため、第1、第2トランジスタは3端子とも同電位となり、精度よく定電流を生成することができる。

[0013] 所定の基準電圧は、第2トランジスタが非定電流領域で動作するように設定されてもよい。

本明細書において、非定電流領域とは、トランジスタの両端の電圧を変化させたときに、流れる電流が変化する領域をいい、FETにおいては非飽和領域をいい、バイポーラトランジスタにおいては飽和領域をいう。

第1、第2トランジスタが3端子とも同電位であれば、第1、第2トランジスタは、いずれも非定電流領域で動作することになるため、第1トランジスタは、第2トランジスタに流れる電流に比例した電流を精度良く生成することができる。このように第1、第2トランジスタを非定電流領域、すなわち第1、第2トランジスタの両端の電圧が低い状態で動作させることによって、消費電力を低減することができる。

[0014] 本発明の別の態様は、電源装置である。この電源装置は、上述の定電流回路と、定電流回路の電流出力端子に接続される負荷回路に駆動電圧を供給する電圧生成部と、を備える。電圧生成部は、負荷回路を駆動した結果、定電流回路の電流出力端子に現れる電圧が第2トランジスタの一端の電圧に近づくように駆動電圧を生成する。

[0015] この態様によれば、電圧生成部は、第1、第2トランジスタの3端子の電圧がともに等しくなるように駆動電圧を生成するため、高効率に負荷回路を駆動することができる。

[0016] 本発明のさらに別の態様は、発光装置である。この発光装置は、発光素子と、発光素子を駆動する上述の電源装置と、を備える。電源装置は、定電流回路の定電流源により生成される基準電流によって発光素子の発光輝度を制御する。

発光素子とは、LED、有機EL(ElectroLuminescence)などをいう。

この態様によれば、基準電流によって発光素子の輝度を調節するとともに、発光素子の駆動電圧を高効率に生成することができる。

[0017] なお、以上の構成要素の任意の組合せや本発明の構成要素や表現を方法、装置、システムなどの間で相互に置換したものもまた、本発明の態様として有効である。

発明の効果

[0018] 本発明に係る定電流回路によれば、定電流回路の出力電圧を低下することができる。

図面の簡単な説明

[0019] [図1]第1の実施の形態に係る定電流回路の構成を示す回路図である。

[図2]第2の実施の形態に係る定電流回路の構成を示す回路図である。

[図3]MOSFETの電流電圧特性を示す図である。

[図4]第3の実施の形態に係る発光装置の構成を示す回路図である。

[図5]第2の実施の形態に係る定電流回路の変形例を示す回路図である。

符号の説明

[0020] M1 第1トランジスタ、 M2 第2トランジスタ、 M3 第3トランジスタ、 10 定電流源、 12 第1誤差増幅器、 14 第1電流電圧変換部、 16 第2電流電圧変換部、 20 電圧調節部、 22 第2誤差増幅器、 40 電圧生成部、 100 定電流回路、 102 電流出力端子、 200 定電流回路、 300 発光素子、 1000 発光装置。

発明を実施するための最良の形態

[0021] (第1の実施の形態)

図1は、本発明の第1の実施の形態に係る定電流回路100の構成を示す回路図である。

この定電流回路100は、定電流Icを生成し、電流出力端子102に接続される回路にその定電流Icを流す。

定電流回路100は、第1トランジスタM1、第2トランジスタM2、定電流源10、第1誤差増幅器12、第1電流電圧変換部14、第2電流電圧変換部16を備える。

[0022] 第1トランジスタM1は、N型のMOSFETであって、定電流Icの電流経路上に設けられている。第1トランジスタM1のソース端子は接地され、ドレイン端子は電流出力端子102に接続されている。第1トランジスタM1には、本定電流回路100の出力としての定電流Icが流れる。

第2トランジスタM2は、第1トランジスタM1と同様にN型のMOSFETであって、第1トランジスタM1とゲート端子およびソース端子が共通に接続されており、各トランジスタの面積比に応じた電流が流れるように構成されている。以下、このような構成されたトランジスタ対をカレントミラーと称す。第2トランジスタM2に流れる電流をIm2とし、第1トランジスタM1および第2トランジスタM2のトランジスタのサイズ比をS1:S2とする。

[0023] 第1電流電圧変換部14は、第2抵抗R2を含む。第2抵抗R2は、一端が第2トランジスタM2のドレイン端子に接続され他端に固定電圧Vddが印加されている。第2抵抗R2には、第2トランジスタM2に流れる電流Im2が流れ、R2×Im2の電圧降下が発生する。第1電流電圧変換部14の出力電圧Vx1は、Vx1＝Vdd－R2×Im2となる。こうして第1電流電圧変換部14は第2トランジスタM2に流れる電流Im2を電圧Vx1に変換する。

[0024] 定電流源10は、基準電流Irefを生成する。第2電流電圧変換部16は、第1抵抗R1を含む。第1抵抗R1は、一端が定電流源10に接続され、他端に固定電圧Vddが印加されている。第1抵抗R1には、定電流源10により生成される基準電流Irefが流れ、R1×Irefの電圧降下が発生する。第2電流電圧変換部16の出力電圧Vx2は、Vx2＝Vdd－R1×Irefとなる。

こうして第2電流電圧変換部16は基準電流Irefを電圧Vx2に変換する。

[0025] 第1誤差増幅器12の非反転入力端子には、第1電流電圧変換部14の出力電圧Vxが入力され、反転入力端子には、第2電流電圧変換部16の出力電圧Vx2が入力される。第1誤差増幅器12の出力端子は第1トランジスタM1、第2トランジスタM2のゲート端子に接続され、電圧Vx1、Vx2にもとづいてゲート電圧Vgを調節する。

[0026] 以上のように構成された定電流回路100の動作について説明する。

第1誤差増幅器12、第2トランジスタM2、第1電流電圧変換部14は帰還ループを

形成しており、電圧Vx1は第1誤差増幅器12の出力電圧、すなわち第2トランジスタM2のゲート電圧Vgに応じて変化する。

[0027] その結果、第1誤差増幅器12は、非反転入力端子と反転入力端子に印加される電圧Vx1、Vx2が等しくなるように第2トランジスタM2のゲート端子Vgを帰還制御する。すなわち、第2トランジスタM2のゲート電圧Vgは、Vdd－R1×Iref＝Vdd－R2×Im2となるように調節される。このとき、第2トランジスタM2に流れる電流Im2は、Im2＝R1／R2×Irefで与えられる。

[0028] 第1トランジスタM1と第2トランジスタM2は、ゲート端子およびソース端子が共通に接続されるカレントミラー回路を構成するため、第1トランジスタM1には、第2トランジスタM2に流れる電流Im2に比例した電流が流れる。上述のように第1トランジスタM1と第2トランジスタM2のサイズ比はS1：S2であるから、第1トランジスタM1には、Ic＝Im2×S1／S2＝R1／R2×S1／S2×Irefで与えられる定電流が流れることになる。

[0029] 本実施の形態に係る定電流回路100によれば、基準電流Iref、抵抗値R1、R2、トランジスタのサイズ比S1、S2を調節することにより所望の定電流を生成することができ、電流出力端子102に接続される回路にその定電流Icを流すことができる。

[0030] さらに、本実施の形態に係る定電流回路100では、以下の効果を得ることができる。

一般にN型MOSFETに流れる電流は、ゲート電圧Vgを高く設定するほど増加する。しかしながら、入力側のトランジスタのゲート端子がドレイン端子と接続される通常のカレントミラー回路においては、ゲート端子の電圧はそれほど高くならないため、出力側のトランジスタの能力をフルに発揮させることができない。

本実施の形態に係る定電流回路100では、第2抵抗R2の抵抗値を低く設定することによって、第1トランジスタM1、第2トランジスタM2のゲート電圧Vgを高く設定することができるため、トランジスタの能力を完全に引き出すことができる。これは、トランジスタサイズが小さくても、より多くの電流を流すことができることを意味し、定電流回路100のサイズを小さくすることができる。

[0031] （第2の実施の形態）

第2の実施の形態に係る定電流回路200は、第1の実施の形態に係る定電流回路100に加えて、第2トランジスタM2のドレイン端子の電圧を固定する電圧調節部20をさらに備える。

図2は、第2の実施の形態に係る定電流回路200の構成を示す回路図である。以降の図において、図1と同一もしくは同等の構成要素には同一の符号を付し、適宜説明を省略する。

[0032] 電圧調節部20は、第2トランジスタM2の一端であるドレイン端子と第2抵抗R2の間に接続され、第2トランジスタM2のドレイン電圧Vd2を所定の基準電圧に近づくように調節する。

電圧調節部20は、第3トランジスタM3、第2誤差増幅器22、基準電圧源24を含み、レギュレータ回路を構成する。

[0033] 第3トランジスタM3は、N型のMOSFETであって、第2トランジスタM2と直列に接続される。すなわち、第3トランジスタM3のソース端子は、第2トランジスタM2のドレイン端子に接続され、ドレイン端子は第2抵抗R2に接続される。

基準電圧源24は、バンドギャップリファレンス回路などであって、所定の基準電圧Vrefを生成する。

[0034] 第2誤差増幅器22の非反転入力端子には基準電圧源24により生成される基準電圧Vrefが入力される。反転入力端子には、第2トランジスタM2と第3トランジスタM3の接続点、すなわち第2トランジスタM2のドレイン端子の電圧Vd2が入力される。第2誤差増幅器22の出力端子は第3トランジスタM3のゲート端子に接続される。

[0035] 以上の構成された定電流回路200の動作について説明する。本実施の形態に係る定電流回路200は、第1の実施の形態に係る定電流回路100と同様に、基準電流Irefに比例した定電流Icを生成する。

[0036] はじめに、本実施の形態に係る定電流回路200により得られる効果をより明確とするため、従来のカレントミラー回路の特性について説明する。

図3は、MOSFETの電流電圧特性を示す。横軸はドレインソース間電圧、縦軸はドレインソース電流を表し、異なるゲートソース間電圧Vgs1、Vgs2に対する電流電圧特性が示されている。同図において、電圧Vth1、Vth2は、ゲートソース間電圧V

gs1、Vgs2それぞれにおける定電流領域と非定電流領域のしきい値電圧を表す。同図に示すように、ドレインソース間電圧がしきい値電圧Vthより低い非定電流領域(非飽和領域)においては、ドレインソース間電圧が変化するとドレインソース電流が大幅に変化してしまう。

したがって、従来のカレントミラー回路においては、2つのトランジスタがいずれも定電流領域で動作する場合には、トランジスタのサイズに比に応じた電流が各トランジスタに流れることになるが、2つのトランジスタのいずれかまたは両方が非定電流領域で動作すると、トランジスタのペア性が損なわれ、サイズ比に応じた電流が生成されなくなる。

[0037] 本実施の形態に係る定電流回路200の説明に戻る。

上述のように、電圧調節部20において、第2誤差増幅器22は、非反転入力端子と反転入力端子に印加される電圧が等しくなるようにその出力である第3トランジスタM3のゲート電圧を調節する。その結果、第3トランジスタM3のオン抵抗が調節され、基準電圧Vrefと第2トランジスタM2のドレイン電圧Vd2が等しくなるように帰還がかかる。

[0038] 上述したように、カレントミラー回路を構成する2つのトランジスタのドレインソース間電圧が異なる場合、非定電流領域では、正確なカレントミラー回路として動作しない。しかしながら、本実施の形態に係る第1トランジスタM1、第2トランジスタM2の場合には、電圧調節部20の存在により2つのトランジスタのドレインソース間電圧を等しくできる。そのため、各トランジスタは3端子とも等しい電圧で動作することになり、非定電流領域においても、サイズ比に応じた電流が流せるようになる。

[0039] いま、基準電圧Vrefの値を、電流出力端子102に現れる電圧Vd1と同一に設定した場合、第1トランジスタM1および第2トランジスタM2は、3端子ともにほぼ同一の電圧が印加されることになる。言い換えれば、第1トランジスタM1、第2トランジスタM2は、ドレインソース間電圧が低い非飽和領域で動作する場合においても、各トランジスタのサイズに比例した電流を精度よく生成することができる。

[0040] 定電流回路200にて消費される電力は、第1トランジスタM1および第2トランジスタM2のドレインソース間電圧が低い方が低減される。ここで、上述のように、基準電圧

Vrefの値を電流出力端子102に現れる電圧Vd1と同一に設定した場合、第1トランジスタM1、第2トランジスタM2を非飽和領域で動作させても精度よく定電流を生成できる。したがって、本実施の形態に係る定電流回路200においては、基準電圧Vrefおよび電流出力端子102に現れる電圧Vd1を、第2トランジスタM2、第1トランジスタM1が非飽和領域で動作するように設定することにより、定電流回路200の消費電力を低減することができる。

[0041] また、従来のカレントミラー回路においては、トランジスタをフルに駆動するために、第1トランジスタM1、第2トランジスタM2のゲートソース間電圧を大きくした場合、ドレインソース間電圧を大きくする必要があった。図3に示すように、ゲートソース間電圧を上げると、しきい値電圧Vthが高くなるためである。

これに対して、本実施の形態に係る定電流回路200においては、第1トランジスタM1、第2トランジスタM2の能力をフルに引き出すために、ゲートソース間電圧を大きく設定した場合においても、2つのトランジスタのペア性が保たれるため、各トランジスタのドレインソース間電圧、すなわち基準電圧Vrefおよび電流出力端子102に現れる電圧Vd2を低く設定することができる。

[0042] (第3の実施の形態)

本発明の第3の実施の形態は、発光素子であるLEDを含む発光装置である。

図4は、第3の実施の形態に係る発光装置1000の構成を示す回路図である。発光装置1000は、LED300、電圧生成部40、定電流回路200を含む。

定電流回路200の電流出力端子102にはLED300のカソード端子が接続されている。LED300は、定電流回路200により生成される定電流Icによってその発光輝度が制御される。LED300のアノード端子には、電圧生成部40の出力端子50が接続され、電圧生成部40の出力電圧Voutが印加される。

[0043] 電圧生成部40は、スイッチングレギュレータであって、入力端子48に入力される入力電圧Vinを昇圧した電圧Voutを、出力端子50から出力する。電圧生成部40は、スイッチング素子SW1、整流ダイオードD1、インダクタL1、出力コンデンサC1、第3誤差増幅器42、発振器44、電圧比較器46を含む。

[0044] 第3誤差増幅器42の非反転入力端子には、電流出力端子102の電圧Vd1が入力

されている。また、反転入力端子には、定電流回路200の基準電圧源24から出力される基準電圧Vrefが印加されている。第3誤差増幅器42は電圧Vd2、Vrefの誤差電圧を増幅して得られる誤差電圧Verrを出力する。この誤差電圧Verrは、電圧比較器46へ入力される。

[0045] 発振器44は三角波、もしくはのこぎり波状の周期電圧Voscを生成し、電圧比較器46へと出力する。

電圧比較器46は、誤差電圧Verrと周期電圧Voscを比較し、その大小関係に応じてハイレベル、ローレベルが変化するスイッチング信号Vswを生成する。こうして生成されるスイッチング信号Vswは、ハイレベルとローレベルの期間の比、すなわちデューティ比が変化するパルス幅変調された信号となる。

[0046] このスイッチング信号Vswは、図示しないドライバ回路を介してスイッチング素子SW1であるMOSFETのゲート端子に入力される。スイッチング素子SW1は、スイッチング信号Vswがハイレベルの期間オンし、ローレベルの期間オフする。

スイッチング素子SW1がオンオフすることにより、インダクタL1および出力コンデンサC1によってエネルギ変換が行われ、入力端子48に印加された入力電圧が昇圧される。昇圧された電圧は、出力コンデンサC1によって平滑化され、直流の出力電圧Voutとして出力される。こうして電圧生成部40により生成された出力信号Voutは、駆動電圧としてLED300に供給される。

[0047] 以上のように構成された発光装置1000の動作について説明する。

定電流回路200の電流出力端子102には、負荷回路であるLED300を駆動した結果、Vd1＝Vout－Vfという電圧が現れる。ここで、VfはLED300の順方向電圧である。

電圧生成部40におけるスイッチング信号Vswは、第3誤差増幅器42に入力される2つの電圧VrefとVd1が等しくなるように生成される。その結果、電圧生成部40の出力電圧Voutは、Vout＝Vd1＋Vf＝Vref＋Vfが成り立つように安定化される。

[0048] このとき、定電流回路200においては、電圧調節部20によって、第2トランジスタM2のドレイン端子の電圧Vd2が基準電圧Vrefに近づくように調節される。

その結果、電流出力端子102の電圧Vd1と、第2トランジスタM2のドレイン端子の

電圧Vd2は等しくなるように制御されることになる。

[0049] 本実施の形態に係る定電流回路200においては、第1トランジスタM1、第2トランジスタM2はカレントミラー回路を構成し、そのゲート端子、ソース端子に加えてドレイン端子の電圧も等しくなるように調節される。したがって、第1トランジスタM1は、第2トランジスタM2に流れる電流Im2を精度よく増幅し、LED300に定電流Icを流すことができる。

[0050] 従来においては、第1トランジスタM1を飽和領域で動作させる必要があったため、電流出力端子102に現れる電圧をたとえば0．3V以上に制御する必要があった。

一方、本実施の形態に係る定電流回路200においては、第2の実施の形態で説明したように、第1トランジスタM1、第2トランジスタM2は、非飽和領域においても、2つのトランジスタのペア性が保たれる。その結果、本実施の形態に係る定電流回路200では、第1トランジスタM1を非飽和領域で動作させることができるため、たとえば、基準電圧Vrefを0．1Vに設定することができる。その結果、第1トランジスタM1、第2トランジスタM2での電力消費を減少させることができ、発光装置1000の効率を改善することができる。

[0051] 上記実施の形態は例示であり、それらの各構成要素や各処理プロセスの組合せにいろいろな変形例が可能なこと、またそうした変形例も本発明の範囲にあることは当業者に理解されるところである。

[0052] 図5は、第2の実施の形態に係る定電流回路の変形例を示す回路図である。本変形例に係る定電流回路600は、MOSFETのN型、P型が置換して構成されている。この定電流回路600によっても、電流出力端子102に接続される回路に定電流Icを流すことができる。本変形例に係る定電流回路600は、電流出力端子102に接続される回路の電圧降下が小さい場合や、負電源が使用可能な電子機器において好適に用いることができる。

[0053] 実施の形態においては、各トランジスタはMOSFETの場合について説明したが、バイポーラトランジスタ等の別のタイプのトランジスタを用いてもよい。これらの選択は、定電流回路に要求される設計仕様、使用する半導体製造プロセスなどによって決めればよい。

[0054] 実施の形態において、定電流回路、電源装置等を構成する素子はすべて一体集積化されていてもよく、その一部がディスクリート部品で構成されていてもよい。どの部分を集積化するかは、使用する半導体製造プロセスや、コスト、占有面積などにもとづいて決めればよい。

[0055] 実施の形態において、電圧生成部40はスイッチングレギュレータであるとして説明したが、絶縁型のスイッチングレギュレータ、チャージポンプ回路や、3端子レギュレータなどであってもよい。

産業上の利用可能性

[0056] 本発明は、広く電子回路に利用することができる。

請求の範囲

[1] 電流出力端子に接続される回路に定電流を流す定電流回路であって、

前記定電流の電流経路上に設けられた第1トランジスタと、

制御端子が前記第1トランジスタと共通に接続された第2トランジスタと、

前記第2トランジスタに流れる電流を電圧に変換する第1電流電圧変換部と、

基準電流を生成する定電流源と、

前記基準電流を電圧に変換する第2電流電圧変換部と、

前記第1、第2電流電圧変換部それぞれの出力電圧が入力され、前記第1、第2トランジスタの制御端子の電圧を調節する第1誤差増幅器と、

を備えることを特徴とする定電流回路。

[2] 前記第2トランジスタの一端に接続され、該第2トランジスタの一端の電圧が所定の基準電圧に近づくように調節する電圧調節部をさらに備えることを特徴とする請求項1に記載の定電流回路。

[3] 前記電圧調整部は、

前記第2トランジスタと直列に接続される第3トランジスタと、

前記第2、第3トランジスタの接続点の電圧と前記所定の基準電圧が入力され、前記第3トランジスタの制御端子の電圧を調節する第2誤差増幅器と、

を含むことを特徴とする請求項2に記載の定電流回路。

[4] 前記所定の基準電圧は、前記電流出力端子の電圧と同一に設定されることを特徴とする請求項2または3に記載の定電流回路。

[5] 前記所定の基準電圧は、前記第2トランジスタが非定電流領域で動作するように設定されることを特徴とする請求項4に記載の定電流回路。

[6] 請求項1から3のいずれかに記載の定電流回路と、

前記定電流回路の電流出力端子に接続される負荷回路に駆動電圧を供給する電圧生成部と、

を備え、前記電圧生成部は、

前記負荷回路を駆動した結果、前記定電流回路の電流出力端子に現れる電圧が前記第2トランジスタの一端の電圧に近づくように前記駆動電圧を生成することを特

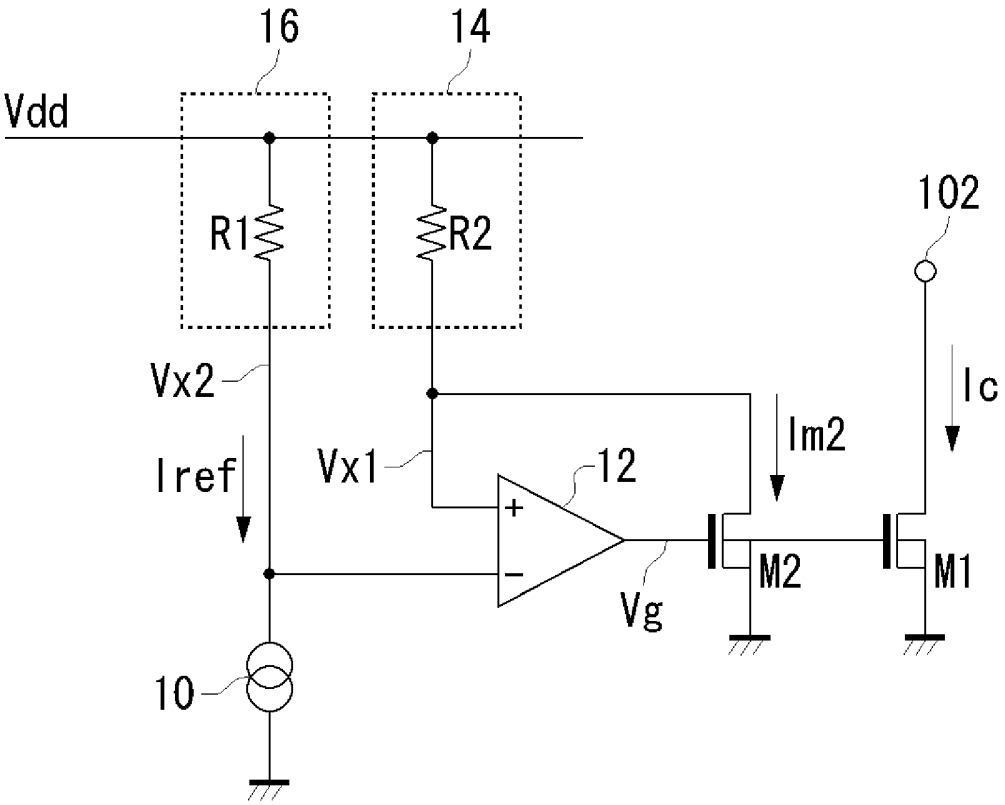
徴とする電源装置。

[7] 発光素子と、

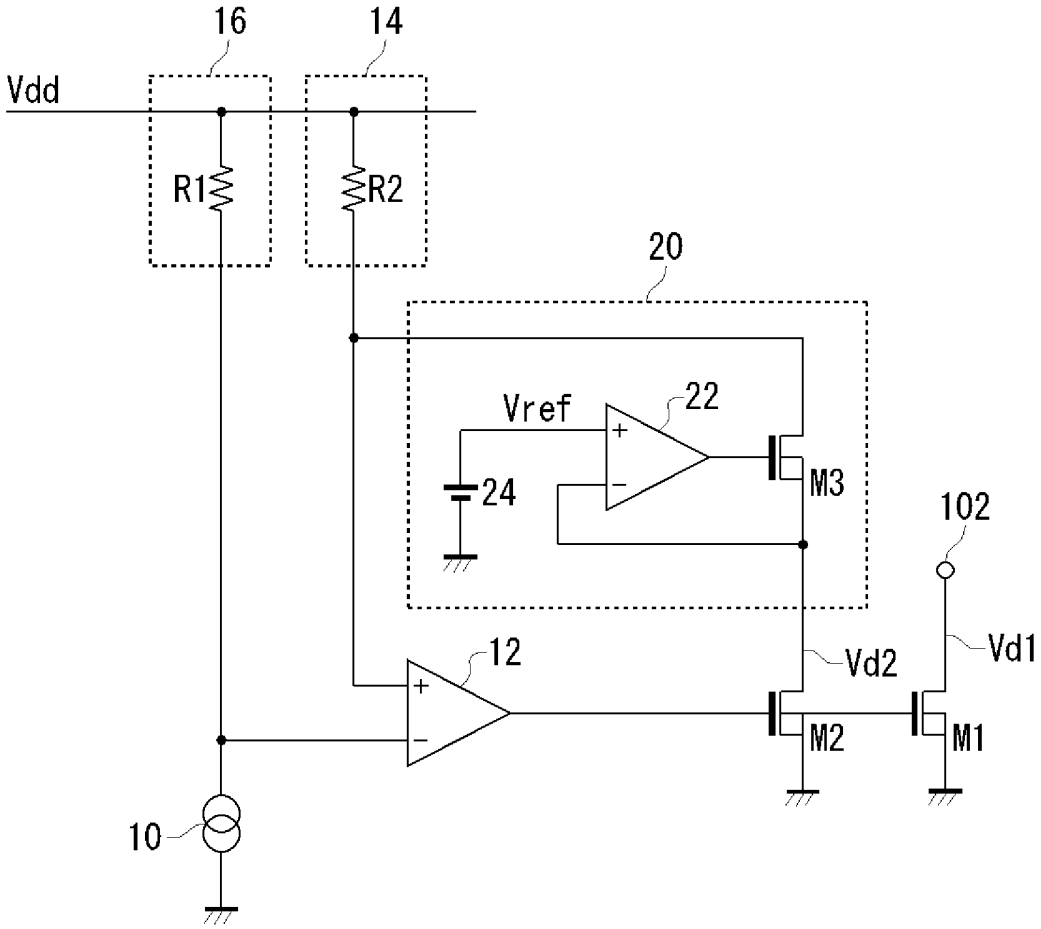
前記発光素子を駆動する請求項6に記載の電源装置と、を備え、

前記定電流回路の定電流源により生成される前記基準電流によって前記発光素子の発光輝度を制御することを特徴とする発光装置。

[図1]

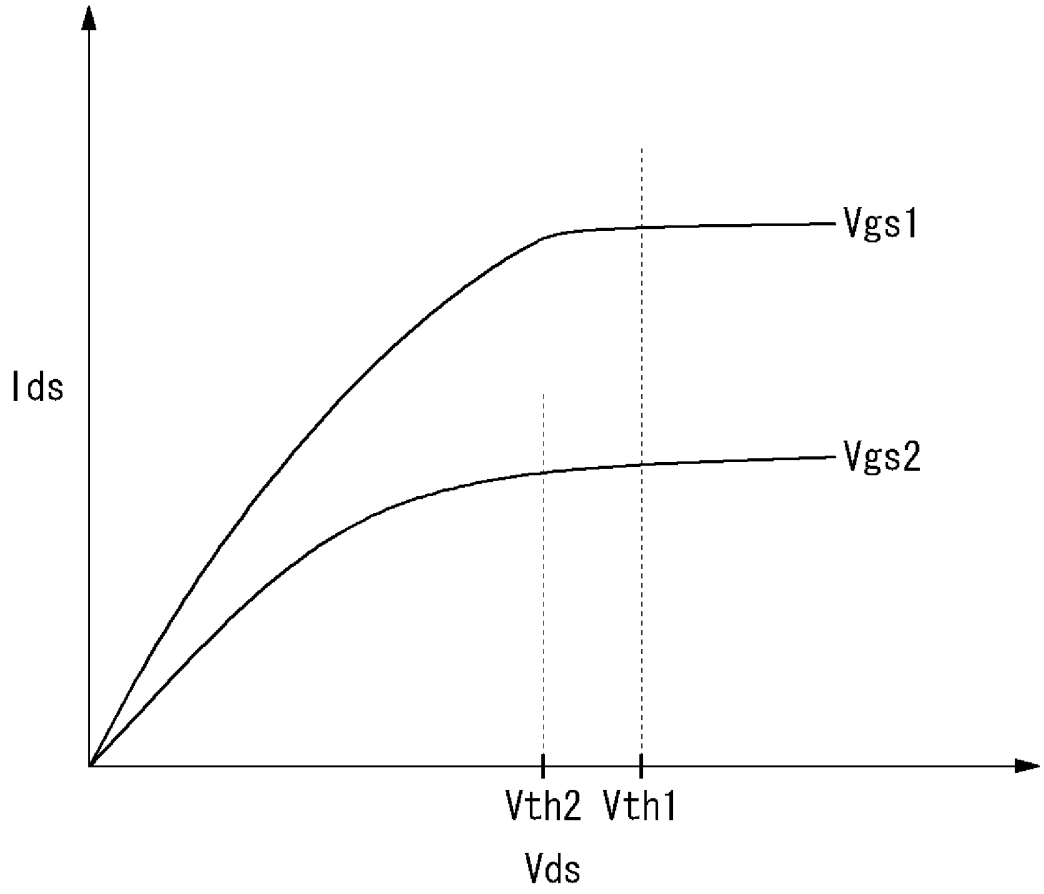


[図2]

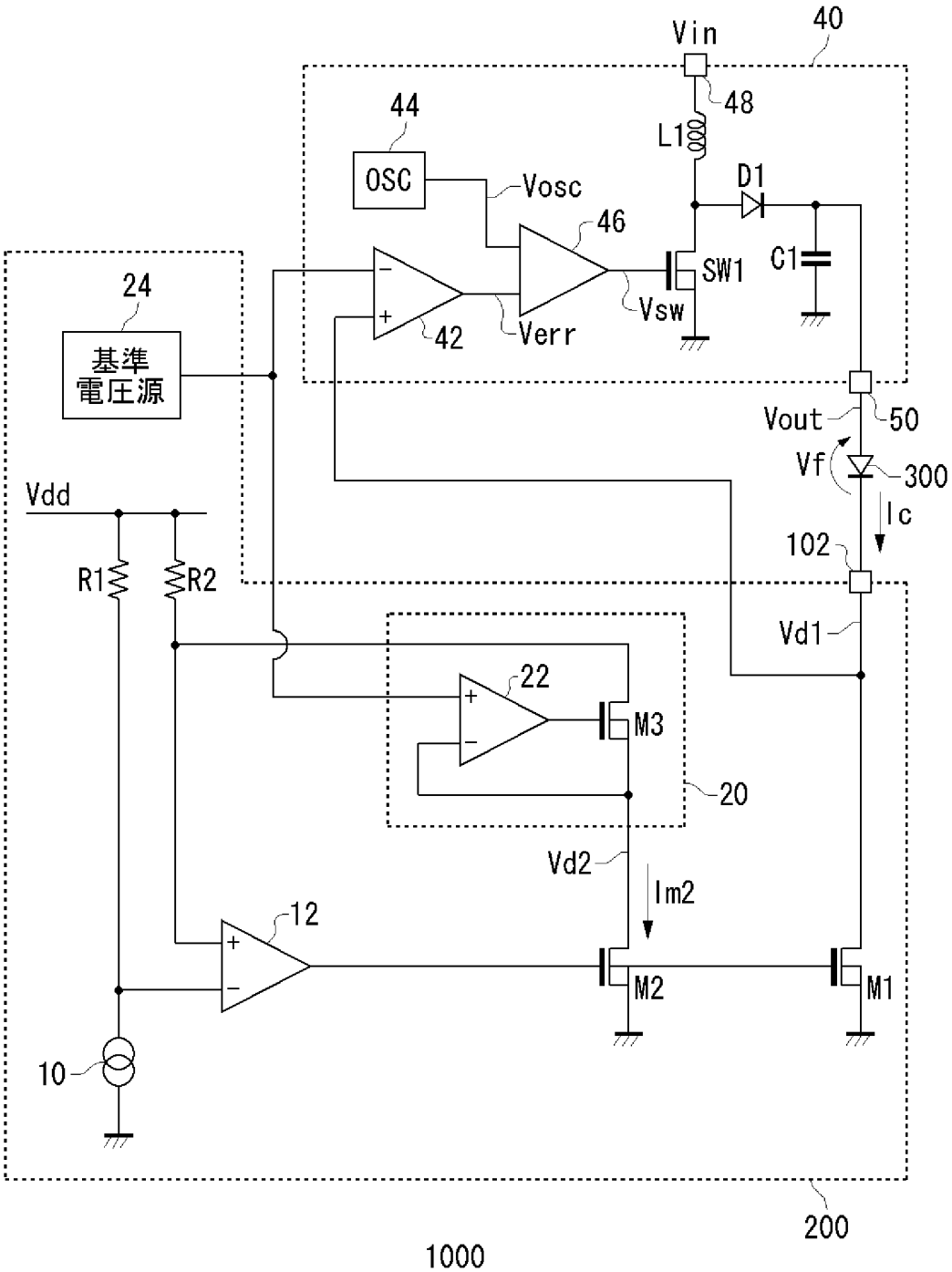


200

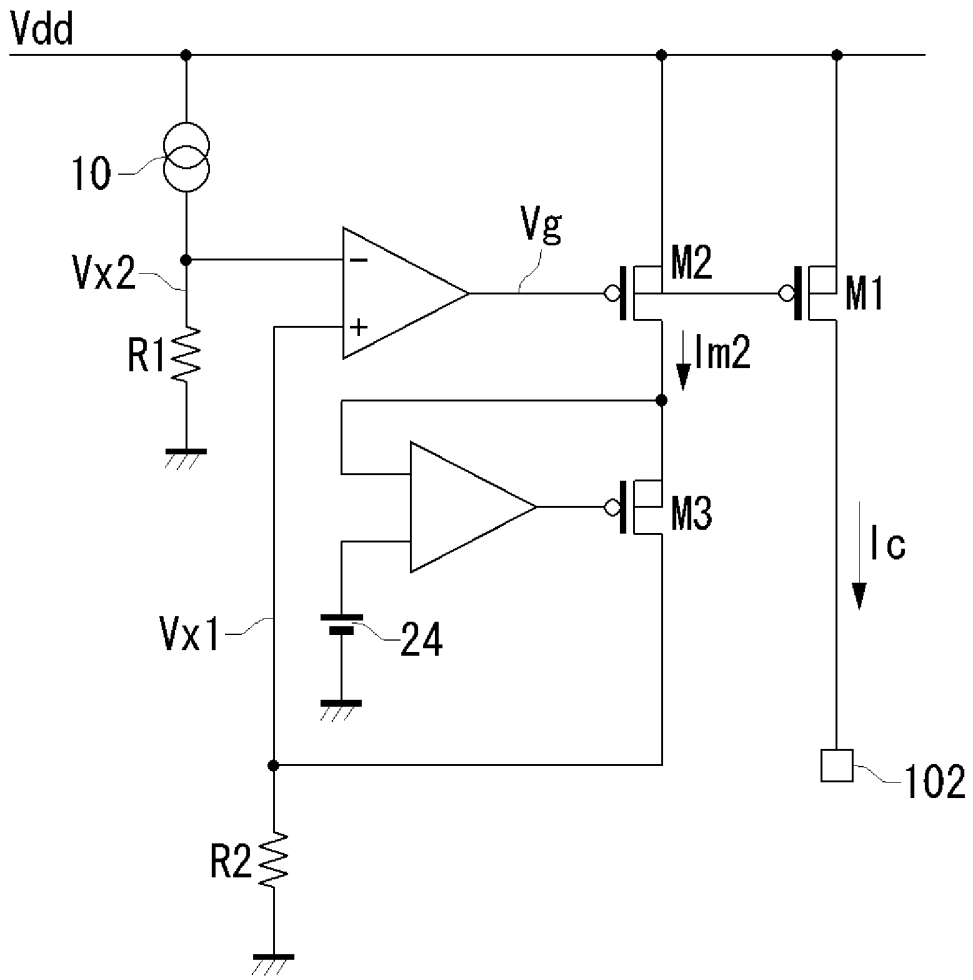
[図3]



[図4]


Vin
40
48
L1
44
OSC
Vosc
D1
46
SW1
C1
24
基準
電圧源
42
Verr
Vsw
Vout
50
Vf
300
Ic
Vdd
102
R1
R2
Vd1
22
M3
20
Vd2
Im2
12
M2
M1
10
200
1000

[図5]



INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2006/300699

A. CLASSIFICATION OF SUBJECT MATTER
G05F3/24(2006.01)

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
G05F3/24(2006.01)

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched
Jitsuyo Shinan Koho 1922-1996 Jitsuyo Shinan Toroku Koho 1996-2006
Kokai Jitsuyo Shinan Koho 1971-2006 Toroku Jitsuyo Shinan Koho 1994-2006

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y	JP 4-86907 A (Mitsumi Electric Co., Ltd.), 19 March, 1992 (19.03.92), Page 1, lower right column, lines 10 to 11; page 2, upper left column, lines 8 to 16; Fig. 3 (Family: none)	1-6 7
Y A	JP 61-18231 A (Sumitomo Electric Industries, Ltd.), 27 January, 1986 (27.01.86), Page 1, lower right column, lines 7 to 13; Fig.3 (Family: none)	7 1-6

☐ Further documents are listed in the continuation of Box C. ☐ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
10 February, 2006 (10.02.06)	21 February, 2006 (21.02.06)
Name and mailing address of the ISA/ Japanese Patent Office Facsimile No.	Authorized officer Telephone No.

国際調査報告

国際出願番号　ＰＣＴ／ＪＰ２００６／３００６９９

Ａ．　発明の属する分野の分類（国際特許分類（ＩＰＣ））

Int.Cl.　*G05F3/24*（2006.01）

Ｂ．　調査を行った分野

調査を行った最小限資料（国際特許分類（ＩＰＣ））

Int.Cl.　*G05F3/24*（2006.01）

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	１９２２－１９９６年
日本国公開実用新案公報	１９７１－２００６年
日本国実用新案登録公報	１９９６－２００６年
日本国登録実用新案公報	１９９４－２００６年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

Ｃ．　関連すると認められる文献

引用文献のカテゴリー＊	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求の範囲の番号
Ｘ Ｙ	ＪＰ４－８６９０７Ａ（ミツミ電機株式会社）１９．０３．１９９２、１ページ右下欄１０行－１１行、２ページ左上欄８行－１６行、第３図（ファミリーなし）	１－６ ７
Ｙ Ａ	ＪＰ６１－１８２３１Ａ（住友電気工業株式会社）２７．０１．１９８６、１ページ右下欄７行－１３行、第３図（ファミリーなし）	７ １－６

☐　Ｃ欄の続きにも文献が列挙されている。

☐　パテントファミリーに関する別紙を参照。

＊　引用文献のカテゴリー

「Ａ」特に関連のある文献ではなく、一般的技術水準を示すもの

「Ｅ」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「Ｌ」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）

「Ｏ」口頭による開示、使用、展示等に言及する文献

「Ｐ」国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献

「Ｔ」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「Ｘ」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Ｙ」特に関連のある文献であって、当該文献と他の１以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「＆」同一パテントファミリー文献

国際調査を完了した日 １０．０２．２００６	国際調査報告の発送日 ２１．０２．２００６
国際調査機関の名称及びあて先 日本国特許庁（ＩＳＡ／ＪＰ） 郵便番号１００－８９１５ 東京都千代田区霞が関三丁目４番３号	特許庁審査官（権限のある職員）　３Ｖ　３７３６ 川端　修 電話番号　０３－３５８１－１１０１　内線　３３５８