



[12] 发明专利说明书

[21] ZL 专利号 98109612.3

[43] 授权公告日 2003 年 2 月 12 日

[11] 授权公告号 CN 1101596C

[22] 申请日 1998.6.4 [21] 申请号 98109612.3

[30] 优先权

[32] 1997. 6. 5 [33] JP [31] 148123/1997

[71] 专利权人 日本电气株式会社

地址 日本东京都

[72] 发明人 广田俊幸

[56] 参考文献

EP0630055 1994.12.21 H01L29/94

JP 平 3 - 272165 1991.12.03 H01L27/04

JP 平 5 - 315543 1993.11.26 H01L27/04

审查员 郭 强

[74] 专利代理机构 中国专利代理(香港)有限公司

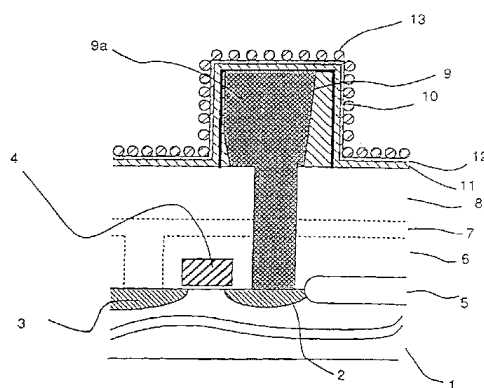
代理人 邹光新 王 岳

权利要求书 1 页 说明书 8 页 附图 5 页

[54] 发明名称 制备半导体器件的方法

[57] 摘要

根据本发明, 提供了一种方法, 该方法可以确保形成 DRAM 中的半球形硅晶颗粒, 其中 DRAM 具有堆栈电容器结构, 而该结构中具有半球形硅晶颗粒, 该方法可以将足量的杂质引入半球形硅晶颗粒, 并可以防止耗尽引起的电容器退化。在本发明中, 第一硅薄膜制作在具有 MOS 晶体管的半导体衬底上, 并制成预定形状, 然后在第一硅薄膜表面形成自生氧化层。顺次地, 形成含有杂质的第二硅薄膜和不含杂质的第三硅薄膜, 然后在不将其暴露在空气中的条件下, 进行退火处理, 形成半球形硅晶颗粒。此后, 利用深腐蚀工艺将电极彼此分离, 形成存储电极, 最后形成介质薄膜和平板电极, 制成电容器。



1.一种制备具有电容器的半导体器件的方法，电容器具有上层电极、介质薄膜和下层电极，其中下层电极通过以下步骤形成：形成第一硅薄膜的步骤，该硅薄膜包含杂质并通过真空化学汽相生长的方法以非晶态或多晶态的形式生长在半导体衬底的一个主表面上；将第一硅薄膜制成预定形状的步骤；在第一硅薄膜表面形成自生氧化层的步骤；形成第二硅薄膜的步骤，该硅薄膜含有杂质并通过真空化学汽相生长的方法以非晶态的形式生长；形成第三硅薄膜的步骤，该硅薄膜不含杂质并通过真空化学汽相生长的方法，在不将同一部分暴露在空气中的条件下，以非晶态的形式生长；在不将同一部分暴露在空气中的非氧化环境里对第三硅薄膜进行退火处理的步骤，使第三硅薄膜结晶，由此形成半球形硅晶颗粒；和利用各向异性的刻蚀技术进行深腐蚀的步骤。

2.根据权利要求1的制作半导体器件的方法，其中第一硅薄膜表面上的自生氧化层厚度是2nm或更小。

3.根据权利要求1的制作半导体器件的方法，其中掺杂到第二硅薄膜中的杂质是磷。

4.根据权利要求3的制作半导体器件的方法，其中掺杂到第二硅薄膜中的磷浓度在 $1E20$ 至 $3E20$ [atoms/cc]之间。

5.根据权利要求1的制作半导体器件的方法，其中第二硅薄膜的厚度在10至70nm之间。

6.根据权利要求1的制作半导体器件的方法，其中第三硅薄膜的厚度在5至60nm之间。

制备半导体器件的方法

技术领域

5 本发明涉及半导体器件，具体地讲，涉及制备具有电容器的半导体器件的方法，例如 DRAM（动态随机访问存储器）。

发明背景

通过使存储器单元微型化，由一个三极管和一个电容器构成其存储器的 DRAM 被高度地集成在一起。

10 随着存储器单元面积的减少，电容器占据的面积也随之减小，因此，很难获得软误差阻抗（soft error resistance）所需的电荷储存能力（大约 25fF）。

现在，称为堆栈类型（stack type）的存储电极得到广泛的应用，在存储电极表面形成微小的半球形硅晶颗粒，即 HSG-Si（半球形颗粒硅），以便增加电极的有效表面积的技术也得到应用。

通过非晶态-晶态转变温度范围内对清洁的非晶硅薄膜表面进行退火处理，使非晶硅薄膜表面上形成晶核，然后利用硅原子的表面迁移作用使晶核生长，进而完成了 HSG-Si 的制备过程。

15 因此，要求作为母体的非晶硅薄膜表面是一个清洁的、没有自生氧化层和有机杂质的表面，还要求制备 HSG-Si 的退火环境是高真空环境或者是非氧化环境。

此外，结晶硅表面比非晶硅表面更稳定，在结晶硅表面，很少发生硅原子的表面迁移现象，所以不会形成任何 HSG-Si。因此，形成 HSG-Si 的表面必须是非晶硅表面。

25 根据薄膜生成的原理，生成 HSG-Si 的技术可以分为选择性 HSG 方法和掩蔽式 HSG 方法，这些方法分别具有下述优点和缺点。

在选择性 HSG 方法中，HSG 选择性地只形成在先前形成的存储电极的表面上，在薄膜形成之后，与掩蔽式 HSG 方法相比，不再需要深腐蚀步骤。因此，选择性 HSG 方法具有操作步骤较少的优点。

30 日本专利申请 Laid-open 第 315543/1993 号介绍了一种方法，该方法包括利用选择性 HSG 方法形成存储电极图形，淀积非晶硅，进行深腐蚀使电极相互分离，最后形成 HSG-Si。

此外，在选择性 HSG 方法中，存储电极的形状不受深腐蚀步骤的限制，因此，选择性 HSG 方法具有可以用于制备复杂形状存储电

极的优点，例如柱形或鳍形。

然而，利用选择性 HSG 方法形成 HSG 的过程对电极表面的状态特别敏感，特别是，由于自生氧化层的存在和有机物的污染，很容易出现不会形成任何 HSG 的问题。

与此相反，在掩蔽式 HSG 方法中，如其名字表明的，HSG 是整体形成的。首先，整体地形成作为母体的非晶硅薄膜，然后，在不将非晶硅薄膜暴露在环境中的条件下，进行退火，以便形成 HSG。

因此，掩蔽式 HSG 方法具有不会产生任何自生氧化层和不受任何有机物污染的优点。然而，由于形成了整体的薄膜，需要利用一些技术，例如深腐蚀技术，将存储电极彼此隔离开，电极的形状受深腐蚀步骤的限制。

下面，主要根据掩蔽式 HSG 方法，参照图 3 (a) 至图 3 (e)，描述传统的技术。

首先，如图 3 (a) 所示，在含有 MOS - FET 等的半导体衬底的漏极 2 上制备接触孔，然后，利用已知的真空化学汽相生长方法，形成非晶态的、含有磷作为杂质的第一硅薄膜 9。

然后，如图 3 (b) 所示，利用已知的光刻技术，将第一硅薄膜 9 制成预期的形状，以便形成部分存储电极。在图 3 (b) 中，只示出了单个存储电极，而实际上，存储电极的形状是哑铃形。

此后，利用稀释的氢氟酸或类似溶液，除去第一硅薄膜 9 上的自生氧化层，如图 3 (c) 所示，利用真空化学汽相生长方法，由含有硅烷 (SiH_4) 或乙硅烷 (Si_2H_6) 的气体系统整体地形成第二硅薄膜 15。此时，薄膜的形成条件保证第二硅薄膜 15 处于非晶态。

相应地，在不将第二硅薄膜 15 暴露在空气中的高真空环境或非氧化环境中进行退火处理，由此使半球形硅晶颗粒 13 开始在第二硅薄膜 15 的表面上生长，如图 3 (d) 所示。

再次，利用已知的各向异性的干法刻蚀技术进行深腐蚀，将存储电极彼此隔离开，如图 3 (e) 所示。

然后，形成介质薄膜和平板电极，进而制备出电容器。

掩蔽式 HSG 方法对存储电极表面上的自生氧化层和有机污染物不敏感，它具有很宽的容限。由此，掩蔽式 HSG 方法是很好的方法。

然而，在掩蔽式 HSG 方法中，随着第一硅薄膜 9 的薄膜厚度的

增加，将会发生存储电极部分未转变为 HSG 或生长尺寸不足的问题。

未转变为 HSG 的存储电极缺乏电容量，因此，其缺点是不可能进行正常操作和发生位失效。

5 根据调查的结果，已经阐明部分第一硅薄膜 8 发生结晶，因此，在生长 HSG-Si 之前，第二硅薄膜 15 也发生结晶。如上所讨论的，在结晶表面上不会生成任何 HSG-Si。

10 失效的发生率随第一硅薄膜 9 的厚度增加而增加的原因是由于延长了表面的形成时间而延长了受热历程，因此，在薄膜内部或薄膜与底衬之间很容易形成晶核。

可以理解，由于薄膜中晶体的生长速率高于非晶硅的形成速率，结晶化现象将到达表面。

15 在传统的技术中，认为电气连接是重要的，因此，在除去存储电极表面上的自生氧化层之后，形成第二硅薄膜 15。因此，如图 4 所示，可以假设，当第一硅薄膜发生结晶时，这一事实还将使第二硅薄膜 15 结晶。

因此，在形成第二硅薄膜 15 之前，通过利用氨水和过氧化氢溶液的混合溶液处理表面，使致密的自生氧化层覆盖表面以避免第一硅薄膜 9 结晶化产生的影响，可以显著地降低未获得 HSG 之类的失效。

20 另一方面，还存在着另一个引入到形成的 HSG 中的杂质数目不足的问题，因此，由于耗尽效应，电容量不能如预期的那样显著地增加。

只要不对形成的 HSG 进行任何处理，它就不包含任何杂质。因此，应当使用某种装置将杂质引入其中。

25 在传统技术中，第一硅薄膜 9 中的杂质是透过第二硅薄膜 15 热扩散到 HSG-Si 中的，但是，显然的是，在第二硅薄膜 15 形成之前形成的自生氧化层起到了杂质扩散势垒或杂质扩散陷阱的作用，因此，引入到 HSG-Si 的杂质数量不足。

30 因此，为了便于将杂质引 HSG-Si，尝试着在第二硅薄膜 15 中添加杂质，然后形成 HSG-Si。然而，在这种情况下，HSG-S 的生长速率很低，不可能获得足够大的 HSG-Si。图 5 示例了在 565℃ 下退火时间和 HSG-Si 的颗粒尺寸之间的关系。

当 HSG-Si 的尺寸调整到例如 70nm 时，对于掺杂浓度为 $2.03E20$ [atoms/cc]的掺杂非晶硅（图 5 中用“”大约 50 分钟的退火时间，尽管对于非掺杂非晶硅（图 5 中用“●”的曲线），只需 5 分钟的退火时间。

5 在作为母体的非晶硅薄膜中含有磷作为杂质的情况下，硅原子的表面迁移效应由磷的消减决定，杂质浓度越高，HSG-Si 的生长速率就越低。

与此相反，当杂质浓度很高时，薄膜中晶体的生长更加容易，如果第二硅薄膜 15 中的晶体在 HSG-Si 充分地生长之前开始生长，并到达表面，HSG-Si 的生长将会停止。因此，仅仅通过延长退火时间并不能获得较大的颗粒。

如上所述，利用传统技术，很难在抑制由于结晶而造成的 HSG-Si 生长失败的同时，将足量的杂质引入 HSG-Si，获得高电容值。

发明内容

15 本发明的目的是提供一种制备半导体器件的方法，该方法没有上述的问题，并可以防止伴随结晶产生的 HSG-Si 生长失败，还很容易控制 HSG-Si 的生长速率，可以将足量的杂质引入 HSG-Si，可以克服耗尽效应引起的电容退化。

利用下述的本发明可以实现上述的目的。

20 也就是说，本发明公开了制备具有电容器的半导体器件的方法，其中电容器具有上层电极、介质薄膜和下层电极，其中下层电极通过以下步骤形成：形成第一硅薄膜的步骤，该硅薄膜包含杂质并通过真空化学汽相生长的方法以非晶态或多晶态的形式生长在半导体衬底的一个主表面上；将第一硅薄膜制成预定形状的步骤；在第一硅薄膜表面形成自生氧化层的步骤；形成第二硅薄膜的步骤，该硅薄膜含有杂质并通过真空化学汽相生长的方法以非晶态的形式生长；形成第三硅薄膜的步骤，该硅薄膜不含杂质并通过真空化学汽相生长的方法，在不将同一部分暴露在空气中的条件下，以非晶态的形式生长；在不将同一部分暴露在空气中的非氧化环境里对第三硅薄膜进行退火处理

25 30 的步骤，使第三硅薄膜结晶，因此形成半球形硅晶颗粒；和利用各向异性的刻蚀技术进行深腐蚀的步骤。还公开了利用该制造方法获得的半导体器件。

制造本发明半导体器件的方法是一种制备具有电容器的半导体

器件的方法，电容器具有上层电极、介质薄膜和下层电极，其中下层电极通过以下步骤形成：形成第一硅薄膜的步骤，该硅薄膜包含杂质并通过真空化学汽相生长的方法以非晶态或多晶态的形式生长在半导体衬底的一个主表面上；将第一硅薄膜制成预定形状的步骤；在第一硅薄膜表面形成自生氧化层的步骤；形成第二硅薄膜的步骤，该硅薄膜含有杂质并通过真空化学汽相生长的方法以非晶态的形式生长；形成第三硅薄膜的步骤，该硅薄膜不含杂质并通过真空化学汽相生长的方法，在不将同一部分暴露在空气中的条件下，以非晶态的形式生长；在不将同一部分暴露在空气中的非氧化环境里对第三硅薄膜进行退火处理的步骤，使第三硅薄膜结晶，因此形成半球形硅晶颗粒；和利用各向异性的刻蚀技术进行深腐蚀的步骤。

制备本发明半导体器件的方法的特征在于第一硅薄膜表面上的自生氧化层的厚度为 2nm 或更小，制备本发明半导体器件的方法的特征还在于引入第二硅薄膜的杂质是磷，磷的浓度范围是 $1E20$ 到 $3E20$ [atoms/cc]。

此外，制备本发明半导体器件的方法的特征在于第二硅薄膜的厚度在 10 至 70nm 之间，制备本发明半导体器件的方法的特征还在于第三硅薄膜的厚度在 5 至 60nm 之间。

附图说明

- 图 1 是关于本发明第一和第二实施方案的工艺说明图。
图 2 是关于本发明第一和第二实施方案的剖面略图。
图 3 是关于传统技术的工艺说明图。
图 4 是显示了传统技术造成的 HSG-Si 生长失败的剖面略图。
图 5 是 HSG-Si 的颗粒尺寸和退火时间之间的关系曲线。

具体实施方式

在这些附图中，1 表示半导体衬底，2 表示漏极，3 表示源极，4 表示栅极，5 表示场氧化层，6 表示第一层间绝缘层，7 表示位线 (bit line)，8 表示第二层间绝缘层，9a 表示结晶化的第一硅薄膜，10 表示自生氧化薄膜，11 表示第二硅薄膜 (本发明)，12 表示第三硅薄膜 (本发明)，12a 表示结晶化的第二硅薄膜 (传统技术)，13 表示半球形硅晶颗粒 (HSG-Si)，14 表示深腐蚀产生的非均匀性，15 表示第二硅薄膜 (传统技术)。

下面，参照附图，根据各种实例详细描述本发明，但是本发明的范围并不受这些实例的限制。

实例 1

参照图 1(a) 至图 1(e) 描述本发明的第一实施方案。首先, 如图 1(a) 所示, 在含有 MOS-FET 等的半导体衬底的漏极 2 上制备接触孔, 然后, 利用已知的真空化学汽相生长方法, 形成非晶态的、含有磷作为杂质的第一硅薄膜 9。

然后, 如图 1(b) 所示, 利用已知的光刻技术, 将第一硅薄膜 9 制成预期的形状, 以便形成部分存储电极。到该步骤为止的顺次操作与传统技术相同。

此后, 将衬底在氨水和氢氟酸组成的 60°C 的混合溶液中浸泡 3 分钟, 去除颗粒, 同时, 在第一硅薄膜 9 的表面形成致密的自生氧化层 10。

在该实施方案中, 采用了氨水-氢氟酸 (APM 冲洗) 技术, 但是还可以采用任何其它方法, 例如利用硫酸-氢氟酸 (SPM 冲洗), 只要能够形成大约 2nm 厚的致密氧化膜。这些方法是半导体制备工艺中十分普通的冲洗方法。

自生氧化层应足够地薄, 以便毫无问题地通过隧道电流实现电气连接。另一种方法, 例如低温氧化或快速热氧化, 可以形成极薄的热氧化层, 但是, 如果层厚超过 3nm, 就不能再忽略氧化层自身的阻抗。因此, 应当更加注意薄膜的厚度。

利用致密自生氧化层以这种方法覆盖第一硅薄膜 9, 如图 2 所示, 顺次地形成的第二硅薄膜 11 和第三硅薄膜 12 将受到保护, 避免由作为底衬的第一硅薄膜 9 中产生的晶体引起的结晶化。

然后, 如图 1(c) 所示, 利用真空化学汽相生长方法, 由含有硅烷 (SiH_4) 或乙硅烷 (Si_2H_6) 的气体系统形成含有磷作为杂质的第二硅薄膜 11。

薄膜中的磷浓度在 $1.0\text{E}20$ 至 $3.0\text{E}20$ [atoms/cc] 之间。如果浓度小于该范围, 则在 HSG-Si 引入的磷不足, 如果超过该范围, 则在薄膜内容易产生结晶。

第二硅薄膜 11 的厚度大约在 10nm 至 70nm 之间。如果第二硅薄膜 11 的厚度小于 10nm, 那么在随后的加热步骤中很难将足量的杂质扩散到 HSG-Si 中。

然后, 顺序地形成第三硅薄膜 12, 其厚度大约在 5nm 至 60nm

之间，由含有硅烷 (SiH_4) 或乙硅烷 (Si_2H_6) 的气体系统在不将同一部分暴露在空气中的条件下形成。

如果第三硅薄膜 12 的厚度小于 5nm，那么在后续的退火步骤中，由于 HSG-Si 的生长，第三硅薄膜 12 将很快地被耗尽，由此，不能获得足够尺寸的 HSG。如果厚度超过 60nm，则很难从第二硅薄膜热扩散杂质。

第二硅薄膜 11 和第三硅薄膜 12 的薄膜形成条件应保证它们均处于非晶态，当薄膜形成温度为在 530 至 590℃ 之间，薄膜形成压力在 0.2 至 80 Torr 之间时，形成这种非晶态是可能的。通常，在薄膜形成温度较低和薄膜形成压力较高的条件下，容易产生非晶态。

通过以这种方法形成含有杂质的第二硅薄膜 11 和不含杂质的第三硅薄膜 12，在后续的步骤中，可以将足量的杂质引入 HSG，而不会降低 HSG 的生长速率，同时可以防止结晶化引起的 HSG 生长失败，并可以解决耗尽引起的电容量退化的问题。

下一步，停止供气，然后，在非晶态-结晶态转变温度附近，在不将其暴露在空气中的条件下，进行退火处理，形成 HSG-Si，如图 1(d) 所示。

退火温度优选地在 550 至 580℃ 之间。图 5 显示了在利用厚度为 30nm、含有浓度为 2.0×10^{20} [atoms/cc] 的磷作为杂质的非晶硅制作第二硅薄膜 11，利用厚度为 20nm、未掺杂非晶硅制作第三硅薄膜 12 的条件下，退火时间和 HSG-Si 的颗粒尺寸间的关系（图 5 中用 Δ 表示的曲线）。

当颗粒尺寸大于 60nm 时，曲线 Δ 的生长速率突然下降的原因是由于 HSG-Si 的生长而将第三硅薄膜耗尽，由此，第二硅薄膜暴露出来。

在一选择的晶粒尺寸处，晶粒的生长速率能够被降低，如果利用这一现象，可以很容易地控制晶粒尺寸（图 1(e) 和图 2 分别显示了一种还有第三硅薄膜 12 剩余的情况）。

然后，利用各向异性的干法刻蚀技术进行深腐蚀，将存储电极相互隔离，如图 1(e) 所示。

下一步，形成介质薄膜和平板电极，制成电容器（未示出）。

这里，介质薄膜具有氧化物薄膜-氮化物薄膜结构，通过在 850℃

下高温氧化 20 分钟，并利用真空化学汽相生长方法形成部分硅氮薄膜表面，而形成该结构。通过这次加热历程，杂质热扩散到 HSG-Si 中。

实例 2

本发明的第二实施方案是制备图 1(a) 中的多晶态第一硅薄膜 9。在本发明中，如图 1(b) 所示，在形成第二硅薄膜 11 (见图 1(c)) 之前，用致密的自生氧化层 10 覆盖第一硅薄膜 9 的表面。因此，即使第一硅薄膜 9 发生结晶，这种结晶也不会对第二硅薄膜 11 产生任何影响。

因此，在形成第一硅薄膜并刻以图形之后，通过 POCl_3 的热扩散引入磷。

在该情况下，利用稀释后的氢氟酸或类似溶液除去磷玻璃层，然后在硫酸和过氧化氢的混合溶液中浸泡 5 分钟，最终形成自生氧化层。此后，利用与上述的第一实施方案相同的处理过程形成电容器。

根据本发明，如上所述，第一硅薄膜表面覆盖了致密的自生氧化薄膜，因此可以避免结晶引起的 HSG-Si 生长失败。此外，作为 HSG 形成母体的非晶硅薄膜分为含有杂质的第二硅薄膜和第三硅薄膜，因此，可以很容易地控制 HSG-Si 的生长速度，可以将足量的杂质引入 HSG-Si，并可以避免耗尽引起的电容器退化。

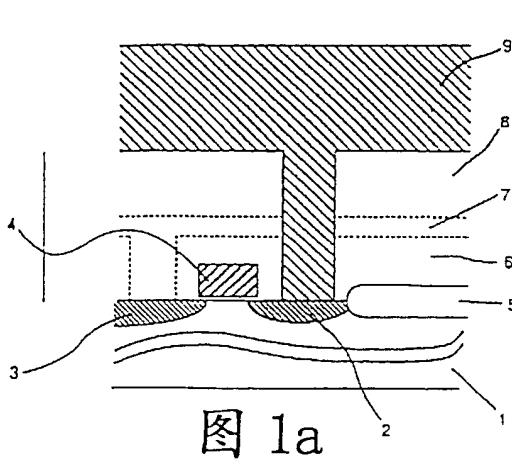


图 1a

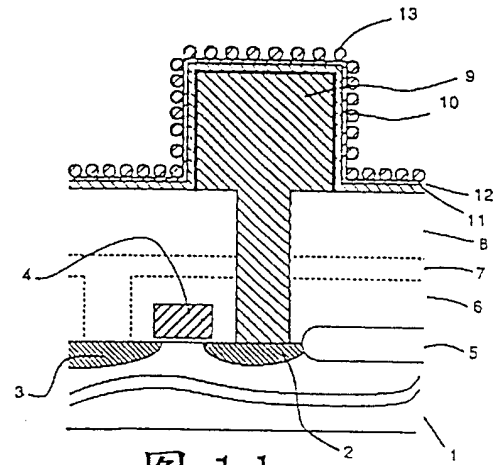


图 1d

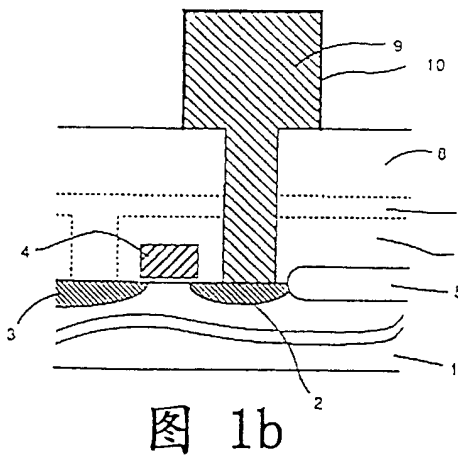


图 1b

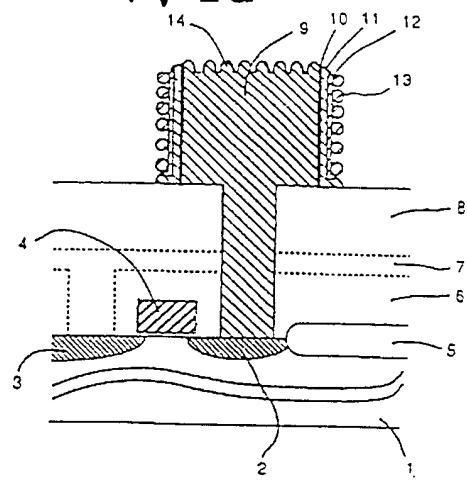


图 1e

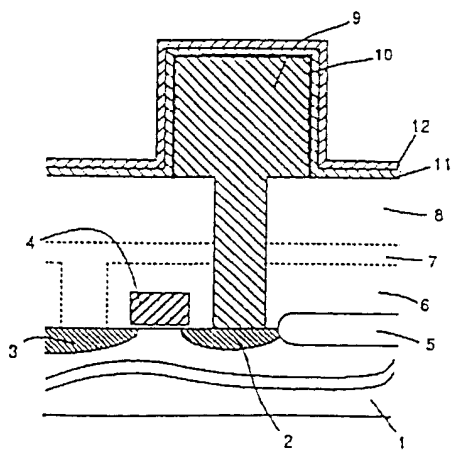


图 1c

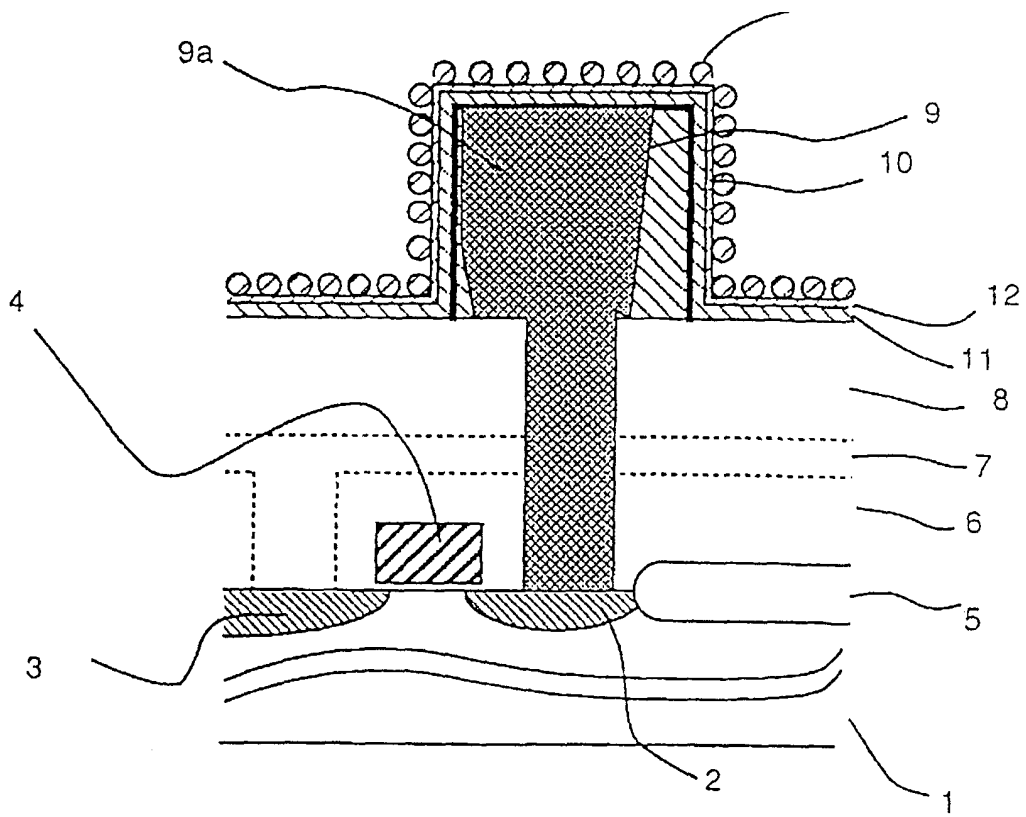


图 2

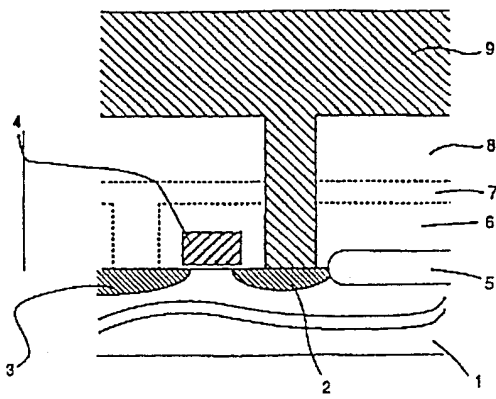


图 3a

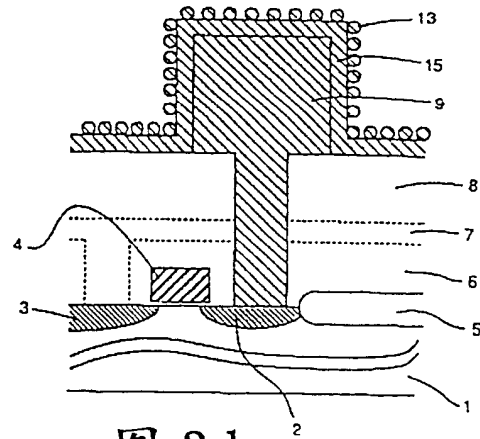


图 3d

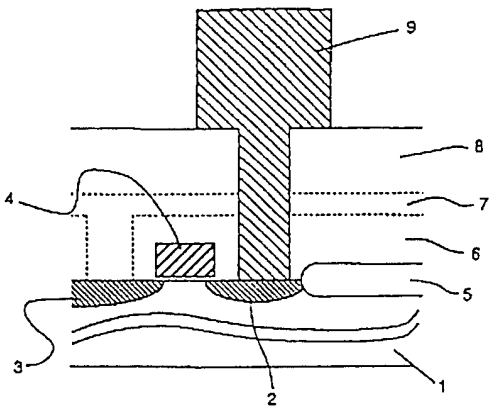


图 3b

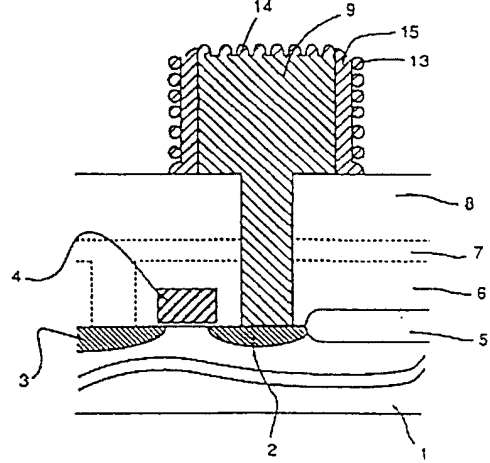


图 3e

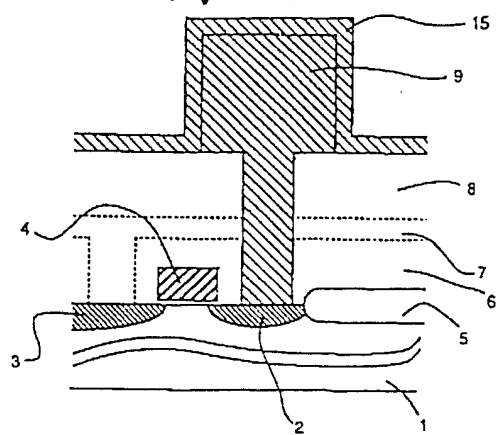


图 3c

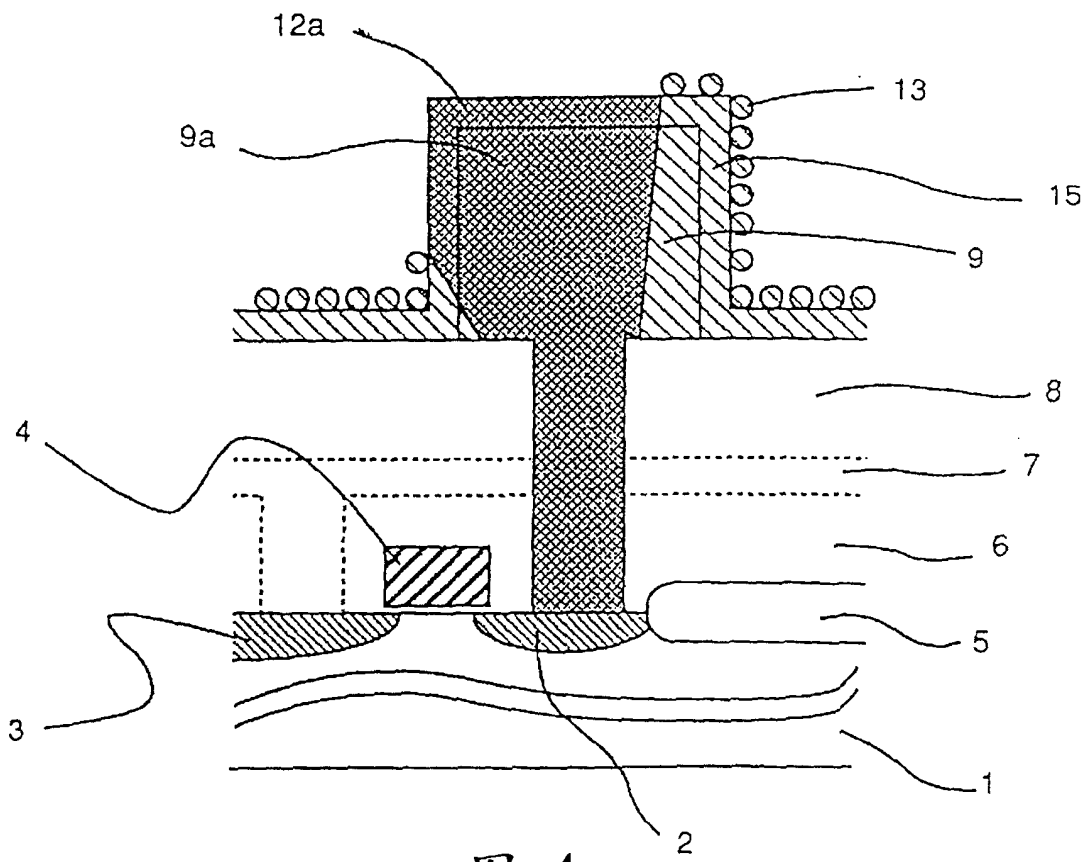


图 4

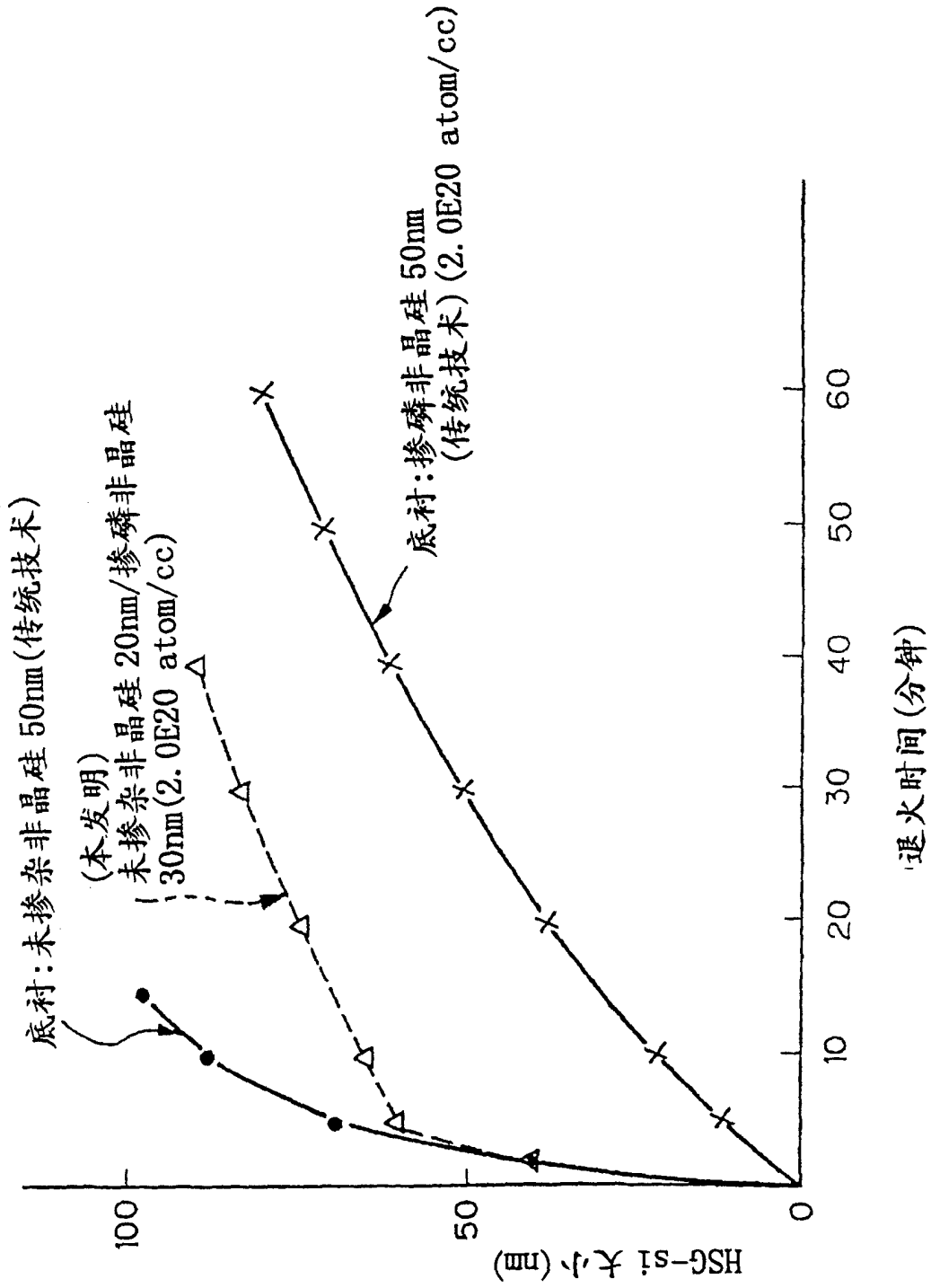


图 5