



ÚŘAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU K AUTORSKÉMU OSVĚDČENÍ

220813
(11) (B1)

(22) Přihlášeno 04 01 81
(21) (PV 40-81)

(40) Zveřejněno 28 05 82

(45) Vydáno 15 12 85

(51) Int. Cl.³
H 03 K 5/15

(75)

Autor vynálezu

HOLUB IGOR ing., PRAHA

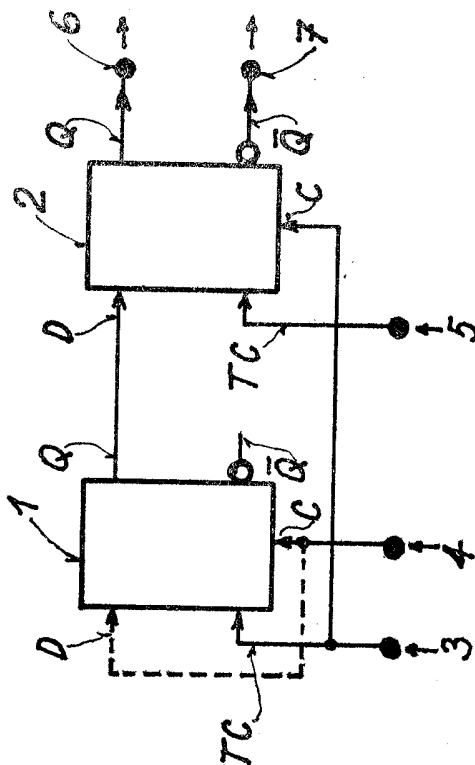
(54) Zapojení pro identifikaci jednoznačně postupného přechodu dvojice vstupních logických signálů do inverzních stavů

1

Zapojení je vytvořeno ze dvou klopných obvodů typu D nebo ekvivalentního typu. Hodinový vstup prvního klopného obvodu, tzv. podmínkového, je spojen s nulovacím vstupem druhého klopného obvodu, tzv. hlavního a zároveň s první vstupní svorkou zapojení.

Nulovací vstup prvního klopného obvodu je spojen s druhou vstupní svorkou zapojení a případně se vstupem dat prvního klopného obvodu, jehož první výstup je spojen se vstupem dat druhého klopného obvodu. Jeho hodinový vstup je spojen se třetí vstupní svorkou zapojení a jeho první výstup je spojen s první výstupní svorkou zapojení. Negovaný výstup druhého klopného obvodu je spojen se druhou výstupní svorkou zapojení.

2



Vynález se týká zapojení pro identifikaci jednoznačně postupného přechodu dvojice vstupních logických signálů do inverzních stavů. Zapojení slouží pro generování právě jednoho impulsu v každém případě, kdy dvojice jeho vstupních signálů změní své logické stavy tak, že se nejprve změní stav prvního vstupního signálu. Zapojení je určeno zejména pro sestavení vyhodnocovacích obvodů pro převodníky poloha — číslo, vylučující jakékoliv chybové signály vzniklé například chvěním součásti, jejíž pohyb je snímán.

Dosud známá zapojení, sloužící jako vyhodnocovací obvody pro převodníky poloha — číslo, přírůstkového typu, fungují buď tak, že nejprve generují výstupní signály, mezi nimiž se při reverzaci posloupnosti logických stavů jejich vstupních veličin mohou vyskytnout chybové signály a pak teprve tyto chybové signály identifikují a odstraňují, nebo používají pro realizaci záměru vstupní posloupnosti o více než dvou prvcích, což vede ke zvýšení složitosti celého zařízení právě v místě nejvíce náchylnému k poruchám, tj. ve snímači vstupních signálů. Navíc tato zapojení potřebují ke své činnosti monostabilní klopné obvody, které upravují vstupní signály.

Jiné známé zapojení využívá pro generování každého výstupního impulsu identifikaci celé čtveřice možných stavů vstupní posloupnosti a pouze v tom případě, že celá čtveřice odpovídá jednomu smyslu měřeného pohybu, poskytne jeden výstupní impuls. Nevýhodou tohoto zapojení je poměrná složitost a zejména jeho malá rozlišovací schopnost vzhledem k tomu, že jeden výstupní impuls odpovídá nejméně čtyřem změnám vstupních signálů.

Nevýhody a nedostatky popsaných, dosud známých zapojení odstraňuje zapojení pro identifikaci jednoznačně postupného přechodu dvojice vstupních logických signálů do inverzních stavů podle vynálezu, jehož podstatou je, že je vytvořeno ze dvou klopných obvodů typu D nebo ekvivalentního typu, přičemž hodinový vstup prvního, podmínkového klopného obvodu je spojen s nulovacím vstupem druhého, hlavního klopného obvodu a zároveň s první vstupní svorkou zapojení.

Nulovací vstup prvního, podmínkového klopného obvodu je spojen s druhou vstupní svorkou zapojení a případně se vstupem dat prvního podmínkového klopného obvodu, jehož první výstup je spojen se vstupem dat druhého, hlavního klopného obvodu, jehož hodinový vstup je spojen se třetí vstupní svorkou zapojení. První výstup druhého, hlavního klopného obvodu je spojen s první výstupní svorkou zapojení a druhý, negovaný výstup druhého, hlavního klopného obvodu je spojen s druhou výstupní svorkou zapojení.

Zapojení podle vynálezu odstraňuje nevýhody uvedených dosud známých zapojení,

neboť je jednoduché, negeneruje nikdy a nikde chybové signály, potřebuje ke své činnosti pouze dvojici vstupních signálů, neobsahuje monostabilní klopné obvody, jeho rozlišovací schopnost je volitelná podle použití jedné nebo více dvojic zapojení, přičemž je zaručena minimální hystereze během trvání jednoho prvku posloupnosti vstupních logických signálů.

Zapojení je v dalším objasněno pomocí výkresu, na němž je znázorněno blokové zapojení obvodů pro identifikaci jednoznačně postupného přechodu dvojice vstupních logických signálů do inverzních stavů. Zapojení je vytvořeno ze dvou klopných obvodů 1, 2 typu D nebo ekvivalentních obvodů. První klopný obvod 1 typu D je nazván podmínkový, druhý klopný obvod 2 typu D je nazván hlavní.

První vstupní svorka 3 zapojení pro připojení zdroje signálu X je připojena jednak ku hodinovému vstupu TC prvního, podmínkového klopného obvodu 1 typu D, jednak k nulovacímu vstupu C druhého, hlavního klopného obvodu 2 typu D. Druhá vstupní svorka 4 zapojení pro připojení zdroje signálu Y je připojena k nulovacímu vstupu C prvního, podmínkového klopného obvodu 1 typu D a případně zároveň k jeho vstupu D. Toto spojení vstupu D se vstupem C podmínkového klopného obvodu 1 není třeba, pokud na vstup D je přiváděn trvale signál odpovídající logické jedničce. Třetí vstupní svorka 5 zapojení pro připojení zdroje negovaného signálu Y je připojena ku hodinovému vstupu TC druhého, hlavního obvodu 2 typu D. První výstup Q prvního, podmínkového klopného obvodu 2 typu D je připojen ke vstupu D druhého, hlavního klopného obvodu 2 typu D, jehož výstup Q je připojen k prvnímu výstupu 6 zapojení. Druhý, negovaný výstup Q prvního, podmínkového klopného obvodu 1 typu D není využit. Druhý, negovaný výstup Q druhého, hlavního klopného obvodu 2 typu D je připojen ke druhému výstupu 7 zapojení.

Činnost zapojení: náběžné hrany inverzních signálů na výstupech 6, 7 zapojení jsou nositeli informace o přírůstcích vstupní posloupnosti v daném směru. Logické signály přiváděné na první vstup 3 zapojení na druhý vstup 4 zapojení, to znamená signály X a Y, představující posloupnost stavů:

	vstupní signál X	vstupní signál Y
stav 1.	0	0
stav 2.	1	0
stav 3.	1	1
stav 4.	0	1

Tato posloupnost se může cyklicky v jednom nebo druhém směru opakovat, přičemž přechod z každého směru do opačného směru může nastat ve kterémkoliv jejím místě

a po libovolném počtu kroků opačného směru.

Je-li na první vstupní svorku 3 zapojení přiveden impuls odpovídající logické jedničce, pak je jeho náběžnou hranou první, podmínkový klopný obvod 1 typu D překlopen do stavu logické jedničky právě tehdy, když na druhé vstupní svorce 4 zapojení je zároveň také impuls odpovídající logické jedničce, protože tato druhá vstupní svorka 4 zapojení je připojena k nulovacímu vstupu C prvního, podmínkového klopného obvodu 1 typu D.

Následuje-li po tomto vstupním impulsu změna logické úrovně na druhé vstupní svorce 4 zapojení na logickou nulu, a tudíž zároveň změna logické úrovně na třetí vstupní svorce 5 zapojení na logickou jedničku, pak je touto změnou, tj. kladnou náběžnou hranou, překlopen druhý, hlavní klopný obvod 2, protože zároveň na jeho vstup D je přiváděna logická jednička z výstupu Q prvního, podmínkového klopného obvodu 1 typu D, který je současně vynulován zmíněnou úrovní logické nuly, přivedenou zároveň na druhou vstupní svorku 4 zapojení, a tudíž nulovací vstup C prvního, podmínkového klopného obvodu 1 typu D.

Nejbližší následující ukončení impulsu odpovídajícího úrovní logické jedničky na první vstupní svorce 3 zapojení tento druhý, hlavní klopný obvod 2 typu D opět vynuluje. Vzhledem k tomu, že popsáná posloupnost hodnot vstupních logických impulsů na vstupech 3, 4, 5 zapojení je typická pouze pro jeden z osmi možných přechodů mezi členy vstupní posloupnosti a každá polovina těchto přechodů odpovídá jednomu směru, poskytnou výstupní impulsy druhého, hlavního klopného obvodu 2 typu D elementární informaci o odpovídajícím smyslu změn vstupní posloupnosti.

Zapojení podle vynálezu je vhodné zejména pro konstrukci vyhodnocovacích obvodů, jež jsou potřebné pro převodníky „poloha — číslo“, vylučující jakékoliv chybové signály. Takové signály mohou vzniknout například chvěním součásti, jejíž pohyb je snímán. Převodníky „poloha — číslo“ lze vytvořit aplikací jedné až čtyř dvojic zapojení podle vynálezu, jejichž vstupní signály jsou tak voleny, aby každá dvojice zapojení podle vynálezu identifikovala přechod mezi těmi, vzájemně opačnými stavy vstupních signálů převodníků, tj. pro oba možné postupy tohoto přechodu za předpokladu, že se logické hodnoty těchto vstupních signálů převodníku nemění nikdy současně.

Výstup každého zapojení podle vynálezu z uvedené dvojice dává náběžnou hranou informaci o každé vpředu jmenované změně vstupních signálů zapojení pro jeden ze dvou možných směrů nebo smyslů jejich posloupnosti. Při jakékoliv reverzaci tohoto smyslu je zapojením podle vynálezu zaručena minimální vzdálenost mezi oběma druhy výstupních impulsů v délce trvání jednoho

prvku posloupnosti stavů vstupních signálů. Tato vlastnost usnadňuje připojení zařízení pro identifikaci celkového rozdílu počtu změn vstupní posloupnosti v obou směrech, například vratného čítače.

Při označení libovolných po sobě následujících stavů K, L, M, N v libovolném směru, případně smyslu, pak vždy právě pro jednu možnou variantu vstupních signálů X, Y platí, že: za prvé při přechodu stavu K do stavu L je aktivován podmínkový klopný obvod 1, za druhé ve stavech M, N je podmínkový klopný obvod 1 nulován, za třetí při přechodu stavu L do stavu M je aktivován hlavní klopný obvod 2, je-li zároveň podmínkový klopný obvod 1 ve stavu odpovídajícím logické jedničce, za čtvrté ve stavech K, N je hlavní klopný obvod 2 nulován.

Z osmi možných připojení vstupních signálů X, Y existují 4 dvojice zapojení podle vynálezu generujících výstupní signály pro navzájem opačné směry vstupní posloupnosti, které se vyznačují tím, že současně s výstupním impulsem každého zapojení je překlopen podmínkový klopný obvod 1 ve druhém zapojení. Z každé takové dvojice nebo jejich libovolné kombinace lze sestavit vyhodnocovací obvod pro převodník „poloha — číslo“, vylučující jakékoliv chybové signály.

Vyhodnocovací obvod pro přírůstkový převodník „poloha — číslo“, vytvořený ze dvou nebo ze čtyř nebo z osmi základních zapojení podle vynálezu, funguje následovně: jako vstupních signálů X, Y je užito některé z kombinací vstupních logických signálů A, B a jejich inverzních hodnot:

$\overline{A}, B$	B, A
$A, \overline{B}$	$\overline{B}, A$
$\overline{B}, A$	$A, \overline{B}$
$B, \overline{A}$	A, B

Zapojení podle vynálezu má potom následující vlastnosti: za prvé právě při jednom přechodu mezi sousedními stavy první až čtvrté vstupní posloupnosti logických signálů — s ohledem na směr, tj. pouze v jednom směru — dojde k překlopení podmínkového klopného obvodu 1 do stavu odpovídajícího logické jedničce. Tím je splněna podmínka, aby se do stavu odpovídajícího logické jedničce mohl překlopit také hlavní klopný obvod 2; za druhé pokud následující stav logických signálů X, Y odpovídá následujícímu stavu vstupní posloupnosti signálů A, B při téže směru jako byl aktivován podmínkový klopný obvod 1, je tímto stavem překlopen do stavu odpovídajícího logické jedničce také hlavní klopný obvod 2; za třetí jestliže následující stav logických signálů X, Y odpovídá opačnému smyslu posloupnosti vstupních signálů, pak nedojde k překlopení hlavního klopného obvodu 2; za čtvrté při dalším stavu vstupních logických signálů, odpovídajícím opačnému smyslu posloupnosti, je podmínkový klopný obvod vynulován.

PŘEDMĚT VYNÁLEZU

Zapojení pro identifikaci jednoznačně postupného přechodu dvojice vstupních logických signálů do inverzních stavů, vyznačené tím, že je vytvořeno ze dvou klopných obvodů (1, 2) typu D nebo ekvivalentního typu, přičemž hodinový vstup (TC) prvního, podmínkového klopného obvodu (1), je spojen s nulovacím vstupem (C) druhého, hlavního klopného obvodu (2) a zároveň s první vstupní svorkou (3) zapojení, nulovací vstup (C) prvního, podmínkového klopného obvodu (1) je spojen s druhou vstupní svorkou

(4) zapojení a případně se vstupem (D) dat prvního, podmínkového klopného obvodu (1), jehož první výstup (Q) je spojen se vstupem (D) dat druhého, hlavního klopného obvodu (2), jehož hodinový vstup (TC) je spojen se třetí vstupní svorkou (5) zapojení, zatímco první výstup (Q) druhého, hlavního klopného obvodu (2) je spojen s první výstupní svorkou (6) zapojení a druhý, negovaný výstup ($\bar{Q}$) druhého, hlavního klopného obvodu (2) je spojen s druhou výstupní svorkou (7) zapojení.

1 list výkresů

