



**(19) 대한민국특허청(KR)**  
**(12) 등록특허공보(B1)**

(45) 공고일자 2012년03월15일  
 (11) 등록번호 10-1116589  
 (24) 등록일자 2012년02월08일

- |  |  |
|--|--|
| (51) 국제특허분류(Int. Cl.)<br>H01L 21/3065 (2006.01)<br>(21) 출원번호 10-2005-7005131<br>(22) 출원일자(국제) 2003년09월18일<br>심사청구일자 2008년09월01일<br>(85) 번역문제출일자 2005년03월24일<br>(65) 공개번호 10-2005-0047126<br>(43) 공개일자 2005년05월19일<br>(86) 국제출원번호 PCT/US2003/030117<br>(87) 국제공개번호 WO 2004/030050<br>국제공개일자 2004년04월08일<br>(30) 우선권주장<br>10/256,251 2002년09월25일 미국(US)<br>(56) 선행기술조사문헌<br>KR1020010051436 A*<br>*는 심사관에 의하여 인용된 문헌 | (73) 특허권자<br>램 리쎌치 코포레이션<br>미국 94538 캘리포니아주 프레몬트 쿠싱 파크웨이 4650<br>(72) 발명자<br>캠프 톰 에이<br>미국 95131 캘리포니아주 샌 조세 골든트리 드라이브 1693<br>밀러 앨런 제이<br>미국 94556 캘리포니아주 모로가 폴리스 드라이브 265<br>베누고팔 비자야쿠마르 씨<br>미국 94709 캘리포니아주 버클리 새텍 애비뉴 1709 아파트먼트111<br>(74) 대리인<br>특허법인코리아나 |
|--|--|

전체 청구항 수 : 총 20 항

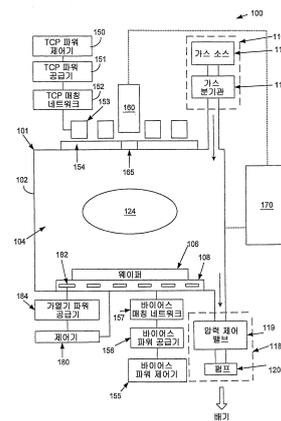
심사관 : 박귀만

**(54) 발명의 명칭 에칭 깊이 제어용 장치 및 방법**

**(57) 요약**

개선된 깊이 제어와 재현성을 가진 웨이퍼 내의 피처를 에칭하기 위한 장치 및 방법이 설명된다. 피처는 제 1 에칭 속도로 에칭되며, 그 후 제 1 에칭 속도보다 더 느린 제 2 에칭 속도로 피처를 에칭한다. 광학 중점 디바이스는 에칭 깊이를 결정하는데 사용되고, 에칭은 피처가 요구하는 깊이를 가지도록 정지된다. 2 개의 상이한 에칭 속도가 우수한 깊이 제어와 재현성과 함께 높은 스루풋을 제공한다. 본 장치는 에칭될 웨이퍼를 홀딩하기 위한 척을 구비하는 에칭 기구를 포함한다. 광학 중점 디바이스는 피처 에칭 깊이를 측정하도록 위치한다. 전자 제어기는 광학 중점 디바이스 및 에칭 기구와 통신하며, 그 기구를 제어하여 피처를 에칭함을 통해 에칭 속도를 도중에 줄이고 에칭 기구를 정지하여, 피처가 요구되는 깊이까지 에칭되게 한다.

**대표도 - 도1**



## 특허청구의 범위

### 청구항 1

웨이퍼의 층에서 일정한 피처 (feature) 깊이를 가지는 피처를 에칭하는 방법으로서,  
 상기 피처의 제 1 깊이까지, 제 1 에칭 속도로 에칭하는 단계;  
 상기 제 1 깊이부터 제 2 깊이까지, 상기 제 1 에칭 속도보다 더 느린 제 2 에칭 속도로 에칭하는 단계;  
 상기 제 2 깊이가 상기 피처 깊이에 도달한 때를 광학적으로 결정하는 단계; 및  
 상기 피처의 에칭을 정지하는 단계를 포함하는, 피처 에칭 방법.

### 청구항 2

제 1 항에 있어서,  
 상기 제 1 깊이까지 에칭하는 단계는, 원하는 피처 프로파일 (profile) 을 형성하는 단계를 포함하는, 피처 에칭 방법.

### 청구항 3

제 2 항에 있어서,  
 상기 제 1 깊이부터 상기 제 2 깊이까지 에칭하는 단계는, 상기 원하는 피처 프로파일을 실질적으로 유지하는, 피처 에칭 방법.

### 청구항 4

제 1 항에 있어서,  
 상기 제 1 깊이는, 상기 피처 깊이의 65 내지 85 퍼센트의 범위 내에 있는, 피처 에칭 방법.

### 청구항 5

제 1 항에 있어서,  
 상기 피처는 트렌치인, 피처 에칭 방법.

### 청구항 6

제 1 항에 있어서,  
 상기 층은 결정질 실리콘층인, 피처 에칭 방법.

### 청구항 7

제 1 항에 있어서,  
 상기 에칭의 깊이는, 상기 피처 에칭 방법 전체에 걸쳐 광학적으로 결정되는, 피처 에칭 방법.

### 청구항 8

제 7 항에 있어서,  
 상기 제 1 깊이에 도달한 때를 광학적으로 결정하는 단계를 더 포함하는, 피처 에칭 방법.

### 청구항 9

제 1 항에 있어서,  
 상기 에칭 속도는 에천트의 조성을 변경함으로써 변경되는, 피처 에칭 방법.

### 청구항 10

제 1 항에 있어서,  
상기 층은 연관된 에칭 정지 표시기를 가지지 않는, 피쳐 에칭 방법.

**청구항 11**

제 1 항에 있어서,  
상기 층은 에칭 정지 층을 가지지 않는, 피쳐 에칭 방법.

**청구항 12**

제 1 항에 있어서,  
상기 광학적으로 결정하는 단계는, 광학 종점 (end point) 기술을 사용하여 수행되는, 피쳐 에칭 방법.

**청구항 13**

제 12 항에 있어서,  
상기 광학 종점 기술은 간섭측정의 종점 (interferometric end point) 및 광대역 반사와 측정 기반의 종점 (broadband reflectometry based end point) 을 포함하는 그룹으로부터 선택되는, 피쳐 에칭 방법.

**청구항 14**

제 1 항에 있어서,  
리세스 및 얇은 트렌치 분리를 포함하는 그룹으로부터 선택된 프로세스의 일부인, 피쳐 에칭 방법.

**청구항 15**

제 1 항에 있어서,  
절대 피쳐 깊이는 광학적으로 결정되는, 피쳐 에칭 방법.

**청구항 16**

웨이퍼의 실리콘 층에서 종점 (end point) 을 가지는 트렌치를 에칭하는 방법으로서,  
제 1 에칭 속도로 에칭하는 단계;  
상기 제 1 에칭 속도보다 더 느린 제 2 에칭 속도로 에칭하는 단계;  
현재 에칭 깊이를 광학적으로 결정하는 단계; 및  
상기 트렌치의 깊이가 상기 종점에 도달하도록 에칭을 정지하는 단계를 포함하는, 트렌치 에칭 방법.

**청구항 17**

제 16 항에 있어서,  
상기 제 1 에칭 속도로 에칭하는 단계는, 원하는 트렌치 프로파일을 형성하는, 트렌치 에칭 방법.

**청구항 18**

제 17 항에 있어서,  
상기 제 2 에칭 속도로 에칭하는 단계는, 상기 원하는 트렌치 프로파일을 실질적으로 유지하는, 트렌치 에칭 방법.

**청구항 19**

제 16 항에 있어서,  
상기 에칭 속도를 변경할 때를 광학적으로 결정하는 단계를 포함하는, 트렌치 에칭 방법.

**청구항 20**

웨이퍼의 층에서 일정한 피쳐 깊이를 가지는 피쳐를 에칭하는 장치로서,

상기 웨이퍼를 홀딩하기 위한 척을 포함하는 에칭 기구;

상기 에칭 기구와 인접하고, 에칭될 상기 피쳐의 에칭 깊이를 측정하도록 위치한, 광학 종점 (end point) 디바이스; 및

상기 광학 종점 디바이스 및 상기 에칭 기구와 통신하며, 상기 피쳐 깊이보다 더 얇은 제 1 에칭 깊이에서 상기 에칭 기구의 에칭 속도를 줄이고 상기 에칭 기구의 에칭을 정지하여, 상기 에칭 깊이가 상기 피쳐 깊이에 도달하도록 구성되는 전자 제어를 포함하는, 피쳐 에칭 장치.

**명세서**

[0001] **기술분야**

[0002] 본 발명은 일반적으로 반도체 디바이스 제조 프로세스의 일부로서 피쳐 (feature) 를 에칭하기 위한 장치 및 방법에 관한 것이고, 보다 상세하게는 에칭되는 피쳐의 깊이의 정확한 제어를 허용하는 광학적 제어 방법 및 장치에 관한 것이다.

[0003] **배경**

[0004] 반도체 디바이스의 제조시 다수의 경쟁하는 압력이 있다. 디바이스 불량을 피하거나 웨이퍼상의 불량 디바이스 수를 줄이기 위해서 디바이스가 정밀하게 제조되는 것이 중요하다. 또한 디바이스가 불량이라 할지라도 디바이스가 정확하게 작동하는 것을 보증하도록, 디바이스가 제조 사양을 만족하는 것이 중요하다. 또한 상이한 웨이퍼로부터 제조된 디바이스가 제조 사양을 모두 만족하도록 하는 재현성 (reproducibility) 의 요건이 있다. 심지어 재현성의 허용가능한 레벨이 실제로 만족되더라도, 또한 디바이스의 설계자가 제조 사양이 항상 만족될 수 있고 단순히 운의 문제로서 충족되는 것이 아닌 편안함을 요구하는 인지된 재현성이 있을 수 있다.

[0005] 또한 디바이스의 요구되는 스루풋을 제공하기 위해 빠르게 작동하는 반도체 디바이스 제조 기구를 요구하는 스루풋의 경쟁하는 압력이 있다. 그러나, 제조의 속도는 디바이스 제조의 재현성과 정밀도에 반하는 경향이 있다.

[0006] 반도체 디바이스의 제조에서 공통의 단계는 웨이퍼의 층 내부로 피쳐 (feature) 를 에칭하는 단계이다. 피쳐의 깊이는 일반적으로 디바이스의 정확한 작동 또는 불량, 그렇지 않으면 중요한 제조 사양에서 중요한 인자일 수 있다.

[0007] 정확한 깊이를 가진 피쳐가 에칭되는 것을 보증하도록 시도하는 일 메카니즘 (mechanism) 은 에칭에 앞서 웨이퍼 내의 에칭 정지 층을 제공하는 것이다. 에칭 정지 층의 존재는 피쳐가 에칭 정지 층보다 더 깊게 에칭하는 것을 막는 방법을 제공하지만, 함께 시작할 보다 복잡한 웨이퍼 구조를 요구하며 그러므로 복잡해지고 비싸진다. 또한, 몇몇 디바이스에서 에칭 정지 층은 디바이스의 정확한 동작을 간섭하기 때문에 사용될 수 없다. 또한, 에칭 정지 층을 포함하지 않는 웨이퍼 기관 내부로 에칭하는 것이 필요할 수 있다.

[0008] 또한 다양한 광학적 기술은 에칭 프로세스를 제어하기 위해 사용된다. 예를 들어, 게이트 제조 프로세스에서, 광학적 방사 (emission) 분광기는 다결정 실리콘 층이 완전히 에칭될 때를 결정하는데 사용될 수 있다. 게이트 산화막이 노출되고 에칭되기 시작할 때에 방사 스펙트럼은 변하여, 게이트 산화층이 검출될 수 있다. 하지만, 다시 이것은 웨이퍼 내의 에칭 정지 표시기처럼 효율적으로 작동하는 특별한 층의 존재를 요구한다. 또한, 방사 스펙트럼의 변화를 발생시키기 위해 게이트 산화막의 일부 에칭이 발생할 필요가 있고, 폴리실리콘 층을 통한 에칭의 깊이는 조심스럽게 제어될 수 없다.

[0009] 충분히 정확한 에칭 깊이 제어를 제공하지 않는 다른 방법은, 간접 측정 기반 기술의 사용이다. 단일 단계 에칭은 피쳐를 에칭하도록 사용되고 간접 측정 종점 (IEP) 디바이스는 웨이퍼 내부로 에칭되는 피쳐의 깊이의 상대적 변경을 측정하는데 사용된다. 요구되는 에칭 깊이의 상대적 변경이 측정될 때, 에칭은 정지된다. 하지만, 고속 에칭 프로세스는 즉시 재현가능한 방식으로 에칭을 정지할 수 없어서, 실제 에칭되는 깊이에서 큰 편차가 있는 경향이 있다. 에칭 깊이의 제어 부족 및 재현성 부족은 디바이스 불량 또는 제조 사양을 만족하는데 실패 또는 디바이스 설계자 요구를 만족시키지 못하는 웨이퍼-투-웨이퍼 (wafer-to-wafer) 변형을 초

래할 수 있다.

[0010] 그러므로 충분한 프로세스 스루풋을 계속 제공하면서 에칭 깊이를 정확하게 제어하는 간단하고 재현가능한 방법을 요구한다.

[0011] **요약**

[0012] 웨이퍼에서 요구되는 깊이까지 피처를 에칭하는 방법이 개시된다. 본 방법은 제 1 에칭 속도로 피처를 에칭하는 단계를 포함한다. 그 후, 제 1 에칭 속도보다 더 느린 제 2 에칭 속도로 피처를 에칭한다. 에칭 깊이는 광학적으로 결정되며 피처가 요구되는 깊이를 가지도록 에칭이 정지된다. 2 개의 상이한 에칭 속도의 사용은 우수한 깊이 제어를 갖는 높은 스루풋을 제공한다. 제 1 에칭 속도보다 더 느린 제 2 에칭 속도를 사용하는 것은 개선된 광학 종점 (end point) 레졸루션을 촉진한다.

[0013] 다른 양태를 따르면, 본 발명은 웨이퍼의 실리콘 층에 트렌치를 에칭하는 방법을 제공한다. 본 방법은 제 1 에칭 속도로 에칭하는 단계와 그 후 제 1 에칭 속도보다 더 느린 제 2 에칭 속도로 에칭하는 단계를 포함한다. 현재의 에칭 깊이는 광학적으로 결정되고, 에칭은 트렌치 깊이가 요구되는 종점에 도달되도록 정지된다.

[0014] 또 다른 양태에 따르면, 본 발명은 웨이퍼에 피처를 에칭하는 장치를 제공한다. 본 장치는 웨이퍼를 유지하기 위한 척을 포함하는 에칭 기구를 포함한다. 광학 종점 디바이스는 에칭 깊이를 측정하도록 제공되며 배치된다. 전자 제어기는 광학 종점 디바이스 및 에칭 기구와 통신한다. 제어기는 기구를 제어하여 피처를 에칭함을 통해 에칭 속도를 도중에 줄이고 에칭 기구를 정지하여, 피처가 요구되는 깊이까지 에칭되게 한다.

[0015] **도면의 간단한 설명**

[0016] 추가적 이점을 함께 가지는 본 발명은 첨부된 도면과 연계하여 아래의 설명을 참조하여 가장 잘 이해된다.

[0017] 도 1 은 본 발명의 양태에 따른 에칭 장치의 개략적인 단면도이다.

[0018] 도 2 는 본 발명의 에칭 방법에 따른, 내부에 에칭된 트렌치를 가지는 웨이퍼의 개략적인 단면도이다.

[0019] 도 3 은 본 발명의 에칭 방법을 도시하는 흐름도를 나타낸다.

[0020] 도 4 는 본 발명의 양태에 따른 에칭 장치의 다른 실시 형태의 개략적인 단면도이다.

[0021] 도면에서, 동일한 참조 부호는 동일한 구성부분과 구성요소를 지칭한다.

[0022] **발명의 상세한 설명**

[0023] 본 발명은 반도체 디바이스를 제조하는 동안 웨이퍼에 에칭된 피처의 깊이를 제어하기 위한 방법 및 장치에 관한 것이다.

[0024] 도 1 은 플라즈마 프로세스 기구 (101) 를 포함하는 플라즈마 프로세스 시스템 (100) 의 개략도이다. 플라즈마 프로세스 기구 (101) 는 플라즈마 에칭 기구와 유도 결합되고 그 내부에 플라즈마 프로세스 챔버를 가지는 플라즈마 반응기 (102) 를 포함한다. 변압기 결합 파워 (transformer coupled power;TCP) 제어기 (150) 및 바이어스 파워 제어기 (155) 는 플라즈마 챔버 (104) 내부에서 생성된 플라즈마 (124) 를 유도하는 TCP 파워 공급기 (151) 및 바이어스 파워 공급기 (156) 를 각각 제어한다.

[0025] TCP 파워 제어기 (150) 는 TCP 매칭 네트워크 (152 ; TCP match network) 에 의해 튜닝된 13.56 MHz 의 무선 주파수 신호를 플라즈마 챔버 (104) 근처에 위치한 TCP 코일 (153) 에 공급하도록 구성된 TCP 파워 공급기 (151) 에 대한 설정값을 설정한다. RF 투명 창 (154) 은, 에너지가 TCP 코일 (153) 부터 플라즈마 챔버 (102) 까지 통과하도록 허용하면서, 플라즈마 챔버 (104) 로부터 TCP 코일 (153) 을 분리하도록 제공된다. 광학적 투명 창 (165) 은 RF 투명 창 (154) 내부의 구멍에 위치하는 약 2.5 cm (1 인치) 의 지름을 가지는 원형 사파이어 조각으로 제공된다.

[0026] 바이어스 파워 제어기 (155) 는 반도체 웨이퍼 워크피스와 같은 프로세싱되는 기판 (106) 을 수용하도록 구성된 전극 (108) 상에 직류 (DC) 바이어스를 생성하는 플라즈마 챔버 (104) 내부에 위치하는 척 전극 (108) 에, 바이어스 매칭 네트워크 (157) 에 의해 맞춰진 RF 신호를 공급하도록 구성된 바이어스 파워 공급기 (156) 에 대한 설정값을 설정한다.

[0027] 가스 공급 메카니즘 또는 가스 소스 (110) 는 플라즈마 챔버 (104) 내부의 에칭 프로세스에 요구되는 적당한 화학 반응을 공급하도록 가스 분기관 (117) 을 통해 부착된 에천트 가스 또는 가스들의 소스 또는 소스들 (116)

을 포함한다. 가스 배기 메카니즘 (118) 은 압력 제어 밸브 (119) 및 배기 펌프 (120) 를 포함하고 플라즈마 챔버 (104) 내부로부터 파티클을 제거하고 플라즈마 챔버 (104) 내부에서의 특정 압력을 유지한다.

[0028] 온도 제어기 (180) 는 가열기 파워 공급기 (184) 를 제어함으로써 척 (108) 내부에 제공된 가열기 (182) 의 온도를 제어한다.

[0029] 일반 용어로, 플라즈마 챔버 (104) 내부에서, 기관 에칭은 진공 하에서 이온화된 가스 혼합물 (플라즈마) 에 기관을 노출함으로써 달성된다. 에칭 프로세스는 가스가 플라즈마 챔버 (104) 로 운반될 때 시작한다. TCP 코일 (153) 에 의해 전달되고 TCP 매칭 네트워크 (110) 에 의해 맞춰진 RF 파워는 가스를 이온화한다. 전극 (108) 에 의해 전달된 파워는 기관 (106) 의 이온 충격의 방향 및 에너지를 제어하도록 기관 (106) 상에 DC 바이어스를 유도한다. 에칭 프로세스 동안, 플라즈마는 포토레지스트 마스크에 의해 커버되지 않은 재료를 제거하도록 기관 (106) 의 표면과 화학적으로 반응한다.

[0030] 본 발명의 바람직한 일 실시형태에서, 적당한 플라스마 프로세스 기구는 캘리포니아 프레몬트 (Fremont) 에 있는 램 리서치 회사 (Lam Research Corporation) 에 의해 제공되는 2300 버시스 실리콘 에칭 시스템 (Versys Etch System) 일 것이다.

[0031] 일 실시형태에서, 에칭 시스템은 플라즈마 프로세스 챔버 (104) 의 외부에 위치한 단일 과정 간섭측정 종점 디바이스 (160) 를 포함한다. 플라즈마 프로세스 챔버에의 광학적 액세스는 RF 투명 창 (154) 의 구멍 내부의 직경이 약 2.5cm (1 인치) 인 사파이어 삽입물을 포함하는 창 (165) 에 의해 제공된다. 종점 디바이스 (160) 는 창 (165) 에 인접하여 위치하고, 웨이퍼의 평면과 실질적으로 수직인 방향으로 웨이퍼 (106) 내부로 에칭된 피처의 깊이를 측정할 수 있도록 위치한다. 이하, 상술하는 바와 같이 종점 디바이스 (160) 는 웨이퍼 표면으로부터 반사되고 에칭 프로세스 동안에 실시간으로 모니터링하는 실질적인 단일 과정, 즉 좁은 대역 (대역폭  $\leq 10\text{nm}$ ) 의 광을 생성하고 전송한다. 본 발명의 일 실시형태에서, 종점 디바이스 (160) 는 플라즈마 프로세스 챔버 (104) 또는 에칭 기구 (101) 의 통합된 부분으로서 제공된다.

[0032] 또한 에칭 시스템 (100) 은 종점 디바이스 (160) 및 에칭 기구 (101) 과 통신하는 전자 제어 회로망 (170) 을 포함한다. 전자 제어 회로망은 에칭된 피처의 현재 깊이를 표시하는 전기 신호를 제공하는 종점 디바이스로부터의 광학 신호와 또한 에칭 기구의 동작을 제어하는 전기 신호를 프로세싱하는 전기적 또는 광학적 디바이스를 포함한다. 전자 제어 회로망 (170) 은 적합하게 프로그래밍된 범용 디지털 컴퓨터의 형태로 될 수 있다. 전자 제어 회로망 (170) 은 웨이퍼 내부에 에칭된 피처의 깊이의 상대적 변화를 지속적으로 모니터링하고 후술하는 에칭 방법에 따라 에칭 기구의 에칭 작동을 제어할 수 있다.

[0033] 본 발명의 다른 실시형태에서, 광대역 (약 190-1000nm 의 스펙트럼 범위) 반사파 측정의 기반 기술 및 장치는, 상술한 단일 좁은 파장 대역 기술 및 장치를 대신하여, 에칭 프로세스의 종점을 광학적으로 결정하는데 사용된다. 광대역 측정 장치 및 기술은 피처 깊이의 절대적 측정을 제공할 수 있다. 본 기술은 모델링하고 측정된 광대역 스펙트럼에 즉시 일치시킴으로써 피처 깊이를 매개적으로 측정하는데 결정적 접근을 사용하는 것을 수반한다. 적합한 광대역 반사파 측정 기술은 Vijaykumar C Venugopal 과 Andrew J Perry 의 이름으로, 2002년 8월 13일에 출원되고 발명의 명칭이 "리세스 및 깊은 트렌치 에칭 프로세스의 원위치 제어 말단 접근 {Endpoint Strategies for in situ Control of Recess and Deep Trench Etch Processes}" 인 미국 가 특허 출원번호 제 60/403,213 호 및 Vijaykumar C Venugopal 과 Andrew J Perry 의 이름으로, 2002년 9월 6일 출원되고 발명의 명칭이 "플라즈마 에칭 프로세스에서 에칭 깊이의 원위치 모니터링을 위한 반사광 측정법 기반 접근 {Reflectometry-based Approaches For in situ Monitoring of Etch Depths in Plasma Etching Processes}" 인 미국 가 특허 출원 제 60/408,619 호에서 설명되며, 이 2 개의 명세서의 전체는 모든 목적으로 참조로서 여기에 포함된다.

[0034] 도 4 는 도 1 에 도시된 것과 동일하지만, 광대역 종점 측정 디바이스 (460) 를 포함하는 에칭 시스템 (400) 의 개략적인 단면도를 나타낸다. 광대역 종점 측정 장치 (460) 는, 사파이어 창 (465) 과 인접한 콜리메이터 (464 ; collimator) 에 자외선 등급 파장의 광섬유 (462) 로 연결된 광대역 방사 (radiation) 의 소스 (461) 를 포함한다. 콜리메이터 (464) 는 다른 자외선 등급 파장의 광섬유 (466) 로 190-1000nm 의 스펙트럼그래프 (468) 에 연결되며, 제어 회로망 (470) 과 연결된다. 제어 회로망 (470) 은 광대역 종점 (460) 디바이스로부터의 신호를 프로세싱하고 본 실시형태에서 에칭 깊이를 결정하도록 구성된다.

[0035] 사용에 있어서, 에칭 기구 (101) 는 웨이퍼 (106) 에서 요구되는 피처를 에칭하는데 사용되는 플라즈마 (124) 를 플라즈마 챔버 (104) 내부에서 스트라이킹 (strike) 하고 유지하도록 제어된다. 이하, 도 2 와 도 3 를

참조하여 에칭 방법을 상술한다. 도 2 는 본 방법에 따라 에칭된 웨이퍼 (200) 의 개략적 부분 단면도를 나타내고 도 3 은 에칭 방법을 도시하는 흐름도 (300) 를 나타낸다. 본 방법의 실시형태는 얇은 트렌치 분리 (STI : shallow trench isolation) 프로세스의 일부로서 웨이퍼의 실리콘 기판층 내에서 트렌치를 에칭하는 것을 참조하여 설명된다.

[0036] 도 2 는 에칭 프로세스가 수행되고 난 후의 웨이퍼 (200) 를 도시한다. 웨이퍼는 결정질 실리콘 기판 (202), 패드 (pad) 산화층 (204), 및 에칭될 트렌치 피쳐 (210) 의 위치를 한정하도록 사전에 패턴화된 실리콘 질화물 하드 마스크층 (206) 를 포함한다.

[0037] 본 방법의 시작 (302) 에서 트렌치의 제 1 고속 에칭이 수행된다 (304). 고속 에칭 속도는 약 4000Å/분 보다 큰 에칭 속도라고 고려되어 질 수 있다. 약 5000 부터 8000Å/분 까지의 에칭 속도는 제 1 고속 에칭 (304) 에 사용될 수 있다. 에칭된 피쳐의 깊이는, 피쳐에서 요구되는 목적 종점 깊이 (214) 를 향하는 기본적인 방법으로 피쳐가 제 1 깊이 (212) 에 도달하였는지 여부를 결정하도록, 모니터링된다 (306). 제 1 깊이 (212) 는 종점 깊이 (214) 의 약 65% 보다 크고, 종점 깊이의 약 70% 보다 큰 것이 바람직하며, 종점 깊이의 약 80% 보다 큰 것이 더욱 바람직할 수 있다. 제 1 깊이 (212) 는 종점 깊이 (214) 의 약 65% 부터 85% 까지의 범위 내일 수 있고, 또한 종점 깊이 (214) 의 약 80% 부터 85% 까지의 범위내에 있는 것이 바람직할 수 있다.

[0038] 고속 에칭은 아래의 작동 조건 및 작동법을 사용하여 수행될 수 있다: 약 10 부터 70mT 까지의 범위에서의 플라즈마 압력, 약 500 부터 1400W 까지의 범위에서의 TCP 파워, 약 0 부터 800W 까지의 범위에서의 하부 전극 바이어스 및 Ar, Cl<sub>2</sub>, HBr, CF<sub>4</sub>, O<sub>2</sub>, SF<sub>6</sub> 및 He 를 포함하는 에칭 가스 조성. 적합한 에천트 가스 혼합물 및 에칭 기구 작동 파라미터는 웨이퍼 (200) 내의 요구되는 피쳐의 고속 에칭을 제공하도록 사용될 수 있다.

[0039] 에칭의 진행은 인 시추 방식으로 광학 종점 디바이스 (160) 및 제어 회로망 (170) 에 의해서 모니터링되고 현재 트렌치 깊이가 제 1 깊이 (212) 에 도달했다고 결정될 때 (306) 까지 제 1 고속 에칭 (304) 이 계속된다 (307). 고속 에칭 진행은 평활하고 둥근 하부 표면을 포함하는 트렌치의 하부 (216) 에 우수한 프로파일 (profile) 을 제공한다. 이것은 트렌치가 산화물 재료로 충전될 때 보이드 (void) 의 형성을 피하도록 도와주어서 디바이스 고장을 방지하는데 도움을 주어 유리하다.

[0040] 그 후, 제 1 에칭 보다 작은 에칭 속도를 가지는 더 느린 제 2 에칭이 수행된다 (308). 약 3000Å/분 보다 작은 에칭 속도는 STI 프로세스에 비해 느린 것으로 고려될 수 있다. 그러나, 제 2 에칭 단계의 속도는 완성된 트렌치가 요구되는 프로파일을 가지도록 트렌치 하부의 평활하고 둥근 프로파일을 실질적으로 보존하게 선택된다.

[0041] 광학 종점 디바이스 및 제어 회로가 교차 (cross over) 깊이 (212) 에 도달했음을 판단할 때, 에칭 기구는 에칭 속도를 줄이도록 제어되어 트렌치가 소정의 종점 깊이 (214) 까지 저속으로 에칭되도록 한다. 이는, 요구되는 느린 에칭 속도를 제공하는데 다른 방법이 사용될 수 있지만, HBr 이 에천트 종의 소스로서 사용되도록 에천트 가스의 조성물을 변경하고 에칭 기구의 작동 파라미터를 변경함으로써 달성될 수 있다. 아래의 에칭 가스 조성물 및 에칭 기구 작동 파라미터는 약 1000-3000Å/분 의 에칭 속도를 제공하는데 사용될 수 있다: 약 10 부터 80mT 까지 범위의 플라즈마 압력, 약 200 부터 1200W 까지 범위의 TCP 파워, 약 0 부터 500W 까지 범위의 하부 전극 바이어스 및 Ar, Cl<sub>2</sub>, HBr, CF<sub>4</sub>, O<sub>2</sub>, SF<sub>6</sub> 및 He를 포함하는 에칭 가스 조성.

[0042] 더 느린 에칭 속도의 에칭의 진행은 인 시추 방식으로 광학 종점 디바이스 (160) 및 제어 회로망 (170) 에 의해서 모니터링되어 (310), 요구되는 종점 깊이 (214) 에 트렌치를 랜딩 (landing) 하도록 에칭을 정지할지 또는 에칭을 계속할지 (311) 여부를 결정한다. 트렌치 깊이 랜딩 (308) 을 더 느리게 수행하는 것은, 광학 종점 측정 디바이스에 의해 더 큰 레졸루션이 제공될 수 있고, 트렌치 깊이가 정확하도록 적당한 시간에 에칭을 멈추기 위해 에칭 기구를 제어되는데 더 많은 시간이 이용될 수 있다는 것을 의미한다. 따라서 트렌치 깊이의 측정의 정확도는 향상된다. 종점까지 도달하였는지를 결정할 때 (310), 에칭 기구는 트렌치를 에칭하는 것을 정지하도록 (312) 제어된다. 그 후, 에칭 프로세스는 정지하고 (314), 에칭의 벌크 (bulk) 는 고속 에칭에서 수행되므로, 높은 처리율 (throughput rate) 로 원하는 깊이 (214) 를 가지고 또한 원하는 프로파일을 가지는 트렌치를 제공한다.

[0043] 측정된 깊이가 요구되는 피쳐 깊이 (214) 에 일치할 때나 또는 측정된 깊이가 요구되는 피쳐 깊이에 도달하기 전 중 하나에, 예를 들어 에칭 프로세스에 약간의 '오버슈트 (overshoot)' 가 있다면, 에칭은 정지될 수 있다. 후자의 실시형태는 즉시 에칭을 정지하는 것이 불가능할 때 사용될 수 있다. 그 경우에, 이것은 트렌치

가 원하는 깊이를 오버슈팅하는 것보다 오히려 실제로 요구되는 깊이에 랜딩하도록, 원하는 깊이에 실제로 도달 되기 전에 에칭을 정지하게 에칭 기구를 제어함으로써 보상되어진다.

[0044] 고속 에칭만을 유일하게 사용할 때에는, 종점 트리거 (trigger) 시간의 변화들, 플라즈마 점화, RF 램핑 (ramping) 및 웨이퍼부터 웨이퍼까지의 매치 튜닝 (match tuning) 은 웨이퍼를 허용되는 재현성의 범위 밖에 두는데 충분할 수 있다. 실제로 프로세스 시간의 1 초 미만의 변화도, 상이한 프로세스로부터의 웨이퍼 내의 트렌치가 제조 재현성 허용치를 만족시키지 못하게 하는데 충분할 수 있다. 더 느린 에칭 속도 단계를 추가함으로써, 본 발명은 종점이 결정될 수 있는 레졸루션 및 그로인한 정확도를 개선할 뿐만 아니라, 종점까지의 느린 에칭 속도에 기인한 트렌치 깊이의 변화만큼 에칭 기구에서의 변화 또는 지연에 의해 야기되는 총 프로세스 시간의 변화가 크지 않기 때문에 웨이퍼들 간의 프로세스 재현성을 향상시킨다. 또한, 느린 에칭 속도는 요구되는 트렌치 프로파일 특성을 제공하지 않을 수 있다. 다만, 느린 에칭이 트렌치 프로파일을 크게 변경시키기에 충분한 길이의 시간동안 수행되지 않는다면, 고속 에칭 프로세스 사용은 바람직한 트렌치 프로파일이 생성되도록 하며, 이는 이후 느린 에칭에 의해 유용하게 보급될 수 있다. 또한 고속 에칭 및 저속 에칭의 조합은 높은 재현성과 함께 웨이퍼의 높은 제조 처리율이 제공될 수 있다는 것을 의미한다.

[0045] 단일 파장 협대역 IEP 디바이스 및 기술을 사용할 때, 본 기술은 오직 시작 위치 (예를 들면, 에칭을 시작하기 전의 웨이퍼 표면) 에 대해 상대적으로 깊이를 측정하기 때문에 트렌치의 깊이는 계속해서 모니터링된다. 만약 광대역 반사파 측정 기술, 또는 깊이의 절대값을 측정할 수 있는 다른 광학 측정 기술이 사용된다면, 느린 속도를 사용하여 얼마나 더 에칭하는지 결정하는 것, 또는 추가적으로, 빠른 에칭을 정지하고 느린 에칭으로 변환하는 때를 결정하는 것이 필요할 때에는, 트렌치의 깊이는 전체 에칭 프로세스 내내 계속해서 모니터링될 필요는 없고, 다만 중단 가까이에서만 모니터링되면 된다. 본 발명의 일 실시형태에서, 본 방법은 더 느린 에칭 속도로 변경할 때를 결정하기 위해 현재 측정된 트렌치의 깊이를 사용하는 단계를 포함할 수 있고 고속 에칭을 자동으로 변경하도록 에칭 기구를 제어할 수 있다. 다른 방법으로는, 이후에 에칭 속도가 감소하는 일정한 시간의 간격 동안 제 1 고속 에칭을 수행할 수 있고 트렌치의 깊이를 측정하여 요구되는 깊이로 랜딩하는 것을 보증한다.

[0046] 본 방법은 단지 2 개의 상이한 에칭 속도의 사용으로 한정되지 않는다. 예를 들어, 3 개 이상의 상이한 에칭 속도가 대응하는 개수의 교차 깊이에 따라 사용될 수 있다. 또한, 에칭 속도들 사이의 교차는 즉각적 (단계 변화) 일 필요는 없고 고속 에칭의 점진적인 (연속적인) 변화일 수 있어서, 에칭 속도 변화가 특정 깊이에서 보다 오히려 영역 상부에서 일어난다.

[0047] 상술한 설명은 STI 프로세스와 관계하여 기재되어 있지만, 본 발명은 이러한 프로세스에 한정되지 않는다. 예를 들어, 본 발명은 리세스 프로세스에서도 또한 사용될 수 있다. 리세스 프로세스는 메모리 셀 디바이스의 제조에서 일반적으로 사용된다. 트렌치는 실리콘층에서 에칭되고 유전 재료의 칼라 (collar) 는 트렌치 상부 주위에서 제조된다. 트렌치는 요구되는 용량을 가지는 용량성 디바이스를 제공하도록 다량의 유전 칼라를 오버랩하는 다량의 폴리실리콘으로 충전된다. 하지만, 트렌치 깊이의 변화는 유전 칼라를 오버랩하는 다량의 폴리실리콘을 변화시키므로 용량을 변화시킨다. 그러므로 세심한 실리콘 트렌치 깊이 제어는 이러한 디바이스 제조의 중요한 양태이다.

[0048] '고' 및 '저', 또는 '빠른' 및 '느린' 에칭 속도라 고려될 수 있는 것은 에칭되는 피처의 깊이의 정황에 따라 결정된다. 깊이에서 5% 변화가 허용되는 재현성 수치라면, 매우 깊은 피처의 5% 는 매우 얇은 피처의 5% 보다 더 큰 거리이므로, 대응하여 더 빠르게 에칭될 수 있다. 예를 들어, 상술한 STI 프로세스에서 일반적인 트렌치 깊이는 약 2,000Å 부터 5,000Å 까지의 범위 내일 수 있으며, 이 경우 고속 에칭은 약 4000Å/분 이상일 수 있고 저속 에칭은 약 3000Å/분 이하일 수 있다. 깊은 트렌치 프로세스에서는, 100,000Å 부터 150,000Å 까지의 트렌치 깊이가 요구될 수 있다. 이 경우, 고속 에칭은 100,000Å/분 이상일 수 있고 저속 에칭은 5,000Å/분 이하일 수 있다.

[0049] 에칭 속도의 비율 (고:저) 은 1.3:1 보다 더 클 수 있고, 1.5:1 보다 더 큰 것이 바람직하며, 2.5:1 보다 더 큰 것이 보다 바람직하고, 3.5:1 보다 더 큰 것이 가장 바람직하다. 에칭 속도 비 (고:저) 는 약 1.5:1 부터 2.5:1 까지 범위 내일 수 있고, 2.5:1 부터 3.5:1 까지 바람직하며, 3.5:1 부터 10:1 까지 더욱 바람직하다.

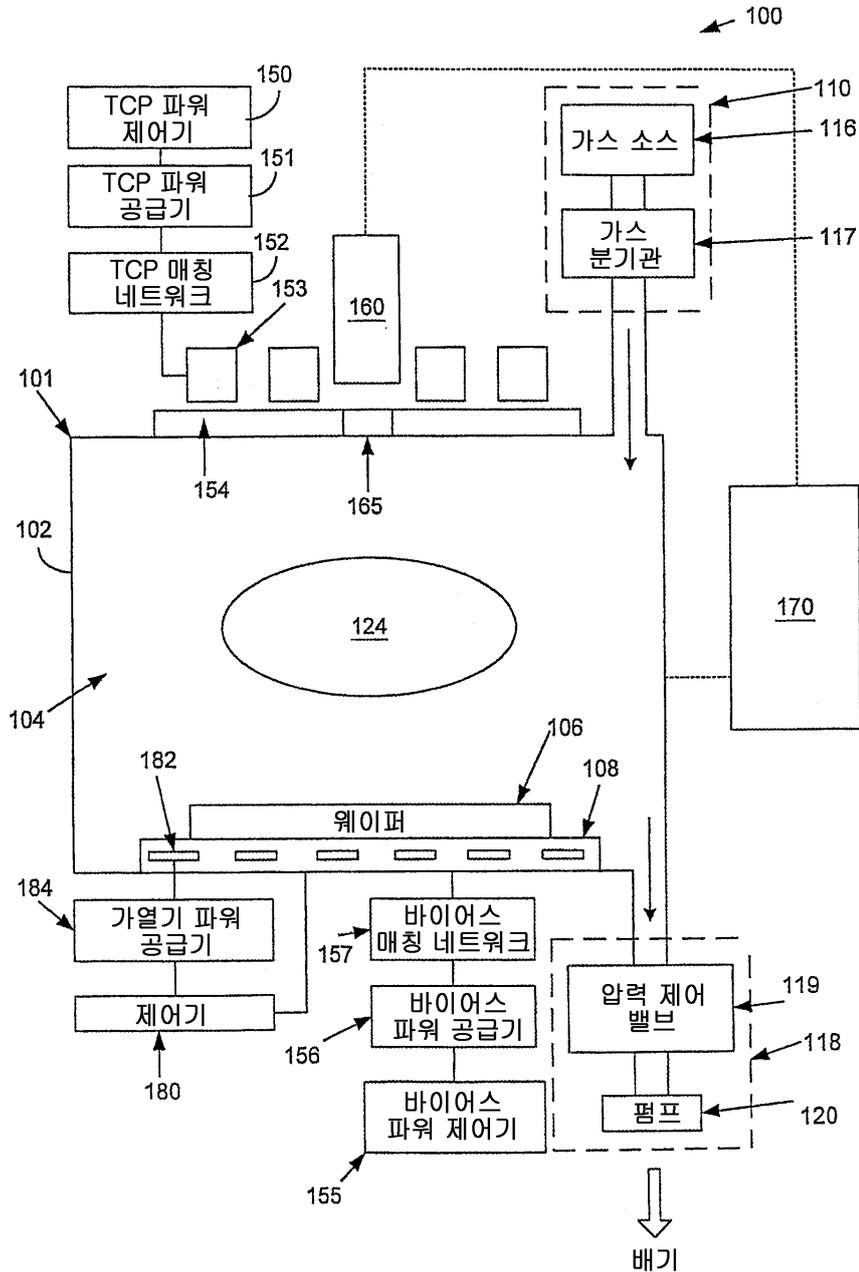
[0050] 그러므로 본 발명은 단지 트렌치뿐만 아니라 다양한 피처의 에칭에 사용될 수 있고, 향상된 에칭 깊이 제어 및 웨이퍼 간의 재현성을 제공하는 다양한 제조 프로세스에 사용될 수 있다.

[0051]

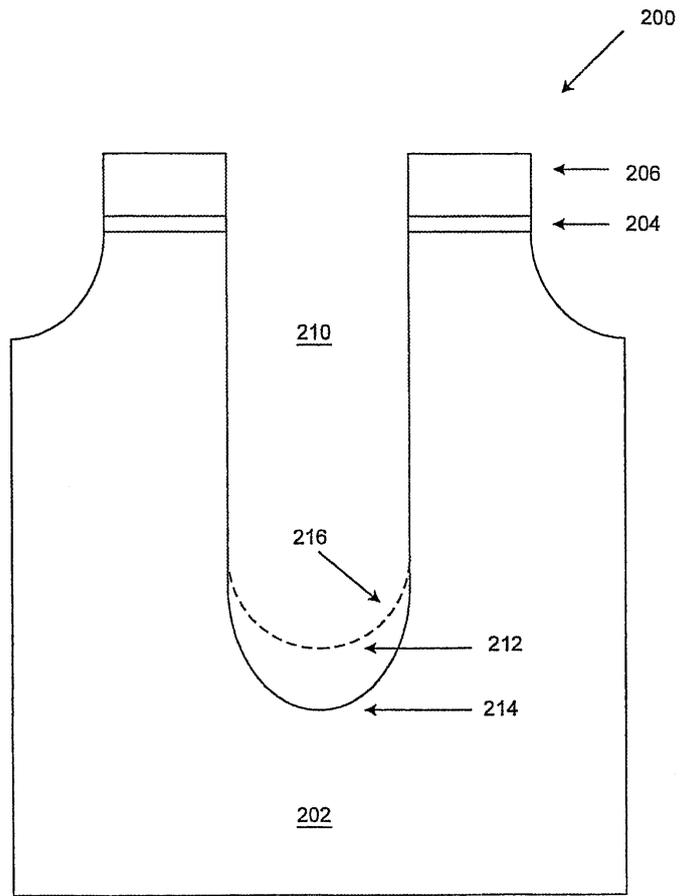
상술한 발명이 이해의 명확성을 목적으로 약간 상세하게 설명하였음에도 불구하고, 특정 변화 및 변형이 첨부된 청구항의 범위 내에서 실시될 수 있다. 따라서, 설명한 실시형태는 예시적이고 한정하는 것이 아니라는 것이 인식되어야 하고, 본 발명은 이 명세서에 주어진 설명에 한정되지 않아야 하며 아래의 청구항 및 그 균등물의 전 범위에 의해 정의되어야 한다.

도면

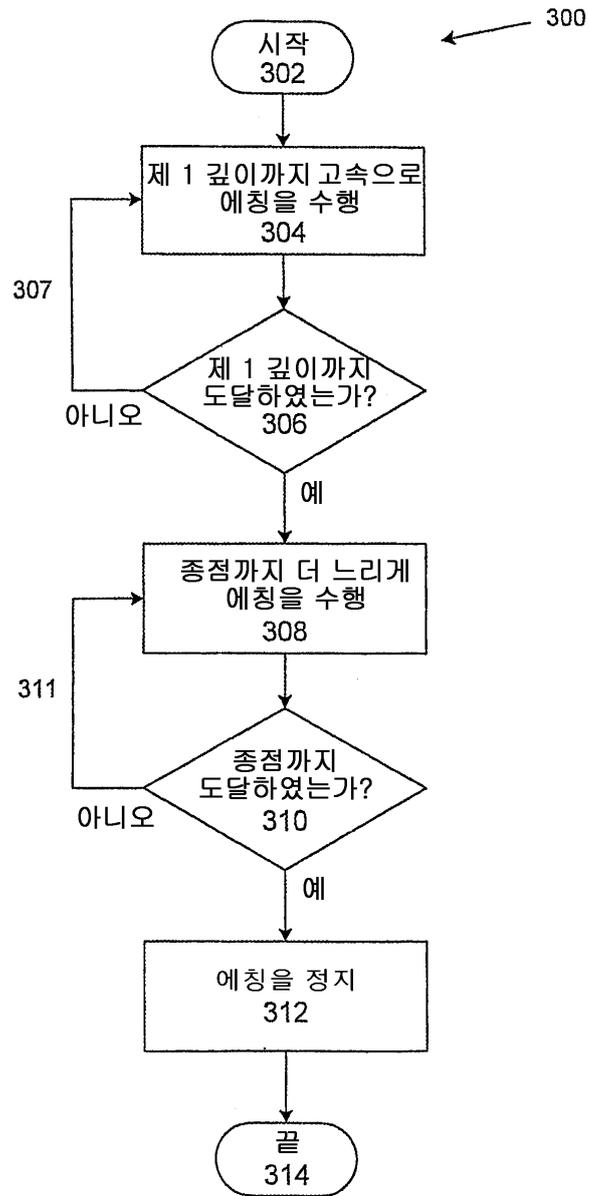
도면1



도면2



도면3



도면4

