

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第6463773号
(P6463773)

(45) 発行日 平成31年2月6日(2019.2.6)

(24) 登録日 平成31年1月11日(2019.1.11)

(51) Int.Cl.	F 1
H01L 31/0352 (2006.01)	H01L 31/04 342 A
H01L 29/06 (2006.01)	H01L 29/06 601 D
H01L 33/06 (2010.01)	H01L 33/06
B82Y 20/00 (2011.01)	B82Y 20/00
B82Y 40/00 (2011.01)	B82Y 40/00

請求項の数 7 (全 11 頁) 最終頁に続く

(21) 出願番号 特願2016-550613 (P2016-550613)
 (86) (22) 出願日 平成26年2月6日(2014.2.6)
 (65) 公表番号 特表2017-515294 (P2017-515294A)
 (43) 公表日 平成29年6月8日(2017.6.8)
 (86) 國際出願番号 PCT/EP2014/052362
 (87) 國際公開番号 WO2015/117659
 (87) 國際公開日 平成27年8月13日(2015.8.13)
 審査請求日 平成28年11月25日(2016.11.25)

(73) 特許権者 511312997
 トヨタ モーター ヨーロッパ
 ベルギー国、バー-1140 ブリュッセ
 ル、アブニユ デュ ブルジエ 60
 (74) 代理人 100099759
 弁理士 青木 篤
 (74) 代理人 100092624
 弁理士 鶴田 準一
 (74) 代理人 100087413
 弁理士 古賀 哲次
 (74) 代理人 100123593
 弁理士 関根 宣夫
 (74) 代理人 100160543
 弁理士 河野上 正晴

最終頁に続く

(54) 【発明の名称】量子ドットアレイ及び量子ドット超格子の作製方法

(57) 【特許請求の範囲】

【請求項 1】

(a) 結晶性半導体基材表面を提供する工程、
 (b) 逐次イオン層吸着及び反応(SILAR)法により前記基材表面上に第1のアレイの量子ドットを堆積させる工程、
 (c) 無機シェル又はフィルムを追加して工程(b)で得られた前記第1のアレイの量子ドットの実質的な部分又はすべてにわたって延在している無機不動態化層を得ることによって、工程(b)で得られた前記第1のアレイの量子ドットを不動態化させる工程、及び

(d) 工程(c)で得られた前記無機不動態化層の表面上に、SILAR法により、第2のアレイの量子ドットを堆積させる工程、

を少なくとも含む、量子ドットアレイ多層スタックの作製方法であって、

前記無機不動態化層は、前記第2のアレイの量子ドットの歪み誘起核形成をもたらすような厚さを有し、それにより前記基材表面上に堆積している前記第1のアレイの量子ドットにおける量子ドットの分布が、前記第2のアレイの量子ドットにおける量子ドットの分布を制御する、

量子ドットアレイ多層スタックの作製方法。

【請求項 2】

前記方法が、さらに、以下の工程(e)及び(f)：

(e) 第nの無機シェル又はフィルムを追加して第nのアレイの量子ドットの実質的な

10

20

部分又はすべてにわたって延在している第 n の無機不動態化層を得ることによって、前記第 n のアレイの量子ドットを不動態化させる工程、ここで、n は 2 以上の整数である；及び

(f) 工程 (e) で得られた第 n の無機不動態化層の表面上に、SILAR 法により、第 (n + 1) のアレイの量子ドットを堆積させる工程；
を 1 回以上繰り返すことを含む、請求項 1 に記載の方法。

【請求項 3】

前記基材表面が二酸化チタン (TiO_2) である、請求項 1 又は 2 に記載の方法。

【請求項 4】

堆積させる前記量子ドットが、硫化鉛 (PbS)、セレン化カドミウム (CdSe) からなる群より選ばれる 1 種以上の材料を含む、請求項 1 ~ 3 のいずれか一項に記載の方法。
 10

【請求項 5】

工程 (c) において、請求項 1 記載の方法の工程 (a) において使用する結晶性半導体基材表面と同一の材料の無機シェル又はフィルムを追加することにより前記量子ドットを不動態化させる、請求項 1 ~ 4 のいずれか 1 項記載の方法。

【請求項 6】

前記無機不動態化層がバリア材料を含み、前記量子ドットの材料と前記バリア材料の組を(量子ドットの材料) / (バリア材料) と表した場合に、前記量子ドットの材料及び前記バリア材料が、CdSe / ZnS、PbS / ZnS、PbS / CdS、CdTe / CdSe、CdSe / CdTe、ZnTe / CdS、PbS / TiO₂、及び CdS / TiO₂ からなる群から選ばれたものである、請求項 1 ~ 5 のいずれか一項に記載の方法。
 20

【請求項 7】

請求項 1 ~ 6 のいずれか 1 項記載の方法により得られる、量子ドットアレイ又は量子ドット超格子構造。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は量子ドットアレイを作製する新規の方法を提供しようとするものであり、該量子ドットアレイは、好ましい実施形態において、スタッカ化量子ドット超格子であることができ、そしてソーラーセルなどのオプトエレクトロニクスデバイスにおいて使用できる。
 30

【背景技術】

【0002】

用語「量子ドット」は、本明細書中で、量子閉じ込めが存在する半導体材料のナノメートルサイズの粒子を指す。最大サイズは、半導体材料によって変化するが、通常、100 nm 未満である。量子ドットの正確なサイズにより、半導体バンドギャップを調節することができ、そのことは、より従来型のソーラーセル及び関連デバイスにおける半導体材料のバルクフィルムに対して光電子変換効率を増加させる可能性を提供する。

【0003】

QD ソリッド (QDS) 又は QD 超格子 (QD-SL) として知られる量子ドット (QD) の三次元配列マトリックスは、ソーラーセル、LED、熱電デバイスなどのデバイスを含むオプトエレクトロニクス用途において可能性を有する。このタイプの構造は、新規の第三世代のオプトエレクトロニクスデバイス、例えばソーラーセルなど、を開発するための「タンデム」アプローチの一部である。
 40

【0004】

これまでの QD-SL は、ほとんど、分子線エピタキシー (MBE) 又は有機金属気相成長 (MOCVD) などのエピタキシャル堆積技術により成長されており、これらの技術は低真空、高温及び清純な前駆体を要求する技術である。固相成長 QD-SL はバルクバリア材料により完全に不動態化された QD により低欠陥密度を示す。他方、その処理加工
 50

は高コストを特徴とする。さらに、格子整合の制約から、わずかの組み合わせのバリア材料 / Q D ペアしか成長させることができない。

【0005】

それに代わるものとして、コロイド Q D の室温処理が、基材表面に Q D を適用するため 10 に使用されてきた。コロイド Q D は、最も一般的には球形であるが、ロッド形状及び他の形状も利用可能である。このはるかに安いアプローチにおいて、Q D 合成は、本来の場所（バルク基材の上）では行われず、溶液中で行われる。Q D 合成の後に、Q D は分子的に不動態化された Q D の基材上へのスピンドルティング又はドロップキャスティング処理により基材表面に適用される。ナノ結晶の表面不動態化が不十分なために、このコロイドアプローチは、高欠陥濃度に悩まされ、そして光分解（酸化プロセスを通して）を起こす傾向がある。

【0006】

一方、逐次イオン層吸着及び反応（SILAR）の技術は、中国特許出願公開第102251235号明細書又は中国特許出願公開第101312218号明細書の実施例に開示されているように、薄膜の作製のために知られている。この技術において、基材は、カチオン前駆体溶液、次いで、アニオン前駆体溶液に交互に浸漬される。カチオンは、ここでは、例えば、Cu⁺、Zn²⁺、Sn⁴⁺及びIn³⁺から選ぶことができ、そして堆積されるアニオンは最も一般的には、カルコゲニド（特に、硫化物及びセレン化物であり、テルル化物はあまり頻繁には使用されないが、それも可能な候補である）である。より一般的には、CdS、CdSe、CdO、PbSe、PbS、SnS、ZnS、ZnO及びFe₂O₃の薄膜が、様々な基材上において SILAR 技術により作製されると報告されている。

【発明の概要】

【発明が解決しようとする課題】

【0007】

本発明の目的は、量子ドットアレイを作製する新規の方法を提供することであって、該量子ドットアレイは、好ましい実施形態において、スタック化量子ドット超格子であることができ、そしてソーラーセルなどのオプトエレクトロニクスデバイスにおいて使用できる。前駆体材料の可能なタイプ及び最低純度に関して制約されていることと並んでコスト面で非常に要求が厳しい、分子線エピタキシー（MBE）及び関連する方法の欠点を克服することが望まれている。本発明は、SILAR（逐次イオン層堆積及び反応）法による結晶性基材上での Q D の湿潤室温成長法を提供し、また、ドット上の薄膜（バリア材料に適合するもの、又は、基材のために使用されていないもの）の成長を通じた Q D の無機不動態化を提供する。本方法は、Q D - SL として作用する Q D 層スタックを得るために繰り返すことができる。超格子中の Q D サイズの制御を、有利には、Q D 及びバリア材料スペーサの成長堆積速度を制御することにより（例えば、浸漬時間及び/又は前駆体濃度を制御することにより）達成できる。活性材料がオプトエレクトロニクス用途に好ましい強い吸収・発光特性を有するのを可能にするのを目的に、多層 Q D スタックを作製することができる。

【課題を解決するための手段】

【0008】

このように、1つの態様において、本発明は、

(a) 結晶性半導体基材表面を提供する工程、

(b) 逐次イオン層吸着及び反応（SILAR）法により前記基材表面上に量子ドットを堆積させる工程、

を少なくとも含む、量子ドットアレイの作製方法を対象とする。

【0009】

好ましい方法の実施形態では、さらなる工程（c）において、無機シェル又はフィルム、最も好ましくは、請求項1の方法の工程（a）において使用する（結晶性半導体）基材表面と同一の特性の無機シェル又はフィルムを加えることにより量子ドットを不動態化する。さらに好ましい工程においては、上記の工程（b）による量子ドット堆積法を繰り返

10

20

30

40

50

し、無機不動態層、好ましくは上記の方法の工程（a）において使用する（結晶性半導体）基材表面と同一の特性である無機不動態層に量子ドットを適用することができる。（基材（=無機不動態層）-QD）繰り返しサイクルを伴う堆積法の複数の繰り返しにより、多層構造を得ることができる。

【0010】

もう一つの態様において、本発明は上記の方法により得られる量子ドットアレイ又は量子ドット超格子構造に関する。

【図面の簡単な説明】

【0011】

【図1】SILAR法によるAB化合物の成長を示す模式図である。

10

【図2】バリア材料の厚さの関数として二層スタックにおけるQDの歪み誘起核形成を示す模式図である。

【図3】パターン化基材上でSILAR成長を用いたタンデム構造の形成を示す模式図である。

【図4】TiO₂ペア基材（左上）、2サイクル後にTiO₂上に核形成されたPbSQD（右上）の原子間力顕微鏡（AFM）画像である。

【発明を実施するための形態】

【0012】

逐次イオン層吸着及び反応（SILAR）法は、図1中の平坦基材の浸漬により例示されるように、飽和イオン水溶液（又はエタノール溶液若しくは他の任意の適切な溶液）などの溶液中で固体界面と逐次反応を引き起こすことに基づく。溶液中の溶解したカチオン前駆体及びアニオン前駆体が基材と反応して、所望の生成物を生じる。図1はSILAR法によるAB化合物の成長を示す模式図である。1回のSILARサイクルは（a）A⁺イオン溶液への浸漬；（b）過剰のA⁺イオンのすすぎ除去；（c）B⁻イオン溶液への浸漬；（d）過剰のB⁻イオンのすすぎ除去を指す。

20

【0013】

SILARによるQD層の核形成は、薄膜の成長に使用される手順と類似の手順に従う（堆積する材料の量のみ異なる）。非常に小さい粒子（量子ドット）のみを得るために基材表面上での堆積の制御を、堆積速度を制御すること（MBE及びMOULDで行われるように）により行うことができる。浸漬時間及び/又は前駆体濃度の制御により、材料の堆積を制御するための手段が得られる。速度が比較的遅く及び基材と堆積層との間の十分な格子整合がなしの場合には、ドットのみが核形成する。非晶性基材（例えばガラス）上の堆積のためのSILAR法は多結晶性層を生じさせ、QD又は単結晶を生じさせない。

30

【0014】

説明用の例として、硫化鉛（PbS）の量子ドット（QD）の堆積では、1回のSILARサイクルは以下のとおりである。

【0015】

Pb²⁺ 浸漬 TiO₂ メタノールすすぎ Pb²⁺ (ads) Se²⁻ 浸漬 メタノールすすぎ = PbS (surf) 1 SILARサイクル

40

【0016】

硫化鉛（PbS）は本発明において好ましい量子ドット材料である。

【0017】

本発明において使用されうる例示の方法としてここに示される適切な実施形態では、下記の方法をQDのSILAR成長のために使用することができる。

【0018】

例示の手順

下記に示す化学物質をさらなる精製を行わずに受け取ったままで使用した。

【0019】

クロマトグラフィーグレードのメタノール、99%硝酸Pb（Pb(NO₃)₂）及び98%（Na₂S）を入手した。最初に、溶解している酸素をメタノールから除去した。

50

酸素を無くしたメタノール中に前駆体を溶解した。SILARサイクルの前に、基材をメタノール中に30秒間浸漬した。20秒の第一の浸漬の間に、 Pb^{2+} が $Pb(NO_3)_2$ の0.02mol/Lメタノール溶液から基材表面に吸収される。これに次いで、メタノールで30秒間すすぐ。イオンは低表面結合エネルギーにより規定される特定のサイトに優先的に存在し、基材のダングリングボンドと共有結合する。未結合イオンをすすぎ落とし、そして0.02mol/Lの硫化ナトリウムメタノール溶液中の第二の浸漬の間に、 S^{2-} が Pb^{2+} イオンと反応し、 $PbSe$ の小粒子（ナノ結晶又はQD）の形成を促進する。

【0020】

Pb^{2+} 堆積のための実際のカチオン前駆体溶液として、一般には、 Pb^{2+} の酢酸塩又は他のカルボン酸塩などの有機酸の塩を使用することができます。硫化物イオンを提供するために典型的に使用される溶液としては、硫化ナトリウムもしくはカリウム(S^{2-})溶液が挙げられる。チオアセトアミド CH_3CSNH_2 も硫黄前駆体として使用できる。メタノールなどの溶媒中に均一に分散可能である任意のアニオン源も適切であることができる。例えばPathan, Lokhande, Science, 2004, 27, 85-111に示されるような当該技術分野の既知の材料及び方法を挙げができる。

【0021】

セレン化カドミウム(CdSe)以外に、本発明で量子ドットとしてSILAR法を用いて堆積される他の材料としては、適切には、二元のI-VI族、II-VI族、III-VI族、V-VI族、VI-II-VI族カルコゲニド、三元のI-II-II-VI族、II-II-I-VI族、II-II-I-II-VI族、II-II-VI-VI族及びII-II-V-VI族カルコゲニド、及び複合材のカルコゲニド材料、例えば、AgS、 Sb_2S_3 、 Bi_3Se_2 、CoS及びCdS、 $PbSe$ 、 PbS 、 ZnS 、 $ZnSe$ などが挙げられる。テルル化物も使用されうる。

【0022】

原則的に、任意の半導体（結晶性）材料が本発明において基材（及びバリア材料）としての役割を果たすことができる。1つの好ましい実施形態において、SILARにより成長される材料を基材として使用することもできる。SILARにより成長される好ましい材料としては、本発明において量子ドットとしてSILAR法を用いて堆積される好ましい材料の上記リスト中に示されるものと同一のものが挙げられる。結果的に、全QD固体（QD及びバリア材料）を室温で成長させることが興味深いであろう。このような基材上にQDを成長させることができると否かは格子整合の制約によって決まる。

【0023】

典型的な室温SILAR法において、アニオン前駆体溶液及びカチオン前駆体溶液は0.001M~0.1Mの範囲のアニオン/カチオン濃度を有し、そして基材の各溶液への暴露時間は1秒と1分の間であり、すすぎ工程も同じ時間にわたって行われ、典型的な工程時間は10秒台又は20秒台である。10回と1000回の間のSILARサイクルを適切に使用することができる。

【0024】

すべてのSILAR法は、有利には、室温で行うことができ、そして成長のために外部エネルギーを必要としない。異なるサイクルを行うプロセスを繰り返すことにより、ある程度のQDサイズの制御を行うことができる。しかしながら、ドットは基材表面上にランダムに分布し、そしてそのサイズ分布は範囲が広い。SILARによるQDはサイクルの数、浸漬の時間、ポストアニーリング手順などの成長の際の幾つかのパラメータにより影響を受ける。

【0025】

本発明による多層構造の作製において、第一の層は、典型的には、単位面積にわたるドットのランダム分布及び（成長条件による）サイズに関するある程度の不均一性（このことは実際上回避することは困難である）を特徴とする。しかしながら、スタックにおける

10

20

30

40

50

第二の層では（図2を参照）、バリア厚さの調整によりQDサイズの均一性を改良することが可能である（より大きな埋設されたドットのみがその上に新規のドットが成長するのを促進し、そのためQDサイズ分布はより狭くなる）。好ましい3Dアレイでは、ドットは垂直にスタッキングする。

【0026】

アレイの形成のためのQDのランダム分布の問題を回避するために、出発基材としてテンプレートを使用することも可能である。これらの基材の表面は、光／化学エッティング又はソフトリソグラフィー技術により形成されるパターンの表面構造により覆われている。この最初のテンプレート層はQDの規則的アレイを形成する。次に続く層では、テンプレートの必要性はなく、粒子は上記と同様の機構でもってパターン形成して成長する。

10

【0027】

オプトエレクトロニクス用途では、活性材料の特定の厚さが場合により有利であることができる。本発明の好ましい実施形態において、狭いQDサイズ分布を有する量子ドット超格子（QD-SL）の作製方法が提供される。

【0028】

三次元QD-SLの形成のために、本発明では、所定の数のスタック化QD層を製造するためには所望の回数だけ上記のSILAR法を繰り返すことが考えられる。QD-バリア層は下層のQDアレイの上に適切に成長する。QDサイズ分布に対する制御性を増加するために、下記に説明する理由で、バリア材料の厚さを制御することが好ましい。

【0029】

スタック化層構造を作製するための従来のエピタキシャル法に従った方法によれば、QDの分布はQDの歪み誘起成長に基づいて制御することができる。

20

【0030】

本発明の好ましい方法の実施形態では、（QDの）無機不動態化を使用し、ドットの分布／アレイを有する第一の層を、最も好ましくは、基材と同一の材料から製造された無機層により被覆する。

【0031】

図2は、バリア材料の厚さの関数とした、二層スタックにおけるQDの歪み誘起核形成を模式的に示す。WLは「湿潤層」を表す。基材と堆積材料との間の不整合に応じて、ドットの核形成のために2つの異なる型を考えることが可能である。それらのうちの1つはドットが形成される前に、薄膜（WL）の核形成があることを前提とする。これはストラ NSキー - クラスター型として当該技術分野で知られている。他の選択肢は、ドットが直接（WLの助けなく）核形成することである。これはボルマー - ウェバー型と呼ばれる。

30

【0032】

図2の上部に示されるとおり、小さいバリア厚さでは、第一の層からいずれのサイズのQDにより誘起される歪みパターンも第二の層においてQDの成長を引き起こす（広いQDサイズ分布）。図の中央部分に示されるとおり、中位のバリア厚さでは、第一の層の最も大きいドットのみが特定のサイト上で第二の層のドットの核形成を引き起こす（狭いQDサイズ分布）。図の下部に示されるとおり、大きい層厚さでは、第一の層におけるドットの歪みパターンは第二の層におけるドットの核形成に影響を及ぼさない（広いQDサイズ分布）。

40

【0033】

このように、特定の範囲のバリア厚さ（図2の中位のバリア厚さ）では、QDの垂直自己組織化、並びに第二の層及びその後に続く層のQDサイズの均一性の上昇を達成することが可能である。垂直自己組織化はQD層スタックを電子的に連結する役割も果たし、これは格子内の電荷の抽出（すなわちソーラーセル）又は注入（すなわちLED）に有利である。

【0034】

本発明において、三次元スタックの作製では、潜在的な候補のバリア層（基材材料と同一の特性であると考えられる）の選択はQD／バリアの格子整合に依存する。QD／バリ

50

アのタイプIIのバンドアラインメント（2つの材料においてバンドオフセットが存在し、それゆえ一方の電荷キャリアが1つの材料中に局在し、他方が他方の材料中に局在する）が、キャリアが分離されることが必要であるPV用途に有利であると期待され、タイプI（両方の電荷キャリアが中心部に局在する）バンドアラインメントが発光用途（LED及びQDレーザー）に有利であると期待される。タイプI、例えば、CdSe/ZnS、PbS/ZnS、PbS/CdS、タイプII: CdTe/CdSe、CdSe/CdTe及びZnTe/CdS、CdS/TiO₂、SnO₂、PbS/TiO₂、ZnOのQD/バリアシステム。

【0035】

使用されうる材料の各々の可能なタイプについてサイズ（例えばQDサイズ）を最適化することができるとは言うものの、10~100ナノメートルの層の幅が、第二の層中のQDの規則化を促進するために一般に適切であると考えられる。デバイスがスタック中に1つのQD層を有することのみが必要な場合には、より大きな厚さが適切であろう。

【0036】

さらに、バリア厚さはQD材料のSILARの第二の堆積相において歪みを誘起するようなものであるべきである。厚さの正確な好ましい値はQD材料のタイプ及び格子の特性に依存する。しかしながら、適切には、厚さは次のSILARサイクルにおいて好ましい位置でQDを成長させるのに適切な歪みを誘起するまで調整される。

【0037】

本発明の実施の範囲内で、先に別々に説明し、そして本発明を実施する際に有利であり、好ましく、適切であり、又はさもなければ一般に応用可能であることを示した任意の特徴又は実施形態を組み合わせることを考えることができる。本明細書は、特徴又は実施形態のこのような組み合わせが相互に排他的であるものと記載されていないかぎり、又は、相互に排他的であることが文脈において明らかに理解されないかぎり、本書中に記載の特徴又は実施形態のこのような組み合わせのすべてを包含するものと考えられるべきである。

【実施例】

【0038】

下記の実験セクションは本発明の実施を実験により例示するが、本発明の範囲は下記の特定の実施例に限定されるものと考えるべきでない。

【0039】

SILARによる硫化鉛量子ドットの合成用には、化学物質をさらなる精製を行わずに受け取ったままで使用した。クロマトグラフィーグレードのメタノール（CH₃OH）をVWR社から入手した。99%硝酸鉛（Pb(NO₃)₂）をSigma-Aldrich社から入手した。98%硫化ナトリウム（Na₂S）もSigma-Aldrich社から入手した。最初に、溶解した気体酸素を合計300mLのメタノールから除去した。2つの250mL丸底フラスコの各々に150mLのクロマトグラフィーグレードのメタノールを入れ、そしてアルゴン流をそれらを通して1時間バーリングさせた。そのために、各フラスコにゴム栓を備え付け、長い針をゴム栓を貫通させて、その端部を溶液中に浸漬させた。長い針をシュレンクラインのアルゴン部ヘシリコーンチューブにより連結した。フラッシュしたアルゴンのための排気管として、より短い針を用いて栓を貫通させ、栓を通り抜けるのに十分なだけで、液体の表面には到達しないように挿入した。100mLのねじ口ビンにおいて、405mgの硝酸鉛を、45分間の超音波処理により酸素を除いた60mLのメタノール中に溶解させ、透明な溶液を得た。第二の100mLのねじ口ビンにおいて、95mgの無水硫化ナトリウムを、45分間の超音波処理した、60mLのメタノール中に溶解させ、乳白色溶液を得た。残りの180mLの酸素不含メタノールを3つの60mL部分に分割して、「メタノールI」、「メタノールII」及び「メタノールIII」とラベル付けされた100mLのねじ口ビンに入れた。5つのビンの全てを窒素雰囲気グローブボックスに移した。不活性雰囲気下で、基材を60mLのメタノールIIに30秒間浸漬してから、SILARサイクルを行った。1サイクルは、0.02m

10

20

30

40

50

0.1 / L の Pb (NO₃)₂ メタノール溶液中への 20 秒間の浸漬、メタノール I のすすぎ浴中への 30 秒間の浸漬、0.02 mol / L の Na₂S メタノール溶液中への 20 秒間の浸漬、及びメタノール II のすすぎ浴中への 30 秒間の浸漬からなるものであった。すすぎ浴 I 及び II は SILAR サイクルの回数の増加とともに汚染されてくるであろうから、SILAR プロセスの完了後に、60 mL のメタノール II 中への最終の 50 秒間の浸漬を行った。SILAR プロセスの間の浸漬時間の概要は下記の表 1 に与えられている。サンプルを不活性雰囲気中で乾燥させた。複数のサンプルをバッチ処理するために、SILAR サイクルの前に、最終すすぎ浴のメタノール II を用いる代わりに別の 60 mL の酸素不含メタノールを湿潤浴として用いた。

【0040】

10

【表 1】

表 1 : n 回サイクルの SILAR プロセスについての浸漬時間

工程	浸漬回数	浸漬時間 / s
湿潤	1	30
Pb ²⁺	n	20
すすぎ I	n	30
S ²⁻	n	20
すすぎ II	n	20
すすぎ III	1	50

20

【0041】

図 4 に示すとおり、

(左上) TiO₂ ベア基材の AFM (原子間力顕微鏡) ;
 (右上) ピーク (下部の) が約 2 nm に達する高さ分布で 2 サイクル後に TiO₂ 上に核形成された PbS QD の AFM。

本発明はさらに下記の態様を含む :

態様 1

30

(a) 結晶性半導体基材表面を提供する工程、

(b) 逐次イオン層吸着及び反応 (SILAR) 法により前記基材表面上に量子ドットを堆積させる工程、

を少なくとも含む、量子ドットアレイの作製方法。

態様 2

前記基材表面が二酸化チタン (TiO₂) である、態様 1 記載の方法。

態様 3

堆積させる前記量子ドットが、硫化鉛 (PbS)、セレン化カドミウム (CdSe) からなる群より選ばれる 1 種以上の材料を含む、態様 1 又は 2 記載の方法。

態様 4

40

さらなる工程 (c) において、無機シェル又はフィルム、好ましくは態様 1 記載の方法の工程 (a) において使用する結晶性半導体基材表面と同一の特性の無機シェル又はフィルムを追加することにより前記量子ドットを不動態化させる、態様 1 ~ 3 のいずれか 1 項記載の方法。

態様 5

前記無機不動態化層が量子ドットアレイの実質的な部分又はすべてにわたって延在する、態様 4 記載の方法。

態様 6

態様 1 記載の工程 (b) による量子ドットを堆積させる処理を繰り返して前記無機不動態化層に量子ドットを適用することを含み、前記無機不動態化層は、好ましくは、態様 1

50

記載の方法の工程 (a) において使用される結晶性半導体基材表面と同一の特性である、
態様 5 記載の方法。

態様 7

態様 1 ~ 6 のいずれか1項記載の方法により得られる、量子ドットアレイ又は量子ドット
超格子構造。

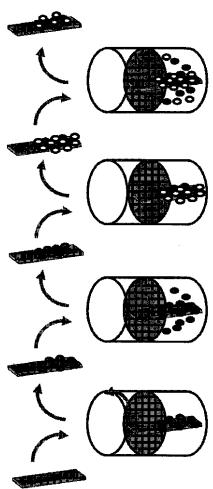


Figure 1

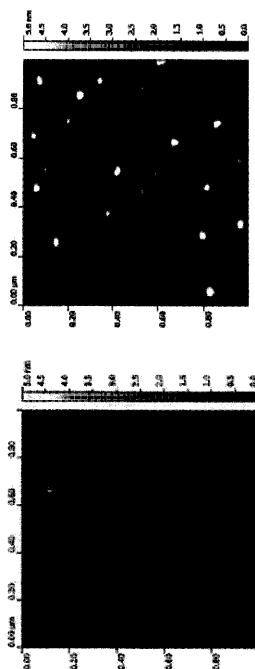
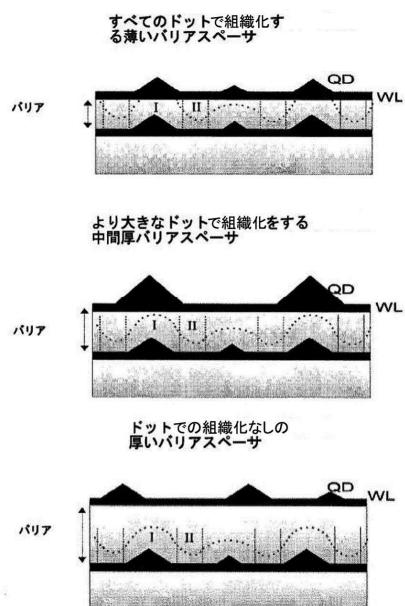


Figure 4

【図1】



【図2】

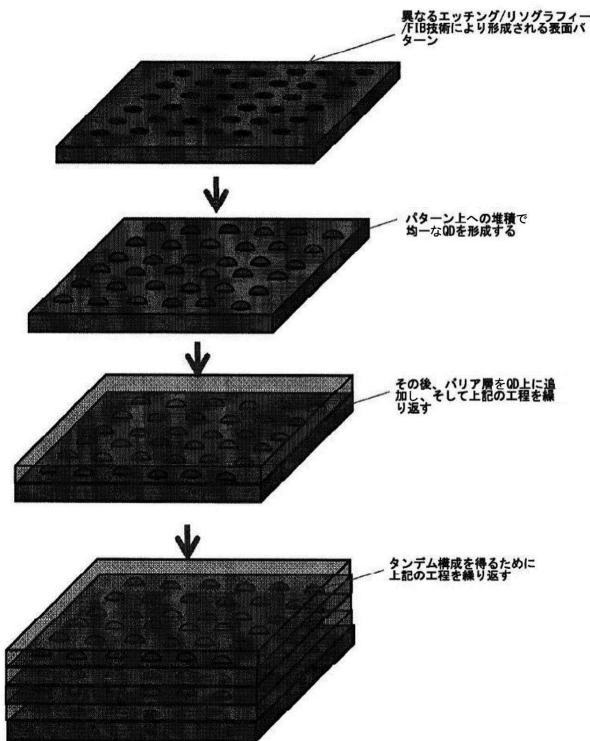


Figure 2

Figure 3

フロントページの続き

(51)Int.Cl. F I
H 01 L 29/15 (2006.01) H 01 L 29/06 6 0 1 S
H 01 L 21/368 (2006.01) H 01 L 21/368 Z

(72)発明者 サチン キング
ベルギー国, ベー- 1200 ブリュッセル, アブニユ ポール イマン, 93 / ボックス1
(72)発明者 エンリケ カノバス ディアス
ドイツ連邦共和国, 55122 マインツ, アグネス カール シュトラーセ 7ア-
(72)発明者 ミシャ ボン
ドイツ連邦共和国, 60318 フランクフルト アム マイン, オーバーベーク 12

審査官 竹村 真一郎

(56)参考文献 特開2011-205038 (JP, A)
国際公開第2013/126548 (WO, A2)
米国特許出願公開第2013/0042906 (US, A1)
米国特許出願公開第2014/0061486 (US, A1)
米国特許出願公開第2012/0202356 (US, A1)
米国特許出願公開第2011/0241042 (US, A1)
Sojiro Hachiya, et al., Effect of ZnS coatings on the enhancement of the photovoltaic properties of PbS quantum dot-sensitized solar cells, Journal of Applied Physics, 米国, American Institute of Physics, 2012年 5月25日, Volume 111, Issue 10, Page.10 4315-1 - 104315-4
Witoon Yindeesuk, et al., Optical absorption of CdSe quantum dots on electrodes with different morphology, AIP Advances, 米国, American Institute of Physics, 2013年10月10日, Volume 3, Issue 10, Page.102115-1 - 102115-9
Yaohong Zhang, et al., The optical and electrochemical properties of CdS/CdSe co-sensitized TiO₂ solar cells prepared by successive ionic layer adsorption and reaction processes, Solar Energy, ドイツ, International Solar Energy Society, 2012年 1月30日, Volume 86, Issue 3, Page.964-971

(58)調査した分野(Int.Cl., DB名)

H 01 L 21/368
H 01 L 29/00 - 29/38
H 01 L 31/0352
H 01 L 33/00 - 33/46
B 82 Y 5/00 - 99/00