

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2012-199317

(P2012-199317A)

(43) 公開日 平成24年10月18日(2012. 10. 18)

(51) Int.Cl.	F I	テーマコード (参考)
H O 1 L 21/336 (2006.01)	H O 1 L 29/78 6 1 9 A	2 H O 9 2
H O 1 L 29/786 (2006.01)	H O 1 L 29/78 6 1 8 B	2 K 1 0 1
G O 2 F 1/1368 (2006.01)	H O 1 L 29/78 6 1 3 Z	3 K 1 0 7
G O 2 F 1/167 (2006.01)	G O 2 F 1/1368	5 F 1 1 0
G O 2 F 1/19 (2006.01)	G O 2 F 1/167	
審査請求 未請求 請求項の数 7 O L (全 28 頁) 最終頁に続く		

(21) 出願番号 特願2011-61420 (P2011-61420)
 (22) 出願日 平成23年3月18日 (2011. 3. 18)

(71) 出願人 000006747
 株式会社リコー
 東京都大田区中馬込 1 丁目 3 番 6 号
 (74) 代理人 100107515
 弁理士 廣田 浩一
 (72) 発明者 曾根 雄司
 東京都大田区中馬込 1 丁目 3 番 6 号 株式
 会社リコー内
 (72) 発明者 植田 尚之
 東京都大田区中馬込 1 丁目 3 番 6 号 株式
 会社リコー内
 (72) 発明者 中村 有希
 東京都大田区中馬込 1 丁目 3 番 6 号 株式
 会社リコー内

最終頁に続く

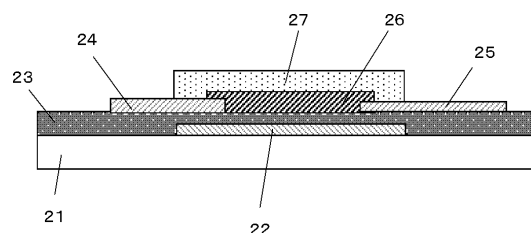
(54) 【発明の名称】 電界効果型トランジスタ、表示素子、画像表示装置、及びシステム

(57) 【要約】

【課題】 低コストで、後工程にて形成される上層の塗布性に優れ、かつ高信頼性を示す電界効果型トランジスタなどの提供。

【解決手段】 絶縁性基板と、前記絶縁性基板上に形成されたゲート電極と、前記ゲート電極上に形成されたゲート絶縁層と、前記ゲート絶縁層上に形成されたソース電極及びドレイン電極と、前記ゲート絶縁層上に形成され、かつ、少なくとも前記ソース電極及び前記ドレイン電極との間に形成された酸化物半導体層と、前記酸化物半導体層を被覆するように形成された保護層とを有し、前記保護層が、フッ素樹脂を含有し、前記保護層形成後の前記保護層の水に対する接触角が、75°以上90°以下である電界効果型トランジスタである。

【選択図】 図3



【特許請求の範囲】

【請求項 1】

絶縁性基板と、
前記絶縁性基板上に形成されたゲート電極と、
前記ゲート電極上に形成されたゲート絶縁層と、
前記ゲート絶縁層上に形成されたソース電極及びドレイン電極と、
前記ゲート絶縁層上に形成され、かつ、少なくとも前記ソース電極及び前記ドレイン電極との間に形成された酸化物半導体層と、
前記酸化物半導体層を被覆するように形成された保護層とを有し、
前記保護層が、フッ素樹脂を含有し、
前記保護層形成後の前記保護層の水に対する接触角が、 75° 以上 90° 以下であることを特徴とする電界効果型トランジスタ。

10

【請求項 2】

保護層の n-テトラデカンに対する接触角が 0° 以上 50° 以下、及び保護層の γ -ブチロラクトンに対する接触角が 0° 以上 40° 以下の少なくともいずれかである請求項 1 に記載の電界効果型トランジスタ。

【請求項 3】

駆動信号に応じて光出力が制御される光制御素子と、
請求項 1 から 2 のいずれかに記載の電界効果型トランジスタを有し、かつ前記光制御素子を駆動する駆動回路と、を有することを特徴とする表示素子。

20

【請求項 4】

光制御素子が、有機エレクトロルミネッセンス素子、及びエレクトロクロミック素子のいずれかを有する請求項 3 に記載の表示素子。

【請求項 5】

光制御素子が、液晶素子、電気泳動素子、及びエレクトロウェットティング素子のいずれかを有する請求項 3 に記載の表示素子。

【請求項 6】

画像データに応じた画像を表示する画像表示装置であって、
マトリックス状に配置された複数の請求項 3 から 5 のいずれかに記載の表示素子と、
前記複数の表示素子における各電界効果型トランジスタにゲート電圧を個別に印加するための複数の配線と、
前記画像データに応じて、前記各電界効果型トランジスタのゲート電圧を前記複数の配線を介して個別に制御する表示制御装置とを有することを特徴とする画像表示装置。

30

【請求項 7】

請求項 6 に記載の画像表示装置と、
表示する画像情報に基づいて画像データを作成し、該画像データを前記画像表示装置に出力する画像データ作成装置とを有することを特徴とするシステム。

【発明の詳細な説明】

【技術分野】

40

【0001】

本発明は、電界効果型トランジスタ、表示素子、画像表示装置、及びシステムに関する。

【背景技術】

【0002】

半導体装置の一種である電界効果型トランジスタ (Field Effect Transistor; FET) は、チャンネルに電界を印加した状態で、ゲート電圧を印加し半導体内のキャリアを誘起させることにより、ソースとドレイン間に流れる電流を制御することが可能なトランジスタである。

【0003】

50

FETは、ゲート電圧を印加することによりスイッチングが可能であることから、様々なスイッチング素子や増幅素子として利用されている。また、FETは、ゲート電流が低いことに加え、構造が平面的であることから、バイポーラトランジスタと比較して容易に作製することができ、更に、高集積化も容易に行うことができる。このため、現在の電子機器内において用いられている集積回路の多くには、FETが用いられている。

その中でもFETは、薄膜トランジスタ(Thin Film Transistor: TFT)として、アクティブマトリックス方式のディスプレイなどに応用されている。

【0004】

近年、アクティブマトリックス方式の平面薄型ディスプレイ(Flat Panel Display: FPD)としては、液晶ディスプレイ(Liquid Crystal Display: LCD)、有機EL(エレクトロルミネッセンス)ディスプレイ(OLED)、電子ペーパーなどが実用化されている。

【0005】

これらFPDは、通常、非晶質シリコンや多結晶シリコンを活性層に用いたTFTを含む駆動回路により駆動されている。そして、FPDは、更なる大型化、高精細化、高速駆動性が求められており、それに伴って、キャリア移動度が高く、特性の経時変化が小さく、素子間のばらつきが小さいTFTが求められている。

【0006】

近年、シリコンに代わる半導体材料として、酸化物半導体が注目されている。その中でもInGaZnO₄(a-IGZO)は、室温成膜が可能、アモルファス状態、移動度10cm²/V・s前後の高移動度特性、という特徴を持ち、実用化へ向けて開発が盛んに行われている(非特許文献1参照)。

【0007】

酸化物半導体は、酸素欠損によりキャリアを発生させており、後工程での酸素濃度の変化による特性劣化や、大気中の酸素や水分の影響による特性劣化が起こりやすい。そのため、酸化物半導体を保護層により保護することが検討されている。

【0008】

一方、近年、スパッタ法や、CVD(Chemical Vapor Deposition)法、ドライエッチング法などの高価な設備を必要とする真空プロセスに対して、低コスト化が可能であるウェットプロセスを用いたプリンタブルエレクトロニクスの開発が活発化している。

【0009】

酸化物半導体を保護する保護層の形成方法についても、真空プロセスにより形成したSiO₂やSiNxが主流であるが、低コスト化を目的として、プリンタブルエレクトロニクスを用いた報告が増え始めている。

【0010】

例えば、保護層材料としてシリコン系樹脂を用いた方法が提案されている(特許文献1参照)。しかし、シリコン系樹脂は、低吸湿性が十分ではないという問題があり、より低吸湿性の材料による酸化物半導体の保護層が求められている。

また、ポリシラザンやアルコキシシランを前駆体とした金属酸化物薄膜、又はポリイミドやフェノール樹脂を用い、塗布法によって酸化物半導体の保護層を形成する方法が提案されている(特許文献2参照)。しかし、ポリシラザンやアルコキシシランといった前駆体は、大気中の水と反応して加水分解反応を起こす材料であり、低吸湿性に乏しく不十分であるという問題がある。また、ポリイミドやフェノール樹脂は、低吸湿性が十分でなく、また、焼成プロセスによる酸化反応によって酸化物半導体のキャリア濃度を変化させてしまうという問題がある。発明者らの検討では、アルコキシシランを前駆体とした金属酸化物や、ポリイミドを酸化物半導体の保護層として用いると、-5V以上の閾値電圧のシフト(デプレッション)が起こるという問題があった。

【0011】

そこで、酸化物半導体の保護層として、低吸湿材料であり、かつ酸化などが起こりにく

10

20

30

40

50

い安定な材料であるフッ素樹脂を用いる方法が提案されている。

例えば、保護層として全フッ素化樹脂を用いることで、T F T 特性の閾値のシフトを抑制する方法が提案されている（特許文献 3 参照）。

一般的に、フッ素樹脂は、結合エネルギーが高く安定した C - F 結合を有しているため、その表面は撥液性を示す。特にすべての C - H 基が C - F 基に置換された全フッ素化樹脂は、C - F 基がより高密度に表面に露出するため、高撥液性を示し、水に対する接触角は 100°以上となる。また、全フッ素化樹脂は、その安定さ故に、表面改質が難しい。

上記で提案の技術では、全フッ素化樹脂を保護層として用いていることから、UV オゾン処理や酸素プラズマ処理といった親水化処理を施しても表面改質が困難となり、後工程にて保護層の上に層が形成しにくいという問題がある。また、保護層の上に層を形成できたとしても、保護膜とその層との密着性が低く信頼性に劣るという問題がある。

10

【0012】

したがって、酸化物半導体を用いた電界効果型トランジスタにおいて、低コストで、後工程にて形成される上層の塗布性に優れ、かつ高信頼性を示す電界効果型トランジスタ、並びに、該電界効果型トランジスタを用いた表示素子、画像表示装置、及びシステムの提供が求められているのが現状である。

【発明の概要】

【発明が解決しようとする課題】

【0013】

本発明は、従来における前記諸問題を解決し、以下の目的を達成することを課題とする。即ち、本発明は、低コストで、後工程にて形成される上層の塗布性に優れ、かつ高信頼性を示す電界効果型トランジスタ、並びに、該電界効果型トランジスタを用いた表示素子、画像表示装置、及びシステムを提供することを目的とする。

20

【課題を解決するための手段】

【0014】

前記課題を解決するための手段としては、以下の通りである。即ち、

< 1 > 絶縁性基板と、

前記絶縁性基板上に形成されたゲート電極と、

前記ゲート電極上に形成されたゲート絶縁層と、

前記ゲート絶縁層上に形成されたソース電極及びドレイン電極と、

30

前記ゲート絶縁層上に形成され、かつ、少なくとも前記ソース電極及び前記ドレイン電極との間に形成された酸化物半導体層と、

前記酸化物半導体層を被覆するように形成された保護層とを有し、

前記保護層が、フッ素樹脂を含有し、

前記保護層形成後の前記保護層の水に対する接触角が、75°以上90°以下であることを特徴とする電界効果型トランジスタである。

< 2 > 保護層の n - テトラデカンに対する接触角が 0°以上50°以下、及び保護層の γ - ブチロラクトンに対する接触角が 0°以上40°以下の少なくともいずれかである前記< 1 >に記載の電界効果型トランジスタである。

< 3 > 駆動信号に応じて光出力が制御される光制御素子と、

40

前記< 1 >から< 2 >のいずれかに記載の電界効果型トランジスタを有し、かつ前記光制御素子を駆動する駆動回路と、を有することを特徴とする表示素子である。

< 4 > 光制御素子が、有機エレクトロルミネッセンス素子、及びエレクトロクロミック素子のいずれかを有する前記< 3 >に記載の表示素子である。

< 5 > 光制御素子が、液晶素子、電気泳動素子、及びエレクトロウェットティング素子のいずれかを有する前記< 3 >に記載の表示素子である。

< 6 > 画像データに応じた画像を表示する画像表示装置であって、

マトリックス状に配置された複数の前記< 3 >から< 5 >のいずれかに記載の表示素子と、

前記複数の表示素子における各電界効果型トランジスタにゲート電圧を個別に印加する

50

ための複数の配線と、

前記画像データに応じて、前記各電界効果型トランジスタのゲート電圧を前記複数の配線を介して個別に制御する表示制御装置とを有することを特徴とする画像表示装置である。

< 7 > 前記< 6 >に記載の画像表示装置と、

表示する画像情報に基づいて画像データを作成し、該画像データを前記画像表示装置に出力する画像データ作成装置とを有することを特徴とするシステムである。

【発明の効果】

【0015】

本発明によると、従来における前記諸問題を解決することができ、低コストで、後工程にて形成される上層の塗布性に優れ、かつ高信頼性を示す電界効果型トランジスタ、並びに、該電界効果型トランジスタを用いた表示素子、画像表示装置、及びシステムを提供することができる。

【図面の簡単な説明】

【0016】

【図1】図1は、画像表示装置を説明するための図である。

【図2】図2は、本発明の表示素子の一例を説明するための図である。

【図3】図3は、本発明の電界効果型トランジスタの一例を示す図である。

【図4】図4は、有機EL素子の一例を示す概略構成図である。

【図5】図5は、本発明の表示素子の一例を示す概略構成図である。

【図6】図6は、本発明の表示素子の他の一例を示す概略構成図である。

【図7】図7は、本発明の表示素子の他の一例を示す概略構成図である。

【図8】図8は、表示制御装置を説明するための図である。

【図9】図9は、本発明におけるトップコンタクト・ボトムゲート型の電界効果型トランジスタの一例を示す図である。

【図10】図10は、液晶ディスプレイを説明するための図である。

【図11】図11は、図10における表示素子を説明するための図である。

【図12】図12は、UVオゾン処理を行った場合の、実施例1、及び比較例1における保護層の水に対する接触角の変化を示す図である。

【図13】図13は、酸素プラズマ処理を行った場合の、実施例1、及び比較例1における保護層の水に対する接触角の変化を示す図である。

【図14】図14は、UVオゾン処理を行った場合の、実施例1、及び比較例1における保護層のn-テトラデカンに対する接触角の変化を示す図である。

【図15】図15は、酸素プラズマ処理を行った場合の、実施例1、及び比較例1における保護層のn-テトラデカンに対する接触角の変化を示す図である。

【図16】図16は、UVオゾン処理を行った場合の、実施例1、及び比較例1における保護層のγ-ブチロラクトンに対する接触角の変化を示す図である。

【図17】図17は、酸素プラズマ処理を行った場合の、実施例1、及び比較例1における保護層のγ-ブチロラクトンに対する接触角の変化を示す図である。

【図18】図18は、実施例2で得られた電界効果型トランジスタの特性を評価した図である。

【図19】図19は、比較例2で得られた電界効果型トランジスタの特性を評価した図である。

【図20】図20は、比較例3で得られた電界効果型トランジスタの特性を評価した図である。

【図21】図21は、実施例3で作製した有機EL表示装置を示す図である。

【発明を実施するための形態】

【0017】

(電界効果型トランジスタ)

本発明の電界効果型トランジスタは、絶縁性基板と、ゲート電極と、ゲート絶縁層と、

10

20

30

40

50

ソース電極と、ドレイン電極と、酸化物半導体層と、保護層とを少なくとも有し、更に必要に応じて、その他の部材を有する。

【0018】

<絶縁性基板>

前記絶縁性基板の、形状、構造、及び大きさとしては、特に制限はなく、目的に応じて適宜選択することができる。

前記絶縁性基板の材質としては、特に制限はなく、目的に応じて適宜選択することができる。例えば、ガラス、プラスチックなどが挙げられる。

前記ガラスとしては、特に制限はなく、目的に応じて適宜選択することができる。例えば、無アルカリガラス、シリカガラスなどが挙げられる。

前記プラスチックの材質としては、特に制限はなく、目的に応じて適宜選択することができる。例えば、ポリカーボネート（PC）、ポリイミド（PI）、ポリエチレンテレフタレート（PET）、ポリエチレンナフタレート（PEN）などが挙げられる。

なお、前記絶縁性基板としては、表面の清浄化及び密着性向上の点で、酸素プラズマ、UVオゾン、UV照射洗浄などの前処理が行われることが好ましい。

【0019】

<ゲート電極>

前記ゲート電極としては、ゲート電圧を印加するための電極であれば、特に制限はなく、目的に応じて適宜選択することができる。

前記ゲート電極は、前記絶縁性基板上に形成されている。

前記ゲート電極の材質としては、特に制限はなく、目的に応じて適宜選択することができる。例えば、Mo、Al、Ag、Cu等の金属乃至合金、ITO、ATO等の透明導電性酸化物、ポリエチレンジオキシチオフェン（PEDOT）、ポリアニリン（PANI）等の有機導電体などが挙げられる。

【0020】

ーゲート電極の形成方法ー

前記ゲート電極の形成方法としては、特に制限はなく、目的に応じて適宜選択することができる。例えば、(i)スパッタ法、ディップコーティング法等による成膜後、フォトリソグラフィによってパターニングする方法、(ii)インクジェット、ナノインプリント、グラビア等の印刷プロセスによって、所望の形状を直接成膜する方法などが挙げられる。

【0021】

前記ゲート電極の平均厚みとしては、特に制限はなく、目的に応じて適宜選択することができるが、20nm～1μmが好ましく、50nm～300nmがより好ましい。

【0022】

<ゲート絶縁層>

前記ゲート絶縁層は、前記ゲート電極上に形成されている。

前記ゲート絶縁層の材質としては、特に制限はなく、目的に応じて適宜選択することができる。例えば、SiO₂、SiN_x等の既に広く量産に利用されている材料や、La₂O₃、HfO₂等の高誘電率材料、ポリイミド（PI）やフッ素系樹脂等の有機材料などが挙げられる。

【0023】

ーゲート絶縁層の形成方法ー

前記ゲート絶縁層の形成方法としては、特に制限はなく、目的に応じて適宜選択することができる。例えば、スパッタ、化学気相蒸着（CVD）、原子層蒸着（ALD）等の真空成膜法、スピンコート、ダイコート、インクジェット等の印刷法などが挙げられる。

【0024】

前記ゲート絶縁層の平均厚みとしては、特に制限はなく、目的に応じて適宜選択することができるが、50nm～3μmが好ましく、100nm～1μmがより好ましい。

【0025】

10

20

30

40

50

<ソース電極、及びドレイン電極>

前記ソース電極、及び前記ドレイン電極としては、電流を取り出すための電極であれば、特に制限はなく、目的に応じて適宜選択することができる。

前記ソース電極及び前記ドレイン電極は、前記ゲート絶縁層上に形成されている。

前記ソース電極、及び前記ドレイン電極の材質としては、特に制限はなく、目的に応じて適宜選択することができ、例えば、前記ゲート電極の説明において記載した材質と同じ材質などが挙げられる。

【0026】

ーソース電極、及びドレイン電極の形成方法ー

前記ソース電極、及び前記ドレイン電極の形成方法としては、特に制限はなく、目的に応じて適宜選択することができ、例えば、前記ゲート電極の説明において記載した形成方法と同じ方法などが挙げられる。

【0027】

前記ソース電極、及び前記ドレイン電極の平均厚みとしては、特に制限はなく、目的に応じて適宜選択することができるが、 $20\text{ nm} \sim 1\text{ }\mu\text{ m}$ が好ましく、 $50\text{ nm} \sim 300\text{ nm}$ がより好ましい。

【0028】

<酸化物半導体層>

前記酸化物半導体層は、前記ゲート絶縁層上に形成され、かつ、少なくとも前記ソース電極及び前記ドレイン電極との間に形成されている。

前記酸化物半導体層の材質としては、酸化物半導体である限り、特に制限はなく、目的に応じて適宜選択することができ、例えば、 In-Ga-Zn-O 、 I-Z-O 、 In-Mg-O 等の酸化物半導体が挙げられる。

【0029】

ー酸化物半導体層の形成方法ー

前記酸化物半導体層の形成方法としては、特に制限はなく、目的に応じて適宜選択することができ、例えば、スパッタ法、パルスレーザーデポジッション(PLD)法、CVD法、ALD(Atomic Layer Deposition)法等の真空プロセスや、ディップコーティング、スピコート、ダイコート等の溶液プロセスによる成膜後、フォトリソグラフィによってパターンニングする方法、インクジェット、ナノインプリント、グラビア等の印刷法によって、所望の形状を直接成膜する方法などが挙げられる。

【0030】

前記酸化物半導体層の平均厚みとしては、特に制限はなく、目的に応じて適宜選択することができるが、 $5\text{ nm} \sim 1\text{ }\mu\text{ m}$ が好ましく、 $10\text{ nm} \sim 0.5\text{ }\mu\text{ m}$ がより好ましい。

【0031】

<保護層>

前記保護層は、前記酸化物半導体層を被覆するように形成されており、フッ素樹脂を含有し、更に必要に応じて、その他の成分を含有する。

前記保護層が、前記フッ素樹脂を含有することにより、前記電界効果型トランジスタは、TFT特性の V_{th} シフトを抑制することができる。

【0032】

前記保護層は、前記保護層形成後の前記保護層の水に対する接触角が、 75° 以上 90° 以下である。

前記接触角は、例えば、自動接触角測定装置(英弘精機社製、OCA20)を用い、保護層上に $1\text{ }\mu\text{ L}$ の接触角測定対象液滴を付着させ、付着9秒後に計測することで測定できる。

前記保護層形成後の前記保護層の水に対する接触角とは、前記保護層に含有されるフッ素樹脂が、熱硬化型フッ素樹脂やUV硬化型フッ素樹脂の場合には、硬化処理後24時間以内に測定した接触角、前記フッ素樹脂が、熱可塑性樹脂であれば、溶媒を揮発させる熱処理などの後24時間以内に測定した接触角を意味し、保護層上層形成のための親水化処

10

20

30

40

50

理等が行っていない状態での接触角である。

通常、前記接触角が、 90° を超えるフッ素樹脂、例えば、樹脂中のC-H結合が全てC-F結合に置き換えられた全フッ素化樹脂は、酸化物半導体保護層として用いた場合、TF T特性のV t hシフトを抑制する機能を有する。一方、後工程にて前記保護層上に形成される層の塗布性に劣り、かつ密着性も不十分である。また、前記接触角が、 75° 未満のフッ素樹脂については、前記保護層上への塗布性は良好であるが、TF T特性のV t hシフトの抑制という観点から不十分である。

本発明では、前記保護層形成後の前記保護層の水に対する接触角を 75° 以上 90° 以下とすることにより、TF T特性のV t hシフトを抑制する上に、前記保護層上に形成される層（例えば、表示素子としての有機EL表示装置における陽極、陰極、隔壁など）の塗布性（印刷性）が優れ、かつ高い密着性を得ることができる。

10

【0033】

前記保護層の水に対する接触角を 75° 以上 90° 以下にする方法としては、特に制限はなく、目的に応じて適宜選択することができ、例えば、フッ素樹脂として、水酸基、カルボキシル基、スルホン基等の親水性官能基を有するフッ素樹脂を用いる方法、エーテル結合を有するフッ素樹脂を用いる方法、エステル結合を有するフッ素樹脂を用いる方法、フッ素樹脂として部分フッ素化樹脂を用いる方法などが挙げられる。これらの中でも、フッ素樹脂として親水性官能基、エーテル結合、エステル結合の少なくともいずれかを有する部分フッ素化樹脂を用いることが好ましい。

ここで、部分フッ素化樹脂とは、一部のC-H結合がC-F結合に置換されたフッ素樹脂である。

20

【0034】

また、前記保護層に対して親水化処理をすることにより、水に対する接触角を小さくすることができる。

前記親水化処理としては、特に制限はなく、目的に応じて適宜選択することができ、例えば、UVオゾン処理、酸素オゾン処理、アルゴンプラズマ処理、コロナ処理などが挙げられる。これらの中でも、UVオゾン処理、酸素プラズマ処理が好ましい。

前記フッ素樹脂を、全フッ素化樹脂などの水に対する接触角が 90° を超える高撥液性を示すフッ素樹脂と比べて表面に露出しているC-F基の密度が低いフッ素樹脂にすることにより、親水化処理によって表面の官能基を分解し、親水性官能基を生成することができる。

30

なお、水に対する接触角が 90° を超える全フッ素化樹脂の場合は、親水化処理を行っても、接触角はほとんど変わらない。

即ち、保護層として、フッ素樹脂を含有し、さらに前記保護層形成後の前記保護層の接触角が 75° 以上 90° 以下とすることで、親水化処理によって表面自由エネルギーを増加させることが可能であり、前記保護層と、前記保護層上層との密着性を高くすることが可能となる。

【0035】

親水化処理後の前記保護層の接触角は、親水化処理後24時間以内に測定した接触角である。

40

【0036】

親水化処理後の前記保護層の水に対する接触角としては、特に制限はなく、目的に応じて適宜選択することができるが、前記保護層と前記保護層上層との密着性を高くする観点から、 0° 以上 55° 以下が好ましく、 0° 以上 20° 以下がより好ましく、 0° 以上 5° 以下が特に好ましい。ただし、前記保護膜上層をインクジェット等の印刷法によりパターンニングする場合にはその限りではなく、前記保護層と前記保護層上層との密着性、及び前記保護層上層のパターンニング性の両方の観点から、前記保護層の水に対する接触角を適宜選択することができる。

ここで、親水化処理後の前記保護層の接触角とは、親水化処理後24時間以内に測定した接触角である。

50

また、前記接触角の下限値の 0° は、測定不能なまでに、液滴が薄膜状にどこまでも拡がってゆく状態を指す。

【0037】

前記保護層は、 n -テトラデカンに対する接触角が 0° 以上 50° 以下及び γ -ブチロラクトンに対する接触角が 0° 以上 40° 以下の少なくともいずれかであることが好ましい。

後述する本実施の形態における表示素子において、前記保護層上に形成される層としては、例えば、ポリイミド、アクリル等の樹脂によって形成される絶縁層（隔壁、層間絶縁膜等）や、ナノメタルインク等によって形成される導電層（有機EL素子の陰極、又は陽極、液晶素子や電気泳動素子等の画素電極）などが挙げられる。前記保護膜が、ポリイミド、アクリル等の樹脂の塗布液の溶媒として多く用いられている極性溶媒の γ -ブチロラクトン、またはナノメタルインクの溶媒として多く用いられている非極性溶媒の n -テトラデカンに対して前記接触角を満たすことにより、前記保護膜上層の塗布性（印刷性）に優れ、かつ高い密着性を得ることができる。

【0038】

前記フッ素樹脂は、熱可塑性樹脂であってもよいし、熱硬化型樹脂、UV硬化型樹脂であってもよい。これらの中でも、熱硬化型樹脂、UV硬化型樹脂であることが好ましい。前記熱硬化型樹脂、前記UV硬化型樹脂であると、熱処理、又はUV照射によって、分子間で架橋することにより硬化物となり、高い機械強度が得られ、高信頼性を得ることが可能となる点で有利である。

【0039】

前記フッ素樹脂のガラス転移温度（ T_g ）としては、特に制限はなく、目的に応じて適宜選択することができるが、 150°C 以上が好ましく、 200°C 以上がより好ましい。前記 T_g が、 150°C 未満であると、後工程において軟化などの現象による不具合が起こることがある。

前記ガラス転移温度（ T_g ）は、例えば、示差走査熱量測定（DSC）により測定することができる。

【0040】

前記保護層の電気絶縁性としては、特に制限はなく、目的に応じて適宜選択することができるが、体積抵抗率として、 $1 \times 10^{10} \Omega \cdot \text{cm}$ 以上が好ましく、 $1 \times 10^{12} \Omega \cdot \text{cm}$ 以上がより好ましい。

前記体積抵抗率は、例えば、二端子法により測定できる。

【0041】

前記保護層は、単層構造であってもよいし、多層構造であってもよい。前記フッ素樹脂は、前記酸化物半導体の特性劣化を防ぎ高信頼性を維持することができるため、前記保護層は、単層構造でも十分である。また、単層構造であれば、より低コストで前記電界効果型トランジスタを製造することができる。

【0042】

－保護層の形成方法－

前記保護層の形成方法としては、特に制限はなく、目的に応じて適宜選択することができるが、例えば、前記保護層を形成する材料を含有する塗布液を塗布することにより形成することができる。

【0043】

前記塗布の方法としては、特に制限はなく、目的に応じて適宜選択することができ、例えば、スピンコート、インクジェットプリンティング、スリットコート、ノズルプリンティング、グラビア印刷、ディップコーティング法などが挙げられる。これらの塗布方法を用い、所望の形状を直接形成してもよいし、前記塗布液を感光性材料に調製してフォトリソグラフィ法によりパターンニングして所望の形状を形成してもよい。

【0044】

前記塗布の後には、必要に応じて加熱処理を行ってもよい。

前記加熱処理の温度としては、特に制限はなく、目的に応じて適宜選択することができるが、 $150^{\circ}\text{C}\sim 300^{\circ}\text{C}$ が好ましい。

前記加熱処理の時間としては、特に制限はなく、目的に応じて適宜選択することができるが、5分間～10時間が好ましい。

【0045】

前記保護層の平均厚みとしては、特に制限はなく、目的に応じて適宜選択することができるが、 $0.05\mu\text{m}\sim 20\mu\text{m}$ が好ましく、 $0.1\mu\text{m}\sim 10\mu\text{m}$ がより好ましい。

【0046】

前記電界効果型トランジスタは、前記保護層を有することにより、酸化物半導体層の酸化反応などによるキャリア濃度の変化を抑え高信頼性を得ることができる。また、保護層を塗布法により形成できることから、低コストで電界効果型トランジスタを作製することができる。

10

更に、前記保護層は、接触角が小さく、またUVオゾン処理、酸素プラズマ処理などにより、容易に接触角を低下させることができ、上層を塗布又は印刷により作製することが容易になることから、印刷による表示素子の作製（プリンタブルエレクトロニクス）へ好適に適用できる。具体的には、前記保護層上に、ナノ粒子状のITOインク、Agインクなどの導電性粒子含有インクをインクジェットにより印刷し、有機EL素子における電極（陽極、陰極）を形成することが可能となる。

【0047】

前記電界効果型トランジスタの構造としては、特に制限はなく、目的に応じて適宜選択することができ、例えば、トップコンタクト・ボトムゲート型、ボトムコンタクト・ボトムゲート型などが挙げられる。

20

【0048】

前記電界効果型トランジスタは、後述する表示素子に好適に使用できるが、これに限られるものではなく、例えば、ICカード、IDタグなどにも使用することができる。

【0049】

（表示素子）

本発明の表示素子は、少なくとも、光制御素子と、前記光制御素子を駆動する駆動回路とを有し、更に必要に応じて、その他の部材を有する。

【0050】

30

<光制御素子>

前記光制御素子としては、駆動信号に応じて光出力を制御する素子である限り、特に制限はなく、目的に応じて適宜選択することができ、例えば、有機エレクトロルミネッセンス（EL）素子、エレクトロクロミック（EC）素子、液晶素子、電気泳動素子、エレクトロウェットティング素子などが挙げられる。

【0051】

<駆動回路>

前記駆動回路としては、本発明の前記電界効果型トランジスタを有する限り、特に制限はなく、目的に応じて適宜選択することができる。

【0052】

40

<その他の部材>

前記その他の部材としては、特に制限はなく、目的に応じて適宜選択することができる。

【0053】

前記表示素子は、本発明の前記電界効果型トランジスタを有しているため、長寿命化、低コスト化が可能となる。

【0054】

（画像表示装置）

本発明の画像表示装置は、少なくとも、複数の表示素子と、複数の配線と、表示制御装置とを有し、更に必要に応じて、その他の部材を有する。

50

【0055】

<表示素子>

前記表示素子としては、マトリックス状に配置された本発明の前記表示素子である限り、特に制限はなく、目的に応じて適宜選択することができる。

【0056】

<配線>

前記配線は、前記表示素子における各電界効果型トランジスタにゲート電圧と画像データ信号とを個別に印加可能である限り、特に制限はなく、目的に応じて適宜選択することができる。

【0057】

<表示制御装置>

前記表示制御装置としては、画像データに応じて、各電界効果型トランジスタのゲート電圧と信号電圧とを複数の前記配線を介して個別に制御可能である限り、特に制限はなく、目的に応じて適宜選択することができる。

【0058】

<その他の部材>

前記その他の部材としては、特に制限はなく、目的に応じて適宜選択することができる。

【0059】

前記画像表示装置は、本発明の前記表示素子を有しているため、長寿命化、低コスト化が可能となる。

前記画像表示装置は、携帯電話、携帯型音楽再生装置、携帯型動画再生装置、電子BOOK、PDA(Personal Digital Assistant)等の携帯情報機器、スチルカメラやビデオカメラ等の撮像機器における表示手段に用いることができる。また、車、航空機、電車、船舶等の移動体システムにおける各種情報の表示手段にも用いることができる。更に、計測装置、分析装置、医療機器、広告媒体における各種情報の表示手段を用いることができる。

【0060】

(システム)

本発明のシステムは、少なくとも、本発明の前記画像表示装置と、画像データ作成装置とを有する。

前記画像データ作成装置は、表示する画像情報に基づいて画像データを作成し、該画像データを前記画像表示装置に出力する。

【0061】

以下、本発明の表示素子、画像表示装置、及びシステムについて、図を用いて説明する。

まず、本発明のシステムの一例としてのテレビジョン装置について、説明する。

本発明のシステムの一例としてのテレビジョン装置は、例えば、特開2010-074148号公報の段落〔0038〕～〔0058〕及び図1に記載の構成などを採ることができる。

【0062】

次に、本発明の画像表示装置について説明する。

本発明の画像表示装置としては、例えば、特開2010-074148号公報の段落〔0059〕～〔0060〕、図2、及び図3に記載の構成などを採ることができる。

【0063】

次に、本発明の表示素子について、図を用いて説明する。

図1は、表示素子がマトリックス上に配置されたディスプレイ310を表す図である。図1に示されるように、ディスプレイ310は、X軸方向に沿って等間隔に配置されているn本の走査線(X0、X1、X2、X3、・・・、Xn-2、Xn-1)と、Y軸方向に沿って等間隔に配置されているm本のデータ線(Y0、Y1、Y2、Y3、・・・、Y

10

20

30

40

50

$m-1$)、Y軸方向に沿って等間隔に配置されている m 本の電流供給線($Y0i$ 、 $Y1i$ 、 $Y2i$ 、 $Y3i$ 、 $\dots$ 、 $Ym-1i$)とを有する。

よって、走査線とデータ線とによって、表示素子を特定することができる。

【0064】

図2は、本発明の表示素子の一例を示す概略構成図である。

前記表示素子は、一例として図2に示されるように、有機EL(エレクトロルミネッセンス)素子350と、該有機EL素子350を発光させるためのドライブ回路320とを有している。即ち、ディスプレイ310は、いわゆるアクティブマトリックス方式の有機ELディスプレイである。また、ディスプレイ310は、カラー対応の32インチ型のディスプレイである。なお、大きさは、これに限定されるものではない。

10

【0065】

図2におけるドライブ回路320について説明する。

ドライブ回路320は、2つの電界効果型トランジスタ11及び12と、キャパシタ13を有する。

電界効果型トランジスタ11は、スイッチ素子として動作する。ゲート電極Gは、所定の走査線に接続され、ソース電極Sは、所定のデータ線に接続されている。また、ドレイン電極Dは、キャパシタ13の一方の端子に接続されている。

【0066】

キャパシタ13は、電界効果型トランジスタ11の状態、即ちデータを記憶しておくためのものである。キャパシタ13の他方の端子は、所定の電流供給線に接続されている。

20

【0067】

電界効果型トランジスタ12は、有機EL素子350に大きな電流を供給するためのものである。ゲート電極Gは、電界効果型トランジスタ11のドレイン電極Dと接続されている。そして、ドレイン電極Dは、有機EL素子350の陽極に接続され、ソース電極Sは、所定の電流供給線に接続されている。

【0068】

そこで、電界効果型トランジスタ11が「オン」状態になると、電界効果型トランジスタ12によって、有機EL素子350は駆動される。

【0069】

電界効果型トランジスタ11、12は、一例として図3に示されるように、基板21、ゲート電極22、ゲート絶縁層23、ソース電極24、ドレイン電極25、酸化物半導体層26、及び保護層27を有している。

30

前記電界効果型トランジスタ11、12は、本発明の前記電界効果型トランジスタの説明に記載の材料、プロセスなどによって形成することができる。

【0070】

ここでは、各電界効果型トランジスタは、いわゆる「ボトムコンタクト・ボトムゲート型」であるが、「トップコンタクト・ボトムゲート型」でもよい。

【0071】

図4は、有機EL素子の一例を示す概略構成図である。

図4において、有機EL素子350は、陰極312と、陽極314と、有機EL薄膜層340とを有する。

40

【0072】

陰極312の材質としては、特に制限はなく、目的に応じて適宜選択することができ、例えば、アルミニウム(Al)、マグネシウム(Mg)－銀(Ag)合金、アルミニウム(Al)－リチウム(Li)合金、ITO(Indium Tin Oxide)、などが挙げられる。なお、マグネシウム(Mg)－銀(Ag)合金は、充分厚ければ高反射率電極となり、極薄膜(20nm程度未満)では半透明電極となる。図4では陽極側から光を取り出しているが、陰極を透明、又は半透明電極とすることによって陰極側から光を取り出すことができる。

【0073】

50

陽極 314 の材質としては、特に制限はなく、目的に応じて適宜選択することができ、例えば、ITO (Indium Tin Oxide)、IZO (Indium Zinc Oxide)、銀 (Ag) - ネオジウム (Nd) 合金、などが挙げられる。なお、銀合金を用いた場合は、高反射率電極となり、陰極側から光を取り出す場合に好適である。

【0074】

有機 EL 薄膜層 340 は、電子輸送層 342 と、発光層 344 と、正孔輸送層 346 とを有する。電子輸送層 342 は、陰極 312 に接続され、正孔輸送層 346 は、陽極 314 に接続されている。陽極 314 と陰極 312 との間に所定の電圧を印加すると、発光層 344 が発光する。

【0075】

ここで、電子輸送層 342 と発光層 344 が 1 つの層を形成してもよく、また、電子輸送層 342 と陰極 312 との間に電子注入層が設けられてもよく、更に、正孔輸送層 346 と陽極 314 との間に正孔注入層が設けられてもよい。

【0076】

また、基材側から光を取り出すいわゆる「ボトムエミッション」の場合について説明したが、基材と反対側から光を取り出す「トップエミッション」であってもよい。

【0077】

図 5 に、有機 EL 素子 350 と、ドライブ回路 320 とを組み合わせた表示素子の一例が示されている。

【0078】

表示素子は、基板 31、第一・第二のゲート電極 32・33、ゲート絶縁層 34、第一・第二のソース電極 35・36、第一・第二のドレイン電極 37・38、第一・第二の酸化半導体層 39・40、第一・第二の保護層 41・42、層間絶縁膜 43、有機 EL 層 44、陰極 45 を有している。第一のドレイン電極 37 と第二のゲート電極 33 は、ゲート絶縁層 34 に形成されたスルーホールを介して接続されている。

図 5 において、便宜上第二のゲート電極 33・第二のドレイン電極 38 間にてキャパシタが形成されているように見えるが、実際にはキャパシタ形成箇所は限定されず、適宜必要な容量のキャパシタを必要な箇所に設計することができる。

また、図 5 の表示素子では、第二のドレイン電極 38 が、有機 EL 素子 350 陽極として機能する。

基板 31、第一・第二のゲート電極 32・33、ゲート絶縁層 34、第一・第二のソース電極 35・36、第一・第二のドレイン電極 37・38、第一・第二の酸化半導体層 39・40、第一・第二の保護層 41・42 については、本発明の前記電界効果型トランジスタの説明に記載の材料、プロセスなどによって形成することができる。

【0079】

第一・第二の保護層 41・42 を形成後、UV オゾン処理や酸素プラズマ処理といった表面改質処理を行うことが好ましい。これにより、第一・第二の保護層 41・42 と層間絶縁膜 43 との密着性を向上させることが可能となる。

【0080】

層間絶縁膜 43 (平坦化膜) の材質としては、特に制限はなく、目的に応じて適宜選択することができ、例えば、ポリイミドやアクリル等の樹脂や、それらを用いた感光性樹脂や、SOG (spin on glass) などが挙げられる。層間絶縁膜の形成プロセスとしては、特に制限はなく、目的に応じて適宜選択することができ、例えば、スピコート、インクジェットプリンティング、スリットコート、ノズルプリンティング、グラビア印刷、ディップコーティング法などによって、所望の形状を直接成膜したり、感光性材料であればフォトリソグラフィ法によりパターンニングしてもよい。

【0081】

有機 EL 層 44 及び陰極 45 の作製方法としては、特に制限はなく、目的に応じて適宜選択することができ、例えば、真空蒸着法、スパッタ法等の真空製膜法や、インクジェット、ノズルコート等の溶液プロセスなど挙げられる。

10

20

30

40

50

【0082】

これにより、基板側から発光を取り出すいわゆる「ボトムエミッション」の有機EL素子である、表示素子を作製することができる。この場合、基板31、ゲート絶縁膜34、第二のドレイン電極（陽極）38は透明性が要求される。

【0083】

また、図6に示すように、図5における第一・第二の保護層41・42の材料及びプロセスを用いて層間絶縁膜43を形成することにより、層間絶縁膜43に保護層としての機能を持たせることにより、プロセスを短縮することが可能である。

この場合、層間絶縁膜43（本発明における保護層）を形成後、UVオゾン処理や酸素プラズマ処理といった表面改質処理を行うことが好ましい。これにより、層間絶縁膜43と対向電極45との密着性を向上させることが可能となる。

10

【0084】

更には、図5、6では、ドライブ回路320の横に有機EL素子350が配置される構成について説明したが、図7に示すように、ドライブ回路320の上方に有機EL素子350が配置する構成としてもよい。この場合についても、基板側から発光を取り出すいわゆる「ボトムエミッション」となっており、ドライブ回路320には透明性が要求される。ソース・ドレイン電極や陽極には、ITO、 In_2O_3 、 SnO_2 、 ZnO 、Gaが添加された ZnO 、Alが添加された ZnO 、Sbが添加された SnO_2 などの導電性を有する透明な酸化物を用いることが好ましい。

20

【0085】

表示制御装置400は、一例として図8に示されるように、画像データ処理回路402、走査線駆動回路404、及びデータ線駆動回路406を有している。

【0086】

画像データ処理回路402は、映像出力回路の出力信号に基づいて、ディスプレイ310における複数の表示素子302の輝度を判断する。

【0087】

走査線駆動回路404は、画像データ処理回路402の指示に応じてn本の走査線に個別に電圧を印加する。

【0088】

データ線駆動回路406は、画像データ処理回路402の指示に応じてm本のデータ線に個別に電圧を印加する。

30

【0089】

なお、前記実施形態では、有機EL薄膜層が、電子輸送層と発光層と正孔輸送層とからなる場合について説明したが、これに限定されるものではない。例えば、電子輸送層と発光層が1つの層であってもよい。また、電子輸送層と陰極との間に電子注入層が設けられてもよい。さらに、正孔輸送層と陽極との間に正孔注入層が設けられてもよい。

【0090】

また、前記実施形態では、基板側から発光を取り出すいわゆる「ボトムエミッション」の場合について説明したが、これに限定されるものではない。例えば、陽極314に銀（Ag）－ネオジウム（Nd）合金などの高反射率電極、陰極312にマグネシウム（Mg）－銀（Ag）合金などの半透明電極或いはITO等の透明電極を用いて基板と反対側から光を取り出してもよい。

40

【0091】

また、前記実施形態では、電界効果型トランジスタがいわゆる「ボトムコンタクト・ボトムゲート型」の場合について説明したが、これに限定されるものではない。例えば、図9に示されるように、いわゆる「トップコンタクト・ボトムゲート型」であってもよい。図9に示されるトップコンタクト・ボトムゲート型の電界効果型トランジスタは、基板21と、ゲート電極22と、ゲート絶縁層23と、ソース電極24と、ドレイン電極25と、酸化物半導体層26と、保護層27とを有している。

【0092】

50

また、前記実施形態では、光制御素子が有機EL素子の場合について説明したが、これに限定されるものではなく、例えば、光制御素子がエレクトロクロミック素子であってもよい。この場合は、前記ディスプレイ310は、エレクトロクロミックディスプレイとなる。

【0093】

また、光制御素子が液晶素子であってもよい。この場合は、前記ディスプレイ310は、液晶ディスプレイとなる。そして、一例として図10に示されるように、表示素子302'に対する電流供給線は不要である。

【0094】

この場合は、また、一例として図11に示されるように、ドライブ回路320'は、前述した電界効果型トランジスタ(11、12)と同様な1つの電界効果型トランジスタ14とキャパシタ15で構成することができる。電界効果型トランジスタ14では、ゲート電極Gが所定の走査線に接続され、ソース電極Sが所定のデータ線に接続されている。また、ドレイン電極Dが液晶素子370の画素電極、及びキャパシタ15に接続されている。なお、図11における符号16、372は、液晶素子370の対向電極(コモン電極)である。

【0095】

前記実施形態において、光制御素子は、電気泳動素子であってもよい。また、光制御素子は、エレクトロウェットティング素子であってもよい。

【0096】

また、前記実施形態では、ディスプレイがカラー対応の場合について説明したが、これに限定されるものではない。

【0097】

なお、本実施形態に係る電界効果型トランジスタは、表示素子以外のもの(例えば、ICカード、IDタグ)にも用いることができる。

【0098】

本発明の電界効果型トランジスタは低コストかつ高信頼性であることから、前記電界効果型トランジスタを用いた表示素子、画像表示装置及びシステムについても同様の効果が得られる。

【実施例】

【0099】

以下、本発明の実施例について説明するが、本発明は下記実施例に何ら限定されるものではない。

【0100】

(実施例1、及び比較例1)

<濡れ性及び密着性評価用サンプルの作製>

電界効果型トランジスタの保護層の濡れ性及び密着性を評価するため、評価用サンプルを作製した。

ー実施例1の評価用サンプルの作製ー

ガラス基板上に、親水性官能基を有する部分フッ素化樹脂を用いてスピンコートによる塗布後、230℃で1時間の熱処理を行うことによりフッ素樹脂塗布膜を作製した。次に、作製したフッ素樹脂塗布膜に対し、UVオゾン処理、又は酸素プラズマ処理による親水化処理を行った。UVオゾン処理の装置としては、samco社製UV-300を用いた。UVランプは、主波長254nm、185nmの水冷式低圧水銀ランプであり、90℃で加熱して0分間~20分間UVオゾン処理を行い、保護層が形成された評価用サンプルを作製した。一方、酸素プラズマ処理の装置としては、ヤマト科学社製PDC-510を用い、酸素流量50sccm、パワー500Wとし、0秒間~60秒間処理を行い、保護層が形成された評価用サンプルを作製した。

【0101】

ー比較例1の評価用サンプルの作製ー

10

20

30

40

50

上記評価用サンプルの作製において、親水性官能基を有する部分フッ素化樹脂をCyt o p（旭硝子社製、CTL-809A、全フッ素化樹脂）に代えた以外は、上記評価用サンプルの作製方法と同様にして、評価用サンプルを作製した。

【0102】

<評価>

－濡れ性の評価－

上記で作製した評価用サンプルの接触角を測定した。測定は、自動接触角測定装置（英弘精機社製、OCA20）を用い、フッ素樹脂塗布膜上に1μLの接触角測定対象液滴を付着させ、付着9秒間後に行った。接触角測定対象液には、水（純水）、n-テトラデカン、及びγ-ブチロラクトンを用いた。

接触角測定対象液に水（純水）を用いた結果を、図12及び図13に示す。接触角測定対象液にn-テトラデカンを用いた結果を、図14及び図15に示す。接触角測定対象液にγ-ブチロラクトンを用いた結果を、図16及び図17に示す。

図12及び図13より、比較例1におけるフッ素樹脂塗布膜は未処理の状態で水に対する接触角が100°以上の高撥液性を示していた。また、UVオゾン処理を行っても、接触角変化は全く起こらず、酸素プラズマ処理を行っても、90°以上の接触角を保っていた。それに対して、実施例1におけるフッ素樹脂は、未処理（親水化処理前）の状態で水に対する接触角が90°以下と比較例1に比べて撥液性が低く、かつUVオゾン処理及び酸素プラズマ処理のいずれの親水化処理を行っても接触角が5°以下の濡れ性を得られた。

また、図14及び図15より、比較例1では、親水化処理を行ってもn-テトラデカンに対する接触角を50°よりも小さくすることが困難であったのに対し、実施例1では、親水化処理の有無にかかわらず接触角が5°以下を示していた。

また、図16及び図17より、比較例1では、親水化処理を行ってもγ-ブチロラクトンに対する接触角を40°よりも小さくすることが困難であったのに対し、実施例1では親水化処理の有無にかかわらず接触角が5°以下を示していた。

これらの結果より、比較例1においては、親水化処理を行っても、接触角を小さくすることが困難であったのに対し、実施例1においては、水、n-テトラデカン、γ-ブチロラクトンのいずれに対しても接触角が小さく、表面の濡れ性が良好であり、後工程にて形成する層（例えば、隔壁、陽極、陰極など）との密着性を良好なものとするのが可能であることがわかった。

【0103】

－塗布性の評価－

実施例1及び比較例1で作製したフッ素樹脂塗布膜に対して、親水化処理無し、UVオゾン処理10分間、酸素プラズマ処理60秒間のサンプルをそれぞれ作製した。それぞれのサンプルに対して、ポリイミド樹脂（東レ社製、DL-1000、溶媒：γ-ブチロラクトンを含む混合溶媒）を用いたスピコートによる塗布実験、及びナノAgインク（ハリマ化成社製、NPS-J、溶媒：n-テトラデカン）を用いたインクジェットによるラインパターン形成実験を行った。結果を表1に示す。

【0104】

【表1】

	塗布結果			
	ポリイミド樹脂:スピコート		ナノAgインク:インクジェット	
	実施例1	比較例1	実施例1	比較例1
親水化処理無し	均一に塗布	付着せず	均一なライン形成	不連続
UVオゾン処理	均一に塗布	付着せず	均一なライン形成	不連続
酸素プラズマ処理	均一に塗布	基板の一部に付着 不均一	均一なライン形成	不連続

表 1 において、UV オゾン処理は、90℃で10分間行った。酸素プラズマ処理は、酸素流量 50 s c c m 条件下、500 W で 60 秒間行った。

【0105】

比較例 1 では、親水化処理無し及び UV オゾン処理の場合、ポリイミド樹脂をスピンコートしてもポリイミド樹脂が全く付着せず、塗布が不可能であった。ナノ Ag インクをインクジェットするとフッ素樹脂塗布膜上に付着した液滴が細かく分離し、不連続なラインが形成された。酸素プラズマ処理の場合、ポリイミド樹脂をスピンコートするとフッ素樹脂塗布膜上の一部にポリイミド樹脂が付着するものの、不均一な膜となった。ナノ Ag インクをインクジェットすると親水化処理無し及び UV オゾン処理の場合と同様に、不連続なラインを形成した。

10

それに対して、実施例 1 では、親水化処理無し、UV オゾン処理、及び酸素プラズマ処理のいずれの場合でも、ポリイミド樹脂のスピンコートでは、均一に塗布ができ、かつナノ Ag インクのインクジェットでは、均一な連続したラインが形成できた。

【0106】

以上より、実施例 1 で作製した、親水化処理無しで水に対する接触角が 81°、n-テトラデカン、γ-ブチロラクトンに対する接触角が 5°以下のフッ素樹脂塗布膜は、フッ素樹脂塗布膜上にポリイミド樹脂を用いたスピンコートによる均一な全面塗布膜形成が可能であり、また、ナノ Ag インクを用いたインクジェットによる連続かつ均一なライン形成が可能であることがわかった。

また、実施例 1 で作製したフッ素樹脂塗布膜は、UV オゾン処理及び酸素プラズマ処理のどちらの親水化処理によっても水に対する接触角が 5°以下になり、表面自由エネルギーを増大し、フッ素樹脂塗布膜上に形成した塗布膜との密着性を向上させることが可能である。

20

それに対して、比較例 1 で作製した高撥液性のフッ素樹脂塗布膜は、その高撥液性により、UV オゾン処理及び酸素プラズマ処理どちらの親水化処理によっても表面に親水基を十分に生成することが困難で、水に対する接触角は 90°を超え、n-テトラデカンに対する接触角は 50°を超え、γ-ブチロラクトンに対する接触角は 40°を超えており、フッ素樹脂塗布膜上に均一な塗布膜を形成することは困難であることがわかった。

【0107】

(実施例 2)

30

<電界効果型トランジスタの作製>

図 3 に示すような、ボトムコンタクト・ボトムゲート型の電界効果型トランジスタを作製した。

ーゲート電極の形成ー

最初に、ガラス基板 21 上にゲート電極 22 を形成した。具体的には、前記ガラス基板 21 上に、DC スパッタリングにより透明導電膜である ITO (酸化インジウムスズ: Indium Tin Oxide) 膜を平均厚みが約 100 nm となるよう成膜した。この後、フォトリソを塗布し、プリベーク、露光装置による露光、現像により、形成されるゲート電極 22 のパターンと同様のレジストパターンを形成した。更に、反応性イオンエッチング (RIE: Reactive Ion Etching) により、レジストパターンの形成されていない領域の ITO 膜を除去し、この後、レジストパターンも除去することにより、ITO からなるゲート電極 22 を形成した。

40

【0108】

ーゲート絶縁層の形成ー

次に、前記ゲート電極 22 上にゲート絶縁層 23 を形成した。具体的には、ゲート電極 22 及びガラス基板 21 上に、RF スパッタリングにより SiO₂ 膜を平均厚みが約 300 nm となるように成膜し、ゲート絶縁層 23 を形成した。

【0109】

ーソース電極及びドレイン電極の形成ー

次に、前記ゲート絶縁層 23 上にソース電極 24 及びドレイン電極 25 を形成した。具

50

体的には、前記ゲート絶縁層 23 上に DC スパッタリングにより透明導電膜である ITO 膜を平均厚みが約 100 nm となるように成膜し、この後、ITO 膜上に、フォトレジストを塗布し、プリベーク、露光装置による露光、現像により、形成されるソース電極 24 及びドレイン電極 25 のパターンと同様のレジストパターンを形成した。更に、RIE により、レジストパターンの形成されていない領域の ITO 膜を除去し、この後、レジストパターンも除去することにより、ITO 膜からなるソース電極 24 及びドレイン電極 25 を形成した。

【0110】

－酸化物半導体層の形成－

次に、酸化物半導体 26 層を形成した。具体的には、DC スパッタリングにより、Mg-I n 系酸化物 (In_2MgO_4) 膜を平均厚みが約 100 nm となるように成膜し、この後、Mg-I n 系酸化物膜上に、フォトレジストを塗布し、プリベーク、露光装置による露光、現像により、形成される酸化物半導体層 26 のパターンと同様のレジストパターンを形成した。更に、RIE により、レジストパターンの形成されていない領域の Mg-I n 系酸化物膜を除去し、この後、レジストパターンも除去することにより、酸化物半導体層 26 を形成した。これにより、前記ソース電極 24 と前記ドレイン電極 25 との間にチャンネルが形成されるように前記酸化物半導体層 26 が形成された。

【0111】

－保護層の形成－

次に、保護層 27 を形成した。具体的には、実施例 1 で用いたものと同じ親水性官能基を有する部分フッ素化樹脂を用いて、スピンコートにより塗布し、60℃で2分間のプリベーク後、230℃で60分間のポストベークをすることにより、前記酸化物半導体層 26 を被覆するように保護層 27 を形成した。このように形成された保護層の平均厚みは、約 1.5 μm であった。

【0112】

(比較例 2)

<電界効果型トランジスタの作製>

まず、実施例 2 と同様の方法で、ガラス基板上に、ゲート電極、ゲート絶縁層、ソース電極及びドレイン電極、並びに酸化物半導体層を形成した。

－保護層の形成－

次に、保護層を形成した。具体的には、Cytop (旭硝子社製、CTL-809A、全フッ素化樹脂) を用いて、スピンコートにより塗布し、90℃で30分間のプリベーク後、230℃で60分間のポストベークをすることにより、前記酸化物半導体層を被覆するように保護層を形成した。このように形成された保護層の平均厚みは、約 1.5 μm であった。

【0113】

(比較例 3)

<電界効果型トランジスタの作製>

まず、実施例 2 と同様の方法で、ガラス基板上に、ゲート電極、ゲート絶縁層、ソース電極及びドレイン電極、並びに酸化物半導体層を形成した。

－保護層の形成－

次に、保護層を形成した。具体的には、ポリイミド樹脂 (東レ社製、DL-1000) を用いて、スピンコートにより塗布し、120℃で2分間のプリベーク後、230℃で30分間のポストベークをすることにより、前記酸化物半導体層を被覆するように保護層を形成した。このように形成された保護層の平均厚みは、約 1.5 μm であった。

【0114】

<トランジスタ特性の評価>

実施例 2、比較例 2、及び比較例 3 で作製した電界効果型トランジスタの特性 ($V_{ds} = 20V$) を測定した。なお、測定は、電界効果型トランジスタ作製直後に行った。結果を図 18 (実施例 2 の電界効果型トランジスタ)、図 19 (比較例 2 の電界効果型トラン

10

20

30

40

50

ジスタ)、及び図20(比較例3の電界効果型トランジスタ)に示す。

図20より、酸化物半導体に対してポリイミドを保護層として用いた場合には、デプレッションの変化が見られた。 V_{th} 変化量としては、約 $-7V$ であった。

それに対し、図18及び図19より、酸化物半導体に対してフッ素樹脂を保護層として用いた場合には、特性変化はほとんど見られず、 V_{th} 変化量としては約 $-1V$ に留まった。

この理由としては、フッ素樹脂は、ポリイミド樹脂に比べて低吸湿性であることや、また、安定であるフッ素樹脂に比べてポリイミド樹脂は熱処理による酸化等が起りやすく、酸化物半導体を還元してしまい、キャリア濃度の増加が起こることにより、デプレッションという現象が起こったと考えられる。

10

また、比較例3において、保護層として用いたポリイミド樹脂の水に対する接触角を、実施例1と同様の方法によって測定したところ、 73° であった。

更に、実施例2及び比較例2にて作製した電界効果型トランジスタは、大気中に300時間保管した後でも、移動度に変化は無く、 V_{th} 変化量も $1V$ 以内であり、酸化物半導体の保護膜として同等の機能を果たしていることがわかった。

【0115】

実施例1～2及び比較例1～3より、フッ素樹脂を含有し保護層形成後の水に対する接触角が 75° 以上 90° 以下である保護層を用いた本発明の電界効果型トランジスタは、C-F結合の安定性に起因する高信頼性を示す上に、保護層の上層の形成が容易、かつ保護層と保護層の上層との密着性が向上できることがわかった。

20

【0116】

(実施例3)

<有機EL表示装置の作製>

図21に示すような、有機EL表示装置を作製した。

ーゲート電極の形成ー

最初に、ガラス基板51上に第一のゲート電極52及び第二のゲート電極53を形成した。具体的には、ガラス基板51上に、DCスパッタリングにより透明導電膜であるITO膜を平均厚みが約 $100nm$ となるよう成膜した。この後、フォトリソを塗布し、プリベーク、露光装置による露光、現像により、形成される第一のゲート電極52及び第二のゲート電極53のパターンと同様のレジストパターンを形成した。更に、RIEにより、レジストパターンの形成されていない領域のITO膜を除去した。この後、レジストパターンも除去することにより、第一のゲート電極52及び第二のゲート電極53を形成した。

30

【0117】

ーゲート絶縁層の形成ー

次に、ゲート絶縁層54を形成した。具体的には、前記第一のゲート電極52、前記第二のゲート電極53及び前記ガラス基板51上に、RFスパッタリングにより SiO_2 膜を平均厚みが約 $300nm$ になるように成膜した。この後、フォトリソを塗布し、プリベーク、露光装置による露光、現像により、形成されるゲート絶縁層54のパターンと同様のレジストパターンを形成した。更に、RIEにより、レジストパターンの形成されていない領域の SiO_2 膜を除去し、この後、レジストパターンも除去することによりゲート絶縁層54を形成した。

40

【0118】

ーソース電極及びドレイン電極の形成ー

次に、第一のソース電極55及び第二のソース電極56、並びに第一のドレイン電極57及び第二のドレイン電極58を形成した。具体的には、前記ゲート絶縁層54上にDCスパッタリングにより透明導電膜であるITO膜を平均厚みが約 $100nm$ となるように成膜し、この後、ITO膜上に、フォトリソを塗布し、プリベーク、露光装置による露光、現像により、形成される第一のソース電極55及び第二のソース電極56、並びに第一のドレイン電極57及び第二のドレイン電極58のパターンと同様のレジストパター

50

ンを形成した。更に、R I Eにより、レジストパターンの形成されていない領域の I T O 膜を除去した。この後、レジストパターンも除去することにより、I T O 膜からなる第一のソース電極 5 5 及び第二のソース電極 5 6、並びに第一のドレイン電極 5 7 及び第二のドレイン電極 5 8 を形成した。

【0119】

－酸化物半導体層の形成－

次に、第一の酸化物半導体層 5 9 及び第二の酸化物半導体層 6 0 を形成した。具体的には、D C スパッタリングにより、M g - I n 系酸化物 (In_2MgO_4) 膜を平均厚みが約 100 nm となるように成膜し、この後、M g - I n 系酸化物膜上に、フォトリソを塗布し、プリベーク、露光装置による露光、現像により、形成される第一の酸化物半導体層 5 9 及び第二の酸化物半導体層 6 0 のパターンと同様のレジストパターンを形成した。更に、R I Eにより、レジストパターンの形成されていない領域の M g - I n 系酸化物膜を除去した。この後、レジストパターンも除去することにより、第一の酸化物半導体層 5 9 及び第二の酸化物半導体層 6 0 を形成した。これにより、前記第一のソース電極 5 5 と前記第一のドレイン電極 5 6 との間にチャンネルが形成されるように前記第一の酸化物半導体層 5 9 が形成された。また、前記第二のソース電極 5 7 と前記第二のドレイン電極 5 8 との間にチャンネルが形成されるように前記第二の酸化物半導体層 6 0 が形成された。

【0120】

－保護層の形成－

次に、保護層 6 1 を形成した。具体的には、実施例 1 で用いたものと同じ親水性官能基を有する部分フッ素化樹脂（感光性樹脂）を用いて、スピンコートにより塗布し、プリベーク、露光装置による露光、現像により、所望のパターンを得た後、230℃で60分間のポストベークをすることにより、前記第二のドレイン電極 5 8 上にスルーホールを有した保護層 6 1 を前記第一の酸化物半導体層 5 9 及び第二の酸化物半導体層 6 0 を被覆するように形成した。このように形成された保護層 6 1 の平均厚みは、約 1.5 μm であった。

【0121】

－隔壁の形成－

次に、U V オゾン処理によって保護層の表面改質を行った後に、隔壁 6 2 を形成した。具体的にはポジ型感光性ポリイミド樹脂（東レ社製、DL-1000）を用いて、前記保護層 6 1 上にスピンコートにより塗布し、プリベーク、露光装置による露光、現像により、所望のパターンを得た後、230℃で30分間のポストベークをすることにより、隔壁 6 2 を形成した。

【0122】

－陽極の形成－

次に、U V オゾン処理によって再び保護層 6 1 の表面改質を行った後に、陽極 6 3 を形成した。具体的には、ナノ粒子状の I T O インクを用い、前記保護層 6 1 上にインクジェットによって平均厚みが約 50 nm の陽極 6 3 を形成した。

【0123】

－有機 E L 層の形成－

次に高分子有機発光材料を用いて、インクジェット装置により、前記陽極 6 3 上に有機 E L 層 6 4 を形成した。

【0124】

－陰極の形成－

次に、陰極 6 5 を形成した。具体的には、M g A g を真空蒸着することにより、前記有機 E L 層 6 4 及び前記隔壁 6 2 上に陰極 6 5 を形成した。

【0125】

－封止層の形成－

次に、封止層 6 6 を形成した。具体的には、C V D により SiO_2 膜を平均厚みが約 2 μm となるように成膜することにより、前記陰極 6 5 上に封止層 6 6 を形成した。

【0126】

－貼合せ－

次に、対向基板68との貼り合わせを行った。具体的には、前記封止層66の上に、接着層67を形成し、ガラス基板からなる対向基板68を貼り合わせた。これにより、図21に示す構成の実有機EL表示装置の表示パネルを作製した。

【0127】

－駆動回路の接続－

次に、駆動回路を接続した。具体的には、前記表示パネルに不図示の駆動回路を接続し、表示パネルにおいて画像を表示することができるようにした。これにより、有機EL表示装置の画像表示システムを作製した。

10

【0128】

本有機EL表示装置は、電界効果型トランジスタが全層透明な膜で形成されており、陰極のみ反射率の高い金属層を用いているため、いわゆる「ボトムエミッション」型の有機EL表示装置である。

本有機EL表示装置において、層間絶縁膜を兼ねる保護層61上への塗布による隔壁62、及び陽極63の形成は容易であり、また高い密着性を示した。本有機EL表示装置は、高信頼性を有し、かつ低コストで作製することができた。また、本有機EL表示装置において保護層と隔壁は良好な密着性を示した。また、保護層と陽極も良好な密着性を示した。

【産業上の利用可能性】

20

【0129】

本発明の電界効果型トランジスタは、低コストで、後工程にて形成される上層の塗布性に優れ、かつ高信頼性を示すことから、アクティブマトリックス方式の平面薄型ディスプレイなどに好適に使用できる。

【符号の説明】

【0130】

- 11 電界効果型トランジスタ
- 12 電界効果型トランジスタ
- 13 キャパシタ
- 14 電界効果型トランジスタ
- 15 キャパシタ
- 16 対向電極
- 21 基材
- 22 ゲート電極
- 23 ゲート絶縁層
- 24 ソース電極
- 25 ドレイン電極
- 26 酸化物半導体層
- 27 保護層
- 31 基板
- 32 第一のゲート電極
- 33 第二のゲート電極
- 34 ゲート絶縁層
- 35 第一のソース電極
- 36 第二のソース電極
- 37 第一のドレイン電極
- 38 第二のドレイン電極
- 39 第一の酸化物半導体層
- 40 第二の酸化物半導体層
- 41 第一の保護層

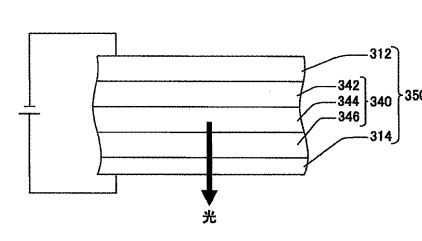
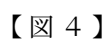
30

40

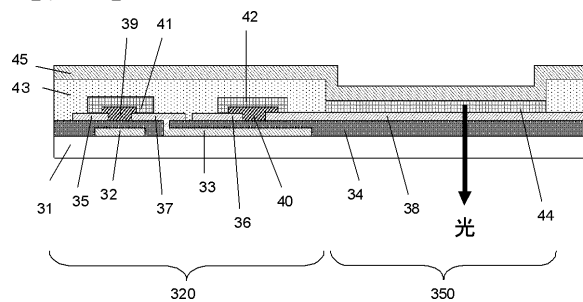
50

4 2	第二の保護層	
4 3	層間絶縁膜	
4 4	有機 E L 層	
4 5	陰極	
5 1	ガラス基板	
5 2	第一のゲート電極	
5 3	第二のゲート電極	
5 4	ゲート絶縁層	
5 5	第一のソース電極	
5 6	第一のドレイン電極	10
5 7	第二のソース電極	
5 8	第二のドレイン電極	
5 9	第一の酸化物半導体層	
6 0	第二の酸化物半導体層	
6 1	保護層	
6 2	隔壁	
6 3	陽極	
6 4	有機 E L 層	
6 5	陰極	
6 6	封止層	20
6 7	接着層	
6 8	対向基板	
3 0 2、3 0 2'	表示素子	
3 1 0	ディスプレイ	
3 1 2	陰極	
3 1 4	陽極	
3 2 0、3 2 0'	ドライブ回路（駆動回路）	
3 4 0	有機 E L 薄膜層	
3 4 2	電子輸送層	
3 4 4	発光層	30
3 4 6	正孔輸送層	
3 5 0	有機 E L 素子	
3 7 0	液晶素子	
3 7 2	対向電極	
4 0 0	表示制御装置	
4 0 2	画像データ処理回路	
4 0 4	走査線駆動回路	
4 0 6	データ線駆動回路	
【先行技術文献】		
【特許文献】		40
【0 1 3 1】		
【特許文献 1】	特開 2 0 0 7 - 0 7 3 7 0 5 号公報	
【特許文献 2】	特開 2 0 1 0 - 1 0 3 2 0 3 号公報	
【特許文献 3】	特開 2 0 0 7 - 2 9 9 9 1 3 号公報	
【特許文献 4】	特許第 3 8 0 1 2 7 1 号公報	
【非特許文献】		
【0 1 3 2】		
【非特許文献 1】	K. Nomura, 他 5 名、「Room-temperature fabrication of transparent flexible thin-film transistors using amorphous oxides	50

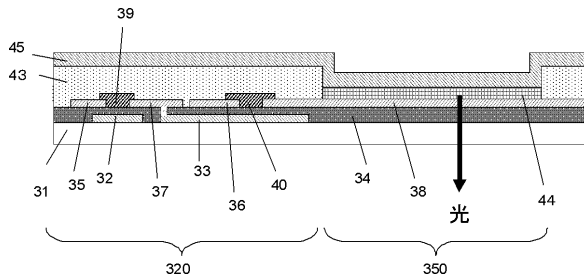
semiconductors」, NATURE, VOL 432, No. 25, NOVEMBER, 2004, p. 488-492



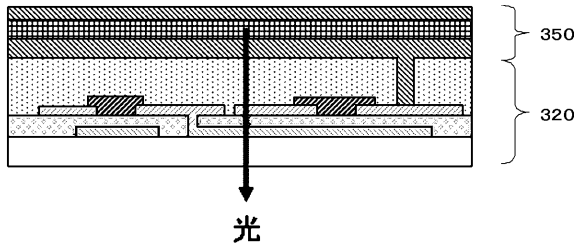
【図 5】



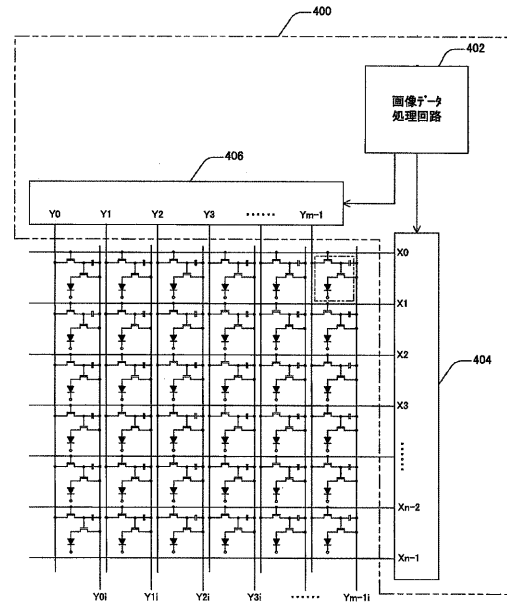
【图 6】



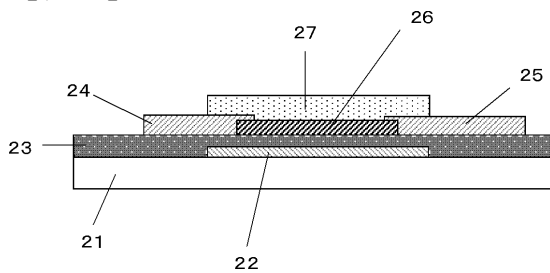
【图 7】



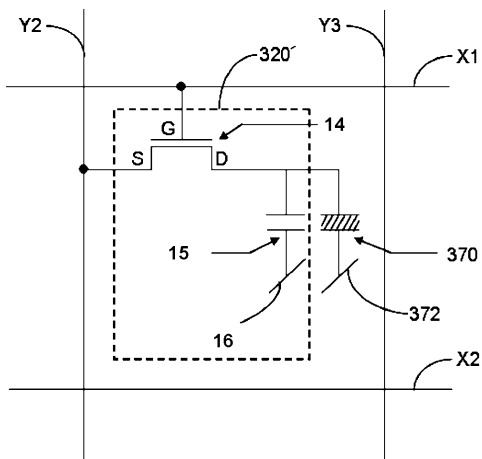
【图 8】



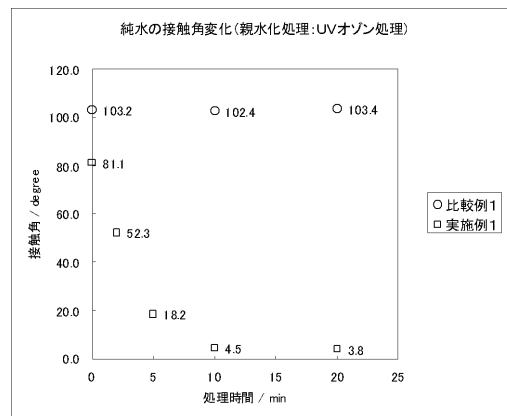
【图 9】



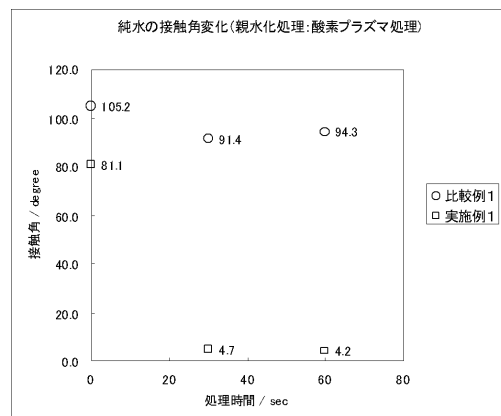
【図 1 1】



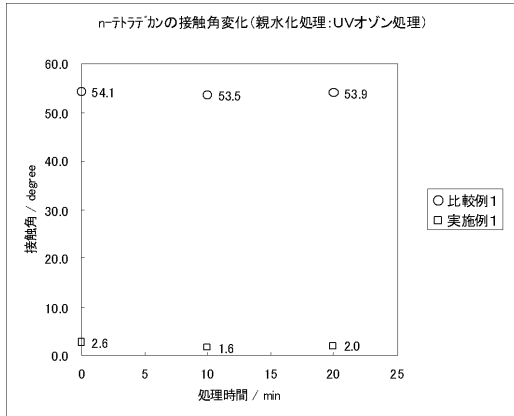
【图 1 2】



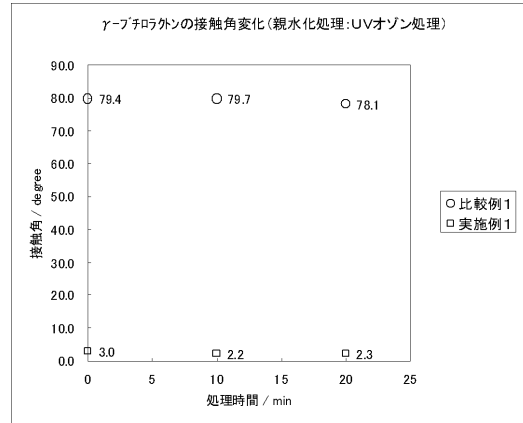
【图 13】



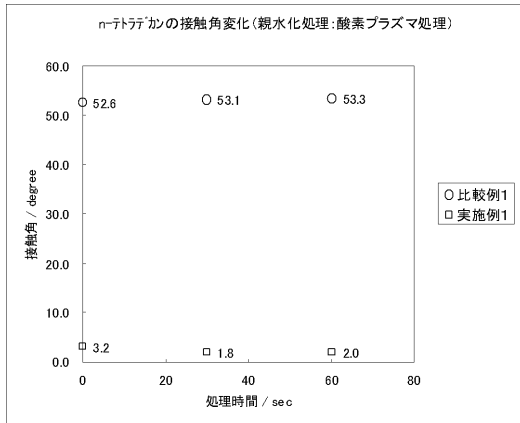
【図 14】



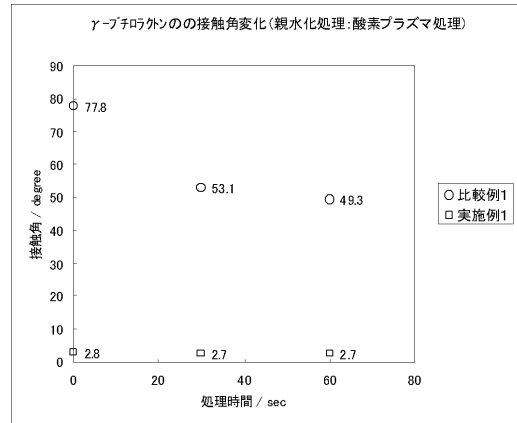
【図 16】



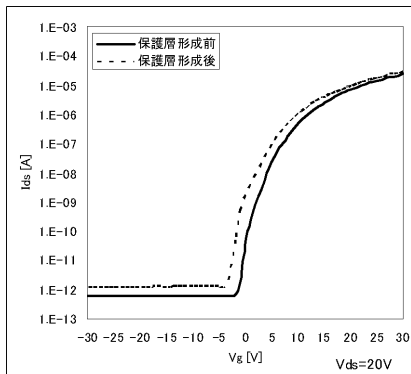
【図 15】



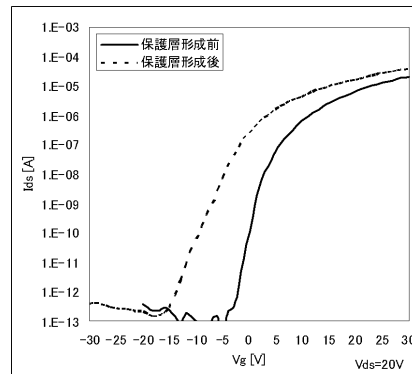
【図 17】



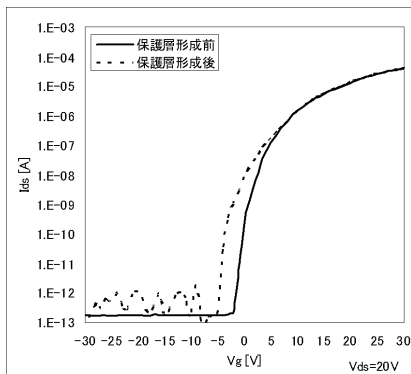
【図 18】



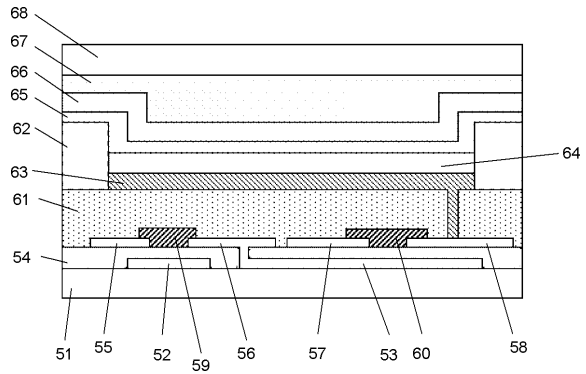
【図 20】



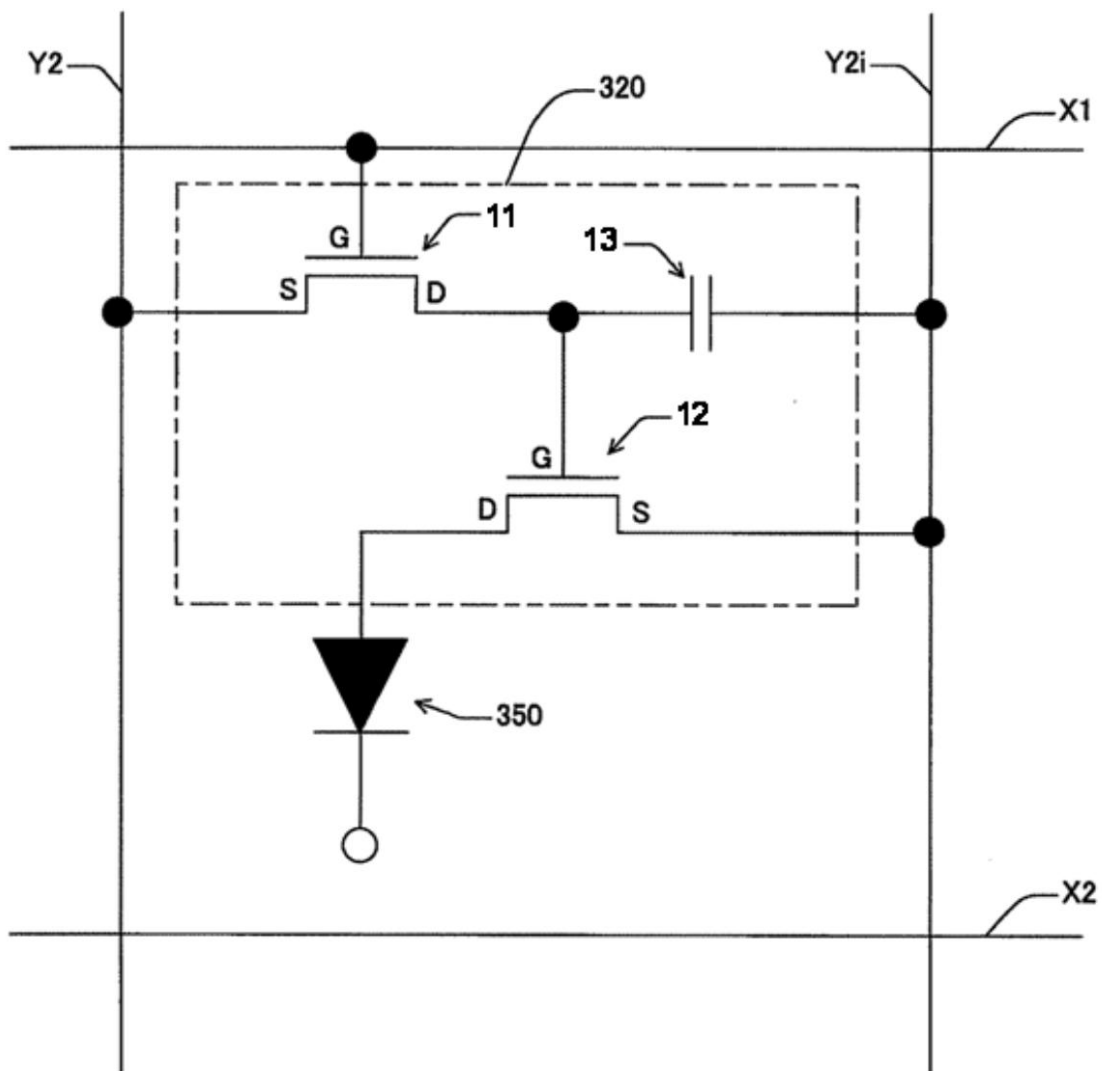
【図 19】



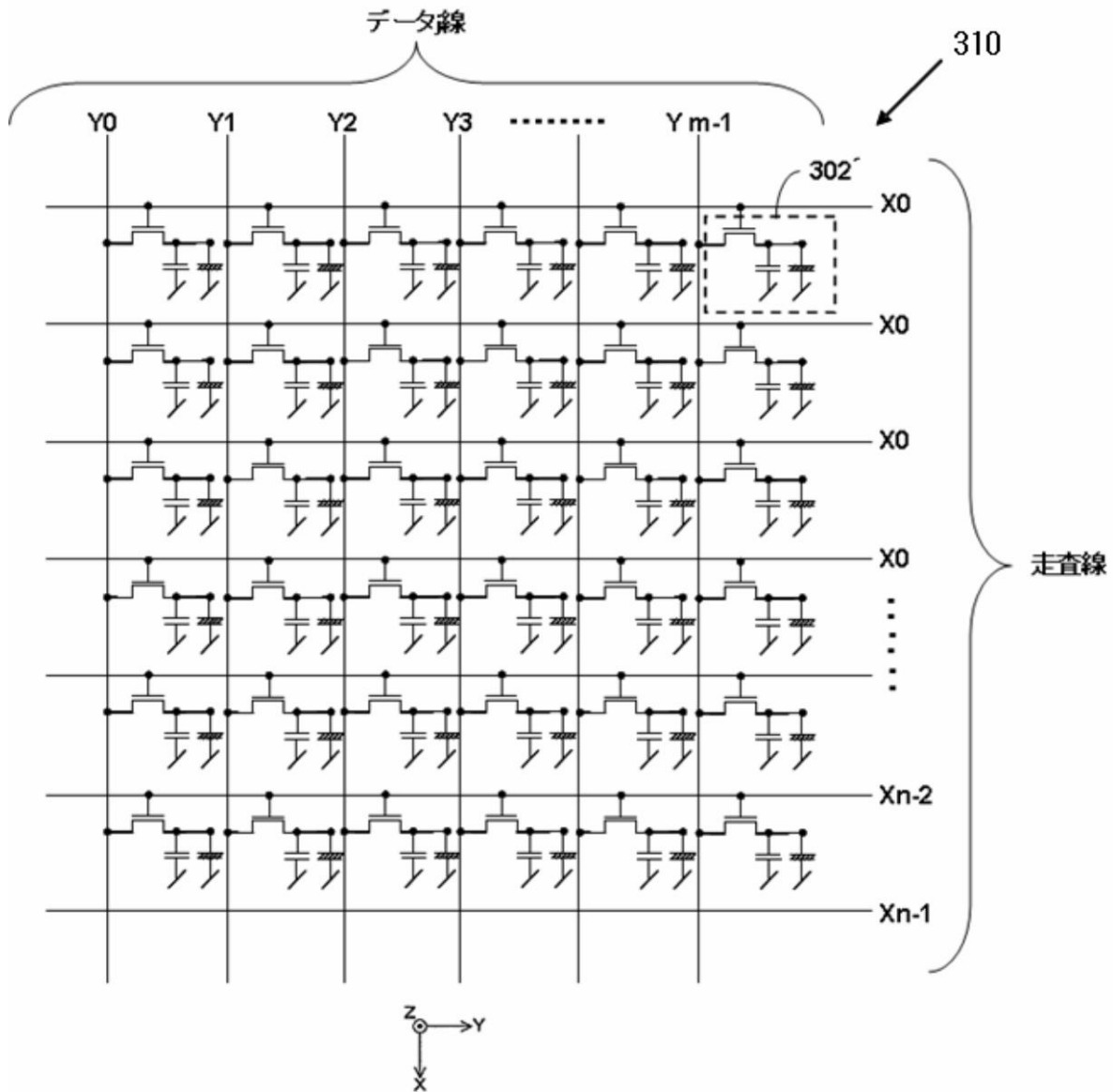
【図 21】



【図 2】



【図 10】



フロントページの続き

(51)Int.Cl.		F I		テーマコード (参考)
H 0 1 L	51/50	(2006.01)	G 0 2 F 1/19	
H 0 5 B	33/22	(2006.01)	H 0 5 B 33/14	A
			H 0 5 B 33/22	Z

(72)発明者 安部 由希子

東京都大田区中馬込 1 丁目 3 番 6 号 株式会社リコー内

Fターム(参考) 2H092 JA26 JA43 JB57 KA08 KA12 KB24 MA05 MA07 MA10 MA13
 MA19 NA17
 2K101 AA04 CA01 EB51 EC08 ED13 EE02 EG41 EG71 EH02 EH03
 EH04 EH12 EJ21 EK33
 3K107 AA01 BB01 BB06 BB08 CC25 CC33 CC45 DD47X DD47Y DD89
 DD90 DD96 EE03 FF09 GG06
 5F110 AA08 BB01 CC03 DD01 DD02 DD06 DD25 EE01 EE02 EE03
 EE04 EE07 EE42 EE44 FF01 FF02 FF03 FF27 FF28 FF29
 GG01 GG24 GG42 GG43 GG44 HK01 HK02 HK03 HK04 HK07
 HK33 NN02 NN03 NN04 NN05 NN27 NN28 NN33 NN36 NN40
 NN71 NN72 QQ01 QQ06 QQ19