

[19] 中华人民共和国国家知识产权局

[51] Int. Cl⁷

H01L 21/00

H01L 21/335

[12] 发明专利申请公开说明书

[21] 申请号 99118056.9

[43] 公开日 2001 年 2 月 14 日

[11] 公开号 CN 1283868A

[22] 申请日 1994.6.22 [21] 申请号 99118056.9

分案原申请号 94108851.0

[30] 优先权

[32] 1993.6.22 [33] JP [31] 174736/1993

[32] 1993.6.25 [33] JP [31] 180754/1993

[71] 申请人 株式会社半导体能源研究所

地址 日本神奈川县

[72] 发明人 张宏勇 寺本聪

[74] 专利代理机构 中国专利代理(香港)有限公司

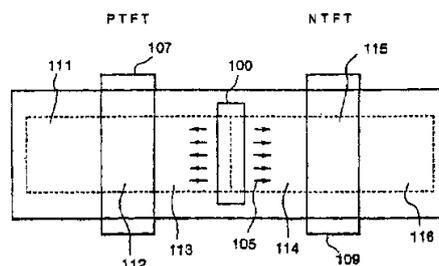
代理人 王忠忠

权利要求书 3 页 说明书 27 页 附图页数 10 页

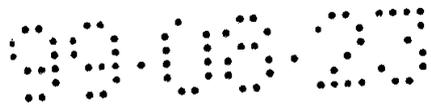
[54] 发明名称 半导体器件及其制造方法

[57] 摘要

制造 TFTs 的方法从在形成于衬底上的底层上选择性地形成镍膜开始。在镍膜上再形成非晶硅膜而且加热使之晶化。用红外光辐照该晶化了的膜使之退火。从而获得结晶度优良的结晶硅膜。用这种结晶硅膜来构成 TFTs。

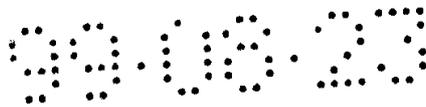


ISSN 1008-4274



权 利 要 求 书

1. 一种制造半导体器件的方法，包括下列各步骤：
在一个玻璃衬底上，形成一个非单晶硅膜；
5 通过加热使所述硅膜晶化；
在晶化之后对所述硅膜刻图；
形成栅绝缘膜，使之与所述硅膜相接触；然后
通过辐照包括红外光的光而减少所述栅绝缘膜和所述硅膜之间的
10 的界面状态。
2. 根据权利要求 1 的制造半导体器件的方法，其特征在于：所述光是激光或红外光。
3. 一种制造半导体器件的方法，包括下列各步骤：
在一个玻璃衬底上，形成一个非单晶硅膜；
通过加热使所述硅膜晶化；
15 向所述硅膜部分掺入杂质离子，以使所述硅膜部分具有杂质导电
型式；然后
使所述硅膜的至少所述部分退火，以激发所述杂质离子，
其中所述退火的步骤是通过将包括红外光在内的光辐照到所述
20 硅膜的所述部分而进行的。
4. 根据权利要求 3 的制造半导体器件的方法，其特征在于：所述光是红外光。
5. 根据权利要求 3 的制造半导体器件的方法，其特征在于：所述
25 催化剂包括从下列物质所组成的物质组中所选出的材料：Fe、Co、
Ni、Ru、Rh、Pd、Os、Ir、Pt、Sc、Ti、V、Cr、Mn、Cu、Zn、Au 和
Ag。
6. 根据权利要求 3 的制造半导体器件的方法，其特征在于：由于所述退火步骤的结果，所述部分的薄层电阻率为 300 至 800 Ω /cm²。
7. 根据权利要求 3 的制造半导体器件的方法，其特征在于：所述
30 栅绝缘膜是利用有机硅烷气通过 CVD 形成的。
8. 一种制造半导体器件的方法，包括下列各步骤：
在一个玻璃衬底上，淀积一个包括硅的非晶态半导体膜；
配置催化剂材料，使之与所述半导体膜相接触，所述催化剂材



料能促进所述半导体膜的晶化;

使配置了所述催化剂材料的所述半导体膜晶化;

形成与所述半导体膜相接触的栅绝缘膜;

形成与所述栅绝缘膜相接触的栅极;

5 向所述晶化的半导体膜部分掺入杂质离子; 然后,

通过将包括来自灯的红外光在内的光辐照到所述半导体膜的所述部分而激发掺入所述半导体膜的所述杂质离子。

9. 根据权利要求 8 的制造半导体器件的方法, 其特征在于下列步骤:

10 在掺入所述杂质离子之前, 阳极氧化至少所述栅极的所述表面。

10. 根据权利要求 8 的制造半导体器件的方法, 其特征在于: 由于所述激发的结果, 所述部分的薄层电阻率为 300 至 $800\Omega/\text{cm}^2$ 。

11. 根据权利要求 8 的制造半导体器件的方法, 其特征在于: 所述栅绝缘膜是利用有机硅烷气通过 CVD 形成的。

15 12. 一种制造半导体器件的方法, 包括下列各步骤:

在一个玻璃衬底上, 形成一个非单晶硅膜;

通过加热使所述硅膜晶化;

向所述硅膜部分掺入杂质离子, 以使所述硅膜部分具有杂质导电型式; 然后

20 使所述硅膜的至少所述部分退火, 以激发所述杂质离子,

其中所述退火的步骤是通过将包括红外光在内的光辐照到所述硅膜的所述部分而进行的, 以在所述硅膜的所述部分获得 $800\Omega/\square$ 或更小的薄层电阻。

25 13. 根据权利要求 12 的制造半导体器件的方法, 其特征在于: 所述薄层电阻为 300 至 $800\Omega/\square$ 。

14. 根据权利要求 12 的制造半导体器件的方法, 其特征在于: 所述硅膜的所述部分用作场效应晶体管的源极和漏极。

30 15. 根据权利要求 12 的制造半导体器件的方法, 其特征在于: 当通过所述加热使所述硅膜晶化时, 将用以促进硅膜晶化的催化剂加到所述硅膜, 所述催化剂包括从下列物质所组成的物质组中所选出的材料: Fe、Co、Ni、Ru、Rh、Pd、Os、Ir、Pt、Sc、Ti、V、Cr、Mn、Cu、Zn、Au 和 Ag。



16. 一种制造半导体器件的方法，包括下列各步骤：

在一个玻璃衬底上，淀积一个包括硅的非晶态半导体膜；

配置催化剂材料，使之与所述半导体膜相接触，所述催化剂材料能促进所述半导体膜的晶化；

5 使配置了所述催化剂材料的所述半导体膜晶化；

形成与所述半导体膜相接触的栅绝缘膜；

形成与所述栅绝缘膜相接触的栅极；

向所述晶化的半导体膜部分掺入杂质离子；然后，

激发掺入所述半导体膜的杂质离子

10 激发所述杂质离子的所述步骤通过是将包括来自灯的红外光在内的光辐照到所述硅膜的所述部分而进行的，以在所述硅膜的所述部分获得 $800\Omega/\square$ 或更小的薄层电阻。

17. 根据权利要求 16 的制造半导体器件的方法，其特征在于：

所述催化剂材料包括从下列物质所组成的物质组中所选出的材料：

15 Fe、Co、Ni、Ru、Rh、Pd、Os、Ir、Pt、S、C、Ti、V、Cr、Mn、Cu、Zn、Au 和 Ag。

18. 根据权利要求 1 的制造半导体器件的方法，其特征在于：

所述红外光的波长为 $1.2\mu\text{m}$ 。

19. 根据权利要求 3 的制造半导体器件的方法，其特征在于：

20 所述红外光的波长为 $1.2\mu\text{m}$ 。

20. 根据权利要求 8 的制造半导体器件的方法，其特征在于：

所述红外光的波长为 $1.2\mu\text{m}$ 。

21. 根据权利要求 12 的制造半导体器件的方法，其特征在于：

所述红外光的波长为 $1.2\mu\text{m}$ 。

25 22. 根据权利要求 16 的制造半导体器件的方法，其特征在于：

所述红外光的波长为 $1.2\mu\text{m}$ 。

说明书

半导体器件及其制造方法

本发明涉及由玻璃或类似材料作成的绝缘衬底上形成薄膜晶体管 (TFTs) 的半导体器件, 还涉及这种半导体器件的制造方法。

已知由玻璃或类似材料作成的绝缘衬底上的 TFTs 半导体器件包括有源液晶显示器阵列和用这种 TFTs 激活象素的图象传感器。

一般, 用于这些器件的 TFTs 由薄膜型的硅半导体制作。薄膜型的硅半导体大致分为非晶硅半导体 (a-si) 和晶体硅半导体。非晶硅半导体在低温下制造。此外, 它们也很容易用化学汽相淀积法制造。而且, 还能很容易地批量生产。所以, 非晶体硅半导体享有最广泛的承认。然而, 其物理性能, 诸如导电率之类不如结晶硅半导体的性能。为了能由非晶体硅半导体达到较高速的特性, 必须建立并渴望获得一种制造包括结晶硅半导体 TFTs 的方法, 大家都知道, 结晶硅半导体包括多晶体硅、硅微晶、含有结晶元的非晶硅, 以及半非晶硅, 即性质上介于结晶态与非结晶态之间的硅。

获得这些结晶薄膜硅半导体的已知方法包括:

- (1) 制造时, 直接产生结晶膜。
 - (2) 形成非晶半导体膜以后, 再使该膜受激光辐照, 使激光能赋予该膜以结晶性。
 - (3) 形成非晶半导体膜以后, 将热能加于该膜, 使其晶化。
- 利用上述方法 (1), 该技术难以形成整个表面均匀, 物理特

性良好的半导体膜。还有，该膜要在600℃以上的高温下形成，因此，便宜的玻璃衬底不能用，于是，本方法存在有关成本问题。

至于方法(2)，目前最常用的是激光激光器。若采用激光激光器，因激光只能辐照小面积，于是生产率就低。而且，激光器的稳定性也不足以均匀地加工大面积衬底的整个表面。因此，我们感到，该方法是下一代的技术。

上述方法(3)能够加工比方法(1)和(2)为大的衬底面积。然而，超过600℃的高温仍然需要。要用廉价的玻璃衬底，就需降低加热的温度。特别是，目前力求制造较大面积的液晶显示器。随着此种动向，就要采用较大的玻璃衬底。按这种方法使用较大玻璃衬底的场合，在实际上是半导体制造的加热步骤中产生的收缩和应力会使掩模对准的精度与其它步骤恶化。这就出现严重的问题。特别是，在目前最常用的Corning 7059情况下，应变点是593℃，所以，如果需要施行已有的加热与晶化步骤，则会诱发较大衬底畸变。除温度问题之外，加热时间，即晶化所需的时间成为问题。尤其，为了晶化，目前的工艺加热所需时间长达数十小时或更长。因而，就需要缩短加热时间。

本发明的目的是提供解决上述问题的方法。

本发明更具体的目的是提供一种通过形成非晶硅薄膜并在低温下加热该膜，以比迄今为短的时间使之晶化的薄膜结晶硅半导体的制造方法。

当然，根据本发明制造工艺的结晶硅半导体的物理性能可比或优于已有技术制造的结晶硅半导体器件的物理性能，还能用于TFTs的有源区。

如上所述，我们用CVD工艺和溅射工艺形成了非晶硅半导体膜。这些膜受热使之结晶化。我们根据这种加热非晶硅半导体膜的方法进行试验，并且讨论该方法如下：

作为试验，将非晶硅膜制作在玻璃衬底上。加热使膜晶化。我们讨论将膜加热与晶化的机理。晶体在玻璃衬底和非晶硅界面处开始生长。可以观察到超过给定膜厚处，晶体象垂直于衬底表面的柱状生长。

上述现象可理解如下：晶核或籽晶存在于玻璃衬底与非晶硅膜之间的界面上，而晶体生长从这些核发出。可以认为，这些晶核是存在于衬底表面和玻璃表面的结晶元上的微量杂质金属元素。可以认为，氧化硅（看作品化玻璃）的结晶元就出现在玻璃面的表面上。

因此，可以想到，通过更积极地引入晶核就可使晶化温度降低。为证明这种温度降低的作用，可进行一项试验。就是，将微量其他金属淀积在衬底上。再使非晶硅薄膜形成在金属膜上。然后，加热非晶硅并使之晶化。在衬底上淀积了一些金属的场所，证实可使晶化温度降低。可以设想为，晶体从外来物的晶核出发生长。我们还研究了能使温度降低的多种金属杂质的机理。

结晶过程可以分成两个阶段，亦即，最初阶段成核和晶体从核出发生长。最初阶段成核的速度可通过在恒定温度下测量直到出现点状晶体的时间来辨别。由于薄膜淀积了一点上述的杂质金属，使该时间缩短了。这就说明，引入晶核会使晶化温度下降。我们发现了料想不到的情况，特别是，研究了成核之后的晶核生长与改变加热时间的关系。将某种金属淀积成膜，而后将在金属膜上形成的非晶硅薄膜晶化，成核后，以令人吃惊的速率生长晶体。这个现象的机理下面将更详细地加以描述。

任何情况下，我们都发现，如果将某种微量金属淀积成膜，再在该金属膜上形成非晶硅薄膜，而后再将非晶硅膜加热并晶化，由于上述两种作用在低于580℃温度下，时间约4小时，造成了充分地晶化，这是以前决想不到的。显示出最显著作用的材料，而我们由显示这种作用的杂质金属中选出的是镍。

我们现在给出结构的实施例，来说明镍的作用。首先对由Corning 7059制造的衬底不加处理，就是不在衬底上形成由微量镍构成的薄膜。在衬底上用等离子CVD形成非晶硅薄膜。将该薄膜在氮气氛中加热使膜晶化。而加热温度为600℃，所需的加热时间为10小时或更长。对在衬底上形成含微量镍薄膜的场合，加热非晶硅薄膜约经4小时就诱发了同样的晶化。通过拉曼分光镜研究晶化，这就证明镍产生很大的作用。

正如从上描述可以理解的那样，这里，在含微量镍的薄膜上形成了非晶硅薄膜，所以能够降低晶化温度。还有，也能缩短晶化时间。设想将这个工艺应用到制造TFTs。我们现在再详述该工艺。

首先描述实现加微量镍的方法。关于第一种方法，用微量镍在衬底上形成薄膜，而后形成非晶硅膜。关于第二种方法，则先形成非晶硅膜，而后在非晶硅膜上用微量镍形成薄膜。两种方法同样都能降低温度。我们发现，膜还可用溅射或蒸发法形成。这就是说，该工艺过程不取决于形成膜的方法，这里，于衬底上将微量镍淀积成薄膜，而在Corning 7059玻璃衬底上形成包括氧化硅薄膜并在氧化硅膜上用微量镍形成镍薄膜的方法，比在衬底上直接淀积微量镍的方法成膜所产生的作用大得多。我们认为，这个事实是硅和镍直接接触对降低温度是重要的，而在Corning 7059的情况下，不是硅的组分会妨碍硅

和镍间的接触或之间的反应。

加微量镍的一种方法是形成一层与非晶硅层的顶面或底面接触的薄膜。我们已证实，离子注入加镍也能产生相同的作用，而注入的镍掺杂剂浓度为高于 1×10^{15} 原子 / cm^3 ，也使温度下降。而掺杂剂浓度大于 1×10^{21} 原子 / cm^3 ，则所得的拉曼谱尖峰形状就会明显不同于由单纯硅所得的拉曼谱的尖峰形状。所以，我们认为，可用的掺杂剂浓度范围在 1×10^{15} 和 5×10^{19} 原子 / cm^3 之间。这里，薄膜用作 T F T 的有源层，考虑到半导体的物理特性，就需要将掺杂剂浓度限定于 $1 \times 10^{15} \sim 1 \times 10^{19}$ 原子 / cm^3 的范围。加微量镍对晶体生长的影响以及晶体结构的特征在下面说明。此外，还说明了从这些特征所预测的晶化机理。

如不加镍，核就无序地从与衬底界面处存在的晶核出发产生。还有，晶体从核出发无序地生长。据报导，根据制造方法，可以获得 (110) 或 (111) 取向很好的晶体。当然，全薄膜上都可观察到基本均匀的晶体生长。

为证实这种机理，我们用差动扫描热量计 (D S C) 进行分析。用等离子辅助化学汽相淀积 (P C V D) 法，将非晶硅薄膜形成于衬底上。再将该薄膜连同衬底一起装入容器中。以恒定速率升温。在 700°C 附近看到清楚的热产生峰。当然，这个温度还随升温速率而漂移。当速率为 $10^\circ\text{C}/\text{min}$ 时，晶化始于 700.9°C 。于是，用三种不同的升温速率进行测量。用 O Z a w a 氏法找出初始成核后的晶体生长激活能。该能量约为 3.04 eV 。将反应速率公式与理论曲线比较，确定哪个公式符合曲线。我们发现，不规则产生核及其生长模型最能说明激活能。这证明理论的正确性，籽晶不规则地从存

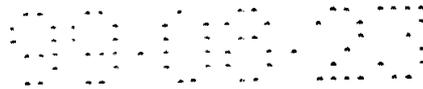
在于衬底界面的晶核出发产生，而后晶体由核长出来。

除加微量镍外进行同样的测量，这时温度以 $10^{\circ}\text{C}/\text{min}$ 的速率升高，则晶化始于 619.9°C 。从一系列测量找出晶体生长的激活能为 1.87 eV 。这个数值证明了晶体生长被促进了。通过与理论曲线的比较，得出反应速率公式接近一维界面反应速率规则模型。这意味着，晶体以一定方向生长。由上述的热分析所得的数据列于下面表 1。通过测量加热样品时从每个样品释放出的热量就可以得出该表 1 给出的激活能，并用叫做 Ozawa 氏法的分析装置测出的热量来算出能量。

表 1

晶化百分比	激活能 (e v)	
	加镍	不加镍
10%	2.04	2.69
30%	1.87	2.90
50%	1.82	3.06
70%	1.81	3.21
90%	1.83	3.34
平均	1.87	3.04

上述表 1 给出的激活能是一种指示晶化容易程度的参数。随激活能值增大，就更难于导致晶化。反之，因该值减小，则易于造成晶化。由表 1 可知，随晶化推进，每个含镍样品的激活能都下降。也就是说，



随着晶化推进，更容易晶化。关于用现有方法不加镍形成的结晶硅的情况，随着晶化的推进，激活能增大，这表明，晶化处理较难诱发晶化。将加 6.2% 的镍的硅薄膜结晶度相关的平均激活能量与不加镍的硅薄膜结晶度相关的平均激活能比较，结果表明，加镍的非晶硅膜容易晶化。

还用透视电子显微镜观察了加镍晶体的形状。观察的结果表明，掺镍区在晶体生长方面不同于附近的区域。尤其是，观察了掺镍区剖面。看来是晶格图象的波纹或干涉条纹基本上垂直于衬底。我们认为，所加的镍或其化合物与硅形成诱发基本垂直于衬底的柱形晶体生长的晶核，按同样方法，在环绕掺镍区域的区域中对不加镍的情形，则观察到晶体生长成平行于衬底象针或柱状。

再观察邻接掺镍区的晶体形状。首先，不希望没有直接加微量镍的区域被晶化了。在加了微量镍的区域中的镍浓度，在邻接掺镍区的横向晶体生长区的镍浓度，以及在较远的非晶硅区的镍浓度都用二次离子质谱仪 (SIMS) 测过。在显然远离掺镍区的位置，没有发生低温晶化而保持非晶区。如图 4 所示，在横向晶体生长区的镍浓度要低于掺镍区的浓度。而非晶硅区的镍浓度还要低约 1 个数量级大小。这就是说，镍原子扩散到相当宽的区域。特别是，在曾经直接加了镍的区域中，镍的浓度是高的。横向生长部分（晶体平行于衬底生长的部分）比直接加了镍的区域镍浓度为低。

由邻接掺镍区的表面 TEM 图象可以看出，平行于衬底的最大横向晶体生长从掺镍区起只几百微米，而生长的总量随时间推移和温度的升高而增加。举个例，在 550 °C 下进行加工 24 小时，可看到生长约 20 μm 。据证明，晶体生长以针或柱形推进，而晶体生长的端

部(前端)则含镍量浓集。用EDX测量有关以横向生长为特性的柱形晶体的Ni空间分布,并且检查分布与柱状晶体之间的对应关系。实施了对Si前端的EDX测量。结果示于图10(A)。图10(B)表示对不含Ni膜层测量的结果以资参考,而它还可认为图10(B)是指明检测的下限。这两者相比较表明前端含有大量的Ni。

由上述所得的试验结果,现在让我们考虑用机理来说明晶化的推进。首先,产生了晶核。通过加微量镍减少了激活能,因为加镍能在低温下晶化。我们认为,一个原因是镍起外来物的作用。另一个原因可能是镍-硅金属间化合物的晶格常数接近结晶硅的晶格常数。每个成核几乎同时出现在镍掺杂区的整个表面。结果,保持平面晶体生长。在这种情况下,由一维界面反应速率规则过程给出反应速率公式。于是,获得实际上垂直于衬底的柱状晶体。但是,由于膜厚的限制和由于应力之类的影响,就不可能取得完全对准的晶轴。

平行于衬底的晶元比垂直于衬底的晶元更均匀。因而,柱状或针形晶体能均匀地横向环绕掺镍区产生的晶核而生长。当然,可以预料,反应速率公式要由一维界面反应速率规则过程给出。因为用于晶体生长的激活能由于加如上述的镍而减少了,可以预料,横向生长速率很高,事实也如此。

下面描述镍掺杂区和附近的横向生长区的电特性。关于镍掺入区的电特性,其导电率大约与几乎没加镍的膜一样。使该膜在约600°C晶化数十小时。从温度与导电率的依存关系得出激活能。这里,镍浓度是 $10^{17} \sim 10^{18}$ 原子/cm³,没有发现任何看来对镍能级有贡献的效应。亦即,这些试验结果使我们认为,镍掺入区可用作TFETs的有源层,只要该区有上述的浓度。试验结果示于图9。试验中所用



的样品制备如下。将Corning 7059玻璃用做衬底。在玻璃上溅射形成 SiO_2 底膜 2000 \AA 。然后，用 SiH_4/H_2 混合气体，CVD法形成非晶硅膜，而后，利用Ni电极经等离子处理加小量Ni。处理条件如下。

反应气体	:Ar/H ₂ =25/50sccm
反应压力	:10Pa
衬底温度	:300℃
RF-功率	:20w
处理时间	:5min

在 $430\text{ }^\circ\text{C}$ 经过1小时下排出氢之后，在 $450\text{ }^\circ\text{C}$ 至 $700\text{ }^\circ\text{C}$ 之间进行加热晶化，进行晶化的气氛是氮气，氮气流入又流出。通过测量形成在硅膜上的共平面型Al电极上的电流和电压与温度的依赖关系，我们检查了结晶硅半导体的电特性（电导率）。由电导率得出图9的激活能。可以说，就我们的试验而言，激活能值大致与结晶硅半导体一样，至少在大约常用温度范围测量时，Ni能极对电特性（电导率）的影响仍很小。

相反，横向生长部分的电导率要比镍掺入区至少高一个数量级，也比结晶硅半导体高。由于电流的流动方向与横向晶体生长方向一致，我们认为妨碍电子移动的晶界在两极之间没有或难以存在。这很符合TEM图象的结果。就是说，载流子沿成针形或柱状生长的晶体的晶界移动，因而，此载流子容易移动。

我们已证明，针形成或柱状生长的晶体前端具有与镍掺入区同样的高镍浓度。由此可以估计到，用这种重掺杂区来制造如TFTs这样的器件，则器件的工作会受镍影响。所以，平行于衬底生长的结晶

硅膜的晶体起点和晶体生长的终点都不能用。只用中间区域是有好处的。

所以，在本发明中，如图1(A)~(D)所示，将待晶化的非晶硅膜13和叠加的氧化硅膜14刻图成岛状。再在该岛上形成含有微量元素诸如硅化镍的膜层15。这时非晶硅膜13的侧面16上也形成了硅化镍。如箭头17所指，形成晶体从这些侧面出发生长。制造诸如TFTs这样的器件就不应用重掺镍的区域10和18。

这就是说，平行于衬底生长的结晶硅膜的晶体起点和晶体生长的终点或前端部都不能用。可使用中间部分并用载流子容易移动的结晶硅膜。同时，也就是用轻掺镍的区域。更具体地说，在晶化后，除去（例如腐蚀）促进晶化的掺金属元素区和最后平行于衬底生长的部分，就能用轻掺镍的区域。

在衬底上的新型结晶硅膜并不是单晶硅这很重要。本发明的特征在于，本膜层是一种以薄膜方式晶化了的结晶硅膜，而晶体生长的方向又平行于衬底。该膜实质上不同于单晶硅。所以，把本新式的结晶硅膜称为非单晶结晶硅膜。

按本发明，为促进晶化的元素可以从属于周期表VⅢ族元素，即Fe、Co、Ni、Ru、Rh、Pd、Os、Ir和Pt选用。还有，过渡元素Sc、Ti、V、Cr、Mn、Cu和Zn也可以用。试验表明，Au和Ag也能促进晶化。在上述各元素中，Ni产生特别明显的作用。我们又证实，利用Ni作用而晶化了的硅膜来制造TFTs，也证实这些TFTs工作是满意的。

促进晶化的金属原子都浓集在平行于衬底生长的晶体前端。器件要制作在位于加了金属元素的这些生长前端和起点之间的区域。因而，

载流子能以高速度移动。同时，考虑到金属元素对载流子运动的相反影响，应减小金属元素的浓度。因此，就获得具有优良特性的器件。

本发明的另一个特点，形成于衬底上的非单晶半导体膜（例如，硅膜）是通过在600℃以下加热薄膜并且用强光辐照薄膜以提高结晶度而晶化的。同时，使薄膜做得更致密。

本发明的再一个特点，为促进晶化掺以金属元素，诸如镍之类的硅膜（例如，非单晶硅膜）被加热使膜晶化。然后，用强光，诸如红外光或激光（例如，波峰1.3μm的红外光）来辐照该膜，使该膜受热退火。就这样，来改善结晶度。

按照本发明的用于促进晶化的元素可以从属于周期表VⅢ族元素，亦即，Fe、Co、Ni、Ru、Rh、Pd、Os、Ir和Pt选出。还有，可用过渡元素Sc、Ti、V、Cr、Mn、Cu和Zn。试验表明Au和Ag也能促进晶化。上述元素中，Ni产生特别显著的作用。我们已证实，用通过Ni的作用晶化的硅膜来制造TFETs，而且这些TFETs工作良好。

在600℃以下加热晶化了的薄膜硅半导体受红外光或激光辐照，选择地使硅膜加热。另外，还可提高结晶度。此时，红外光不易被玻璃衬底吸取，因此能进行退火而不会大范围地加热玻璃衬底。

本发明的其它目的和特点，在描述的过程中将会清楚，这些描述如下：

图1(A)到1(D)是根据本发明的一个实施例，说明用于制造TFETs的连续各步骤的TFETs的剖面图；

图2(A)和2(B)是根据本发明另一个实施例，说明用于制造TFETs的连续各步骤的TFETs的剖面图；

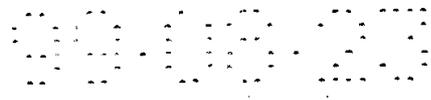


图 3 (A) 和 3 (B) 是根据本发明再一个实施例, 说明用于制造 TFTs 的连续各步骤的 TFTs 的剖面图;

图 4 是表示在硅膜中镍浓度的曲线图;

图 5 A 到 5 (D) 是根据本发明又一个实施例的说明制造 TFTs 的连续各步骤的 TFTs 剖面图; 和

图 6 是按本发明的 TFTs 示意图;

图 7 (A) 到 7 (D) 是根据本发明的还有一个实施例的说明制造 TFTs 的连续各步骤的 TFT 剖面图;

图 8 (A) 到 8 (E) 是根据本发明的还有另一个实施例的说明制造 TFTs 的连续各步骤的 TFTs 剖面图;

图 9 表示激活能与退火温度之间的关系; 和

图 10 (A) 和 10 (B) 表示 EDX 结果。

实施例 1

在本实施例中, 在玻璃衬底上均用结晶硅膜制成的一个 P - 沟道 TFT (PTFT) 和一个 N - 沟道 TFT (NTFT) 两者互补组合组成的互补电路。本实施例的结构可应用于有源阵列液晶显示器的象素电极的开关器件、其外围驱动电路、图象传感器以及集成电路。而且, 应用本实施例的器件也不限于绝缘栅场效应晶体管。它们可以是其它晶体管和二极管。本发明可应用于包括半导体器件、电阻器和电容器的集成电路。

图 1 (A) ~ 1 (D) 和 2 (A) ~ 2 (B) 是按本实施例制造 TFTs 的剖面图, 用来说明工艺步骤。首先, 溅射氧化硅, 在由 Corning 7059 制作的衬底 11 上作为 2000 Å 厚的底膜 12。然后, 采取等离子辅助 CVD (PCVD) 法形成厚度为 500~1500 Å (例

如，500 Å) 的所熟知的非晶硅膜 13。此后，溅射形成厚度为 200~2000 Å (例如，1000 Å) 的氧化硅膜 14。将非晶硅膜 13 和氧化硅膜 14 叠层光刻构图形成岛状。

上述步骤之后，溅射技术形成厚度为 5~200 Å (例如，100 Å) 的硅化镍膜 15。该硅化镍膜 15 的组份由化学式为 $NiSi_x$ 给出，其中 $0.4 < X < 2.5$ (例如， $X = 2.0$)。重要的是，要使硅化镍膜形成于非晶硅膜的侧面。该膜也可以蒸发、CVD 或等离子工艺过程来形成。按此方法，得到图 1 (A) 所见的形状。在这里，促进晶化的金属不是镍，采用不是镍的金属则可用溅射、蒸发、等离子加工或 CVD 法形成薄膜 15。

随后，加热该叠层，在 300~600 °C (例如，450 °C) 下经 1 小时，以形成硅化镍区 16，接着除去硅化镍膜 15。使非晶硅膜 13 在 550 °C 下，在还原氢气氛 (较佳为氢分压 0.1~1 atm) 或惰性气氛 (大气压下) 退火 4 小时。此时，晶体平行于衬底 11 生长，如箭头 17 所标示。

上述的步骤还可修改如下。在 550 °C 对未形成硅化镍的区域进行热退火 4 小时。晶体直接从非晶硅膜 13 的侧面 16 出发生长。然后，除去硅化镍膜 15。适合本修改步骤的场合，使晶化与硅化镍 16 的形成同时发生作用。但在这种情况下，热退火时，有可能使镍原子扩散。

上述步骤的结果，非晶硅膜被晶化了。于是，就可获得结晶硅膜 13 (图 1 (C))。此后，施行各向同性腐蚀，腐蚀去掉晶化了的硅膜 13 的侧面 18，因为这部分是由硅化镍构成的且含镍浓度高于 10^{21} 原子/cm³。用这种方法除去硅化镍区，这时制造诸如 TFTs

之类的器件很重要。这一步骤之后，例如，执行形成源/漏区的离子注入步骤，激活源/漏区的激活步骤，以及其它步骤。在上述步骤中，不可避免地加热硅膜13，因此会使镍原子从硅膜的镍富含区向外扩散。尤其是，硅化镍形成处，预计会有大量的镍从该硅化镍区向外扩散。这将影响TFTs的工作。所以，如上所述，在晶化之后除去硅化镍区是有益的。

接着，除去氧化硅膜14，于是得到图1(C)所示的形状。晶体生长从两侧面开始，而其前端在晶化硅膜13的中部彼此叠合。由于该中部也是重掺镍的，所以，也不要这个重掺杂区做TFT的沟道形成区。

接着，如图2(A)所示，由溅射法形成厚度1000Å的氧化硅膜201，作为栅绝缘膜。在该溅射步骤中，用由氧化硅构成的靶，衬底温度为200~400℃，例如，350℃。溅射气氛由氧和氩组成。氩量与氧量之比为0到0.5，例如，小于0.1。

接着，溅射形成了厚度为6000~8000Å的铝膜。该膜含0.1~2%的硅。将该铝膜刻图，形成栅电极19和21。使铝电极的表面阳极氧化，在表面形成氧化层20和22。此阳极氧化在含1~5%酒石酸的乙二醇溶液中进行，获得氧化层20和22的厚度为2000Å。这些氧化层20和22的厚度在后面离子掺杂步骤中决定了栅区的偏移量。所以栅区偏移长度可由上述阳极氧化步骤决定。

接着，将杂质离子注入，把一种导电类型赋予形成源/漏和沟道的有源层区。本离子注入步骤中，用栅电极19及其周围的氧化层20、栅电极及其周围的氧化层22作掩膜注入杂质，即磷和硼。磷烷(PH_3)和乙硼烷(B_2H_6)用作掺杂剂气体。使磷烷在60~90KV，

例如，80KV下加速。而使乙硼烷在40~80KV，例如，65KV下加速。剂量为 $1 \times 10^{15} \sim 8 \times 10^{15}$ 离子/cm²。例如，磷的剂量为 2×10^{15} 离子/cm²。硼的剂量则为 5×10^{15} 离子/cm²。本掺杂步骤中，用光刻胶覆盖某一区域，选择性地注入元素。结果，形成了N-型掺杂区26、28和P-型掺杂区23、25。这样，就可以形成一个P-沟道TFT（PTFT）的区域和一个N-沟道TFT（NTFT）的区域。

此后，通过激光或其它强光辐照使叠层退火。可用KrF激光激光器（具有波长为248nm和脉冲宽度为20nsec）发射的激光。也可以用其它激光器。发射出激光的能量密度为200~400mj/cm²，例如，250mj/cm²。向每个位置发射2~10发，例如，2发激光。激光辐照时，将衬底加热到约200~450℃，这是有利的。由于镍原子已经扩散入先前的晶化区，所以在激光退火步骤中，激光辐射也促进了再结晶。还很容易激活赋予P型导电的杂质区23和25与赋予N型导电的杂质区26和28。

在本步骤中，用强光辐照而不用激光辐照的场所，采用波长为，如1.2μm的红外光是有利的。红外光很容易为硅吸收，且比之在1000℃以上进行热退火可更有效退火。况且，红外光不易被玻璃衬底吸收，因此能防止衬底过热。而且，加工过程能在短时间内完成。因而，用红外光辐照是最适合于有玻璃收缩问题的步骤。

其后，等离子CVD形成厚6000Å的氧化硅膜29作为中间绝缘层。在该氧化膜29中形成连接孔。由多层金属材料，例如，氮化钛和铝制成的膜制造TFTs的电极和导电互连线30、31、32。最后，将该叠层在350℃下，1大气压的氢中退火30分钟。由此，

完成了包括互补TFTs的半导体电路(图2(B))。

本电路为包括互补PTFT和NTFT的CMOS结构。上述的
工艺步骤可作如下修改。同时制造两个TFTs。两个TFTs也可
分成两个独立的TFTs。

本结构中,载流子在源和漏之间运动的方向实质上与晶体在沟道
形成区生长的方向一致。因此,可得到高迁移率的TFTs。这就是,
该载子沿针状或柱形晶体的晶界移动。载流子受到阻力能够减小。这
样就能制成高迁移率的TFTs。

实施例2

本实施例涉及具有N-沟道TFTs的有源阵列液晶显示器,而
TFTs就用作象素的开关器件。在以下的描述中,仅讨论一个象素。
其他众多(往往成百成千个)象素构成相同。显然,N-沟道TFTs也
可用P-沟道TFTs替换。该TFTs还能用于外围电路而不仅仅
用于液晶显示器的象素部件,而且,该TFTs又能用于象素传感器
或其它装置中。

本实施例的工艺步骤图示在图1(A)~1(D)和3(A)~
3(B)中。按这个次序执行制造步骤。本实施例中,使用厚度1.1mm
与尺寸300mm×400mm的Corning 7059做衬底201。图1
(A)~1(D)所示各步骤与实施例1的各步骤相同,因此,下面
不再描述这些步骤。

如图1(D)所示,得到晶化硅膜13之后,通过刻图使各个器
件隔开。如果各个器件之间的硅膜13的中部被除去,则按所要求的
结果,就可以除去重掺镍的硅膜13的中部。这样,如图3(A)所
示,就决定了有源区(图3(A)中的33、34和35)。形成变

为栅绝缘膜的氧化硅膜 301。该氧化硅膜可溅射形成。在本实施例中，用等离子 CVD 法在氧环境中，由 TEOS 制成氧化硅膜。氧化硅膜的厚度为 1000 Å。

接着，通过 CVD 法形成主要由硅构成的熟知的膜，且再光刻成图形，以形成栅电极 12。采用离子注入法，注入磷离子作为 N-型杂质。由自对准工艺形成源区 33、沟道形成区 34，以及漏区 35。用激光或其它强光辐照硅膜，以改善由于离子注入恶化了的硅膜的结晶度。这时，激光的能量密度为 250~300 mJ/cm²。激光辐照的结果，TFT 源/漏区的薄层电阻从 300 变为 800 Ω/cm²。用强光而不用激光时，用利用红外辐射的灯退火是有效的。

接着，用氧化硅形成中间绝缘层 36。以 ITO 制成像素电极 37。再形成连接孔。又用铬和铝的多层膜，在 TFTs 的源/漏区上制成电极 38 和 39。一个电极 39 还与 ITO 电极 37 连接。最后，将该叠层在 200~300 °C 下在氢内退火 2 小时，因而完成氢化作用。就这样，完成了 TFTs。这个步骤也同时对其他许多像素区进行加工。

本实施例制造的 TFTs 利用结晶硅膜作为形成源区、沟道形成区，以及漏区的有源层。该晶体硅膜含有沿载流子流方向生长的晶体。所以，载流子不横穿晶体的晶界。也就是，载流子沿针形或柱状晶体的晶界移动。因此，能造成高迁移率的 TFTs。

图 1 (C) 图解的步骤中，已除去了硅化镍区。在图 1 (D) 至图 3 (A) 图解的各步骤中，制成不包括硅膜 13 中部 10 的有源层。这样一来，有源区就不会有重掺镍的区。这可以提高 TFTs 的可靠性。就是在侧面 18 形成硅化镍。最后，生长着的晶体彼此相遇且在

中部10终止，因此，这个部分也是重掺杂区。在制成TFTs前腐蚀去这个部分是重要的。应认为，本发明不限于TFTs。例如，利用这种有源层，制造诸如薄膜二极管之类的半导体器件也是有益的。

实施例3

本实施例中，利用在玻璃衬底上形成的结晶硅膜，互补地组合P-沟道TFT(PTFT)和N-沟道TFT(NTFT)构成电路。本实施例的结构能应用于有源阵列液晶显示器的象素电极用开关器件、应用于外围驱动电路、图象传感器，和集成电路。

本实施例的工艺步骤示意性地表示在图5(A)~5(D)中。首先，溅射氧化硅到Corning 7059制做的衬底401上，作为厚200Å的底膜402。接着形成由金属、氧化硅及其类似物制成的掩模403。该掩模403容许底膜402露出缝形区。这就是，当从上面看图5(A)表示的状态，露出了底膜402的缝形部分；而其他部分仍被掩蔽着。在形成掩模403后，用溅射法在区400上选择地形成厚度为5~200Å，例如，20Å的硅化镍膜。硅化镍的组份由化学式NiSi_x给出，其中0.4 < X < 2.5(例如，X = 2.0)。在这个条件下，选择地把镍原子注入区400。

接着，除去掩膜403。用等离子CVD法，形成厚500~1500Å，例如，1000Å的本征(I-型)非晶硅膜(非单晶硅膜)404。它经波长峰值为0.5~5μm(本实施例为1到1.5μm)的红外光照射几秒到几分钟，使400区上的非晶硅膜变成硅化镍。这个步骤对镍原子扩散透过硅膜是有效的。不用红外光，则可用激光。

在550℃下，还原氢环境(较好，氢分压为0.1~1atm)

或惰性气体环境（大气压下）中将该叠层退火4小时，使非晶膜晶化。此时，硅化镍膜选择地形成于400区上。而在该400区中，晶化成垂直于衬底401的结晶硅膜404。在除400区以外的区域中，则从400区出发横向生长晶体，即平行于衬底生长晶体，如箭头405所标示。

此步骤后，通过前述的红外光照射使叠层退火。这就又促进了硅膜404的晶化。退火时，最好在表面上形成起保护膜作用的氮化硅膜，因为可改善硅膜404的表面态。在 H_2 或 HCl 环境中进行此种退火也可有效地改善硅膜404的表面态。不用红外光退火也可用激光辐射。

由于此种退火能选择地加热硅膜，加于玻璃衬底的热量可被抑制到最小。还有，能很有效地减少硅膜中的缺陷和悬空键。

晶化步骤之后，使用红外光或激光实施退火是重要的。用红外光或激光，使还没有热晶化的膜中的非晶膜退火时，可以得到微米级大晶粒直径的结晶硅膜。但是，晶体有不适于器件应用的明确晶界。例如，某个明确晶界出现在沟道形成区内，这就会以不希望有的结果，妨碍载流子的移动。

相反，如上所述，要是热晶化使晶体平行于衬底生长，而且由这些晶体组成的硅膜又以红外光或激光退火，则可使由平行于衬底生长的针形或柱状晶体构成的结晶结构更致密。这样还促进按一个方向一维各向异性的生长晶体。载流子沿这个方向移动就几乎不受晶界的影响。

上述步骤的结果，使非晶硅膜晶化了，而且可获得结晶硅膜404。此后，使各个器件分开，构成TFTs的有源层区。此时，生长晶体

的前端 105 不存在于成为沟道形成区 405 的部分中则是重要的，这样可防止在源和漏之间移动的载流子受沟道形成区中镍的影响。

接着，通过溅射技术，形成厚 1000 \AA 的氧化硅膜 406 作为栅绝缘膜，该溅射工艺中，使用氧化硅构成的靶。衬底温度 $200 \sim 400 \text{ }^\circ\text{C}$ ，例如， $350 \text{ }^\circ\text{C}$ 。溅射环境由氧和氩构成。氩量与氧量之比为 $0 \sim 0.5$ ，例如小于 0.1 。

形成变为栅绝缘膜的氧化硅膜之后，再用红外光或激光辐射进行退火。该退火主要是消除氧化硅膜 406 与硅膜 404 之间的界面能级和该界面附近部位的能级。这对绝缘栅场效应晶体管是十分有益的，在这种晶体管里，栅绝缘膜和沟道形成区之间的界面特性极重要。

此后，溅射形成厚 $6000 \sim 8000 \text{ \AA}$ ，例如， 6000 \AA 的铝膜，此膜含 $0.1 \sim 2\%$ 的硅。将铝膜刻成图形，形成栅电极 407 和 409。使铝电极表面阳极化，在表面上形成氧化层 408 和 410。该阳极氧化步骤在含有 $1 \sim 5\%$ 酒石酸的乙二醇溶液中进行。所获得的氧化层 408 和 410 的厚度为 2000 \AA 。这些氧化层 408 和 410 的厚度决定了后一步骤离子掺杂的偏移栅区。因此，上述的阳极氧化步骤决定了偏移栅区的长度。

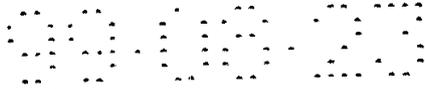
接着，注入杂质离子，给形成源/漏与沟道的有源层区赋予一种导电类型。在本离子注入步骤中，用栅电极 407 及其周围的氧化层 408 与栅电极 409 及其周围氧化层 410 作为掩模而注入杂质，亦即，磷和硼。采用磷烷 (PH_3) 和乙硼烷 (B_2H_6) 做掺杂剂气体。磷烷在 $60 \sim 90 \text{ KV}$ ，例如， 80 KV 下被加速，而乙硼烷则在 $40 \sim 80 \text{ KV}$ ，例如， 65 KV 下被加速。该剂量为 $1 \times 10^{15} \sim 8 \times 10^{15}$ 离子 / cm^2 。例如，磷的剂量为 2×10^{15} 离子 / cm^2 ，

而硼剂量则为 5×10^{15} 离子 / cm^2 。在掺杂步骤中，某一区域盖以光刻胶，而选择性地注入元素。结果，形成了N-型掺杂区414、416和P-型掺杂区411、413。于是，就能形成一个P-沟道TFT（PTFT）的区域和一个N-沟道TFT（NTFT）的区域。

此后，通过激光辐照，使该叠层退火。采用由KrF激光激光器（具有波长为248nm及脉冲宽度为20nsec）发射的激光，但其他激光器也可以用。发射激光的能量密度为200~400mj/cm²，例如，250mj/cm²。每处发射2到10次，例如，2次。当激光辐照时，将衬底加热至约200~450℃是有利的。由于使镍原子扩散进先已晶化了的区域内，在这个激光退火的步骤中，激光辐照会促使再晶化。为赋予导电类型P掺杂以杂质的区域411和413，与为赋予导电类型N而掺杂以杂质的区域414和416都容易被激活。

本步骤也能用采用红外光的灯来退火。红外光易为硅吸收，并且容许可与高于1000℃进行热退火相匹敌的有效退火。但是，红外光不易为玻璃衬底所吸收，因此又可防止衬底过热。而且，能在短时间内完成加工过程。所以，采用红外光辐照是最适合于有玻璃衬底收缩问题场合的一个步骤。

其次，通过等离子CVD形成厚6000Å的氧化硅膜418作为中间绝缘层。该中间绝缘层可由聚酰亚胺制成。连接孔就形成在该氧化硅膜418中。由金属材料，例如，氮化钛和铝的多层膜制作TFTs的电极和导电互连线417、420、419。最后，在1大气压的氢气中，350℃下，退火该叠层30分钟。就这样，完成了包含互补TFTs的半导体电路（图5（D））。



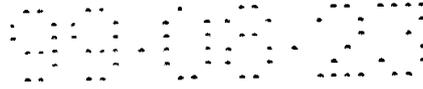
本电路是包含互补 P T F T 和 N T F T 的 C M O S 结构。上述步骤可作如下改进。同时制造两个 T F T s ，或将两个 T F T s 分开成两个独立的 T F T s 。

图 6 是图 5 (D) 所示结构的示意性顶视图。应注意到，在图 5 (A) ~ 5 (D) 和 6 中，同类的元件用相同的标号标出。如图 6 所示，晶化沿箭头标示的方向推进。晶体就是沿源区和漏区的连线生长。当这种结构的 T F T s 工作时，载流子沿针形或柱状生长的晶体，在源与漏间移动。特别是，载流子沿针形或柱状晶体的晶界移动。所以能降低载流子受到的阻力，这就可使制成的 T F T s 具有高迁移率。

本实施例中，通过位于非晶硅膜 4 0 4 之下的底层 4 0 2 上选择性地形成 N i 薄膜而引入 N i 原子，而且从该薄膜出发生长晶体。由于该 N i 膜很薄，以致难以把它看作膜。在形成非晶硅膜 4 0 4 后，可以选择性地形成硅化镍膜。也就是，晶体生长既可从非晶膜的顶面开始生长，也可从底面开始生长。另一种可行的方法由淀积非晶硅膜，而后用离子掺杂法，把镍离子注入该非晶硅膜 4 0 4 选定的部位组成。本方法的特征在于，能够控制镍元素的浓度。而且，可以使用等离子加工过程或 C V D 法。

实施例 4

本实施例是针对具有排列成用作象素开关器件的 N - 沟道 T F T s 的有源阵列液晶显示器。在进行下述说明中，仅讨论一个象素，但其它众多（往往成百成千）象素都相同地构成，显然，P - 沟道 T F T s 可替换 N - 沟道 T F T s 。这种 T F T s 可用于外围电路中而不是在液晶显示器的象素中。而且，还可将 T F T s 应用于图象传感器或其它装置。这就是说，意味着不强制性只限于 T F T s 方面的应用。

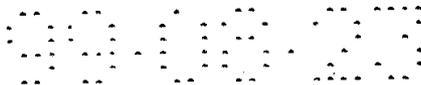


制造一种绝缘栅场效应晶体管的步骤如下。本实施例的工艺步骤示意性地表示于图7(A)~7(D)。本例中,用厚1.1mm,尺寸为300mm×400mm的Corning 7059制成的玻璃衬底201。首先,溅射氧化硅作为有厚度2000Å的底膜202。然后,用金属、氧化硅、光刻胶,或其它材料形成掩模203。溅射厚5~200Å,例如,20Å的硅化镍膜。硅化镍的组份由化学式NiSi_x给出,其中0.4≤X≤2.5(例如X=2.0)。就这样,在区域204上选择地形成了硅化镍膜。

接着,用LPCVD或等离子CVD法形成厚1000Å的非晶硅膜205。此后,通过红外光辐照或激光辐照使该膜退火,以便在含在硅化镍的镍与非晶硅膜205之间形成硅化物。此步骤也是意在使镍原子有效地扩散到非晶硅膜内。该叠层在400℃下脱氢1小时。接着,加热退火使非晶硅膜晶化。此退火步骤在还原氢环境(以氢分压为0.1~1atm较好)中,550℃下进行4小时。该热退火也可在惰性气体的环境,例如氮气中进行。

在这个退火步骤,硅化镍膜形成位于在非晶硅膜205下的区域204上。所以,晶化从这个区域开始。在这种晶化过程中,如图7(B)中的一个箭头标示的,在淀积了硅化镍的区域204中,硅晶体垂直于衬底201生长。如另一箭头所指示,在其上没有淀积硅化镍的区域(即,非区域204)晶体平行于衬底生长。

这个加热步骤之后,除去掩膜103。该硅膜再通过红外光或激光辐照热退火。这样就能获得由结晶硅组成的半导体硅膜205。接着,将半导体硅膜205光刻成图形,形成半导体硅岛区,或TFETs的有源层。如箭头所标示的生长晶体的前端不应存在于有源层中,尤



其不应在沟道形成区中。特别是，图7(B)中的箭头的前端标示生长晶体的端头，在水平箭头的末端(即图的左端)的镍掺入区204和结晶硅膜205都要腐蚀除去。使用平行于结晶硅膜205生长的中间晶体部分作为有源层是有益的。这样可防止TFTs特性受在生长晶体前端浓集的镍原子的有害影响。

接着，在氧环境中用等离子CVD法由TEOS形成厚70~120nm典型地为100nm的栅绝缘膜206。设定衬底温度低于400℃，较好为200~350℃，以防止使玻璃衬底收缩或变形。

其次，用红外光或激光辐照再加热该叠层，以改善硅膜205和氧化硅膜206之间的界面特性。然后，用CVD形成主要含硅的众所周知的膜，且光刻构成图形，形成电极207。随后，通过离子注入，注入磷离子作为N-型杂质。再用自对准工艺形成源区208、沟道形成区209和漏区210。由KrF激光发射的激光辐照硅膜，以便改善因离子注入受损伤了的硅膜结晶度。此时，激光的能量密度为250~300mj/cm²。激光辐照的结果，TFTs源/漏区的薄层电阻由300变为800Ω/cm²。本工艺步骤应用利用红外光的灯退火是有好处的。

在本实施例中，栅电极207主要由硅构成，而且，此栅电极的膜可因上述的离子注入和随后的退火变得更坚固。

接着，用氧化硅或聚酰亚胺形成中间绝缘层211。用ITO制造象素电极212。形成连接孔。用铬和铝的多层膜在TFTs的源/漏区制成电极213和214。一个电极214还与ITO电极212连接。最后，将该叠层在氢气中，在200~300℃下退火

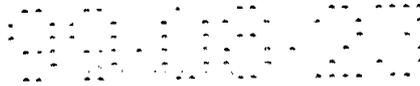
2 小时，因而完成硅的氢化作用。就以这样的方法，完成 T F T s 。本步骤也同时制成其他众多象素区。

本实施例中用的 T F T 采用结晶硅膜起形成源区、沟道形成区和漏区的有源层作用。该结晶硅膜包括沿载流子流动方生长的晶体。所以，载流子不穿过晶体的晶界。载流子沿着针形或柱状晶体的晶界移动。这就能制成具有高迁移率的 T F T s 。本实施例制得的 T F T s 是 N - 沟道型，迁移率为 $90 \sim 130 \text{ cm}^2 / \text{v} \cdot \text{s}$ ，这个迁移率值远优于用 600°C 进行 48 小时热退火诱发晶化所获得的结晶硅膜的常规 N - 沟道 T F T 的迁移率 $80 \sim 100 \text{ cm}^2 / \text{v} \cdot \text{s}$ 。这里，在晶化步骤中用红外光或激光的辐射退火，且在用红外光或激光辐射退火之后，省去了形成栅绝缘膜的步骤，得到的 T F T s 通常具有低迁移率和低开 / 断电流比。

实施例 5

本实施例是实施例 3 结构的一种扩展。只使用促进晶化的金属轻掺杂区来制造 T F T s 。图 8 (A) ~ 8 (E) 图解说明了本实施例的工艺步骤。要注意的是，在图 5 (A) ~ 5 (D)、图 8 (A) ~ 8 (E) 中，以相同的标号来表示相同的构件。首先，使底膜 4 0 2 形成于玻璃衬底 4 0 1 上。用掩膜 4 0 3，与实施例 3 同样的方法，将硅化镍膜形成于区域 4 0 0 上。使得镍原子注入区域 4 0 0 后，按此方式，再用红外光或激光进行退火，接着除去掩膜 4 0 3。随后，形成非晶膜 4 0 4。将该非晶硅膜在 550°C 退火 4 小时，使硅膜 4 0 4 晶化。如箭头 4 0 5 所指，晶体平行于衬底生长。热退火后，再次用红外光或激光辐射实施退火，促使进一步晶化。

就这样，实现了图 8 (B) 所示的形态。在此状态下，将镍原子



直接导入区域 4 4 2。就是，该区域 4 4 2 重掺镍。而晶体生长的端部是在区域 4 4 3 和 4 4 1 中。此区域 4 4 1 和 4 4 3 也都重掺了镍。我们发现，在这些区的镍浓度要高于中间晶化区镍浓度几乎一个数量级。

本实施例的特征在于，不使用这种重掺镍的区域。如图 8 (C) 所示，用光刻胶在区 4 4 4 和 4 4 5 上制成掩模，然后腐蚀去掉区域 4 4 1、4 4 2 和 4 4 3。该腐蚀工艺可用垂直各向异性的 R I E 法进行。

腐蚀之后，除去掩模 4 4 4 和 4 4 5。这样，就得到图 8 (D) 所示的形状。在这种情况下，晶体平行于衬底 4 0 1 生长。另外，还可能获得相对轻掺镍的结晶硅膜 4 4 6 和 4 4 7。这些结晶硅膜 4 4 6 和 4 4 7 就用作 T F T s 的有源区，或形成薄膜二极管之类的薄膜半导体。为些，这些结晶硅膜是定向的。在膜中的镍浓度约 $10^{17} \sim 10^{19}$ 原子 / cm^2 。

本实施例中将硅膜 4 4 6 和 4 4 7 用作 T F T s 的有源层。互补 T F T 电路由这些 T F T s 构成。这种电路的结构示于图 8 (E)，而相似的结构则示于图 5 (D)。除图 5 (D) 所示结构外，两个 T F T s 的有源层彼此相连，且中间区域的镍浓度也高。

这里，采取图 8 (E) 所示的结构，而有源层为非重掺镍层。这就提高了 T F T 工作的稳定性。

本实施例，在形成栅绝缘膜之后，用红外光或激光的辐射实施退火，这对改善栅绝缘膜与有源层 4 4 6 和 4 4 7 间的界面特性是很有好处的。

把非晶硅膜光刻构图形成岛。再在非晶硅膜的侧面上淀积促进晶

化作用的金属元素薄膜。这样，就可使整个非晶硅膜成为由平行于衬底生长的晶体构成的硅膜。除去此金属膜后，使用晶化硅膜来构制 TFT。其结果是，能驱动具有高迁移率的 TFTs。

通过加热使结晶膜晶化。随后，用红外光或激光辐射使硅膜退火。这样就促使晶化，并使膜层较致密。因此，能获得结晶度良好的硅膜。而且，在硅膜上形成绝缘膜之后，用红外光或激光辐射进行退火，可以降低界面能级。特别是，对这种制成的绝缘栅场效应晶体管，会有很大的好处。

说明书附图

图 1(A)

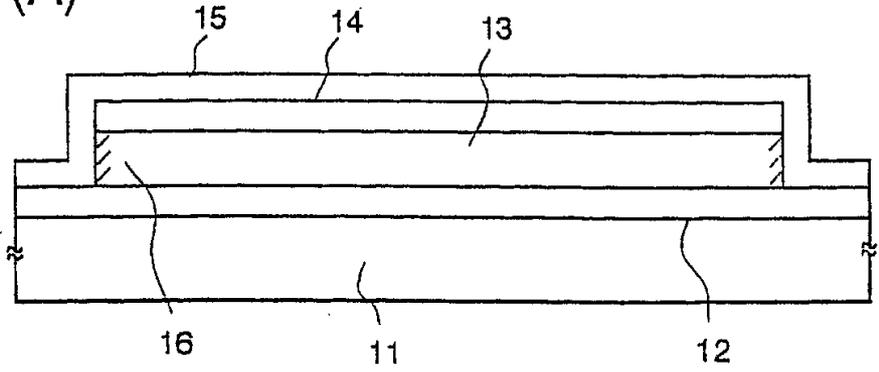


图 1(B)

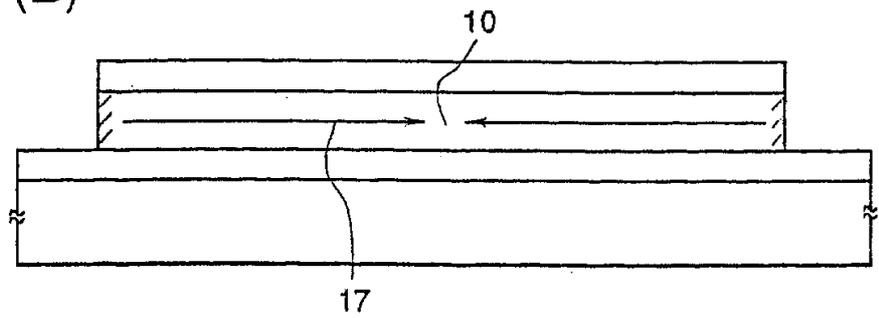


图 1(C)

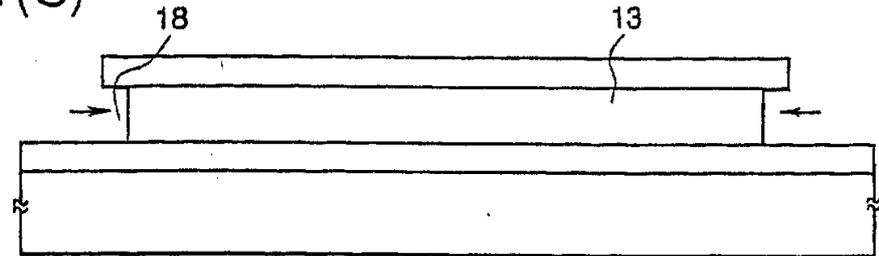
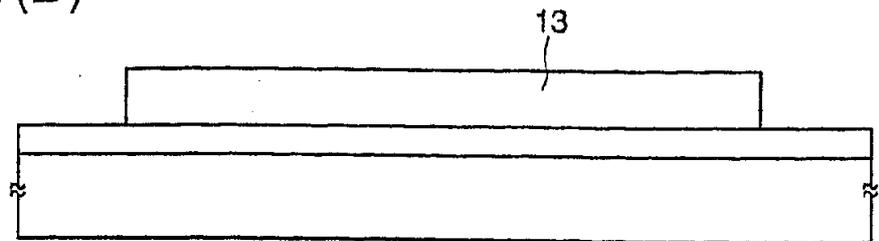


图 1(D)



991900

图 2 (A)

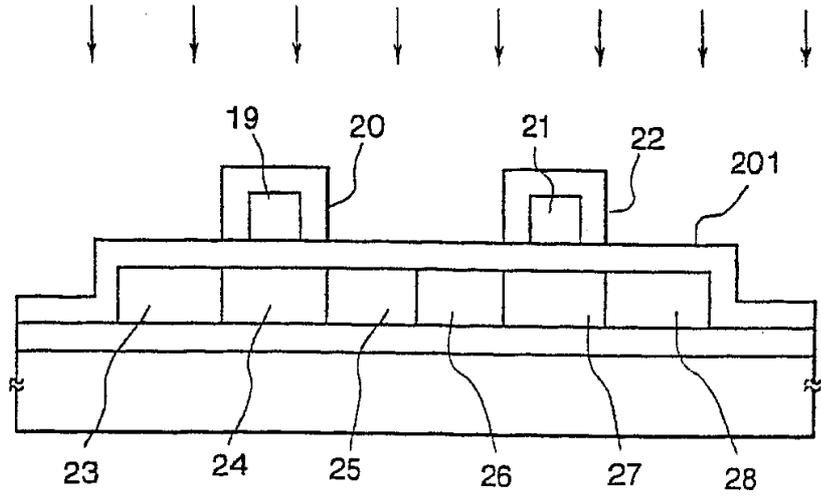
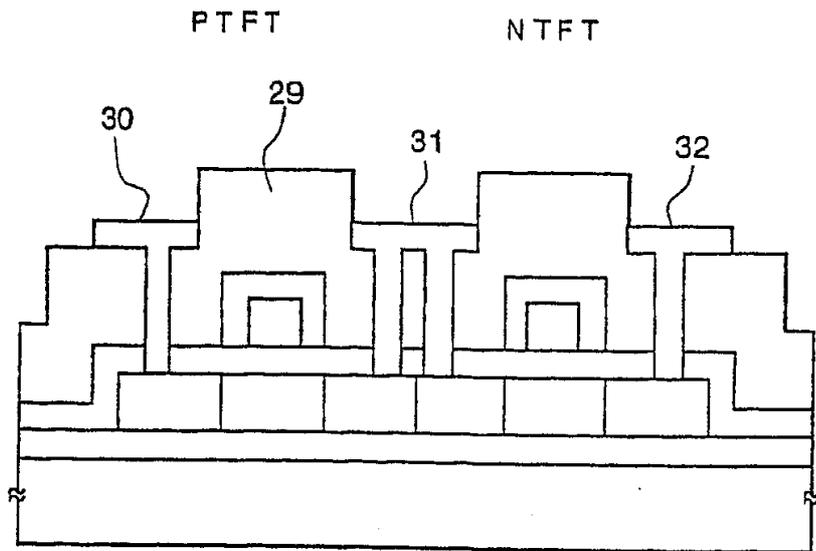


图 2 (B)



000803

图 3 (A)

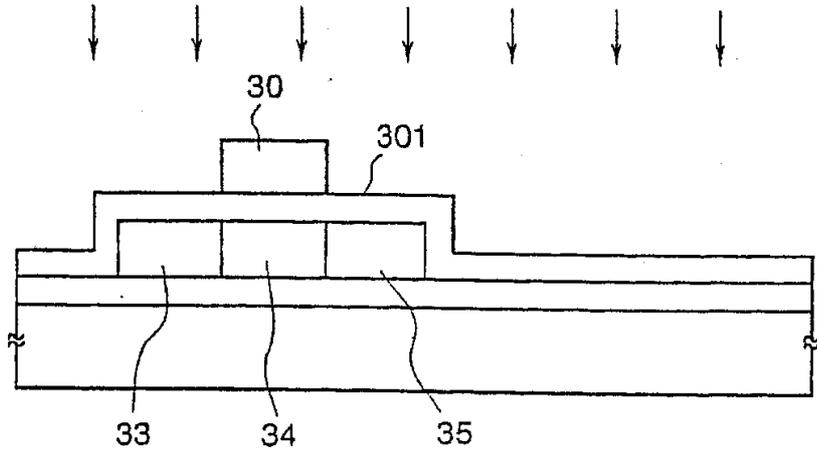


图 3 (B)

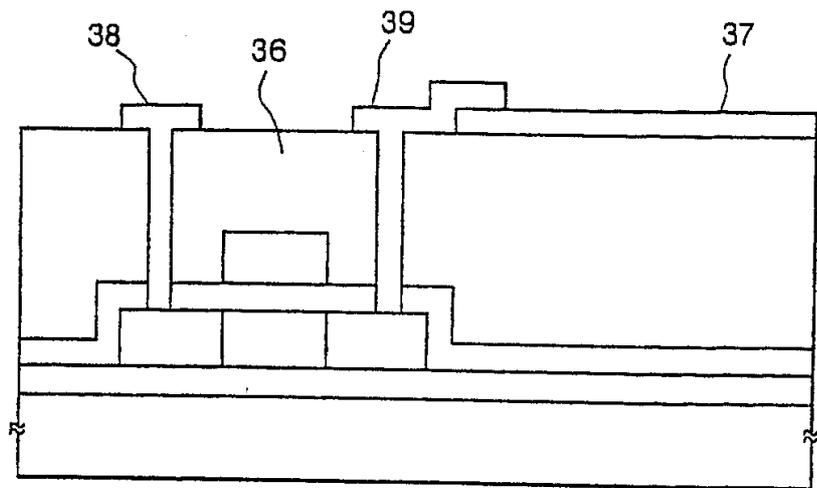


图 4

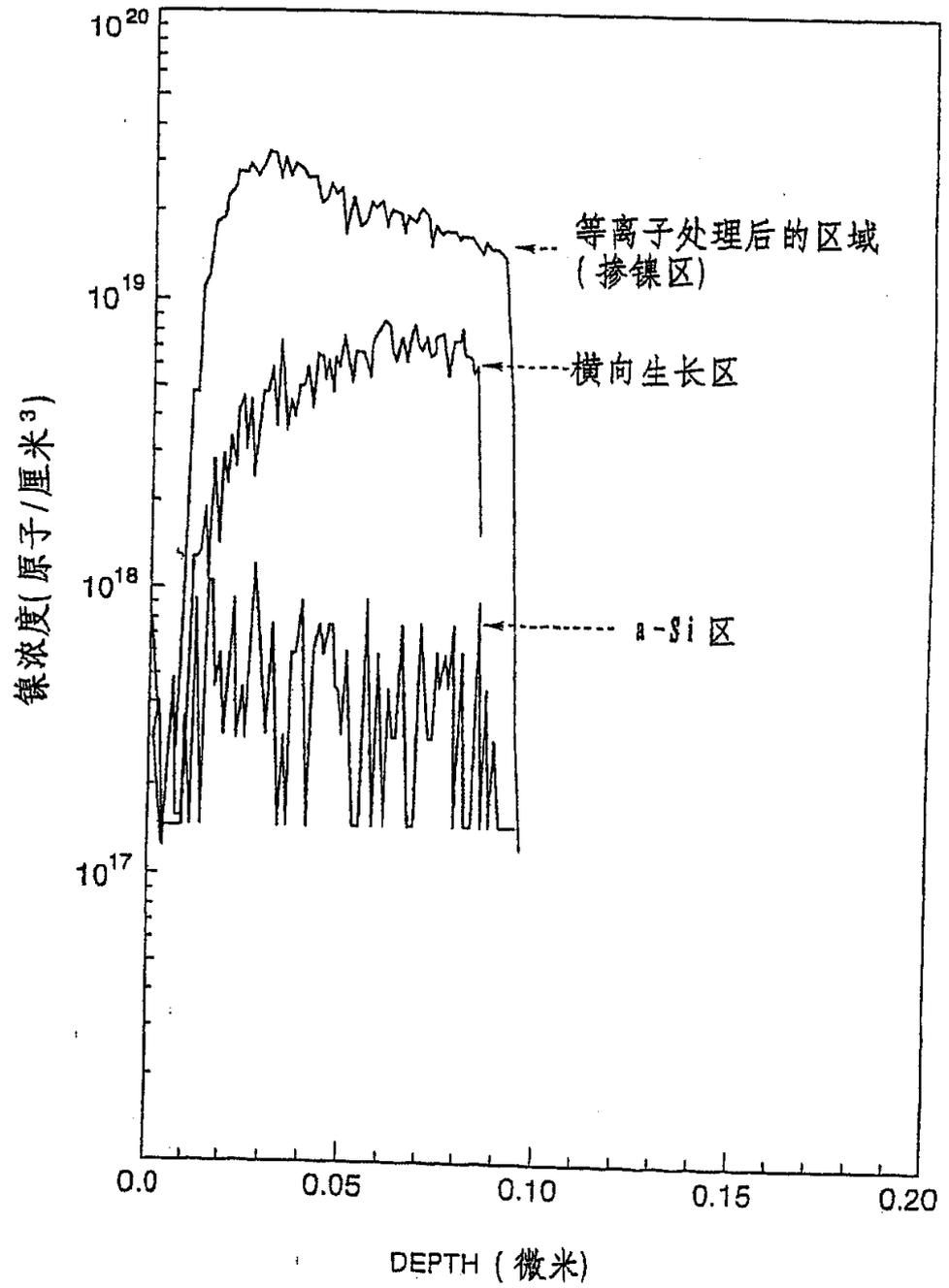


图 5 (A)

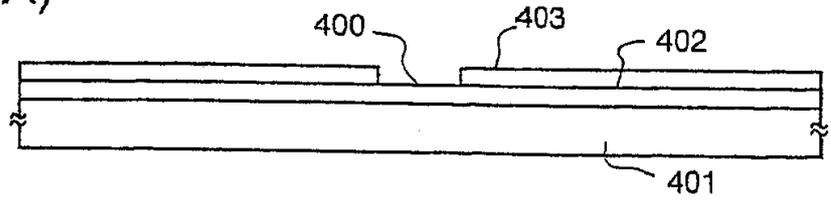


图 5 (B)

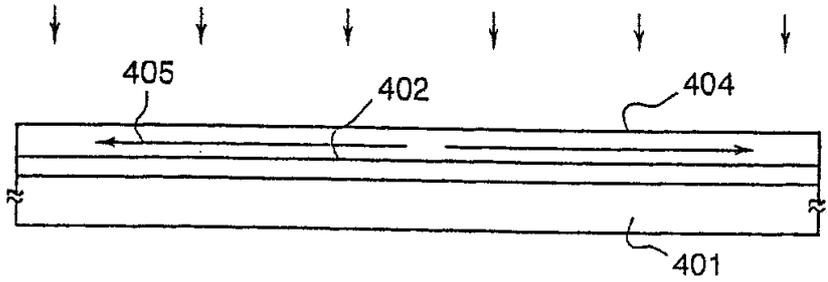


图 5 (C)

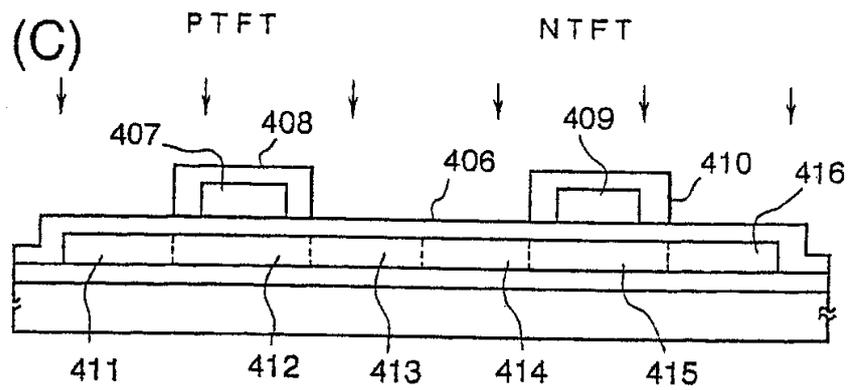


图 5 (D)

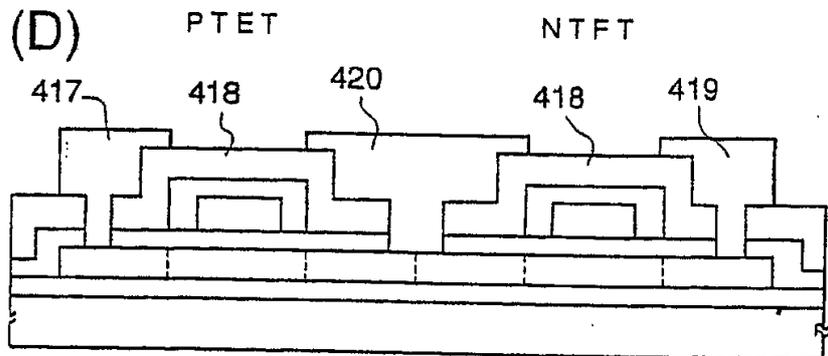


图 6

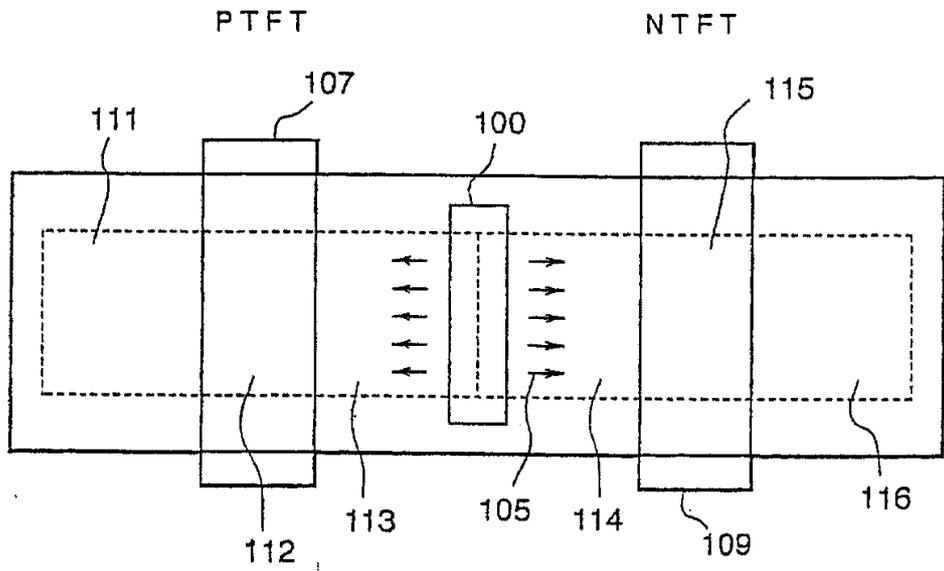


图 7 (A)

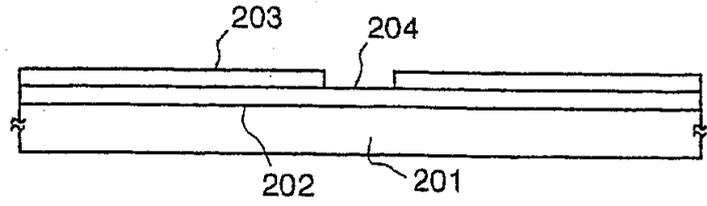


图 7 (B)

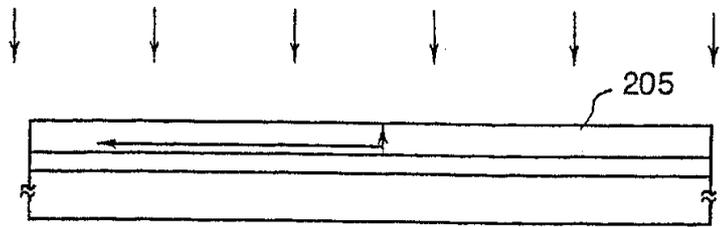


图 7 (C)

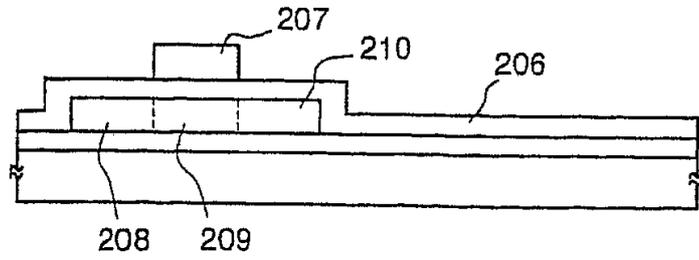
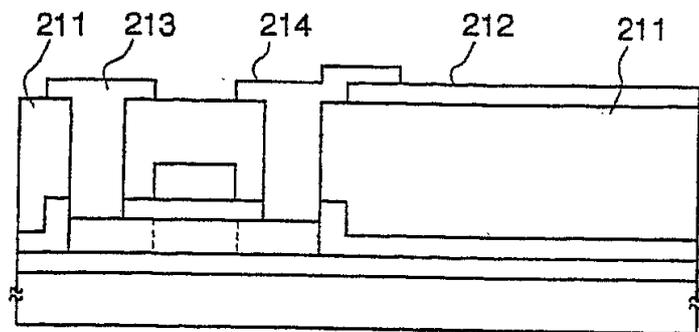
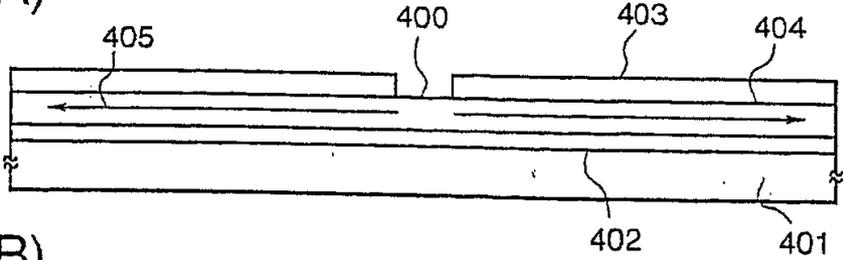


图 7(D)



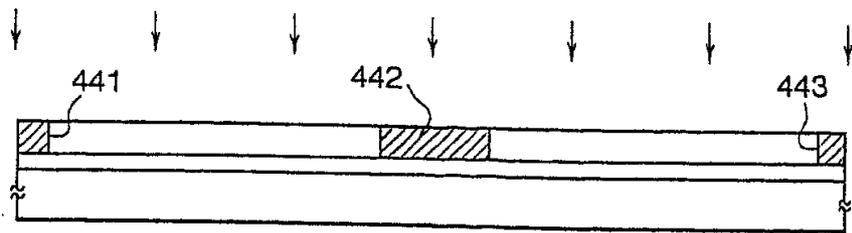
图

8(A)



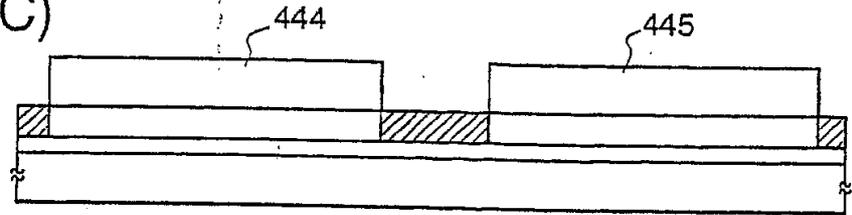
图

8(B)



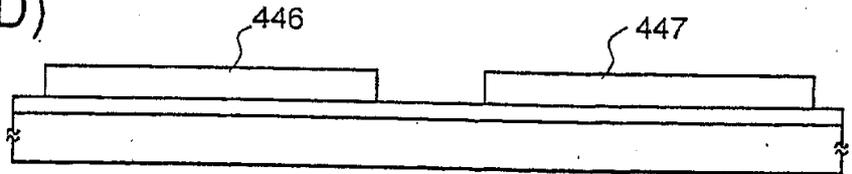
图

8(C)



图

8(D)



图

8(E)

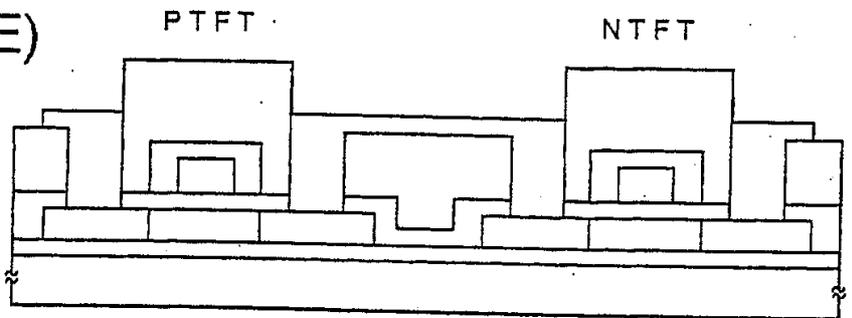
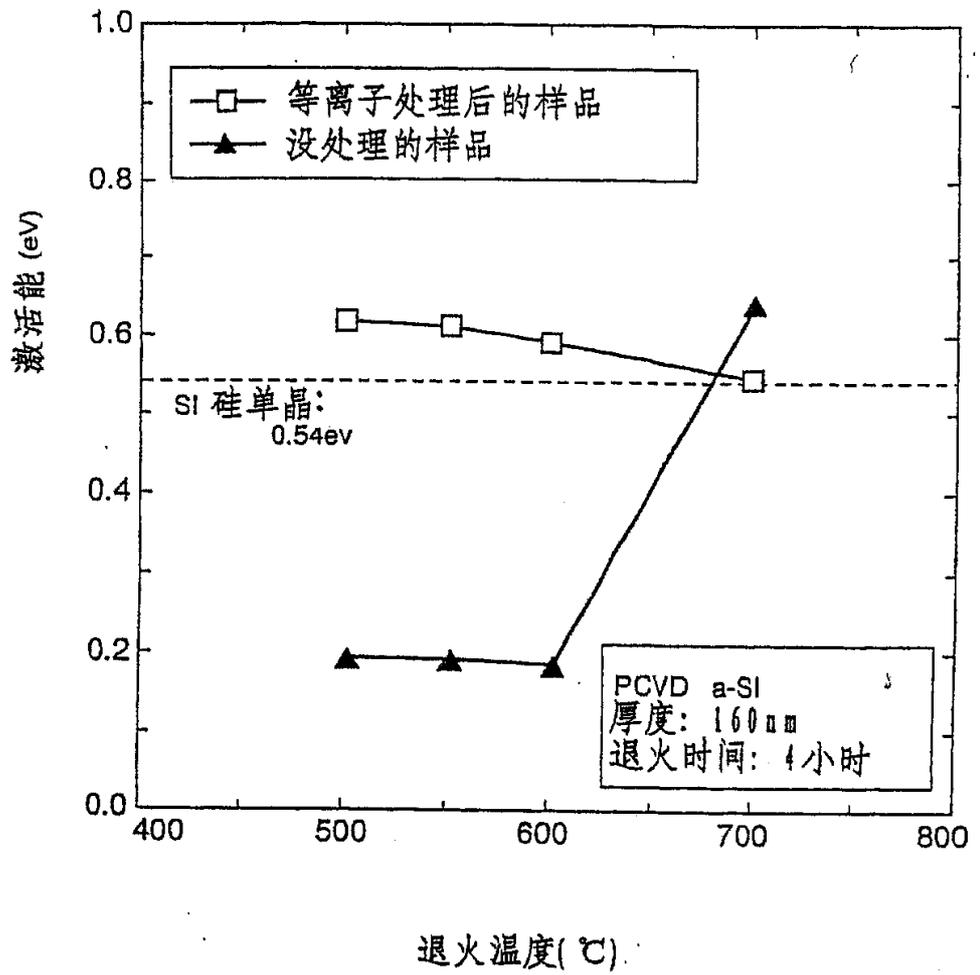


图 9



99.08.23

图 10 (A)

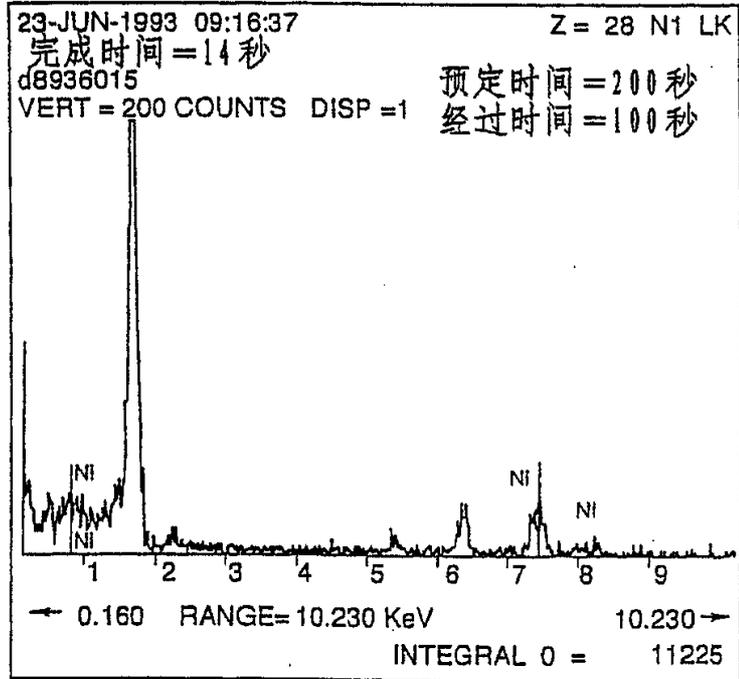


图 10 (B)

