

【公報種別】特許法第 17 条の 2 の規定による補正の掲載
【部門区分】第 7 部門第 2 区分
【発行日】平成 17 年 6 月 16 日 (2005.6.16)

【公開番号】特開 2002-110865 (P2002-110865A)
【公開日】平成 14 年 4 月 12 日 (2002.4.12)
【出願番号】特願 2000-295230 (P2000-295230)
【国際特許分類第 7 版】
H 0 1 L 23/32
【F I】
H 0 1 L 23/32 D

【手続補正書】
【提出日】平成 16 年 9 月 17 日 (2004.9.17)
【手続補正 1】
【補正対象書類名】明細書
【補正対象項目名】発明の名称
【補正方法】変更
【補正の内容】
【発明の名称】回路装置及びインターポーター

【手続補正 2】
【補正対象書類名】明細書
【補正対象項目名】特許請求の範囲
【補正方法】変更
【補正の内容】
【特許請求の範囲】
【請求項 1】

端子を有するベース基板と、
前記ベース基板上に配置され、半導体基板で形成されたものであって、前記ベース基板の端子に接続された第 1 の端子と、第 2 の端子と、前記第 2 の端子に接続され且つ半導体
能動素子を含んだ回路部とを有するインターポーターと、
前記インターポーター上に配置され、前記第 2 の端子に接続された端子を有する半導体
集積回路チップと、
を備え、
前記インターポーターは、第 1 の領域と、前記インターポーターの主面に平行な方向に
において前記第 1 の領域の内側に位置する第 2 の領域とを有し、前記第 1 の端子は第 1 の領
域に配置され、前記第 2 の端子は第 2 の領域に配置されていることを特徴とする回路装置
。

【請求項 2】
端子を有するベース基板と、
前記ベース基板上に配置され、半導体基板で形成されたものであって、前記ベース基板の端子に接続された第 1 の端子と、評価対象となる半導体集積回路基板の端子に接続可能な第 2 の端子と、前記半導体集積回路基板の評価を行うためのものであって前記第 2 の端子に接続され且つ半導体能動素子を含んだ回路部とを有するインターポーターと、
を備え、
前記インターポーターは、第 1 の領域と、前記インターポーターの主面に平行な方向に
において前記第 1 の領域の内側に位置する第 2 の領域とを有し、前記第 1 の端子は第 1 の領
域に配置され、前記第 2 の端子は第 2 の領域に配置されていることを特徴とする回路装置
。

【請求項 3】

ベース基板の端子と半導体集積回路チップ又は半導体集積回路基板の端子との接続に用いられ、半導体基板で形成されたインターポーターであって、

前記ベース基板の端子に接続可能であり、第１の領域に配置された第１の端子と、

前記半導体集積回路チップ又は半導体集積回路基板の端子に接続可能であり、前記インターポーターの主面に平行な方向において前記第１の領域の内側に位置する第２の領域に配置された第２の端子と、

前記第２の端子に接続され且つ半導体能動素子を含んだ回路部と、

を備えたことを特徴とするインターポーター。

【手続補正３】

【補正対象書類名】明細書

【補正対象項目名】０００１

【補正方法】変更

【補正の内容】

【０００１】

【発明の属する技術分野】

本発明は、回路装置及びインターポーターに関する。

【手続補正４】

【補正対象書類名】明細書

【補正対象項目名】０００５

【補正方法】変更

【補正の内容】

【０００５】

本発明は上記従来の課題に対してなされたものであり、半導体集積回路チップの負担を低減することが可能な回路装置及びインターポーターを提供すること、並びに、半導体集積回路基板に対してロスのない正確な評価を行うことが可能な回路装置及びインターポーターを提供することを目的としている。

【手続補正５】

【補正対象書類名】明細書

【補正対象項目名】０００６

【補正方法】変更

【補正の内容】

【０００６】

【課題を解決するための手段】

本発明に係る回路装置は、端子を有するベース基板と、前記ベース基板上に配置され、半導体基板で形成されたものであって、前記ベース基板の端子に接続された第１の端子と、第２の端子と、前記第２の端子に接続され且つ半導体能動素子を含んだ回路部とを有するインターポーターと、前記インターポーター上に配置され、前記第２の端子に接続された端子を有する半導体集積回路チップと、を備え、前記インターポーターは、第１の領域と、前記インターポーターの主面に平行な方向において前記第１の領域の内側に位置する第２の領域とを有し、前記第１の端子は第１の領域に配置され、前記第２の端子は第２の領域に配置されていることを特徴とする。

【手続補正６】

【補正対象書類名】明細書

【補正対象項目名】０００７

【補正方法】変更

【補正の内容】

【０００７】

また、本発明に係る回路装置は、端子を有するベース基板と、前記ベース基板上に配置され、半導体基板で形成されたものであって、前記ベース基板の端子に接続された第１の端子と、評価対象となる半導体集積回路基板の端子に接続可能な第２の端子と、前記半導

体集積回路基板の評価を行うためのものであって前記第２の端子に接続され且つ半導体能動素子を含んだ回路部とを有するインターポーターと、を備え、前記インターポーターは、第１の領域と、前記インターポーターの主面に平行な方向において前記第１の領域の内側に位置する第２の領域とを有し、前記第１の端子は第１の領域に配置され、前記第２の端子は第２の領域に配置されていることを特徴とする。

また、本発明に係るインターポーターは、ベース基板の端子と半導体集積回路チップ又は半導体集積回路基板の端子との接続に用いられ、半導体基板で形成されたインターポーターであって、前記ベース基板の端子に接続可能であり、第１の領域に配置された第１の端子と、前記半導体集積回路チップ又は半導体集積回路基板の端子に接続可能であり、前記インターポーターの主面に平行な方向において前記第１の領域の内側に位置する第２の領域に配置された第２の端子と、前記第２の端子に接続され且つ半導体能動素子を含んだ回路部と、を備えたことを特徴とする。