



(51) Classification internationale des brevets :
H03K 7/08 (2006.01)

(21) Numéro de la demande internationale :

PCT/EP2009/002642

(22) Date de dépôt international :

9 avril 2009 (09.04.2009)

(25) Langue de dépôt :

français

(26) Langue de publication :

français

(30) Données relatives à la priorité :

0852498

14 avril 2008 (14.04.2008)

FR

(71) Déposant (pour tous les États désignés sauf US) :
THOMSON LICENSING [FR/FR]; 46 Quai A. Le
Gallo, F-92100 Boulogne-Billancourt (FR).

(72) Inventeurs; et

(75) Inventeurs/Déposants (pour US seulement) : **MACE,
Philippe** [FR/FR]; 4 Cité d'Aleth, F-35000 RENNES
(FR). **GUITTON, Xavier** [FR/FR]; 11 rue du Champ

Thebault, F-35250 Chasne sur Illet (FR). **BENEZETH,
Philippe** [FR/FR]; 12, rue du Verger, 35510 Cesson-
Seigné (FR).

(74) Mandataire : **BENEZETH, Philippe**; 46, Quai
Alphonse Le Gallo, F-92100 Boulogne-Billancourt (FR).

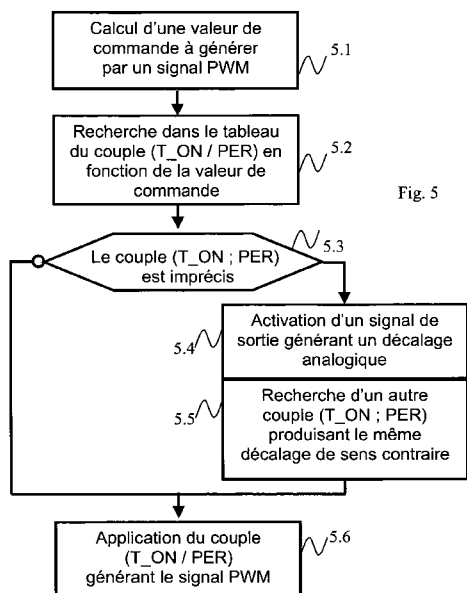
(81) États désignés (sauf indication contraire, pour tout titre
de protection nationale disponible) : AE, AG, AL, AM,
AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ,
CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ,
EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN,
HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR,
KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME,
MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO,
NZ, OM, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG,
SK, SL, SM, ST, SV, SY, TJ, TM, TN, TR, TT, TZ, UA,
UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) États désignés (sauf indication contraire, pour tout titre
de protection régionale disponible) : ARIPO (BW, GH,
GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM,

[Suite sur la page suivante]

(54) Title : METHOD FOR GENERATING AN ANALOG SIGNAL GENERATED BY PWM SIGNAL, AND SYSTEM
GENERATING SUCH SIGNAL

(54) Titre : PROCÉDE DE GENERATION D'UN SIGNAL ANALOGIQUE GENERE PAR UN SIGNAL PWM ET SYSTEME
GENERANT UN TEL SIGNAL



(57) Abstract : The present invention relates to a method for generating an analog signal generated by a PWM signal, the cyclic relationship and period of which are parameterizable. It is thus possible to select the pair formed from the cyclic relationship of the period producing an analog value closest to the one corresponding to the programmed command value. However, differences between analog values can be very great and generate areas of imprecision having variable width. Outside these areas, the analog signal generated is very precise. Therefore, when the command value associated with a pair is imprecise, a digital shift is applied to the command value at the same time that a means for analog shifting is used. The two shifts have the same amplitude and opposite directions such that they cancel each other out, producing a precise analog value. The present invention also relates to a device for generating an analog signal implementing the method.

(57) Abrégé : La présente invention concerne un procédé de génération d'un signal analogique généré par un signal PWM dont le rapport cyclique et la période sont paramétrables. On peut ainsi choisir le couple formé du rapport cyclique et de la période produisant une valeur analogique la plus proche de celle correspondant à la valeur de commande programmée. Mais les écarts entre les valeurs analogiques peuvent

[Suite sur la page suivante]

- 5.1 Calculate command value generated by PWM signal
5.2 Search table for pair (T_ON/PER) based on command value
5.3 Pair (T_ON;PER) is imprecise
5.4 Activate output signal generating analog shift
5.5 Search another pair (T_ON;PER) producing same shift in opposite direction
5.6 Use pair (T_ON/PER) generating PWM signal



ZW), eurasien (AM, AZ, BY, KG, KZ, MD, RU, TJ, **Publiée :**

TM), européen (AT, BE, BG, CH, CY, CZ, DE, DK, EE,
ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV,
MC, MK, MT, NL, NO, PL, PT, RO, SE, SI, SK, TR),
OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML,
MR, NE, SN, TD, TG).

— avec rapport de recherche internationale (Art. 21(3))

être très grands et génèrent des zones d'imprécision de largeur variable. En dehors de ces zones, le signal analogique généré est très précis. De ce fait, lorsque la valeur de commande associée à un couple est imprécise, un décalage numérique est appliqué sur la valeur de commande en même temps que l'application d'un moyen de décalage analogique. Les deux décalages ont la même amplitude et des sens contraires de sorte qu'ils s'annulent, produisant une valeur analogique précise. La présente invention concerne également un dispositif de génération d'un signal analogique mettant en œuvre le procédé.

**Procédé de génération d'un signal analogique généré par un signal PWM
et système générant un tel signal.**

5 La présente invention concerne un procédé de génération d'un signal analogique généré à partir d'un signal PWM et un système générant un tel signal.

10 Dans le domaine de la commande de processus électrique, il est nécessaire de produire des signaux analogiques à partir de données numériques. Un moyen simple consiste à utiliser un convertisseur numérique analogique, DAC en abrégé. Une unité centrale commande le convertisseur en introduisant dans un registre d'entrée une valeur numérique d'une précision déterminée. La précision analogique est d'autant plus grande que la valeur
15 numérique de contrôle du DAC possède de bits. On trouve couramment dans le commerce des DAC avec des registres 16 bits, l'unité centrale peut introduire 65536 valeurs différentes pour une tension variant de 0 volts à 10 volts, un DAC 16 bits génère deux valeurs consécutives avec un écart de 0,15 millivolt, c'est-à-dire avec une précision de 0.0015 %.

20 Les convertisseurs Numériques Analogiques sont d'autant plus onéreux que la précision est grande et que le temps de conversion est rapide. Si on n'a pas besoin d'un temps de conversion très rapide, les signaux PWM (en Anglais « Pulse Width Modulator ») permettent de fournir une tension analogique à partir d'une grandeur numérique. Un signal PWM est un signal numérique
25 comportant deux états « 0 » et « 1 », ce signal est périodique et produit par division d'une horloge de base. Au cours d'une période, la durée au cours de laquelle le signal est à 1 est réglable. Par convention, le rapport cyclique correspond au rapport entre le temps où la durée du signal est à « 1 » sur le temps total de la période du signal. Prenons par exemple un générateur de
30 signal PWM ayant un registre de programmation de 8 bits dans lequel la valeur « 1 » est programmée, le signal numérique obtenu est à « 1 » pendant une seule impulsion de base et à « 0 » pendant les 255 impulsions de base suivante. La sortie numérique du signal PWM est connectée à un circuit

intégrateur RC qui va lisser le signal périodique. On obtient alors une valeur continue qui peut être amplifiée pour commander un moteur par exemple.

Les applications des signaux PWM pour commander des équipements nécessitant une grandeur électrique analogique en entrée sont très nombreuses. Typiquement, on peut réguler un moteur, l'intensité d'une lampe, régler la puissance d'un amplificateur, etc. On en trouve dans les décodeurs de télévision pour contrôler la vitesse du ventilateur. En effet, ces appareils électroniques consomment une importante énergie en fonctionnement normal. Cette énergie se transforme en chaleur qui se concentre dans les appareils habituellement fermés. Si elle n'est pas évacuée cette chaleur provoque un vieillissement accéléré des composants électroniques finissant par une détérioration irréversible. Pour éviter cela, un ventilateur est disposé à proximité d'ouïes pratiquées dans la coque du décodeur pour accélérer les échanges avec l'extérieur et améliorer le refroidissement. Mais l'utilisation à pleine vitesse d'un ventilateur est bruyante. Si l'appareil est placé dans une chambre, le niveau sonore peut être gênant. L'expérimentation a montré que ce n'est pas tant la vitesse qui est audible mais la variation de vitesse. Lorsque les valeurs sont introduites dans le générateur de PWM et qu'une tension continue est ainsi produite, le passage d'une valeur à la valeur suivante est audible, surtout lorsque cette variation intervient régulièrement comme c'est le cas pour un système de régulation. Les caractéristiques des ventilateurs varient d'un appareil à l'autre. De ce fait le système de commande doit fournir des commandes dans une plage de commande étendue et donc une bonne précision sur l'ensemble de cette plage.

Pour améliorer la précision du signal de commande, une solution consiste à augmenter le nombre de bits du registre qui contrôle la durée au cours de laquelle le signal est à « 1 ». Par exemple si ce registre est de 12 bits, la précision passe alors à $1/4096 = 0,025\%$. Mais un générateur de PWM à 12 bits est plus onéreux qu'un générateur PWM 8 bits, de plus avec la même fréquence de base la période est 16 fois plus longue, donc il est plus lent à réagir.

Une autre solution consiste à faire varier à la fois la période et le rapport cyclique. Pour cela, les générateurs de signaux PWM sont dotés de deux registres de contrôles l'un pour programmer la durée du signal périodique, c'est

la période, notée « PER ». L'autre registre programme la durée, notée « T_ON » au cours de laquelle le signal est à « 1 ». Le rapport cyclique est le résultat du rapport T_ON / PER, il est toujours inférieur à 1 puisque T_ON est toujours inférieur à PER. La valeur de la grandeur analogique générée est
 5 directement proportionnelle au rapport cyclique. Pour un générateur PWM de 8bits, en modifiant à la fois les valeurs PER et T_ON, on obtient beaucoup plus de 256 valeurs possibles, et donc, on dispose d'un très grand nombre de couples permettant au final de générer autant de valeurs de tension différentes.

En respectant la règle : $T_ON \leq PER$, on obtient :

10 Si PER = 255, alors 256 valeurs sont possible pour T_ON.

Si PER = 254, alors 255 valeurs sont possible pour T_ON.

Si PER = 253, alors 254 valeurs sont possible pour T_ON.

...

Si PER = 2, alors 3 valeurs sont possible pour T_ON (0, 1 ou 2).

15 Si PER = 1, alors deux valeurs sont possible pour T_ON (0 ou 1) : le signal est alors continuellement à « 0 » ou « 1 ».

La valeur nulle pour PER n'a pas de sens.

Le nombre possible de couples est le résultat d'une suite arithmétique, dont la formule est $\Sigma = 255 \times ((1 + 255) / 2) = 32640$ couples (T_ON ; PER)
 20 différents.

On constate que certaines valeurs décimales obtenues en effectuant le rapport T_ON / PER sont identiques, par exemple : $1 / 2 = 2 / 4 = 4 / 8 = 8 / 16 = 16 / 32 = 32 / 64 = 64 / 128$. Le calcul démontre qu'il existe 19947 couples (T_ON ; PER) produisant des valeurs décimales différentes ce qui génère
 25 autant de niveaux analogiques différents. Ces 19947 valeurs décimales sont comprises entre 0 et 1 et on peut supposer que n'importe quelle valeur décimale serait produite avec une précision minimale de $1/19947$. Malheureusement, les précisions varient considérablement d'une valeur à l'autre.

30 En effet, en organisant les 19947 valeurs décimales générées par tous les couples (T_ON ; PER) dans une liste par valeurs croissantes, on constate que les écarts entre deux valeurs consécutives varient considérablement. Dans la majorité des cas, les écarts entre les valeurs décimales sont de 0.000016, ce qui produit une précision de $1/62000$ environ mais dans une certaine zone de la

liste, l'écart augmente brusquement et peut s'élever à 0.001961, ce qui fait baisser la précision à 1/510. Lorsque l'on veut produire une variation régulière de valeurs analogiques, un tel écart entraîne un défaut de linéarité. Cette brusque montée de l'écart entre deux rapports cycliques est dû au fait que les

5 rapports T_ON / PER fournissent des valeurs décimale discrètes qui n'offrent pas un même écart entre elles.

Le document US 2005/110668 – CHIN DOUGLAS décrit une façon d'améliorer la précision d'un DAC. Une tension Vd déterminée est générée à l'entrée du PWM. Le générateur de PWM fournit un signal ayant deux niveaux :

10 0 volt et Vd selon un rapport cyclique variable. Le signal fourni par le PWM est ensuite filtré pour générer une tension continu qui dépend de la valeur Vd et du rapport cyclique du PWM, ce qui permet un réglage fin de la tension de sortie. Ce document n'envisage pas que certaines valeurs de périodes et de rapport cyclique génèrent une grande imprécision, et qu'il y aurait intérêt à ne pas les

15 utiliser.

Le document US 6 593 864 – REILLY Timothy décrit un générateur PWM dont le signal est intégré pour fournir une tension analogique. Un circuit de compensation permet de réduire la dérive due à la température au fil du temps. La tension en sortie de l'intégrateur est comparé à une valeur de

20 référence, et si l'écart est important, un état est appliqué à l'entrée Up/Down d'un compteur pour modifier les paramètres du PWM (réf. 22) de façon à garder le même niveau de sortie analogique dans le temps. Ce document n'envisage pas que certaines valeurs de périodes et de rapport cyclique génèrent une grande imprécision, et qu'il y aurait intérêt à ne pas les utiliser.

Le document EP 1 575 171 - PATRA PATENT décrit un générateur PWM qui est modulé par un circuit électronique générant une forme d'onde cyclique et synchronisée avec la période du PWM. Ce circuit électronique rajoute une modulation au signal PWM, ce qui permet globalement d'améliorer la précision. Ce document n'envisage pas que certaines valeurs de périodes et

25 de rapport cyclique génèrent une grande imprécision, et qu'il y aurait intérêt à ne pas les utiliser.

30

La présente invention permet donc de diminuer l'effet de non linéarité dues au fait que certaines valeurs de périodes et de rapport cyclique génèrent

de l'imprécision et de pouvoir ainsi produire à partir d'un signal PWM des valeurs analogiques avec une grande précision.

Un des objets de la présente invention est un procédé de génération
5 d'un signal analogique généré à partir d'un signal PWM ayant une première valeur de période et une première valeur de rapport cyclique associées à une valeur de commande, ledit signal PWM étant électriquement intégré pour produire le signal analogique ;

caractérisé en ce qu'il comporte une étape d'application d'une seconde
10 valeur de période et d'une seconde valeur de rapport cyclique produisant un signal PWM dont le signal électriquement intégré est décalé d'une amplitude prédéterminée, et une étape d'activation d'un dispositif analogique générant un décalage du signal analogique généré à partir du signal PWM, l'amplitude du décalage du signal analogique produit à partir du signal PWM étant identique et
15 de sens contraire à celui produit par l'application des secondes valeurs de période et de rapport cyclique.

De cette manière, si la valeur de commande ne peut correspondre de
façon précise à un couple de rapport cyclique et de période donné, alors en
20 effectuant un décalage dans les valeurs de couples pour rechercher un couple de secondes valeurs de rapport cyclique et de période générant une amplitude donnée et en commandant un décalage analogique de même amplitude et de sens contraire, on obtient la valeur de commande précise attendue.

Selon un premier perfectionnement, l'étape d'application de secondes
25 valeurs de période et de rapport cyclique, et l'étape d'activation d'un dispositif analogique générant un décalage sont exécutées lorsque l'écart entre la valeur du signal électriquement intégré et la valeur théorique obtenue à partir de la valeur de commande est supérieur à une valeur de seuil. De cette manière, il est possible de paramétrer le déclenchement du décalage.

30 Selon un perfectionnement, l'utilisateur peut introduire une valeur de seuil à comparer avec l'écart afin de déterminer s'il faut commander un décalage. Cela ajoute plus de souplesse et permet d'éviter de trop nombreux décalages si la précision désirée est moyenne. Selon un autre perfectionnement, la décision d'exécuter les deux décalages se compensant

mutuellement est déterminée à l'avance pour toutes les valeurs de commandes. Avantageusement, la décision se présente sous la forme d'un indicateur enregistré pour chaque valeur de commande à appliquer. De cette manière, la décision de commander un décalage est immédiatement prise.

5 Selon un autre perfectionnement, les exécutions de l'étape d'application de secondes valeurs de période et de rapport cyclique et de l'étape d'activation d'un dispositif analogique générant un décalage du signal analogique sont décalées dans le temps. De cette manière, le moyen de décalage le plus lent démarre le premier de sorte que l'autre moyen va rapidement compenser
10 l'écart sans que cela génère un artefact trop important. Selon ce perfectionnement, l'étape d'activation du dispositif analogique générant un décalage du signal analogique s'exécute à la fin de la première période au cours de laquelle les secondes valeurs de période et de rapport cyclique sont appliquées. De cette façon, la première période de PWM est déjà programmée
15 et commence à produire un décalage lorsque le décalage du signal analogique s'effectue un peu plus tard mais comme il est plus rapide, les effets vont mutuellement et dynamiquement se réduire.

 Selon un autre perfectionnement, si le dispositif analogique générant un décalage du signal analogique applique immédiatement l'amplitude, alors
20 consécutivement à l'étape d'activation du dispositif analogique générant un décalage du signal analogique, les premières valeurs de période et de rapport cyclique appliquées sont majorées pour prendre en compte le retard de l'établissement dû à l'intégration du signal PWM, de façon à limiter le brusque écart généré par le décalage analogique. De cette manière, il est possible de
25 compenser les artefacts générés lors de l'activation du dispositif analogique qui possède un effet immédiat alors que le signal analogique produit par les secondes valeurs de période et de rapport cyclique est plus lent à s'établir du fait de la constante de temps du circuit intégrateur.

 Selon un autre perfectionnement, le dispositif de génération du signal
30 PWM dispose d'un circuit de sélection de la valeur du décalage du signal analogique parmi une pluralité de valeurs prédéterminées. De cette façon, on peut obtenir plusieurs valeurs de décalages analogiques et ainsi une meilleure précision. Selon un autre perfectionnement, un dispositif d'auto-apprentissage permet de calculer la valeur du décalage du signal analogique de façon que

cette valeur soit identique à celle produite par l'application des autres valeurs de période et un rapport cyclique produisant un signal PWM dont le signal électriquement intégré est décalé. De cette façon, il est possible de calibrer le signal à partir d'un fonctionnement autonome de l'appareil et ainsi améliorer la
5 précision intrinsèque à chaque appareil.

Un autre objet de la présente invention est un dispositif de génération d'un signal analogique à partir d'un signal PWM caractérisé par une première valeur de période et une première valeur de rapport cyclique associées à une
10 valeur de commande, comportant un moyen d'intégration du signal PWM pour produire un signal analogique ;

caractérisé en ce qu'il comporte un moyen de génération de secondes valeurs de période et de rapport cyclique pour produire un autre signal PWM dont le signal électriquement intégré est décalé d'une amplitude prédéterminée,
15 et un moyen de décalage du signal généré à partir du signal PWM et électriquement intégré produisant un décalage dont l'amplitude est identique et de sens contraire à celle produite par le moyen de génération de secondes valeurs de période et de rapport cyclique.

20 D'autres caractéristiques et avantages de la présente invention ressortiront de la description des exemples de réalisation qui vont suivre, pris à titre d'exemples non limitatifs, en référence aux figures annexées dans lesquelles :

- la figure 1 représente une coupe d'un appareil électronique selon un
25 exemple de réalisation de l'invention,

- la figure 2 illustre un système de génération d'un signal analogique variable selon un exemple préféré de réalisation,

- la figure 3 présente un exemple de table de correspondance permettant d'extraire des couples de période et de rapport cyclique afin de
30 générer un signal analogique variable,

- la figure 4 présente une courbe des niveaux d'imprécision des valeurs hexadécimales de commande allant de 0000 à 65536 en décimal,

- la figure 5 présente un ordinogramme des étapes permettant de fournir un signal analogique précis, selon un exemple de réalisation,

- la figure 6 montre un exemple de schéma électronique permettant de réaliser un décalage analogique appliqué à un signal produit par un générateur de signaux PWM.

5 - la figure 7 montre un exemple de schéma électronique où l'application du décalage analogique s'effectue en se synchronisant avec l'application du décalage numérique.

La figure 1 décrit en coupe un appareil électronique, un décodeur de télévision par exemple. L'appareil comporte un circuit imprimé 1 sur lequel des circuits électroniques 2 sont disposés. Un disque dur 3 permet de mémoriser des données, notamment des œuvres audiovisuelles de longue durée. Les circuits 2 et le disque dur 3 consomment beaucoup d'énergie et dégagent de la chaleur. Par exemple, l'unité centrale du décodeur 2 libère typiquement une énergie d'environ 6 watts. De ce fait, certaines zones du décodeur, marquées en gris sur la figure 1, sont plus chaudes que d'autres. Un ventilateur 4 extrait l'air chaud de l'intérieur du décodeur. Deux ouïes de ventilation 5 découpées dans la coque du décodeur permettent deux entrées d'air frais. Des flèches courbes montrent le passage des flux d'air. Le nombre, la position et la taille des ouïes sont des éléments importants d'une bonne ventilation, ces paramètres étant bien connus de l'homme du métier.

La figure 2 illustre un dispositif de génération D d'un signal analogique permettant de contrôler la vitesse d'un ventilateur V selon un exemple préféré de réalisation. Cette figure est applicable à tout système de génération d'un signal analogique qui reçoit en entrée une valeur numérique et fournit en sortie un signal PWM. Dans l'exemple de réalisation décrit, l'unité de gestion M est un des circuits 2 de la carte ou une partie d'un circuit 2, sa fonction est de maintenir la vitesse du ventilateur la plus proche possible d'une vitesse de consigne. L'unité de gestion M dispose d'une entrée numérique pour la réception des signaux représentatifs de la vitesse du ventilateur (ces signaux sont généralement appelés « Tachy ») et d'une sortie de commande pour le contrôle du ventilateur 4, noté « V » sur la figure 2. Le signal Tachy est un signal impulsionnel, chaque impulsion correspondant à une partie de rotation du ventilateur. En fonction du signal Tachy, l'unité de gestion 6 calcule la

vitesse du ventilateur V et effectue d'éventuelles corrections pour maintenir la vitesse le plus proche possible de la valeur de consigne.

Le dispositif de génération D génère un signal PWM pour commander la vitesse du ventilateur. Le signal numérique est converti en un signal analogique en utilisant un moyen d'intégration, typiquement un filtre passe bas constitué d'une résistance R et d'un condensateur C. Puis le signal analogique est amplifié, à l'aide d'un transistor ou d'un circuit d'amplification A. La tension analogique appliquée peut varier entre 0 et 12 Volts, mais généralement le ventilateur ne tourne pas pour une tension inférieure à 5 volts environ, et il devient trop bruyant si on dépasse 9 volts. De ce fait, la plage utile de valeurs de commande du moteur varie entre 41% et 75 %, ce qui confirme la nécessité d'avoir une bonne précision dans cette plage assez étroite. Dans le contexte de l'invention, la durée du signal périodique PER et la durée au cours de laquelle le signal est à « 1 » T_ON sont programmables.

Selon un premier mode simple de réalisation, le système de génération du signal analogique calcule des valeurs de commande sur 16 bits pour commander le ventilateur. Le système de génération dispose d'une table de correspondance enregistrée en mémoire qui, pour chaque valeur hexadécimale de commande fournit un couple (T_ON ; PER) susceptible de produire cette valeur de commande. Cette table de 65536 valeurs est une liste ordonnée de couples (T_ON ; PER). Comme cela a été dit précédemment, 19947 valeurs différentes de rapport cycliques sont possibles, de ce fait, certaines valeurs de couple peuvent être associée à une même valeur de commande.

La table de la figure 3 est un exemple de table de correspondance. Supposons que le système de génération du signal analogique calcule une valeur de commande 8096H (32918 en décimal), la table fournit les valeurs PER = 219 et T_ON = 110, le système programme les deux registres du PWM avec ces valeurs. Il est également possible de réduire la table pour que le nombre de valeurs d'entrée soit un nombre égal à une plus faible puissance de 2 que 16, par exemple 2 puissance 14 ou 2 puissance 12. Certains couples (T_ON ; PER) vont alors disparaître car les valeurs décimales associées sont très proches d'autres valeurs qui restent dans la table. La zone mémoire occupée par la table est ainsi optimisée.

La plupart des microcontrôleurs manipulent des données sur 16 bits, nous garderons pour la suite du document une table de correspondance indexé par une valeur sur 16 bits. Cette table contient donc 65536 valeurs.

Nous constatons à l'aide de la table de la figure 3 que deux valeurs consécutives de commande sont généralement associées à deux couples (T_ON ; PER) différents. Mais ce n'est pas toujours le cas, par exemple pour les valeurs de commande : 808BH et 808CH, ou : 8090H et 8091H, ou encore : 80A3H et 80A4, la table ne fournit qu'un seul couple (T_ON ; PER). De ce fait, pour l'une des deux valeurs de commandes, la précision passe de $0.16.10^{-6}$ (= $1/65536$) à $0.32.10^{-6}$ (= $1/32768$). Pour d'autres valeurs, la précision chute considérablement, par exemple autour de la valeur 8000H, on trouve les valeurs de commandes et les couples (T_ON ; PER) suivants :

Index hexa	PER / T_ON	Valeur décimale	précision
7F7EH	(252, 126)	0.498023715415	16.10^{-6}
7F7FH - 7FBFH	(254, 127)	0.498039215686	16.10^{-6} à 1961.10^{-6}
7FC0H - 8040H	(255, 128)	0.500000000000	16.10^{-6} à 1960.10^{-6}
8041H - 8080H	(254, 128)	0.501960784313	16.10^{-6}
8081H	(252, 127)	0.501976284584	16.10^{-6}

15

Le couple (T_ON ; PER) = (252,127) est associé par la table à 126 valeurs de commandes. On voit que la précision pour certaine valeur de commande n'est plus que de $1960.10^{-6} = 1/510$, au lieu de $1/65536$ ou $1/32768$, que l'on trouve généralement ailleurs. La zone des valeurs de commande comprises entre 7F7FH et 8080H est une zone d'imprécision. Soit nnnnH une valeur de commande sur 16 bits, le couple (T_ON ; PER) associé doit produire un rapport cyclique dont la valeur décimale T_ON / PER est très proche de nnnnH / 10000H. Si l'écart entre les rapports T_ON / PER et nnnnH / 10000H est trop important, la valeur de commande nnnnH associée au couple (T_ON ; PER) est imprécise. Nous verrons par la suite, comment évaluer le niveau d'imprécision. La présente invention va consister à ne pas extraire de la table un couple (T_ON ; PER) correspondant à une valeur de commande imprécise mais à effectuer un décalage numérique en utilisant une

20

25

autre valeur de commande qui est précise et à appliquer un décalage analogique en modifiant un paramètre de l'amplificateur. En faisant en sorte que les deux décalages soient de même amplitude mais de sens contraires, ils vont alors s'annuler.

5 La valeur du décalage numérique à appliquer à la valeur de commande se calcule de la façon suivante. Il est d'abord utile de préciser que les valeurs de commande associées au couple (T_ON ; PER) dites imprécises sont parfaitement déterminées. La figure 4 montre le niveau d'imprécision de chaque valeur hexadécimale de commande entre 0000 et 10000H. Comme le
10 montre la figure 4, la zone d'imprécision maximale se situe exactement à la moitié de la plage totale des valeurs de commande, c'est à dire qu'elle est centrée autour de la valeur 8000H. Puisque c'est la plage dont la valeur d'imprécision est maximale, elle sert de référence pour la correction et donc pour la détermination du décalage. On constate que les écarts entre deux
15 valeurs de commande dans la zone de précision maximale sont de l'ordre de $16 \cdot 10^{-6}$ et que la zone d'imprécision maximale comporte deux valeurs dont le total est $1961 \cdot 10^{-6} + 1960 \cdot 10^{-6} = 3921 \cdot 10^{-6}$. La valeur $3921 \cdot 10^{-6}$ représente la largeur de la plage d'imprécision maximale. Le nombre de valeurs précises que l'on pourrait obtenir dans cette plage en effectuant le rapport $3921 \cdot 10^{-6} / 16 \cdot 10^{-6}$
20 est de 245. Il en résulte qu'en effectuant un décalage numérique de 245 valeurs de commande, on est sûr de s'écarter de la zone d'imprécision et, en pointant la table avec cette nouvelle valeur, d'extraire une valeur de commande précise associée à un couple (T_ON / PER). Pour une plus grande facilité d'opération, la valeur de 245 est « arrondie » à la puissance de 2 la plus
25 proche, c'est-à-dire 256. Le décalage va donc consister à additionner 0100H à la valeur hexadécimale de commande, en d'autres termes à rajouter une unité au « Most Significant Byte » de la valeur hexadécimale de commande.

 Le microcontrôleur M génère un signal PWM dont la valeur est supérieure de 0100H à celle calculée par le dispositif de génération D. Pour
30 compenser ce décalage, un dispositif analogique est implémenté pour baisser d'autant ce niveau. Le signal PWM généré par le microcontrôleur est un signal numérique à deux niveaux de tension : 0 ou 5 volts. 0 volt est généré pour une valeur de commande de 0000 et 5 volts pour FFFFH. Un décalage de 0100H

entraîne donc une variation de $5 / 256 = 0.0195$ volts. Le décalage analogique consiste à baisser le niveau analogique de 19.5 millivolts.

La figure 5 est un exemple d'ordinogramme montrant les opérations permettant de générer des valeurs analogiques précises générées par un signal PWM. A l'étape 5.1, le dispositif de génération D détermine une valeur de commande. A l'aide de cette valeur de commande, le dispositif recherche dans la table le couple (T_ON ; PER) capable de générer le signal PWM qui fournit la valeur analogique la plus proche de celle demandée (étape 5.2). Dans le même temps, le dispositif lit dans la table le niveau d'imprécision associé à la valeur de commande pour laquelle un couple (T_ON ; PER) est déterminé. A l'étape 5.3, le niveau d'imprécision est testé et si ce niveau est en-dessous d'un seuil prédéterminé, alors le couple trouvé est effectivement appliqué dans le générateur de PWM. Si le niveau d'imprécision dépasse le seuil, alors le dispositif de génération D active un port de commande du microcontrôleur qui a pour effet de générer un décalage du signal analogique produit par le signal PWM (étape 5.4). De ce fait, le signal analogique va augmenter d'une certaine valeur. Le dispositif de génération D soustrait de la valeur de commande une quantité égale à celle produisant le décalage du signal analogique et obtient une nouvelle valeur de commande qui permet d'adresser la table en vue de rechercher un nouveau couple (T_ON ; PER) (étape 5.5). Avantageusement, la commande pour générer le décalage analogique et l'introduction du nouveau couple (T_ON ; PER) générant le décalage d'origine numérique ne s'effectue pas au même moment, mais l'ordre et l'intervalle de temps dépendent des constantes de temps des deux moyens de générations de décalage. Dans un mode simple de réalisation, les constantes moyennes sont calculées et les deux décalages sont appliqués l'un après l'autre en les espaçant d'une durée déterminée.

Selon un perfectionnement, et notamment dans le cas où l'on utilise un réseau résistif pour produire le décalage analogique, ce décalage est instantané, ce qui n'est pas le cas pour générer le signal analogique obtenu suite à l'application du décalage numérique. En effet, la valeur analogique correcte n'est obtenue qu'à la fin d'une période de génération de signal PWM. Donc, dans ce cas, le nouveau couple (T_ON ; PER) est d'abord appliqué au générateur PWM, puis après une durée égale à la période PER du signal

PWM, le décalage analogique est appliqué. De cette façon, les décalages interviennent quasiment au même moment, ce qui limite considérablement la présence d'artefact sur le signal analogique finalement produit.

Comme il a été dit précédemment, le décalage généré de façon analogique a la même amplitude que le décalage obtenu en choisissant un autre couple (T_{ON} ; PER) que celui correspondant à la valeur de commande calculé par le dispositif de génération. Les décalages étant de sens contraire, ils s'annulent et on obtient une valeur analogique correspondant à la valeur de commande calculée. On obtient un signal analogique précis car obtenu à partir d'une valeur de commande précise, alors que la valeur de commande initialement calculée par le dispositif de génération D ne l'est pas.

Il reste donc à définir à quel moment une valeur de commande est considérée comme imprécise, ce qui déclenche l'utilisation de décalage. Comme il a été dit précédemment, les zones d'imprécision sont parfaitement localisées, de sorte que l'on peut calculer en usine pour chaque valeur de commande $nnnnH$ l'écart entre le rapport T_{ON} / PER et $nnnnH / 10000H$. Selon un exemple simple de réalisation, la table de correspondance contient une nouvelle colonne contenant la valeur de l'écart. Dans le cas d'un générateur PWM 8 bits, le plus faible écart est $16 \cdot 10^{-6}$. L'analyse de tous les écarts montre que l'on trouve de grande succession de commande ayant un écart inférieur à $32 \cdot 10^{-6}$, ce qui est le double du plus faible écart, et garantit une précision de $1/2^{15}$, ce qui est tout à fait satisfaisant. Selon un premier exemple de réalisation, le test effectué à l'étape 5.3 consiste donc à comparer la valeur de l'écart correspondant à la valeur de commande avec le seuil de $32 \cdot 10^{-6}$. si la valeur de l'écart est supérieure au seuil, alors les décalages sont déclenchés. Selon une variante de réalisation, le dispositif de génération D offre la possibilité à un opérateur d'introduire une valeur de seuil à l'aide d'un clavier par exemple.

Cet exemple d'implémentation est particulièrement souple car un opérateur peut régler la valeur de seuil et ainsi augmenter le seuil en diminuant la précision, ceci pour limiter l'emploi des décalages. De plus, si le dispositif de génération D peut déterminer à l'avance que les valeurs de commande vont évoluer dans une plage de variation contenant quelques valeurs imprécises, il peut décider de déclencher un décalage de façon à faire évoluer les valeurs de

commandes dans une plage ne contenant que des valeurs précises. Par exemple, supposons que pendant une longue période, le système de régulation D envoie au ventilateur des valeurs de commandes comprises 8240H et 8400H définissant ainsi la plage de régulation, et que le système constate en analysant la table qu'une zone d'imprécision commence à la valeur 83D0H. Le système de régulation décide alors de décaler d'emblée la plage de variation pour éviter de fréquentes commandes de décalages au cours de la régulation dans la plage. Le décalage va donc être commandé pour toute la plage de variation même si pour les valeurs comprises entre 8240H et 83CFF, ce ne serait pas nécessaire.

Selon une variante de réalisation, le constructeur du dispositif de régulation détermine à l'avance le déclenchement du décalage en fonction d'un seul d'imprécision. La nouvelle colonne de la table de correspondance contient alors un indicateur commandant le décalage. Cette nouvelle colonne contient la valeur du bit à appliquer sur le port de sortie commandant le décalage analogique, la valeur de ce bit déclenche également le décalage numérique.

La figure 6 présente un exemple d'un schéma électrique d'implémentation d'un amplificateur intégrateur de signaux PWM apte à mettre en œuvre la présente invention. Le réseau R1, C constitue le filtre intégrateur du signal PWM fourni par le microcontrôleur M. Le pont résistif constitué par R1 et R2/R3 polarise le transistor T. La résistance R3 est reliée à un port numérique de sortie du microcontrôleur M. La tension fournie par le port de sortie est soit 0 volt, soit 5 volts. Sans décalage analogique, le niveau du port est à + Vcc. Lorsqu'un décalage est appliqué, les valeurs de résistance R1, R2 et R3 sont déterminées pour que la tension soit abaissée de 19.5 millivolts en appliquant 0 volt sur le port de sortie. Le transistor T amplifie le signal analogique appliqué à sa base pour contrôler la vitesse du ventilateur.

Selon un autre perfectionnement, le microcontrôleur dispose de plusieurs ports de sortie pour commander des décalages analogiques ayant des amplitudes différentes. L'état des « n » ports de sortie est commandé par une nouvelle valeur de « n » bits, chaque port créant un décalage dont l'amplitude est le double de celle générée par le port contrôlé par le bit de rang

immédiatement inférieur. En partant de la figure 6, on utilise plusieurs ports de sorties envoient un signal à la base du transistor à travers une résistance calibrée : R31 , R32, R33.... (non représentée sur la figure). La valeur de chaque résistance est fonction du décalage de tension à réaliser. Une fois que la largeur de la plage d'imprécision maximale est calculée, le premier port qui correspond au bit le plus significatif, doit générer un premier décalage analogique au moins égal à la largeur de plage d'imprécision maximale. Le second port qui correspond au bit immédiatement moins significatif, génère un second décalage moitié moins important que le premier. Et ainsi de suite, l'expérience montre que l'on obtient d'excellents résultats avec 3 ports de sortie, et donc 3 bits ce qui permet sept valeurs de décalage analogique. Dans le cas où la valeur hexadécimale de commande programmée par le dispositif de génération D est imprécise, la programmation des états de sorties des ports qui génèrent le décalage analogique s'effectue en fonction de la largeur de la plage d'imprécision mesurée pour cette valeur de commande. Plus la plage d'imprécision est grande, plus le décalage doit être grand pour commander des mesures à partir de couple (T_ON ; PER) précis associé à une valeur de commande.

Selon la variante de réalisation où le constructeur du dispositif définit dans la table de correspondance un indicateur commandant le décalage, cet indicateur, la nouvelle colonne contient la valeur des bits à appliquer sur les ports de sortie commandant le décalage analogique. L'amplitude du décalage numérique est fonction de ladite valeur. Avantageusement, le constructeur du dispositif dispose également dans la nouvelle colonne de la table la valeur à additionner à la valeur de commande. Si la valeur de commande des ports déclenchant le décalage est égal à « 0000 », alors la valeur à additionner pour provoquer un décalage numérique est également « 0 ».

Selon un autre perfectionnement, la figure 7 présente un exemple d'un schéma électrique d'implémentation d'un amplificateur intégrateur de signaux PWM apte à mettre en œuvre la présente invention et doté d'un moyen de synchronisation des deux décalages. Par rapport à la figure 6, on a rajouté une bascule appliquant sur sa sortie Q l'état logique présent à son entrée D, la mise à jour s'effectuant sur un front montant du signal PWM. Par convention, le front montant du signal PWM termine la période. Lors de l'application d'une nouvelle

valeur de commande, les valeurs T_ON et PER sont extraites de la table et appliquées au générateur de PWM. Supposons que l'application de ce nouveau couple (T_ON , PER) nécessite un décalage analogique, le port de sortie est mis à 0 volt. Le décalage analogique ne sera effectué qu'à la fin de la

5 période du PWM, c'est-à-dire lors du front montant. De cette façon, il n'est plus utile d'attendre une durée égale à la période pour appliquer le décalage analogique, la bascule va synchroniser l'application des deux décalages. La variation du signal analogique provoqué par l'application des nouvelles valeurs T_ON et PER est parfaitement compensée par la génération du décalage

10 analogique et ceci au même moment. De ce fait, ces deux actions concomitantes limitent la présence d'artefact au niveau du signal analogique finalement généré.

Selon un exemple d'implémentation, la génération de signaux PWM possède une fréquence de base de 20 KHz et la constante de temps choisie

15 pour R1 et C est de 1 milliseconde. Au cours des expérimentations, on a constaté un artefact au moment de l'établissement du décalage. Cet artefact est dû au fait que le décalage analogique s'applique immédiatement sur le signal de sortie car il découle d'un réseau résistif, alors que le décalage numérique découle de l'intégration d'un signal PWM par un circuit intégrateur

20 possédant une certaine constante de temps. Pour diminuer au maximum cet artefact et selon un perfectionnement de la présente invention, le dispositif de génération D qui connaît la constante de temps du circuit intégrateur va appliquer une succession de couple (T_ON , PER) qui va compenser le léger retard généré par le circuit intégrateur. Par exemple, on voit qu'au cours du

25 déroulement de la durée d'une milliseconde, le signal analogique en sortie du circuit intégrateur va atteindre la valeur déterminée, Le dispositif de génération D va alors appliquer pendant les deux ou trois premières périodes de PWM une valeur avec un important écart par rapport à la valeur de commande, écart générant un décalage qui compense très vite celui du décalage analogique.

30 Puis au cours des périodes suivantes, le dispositif de génération applique la valeur de commande extraite de la table.

Selon un autre perfectionnement, le dispositif de génération D comporte un dispositif d'auto-calibration permettant d'évaluer avec précision la valeur de décalage analogique produit par le dispositif de décalage analogique. Dans un

premier temps, le microcontrôleur sélectionne une première valeur de commande située dans une zone précise et applique le couple (T_ON ; PER) extrait de la table et le décalage analogique en activant un port de sortie. A l'aide de la sonde tachymétrique, le microcontrôleur mesure la vitesse avec une
5 précision d'au moins 5 décimales. Puis, le microcontrôleur supprime le décalage analogique et la vitesse du ventilateur diminue. Ensuite, le microcontrôleur extrait de la table les valeurs de commande immédiatement supérieures à la première et mesure la vitesse avec la même précision. Le microcontrôleur applique de nouvelles valeurs de commande tant que la vitesse
10 mesurée n'est pas égale ou extrêmement proche à celle mesurée pour la première valeur de commande. Lorsque cette seconde valeur de commande est déterminée, le microcontrôleur calcule l'écart avec la première valeur, cet écart correspond au décalage numérique équivalent au décalage analogique.

Cette opération est effectuée pour chaque port de sortie générant un
15 décalage de façon à ce que les valeurs absolues des décalages numériques et analogiques soient les plus proches possibles. Avantageusement, une résistance variable ou tout autre moyen manuel permettant d'ajuster le décalage est implémenté dans l'appareil. Une indication visuelle permet à un opérateur de régler le composant pour que le décalage analogique soit égal à
20 une valeur déterminée. Si plusieurs ports de sortie sont implémentés pour générer des décalages différents, cette opération est réitérée pour chaque port.

Des personnes versées dans l'art pourront adapter la présente invention sous de nombreuses autres formes spécifiques sans l'éloigner du domaine
25 d'application de l'invention comme revendiqué. En particulier, le système de génération peut s'adapter pour la génération de signaux de toute grandeur physique utilisée dans n'importe quel appareil électronique. Par conséquent, les présents modes de réalisation doivent être considérés à titre d'illustration mais peuvent être modifiés dans le domaine défini par la portée des
30 revendications jointes.

Revendications

1. Procédé de génération d'un signal analogique généré à partir d'un signal PWM ayant une première valeur de période (PER) et une première
5 valeur de rapport cyclique (T_ON) associées à une valeur de commande, ledit signal PWM étant électriquement intégré pour produire le signal analogique ;
caractérisé en ce qu'il comporte une étape d'application (5.5) d'une seconde valeur de période (PER) et d'une seconde valeur de rapport cyclique (T_ON) produisant un signal PWM dont le signal électriquement intégré est
10 décalé d'une amplitude prédéterminée, et une étape d'activation (5.4) d'un dispositif analogique générant un décalage du signal analogique généré à partir du signal PWM, l'amplitude du décalage du signal analogique produit à partir du signal PWM étant identique et de sens contraire à celui produit par l'application des secondes valeurs de période (PER) et de rapport cyclique
15 (T_ON).

2. Procédé de génération d'un signal analogique selon la revendication 1 ; caractérisé en ce que l'étape d'application (5.5) des secondes valeurs de période (PER) et de rapport cyclique (T_ON) et l'étape d'activation (5.4) d'un
20 dispositif analogique générant un décalage sont exécutées lorsque l'écart entre la valeur du signal électriquement intégré et la valeur théorique obtenue à partir de la valeur de commande est supérieur à une valeur de seuil.

3. Procédé de génération d'un signal analogique selon la revendication 2
25 ; caractérisé en ce qu'il comporte une étape d'introduction de la valeur de seuil à comparer avec l'écart.

4. Procédé de génération d'un signal analogique selon la revendication 1 ; caractérisé en ce que la décision d'appliquer les deux décalages qui se
30 compensent mutuellement est déterminée à l'avance pour toutes les valeurs de commande.

5. Procédé de génération d'un signal analogique selon l'une quelconque des revendications précédentes ; caractérisé en ce que l'exécution de l'étape

d'application (5.5) de secondes valeurs de période (PER) et de rapport cyclique (T_ON) et l'exécution de l'étape d'activation (5.4) d'un dispositif analogique générant un décalage du signal analogique sont décalées dans le temps.

5 6. Procédé de génération d'un signal analogique selon la revendication 5 ; caractérisé en ce que l'étape d'activation du dispositif analogique générant un décalage du signal analogique s'exécute à la fin de la première période où les secondes valeurs de période (PER) et de rapport cyclique (T_ON) sont appliquées.

10

 7. Procédé de génération d'un signal analogique selon l'une quelconque des revendications précédentes ; caractérisé en ce que, si le dispositif analogique générant un décalage du signal analogique applique immédiatement l'amplitude prédéterminée, alors consécutivement à l'étape
15 d'activation du dispositif analogique générant un décalage du signal analogique, les premières valeurs de période (PER) et de rapport cyclique (T_ON) appliquées sont majorés pour prendre en compte le retard de l'établissement du signal analogique dû à son intégration, de façon à limiter le brusque écart généré par le décalage analogique.

20

 8. Procédé de génération d'un signal analogique selon l'une quelconque des revendications précédentes ; caractérisé en ce qu'il comporte une étape de sélection de la valeur du décalage du signal analogique parmi une pluralité de valeurs prédéterminées.

25

 9. Procédé de génération d'un signal analogique selon l'une quelconque des revendications précédentes ; caractérisé en ce qu'il comporte une étape d'auto-apprentissage pour calculer la valeur du décalage du signal analogique de façon que cette valeur soit identique à celle produite par l'application des
30 secondes valeurs de période (PER) et de rapport cyclique (T_ON) produisant un signal PWM dont le signal électriquement intégré est décalé.

10. Dispositif (D) de génération d'un signal analogique à partir d'un signal PWM caractérisé par une première valeur de période (PER) et une première valeur de rapport cyclique (T_ON) associées à une valeur de commande, comportant un moyen d'intégration du signal PWM pour produire
5 un signal analogique ;

caractérisé en ce qu'il comporte un moyen de génération (M) de secondes valeurs de période (PER) et de rapport cyclique (T_ON) pour produire un autre signal PWM dont le signal électriquement intégré est décalé d'une amplitude prédéterminée, et un moyen de décalage (R3) du signal
10 généré à partir du signal PWM et électriquement intégré produisant un décalage dont l'amplitude est identique et de sens contraire à celle produite par le moyen de génération (M) de secondes valeurs de période (PER) et de rapport cyclique (T_ON).

15 11. Dispositif (D) de génération d'un signal analogique selon la revendication 10 ; caractérisé en ce que le moyen de génération (M) des secondes valeurs de période (PER) et de rapport cyclique (T_ON) et, le moyen de décalage (R3) du signal analogique généré à partir du signal PWM sont activés lorsque l'écart entre la valeur du signal électriquement intégré et la
20 valeur théorique obtenue à partir de la valeur de commande est supérieur à une valeur de seuil.

12. Dispositif (D) de génération d'un signal analogique selon la revendication 11 ; caractérisé en ce qu'il comporte un moyen d'introduction de
25 la valeur de seuil à comparer avec l'écart.

13. Dispositif (D) de génération d'un signal analogique selon l'une quelconque des revendications 10 à 12 ; caractérisé en ce que l'activation du moyen de génération (M) des secondes valeurs de période (PER) et de rapport
30 cyclique (T_ON) et, l'activation du moyen de décalage (R3) du signal analogique généré à partir du signal PWM sont décalées dans le temps.

14. Dispositif (D) de génération d'un signal analogique selon la revendication 13 ; caractérisé en ce que l'activation du moyen de décalage (R3)

du signal analogique généré à partir du signal PWM s'effectue à la fin de la première période où les secondes valeurs de période (PER) et de rapport cyclique (T_ON) sont appliquées.

- 5 15. Dispositif (D) de génération d'un signal analogique selon l'une quelconque des revendications 10 à 14 ; caractérisé en ce qu'il comporte un moyen de sélection de la valeur du décalage du signal analogique parmi une pluralité de valeurs prédéterminées.
- 10 16. Dispositif (D) de génération d'un signal analogique selon l'une quelconque des revendications 10 à 15 ; caractérisé en ce qu'il comporte un moyen d'auto-apprentissage pour calculer la valeur du décalage du signal analogique de façon que cette valeur soit identique à celle produite par l'application des secondes valeurs de période (PER) et de rapport cyclique
- 15 (T_ON) produisant un signal PWM dont le signal électriquement intégré est décalé.

1/4

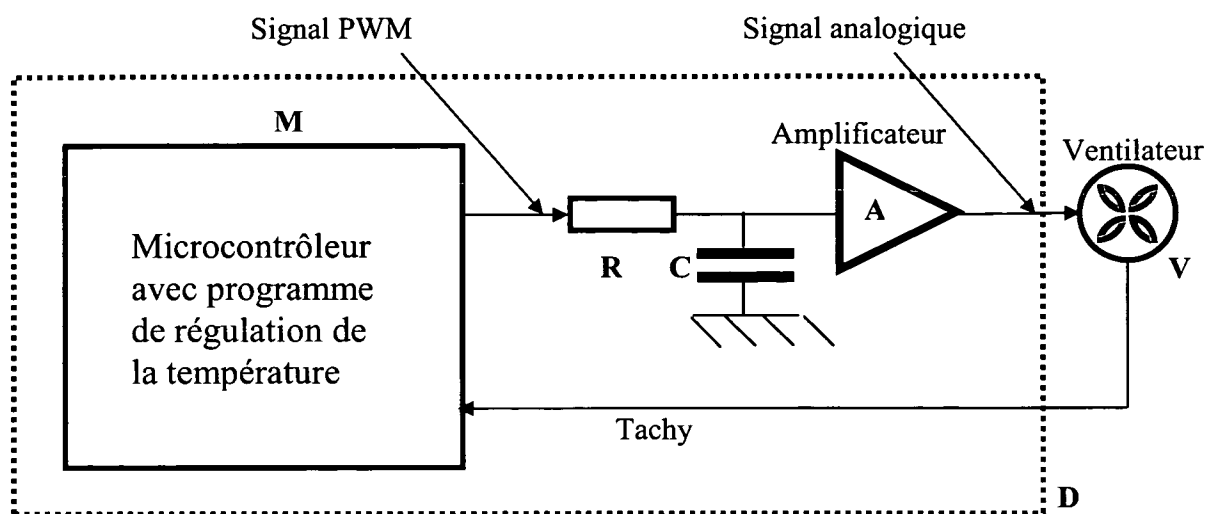


Fig.2

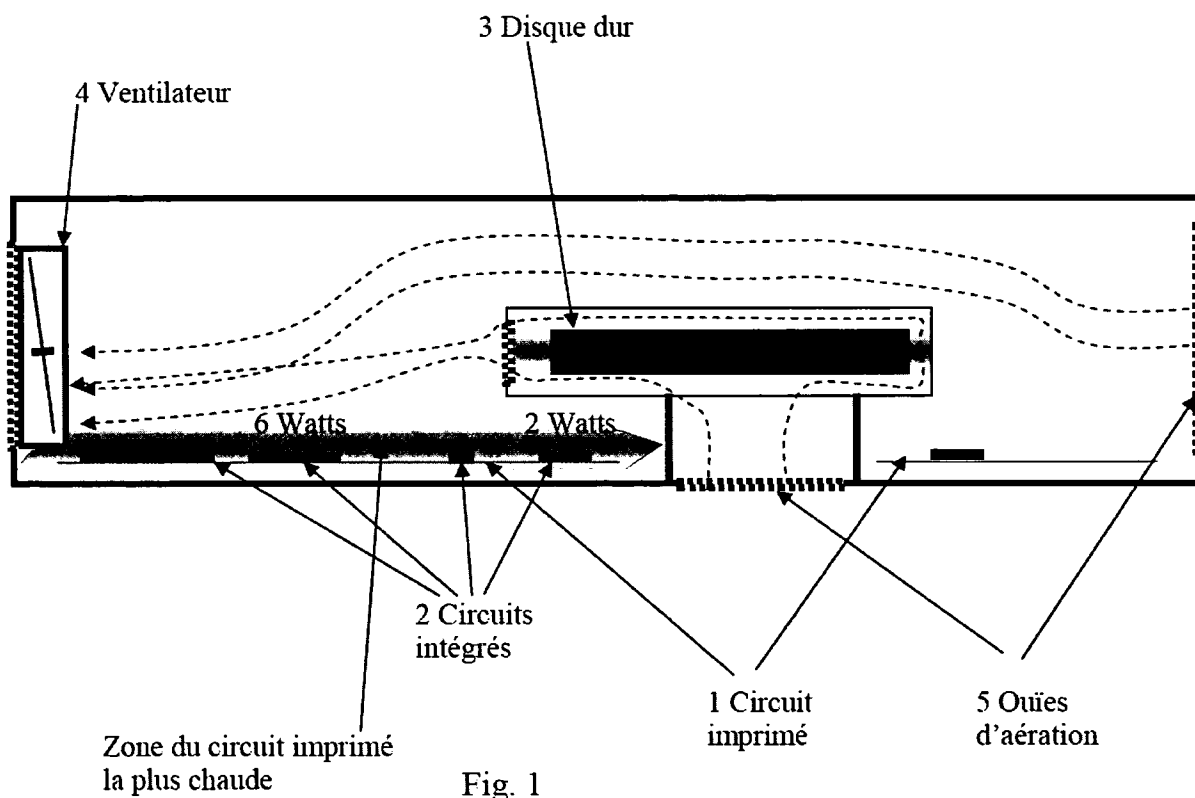


Fig. 1

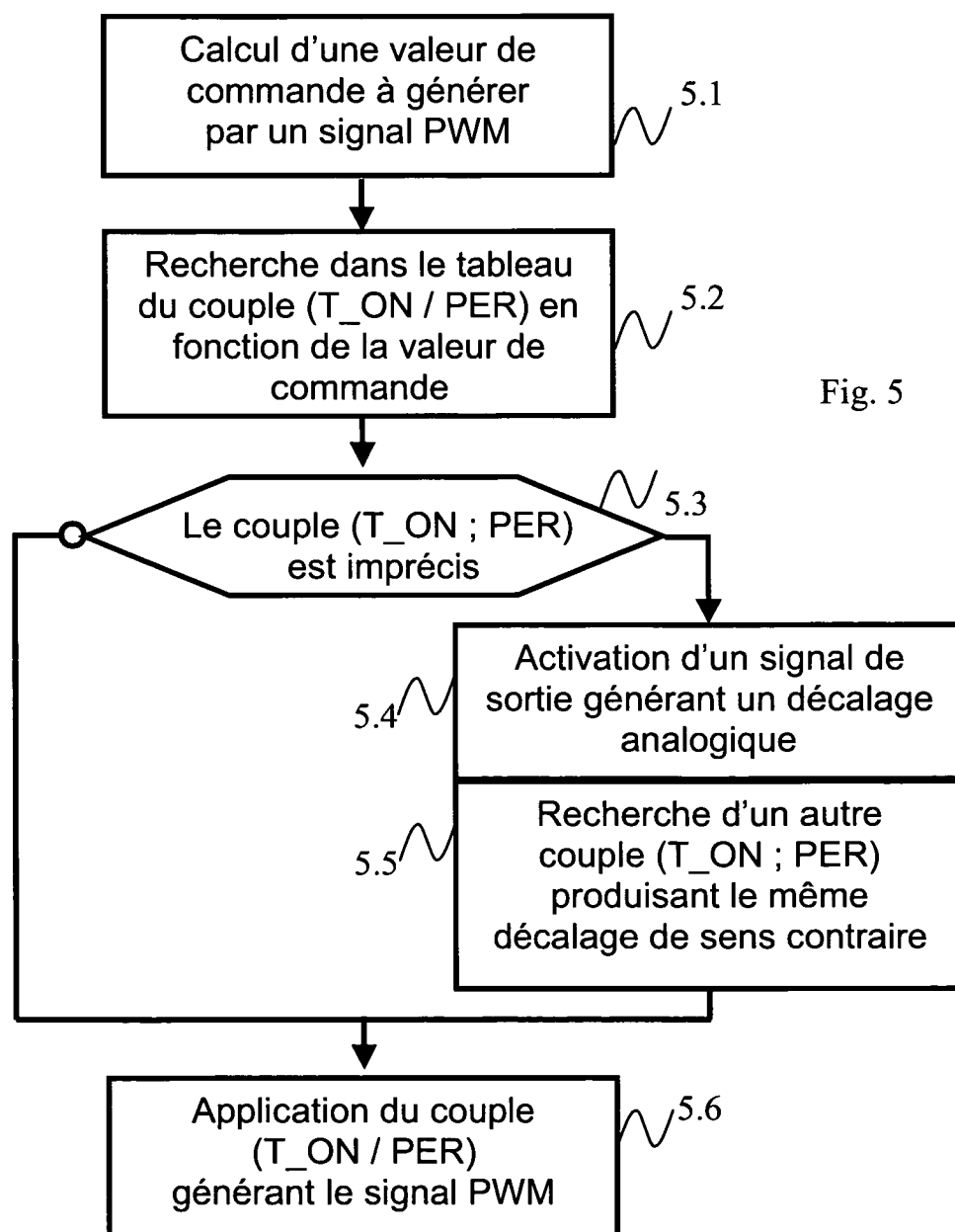
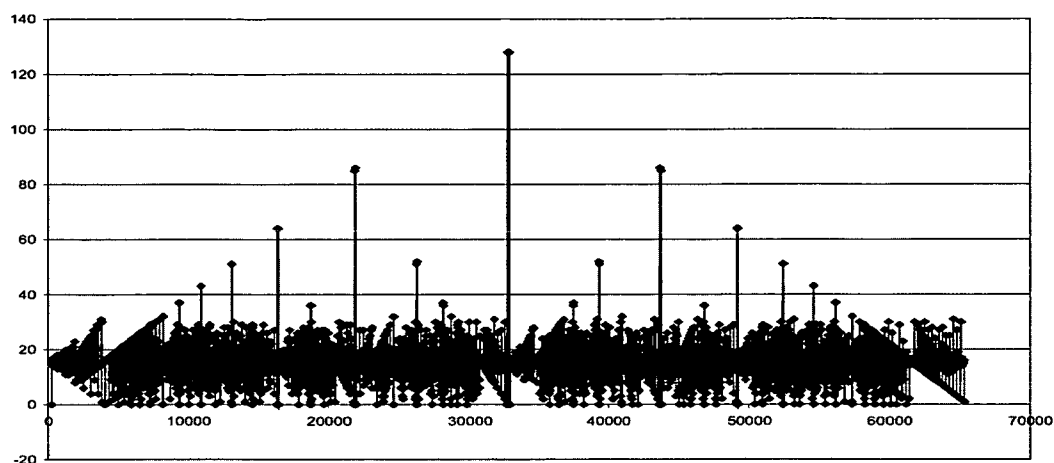
2/4

Index hexa	Index déc.	(PER, T_ON)	Valeur décimale
32897:	0x8081	(255, 128)	0.501960784313725
32898:	0x8082	(253, 127)	0.501976284584980
32899:	0x8083	(251, 126)	0.501992031872510
32900:	0x8084	(249, 125)	0.502008032128514
32901:	0x8085	(247, 124)	0.502024291497976
32902:	0x8086	(245, 123)	0.502040816326531
32903:	0x8087	(243, 122)	0.502057613168724
32904:	0x8088	(241, 121)	0.502074688796680
32905:	0x8089	(239, 120)	0.502092050209205
32906:	0x808a	(237, 119)	0.502109704641350
32907:	0x808b	(235, 118)	0.502127659574468
32908:	0x808c	(235, 118)	0.502127659574468
32909:	0x808d	(233, 117)	0.502145922746781
32910:	0x808e	(231, 116)	0.502164502164502
32911:	0x808f	(229, 115)	0.502183406113537
32912:	0x8090	(227, 114)	0.502202643171806
32913:	0x8091	(227, 114)	0.502202643171806
32914:	0x8092	(225, 113)	0.502222222222222
32915:	0x8093	(223, 112)	0.502242152466368
32916:	0x8094	(221, 111)	0.502262443438914
32917:	0x8095	(221, 111)	0.502262443438914
32918:	0x8096	(219, 110)	0.502283105022831
32919:	0x8097	(217, 109)	0.502304147465438
32920:	0x8098	(215, 108)	0.502325581395349
32921:	0x8099	(215, 108)	0.502325581395349
32922:	0x809a	(213, 107)	0.502347417840376
32923:	0x809b	(211, 106)	0.502369668246445
32924:	0x809c	(211, 106)	0.502369668246445
32925:	0x809d	(209, 105)	0.502392344497608
32926:	0x809e	(207, 104)	0.502415458937198
32927:	0x809f	(207, 104)	0.502415458937198
32928:	0x80a0	(205, 103)	0.502439024390244
32929:	0x80a1	(203, 102)	0.502463054187192
32930:	0x80a2	(203, 102)	0.502463054187192
32931:	0x80a3	(201, 101)	0.502487562189055
32932:	0x80a4	(201, 101)	0.502487562189055
32933:	0x80a5	(199, 100)	0.502512562814070

Fig. 3

3/4

Fig. 4



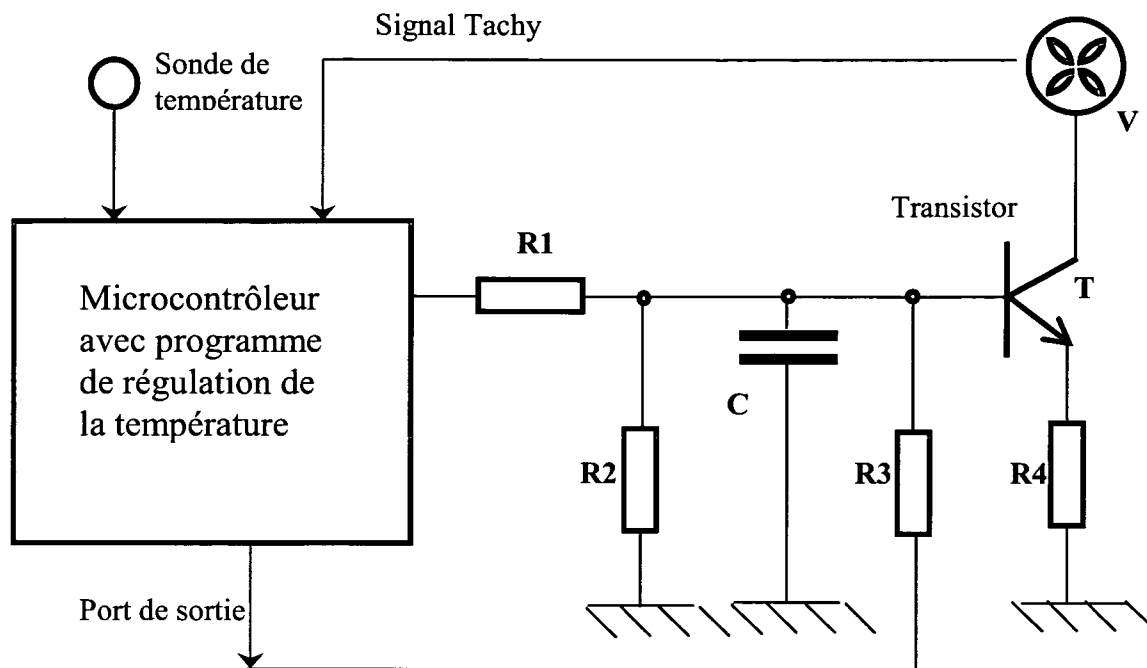


Fig. 6

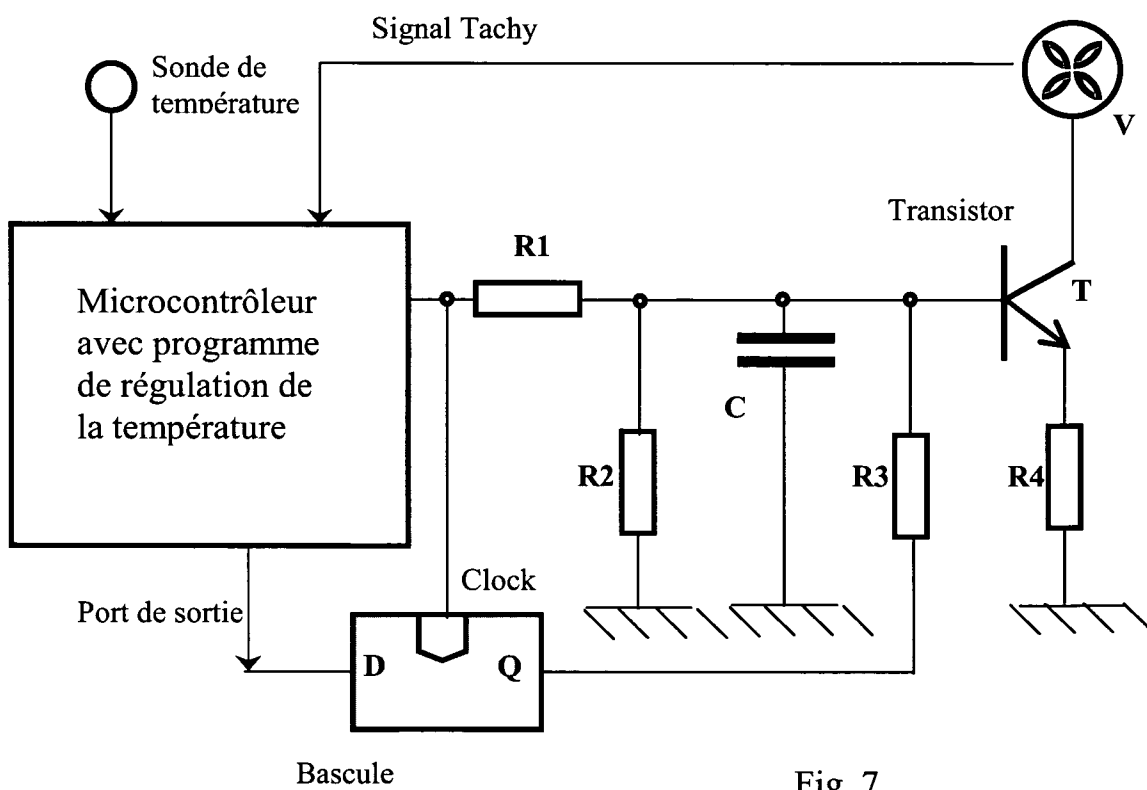


Fig. 7

INTERNATIONAL SEARCH REPORT

International application No
PCT/EP2009/002642

A. CLASSIFICATION OF SUBJECT MATTER
INV. H03K7/08

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
H03K

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practical, search terms used)

EPO-Internal, WPI Data

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US 2005/110668 A1 (CHIN DOUGLAS [US]) 26 May 2005 (2005-05-26) paragraph [0006] - paragraph [0015]; figures 1-5b paragraph [0024] - paragraph [0048] -----	1-16
X	US 6 593 864 B1 (REILLY TIMOTHY J [US]) 15 July 2003 (2003-07-15) column 2, line 59 - column 6, line 36; figures 1-4,6,7 -----	1-16
X	EP 1 575 171 A (PATRA PATENT TREUHAND [DE]) 14 September 2005 (2005-09-14) paragraph [0002] - paragraph [0012]; figures 1,4,7 paragraph [0017] - paragraph [0018] paragraph [0025] - paragraph [0029] paragraph [0035] - paragraph [0038] -----	1-4, 10-12



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents :

- *A* document defining the general state of the art which is not considered to be of particular relevance
- *E* earlier document but published on or after the international filing date
- *L* document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
- *O* document referring to an oral disclosure, use, exhibition or other means
- *P* document published prior to the international filing date but later than the priority date claimed

- *T* later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
- *X* document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
- *Y* document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art.
- *G* document member of the same patent family

Date of the actual completion of the international search

26 juin 2009

Date of mailing of the international search report

02/07/2009

Name and mailing address of the ISA/

European Patent Office, P.B. 5818 Patentlaan 2
NL - 2280 HV Rijswijk
Tel. (+31-70) 340-2040,
Fax: (+31-70) 340-3016

Authorized officer

Kassner, Holger

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No

PCT/EP2009/002642

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
US 2005110668	A1	26-05-2005	NONE
US 6593864	B1	15-07-2003	NONE
EP 1575171	A	14-09-2005	CA 2499981 A1 10-09-2005
		CN 1667959 A	14-09-2005
		DE 102004011723 A1	29-09-2005
		JP 2005260956 A	22-09-2005
		KR 20060043591 A	15-05-2006
		US 2005206544 A1	22-09-2005

RAPPORT DE RECHERCHE INTERNATIONALE

Demande internationale n°

PCT/EP2009/002642

A. CLASSEMENT DE L'OBJET DE LA DEMANDE

INV. H03K7/08

Selon la classification internationale des brevets (CIB) ou à la fois selon la classification nationale et la CIB

B. DOMAINES SUR LESQUELS LA RECHERCHE A PORTE

Documentation minimale consultée (système de classification suivi des symboles de classement)

H03K

Documentation consultée autre que la documentation minimale dans la mesure où ces documents relèvent des domaines sur lesquels a porté la recherche

Base de données électronique consultée au cours de la recherche internationale (nom de la base de données, et si cela est réalisable, termes de recherche utilisés)

EPO-Internal, WPI Data

C. DOCUMENTS CONSIDERES COMME PERTINENTS

Catégorie*	Identification des documents cités, avec, le cas échéant, l'indication des passages pertinents	no. des revendications visées
X	US 2005/110668 A1 (CHIN DOUGLAS [US]) 26 mai 2005 (2005-05-26) alinéa [0006] - alinéa [0015]; figures 1-5b alinéa [0024] - alinéa [0048]	1-16
X	US 6 593 864 B1 (REILLY TIMOTHY J [US]) 15 juillet 2003 (2003-07-15) colonne 2, ligne 59 - colonne 6, ligne 36; figures 1-4,6,7	1-16
X	EP 1 575 171 A (PATRA PATENT TREUHAND [DE]) 14 septembre 2005 (2005-09-14) alinéa [0002] - alinéa [0012]; figures 1,4,7 alinéa [0017] - alinéa [0018] alinéa [0025] - alinéa [0029] alinéa [0035] - alinéa [0038]	1-4, 10-12

☐

Voir la suite du cadre C pour la fin de la liste des documents

☒

Les documents de familles de brevets sont indiqués en annexe

* Catégories spéciales de documents cités:

- *A* document définissant l'état général de la technique, non considéré comme particulièrement pertinent
- *E* document antérieur, mais publié à la date de dépôt international ou après cette date
- *L* document pouvant jeter un doute sur une revendication de priorité ou cité pour déterminer la date de publication d'une autre citation ou pour une raison spéciale (telle qu'indiquée)
- *O* document se référant à une divulgation orale, à un usage, à une exposition ou tous autres moyens
- *P* document publié avant la date de dépôt international, mais postérieurement à la date de priorité revendiquée

- *T* document ultérieur publié après la date de dépôt international ou la date de priorité et n'appartenant pas à l'état de la technique pertinent, mais cité pour comprendre le principe ou la théorie constituant la base de l'invention
- *X* document particulièrement pertinent; l'invention revendiquée ne peut être considérée comme nouvelle ou comme impliquant une activité inventive par rapport au document considéré isolément
- *Y* document particulièrement pertinent; l'invention revendiquée ne peut être considérée comme impliquant une activité inventive lorsque le document est associé à un ou plusieurs autres documents de même nature, cette combinaison étant évidente pour une personne du métier
- *Z* document qui fait partie de la même famille de brevets

Date à laquelle la recherche internationale a été effectivement achevée

26 juin 2009

Date d'expédition du présent rapport de recherche internationale

02/07/2009

Nom et adresse postale de l'administration chargée de la recherche internationale

Office Européen des Brevets, P.B. 5818 Patentlaan 2
NL - 2280 HV Rijswijk
Tel. (+31-70) 340-2040,
Fax: (+31-70) 340-3016

Fonctionnaire autorisé

Kassner, Holger

RAPPORT DE RECHERCHE INTERNATIONALE

Renseignements relatifs aux membres de familles de brevets

Demande Internationale n°

PCT/EP2009/002642

Document brevet cité au rapport de recherche		Date de publication	Membre(s) de la famille de brevet(s)	Date de publication
US 2005110668	A1	26-05-2005	AUCUN	
US 6593864	B1	15-07-2003	AUCUN	
EP 1575171	A	14-09-2005	CA 2499981 A1	10-09-2005
			CN 1667959 A	14-09-2005
			DE 102004011723 A1	29-09-2005
			JP 2005260956 A	22-09-2005
			KR 20060043591 A	15-05-2006
			US 2005206544 A1	22-09-2005