

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第5520492号
(P5520492)

(45) 発行日 平成26年6月11日 (2014. 6. 11)

(24) 登録日 平成26年4月11日 (2014. 4. 11)

(51) Int. Cl.

F I

H O 1 L 29/786 (2006. 01)

H O 1 L 29/78 6 1 6 A

H O 1 L 21/336 (2006. 01)

H O 1 L 29/78 6 1 3 Z

H O 1 L 21/822 (2006. 01)

H O 1 L 27/04 U

H O 1 L 27/04 (2006. 01)

H O 1 L 27/04 L

G O 6 K 19/07 (2006. 01)

G O 6 K 19/00 H

請求項の数 10 (全 29 頁)

(21) 出願番号 特願2009-18245 (P2009-18245)
 (22) 出願日 平成21年1月29日 (2009. 1. 29)
 (65) 公開番号 特開2009-212499 (P2009-212499A)
 (43) 公開日 平成21年9月17日 (2009. 9. 17)
 審査請求日 平成24年1月13日 (2012. 1. 13)
 (31) 優先権主張番号 特願2008-27140 (P2008-27140)
 (32) 優先日 平成20年2月7日 (2008. 2. 7)
 (33) 優先権主張国 日本国 (JP)

(73) 特許権者 000153878
 株式会社半導体エネルギー研究所
 神奈川県厚木市長谷 3 9 8 番地
 (74) 代理人 100082669
 弁理士 福田 賢三
 (74) 代理人 100095337
 弁理士 福田 伸一
 (74) 代理人 100095061
 弁理士 加藤 恭介
 (72) 発明者 鎌田 康一郎
 神奈川県厚木市長谷 3 9 8 番地 株式会社
 半導体エネルギー研究所内

審査官 竹口 泰裕

最終頁に続く

(54) 【発明の名称】 半導体装置

(57) 【特許請求の範囲】

【請求項 1】

n 型の導電性を付与する不純物元素が導入された第 1 の領域、第 2 の領域、第 3 の領域と、チャンネル領域とが設けられた半導体層と、

ゲート絶縁膜を介して前記半導体層と一部重畳するよう設けられたゲート電極と、を有し、

前記半導体層において、

前記第 1 の領域は、前記ゲート電極に重畳して設けられておらず、前記ゲート電極に電氣的に接続されており、

前記第 2 の領域は、前記ゲート電極に重畳して設けられておらず、容量素子の一方の電極に電氣的に接続されており、

前記チャンネル領域は、前記ゲート絶縁膜を介して前記ゲート電極に重畳して設けられ、且つ前記第 1 の領域及び前記第 3 の領域の間に設けられ、且つ前記第 1 の領域と接して設けられており、

前記第 3 の領域は、前記ゲート絶縁膜を介して前記ゲート電極に重畳して設けられ、且つ前記チャンネル領域及び前記第 2 の領域の間に設けられており、前記不純物元素を前記第 1 の領域及び前記第 2 の領域より低濃度を含む領域であることを特徴とする半導体装置。

【請求項 2】

n 型の導電性を付与する不純物元素が導入された第 1 の領域、第 2 の領域、第 3 の領域、第 4 の領域、第 5 の領域と、第 1 のチャンネル領域、第 2 のチャンネル領域とが設けられた

10

20

半導体層と、

ゲート絶縁膜を介して前記半導体層と一部重畳するよう設けられたゲート電極と、を有し、

前記半導体層において、

前記第 1 の領域及び前記第 2 の領域は、前記ゲート電極に重畳して設けられておらず、前記ゲート電極に電氣的に接続されており、

前記第 3 の領域は、前記ゲート電極に重畳して設けられておらず、容量素子の一方の電極に電氣的に接続されており、

前記第 1 のチャンネル領域は、前記ゲート絶縁膜を介して前記ゲート電極に重畳して設けられ、且つ前記第 1 の領域及び前記第 3 の領域の間に設けられ、且つ前記第 1 の領域と接して設けられており、

10

前記第 2 のチャンネル領域は、前記ゲート絶縁膜を介して前記ゲート電極に重畳して設けられ、且つ前記第 2 の領域及び前記第 3 の領域の間に設けられ、且つ前記第 2 の領域と接して設けられており、

前記第 4 の領域は、前記ゲート絶縁膜を介して前記ゲート電極に重畳して設けられ、且つ前記第 1 のチャンネル領域及び前記第 3 の領域の間に設けられており、前記不純物元素を前記第 1 の領域、前記第 2 の領域、前記第 3 の領域より低濃度に含む領域であり、

前記第 5 の領域は、前記ゲート絶縁膜を介して前記ゲート電極に重畳して設けられ、且つ前記第 2 のチャンネル領域及び前記第 3 の領域の間に設けられており、前記不純物元素を前記第 1 の領域、前記第 2 の領域、前記第 3 の領域より低濃度に含む領域であることを特徴とする半導体装置。

20

【請求項 3】

請求項 1 において、

前記第 1 の領域には、交流信号が入力され、

前記交流信号は、基準電位を挟んで第 1 の電位及び第 2 の電位が連続的に入力される信号であり、

前記第 2 の領域より出力される信号は、前記基準電位より大きく、前記第 1 の電位以下であることを特徴とする半導体装置。

【請求項 4】

請求項 2 において、

30

前記第 1 の領域及び前記第 2 の領域には、交流信号が入力され、

前記交流信号は、基準電位を挟んで第 1 の電位及び第 2 の電位が連続的に入力される信号であり、

前記第 3 の領域より出力される信号は、前記基準電位より大きく、前記第 1 の電位以下であることを特徴とする半導体装置。

【請求項 5】

請求項 1 又は請求項 3 において、

前記第 1 の領域は、無線信号を受信するためのアンテナに電氣的に接続されていることを特徴とする半導体装置。

【請求項 6】

40

請求項 2 又は請求項 4 において、

前記第 1 の領域及び前記第 2 の領域は、無線信号を受信するためのアンテナに電氣的に接続されていることを特徴とする半導体装置。

【請求項 7】

請求項 1、請求項 3 又は請求項 5 において、

前記第 3 の領域に導入される不純物元素の濃度は、 2.0×10^{-18} 乃至 $4.0 \times 10^{-18} \text{ cm}^{-3}$ であることを特徴とする半導体装置。

【請求項 8】

請求項 2、請求項 4 又は請求項 6 において、

前記第 4 の領域及び前記第 5 の領域に導入される不純物元素の濃度は、 2.0×10^{-1}

50

⁸ 乃至 $4.0 \times 10^{-18} \text{ cm}^{-3}$ であることを特徴とする半導体装置。

【請求項 9】

請求項 1 乃至請求項 8 のいずれかーにおいて、
前記半導体装置を構成するトランジスタは、薄膜トランジスタであることを特徴とする半導体装置。

【請求項 10】

請求項 1 乃至請求項 9 のいずれかーに記載の半導体装置を具備することを特徴とする IC ラベル、IC タグ、IC カード。

【発明の詳細な説明】

【技術分野】

10

【0001】

本発明は半導体装置に関する。特に無線通信によりデータの通信が可能な半導体装置、所謂 RFID (Radio Frequency Identification) 用 IC チップ (ID チップ、トランスポンダともいう) に関する。

【0002】

なお、ここでいう半導体装置とは、半導体特性を利用することで機能しうる装置全般を指すものとする。

【背景技術】

【0003】

近年、ユビキタス情報社会と言われるように、いつ、どのような状態でも情報ネットワークにアクセスできる環境整備がなされている。このような環境の中、個々の対象物に ID (個体識別番号) を与えることで、その対象物の履歴を明確にし、生産、管理に役立てるといった個体認識技術が実用化に向けて研究が行われている。その中でも、無線通信により、外部通信装置 (以下、通信装置という。またリーダ/ライタ、コントローラ、インテロゲータ、質問器ともいわれる) とデータの通信をおこなう、RFID (Radio Frequency Identification) 技術を利用した半導体装置 (以下、半導体装置という。ID チップ、IC チップ、トランスポンダともいわれる) が普及し、実用化が進んでいる。

20

【0004】

半導体装置は、アンテナより、通信装置より送信された無線信号を受信する。無線信号は交流電圧の信号 (以下、交流信号という) であるため、整流化が行われる整流回路により直流電圧の信号 (以下、直流信号という) に変換される。直流信号は、定電圧回路 (レギュレータ、または電源回路ともいう) に入力され、電源電圧 V_{dd} が生成される。定電圧回路で生成された電源電圧 V_{dd} は、半導体装置を構成する複数の回路に供給される。

30

【0005】

半導体装置において、定電圧回路に直流信号を供給するための整流回路を構成する整流素子としては、低コスト化を図るため、ゲートとソースまたはドレインとなる端子の一方とを電氣的に接続した所謂ダイオード接続したトランジスタを用いた整流素子が挙げられる。特許文献 1 には、半導体装置の整流回路に設けられるダイオード接続されたトランジスタを採用した構成について開示している。

40

【先行技術文献】

【特許文献】

【0006】

【特許文献 1】特開 2002 - 152080 号公報

【発明の概要】

【発明が解決しようとする課題】

【0007】

整流回路を構成する、ダイオード接続されたトランジスタは電氣的ストレス等により経時的に劣化する。整流回路を構成するトランジスタの劣化は、半導体装置と通信装置との間で送受信される無線信号の高周波による高い電圧によるストレスにより引き起こされてい

50

る。

【 0 0 0 8 】

そこで、交流信号によるダイオード接続されたトランジスタへのストレスを抑制し、整流回路の劣化を低減することを課題の一とする。

【課題を解決するための手段】

【 0 0 0 9 】

ゲートと電氣的に接続された側のソースまたはドレインとするための不純物元素が導入された一方の領域（以下、第 1 の領域という）ではなく、ソースまたはドレインとするための不純物元素が導入された他方の領域（以下、第 2 の領域という）の側のゲート電極と重畳する領域のみに、不純物元素を第 1 の領域及び第 2 の領域より低濃度を含む第 3 の領域を有するトランジスタを具備する半導体装置とすることを特徴とする。

10

【 0 0 1 0 】

本発明の例示的な態様の一は、ソースまたはドレインとするための不純物元素が導入された第 1 の領域及び第 2 の領域、第 3 の領域、並びにチャネル領域を具備する半導体層と、ゲート絶縁膜を介して半導体層と一部重畳するように設けられたゲート電極と、を有し、半導体層において、第 1 の領域は、交流信号が入力される第 1 の電極を介してゲート電極に電氣的に接続されており、第 2 の領域は、第 2 の電極を介して容量素子に電氣的に接続されており、チャネル領域は、ゲート電極と重畳し、且つ第 1 の領域及び第 3 の領域の間に設けられ、且つ第 1 の領域と接して設けられており、第 3 の領域は、ゲート電極と重畳して設けられる領域を有し、不純物元素を第 1 の領域及び第 2 の領域より低濃度を含む領域であることを特徴とする半導体装置である。

20

【発明の効果】

【 0 0 1 1 】

無線信号の高周波によるダイオード接続されたトランジスタへのストレスを抑制し、整流回路の劣化を低減することができる。

【図面の簡単な説明】

【 0 0 1 2 】

【図 1】実施の形態 1 を説明するための図。

【図 2】実施の形態 1 を説明するための図。

【図 3】実施の形態 1 を説明するための図。

30

【図 4】実施の形態 1 を説明するための図。

【図 5】実施の形態 1 を説明するための図。

【図 6】実施の形態 2 を説明するための図。

【図 7】実施の形態 3 を説明するための図。

【図 8】実施の形態 3 を説明するための図。

【図 9】実施の形態 3 を説明するための図。

【図 10】実施の形態 3 を説明するための図。

【図 11】実施の形態 3 を説明するための図。

【図 12】実施の形態 3 を説明するための図。

【図 13】実施の形態 3 を説明するための図。

40

【図 14】実施の形態 3 を説明するための図。

【図 15】実施の形態 4 を説明するための図。

【図 16】実施の形態 4 を説明するための図。

【図 17】実施の形態 4 を説明するための図。

【図 18】実施の形態 5 を説明するための図。

【図 19】実施例 1 を説明するための図。

【図 20】実施例 1 を説明するための図。

【図 21】実施例 2 を説明するための図。

【発明を実施するための形態】

【 0 0 1 3 】

50

本発明の実施の形態及び実施例について、図面を用いて詳細に説明する。但し、本発明は以下の説明に限定されず、本発明の趣旨及びその範囲から逸脱することなくその形態及び詳細を様々に変更しうることは当業者であれば容易に理解される。従って、本発明は以下に示す実施の形態及び実施例の記載内容に限定して解釈されるものではない。

【0014】

(実施の形態1)

半導体装置の構成について、説明する。なお本実施の形態において半導体装置は、半導体特性を利用することにより、無線通信により通信装置とのデータの通信が可能な、所謂RFID用ICチップの素子として利用するものである。

【0015】

まず半導体装置のブロック図及び回路図について説明する。図1に示す半導体装置において、半導体装置100は、アンテナ101、整流回路102、定電圧回路103、及び論理回路104によって構成される。半導体装置100は、無線信号をアンテナで受信し、アンテナ101は交流信号を出力する。アンテナ101より出力される交流信号は、整流回路102で直流の信号(以下、直流信号ともいう)に変換される。整流回路102より出力される直流信号によって、定電圧回路103は電源電圧V_{dd}を生成し、論理回路104を動作させることができる。

【0016】

なお、図1(A)においてアンテナ101は、外部にある通信装置(図示せず)からの電波による無線信号の受信、及び通信装置への信号の送信を行う。

【0017】

なお、図1(A)において、アンテナ101の形状は、特に限定されない。つまり、半導体装置100におけるアンテナ101に適用する信号の伝送方式は、実施者が適宜使用用途を考慮して選択すればよく、伝送方式に伴って最適な長さや形状のアンテナを設ければよい。

【0018】

例えば、伝送方式として、電磁誘導方式(例えば、13.56MHz帯)を適用する場合には、磁束密度の変化による電磁誘導を利用するため、アンテナとして機能する導電膜を輪状(例えば、ループアンテナ)、らせん状(例えば、スパイラルアンテナ)に形成する。

【0019】

また、伝送方式としてマイクロ波方式(例えば、UHF帯(860~960MHz帯)、2.45GHz帯等)を適用する場合には、信号の伝送に用いる電波の波長を考慮してアンテナとして機能する導電膜の長さや形状を適宜設定すればよく、アンテナとして機能する導電膜を、線状(例えば、ダイポールアンテナ)、平坦な形状(例えば、パッチアンテナ)等に形成することができる。また、アンテナとして機能する導電膜の形状は線状に限られず、電磁波の波長を考慮して曲線状や蛇行形状またはこれらを組み合わせた形状で設けてもよい。

【0020】

次に半導体装置における整流回路102の具体的な回路構成の例について説明する。半導体装置における整流回路102の一例としては、図1(B)に示す半波整流回路を示す。図1(B)に示す整流回路102は、トランジスタ111及び容量素子112を有する。図1(B)に示す整流回路102では、トランジスタ111をダイオードとして用いるために、トランジスタ111のドレインとなる領域と、ゲートと、を電氣的に接続(以下、ダイオード接続ともいう)している。なお、図1(B)に示す整流回路102において、クランプ回路を整流回路102の入力側に具備する構成としてもよい。クランプ回路を具備する構成とすることによって、出力される直流信号の電圧レベルを高くすることが可能になる。

【0021】

なお図1(B)で一例として示した、トランジスタ111のようにトランジスタは、ゲ

10

20

30

40

50

ートと、ドレインと、ソースとを含む少なくとも三つの端子を有する素子であり、ドレイン領域とソース領域の間にチャンネル領域を有しており、ドレイン領域とチャンネル領域とソース領域とを介して電流を流すことができる。ここで、ソースとドレインとは、トランジスタの構造や動作条件等によって変わるため、いずれがソースまたはドレインであるかを限定することが困難である。特に本実施の形態で説明する半導体装置では、無線信号の高周波により生じる交流の信号（以下、交流信号という）により、ソース及びドレインとして機能する領域が経時的に切り替わる。

【0022】

そこで、本実施の形態においては、一例として、ソース及びドレインとして機能する領域のそれぞれを、第1の領域、第2の領域と表記するものとする。またゲートとして機能する領域については、ゲート電極と表記するものとする。そして本実施の形態ではゲートと電氣的に接続された側のソースまたはドレインとして機能する一方の領域を第1の領域とし、ソースまたはドレインとして機能する他方の領域を第2の領域と表記するものとする。

10

【0023】

そのため、本実施の形態においては、ダイオード接続されたトランジスタとは、トランジスタの第1の領域と、ゲートと、が電氣的に接続されるトランジスタのことをいうものとなる。また、第1の領域及び第2の領域は、ゲート電極と重畳して設けられていない領域となる。またチャンネル領域は、ゲート電極と重畳して設けられており、第1の領域及び第3の領域の間に設けられ、且つ第1の領域と接する領域となる。なお、第3の領域は、ゲート電極と重畳して設けられており、チャンネル領域及び第2の領域の間に設けられた領域のことをいう。

20

【0024】

なお本明細書にて用いる第1、第2、第3、乃至第N（Nは自然数）という用語は、構成要素の混同を避けるために付したものであり、数的に限定するものではないことを付記する。

【0025】

なお本明細書において、AとBとが接続されている、とは、AとBとが電氣的に接続されているものを含むものとする。なお、AとBとが電氣的に接続されている場合には、AとBとの間に何らかの電氣的作用を有する対象物が存在する場合も含むものとする。

30

【0026】

また、本実施の形態で説明するトランジスタは、nチャンネル型のトランジスタである。トランジスタとして、nチャンネル型のトランジスタを用いることによりトランジスタの劣化を低減するといった効果が顕著に得られるため好適である。

【0027】

次に図2を用いて、図1（B）で示した整流回路102を構成するトランジスタの上面図及び断面図について詳述する。

【0028】

整流回路を構成するトランジスタの上面図の一例について図2（A）に示す。図2（A）に示す上面図は、第1の領域、第2の領域、第3の領域、及びチャンネル領域を具備する半導体層201、ゲート絶縁膜を介して半導体層201上に設けられたゲート電極202、半導体層201の第1の領域及びゲート電極202に電氣的に接続された第1の電極203、並びに半導体層201の第2の領域に電氣的に接続された第2の電極204を示している。

40

【0029】

次に図2（A）に示したトランジスタの上面図における一点鎖線A-B間の断面図について図2（B）に示す。図2（B）に示すトランジスタは、基板251上に設けられた絶縁膜252と、第1の領域253、チャンネル領域254、第2の領域255、及び第3の領域256を具備する半導体層201と、半導体層を覆うように設けられたゲート絶縁膜257と、ゲート絶縁膜257を介してチャンネル領域254及び第3の領域上に設けられた

50

ゲート電極 202 と、ゲート絶縁膜 257 及びゲート電極上に設けられた層間絶縁膜 258 と、層間絶縁膜 258 に設けられた孔の開口部を埋めるように設けられ第 1 の領域と電氣的に接続された第 1 の電極 203 と、並びに層間絶縁膜 258 に設けられた孔の開口部を埋めるように設けられ第 2 の領域と電氣的に接続された第 2 の電極 204 と、を有する。

【0030】

なお、図 2 (A) で示した上面図、図 2 (B) で示した断面図において、半導体層 201 のチャンネル長方向、すなわち第 1 の電極 203 から第 2 の電極 204 にかけての方向のチャンネル領域 254 の長さをチャンネル長 L_i 、第 3 の領域 256 の長さを L_o とする。また、半導体層のチャンネル長方向に直交する方向のチャンネル領域の長さをチャンネル幅 W とする。

10

【0031】

基板 251 は、ガラス基板、石英基板、SOI 基板、金属基板、またはステンレス基板等を用いることができる。このような基板であれば、その面積や形状に大きな制限はないため、基板 251 として、例えば、1 辺が 1 メートル以上であって、矩形状のものを用いれば、生産性を格段に向上させることができる。このような利点は、円形のシリコン基板を用いる場合と比較すると、大きな優位点である。

【0032】

なお、基板上に剥離層を設け、トランジスタ等の素子を剥離することにより、可撓性を有する基板等に転置、または有機樹脂等の封止層によって挟装してもよい。なお、転置とは基板に形成された素子を他の基板へ移しかえることを意味する。なお、挟装とは封止層に形成された素子を挟み込むことを意味する。

20

【0033】

絶縁膜 252 は、下地層として機能する。絶縁膜 252 は、スパッタリング法やプラズマ CVD 法、塗布法、印刷法等により、無機化合物を用いて単層又は積層で形成する。無機化合物の代表例としては、酸化珪素 (SiO_x)、窒化珪素 (SiN_x)、酸化窒化珪素 (SiO_xN_y) ($x > y$)、窒化酸化珪素 (SiN_xO_y) ($x > y$) 等がある。なお下地層として機能する絶縁膜 252 を積層構造としてもよい。下地層として機能する絶縁膜 252 が 2 層構造の場合、例えば、1 層目として窒化酸化珪素膜を形成し、2 層目として酸化窒化珪素膜を形成するとよい。下地となる絶縁膜が 3 層構造の場合、1 層目の絶縁膜として酸化珪素膜を形成し、2 層目の絶縁膜として窒化酸化珪素膜を形成し、3 層目の絶縁膜として酸化窒化珪素膜を形成するとよい。または、1 層目の絶縁膜として酸化窒化珪素膜を形成し、2 層目の絶縁膜として窒化酸化珪素膜を形成し、3 層目の絶縁膜として酸化窒化珪素膜を形成するとよい。下地となる膜は、基板 251 からの不純物の侵入を防止するブロッキング膜として機能する。

30

【0034】

なお、酸化窒化珪素とは、その組成として、窒素よりも酸素の含有量が多いものであって、ラザフォード後方散乱法 (RBS: Rutherford Backscattering Spectrometry) 及び水素前方散乱法 (HFS: Hydrogen Forward Scattering) を用いて測定した場合に、濃度範囲として酸素が 50 ~ 70 原子%、窒素が 0.5 ~ 15 原子%、Si が 25 ~ 35 原子%、水素が 0.1 ~ 10 原子% の範囲で含まれるものをいう。また、窒化酸化珪素とは、その組成として、酸素よりも窒素の含有量が多いものであって、RBS 及び HFS を用いて測定した場合に、濃度範囲として酸素が 5 ~ 30 原子%、窒素が 20 ~ 55 原子%、Si が 25 ~ 35 原子%、水素が 10 ~ 25 原子% の範囲で含まれるものをいう。但し、酸化窒化珪素または窒化酸化珪素を構成する原子の合計を 100 原子% としたとき、窒素、酸素、Si 及び水素の含有比率が上記の範囲内に含まれるものとする。

40

【0035】

半導体層 201 は、非晶質半導体膜を形成し、非晶質半導体膜に対して結晶化を行い結晶質半導体膜にした後、フォトリソグラフィ法を用いてレジストからなるマスクを形成し、

50

結晶質半導体膜に選択的にエッチングを行うことにより形成すればよい。

【 0 0 3 6 】

非晶質半導体膜は、スパッタ法、L P C V D法、プラズマC V D法等により形成する。次いで、非晶質半導体膜にレーザ光を照射して結晶化を行う。なお、レーザ光の照射と、R T A又はファーンেসアニール炉を用いる熱結晶化法、結晶化を助長する金属元素を用いる熱結晶化法とを組み合わせた方法等により非晶質半導体膜の結晶化を行ってもよい。

【 0 0 3 7 】

半導体層 2 0 1 に形成される第 1 の領域 2 5 3、チャネル領域 2 5 4、第 2 の領域 2 5 5、及び第 3 の領域 2 5 6 は、フォトリソグラフィ法を用いて形成されたレジストからなるマスク及び後に形成されるゲート電極 2 0 2 をマスクとして半導体層 2 0 1 に不純物元素を導入して形成する。第 1 の領域 2 5 3 及び第 2 の領域 2 5 5 は、トランジスタにおいてソース又はドレインとなる領域として機能する。

10

【 0 0 3 8 】

なお、導入する不純物元素としては、n型の不純物元素を用いる。n型の不純物元素としては、リン(P)やヒ素(As)等を用いることができる。

【 0 0 3 9 】

なお、第 3 の領域は、上述した第 1 の領域及び第 2 の領域に導入された不純物元素の濃度よりも低濃度である領域となる。

【 0 0 4 0 】

ゲート絶縁膜 2 5 7 はC V D法やスパッタ法等により珪素の酸化物又は珪素の窒化物を含む膜を単層又は積層して形成する。例えば、酸化珪素を含む膜、酸化窒化珪素を含む膜、窒化酸化珪素を含む膜を単層、または組み合わせて積層して形成する。

20

【 0 0 4 1 】

ゲート電極は導電膜を形成し、導電膜上にフォトリソグラフィ法を用いてレジストからなるマスクを形成し、導電膜を選択的にエッチングすることによって形成する。導電膜は、プラズマC V D法やスパッタ法によりタンタル(Ta)、タングステン(W)、チタン(Ti)、モリブデン(Mo)、アルミニウム(Al)、銅(Cu)、クロム(Cr)、ニオブ(Nb)等から選択された元素又はこれらの元素を主成分とする合金材料若しくは化合物材料、又はこれらの元素とシリコン(Si)元素を含む合金材料若しくは化合物材料で形成する。又は、リン等の不純物元素をドーピングした多結晶珪素に代表される半導体材料(例えば、シリコン(Si))により形成する。また異なる 2 層の導電膜を積層して設け、ゲート電極を形成してもよい。

30

【 0 0 4 2 】

層間絶縁膜 2 5 8 は、酸化珪素、窒化珪素、酸化窒化珪素、窒化酸化珪素等の酸素又は窒素を有する絶縁膜、D L C(ダイヤモンドライクカーボン)等の炭素を含む膜や、エポキシ、ポリイミド、ポリアミド、ポリビニルフェノール、ベンゾシクロブテン、アクリル等の有機材料またはシロキサン樹脂等のシロキサン材料からなる単層又は積層で設けることができる。

【 0 0 4 3 】

第 1 の電極 2 0 3 及び第 2 の電極 2 0 4 は、C V D法やスパッタリング法等により、アルミニウム(Al)、タングステン(W)、チタン(Ti)、タンタル(Ta)、モリブデン(Mo)、ニッケル(Ni)、白金(Pt)、銅(Cu)、金(Au)、銀(Ag)、マンガン(Mn)、ネオジム(Nd)、炭素(C)、シリコン(Si)から選択された元素、又はこれらの元素を主成分とする合金材料若しくは化合物材料で、単層又は積層で形成する。アルミニウムを主成分とする合金材料とは、例えば、アルミニウムを主成分としニッケルを含む材料、又は、アルミニウムを主成分とし、ニッケルと、炭素と、珪素の一方又は両方とを含む合金材料に相当する。第 1 の電極 2 0 3 及び第 2 の電極 2 0 4 は、例えば、バリア膜とアルミニウムシリコン(Al-Si)膜とバリア膜の積層構造、バリア膜とアルミニウムシリコン(Al-Si)膜と窒化チタン膜とバリア膜の積層構造を採用するとよい。なお、バリア膜とは、チタン、チタンの窒化物、モリブデン、又はモリブデ

40

50

ンの窒化物からなる薄膜に相当する。アルミニウムやアルミニウムシリコンは抵抗値が低く、安価であるため、第1の電極203及び第2の電極204を形成する材料として最適である。また、上層と下層のバリア層を設けると、アルミニウムやアルミニウムシリコンのヒロックの発生を防止することができる。また、還元性の高い元素であるチタンからなるバリア膜を形成すると、結晶質半導体膜上に薄い自然酸化膜ができていたとしても、この自然酸化膜を還元し、結晶質半導体膜と良好なコンタクトをとることができる。

【0044】

以上のように、半導体装置における整流回路102のトランジスタを作製することができる。

【0045】

次に上記図2(A)、図2(B)で説明したトランジスタの構成とした効果について図面を用いて詳述する。

【0046】

図3(A)、図3(B)には整流回路102のダイオード接続されたトランジスタに対し入力される交流信号及び整流回路より出力される直流信号を模式的に表した図である。交流信号として、基準電位(V_{GND})を挟んで第1の電位(V₁)及び第2の電位(V₂)が連続的に変化する信号がトランジスタのゲートと第1の領域が電氣的に接続された側より入力されている。ここで第1の電位は基準電位より高いものとし、基準電位は第2の電位より高いものとして説明する。なお、第1の電位及び第2の電位は、アンテナで受信する信号によっては、それぞれ複数の電位をとることもある。

【0047】

図3(A)、図3(B)において、基準電位(V_{GND})を挟んで第1の電位(V₁)及び第2の電位(V₂)が連続的に変化する交流信号は、周期的に電圧振幅レベルが変化するものである。そのため図3(A)と図3(B)とでは、周期的にトランジスタのソースとドレインとが変化する。nチャネル型のトランジスタにおいては、ソースまたはドレインのうち、電位の高い側の不純物領域がドレインとなり、電位の低い側の不純物領域はソースとなる。

【0048】

すなわち、交流信号において第1の電位が入力されるタイミングである図3(A)の状態では、ゲートに電氣的に接続された第1の領域側の端子がドレインになり、容量素子に電氣的に接続された第2の領域側の端子はソースとなる。ドレインとなる第1の領域側の端子の電位が、基準電位より大きく、第1の電位以下の期間(以下、第1の期間ともいう)において、第2の領域側の端子の電位は、基準電位より大きく、第1の電位以下となる(図3(A)中の矢印を参照)。そして、第2の領域側の端子の電位は、第2の領域に電氣的に接続された容量素子によって、保持されることとなる。

【0049】

一方、交流信号において第2の電位が入力されるタイミングである図3(B)の状態では、ゲートに電氣的に接続された第1の領域側の端子がソースとなり、容量素子に電氣的に接続された第2の領域側の端子がドレインとなる。このとき、ドレインとなる第2の領域側の端子の電位は、第1の期間において、基準電位より大きく、第1の電位以下に保持されている。従って第1の領域側の端子の電位が、第2の電位以上で、基準電位以下の期間(以下、第2の期間ともいう)において、第2の領域側の端子の電位は、第1の期間と同様に基準電位より大きく、第1の電位以下となる(図3(B)中の矢印を参照)。

【0050】

図3(A)、図3(B)での説明により、整流回路102のダイオード接続されたトランジスタに交流信号が入力される場合には、第1の期間と第2の期間とでソースとドレインとが交互に入れ替わることがわかる。そのため、トランジスタにホットキャリアによる劣化が起こっていると考える場合の対策としてトランジスタのドレイン領域の構造として、ゲートと、ドレイン領域に設けられた低濃度不純物領域(Lightly Doped Drain; 以下、LDD領域)とを重畳するように構成する、いわゆるゲートオーバ

10

20

30

40

50

ーラップLDD構造 (Gate - Overlapped LDD ; 以下、GOLD構造)をとる場合には、トランジスタのゲートと重畳する領域のソース側とドレイン側の両方に低濃度不純物領域を設けることが考えられる。しかしながら、ゲートと低濃度不純物領域とが重畳する領域をソース側とドレイン側の両方に設けた場合では、寄生容量 (ゲートオーバーラップ容量ともいう) がトランジスタと電氣的に並列に生成されることとなる。これはソース及びドレインとなる領域の双方にLDD領域を設け、ゲートと重畳する領域が増加したためである。そして、寄生容量の増加は、整流回路に入力される交流信号がリークしてしまう原因ともなる。

【0051】

次に、整流回路におけるダイオード接続されたトランジスタの上面図について図4(A)に示す。図4(A)に示す上面図においては、図2(A)で説明した半導体層201、ゲート電極202、第1の電極203、及び第2の電極204を示しており、図4(A)に示すトランジスタ401及びトランジスタ402は、電氣的に並列に接続されたトランジスタである。また図4(A)において第1の電極203は、アンテナに電氣的に接続されており、第2の電極は容量素子の一方の電極に電氣的に接続されている。また、図4(B)にトランジスタ401及びトランジスタ402の接続について回路図で示した図について示す。ダイオード接続されたトランジスタで構成される整流回路は、トランジスタ401及びトランジスタ402を電氣的に並列に接続することによって、上記図2(A)で説明したトランジスタのチャンネル長 L_i を短くし、チャンネル幅 W を大きく取るように設計することが出来る。

【0052】

図4(A)に示した上面図の同等の箇所について、13.56MHzの無線信号をアンテナで受信している際の半導体装置の整流回路部をエミッション顕微鏡で観察した画像について図5に示す。エミッション顕微鏡による整流回路部のトランジスタの観察画像は、浜松ホトニクス社製のエミッション顕微鏡PHEMOS1000(商品名)を用い、倍率100倍、露光時間120秒で撮影されたものである。図5に示すように整流回路のダイオード接続されたトランジスタでは、いずれのトランジスタでも、ダイオード接続されたトランジスタのゲートと接続された第1の領域側の端子ではなく、第2の領域側の端子においてホットエレクトロンが発生することによる発光が確認された。

【0053】

上述のエミッション顕微鏡による観察により、ダイオード接続されたトランジスタの特性の低下の原因である交流信号によるホットエレクトロンが、ゲートと電氣的に接続された第1の領域側ではなく、ソースまたはドレインとするための不純物元素が導入された第2の領域側のみに発生していることを突き止めることができる。そして図2(B)に示すように、トランジスタの半導体層におけるゲートと重畳する領域において、第2の領域側のみ低濃度で不純物が導入された第3の領域を設ける構成とすることができる。

【0054】

なお、本実施の形態において、各々の図で述べた内容は、別の実施の形態で述べた内容に対して、適宜、組み合わせ、又は置き換えなどを自由に行うことができる。

【0055】

(実施の形態2)

本実施の形態では、上記実施の形態で説明したダイオード接続されたトランジスタを具備する半導体装置の構成について説明する。ダイオード接続されたトランジスタは、半導体装置における整流回路にて用いられるものである。

【0056】

図6における半導体装置60は、非接触でデータを交信する機能を有し、アンテナ61、整流回路62、定電圧回路63、復調回路64、変調回路65、クロック生成回路66、論理回路67によって構成されている。また、論理回路67には、一例としては、コード抽出回路68、コード判定回路69、CRC判定回路70、出力ユニット回路71、及び記憶回路72が設けられている。アンテナ61は、空間を伝搬する無線信号を受信し、交

流信号を出力するためのものである。また整流回路62は、アンテナ61で受信した交流信号を直流信号に変換するための回路である。定電圧回路63は直流信号から電源電圧V_{dd}を生成する回路である。クロック生成回路66はアンテナ61で受信する無線信号を基に各種クロック信号を生成する回路である。復調回路64は交流信号を復調して論理回路67に出力する回路である。変調回路65は論理回路67から受信した信号を変調してアンテナ61に出力する回路である。また、論理回路67において、コード抽出回路68は論理回路67に送られてきた命令に含まれる複数のコードをそれぞれ抽出する回路であり、コード判定回路69は抽出されたコードとリファレンスに相当するコードとを比較して命令の内容を判定する回路であり、CRC判定回路70は判定されたコードに基づいて送信エラー等の有無を検出する回路であり、出力ユニット回路71は論理回路より出力される信号を符号化して出力するための回路である。

10

【0057】

次いで、上述した半導体装置60の動作の一例について説明する。まずアンテナ61で外部の通信装置より無線信号を受信し、交流信号が整流回路62、復調回路64、クロック生成回路66に出力される。整流回路62からの出力信号は定電圧回路63に輸入される。復調回路64から出力される復調信号は論理回路67に送られる。論理回路67に復調信号が入力され、コード抽出回路68、コード判定回路69およびCRC判定回路70等によって解析される。そして、解析された信号にしたがって、記憶回路72内に記憶されている半導体装置の情報が出力される。出力された半導体装置の情報は出力ユニット回路71を通して符号化される。さらに、符号化された半導体装置60の情報は変調回路65

20

【0058】

このように、通信装置から半導体装置60に信号を送り、当該半導体装置60から送られてきた信号を通信装置で受信することによって、半導体装置60のデータを読み取ることが可能となる。半導体装置60は、ダイオード接続したトランジスタを具備する整流回路62を備えることによって、アンテナ61で受信する無線信号の高周波によるストレスの低減し、且つゲート重畳する領域に生成される寄生容量を低減することができる。そのため、電気的特性に劣化が少なく、且つ交流信号のリークが低減された半導体装置を提供

30

【0059】

なお、本実施の形態において、各々の図で述べた内容は、別の実施の形態で述べた内容に対して、適宜、組み合わせ、又は置き換えなどを自由に行うことができる。

【0060】

(実施の形態3)

本実施の形態では、上記実施の形態2で述べた半導体装置を構成するトランジスタの作製例について説明する。本実施の形態では特に、絶縁基板上に形成された半導体膜により薄膜トランジスタ(TFT)を作製し整流回路を具備する半導体装置とする形態について説明する。

40

【0061】

まず本実施の形態で示す半導体装置の斜視図の一例について、図7に示す。図7に示す半導体装置700は、集積回路部701と、アンテナとして機能する導電層702を含んでいる。集積回路部701は、論理回路によって構成されるデジタル回路部703と、整流回路等によって構成されるアナログ回路部704を有する。アンテナとして機能する導電層702は、集積回路部701に電氣的に接続されている。アナログ回路部704には、上記実施の形態1で説明した整流回路の構成を適用することができる。

【0062】

また、図7に整流回路を構成するトランジスタの上面図を示す。本実施の形態では、整流回路を構成する複数のトランジスタ上にアンテナとして機能する導電層を具備する構成

50

における鎖線 C - D 間の断面図の構成を示し、その作製方法について説明する。

【0063】

まず剥離層 801 を有する基板 800 (図 8 (A) 参照) 上に、絶縁膜 802、及び、下層下地膜 803a 及び上層下地膜 803b を有する下地膜 803 を形成する (図 8 (B) 参照)。

【0064】

基板 800 はガラス基板、石英基板、半導体基板のいずれか、剥離層 801 は金属膜または金属酸化膜等を用いればよい。本実施の形態では、基板 800 としてガラス基板、剥離層 801 として酸化窒化珪素 (100 nm)、タングステン (50 nm) を順に積層した層を用いる。

【0065】

絶縁膜 802 は、酸化珪素膜、窒化酸化珪素膜、窒化珪素膜、酸化窒化珪素膜のいずれか 1 つ、あるいは 2 つ以上の積層膜を用いればよい。本実施の形態では、絶縁膜 802 として酸化窒化珪素膜 (600 nm) を形成する。

【0066】

下地膜 803 は、酸化珪素膜、酸化窒化珪素膜、窒化珪素膜、窒化酸化珪素膜の 2 つ以上の積層膜を用いる。本実施の形態では、下層下地膜 803a として窒化酸化珪素膜 (600 nm)、上層下地膜 803b として酸化窒化珪素膜 (100 nm) を形成する。

【0067】

次いで下地膜 803 上に、半導体膜 (66 nm) を形成し、エッチングして島状半導体膜 811 及び島状半導体膜 812 を形成する (図 8 (C) 参照)。

【0068】

次いで下地膜 803、島状半導体膜 811 及び島状半導体膜 812 を覆って、ゲート絶縁膜 807 を形成する (図 8 (D) 参照)。

【0069】

ゲート絶縁膜 807 は、酸化珪素膜、酸化窒化珪素膜、窒化珪素膜、窒化酸化珪素膜のいずれか 1 つ、あるいは 2 つ以上の積層膜を用いればよい。本実施の形態では、ゲート絶縁膜 807 として、酸化窒化珪素膜 (20 nm) を形成する。

【0070】

なお、島状半導体膜 811 及び島状半導体膜 812 の全面に予め、後のトランジスタのしきい値電圧を制御するために、n 型または p 型の導電性を付与する不純物元素を少量導入してもよい。本実施の形態では、p 型の導電性を付与する不純物元素であるボロンを用いて濃度が $3.0 \times 10^{17} \text{ cm}^{-3}$ となるように、7.5% 希釈のジボランを用いて、印加電圧 15 kV の条件で、島状半導体膜 811、島状半導体膜 812 中に導入する。

【0071】

ゲート絶縁膜 807 を介した島状半導体膜 811、島状半導体膜 812 上に、フォトリソグラフィ法を用いて形成されたレジスト 804 を形成し、n 型の導電性を付与する不純物元素を導入し、低濃度不純物領域 605 を形成する。低濃度不純物領域の一部は、後の第 3 の領域となる領域となる (図 8 (E) 参照)。本実施の形態では、n 型の導電性を付与する不純物元素であるリンを用いて濃度が $1.9 \times 10^{18} \text{ cm}^{-3}$ となるように、5% 希釈のフォスフィンを用いて、印加電圧 30 kV の条件で、島状半導体膜 811、島状半導体膜 812 中に導入する。

【0072】

島状半導体膜 811 及び島状半導体膜 812 上にゲート絶縁膜 807 を介してゲート電極 813 及びゲート電極 814 を形成する。本実施の形態では、ゲート電極 813 及びゲート電極 814 として、窒化タンタル膜 (30 nm) とタングステン膜 (150 nm) の積層膜を用いる。

【0073】

次いで、ゲート絶縁膜 807 を介した島状半導体膜 811、島状半導体膜 812 上に、ゲート電極 813、ゲート電極 814 をマスクとして、n 型の不純物を付与する不純物元素

10

20

30

40

50

を導入し、トランジスタのソース領域またはドレイン領域となる領域を形成する。当該領域は、後の第1の領域806、及び第2の領域810となる(図9(A)参照)。本実施の形態では、n型の導電性を付与する不純物元素であるリンを用いて濃度が $1.0 \times 10^{21} \text{ cm}^{-3}$ となるように、5%希釈のフォスフィンを用いて、印加電圧15kVの条件で、島状半導体膜811、島状半導体膜812中に導入する。また島状半導体膜811、島状半導体膜812に導入された不純物元素を活性化するための加熱処理をおこなう。活性化のための加熱処理は、RTA(Rapid Thermal Anneal)を用いて、650℃、6分の条件で行う。

【0074】

次いで下地膜803、ゲート絶縁膜807、ゲート電極813及び814を覆って、パシベーション膜808を形成する(図9(B)参照)。酸化珪素膜、酸化窒化珪素膜、窒化珪素膜、窒化酸化珪素膜のいずれか1つ、あるいは2つ以上の積層膜を用いればよい。本実施の形態では、パシベーション膜808として、酸化窒化珪素膜(50nm)を形成する。

【0075】

次いで下地膜803、ゲート絶縁膜807、パシベーション膜808をエッチングする(図9(C)参照)。

【0076】

次いで、エッチングした下地膜803、ゲート絶縁膜807、パシベーション膜808を覆って、層間絶縁膜809を形成する(図9(D)参照)。本実施の形態では層間絶縁膜809として、窒化酸化珪素膜(200nm)を形成する。

【0077】

次いで層間絶縁膜809上に、層間絶縁膜816を形成する(図9(E)参照)。層間絶縁膜816として、本実施の形態では酸化窒化珪素膜(400nm)を形成する。

【0078】

層間絶縁膜816上に、第1の領域806の一方と電氣的に接続される第1の電極821、第2の領域810と電氣的に接続される第2の電極822が形成される(図10(A)参照)。これにより薄膜トランジスタ(Thin Film Transistor(TFT))が形成される。

【0079】

なお本実施の形態では、第1の電極821、第2の電極822は、チタン膜(100nm)、アルミニウム膜(300nm)、チタン膜(100nm)の三層積層膜を用いて形成する。

【0080】

次いで基板800とその上の積層構造全体を加熱し、層間絶縁膜809から水素を放出させ、島状半導体膜811及び812の水素化を行い、島状半導体膜811及び812中のダングリングボンドを終端化させる。

【0081】

次いで、層間絶縁膜816、第1の電極821、第2の電極822を覆って、窒化珪素膜(100nm)からなる層間絶縁膜831を形成する(図10(B)参照)。

【0082】

次いで有機樹脂を用いて層間絶縁膜832を形成する(図10(C)参照)。本実施の形態では、層間絶縁膜832の材料としてポリイミド(1.5μm)を用いる。

【0083】

層間絶縁膜832上に、第1の電極821及び第2の電極822を電氣的に接続するための配線層835を形成する(図11(A)参照)。本実施の形態では、配線層835はチタン膜(100nm)、アルミニウム膜(200nm)、チタン膜(100nm)、の積層膜を用いて形成する。

【0084】

次いで有機樹脂を用いて層間絶縁膜832、配線層835を覆って、層間絶縁膜837を

10

20

30

40

50

形成する（図 1 1（B）参照）。本実施の形態では、層間絶縁膜 8 3 7 の材料としてポリイミド（ $1.5\text{ }\mu\text{m}$ ）を用いる。

【0085】

層間絶縁膜 8 3 7 上に、配線層 8 3 5 と電氣的に接続されるアンテナ 8 3 8 を形成する（図 1 1（C）参照）。本実施の形態では、アンテナ 8 3 8 はチタン膜（ 100 nm ）とアルミニウム膜の（ 2000 nm ）積層膜を用いて形成する。

【0086】

なお、以上説明した層間絶縁膜、パシベーション膜は、必要に応じていずれかの膜を形成しなくてもよい。

【0087】

次いで、アンテナ 8 3 8 上に、繊維体と有機樹脂層を有する封止層 8 4 1 をプレスにより接着する（図 1 2 参照）。

【0088】

封止層 8 4 1 は、繊維体及び有機樹脂層を含むものである。繊維体は、有機化合物または無機化合物の高強度繊維を用いた織布または不織布である。高強度繊維としては、具体的には引張弾性率が高い繊維である。または、ヤング率が高い繊維である。高強度繊維の代表例としては、ポリビニルアルコール系繊維、ポリエステル系繊維、ポリアミド系繊維、ポリエチレン系繊維、アラミド系繊維、ポリパラフェニレンベンゾビスオキサゾール繊維、ガラス繊維、または炭素繊維である。ガラス繊維としては、E ガラス、S ガラス、D ガラス、Q ガラス等を用いたガラス繊維を用いることができる。なお、繊維体は、一種類の上記高強度繊維で形成されてもよい。また、複数の上記高強度繊維で形成されてもよい。

【0089】

また繊維体として、カーボン繊維を用いて、繊維体に導電性を持たせると、静電破壊を抑制することができる。

【0090】

また、繊維体は、繊維（単系）の束（以下、糸束という）を経系及び緯系に使うて製織した織布、または複数種の繊維の糸束をランダムまたは一方向に堆積させた不織布で構成されてもよい。

【0091】

糸束の断面は、円形でも楕円形でもよい。繊維糸束として、高圧水流、液体を媒体とした高周波の振動、連続超音波の振動、ロールによる押圧等によって、開繊加工をした繊維糸束を用いてもよい。開繊加工をした繊維糸束は、糸束幅が広くなり、厚み方向の単系数を削減することが可能であり、糸束の断面が楕円形または平板状となる。また、繊維糸束として低撚糸を用いることで、糸束が扁平化やすく、糸束の断面形状が楕円形状または平板形状となる。このように、断面が楕円形または平板状の糸束を用いることで、繊維体の厚さを薄くすることが可能である。このため、封止層の厚さを薄くすることが可能であり、薄型の半導体装置を作製することができる。繊維の糸束径は $4\text{ }\mu\text{m}$ 以上 $400\text{ }\mu\text{m}$ 以下、さらには $4\text{ }\mu\text{m}$ 以上 $200\text{ }\mu\text{m}$ 以下であればよいが、原理上は更に薄くてもよい。また、繊維の太さは、 $4\text{ }\mu\text{m}$ 以上 $20\text{ }\mu\text{m}$ 以下であればよいが、原理上は更に細くても良く、それらは繊維の材料に依存する。

【0092】

次いで封止層 8 4 1 上に、光または熱により剥離可能な粘着テープ 8 4 2 を設けて、粘着テープ 8 4 2 上にローラ 8 4 5 を回転させながら（図 1 3（A）参照）、剥離層 8 0 1 を剥離して、基板 8 0 0 を分離する（図 1 3（B）参照）。

【0093】

次いで、絶縁膜 8 0 2 に接して繊維体と有機樹脂層を有する封止層 8 5 1 を設けて、プレスにより接着する（図 1 4（A）参照）。なお粘着テープ 8 4 2 は、封止層 8 5 1 を設けた後に剥離してもよいし、封止層 8 5 1 を設ける前に剥離してもよい。

【0094】

そして素子と素子との間の領域に、レーザ（図示せず）を照射して切断し、チップを切りだすことで複数の半導体装置 855 を得ることができる（図 14（B）参照）。

【0095】

以上が、半導体装置の作製例の一である。

【0096】

本実施の形態では、下層下地膜 803a 及び上層下地膜 803b と、層間絶縁膜 809 により、TFT を囲むことができるので、不純物の混入をより抑制し、信頼性の高い半導体装置を得ることができる。

【0097】

なお本実施の形態では、アンテナを TFT と同じ基板上に形成する例について説明したが、この構成に限定されない。TFT を形成した後、別途形成したアンテナを、集積回路と電氣的に接続するようにしても良い。この場合、アンテナと集積回路との電氣的な接続は、異方導電性フィルム（ACF（Anisotropic Conductive Film））や異方導電性ペースト（ACP（Anisotropic Conductive Paste））等で圧着させることにより電氣的に接続することができる。また、他にも、銀ペースト、銅ペーストまたはカーボンペースト等の導電性接着剤や半田接合等を用いて接続を行うことも可能である。

【0098】

以上、説明したように半導体装置は、ソースまたはドレインとするための不純物元素が導入された第 1 の領域及び第 2 の領域、第 3 の領域、並びにチャネル領域を具備する半導体層と、ゲート絶縁膜を介して半導体層と一部重畳するよう設けられたゲート電極と、を有し、半導体層において、第 1 の領域は、交流信号が入力される第 1 の電極を介してゲート電極に電氣的に接続されており、第 2 の領域は、第 2 の電極を介して容量素子に電氣的に接続されており、第 3 の領域は、ゲート電極と重畳して設けられる領域を有し、不純物元素を第 1 の領域及び第 2 の領域より低濃度を含む領域であることを特徴とするものである。このように、ダイオード接続したトランジスタを具備する整流回路を備えることによって、アンテナで受信する無線信号の高周波によるストレスの低減し、且つゲート重畳する領域に生成される寄生容量を低減することができる。そのため、電氣的特性に劣化が少なく、且つ交流信号のリークが低減された半導体装置を提供することができる。

【0099】

なお、本実施の形態において、各々の図で述べた内容は、別の実施の形態で述べた内容に対して、適宜、組み合わせ、又は置き換えなどを自由に行うことができる。

【0100】

（実施の形態 4）

本実施の形態では、上記実施の形態 2 で述べた半導体装置を構成するトランジスタの作製方法について説明する。本実施の形態では特に半導体装置のトランジスタの作製に用いられる絶縁基板上の半導体膜として単結晶半導体を用いた形態について説明する。

【0101】

以下本実施の形態では、単結晶半導体が形成される絶縁基板（以下、SOI（Silicon on Insulator）基板という）の製造方法について説明する。

【0102】

まず、半導体基板 2001 を準備する（図 15（A）、図 17（A）参照）。半導体基板 2001 としては、市販の半導体基板を用いればよく、例えばシリコン基板やゲルマニウム基板、ガリウムヒ素やインジウムリンなどの化合物半導体基板が挙げられる。市販のシリコン基板としては、直径 5 インチ（125 mm）、直径 6 インチ（150 mm）、直径 8 インチ（200 mm）、直径 12 インチ（300 mm）サイズのものが代表的であり、その形状は円形のものがほとんどである。また、膜厚は 1.5 mm 程度まで適宜選択できる。

【0103】

次に、半導体基板 2001 の表面から電界で加速されたイオン 2004 を所定の深さに

10

20

30

40

50

注入し、イオンドーピング層 2003 を形成する（図 15（A）、図 17（A）参照）。イオン 2004 の注入は、後にベース基板に転置する SOI 層の膜厚を考慮して行われる。好ましくは、SOI 層の膜厚が 5 nm 乃至 500 nm、より好ましくは 10 nm 乃至 200 nm の厚さとなるようにする。イオンを注入する際の加速電圧及びイオンのドーズ量は、転置する SOI 層の膜厚を考慮して適宜選択する。イオン 2004 は、水素、ヘリウム、又はフッ素等のハロゲンのイオンを用いることができる。なお、イオン 2004 としては、水素、ヘリウム、又はハロゲン元素から選ばれたソースガスをプラズマ励起して生成された一の原子又は複数の同一の原子からなるイオン種を注入することが好ましい。水素イオンを注入する場合には、 H^+ 、 H_2^+ 、 H_3^+ イオンを含ませると共に、 H_3^+ イオンの割合を高めておくことイオンの注入効率を高めることができ、注入時間を短縮することができるため好ましい。また、このような構成とすることで、剥離を容易に行うことができる。

10

【0104】

なお、所定の深さにイオンドーピング層 2003 を形成するために、イオン 2004 を高ドーズ条件で注入する必要がある場合がある。このとき、条件によっては半導体基板 2001 の表面が粗くなってしまう。そのため、半導体基板のイオンが注入される表面に、保護層として窒化シリコン層又は窒化酸化シリコン層などを膜厚 50 nm 乃至 200 nm の範囲で設けておいてもよい。

【0105】

次に、半導体基板 2001 に接合層 2022 を形成する（図 15（B）、図 17（B）参照）。接合層 2022 は、半導体基板 2001 がベース基板と接合を形成する面に形成する。ここで形成する接合層 2022 としては、有機シランを原料ガスに用いた化学気相成長法により成膜される酸化シリコン層が好ましい。その他に、シランを原料ガスに用いた化学気相成長法により成膜される酸化シリコン層を適用することもできる。化学気相成長法による成膜では、半導体基板 2001 に形成したイオンドーピング層 2003 から脱ガスが起こらない程度の温度が適用される。例えば、350 以下の成膜温度が適用される。なお、単結晶半導体基板または多結晶半導体基板などの半導体基板から SOI 層を剥離する加熱処理は、化学気相成長法による成膜温度よりも高い加熱処理温度が適用される。

20

【0106】

次に、半導体基板 2001 を所望の大きさ、形状に加工する（図 15（C）、図 17（C）参照）。具体的には、所望のサイズとなるように加工する。図 17（C）では、円形の半導体基板 2001 を分断して、矩形の半導体基板 2002 を形成する例を示している。この際、接合層 2022 及びイオンドーピング層 2003 も分断される。つまり、所望のサイズであり、所定の深さにイオンドーピング層 2003 が形成され、表面（ベース基板との接合面）に接合層 2022 が形成された半導体基板 2002 が得られる。

30

【0107】

半導体基板 2002 は、予め分断し、所望の半導体装置のサイズとすることが好ましい。半導体基板 2001 の分断は、ダイサー或いはワイヤソー等の切断装置、レーザ切断、プラズマ切断、電子ビーム切断、その他任意の切断手段を用いることができる。

40

【0108】

なお、半導体基板表面に接合層を形成するまでの工程順序は、適宜入れ替えることが可能である。図 15 及び図 17 では半導体基板にイオンドーピング層を形成し、前記半導体基板の表面に接合層を形成した後、前記半導体基板を所望のサイズに加工する例を示している。これに対し、例えば、半導体基板を所望のサイズに加工した後、前記所望のサイズの半導体基板にイオンドーピング層を形成し、前記所望のサイズの半導体基板の表面に接合層を形成することもできる。

【0109】

次に、ベース基板 2010 と半導体基板 2002 を貼り合わせる。図 16（A）には、ベース基板 2010 と半導体基板 2002 の接合層 2022 が形成された面とを密着させ

50

、ベース基板 2010 と接合層 2022 を接合させて、ベース基板 2010 と半導体基板 2002 を貼り合わせる例を示す。なお、接合を形成する面（接合面）は十分に清浄化しておくことが好ましい。ベース基板 2010 と接合層 2022 を密着させることにより接合が形成される。この接合はファンデルワールス力が作用しており、ベース基板 2010 と半導体基板 2002 とを圧接することで、水素結合による強固な接合を形成することが可能である。

【0110】

また、ベース基板 2010 と接合層 2022 との良好な接合を形成するために、接合面を活性化しておいてもよい。例えば、接合を形成する面の一方又は双方に原子ビーム若しくはイオンビームを照射する。原子ビーム若しくはイオンビームを利用する場合には、アルゴン等の不活性ガス中性原子ビーム若しくは不活性ガスイオンビームを用いることができる。その他に、プラズマ照射若しくはラジカル処理を行うことで接合面を活性化することもできる。このような表面処理により、400 以下の温度であっても異種材料間の接合を形成することが容易となる。

10

【0111】

また、接合層 2022 を介してベース基板 2010 と半導体基板 2002 を貼り合わせた後は、加熱処理又は加圧処理を行うことが好ましい。加熱処理又は加圧処理を行うことで接合強度を向上させることが可能となる。加熱処理の温度は、ベース基板 2010 の耐熱温度以下であることが好ましい。加圧処理においては、接合面に垂直な方向に圧力が加わるように行い、ベース基板 2010 及び半導体基板 2002 の耐圧性を考慮して行う。

20

【0112】

次に、加熱処理を行い、イオンドーピング層 2003 を劈開面として半導体基板 2002 の一部をベース基板 2010 から剥離する（図 16（B）参照）。加熱処理の温度は接合層 2022 の成膜温度以上、ベース基板 2010 の耐熱温度以下で行うことが好ましい。例えば、400 乃至 600 の加熱処理を行うことにより、イオンドーピング層 2003 に形成された微小な空洞の体積変化が起こり、イオンドーピング層 2003 に沿って劈開することが可能となる。接合層 2022 はベース基板 2010 と接合しているので、ベース基板 2010 上には半導体基板 2002 と同じ結晶性の SOI 層 2030 が残存することとなる。

【0113】

以上で、ベース基板 2010 上に接合層 2022 を介して SOI 層 2030 が設けられた SOI 構造が形成される。なお、SOI 基板は、1 枚のベース基板上に接合層を介して複数の SOI 層が設けられた構造である。

30

【0114】

なお、剥離により得られる SOI 層は、その表面を平坦化するため、化学的機械的研磨（Chemical Mechanical Polishing：CMP）を行うことが好ましい。また、CMP 等の物理的研磨手段を用いず、SOI 層の表面にレーザービームを照射して平坦化を行ってもよい。なお、レーザービームを照射する際は、酸素濃度が 10 ppm 以下の窒素雰囲気下で行うことが好ましい。これは、酸素雰囲気下でレーザービームの照射を行うと SOI 層表面が荒れる恐れがあるからである。また、得られた SOI 層の薄膜化を目的として、CMP 等を行ってもよい。

40

【0115】

本実施の形態で述べた SOI 基板の製造方法は、ガラス基板等の耐熱温度が 600 以下のベース基板 2010 であっても接合部の接着力が強固な SOI 層 2030 を得ることができる。また、600 以下の温度プロセスを適用すればよいので、ベース基板 2010 として、アルミノシリケートガラス、アルミノホウケイ酸ガラス、バリウムホウケイ酸ガラスの如き無アルカリガラスと呼ばれる電子工業用に使われる各種ガラス基板を適用することが可能となる。もちろん、セラミック基板、サファイヤ基板、石英基板等を適用することも可能である。

【0116】

50

本実施の形態で説明したＳＯＩ基板は、単結晶半導体膜をガラス基板等の絶縁基板上に直接作製することができるため、半導体特性を高めるための半導体膜のレーザ結晶化等の結晶化工程の必要がない。そのため、ＳＯＩ基板を作製し、上記実施の形態３で述べた方法を用いてトランジスタ等を作製することで、トランジスタ特性のばらつきの少ない素子を用いて半導体装置を構成することができるため、信頼性の高い半導体装置を作製することができる。

【０１１７】

なお本実施の形態では、絶縁基板上に単結晶半導体で構成された半導体膜を用いる構成としたが、単結晶半導体で構成された半導体基板に直接、不純物元素を導入し、トランジスタを形成する形態についても適用可能である。

10

【０１１８】

なお、本実施の形態において、各々の図で述べた内容は、別の実施の形態で述べた内容に対して、適宜、組み合わせ、又は置き換えなどを自由に行うことができる。

【０１１９】

(実施の形態５)

本実施の形態では、非接触でデータの入出力が可能な半導体装置の使用形態の一例について説明する。半導体装置は、例えば、紙幣、硬貨、有価証券類、無記名債券類、証書類（運転免許証や住民票等）、包装用容器類（包装紙やボトル等）、記録媒体（ＤＶＤソフトやビデオテープ等）、乗物類（自転車等）、身の回り品（鞆や眼鏡等）、食品類、植物類、動物類、人体、衣類、生活用品類、電子機器等の商品や荷物の荷札等の物品に設ける、いわゆるＩＣラベル、ＩＣタグ、ＩＣカードとして使用することができる。電子機器とは、液晶表示装置、ＥＬ表示装置、テレビジョン装置（単にテレビ、テレビ受像機、テレビジョン受像機とも呼ぶ）及び携帯電話等を指す。以下、半導体装置の使用形態の一例について、図面を用いて説明する。

20

【０１２０】

表示部２０５１を含む携帯端末の側面には、リーダ／ライタ２０５４が設けられ、品物２０５２の側面には半導体装置２０５３が設けられる（図１８（Ａ）参照）。品物２０５２が含む半導体装置２０５３にリーダ／ライタ２０５０をかざすと、表示部２０５１に品物の原材料や原産地、生産工程ごとの検査結果や流通過程の履歴等、更に品物の説明等の商品に関する情報が表示される。また、品物２０５２をベルトコンベアにより搬送する際にリーダ／ライタ２０５４と、品物２０５２に設けられた半導体装置２０５３を用いて、該品物２０５２の検品を行うことができる（図１８（Ｂ）参照）。半導体装置２０５３としては、上記実施の形態１乃至４で説明した半導体装置を適用することができる。このように、システムに半導体装置を活用することで、情報の取得を簡単に行うことができ、高機能化と高付加価値化を実現する。また、半導体装置は、無線信号の高周波によるダイオード接続されたトランジスタへのストレスの低減し、且つゲート重畳する領域に生成される寄生容量を低減することができるため、電気的特性に劣化が少なく、且つ交流信号のリークを低減することができる。

30

【０１２１】

なお、上述した以外にも半導体装置の用途は広範にわたり、非接触で対象物の履歴等の情報を明確にし、生産・管理等に役立てる商品であればどのようなものにも適用することができる。半導体装置は、無線信号の高周波によるダイオード接続されたトランジスタへのストレスの低減し、且つゲート重畳する領域に生成される寄生容量を低減することができるため、電気的特性に劣化が少なく、且つ交流信号のリークを低減することができる。

40

【０１２２】

なお、本実施の形態において、各々の図で述べた内容は、別の実施の形態で述べた内容に対して、適宜、組み合わせ、又は置き換えなどを自由に行うことができる。

【実施例１】

【０１２３】

本実施例では、実施の形態１乃至３で説明した半導体特性を利用する半導体装置を、無

50

線通信により通信装置とのデータの通信が可能で、所謂RFID用ICチップとした際の効果について説明する。以下においては、半導体装置のダイオード接続されたトランジスタに、無線信号の高周波によるストレス（以下、電波ストレスと略記する）を与えた際の、効果について検証した結果について示す。まずは、半導体装置のダイオード接続されたトランジスタとして、実施の形態1乃至実施の形態3で述べた構成と、シングルドレイン構造のトランジスタの構成と、を具備する半導体装置の特性について比較した結果について説明する。

【0124】

図19(A)、図19(B)において、上記実施の形態1乃至実施の形態3で述べた構成を具備する半導体装置と、シングルドレイン構造のトランジスタの構成を具備する半導体装置において、ダイオード接続されたトランジスタの、初期の電流電圧特性と、500時間電波ストレスを印加した後の電流電圧特性と、について調べた。

【0125】

ここで図19(A)に示すグラフのトランジスタは、実施の形態3に示した作製方法において第3の領域を形成しないシングルドレイン構造を有するトランジスタであり、チャネル長 L を $3.0\mu\text{m}$ 、チャネル幅 W を $3000\mu\text{m}$ とする。また図19(B)に示すグラフのトランジスタは、実施の形態3に示した作製方法を用いて作製されたトランジスタであり、チャネル長 L_i を $2.5\mu\text{m}$ 、第3の領域の長さ L_{ov} を $1.0\mu\text{m}$ 、チャネル幅 W を $3000\mu\text{m}$ とし、第3の領域に導入する不純物元素の濃度を $1.9 \times 10^{18}\text{cm}^{-3}$ とする。

【0126】

図19(A)に示すように、シングルドレイン構造のトランジスタを整流回路のダイオード接続されたトランジスタとして用いた場合、ダイオード接続されたトランジスタの電流電圧特性が大きく変化してしまう。一方、図19(B)に示すように、上記実施の形態1乃至実施の形態3で述べた構成のトランジスタを整流回路のダイオード接続されたトランジスタとして用いた場合、ダイオード接続されたトランジスタの電流電圧特性がほとんど変化しないといった結果が得られた。

【0127】

図19(A)、図19(B)に示したダイオード接続されたトランジスタの電流電圧特性の変化の違いについて、通信装置であるリーダ/ライタからの距離と、動作ストレス印加時間の関係を図20に示し、上記実施の形態1乃至実施の形態3で述べた構成の効果について説明する。ここで、動作ストレス印加時間とは、半導体装置がリーダ/ライタからの電波による信号を受信し続ける時間のことをいう。

【0128】

なお図20でリーダ/ライタと半導体装置との間には、一例として、 13.56MHz の無線信号の送受信が行われた際の通信距離について示したものである。

【0129】

図20に示すように、図19(A)で説明したシングルドレイン構造のトランジスタを具備する半導体装置では、動作ストレス印加時間の増加と共に、リーダ/ライタと半導体装置との通信距離の低下が確認できた。一方、図19(B)で説明したトランジスタの構成を具備する半導体装置では、動作ストレス印加時間が増加しても、最大通信距離の変化が小さいことが確認できた。すなわち、図19(A)、図19(B)、図20より、上記実施の形態1乃至実施の形態3で述べた構成のトランジスタを具備する半導体装置においては、ダイオード接続されたトランジスタの電気的特性の劣化を低減し、リーダ/ライタとの通信距離が経時的に短くなることを防ぐことが出来ることがわかった。

【0130】

なお、本実施例において、各々の図で述べた内容は、別の実施の形態、または実施例で述べた内容に対して、適宜、組み合わせ、又は置き換えなどを自由に行うことができる。

【実施例2】

【0131】

本実施例では、上記実施例 1 に引き続き、実施の形態 1 乃至 3 で説明した半導体特性を利用する半導体装置を、無線通信により通信装置とのデータの通信が可能な、所謂 R F I D 用 I C チップとした際の効果について説明する。以下においては、半導体装置のダイオード接続されたトランジスタの第 3 の領域に導入する不純物元素の濃度を变化させた際の結果について示す。本実施例では、半導体装置のダイオード接続されたトランジスタとして、実施の形態 1 乃至実施の形態 3 で述べた構成について説明する。

【 0 1 3 2 】

図 2 1 (A) に示すグラフのトランジスタは、実施の形態 3 に示した作製方法を用いて作製されたトランジスタであり、チャンネル長 L_i を $3.0 \mu m$ 、第 3 の領域の長さ L_{ov} を $0.5 \mu m$ 、チャンネル幅 W を $3000 \mu m$ とし、第 3 の領域に導入する不純物元素の濃度を $1.9 \times 10^{18} cm^{-3}$ としたものである。トランジスタを流れる電流が低下する割合（以下、 I_{on} 劣化率という）の関係について示したものである。なお、 I_{on} 劣化率は、実施の形態 3 で示したトランジスタに対して、ゲート電圧 $1.0 V$ 、ドレイン電圧 $10 V$ を 100 秒間印加する前後におけるトランジスタを流れる電流値の変化の割合に相当するものである。

10

【 0 1 3 3 】

また、図 2 1 (B) に示すグラフのトランジスタは、実施の形態 3 に示した作製方法を用いて作製されたトランジスタであり、チャンネル長 L_i を $3.0 \mu m$ 、第 3 の領域の長さ L_{ov} を $1.0 \mu m$ 、チャンネル幅 W を $3000 \mu m$ とし、第 3 の領域に導入する不純物元素の濃度に対する I_{on} 劣化率の関係について示したものである。

20

【 0 1 3 4 】

図 2 1 (A)、(B) に示すように、第 3 の領域の長さ L_{ov} の値に関係なく、第 3 の領域に導入する不純物元素の濃度が 1.0×10^{-18} 乃至 $1.0 \times 10^{-19} cm^{-3}$ 、好ましくは 2.0×10^{-18} 乃至 $4.0 \times 10^{-18} cm^{-3}$ において、 I_{on} 劣化率が低下し、トランジスタに流れる電流の劣化率を低減できることがわかった。

【 0 1 3 5 】

なお、本実施例において、各々の図で述べた内容は、別の実施の形態、または実施例で述べた内容に対して、適宜、組み合わせ、又は置き換えなどを自由に行うことができる。

【 符号の説明 】

【 0 1 3 6 】

30

- 6 0 半導体装置
- 6 1 アンテナ
- 6 2 整流回路
- 6 3 定電圧回路
- 6 4 復調回路
- 6 5 変調回路
- 6 6 クロック生成回路
- 6 7 論理回路
- 6 8 コード抽出回路
- 6 9 コード判定回路
- 7 0 C R C 判定回路
- 7 1 出力ユニット回路
- 7 2 記憶回路
- 1 0 0 半導体装置
- 1 0 1 アンテナ
- 1 0 2 整流回路
- 1 0 3 定電圧回路
- 1 0 4 論理回路
- 1 1 1 トランジスタ
- 1 1 2 容量素子

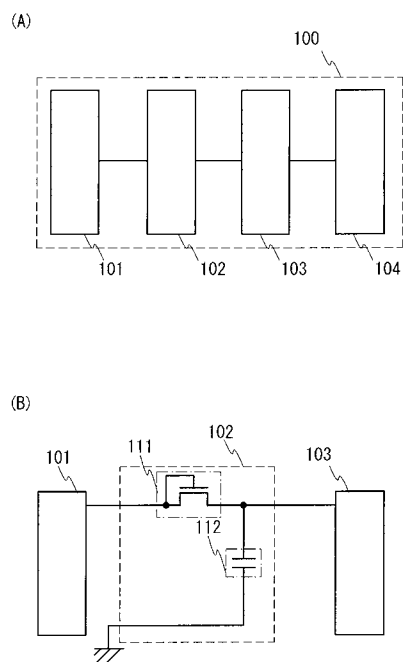
40

50

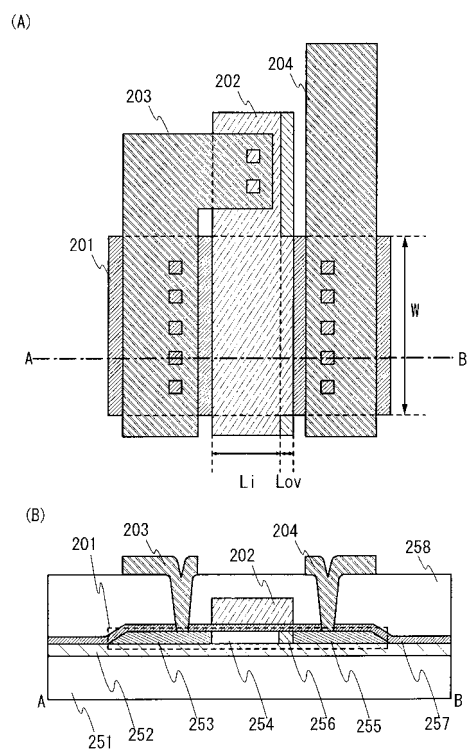
1 1 3	繊維体	
1 2 0	積算時間	
2 0 1	半導体層	
2 0 2	ゲート電極	
2 0 3	電極	
2 0 4	電極	
2 5 1	基板	
2 5 2	絶縁膜	
2 5 3	第 1 の領域	
2 5 4	チャネル領域	10
2 5 5	第 2 の領域	
2 5 6	第 3 の領域	
2 5 7	ゲート絶縁膜	
2 5 8	層間絶縁膜	
4 0 1	トランジスタ	
4 0 2	トランジスタ	
6 0 2	絶縁膜	
6 0 5	低濃度不純物領域	
7 0 0	半導体装置	
7 0 1	集積回路部	20
7 0 2	導電層	
7 0 3	デジタル回路部	
7 0 4	アナログ回路部	
8 0 0	基板	
8 0 1	剥離層	
8 0 2	絶縁膜	
8 0 3	下地膜	
8 0 4	レジスト	
8 0 6	第 1 の領域	
8 0 7	ゲート絶縁膜	30
8 0 8	パシベーション膜	
8 0 9	層間絶縁膜	
8 1 0	第 2 の領域	
8 1 1	島状半導体膜	
8 1 2	島状半導体膜	
8 1 3	ゲート電極	
8 1 4	ゲート電極	
8 1 6	層間絶縁膜	
8 2 1	電極	
8 2 2	電極	40
8 3 1	層間絶縁膜	
8 3 2	層間絶縁膜	
8 3 5	配線層	
8 3 7	層間絶縁膜	
8 3 8	アンテナ	
8 3 9	パシベーション膜	
8 4 1	封止層	
8 4 2	粘着テープ	
8 4 5	ローラ	
8 5 1	封止層	50

8 5 5	半 導 体 装 置
2 0 0 1	半 導 体 基 板
2 0 0 2	半 導 体 基 板
2 0 0 3	イオンドーピング層
2 0 0 4	イオン
2 0 1 0	ベ ー ス 基 板
2 0 2 2	接 合 層
2 0 3 0	S O I 層
2 0 5 0	リ ー ダ / ラ イ タ
2 0 5 1	表 示 部
2 0 5 2	品 物
2 0 5 3	半 導 体 装 置
2 0 5 4	リ ー ダ / ラ イ タ
8 0 3 a	下 層 下 地 膜
8 0 3 b	上 層 下 地 膜

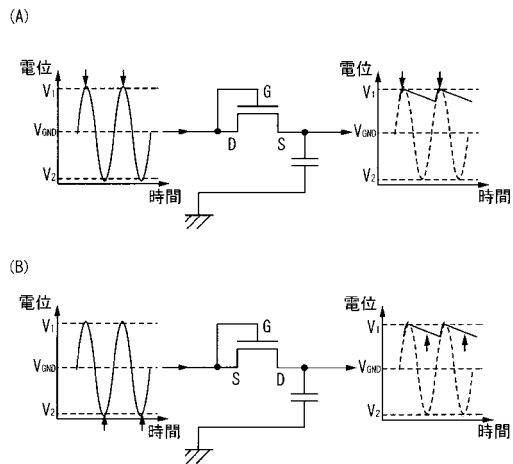
【 図 1 】



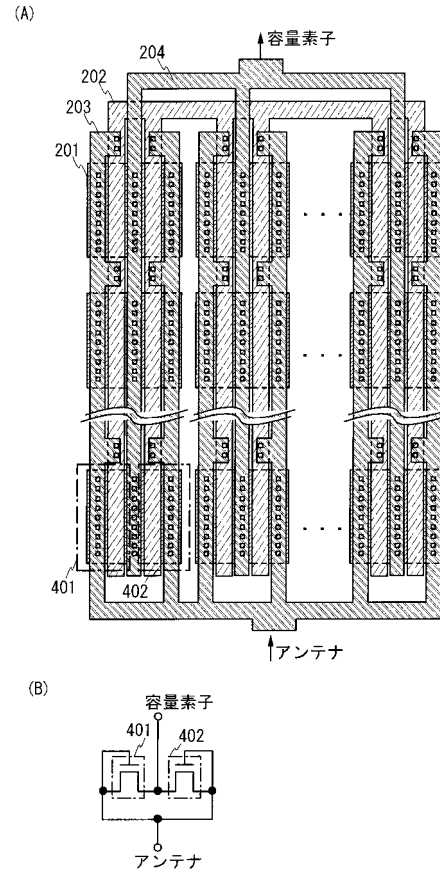
【 図 2 】



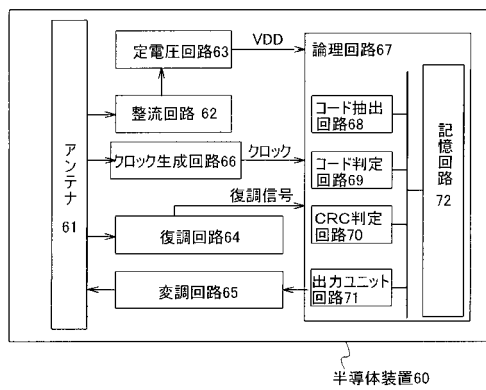
【図 3】



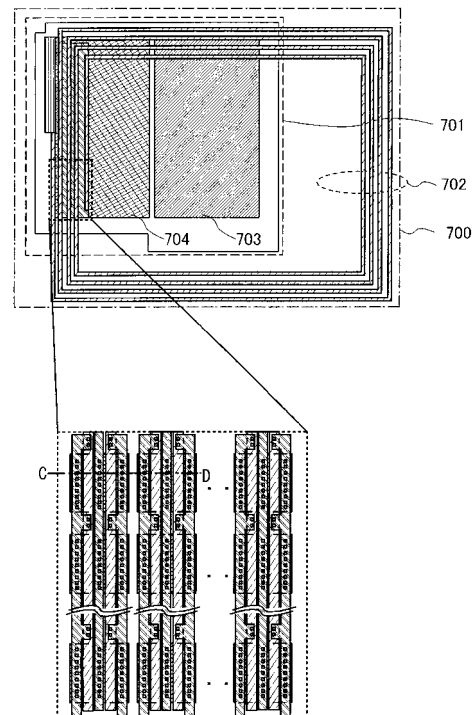
【図 4】



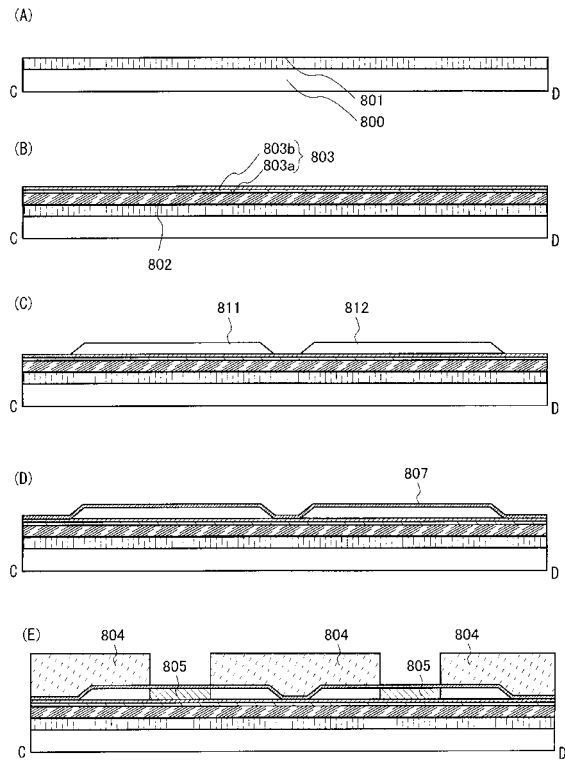
【図 6】



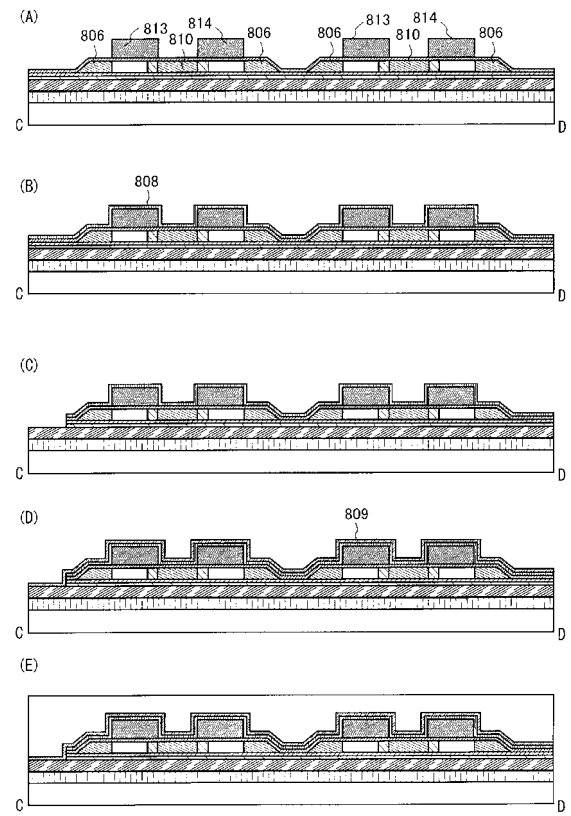
【図 7】



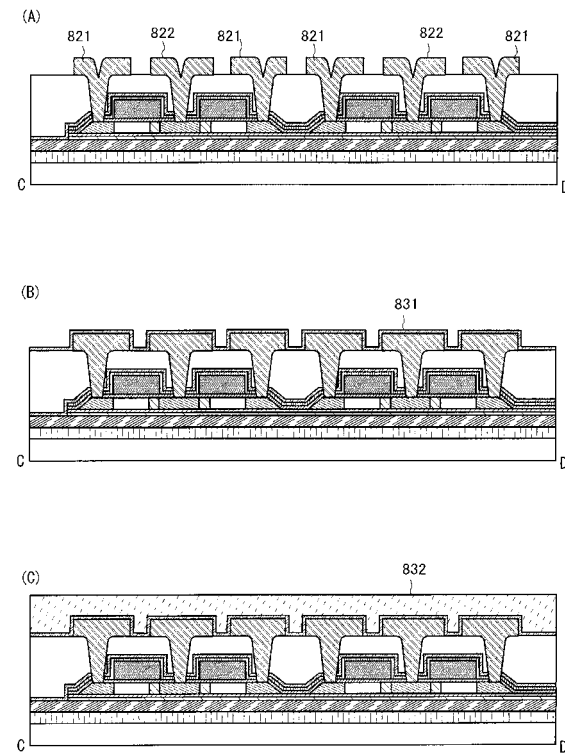
【図 8】



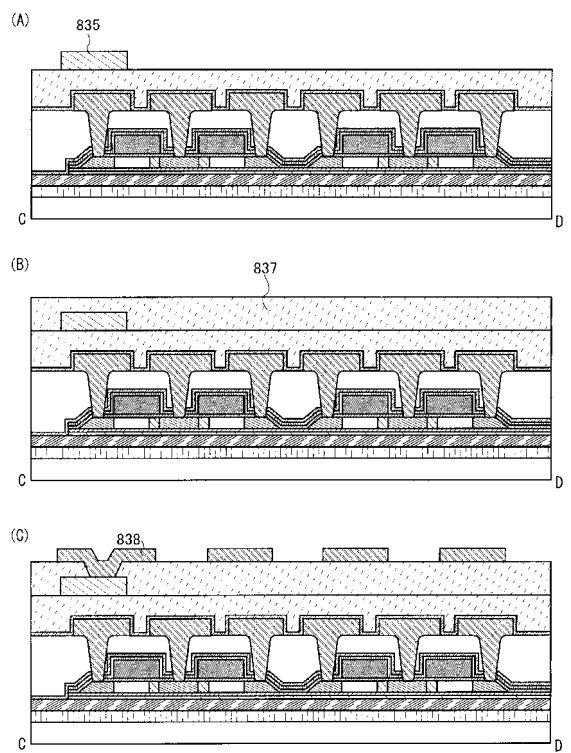
【図 9】



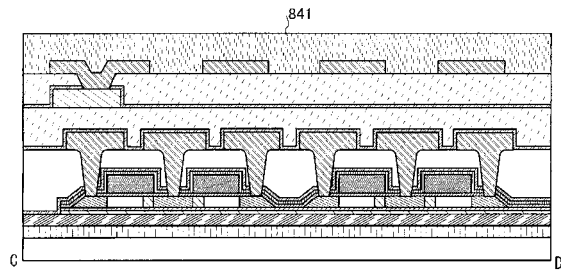
【図 10】



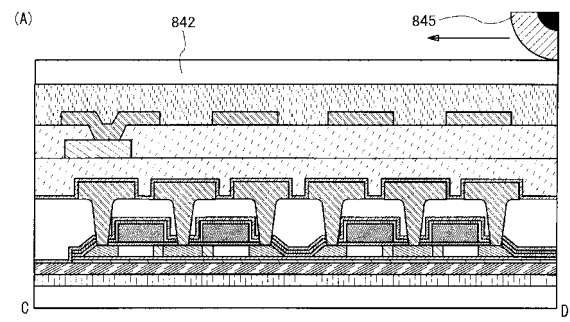
【図 11】



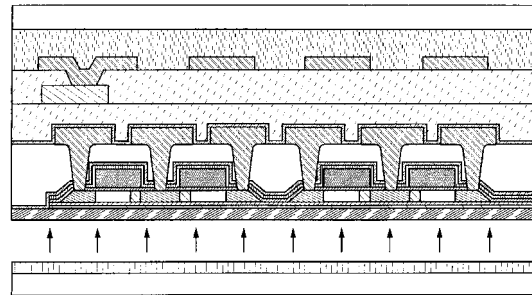
【図 12】



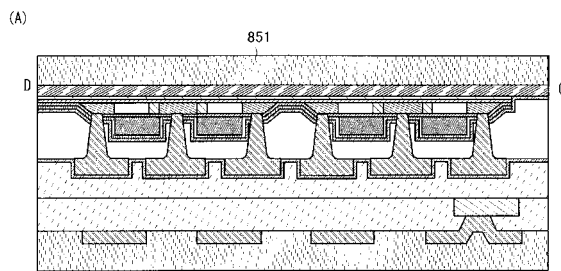
【図 13】



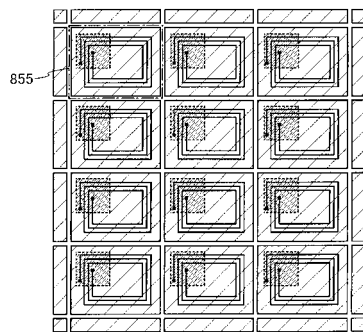
(B)



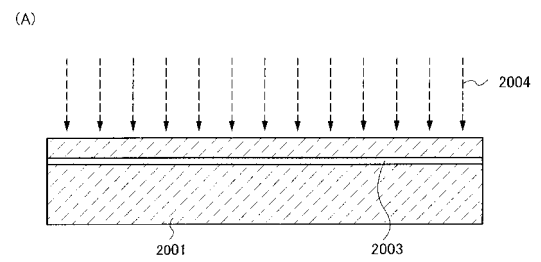
【図 14】



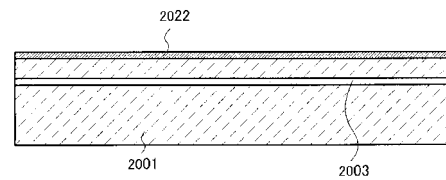
(B)



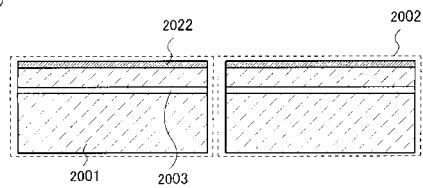
【図 15】



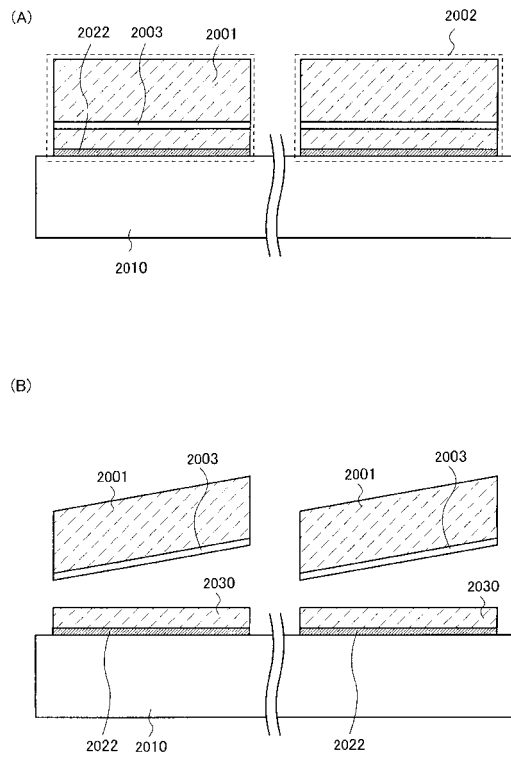
(B)



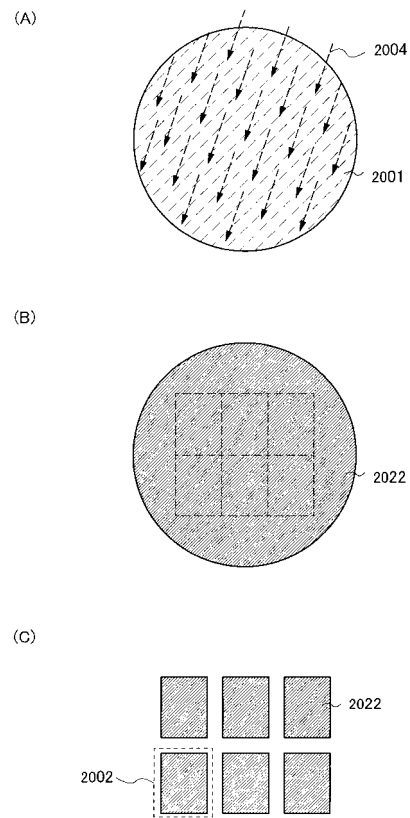
(C)



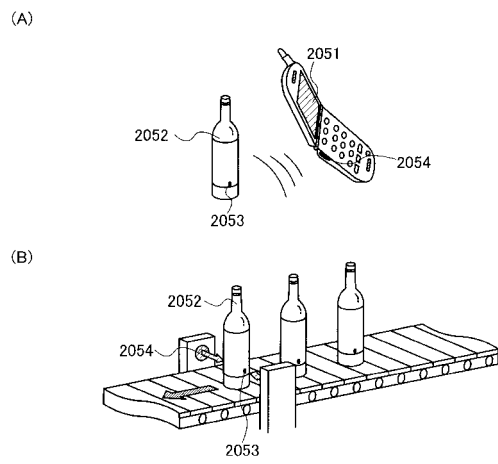
【図 16】



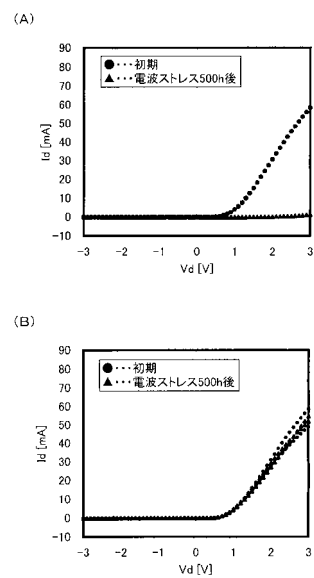
【図 17】



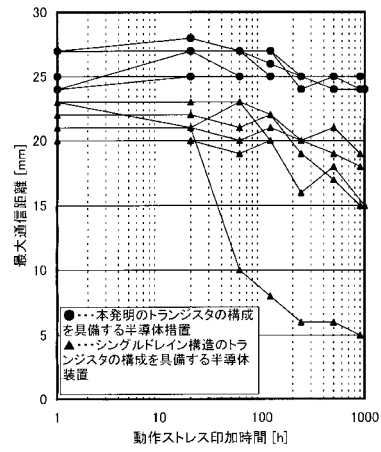
【図 18】



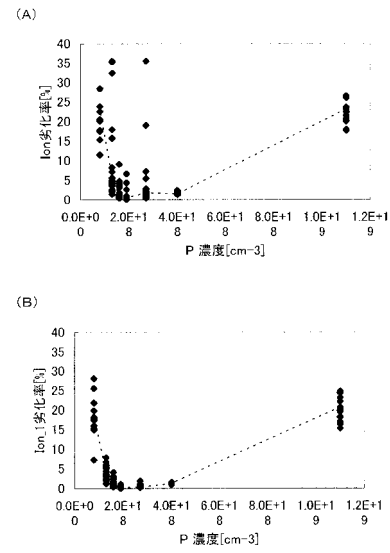
【図 19】



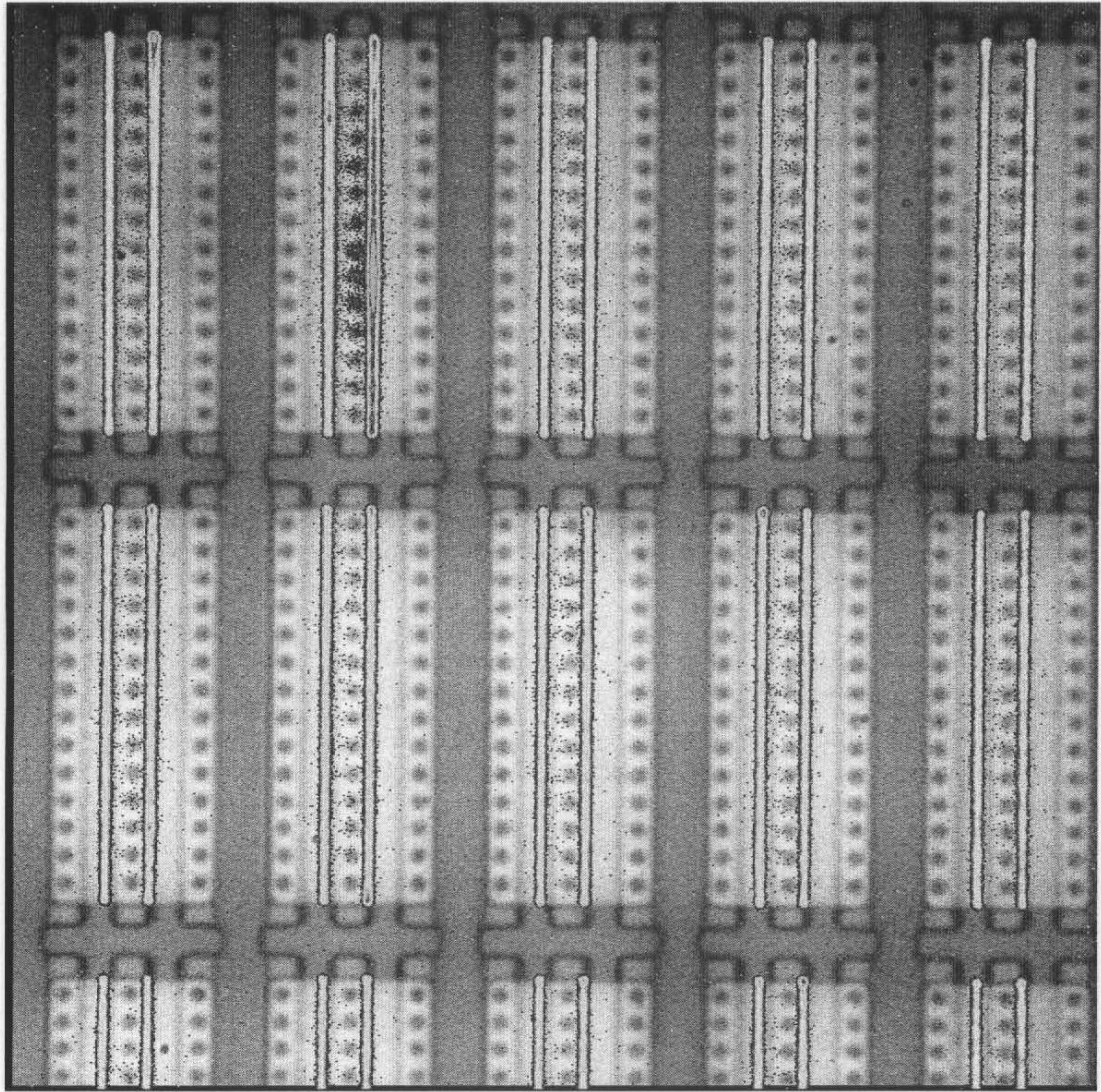
【図 20】



【図 21】



【図 5】



フロントページの続き

(56)参考文献 特開2005-019636(JP,A)
特開2005-135991(JP,A)
特開2007-036216(JP,A)
特開2001-265243(JP,A)

(58)調査した分野(Int.Cl., DB名)
H01L 21/336、29/786